[19] 中华人民共和国国家知识产权局

[51] Int. Cl[7]
H01F 41/00
H01F 17/00
H01F 17/04

[12] 发明专利说明书

[21] ZL 专利号 01143192.X

[45] 授权公告日 2005 年 6 月 22 日

[11] 授权公告号 CN 1207738C

[22] 申请日 2001.11.7 [21] 申请号 01143192.X

[30] 优先权

[32] 2000.11.9 [33] JP [31] 342220/2000

[71] 专利权人 株式会社村田制作所

地址 日本京都府

[72] 发明人 德田博道 友广俊

审查员 应志红

[74] 专利代理机构 上海专利商标事务所有限公司

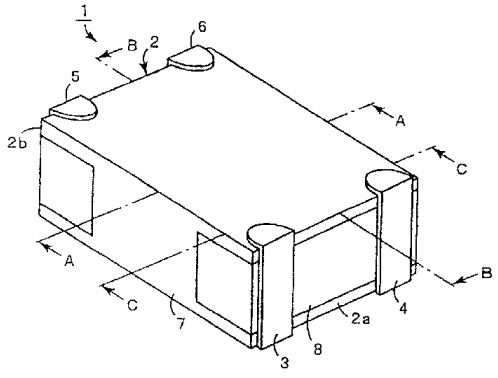
代理人 洪 玲

权利要求书 2 页 说明书 12 页 附图 24 页

[54] 发明名称 叠层陶瓷电子元件的制造方法和叠层陶瓷电子元件

[57] 摘要

在叠置工作台上制备第一和第二转移件，以制成叠层陶瓷电子元件。 第一转移件包括：装有导体的复合生片，在其部分表面上有导体，并且包括磁性和非磁性陶瓷区；和支承装有导体的复合生片的第一载体膜。 第二转移件包括陶瓷生片和支承陶瓷生片的载体膜。 通过顺序转移陶瓷生片的第一转移步骤，转移装有导体的复合生片的第二转移步骤，以及转移第二转移件中的陶瓷生片的第三转移步骤，制成叠层陶瓷电子元件。 在烧结陶瓷体中制成高精度的所需导体和结构，简化了工艺步骤，降低了叠层陶瓷电子元件的生产成本。



ISSN1008-4274

知识产权出版社出版

1、一种叠层陶瓷电子元件的制造方法，包括以下步骤：

制备第一转移件，它包括装有导体的复合生片和支承复合生片的第一载体膜，其中，所述装有导体的复合生片包括具有由不同陶瓷制成的第一陶瓷区和第二陶瓷区的复合陶瓷生片以及设在复合陶瓷生片的一个表面上的导体；

制备第二转移件，它包括陶瓷生片和支承陶瓷生片的第二载体膜；

第一转移步骤，把至少一个第二转移件的陶瓷生片转移到叠置工作台上；

第二转移步骤，把至少一个第一转移件的装有导体的复合生片转移到已经叠置的至少一个陶瓷生片上；

第三转移步骤，把至少一个第二转移件的陶瓷生片转移到已经叠置的装有导体的复合生片上；和

烧结经第一至第三转移步骤形成的叠层体。

2、按权利要求1的叠层陶瓷电子元件的制造方法，还包括：

制备多个第一转移件；和

在至少一个第一转移件的装有导体的复合生片的复合陶瓷生片中形成通孔电极，使导体连接在叠层后的多个装有导体的复合生片之间。

3、按权利要求2的叠层陶瓷电子元件的制造方法，其中，当叠置多个装有导体的复合生片时，多个导体经通孔电极连接，形成线圈导体。

4、按权利要求1的叠层陶瓷电子元件的制造方法，其中，第一陶瓷区用磁性陶瓷构成，第二陶瓷区用非磁性陶瓷构成。

5、按权利要求4的叠层陶瓷电子元件的制造方法，其中，第二转移件的陶瓷生片用磁性陶瓷构成。

6、按权利要求1的叠层陶瓷电子元件的制造方法，其中，第一转移件中的复合生片的顶表面上形成导体。

7、按权利要求1的叠层陶瓷电子元件的制造方法，其中，第一转移件中的复合生片的底表面上形成导体。

8、按权利要求1的叠层陶瓷电子元件的制造方法，还包括：通过分别印刷磁性和非磁性陶瓷浆料，形成第一和第二陶瓷区。

9、按权利要求2的叠层陶瓷电子元件的制造方法，还包括：

除要形成通孔电极的区域外，形成第一和第二陶瓷区；和

之后，用导电浆料填充所述要形成通孔电极的区域，形成通孔电极。

10、按权利要求2的叠层陶瓷电子元件的制造方法，还包括：

制备复合陶瓷生片后，在要形成通孔电极处形成通孔；和

用导电浆料填充通孔，形成通孔电极。

11、按权利要求1的叠层陶瓷电子元件的制造方法，其中，通过在第二载体膜上形成陶瓷生片，制成第二转移件的陶瓷生片。

12、按权利要求1的叠层陶瓷电子元件的制造方法，还包括：

制备第三转移件，它包括具有第一和第二陶瓷区的复合陶瓷生片以及支承复合陶瓷生片的第三载体膜；和

在第一与第三转移步骤之间，从至少一个第三转移件转移复合陶瓷生片。

13、一种按权利要求1的制造方法得到的叠层陶瓷电子元件，所述叠层陶瓷电子元件包括多个外电极，所述外电极设置在所述叠层陶瓷电子元件的外表面上并分别电连接到所述叠层陶瓷电子元件内的导体。

14、一种按权利要求1的制造方法得到的叠层陶瓷电子元件，包括：

由设置在叠层陶瓷电子元件内的所述导体形成至少一个线圈导体，所述线圈导体包括线圈部分和分别连接到线圈部分两端的第一和第二引出部分；和

多个外电极，它们设置在所述叠层陶瓷电子元件的外表面上并且电连接到第一或第二引出部分的端部；

其中，所述叠层陶瓷电子元件包括磁性陶瓷和非磁性陶瓷，所述线圈导体的线圈部分用非磁性陶瓷覆盖，线圈导体的第一和第二引出部分用非磁性陶瓷覆盖。

叠层陶瓷电子元件的制造方法和叠层陶瓷电子元件

发明技术领域

本发明涉及诸如叠层电感器或叠层共模扼流圈之类的叠层陶瓷电子元件的制造方法，更具体地讲是涉及用转移技术执行叠层步骤的叠层陶瓷电子元件的制造方法以及用该方法制成的叠层陶瓷电子元件。

现有技术说明

现有的小型电感元件是用单片陶瓷烧结技术制成的单片线圈。例如，日本特许公开56－155516公开了作为单片电感器的开磁路型单片线圈。按这种公开的技术,多次印刷磁性陶瓷浆料，制成底部外层。交替印刷形成部分线圈的导体和磁性浆料。按该方式制成线圈导体。印刷线圈导体的过程中也印刷非（无）磁性浆料。印刷线圈导体后，多次印刷磁性浆料，形成顶部外层。这样制成的叠层构件按厚度方向加压，之后，烧结。由此制成开磁路型单片线圈。

在上述的开磁路型单片线圈的制造方法中，通过印刷用于叠层的磁性浆料、非磁性浆料和导电浆料，制成叠层构件。在这种印刷形成叠层的方法中，是把材料层印刷在已经印刷的材料层上。印刷用于形成线圈导体的导体的部分的高度与剩余部分的高度不同,并且印刷的底层的平坦性不够。由于这个原因，印刷时磁性浆料、非磁性浆料或导电浆料趋于流动，因此不可能制成高精度的所需单片线圈。

在印刷形成叠层的方法中，所用的非磁性浆料、磁性浆料和导电浆料相应地要求与其底层密切相关，因此限制了可用浆料的类型。

在印刷形成叠层的方法中，在印刷下一浆料之前已经印刷的浆料要干燥到一定程度。因此印刷工艺很费时间并且包括多个复杂的步骤，因此在降低单片线圈的生产成本方面有困难。

发明概述

本发明的目的是提供可靠的价格低和结构简单的叠层陶瓷电子元件，它允许制成高精度的所需导体和烧结陶瓷内部结构。本发明的另一目的是提供这种

叠层陶瓷电子器件的制造方法。

在宽的范围上讲，本发明涉及叠层陶瓷电子元件的制造方法，包括以下步骤：制备第一转移件，它包括装有导体的（conductor-attached）复合生片和支承复合生片的第一载体膜，复合陶瓷生片包括第一陶瓷区和用与构成第一陶瓷区的陶瓷不同的陶瓷构成的第二陶瓷区，在它的一个表面上具有导体；制备第二转移件，它包括陶瓷生片和支承陶瓷生片的第二载体膜；第一转移步骤，把至少一个第二转移件的陶瓷生片转移到叠置工作台上；第二转移步骤,把至少一个第一转移件的装有导体的复合生片转移到已经叠置的至少一个陶瓷生片上；第三转移步骤，把至少一个第二转移件的陶瓷生片转移到已经叠置的装有导体的复合生片上；和烧结经第一至第三转移步骤制成的叠层体。

优选实施例中，叠层陶瓷电子元件的制造方法还包括：制备多个第一转移件；和在至少一个第一转移件的装有导体的复合陶瓷生片中形成通孔电极，使导体连接在叠置后的多个装有导体的复合生片之间。

另一优选实施例中，当多个装有导体的复合生片叠置时，多个导体经通孔电极连接，形成线圈导体。

另一优选实施例中，第一陶瓷区用磁性陶瓷制成，第二陶瓷区用非磁性陶瓷制成。

另一优选实施例中，第二转移件的陶瓷生片用磁性陶瓷制成。

另一优选实施例中，导体形成在第一转移件中的复合生片的顶表面上。

另一优选实施例中，导体形成在第一转移件中的复合生片的底表面上。

另一优选实施例中，叠层陶瓷电子元件的制造方法包括印刷磁性陶瓷浆料形成第一陶瓷区和印刷非磁性陶瓷浆料形成第二陶瓷区。

另一优选实施例中，叠层陶瓷电子元件的制造方法包括：除要形成通孔电极的区域之外的区域形成第一和第二陶瓷区；之后，用导电浆料填充通孔，以形成通孔电极。

另一优选实施例中，叠层陶瓷电子元件的制造方法包括：在制备复合陶瓷生片后，在要形成通孔电极的位置形成通孔，通孔中填入导电浆料，形成通孔电极。

另一优选实施例中，在第二载体膜上形成陶瓷生片，由此制成第二转移件的陶瓷生片。

另一优选实施例中，叠层陶瓷电子元件的制造方法还包括：制备第三转移件，第三转移件包括有第一和第二陶瓷区的复合陶瓷生片以及支承复合陶瓷生片的第三载体膜；和在第一与第二转移步骤之间从至少一个第三转移件转移复合陶瓷生片。

在另一宽的范围上讲，本发明涉及经上述制造得到的叠层陶瓷电子元件，它包括多个外电极，多个外电极设在叠层陶瓷电子元件的外表面上并分别电连接到叠层陶瓷电子元件中的导体。

在又一宽的范围上讲，本发明还涉及经上述制造得到的叠层陶瓷电子元件，它包括：由叠层陶瓷电子元件中的所述导体形成至少一个线圈导体，所述线圈导体包括线圈部分和分别连接到线圈部分两端的第一和第二引出部分；设在叠层陶瓷电子元件外表面上并电连接到第一或第二引出部分的端部的多个外电极；其中，叠层陶瓷电子元件包括磁性陶瓷和非磁性陶瓷，线圈导体的线圈部分覆盖非磁性陶瓷，线圈导体的第一和第二引出部分覆盖非磁性陶瓷。

附图简要说明

图1是按本发明第一实施例的叠层陶瓷电子元件的外部形状的透视图；

图2A至2C分别是沿图1中A－A、B－B和C－C线截取的叠层陶瓷电子元件的透视图；

图3A－3F是显示为制造第一实施例的叠层陶瓷电子元件而制备的复合生片的平面图；

图4A－4F是显示为制造第一实施例的叠层陶瓷电子元件而制备的复合生片的平面图；

图5A－5C是说明第一实施例中制备的复合生片的制造工艺的平面图；

图6A－6D是说明制造第一实施例中的第一转移件的工艺步骤的平面图；

图7A－7C是说明制造第一实施例中的装有导体的复合生片的制造工艺的平面图；

图8A－8C是说明从第一实施例中的第二转移件转移陶瓷生片的剖视图；

图9A和9B是说明从第一实施例中第一转移件转移装有导体的陶瓷生片的工艺步骤的剖视图；

图10是按本发明第二实施例的叠层陶瓷电子元件的透视图；

图11A和11B分别是沿图10中A－A线和B－B线截取的叠层陶瓷电子元件

的剖视图；

图12A－12D是第二实施例中层叠的陶瓷生片的平面图；

图13A和13B分别是展示第二实施例中制备的装有导体的复合生片和复合生片的平面图；

图14A－14D分别是显示构成第二实施例中的第二线圈的叠层体中所用的复合生片的平面图；

图15是本发明第二实施例的改型的叠层陶瓷电子元件的透视图；

图16A和16B分别是按图15中A－A和B－B线截取的第二实施例改型的叠层陶瓷电子元件的剖视图；

图17是按本发明第三实施例的叠层陶瓷电子元件的透视图；

图18A－18C分别是沿图17中A－A、B－B和C－C线截取的叠层陶瓷电子元件的剖视图；

图19是展示按本发明第四实施例的叠层陶瓷电子元件的外形的透视图；

图20A－20C分别是沿图19中A－A、B－B和C－C线截取的叠层陶瓷电子元件的剖视图；

图21是展示按本发明第五实施例的叠层陶瓷电子元件的外形的透视图；

图22A－22C分别是沿图21中A－A、B－B和C－C线截取的叠层陶瓷电子元件的剖视图；

图23是按本发明第六实施例的叠层陶瓷电子元件的剖视图；

图24是图23所示第六实施例的改型的叠层陶瓷电子元件的剖视图；

图25是图23所示第六实施例的另一改型的叠层陶瓷电子元件的剖视图。

优选实施例的说明

通过以下参见附图对优选实施例的说明，本发明会变得更清楚。

图1是本发明第一实施例的叠层陶瓷电子元件1的外形的透视图。叠层陶瓷电子元件1是闭合磁路式共模单片扼流圈。

叠层陶瓷电子元件1包括矩形的平行六面体烧结陶瓷体2。在烧结陶瓷体2上形成第一和第二外电极3和4、第三和第四外电极5和6。外电极3和4形成在烧结陶瓷体2的一个端面上，外电极5和6形成在烧结陶瓷体2的另一端面上，该另一端面与支承外电极3和4的第一端面相对。

图2A是沿图1中A－A线的叠层陶瓷元件的剖视图；图2B是沿图1中B－B线

的叠层陶瓷元件的剖视图；图2C是沿图1中C－C线的叠层陶瓷元件的剖视图。

烧结陶瓷体2包括磁性陶瓷7和非磁性陶瓷8。第一和第二线圈9和10形成在非磁性陶瓷体8中。线圈9和10在烧结陶瓷体2内宽度方向上卷绕。线圈9的顶部引出部分9a引出到烧结陶瓷体2的端面2a，线圈9的底部引出部分9b引出到烧结陶瓷体2的另一端面2b。线圈10的顶部引出部分10a也引出到端面2a，而线圈10的底部引出部分10b引出到端面2b。

图2B是沿图1中B－B线的剖视图,图中用虚线指示出线圈引出部分9a和9b。用点划线指示线圈引出部分10a和10b，在图2B的页面中没有线圈引出部分10a和10b，但实际上它们处在平行于页面的上方截面中。

图11B、16B、18B、20B和22B的情况相同。

引出到端面2a的线圈9和10的引出部分9a和10a分别电连接到外电极3和4。另一方面,线圈9和10的引出部分9b和10b分别电连接到端面2b上的外电极5和6。

第一和第二线圈9和10在烧结陶瓷体2中在厚度方向隔开。形成在非磁性陶瓷8中的线圈9和10从上面和下面用磁性陶瓷7覆盖。

现在参见图3A至9B说明本实施例的叠层陶瓷电子元件1的制造方法。

现在制造图2A－2C所示的外层2c和2d。制备有矩形磁性陶瓷生片的载体膜，形成多个第二转移件。

制备图3A－3F和4A－4F所示的生片，形成夹在外层2c和2d之间的部分。图3A所示复合生片11包括作为第一陶瓷区的磁性陶瓷区12和作为第二陶瓷区的非磁性陶瓷区13。参见图3B至7C，用按不同方向的剖面线画出的区域区别磁性陶瓷和非磁性陶瓷，如图3A所示。

为制造复合生片11，制备用诸如聚对苯二甲酸乙二酯之类的合成树脂制成的载体膜14,如图5A所示。载体膜14上印刷磁性陶瓷浆料,形成磁性陶瓷区12。

之后，在载体膜14上除形成陶瓷区12的面积之外的区域上印刷非磁性陶瓷浆料，形成非磁性陶瓷区13（见图5C）。

按该方式，制备包括载体膜14上的复合生片11的本发明的第三转移件15。

按同样的形式制备图3B中所示的装有导体的复合生片21。装有导体的复合生片21中，通过在复合生片11上印刷导电浆料制成形成线圈9的一部分的导体22。导体22的外端形成顶部引出部分9a。

以下参见图6A－6D说明装有导体的复合生片21的制造方法。

制备第一载体膜23，如图6A所示。第一载体膜23上顺序印刷磁性陶瓷浆料和非磁性陶瓷浆料，形成磁性陶瓷区24和非磁性陶瓷区25。按该方式，制成复合生片。复合生片顶面上印刷导电浆料，具体地说，是在非磁性陶瓷区25的顶表面上印刷导电浆料，形成导体22。

由此制成第一转移件26，如图6D所示。

在第一转移件26中，导体22有在其内端上的通孔电极27。用激光打孔或冲孔法开一个通孔，之后在导体22的形成过程中印刷导电浆料，用导电浆料填充通孔，形成通孔电极27。

按相同方式制造图3C所示装有导体的复合生片31。参见图7A，像复合生片11和21一样，在载体膜上（未示出）形成复合生片32。图3C中还画出了磁性陶瓷区33和非磁性陶瓷区34。

在复合生片32中，要形成通孔电极的地方开通孔。之后，在复合生片32的顶表面上印刷导电浆料。在印刷操作中，导电浆料填入通孔。如图7B和7C所示，导体35电连接到填充通孔32a的通孔电极36。

图3D所示装有导体的复合生片41与复合生片31结构相同。装有导体的复合生片31和41通过导体35和45连接构成线圈的一匝。重复叠置装有导体的复合生片31和41，制成有规定匝数的线圈。

图3E所示的装有导体的复合生片51，按与装有导体的复合生片21相同的方式，在其端部具有带底部引出部分9b的导体52。装有导体的复合生片51具有线圈9的底端，但无通孔电极。

图3F所示的要求数量的复合生片11叠置在装有复合生片51下面。

图4A－4F是设置在叠层陶瓷电子元件1的下部中的容纳线圈10的复合生片的平面示意图。参见图4A，隔离线圈9和10的复合生片11叠置在叠层陶瓷电子元件下部的顶上。叠置在复合生片11下面的分别是按图4B至4F所示的顺序叠置的复合生片61、62、63、64和11。分别对应第一线圈9中用的装有导体的复合生片21和51的装有导体的复合生片61和64分别有导体65和66。线圈引出部分10a和10b的位置与装有导体的复合生片21和51中的线圈引出部分9a和9b的位置不同。装有导体的复合生片62和63的结构与装有导体的复合生片31和41的结构相同。

为制成本实施例的叠层陶瓷电子元件1，图3A至4F所示复合生片形成叠层

体，之后，从叠层体的上面和下面叠置形成磁性陶瓷外层的多片生片。之后，制成的叠层构件按其厚度方向加压，之后，烧结。在烧结陶瓷体2的外表面上形成外电极3至6，由此制成叠层陶瓷电子元件1。

现在参见图8A至9B说明复合生片的叠层方法。

参见图8A，制备第二转移件71，以制造底部外层。第二转移件71包括设在第二载体膜72上的矩形磁性陶瓷生片73。

参见图8B，给第二转移件71加压，使磁性陶瓷生片73一侧抵靠叠置工作台74。之后，第二载体膜72从磁性陶瓷生片73剥离。按该方式，磁性陶瓷片73从第二转移件71转移到叠层平台74上。

重复上述步骤，叠置多片磁性陶瓷生片73，如图8C所示。按相同的转移法叠置图4F所示复合生片11。复合生片11支承在载体膜14上,由此制成第三转移件15。第三转移件15与压到已经叠置的磁性陶瓷生片73上的复合生片11叠置，如图8C所示,并且剥离载体膜14。按该方式,从第三转移件15转移复合生片11。

参见图9A,按相同的转移方法，叠置装有导体的复合生片51。具体地说，制备用第一载体膜77支承的有装有导体的复合生片51的第一转移件78。第一转移件78与压到已经叠置的复合生片11上的装有导体的复合生片51叠置。之后，剥离第一载体膜77。用该方式叠置装有导体的复合生片51。参见图9B，也用同样的转移方法叠置装有导体的复合生片41。通过这些工艺步骤，制成用于上述烧结陶瓷体2的叠层体。

本实施例的叠层陶瓷电子元件1的制造方法中，制备具有支承在载体膜上的复合生片或装有导体的复合生片的转移件。顺序叠置复合生片和装有导体的复合生片。由此制成用于烧结陶瓷体2的叠层构件。

图10是展示作为本发明第二实施例的叠层陶瓷电子元件的片式单片共模扼流圈的透视图。图11A和11B是沿图10中A－A和B－B线的叠层陶瓷电子元件的剖视图。

叠层陶瓷电子元件101包括烧结陶瓷体102。第二实施例中同样在烧结陶瓷体102的顶部和底部中设置第一和第二线圈9和10。与烧结陶瓷体2相同，烧结陶瓷体102用磁性陶瓷103和非磁性陶瓷104构成。线圈9和10的线圈部分封闭在非磁性陶瓷104中。

第二实施例与第一实施例的差别是，非磁性陶瓷104形成在线圈9和10的线

圈部分的区域内，而不形成在引出部分9a、9b、10a和10b的区域内。第二实施例的叠层陶瓷电子元件101的其余部分与第一实施例的叠层陶瓷电子元件1的其余部分相同。

通过叠置图12A－12D，13A和13B以及14A－14D所示陶瓷生片制成叠层体，并且烧结制成的叠层体，制成烧结陶瓷体102。

通过叠置规定数量的图12A所示矩形磁性陶瓷生片111，制成的在叠层陶瓷电子元件101的顶部和底部中形成外层。

为制造顶部线圈9，按从上到下的顺序叠置分别示于图12B至12D中的装有导体的生片112、113和114。装有导体的生片112包括磁性陶瓷区116和非磁性陶瓷区。尽管图12B中未示出非磁性陶瓷区，但它形成在导体118下面。通孔电极设在导体118的内端。通过用激光打孔或冲孔法在陶瓷生片中开孔，并且用与构成导体118的材料的相同材料制成的导电浆料填充通孔，制成通孔电极。

图12C中所示装有导体的生片113包括按矩形框形成在线圈部分区域中的矩形非磁性陶瓷区119和形成在剩余区域中的磁性陶瓷区120。矩形框中的非磁性陶瓷区119的半匝部分中印刷导电浆料，由此形成导体121。导体121的一端121a处有通孔电极。

像装有导体的生片113一样，图12D所示装有导体的生片114包括矩形非磁性陶瓷区119。导体122连接到导体121，由此形成线圈的一匝。导体122只覆盖导体121的端部。

通过交替叠置装有导体的生片113、114，制成有规定匝数的线圈9。

设在装有导体的生片114下面的是图13A所示的复合生片123。复合生片123包括矩形非磁性陶瓷区125和在复合生片123的剩余区域中形成的磁性陶瓷区124。印刷有线圈引出部分9b的导体126,使导体126覆盖非磁性陶瓷区125半匝的面积。导体126的内端电连接到上述叠置的装有导体的复合生片的通孔电极。因此，复合生片123无通孔电极。

设在装有导体的复合生片123下面的是规定数量的图13B所示的复合生片131。复合生片131包括矩形非磁性陶瓷区133和形成在其剩余区域中的磁性陶瓷区132。设置复合生片131以隔离下线圈10和上线圈9。

图14A－14D是形成线圈10的叠层体中用的复合生片的平面图。复合生片141的结构与装有导体的复合生片123的结构相同，只是它的线圈引出部分的位置

不同。具体地说，导体142有线圈10的引出部分10a。

图14B和14C分别示出的装有导体的复合生片143和144与形成线圈9的装有导体的生片113和114的结构相同。图14D所示的装有导体的复合生片145与设在线圈9上方的装有导体的生片112的结构大致相同。具体地说，导体146有线圈10的引出部分10b。

通过与第一实施例所述相同的转移方法叠置上述的复合生片，用转移法在叠层体的上面和下面叠置磁性陶瓷生片111。制成的叠层构件按厚度方向加压，之后，烧结。由此制成第二实施例的烧结陶瓷体102。

第一和第二实施例的烧结陶瓷体2和102均设有4个外电极。另外，作为第一和第二实施例的改型，叠层陶瓷电子元件151包括设在烧结陶瓷体152的外表面上的6个以上的外电极153－158。该情况下，如图16A和16B所示，像第一和第二实施例一样，烧结陶瓷体152包括以相同方式按厚度方向设置的3个线圈。

本发明中对设在烧结陶瓷体中的线圈数和内电极数没有具体限制。

图17是展示按本发明第三实施例的叠层陶瓷电子元件201的外形的透视图。图18A至18C分别是沿图17中A－A、B－B和C－C线截取的叠层陶瓷电子元件201的剖视图。与第一和第二实施例相同，在第三实施例的叠层陶瓷电子元件201中，烧结陶瓷体202由磁性陶瓷203和非磁性陶瓷204构成。烧结陶瓷体202容纳第一和第二线圈9和10。线圈9包括导体绕制的线圈部分和第一及第二引出端9a和9b。线圈10也包括导体绕制的线圈部分和第一及第二引出部分10a和10b。非磁性陶瓷204与第二实施例中的对应部分不同。在第二实施例的叠层陶瓷电子元件1中，线圈9的引出部分9a和9b以及线圈10的引出部分10a和10b的上面和下面均不形成非磁性陶瓷层。在第三实施例中，每个线圈引出部分9a和10a夹置在非磁性陶瓷层204a之间，每个线圈引出部分9b和10b夹置在非磁性陶瓷层204b之间。第三实施例的结构的其余部分相对第二实施例的结构的其余部分保持不变。相同的元件用相同的数字指示，并且省略其说明。

把线圈引出部分9a、9b、10a和10b封闭在非磁性陶瓷层204a和204b中，能降低额定阻抗。

由于第一实施例中线圈引出部分9a、9b、10a和10b也封闭在非磁性陶瓷中，所以，第一实施例也有低额定阻抗的优点。

图19是展示本发明第四实施例的叠层陶瓷电子元件251的外形的透视图。图

20A至20C分别是沿图19中A－A、B－B和C－C线截取的叠层陶瓷电子元件的剖视图。

像第三实施例一样，按第四实施例的叠层陶瓷电子元件251包括封闭在非磁性陶瓷层204c和204d中的线圈9的引出部分9a和9b和线圈10的引出部分10a和10b。如图20C所示，封闭线圈引出部分9a和10a的非磁性陶瓷层204c和204d按各自的水平(高度)沿烧结陶瓷体252的整个宽度延伸。在第三实施例中，线圈引出部分9a和10a的周围部分用非磁性陶瓷层204a和204b制成。在第四实施例中，非磁性陶瓷层204c和204d在线圈引出区内沿烧结陶瓷体252的整个宽度延伸。

图21是展示本发明第五实施例的叠层陶瓷电子元件的301的外形的透视图。图22A－22C分别是沿图21中A－A、B－B和C－C线截取的叠层陶瓷电子元件的剖视图。

参见图22A，在第五实施例的叠层陶瓷电子元件301中，烧结陶瓷体302包括磁性陶瓷303和非磁性陶瓷304。非磁性陶瓷304按烧结陶瓷体302的长度方向从线圈9和10的线圈部分向外延伸。换句话说，烧结陶瓷体302包括在其中心的磁性陶瓷303和在其两个纵向端部的非磁性陶瓷304。非磁性陶瓷304从烧结陶瓷体302的纵向端部向内延伸，并覆盖线圈9和10的线圈部分。因此,线圈9和10的线圈引出部分9a、9b、10a和10b封闭在非磁性陶瓷304中。烧结陶瓷体302的纵向端部完全用非磁性陶瓷304构成。第五实施例结构的其余部分相对第二实施例结构的其余部分保持不变。

在第五实施例的叠层陶瓷电子元件301中，由于非磁性陶瓷304完全覆盖线圈引出部分9a、9b、10a和10b，所以改善了叠层陶瓷电子元件301的高频性能和额定阻抗。

图23是按本发明第六实施例的叠层陶瓷电子元件401的剖视图。

在叠层陶瓷电子元件401中，烧结陶瓷体402包括一个线圈403。线圈403的顶端引出到烧结陶瓷体402的端面402a,而线圈403的底端引出到另一端面402b。像第一至第五实施例一样，线圈403封闭在非磁性陶瓷405中，叠层陶瓷电子元件401的剩余部分用磁性陶瓷406构成。非磁性陶瓷层407在烧结陶瓷体402内在线圈403的上部403a与下部403b之间的高度上完全按水平方向延伸。

数字408和409指示外电极。外电极408和409分别设置成覆盖端面402a和402b。外电极408和409电连接到线圈403的顶端和底端。第六实施例的叠层陶瓷电

子元件401也用与第一至第五实施例相同的方式制造。具体地说，装有导体的复合生片经转移法叠置，磁性陶瓷生片从叠层体的上面和下面叠置到叠层体上，之后,烧结所形成的叠层构件。像第一实施例的叠层陶瓷电子元件1一样，与常规的单片电感器相比，用比较简单的工艺步骤，以较低的成本制造第六实施例的叠层陶瓷电子元件401。当印刷导体时，由于复合生片的顶表面平坦，因此导电浆料的印刷精度高。

由于第六实施例的叠层陶瓷电子元件401包括位于线圈403的顶部403a与底部403b之间的非磁性陶瓷层407，因此制成了开磁路型电感器。能控制线圈403的每个高度的线圈导体之间的磁通量的产生。而且，能控制线圈403的顶部403a与底部403b之间的磁通量的产生。这种结构使单片电感器有优异的电流叠加特性并且不易受电感量减小的影响。

图24是图23所示第六实施例的叠层陶瓷电子元件401的改型的剖视图。叠层陶瓷电子元件401包括在烧结陶瓷体402中按中等高度完全水平延伸的非磁性陶瓷层407。如图24所示，非磁性陶瓷层407A只在绕制线圈403的区域内延伸。该情况下，能制成开磁路型电感器。

图25是叠层陶瓷电子元件401的另一改型的剖视图。在图25所示叠层电感器421中，非磁性陶瓷层407B设置在绕制线圈403的区域之外。该情况下同样能制成开磁路型电感器。

为控制在线圈403的顶部403a与底部403b之间的大磁通量，每层非磁性陶瓷层407、407A和407B设在磁通量需要阻断的地方。非磁性陶瓷层的位置不限于实施例及其改型（中所述的位置）。

按本发明的叠层陶瓷电子元件的制造方法，第一和第二转移件被制备，并且经历第一至第三转移步骤。由此制成叠层陶瓷体。与重复印刷的印刷形成叠层方法相比，工艺步骤简单，能降低叠层陶瓷电子元件的生产成本。

在印刷形成叠层方法中，下层表面的平坦度不够，浆料溢流。陶瓷元件易受到性能变化的影响。按本发明，印刷导体的下层平坦。由于装有导体的复合生片和陶瓷生片经转移法叠置，所以能制成可靠的性能变化小的叠层陶瓷电子元件。

至少一个第一转移件中的复合陶瓷生片中形成通孔电极，以连接装有导体的复合生片的导体。经通孔电连接多个导体。因此，容易制成有电感器功能的

线圈导体。

第一陶瓷区用磁性陶瓷制造，第二陶瓷区用非磁性陶瓷制造。通过把形成线圈的导体设在非磁性陶瓷区中，容易制成开磁路型叠层线圈。

当用磁性陶瓷制造第二转移件的陶瓷生片时，用磁性陶瓷制造叠层陶瓷电子元件的顶部和底部外层。

通过分别印刷磁性陶瓷浆料和非磁性陶瓷浆料，形成第一陶瓷区和第二陶瓷区。由于第一和第二陶瓷区不相互重叠，所以，容易制成有平坦顶表面的复合陶瓷生片。

通过在制备复合陶瓷生片时使第一和第二陶瓷区处在通孔电极形成区域之外，并且随后用导电浆料填充通孔电极形成区域，由此形成通孔电极。按此方法制成有高可靠电连接的通孔电极。

通过在复合陶瓷生片制成后在通孔电极形成区域中开一通孔，并且随后用导电浆料填充通孔，制成通孔电极。简化了通孔电极形成步骤。由于用导电浆料填充通孔的步骤与印刷导体的步骤一起进行，所以，明显简化了工艺步骤。

当通过在第二载体膜上形成陶瓷生片来制造第二转移件的陶瓷生片时，可用诸如刮刀法之类的现有陶瓷生片形成方法。

制备包括复合陶瓷生片和支承复合陶瓷生片的第三载体膜的第三转移件。在第一与第三转移步骤之间从至少一个第三转移件转移复合陶瓷生片。第一和第二陶瓷区中的一个要形成为从上面或下面与诸如线圈的导体接触。

通过本发明的叠层陶瓷电子元件的制造方法，能制成本发明的叠层陶瓷电子元件。在烧结陶瓷体中有第一和第二陶瓷区的叠层陶瓷电子元件中，通过选择第一和第二陶瓷区的材料，能制成有各种功能的叠层陶瓷电子元件，如开磁路型叠层线圈。

在本发明提供的叠层陶瓷电子元件中，不仅是线圈的线圈部分，而且，第一和第二线圈引出部分也能封闭在非磁性陶瓷中。当元件用作单片电感器时，能降低它的额定阻抗。

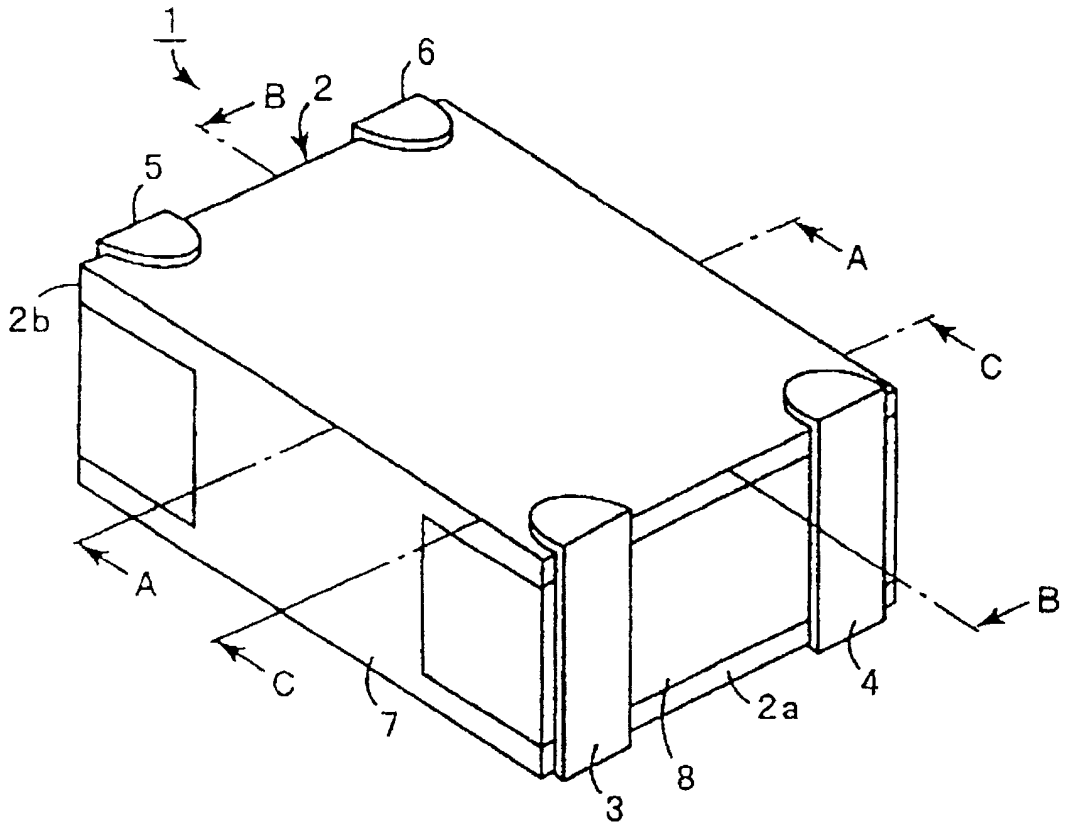


图 1

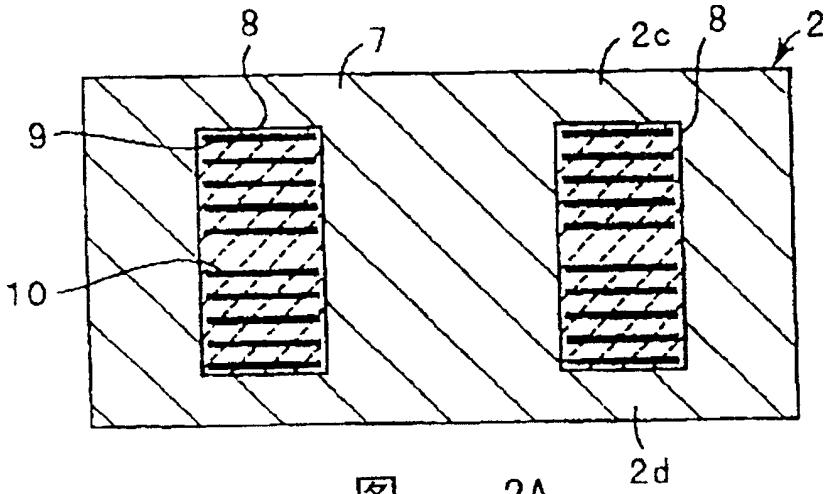


图 2A

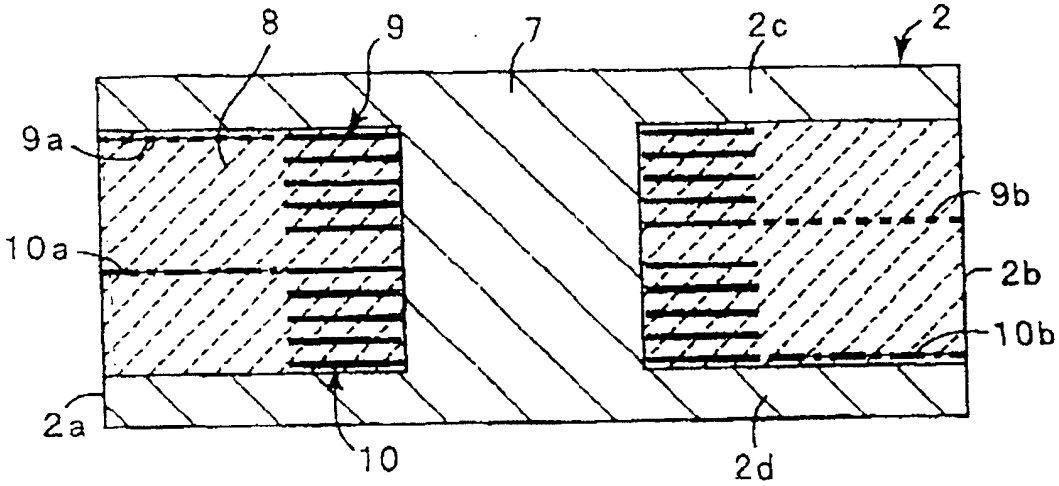


图 2B

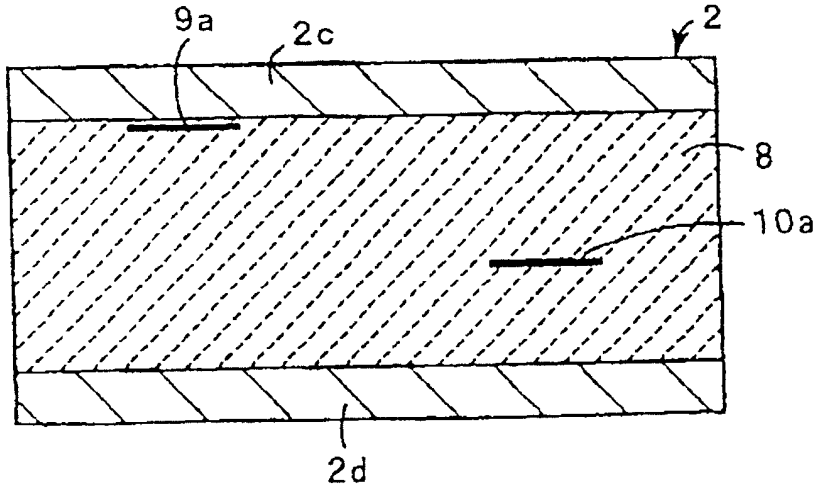


图 2C

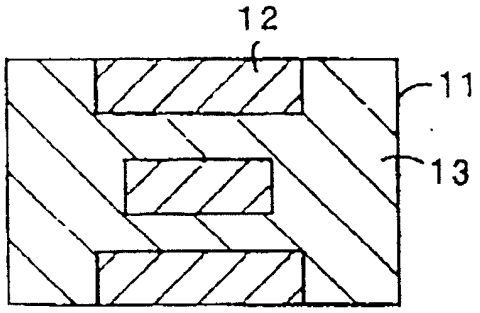


图 3A

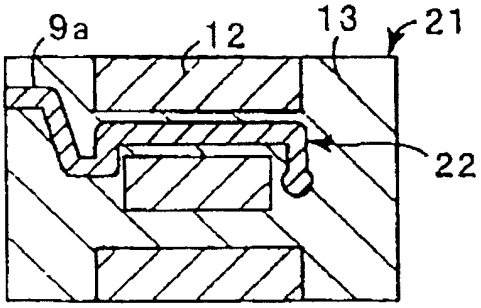


图 3B

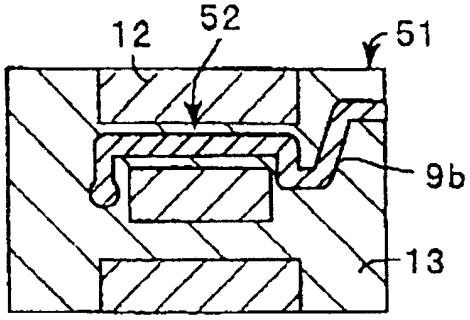


图 3E

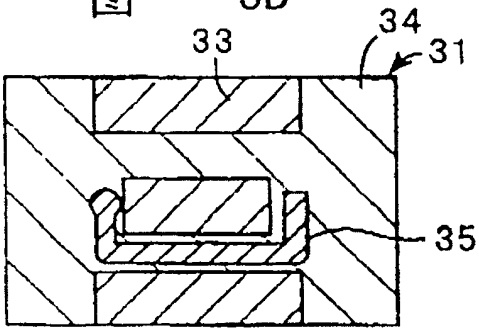


图 3C

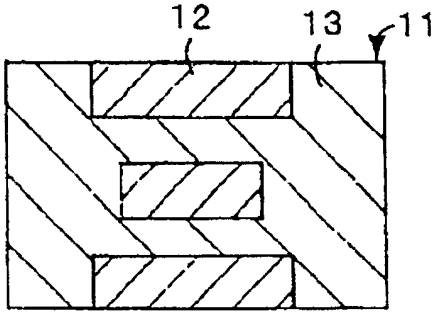


图 3F

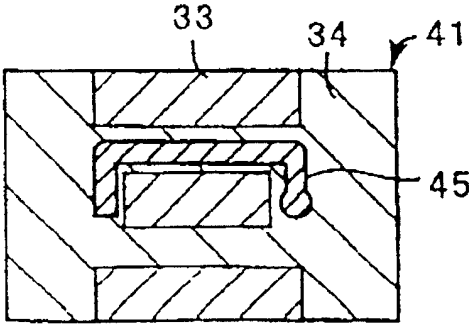


图 3D

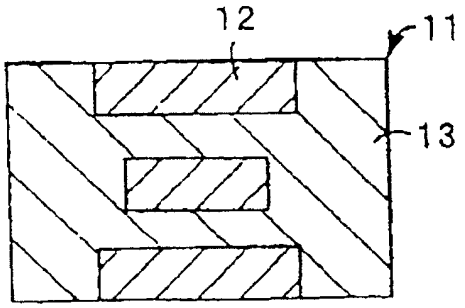


图 4A

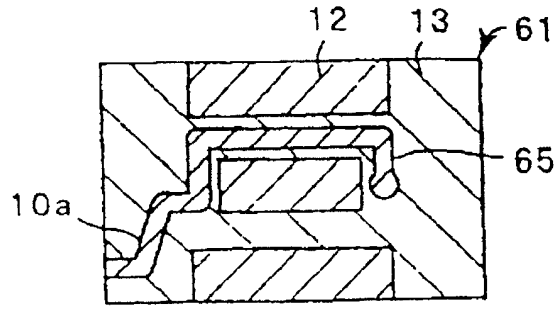


图 4B

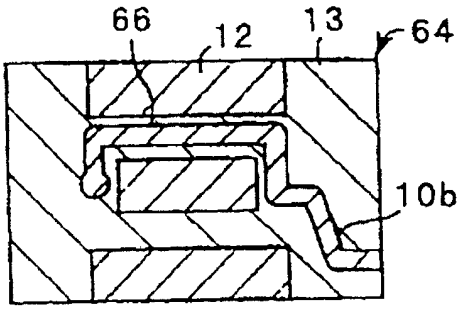


图 4E

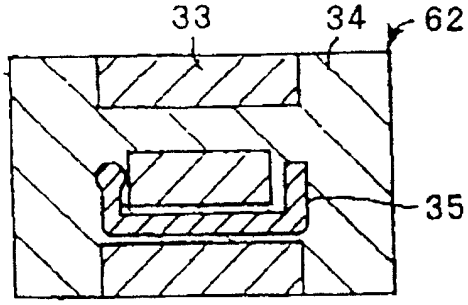


图 4C

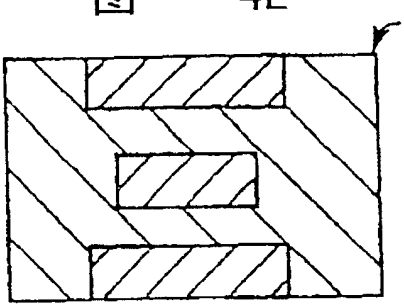


图 4F

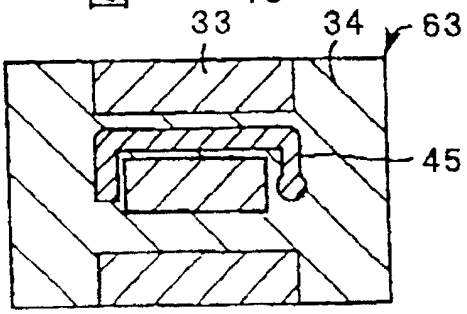


图 4D

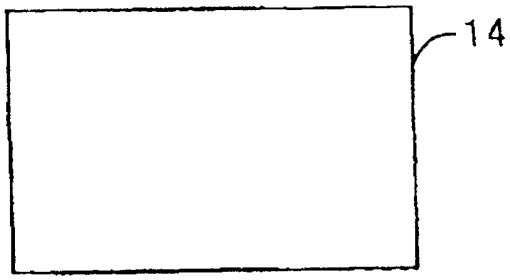


图 5A

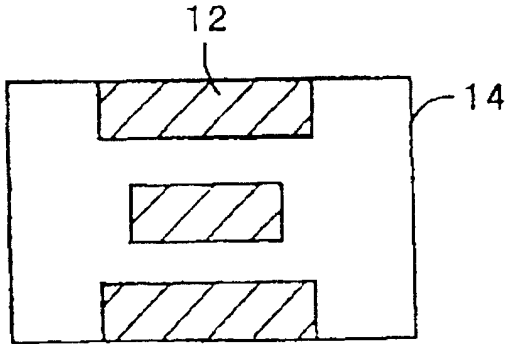


图 5B

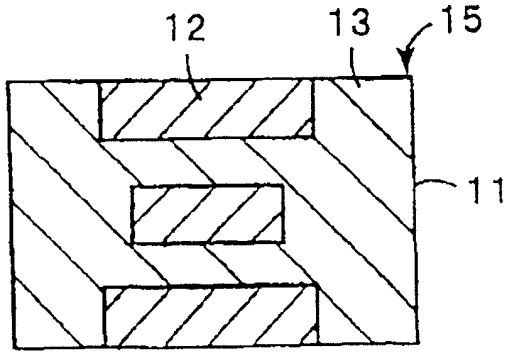


图 5C

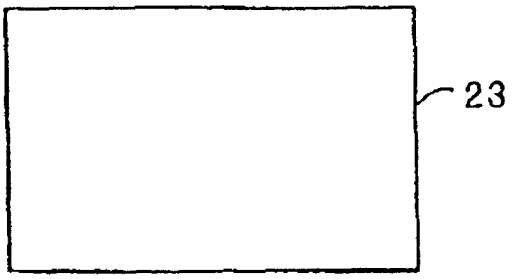


图 6A

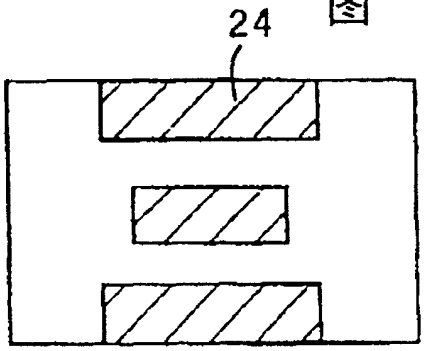


图 6B

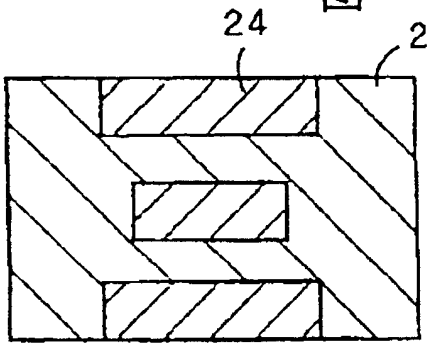


图 6C

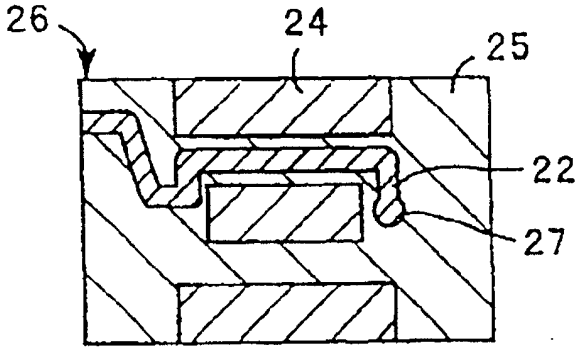


图 6D

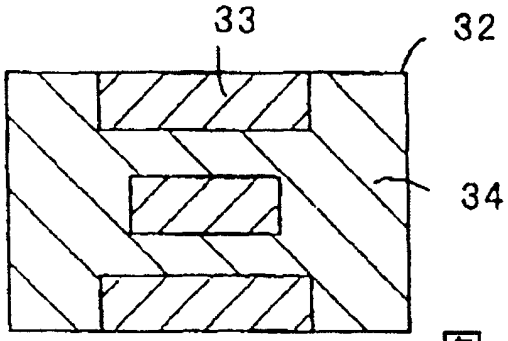


图 7A

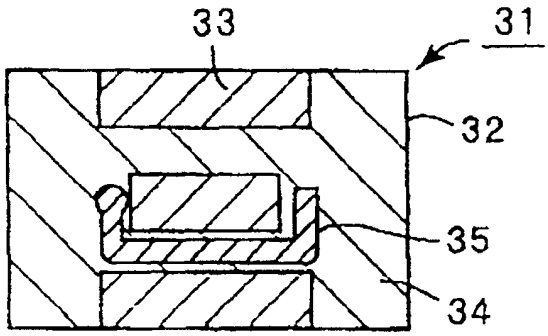


图 7B

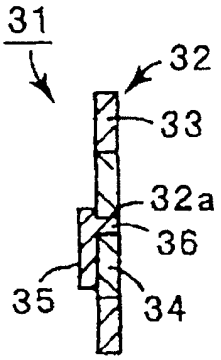


图 7C

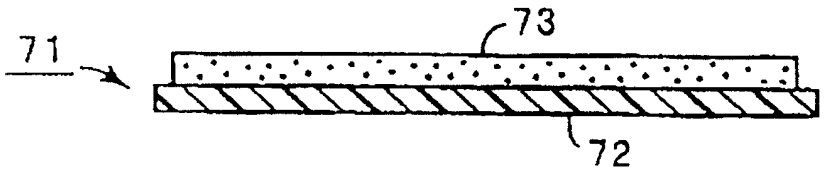


图 8A

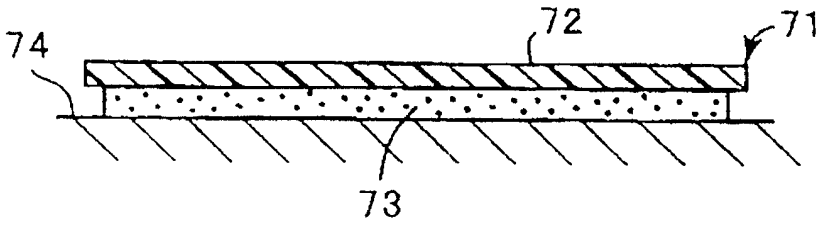


图 8B

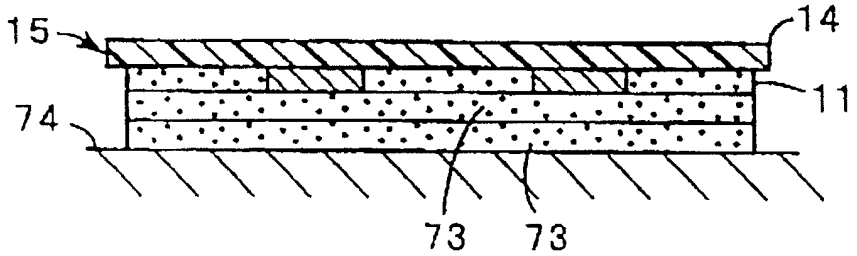


图 8C

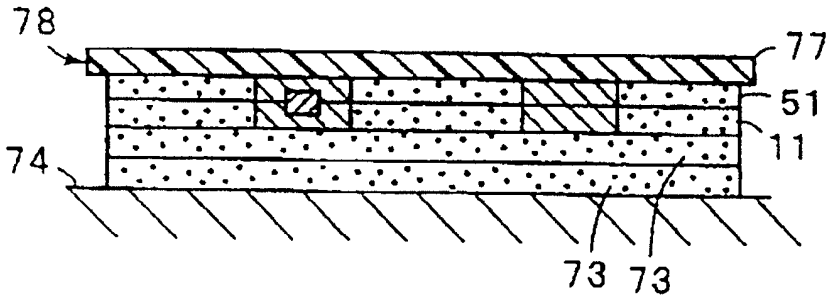


图 9A

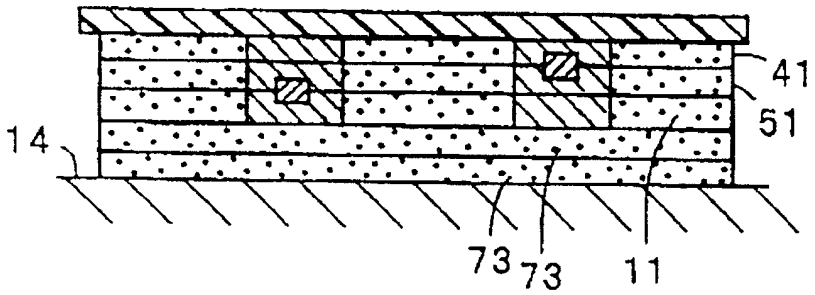


图 9B

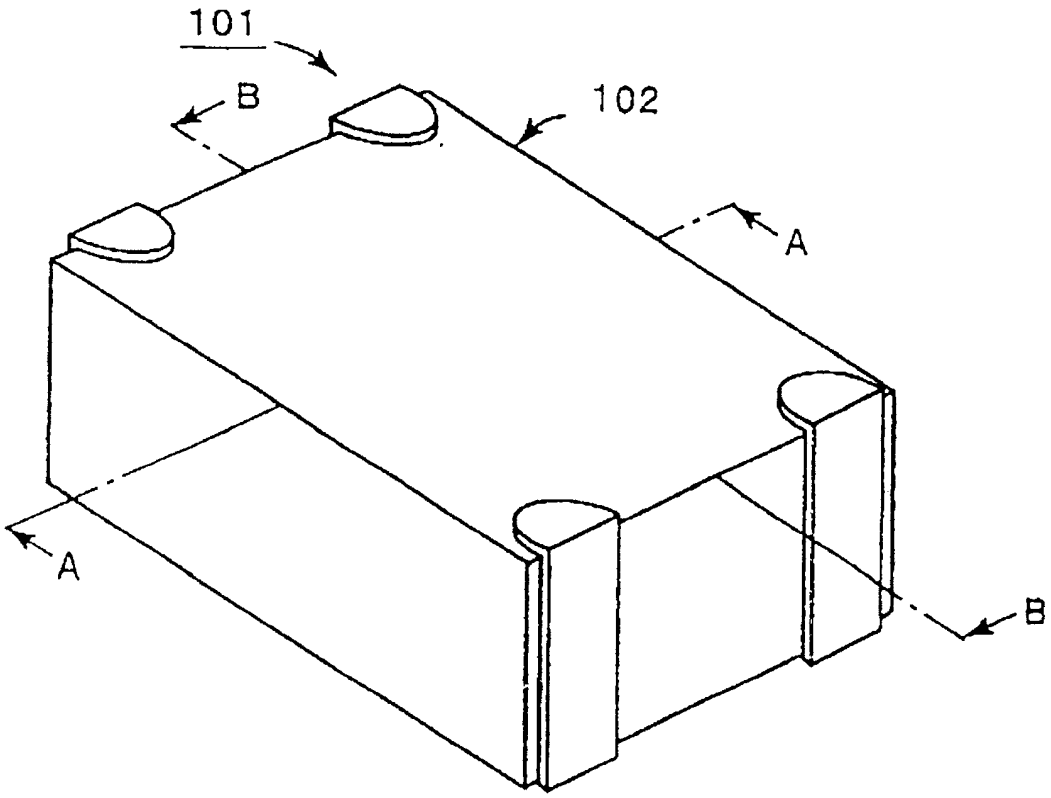


图 10

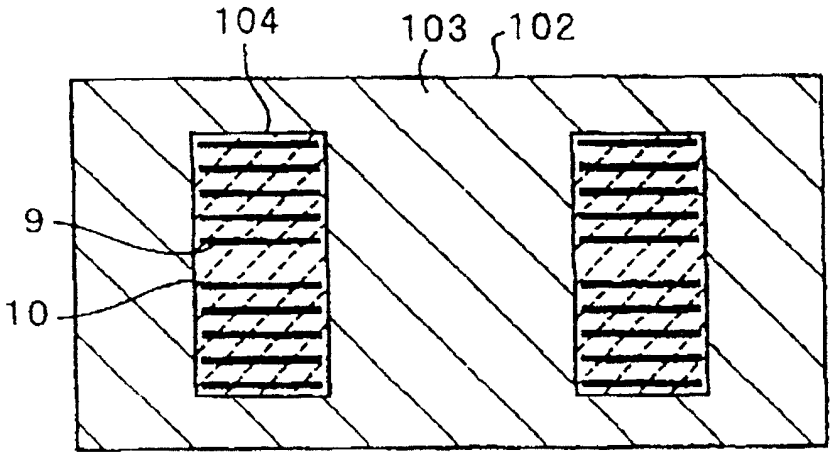


图 11A

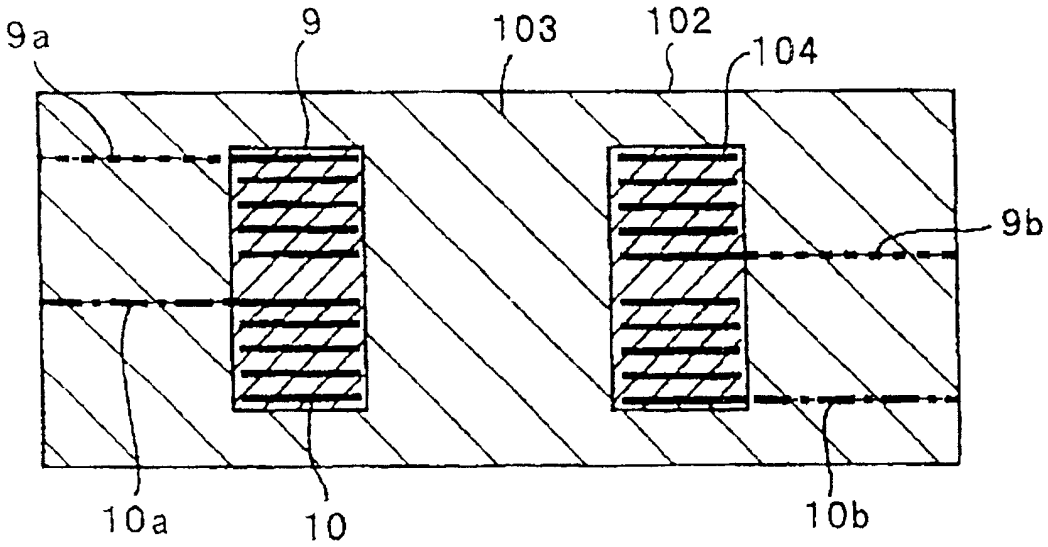


图 11B

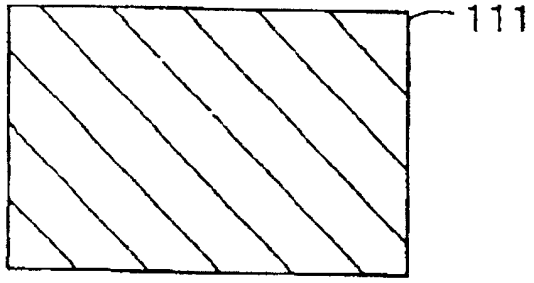


图 12A

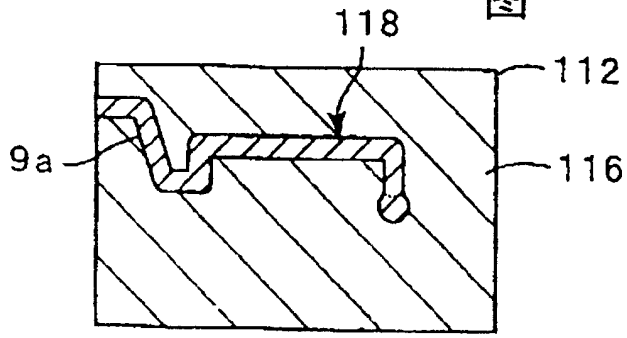


图 12B

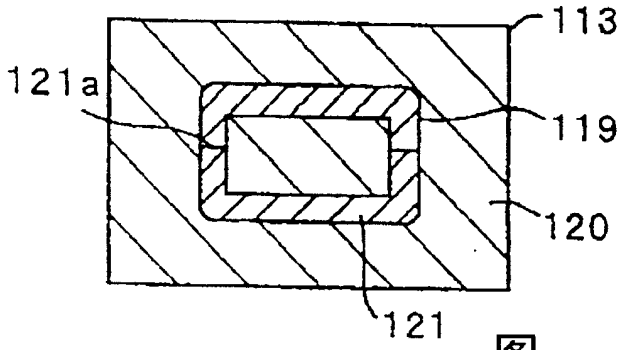


图 12C

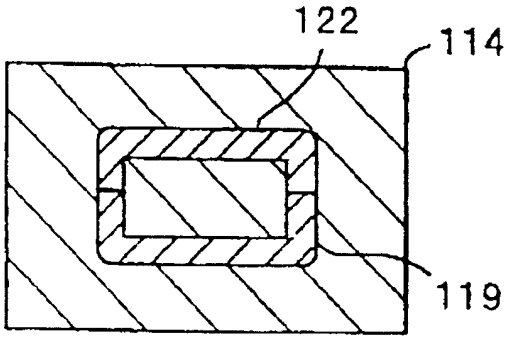


图 12D

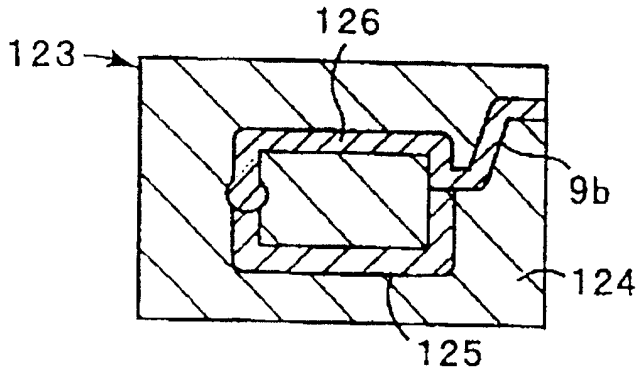


图 13A

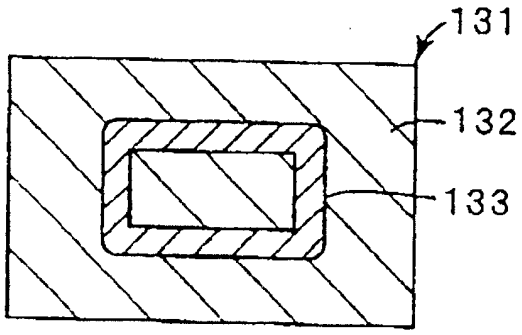


图 13B

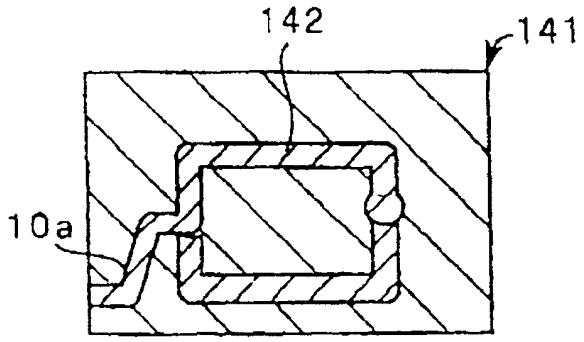


图 14A

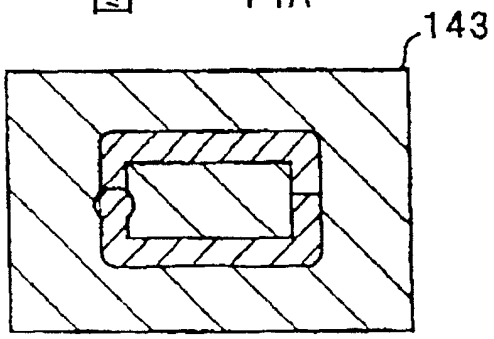


图 14B

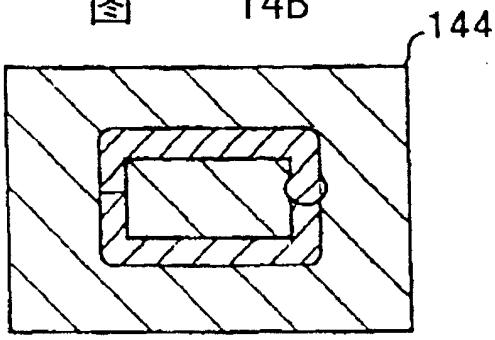


图 14C

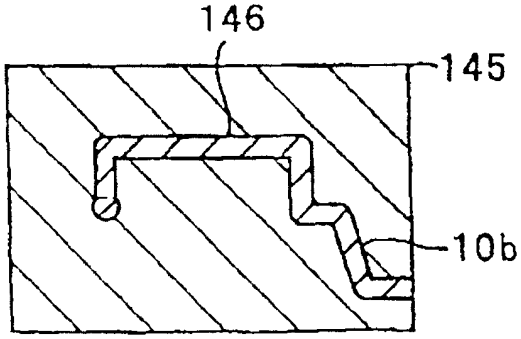


图 14D

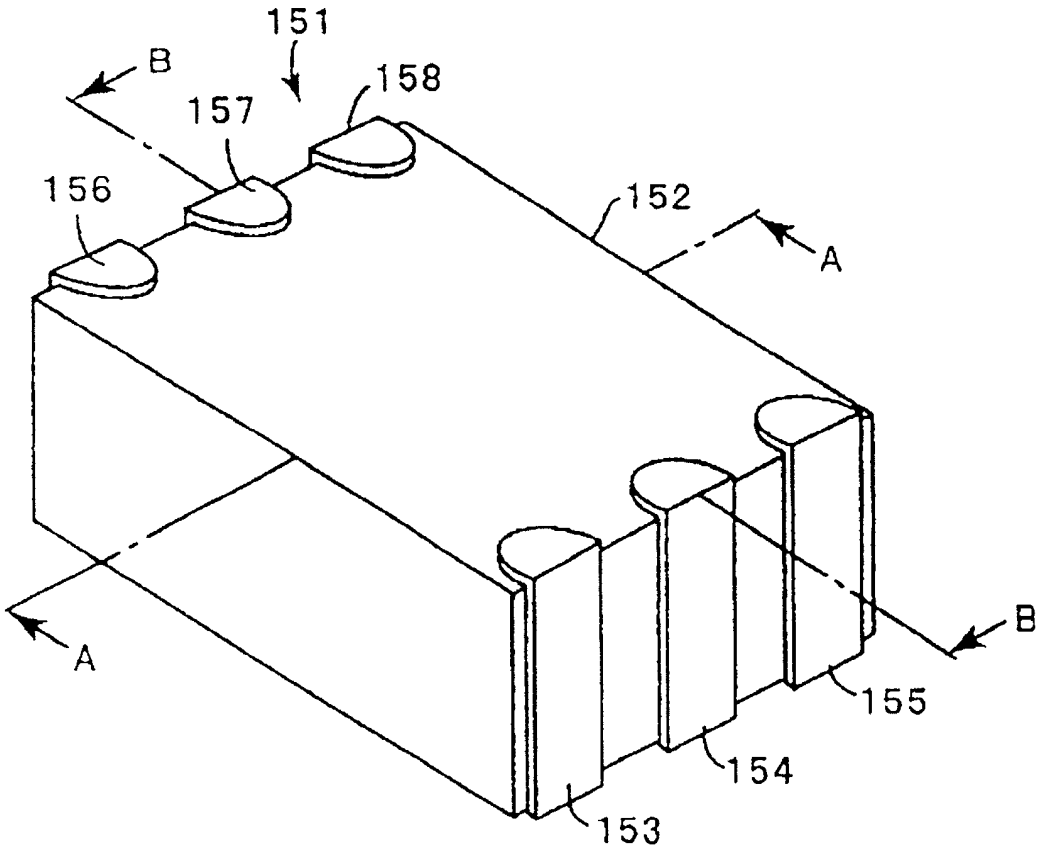


图 15

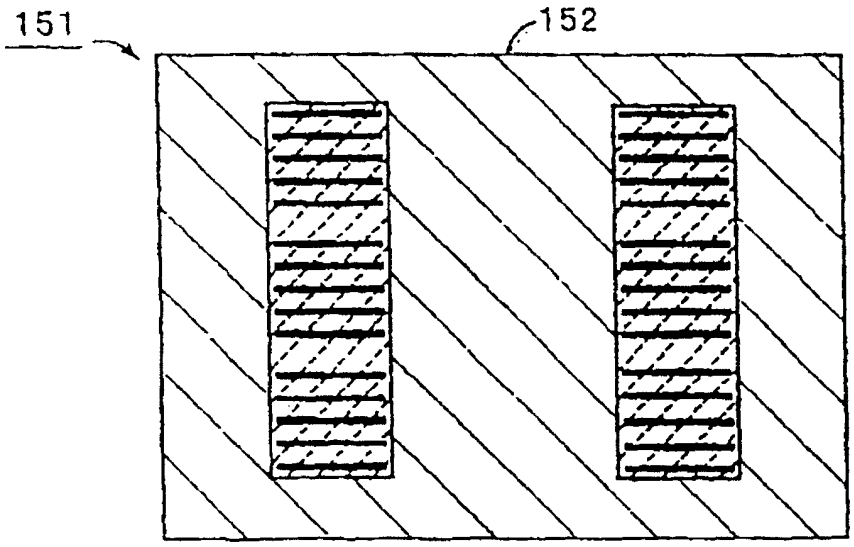


图 16A

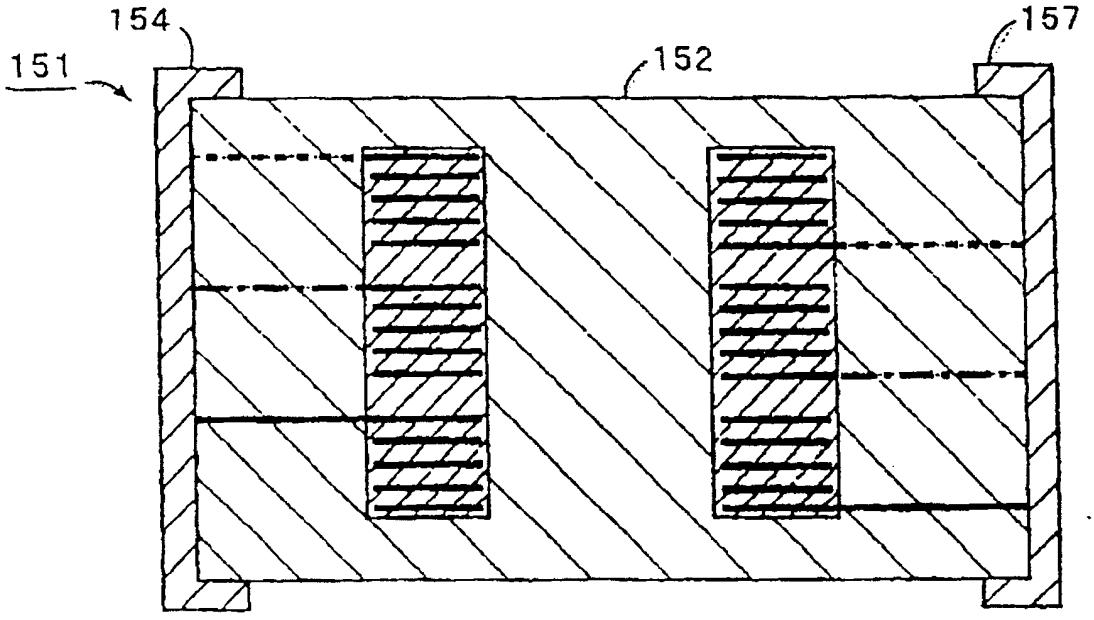


图 16B

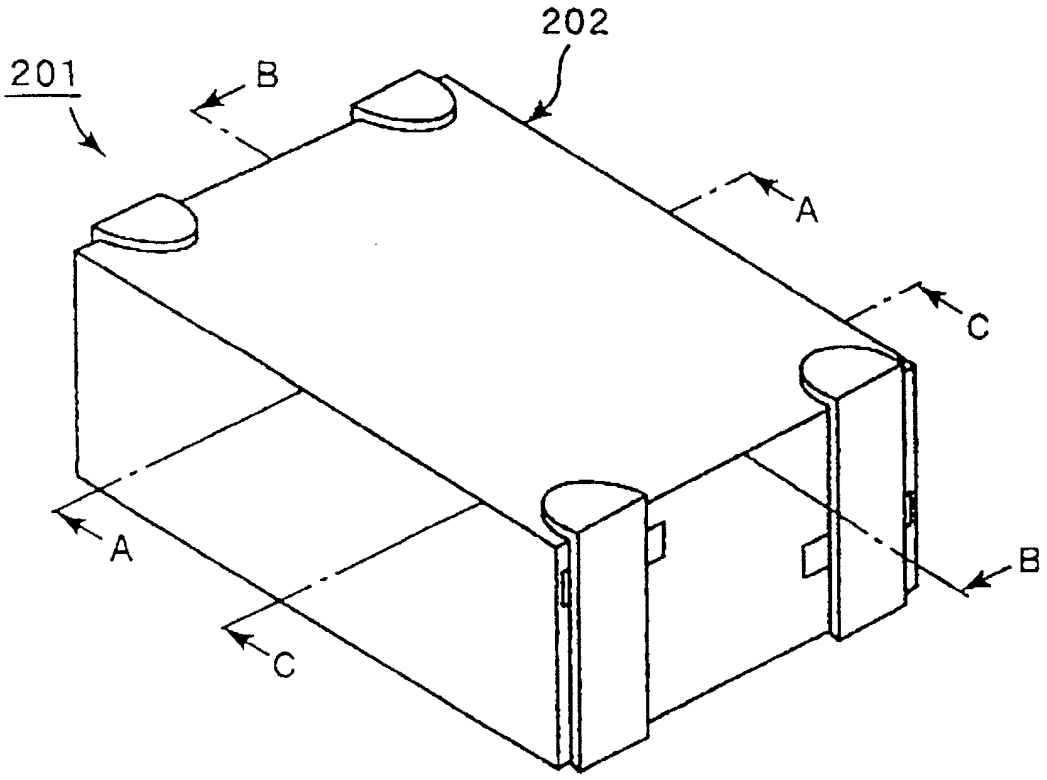


图 17

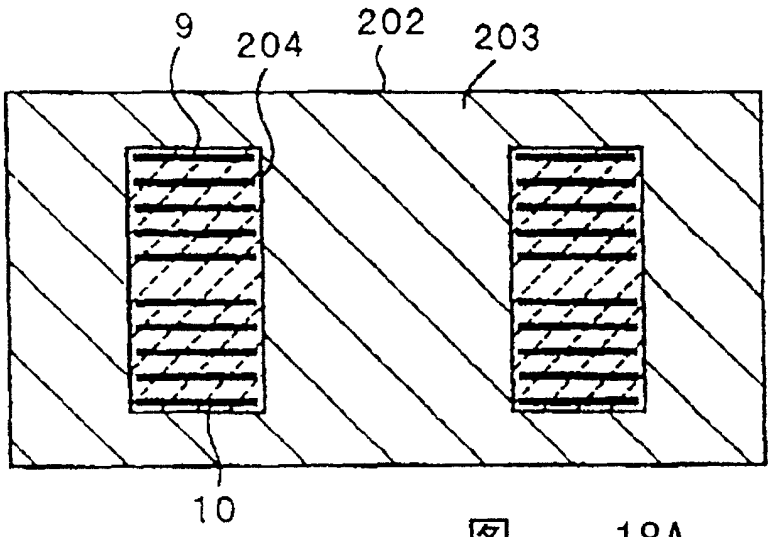


图 18A

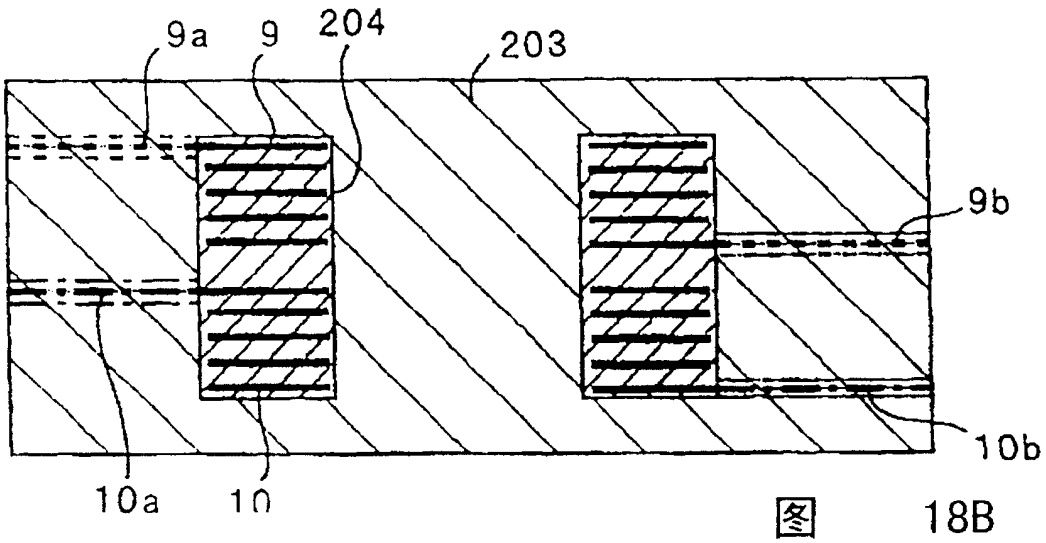


图 18B

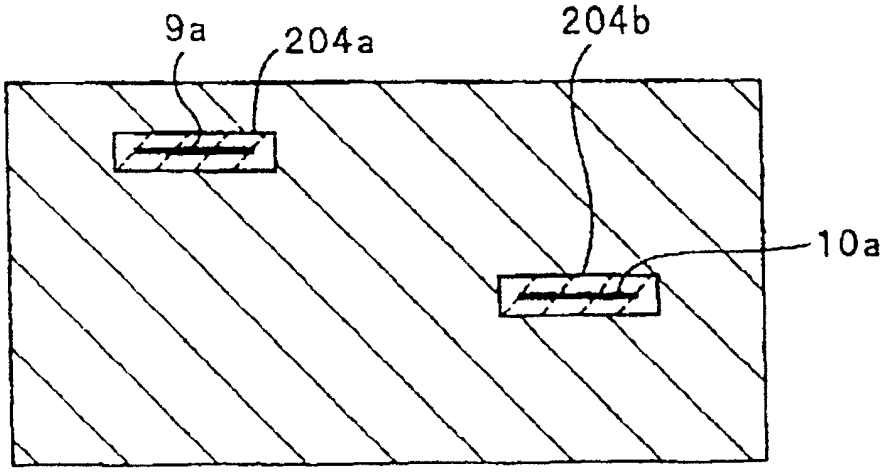


图 18C

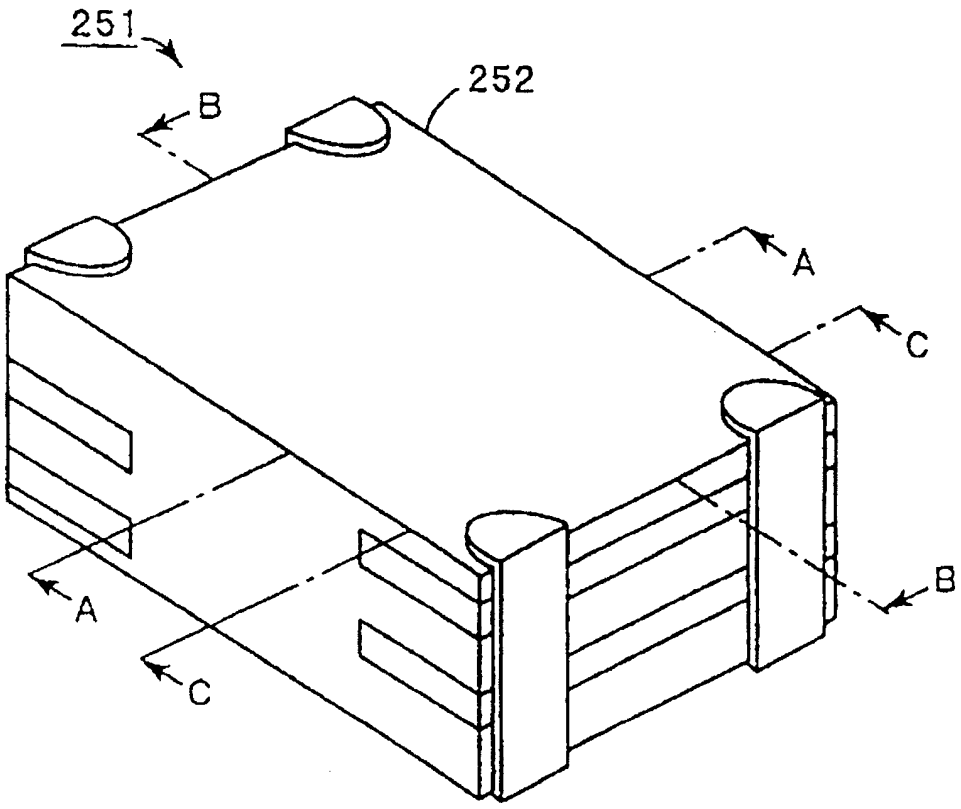


图 19

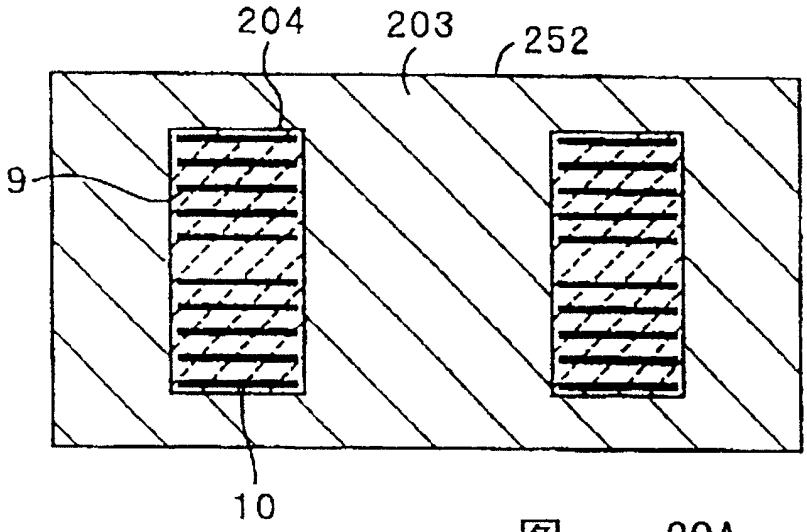


图 20A

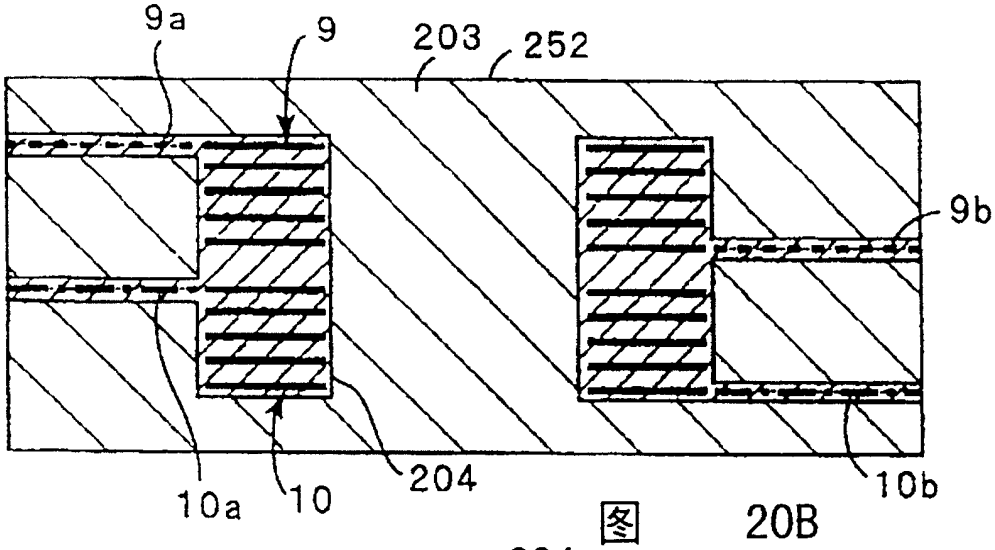


图 20B

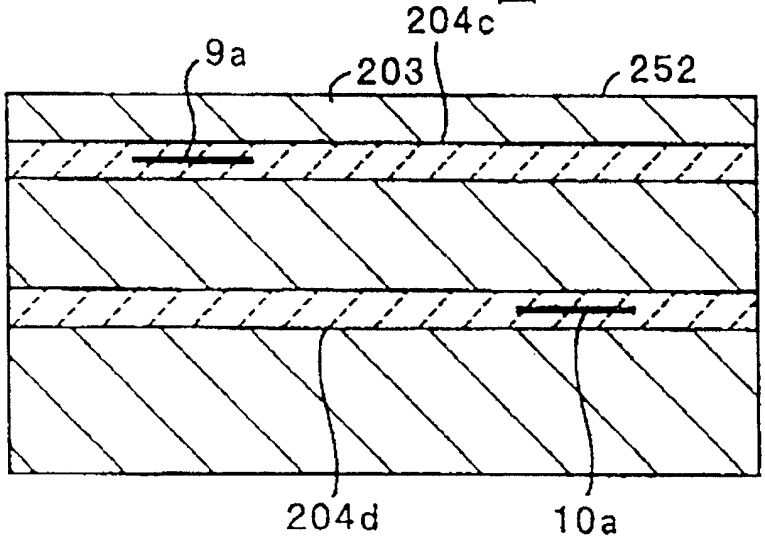


图 20C

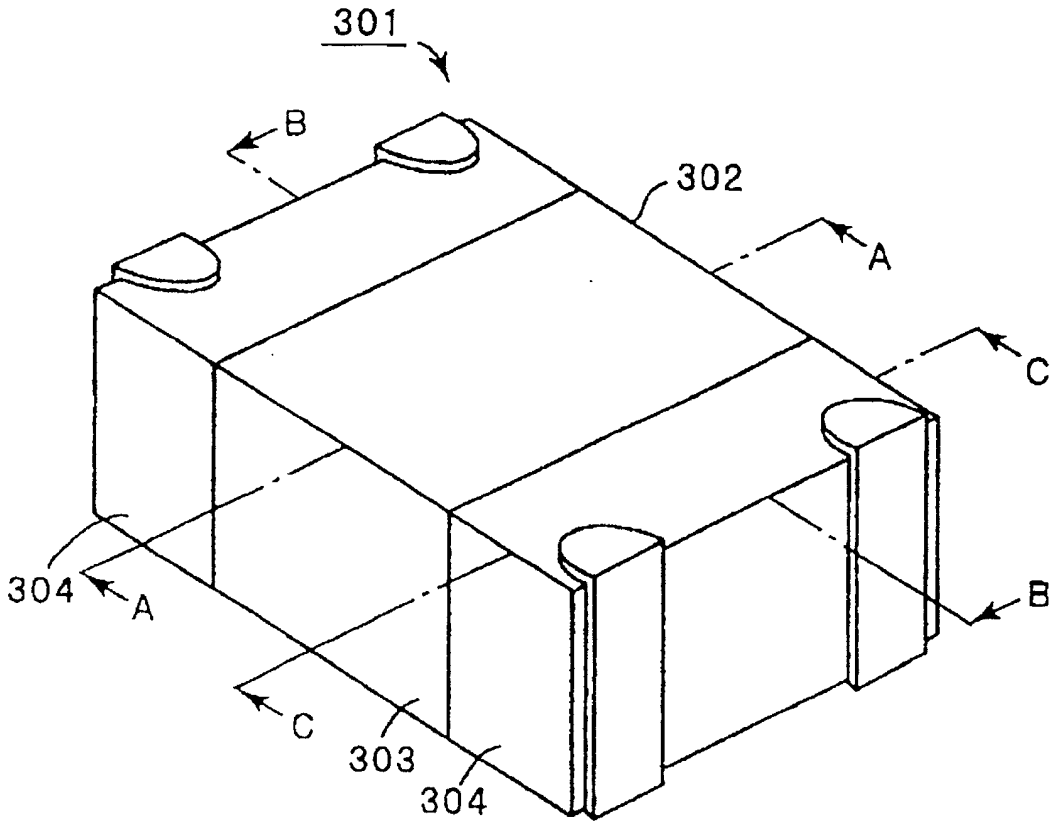


图 21

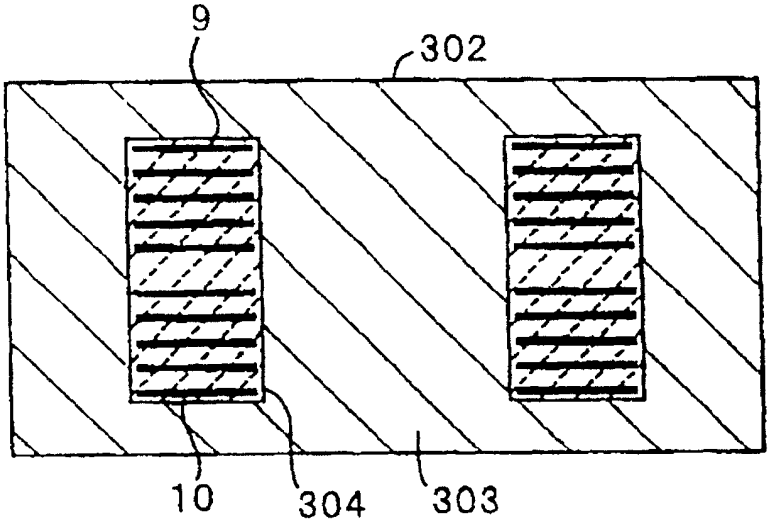


图 22A

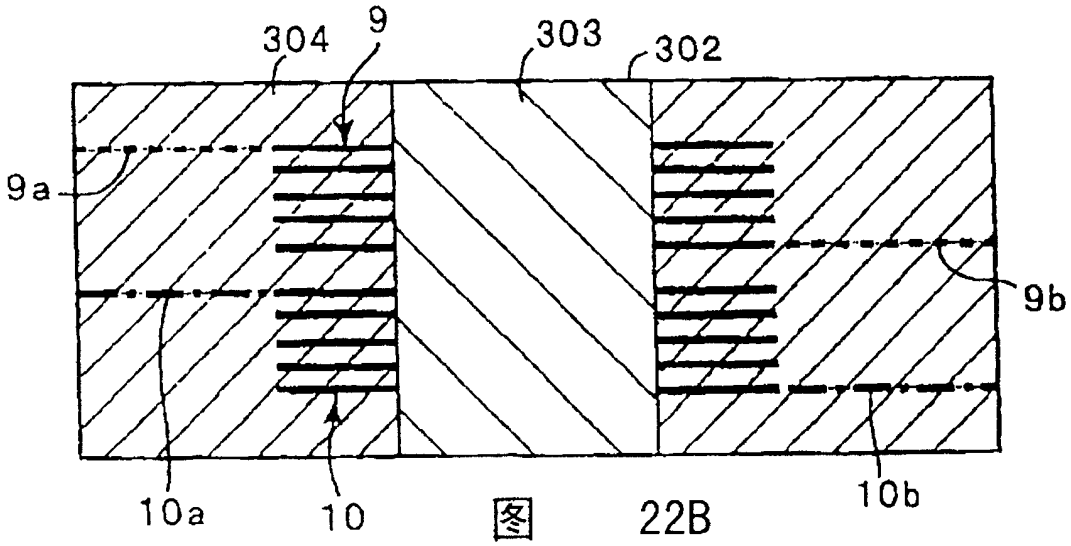


图 22B

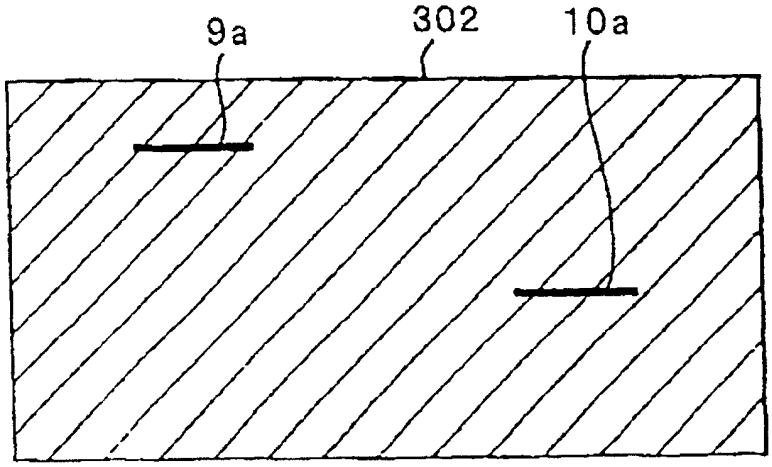


图 22C

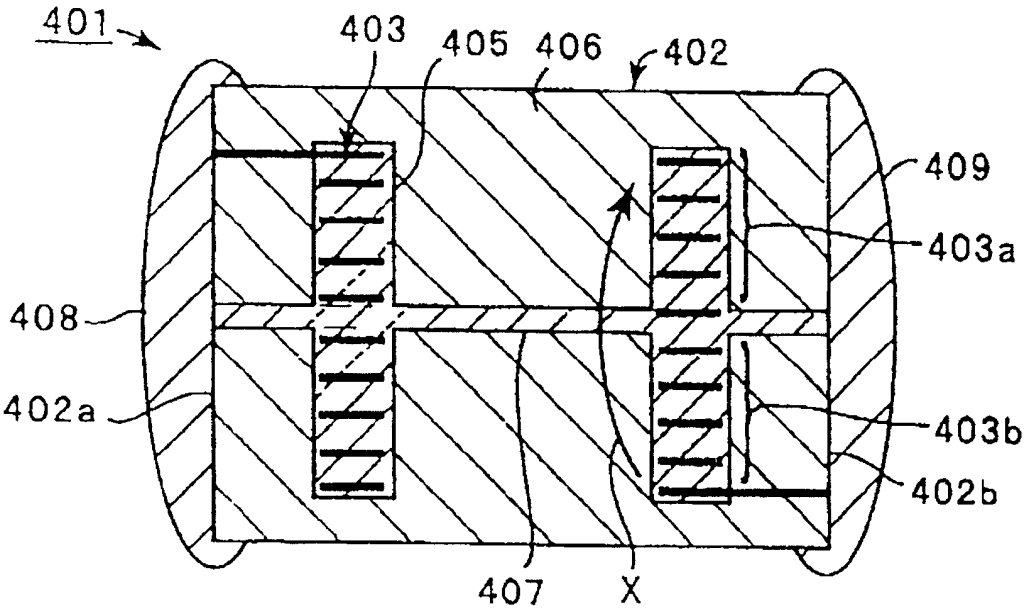

401
403
405
406
402
409
403a
408
402a
403b
402b
407
X

图 23

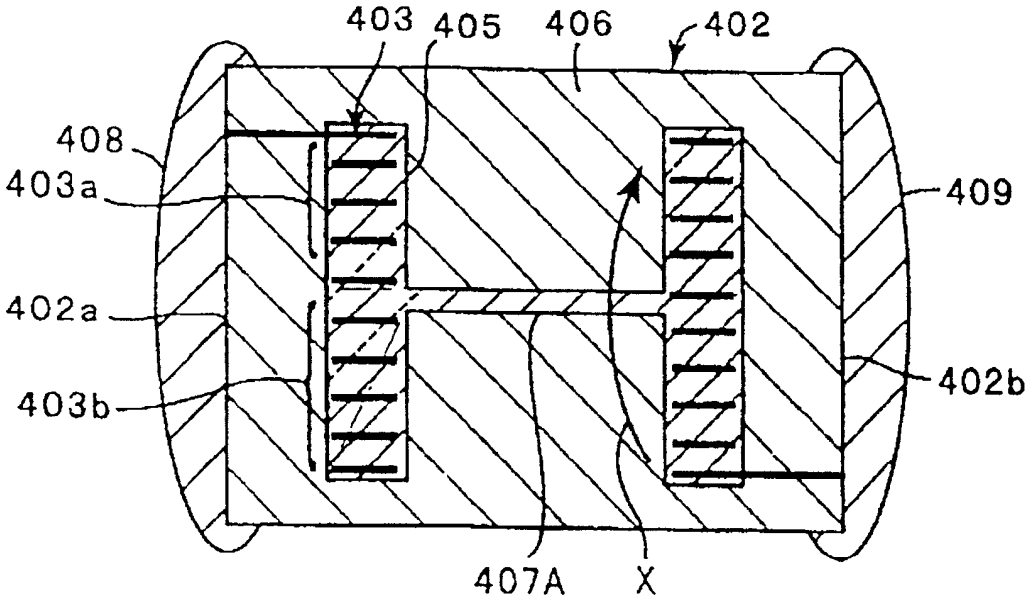

403
405
406
402
408
403a
409
402a
403b
402b
407A
X

图 24

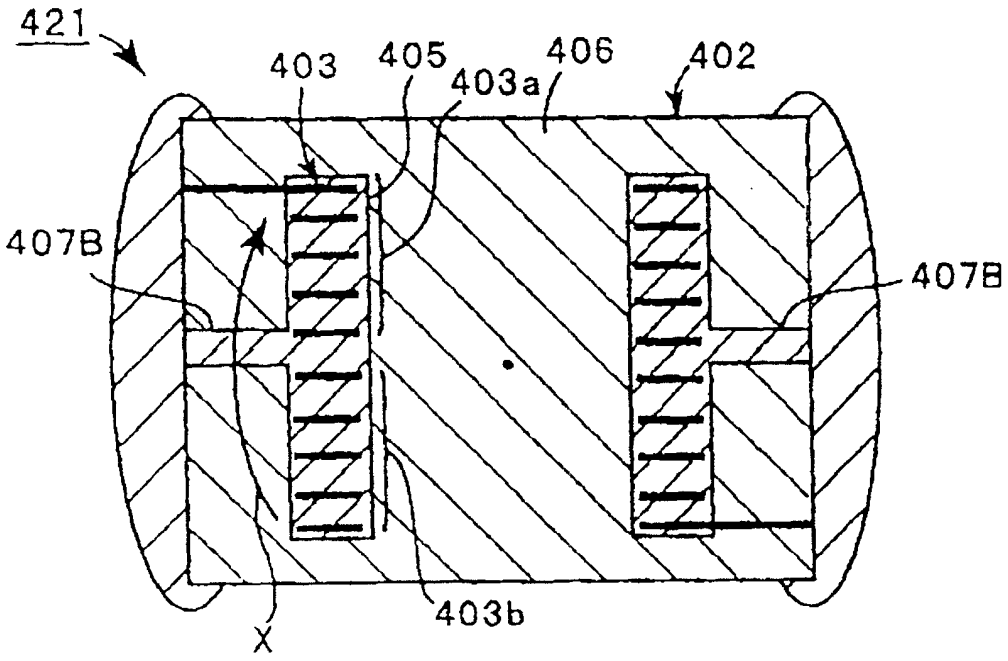


图 25