

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年5月24日(24.05.2018)



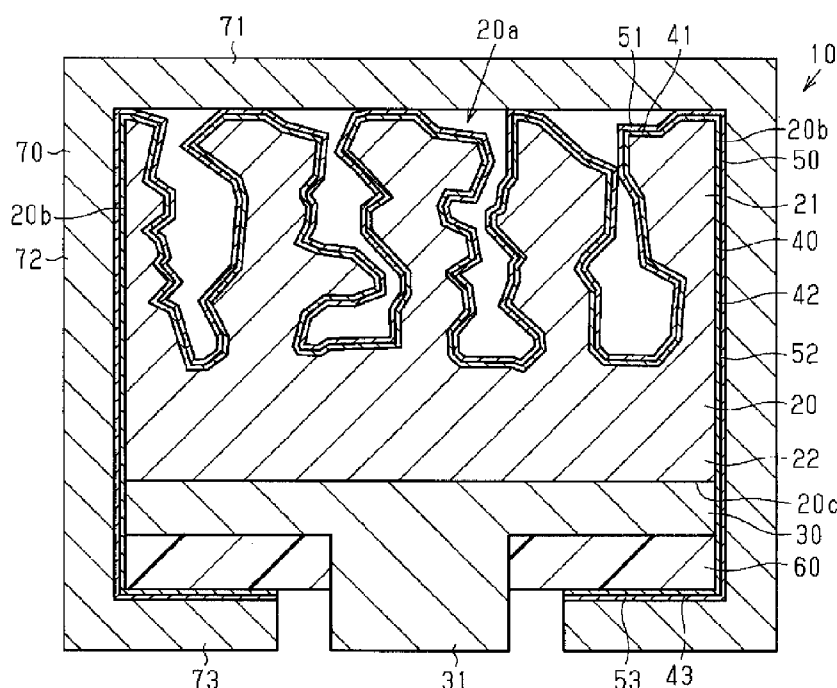
(10) 国際公開番号

WO 2018/092722 A1

- (51) 国際特許分類:
H01G 4/33 (2006.01) H01G 9/012 (2006.01)
H01G 4/12 (2006.01)
- (21) 国際出願番号: PCT/JP2017/040775
- (22) 国際出願日: 2017年11月13日(13.11.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2016-223415 2016年11月16日(16.11.2016) JP
- (71) 出願人: 株式会社村田製作所
(MURATA MANUFACTURING CO., LTD.) [JP/
- JP]; 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 Kyoto (JP).
- (72) 発明者: 藤井 裕雄 (FUJII, Yasuo); 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 株式会社村田製作所内 Kyoto (JP). 岩地 直樹 (IWAJI, Naoki); 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 恩田 誠, 外 (ONDA, Makoto et al.); 〒5008731 岐阜県岐阜市大宮町二丁目 12 番地 1 Gifu (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,

(54) Title: CAPACITOR AND CAPACITOR MOUNTING STRUCTURE

(54) 発明の名称: コンデンサ及びコンデンサの実装構造



(57) **Abstract:** This capacitor 10 is provided with: a conductive metal substrate 20 having a porous portion 21 in one primary surface 20a; a dielectric layer 40 covering the entirety of the one primary surface 20a and the entirety of a side surface 20b that faces in a perpendicular direction to said primary surface 20a; an electrode layer 50 provided so as to cover the dielectric layer 40; a first extraction electrode 70 provided so as to cover the electrode layer 50; a second extraction electrode 30 covering the other primary surface 20c of the conductive metal substrate 20; and an insulation layer 60



CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告(条約第21条(3))

providing an insulation between the electrode layer 50 and the conductive metal substrate 20.

(57) 要約: コンデンサ 10 は、一方の主面 20 a に多孔部 21 を有する導電性金属基材 20 と、一方の主面 20 a 全体並びに該主面 20 a と直交する方向に面する側面 20 b 全体を覆う誘電体層 40 と、誘電体層 40 上を覆う態様で設けられる電極層 50 と、電極層 50 上を覆う態様で設けられる第 2 引き出し電極 70 と、導電性金属基材 20 の他方の主面 20 c を覆う第 1 引き出し電極 30 と、電極層 50 と導電性金属基材 20 との間を絶縁する絶縁層 60 と、を備える。

明 細 書

発明の名称 : コンデンサ及びコンデンサの実装構造

技術分野

[0001] 本発明は、コンデンサ及びコンデンサの実装構造に関するものである。

背景技術

[0002] 従来、コンデンサとして大きな静電容量を得るべく、多孔構造の導電性金属基材を用いたものが知られている（例えば特許文献1参照）。

特許文献1のコンデンサは、前記導電性金属基材と、導電性金属基材上に形成される誘電体層と、誘電体層上に形成される上部電極と、導電性金属基材に電氣的に接続された第1端子電極と、前記上部電極と電氣的に接続された第2端子電極とを有する。そして、導電性金属基材は、相対的に空隙率の高い高空隙率部と、高空隙率部の周囲であって高空隙率部よりも空隙率の低い低空隙率部を有する構成となっている。

先行技術文献

特許文献

[0003] 特許文献1：国際公開WO2015/118901号

発明の概要

発明が解決しようとする課題

[0004] ところで、上記のようなコンデンサにおいては、低空隙率部を有することにより、機械的強度を十分に確保するようになっている。しかしながら、低空隙率部を有することにより、静電容量が十分に確保できない虞がある。

[0005] 本発明は上記問題点を解決するためになされたものであって、その目的は、機械的強度を確保しつつ静電容量を向上させることが可能なコンデンサ及びコンデンサの実装構造を提供することにある。

課題を解決するための手段

[0006] 上記課題を解決するコンデンサは、一方の主面に多孔部を有する導電性金属基材と、前記一方の主面全体並びに該主面と直交する方向に面する側面全

体を覆う誘電体層と、前記誘電体層上を覆う態様で設けられる電極層と、前記導電性金属基材の他方の主面を覆う第1端子電極と、前記電極層上を覆う態様で設けられる第2端子電極と、前記電極層と前記導電性金属基材との間を絶縁する絶縁層と、を備える。

[0007] この構成によれば、誘電体層、電極層及び第2端子電極が一方の主面並びに側面を覆うように構成され、他方の主面を第1端子電極で覆うように構成されるため、コンデンサの各主面並びに側面がいずれかの端子電極で覆われた構成となる。これにより、機械的強度を確保することができる。そして、多孔部を一方の主面に設けることで、従来構成のように一部が低空隙率部とならずに、一方の主面全体を多孔部とすることができるため、静電容量を向上させることができる。

[0008] 上記コンデンサにおいて、前記誘電体層は、前記一方の主面全体並びに該主面と直交する方向に面する前記側面全体に加えて、前記他方の主面の一部を覆う態様で設けられ、前記電極層は、前記誘電体層全体を覆う態様で設けられ、前記第2端子電極は、前記電極層全体を覆う態様で設けられる、ことが好ましい。

[0009] この構成によれば、誘電体層、電極層及び第2端子電極が他方の主面の一部を覆う態様で設けられる。このため、他方の主面において第1端子電極と第2端子電極とを有する構成となる。これにより、一方の主面の第2端子電極と他方の主面の第1端子電極とを利用する場合と、他方の主面の第2端子電極及び第1端子電極を利用する場合とのいずれであっても利用可能なコンデンサを提供することができ、利便性の面で向上できる。

[0010] 上記コンデンサにおいて、前記第1端子電極は、前記導電性金属基材の他方の主面側において複数の端子部を有することが好ましい。

この構成によれば、第1端子電極は、導電性金属基材の他方の主面側において複数の端子部を有するため、低インダクタンスとすることができる。

[0011] 上記コンデンサにおいて、前記導電性金属基材は、前記一方の主面から前記他方の主面に貫通する貫通孔を有し、前記第2端子電極は、前記一方の主

面側から前記導電性金属基材の前記貫通孔を介して前記他方の主面側に延出する態様で設けられることが好ましい。

[0012] この構成によれば、第2端子電極を前記貫通孔を介して他方の主面側まで延出させることができるこれにより、一方の主面の第2端子電極と他方の主面の第1端子電極とを利用する場合と、他方の主面の第2端子電極及び第1端子電極を利用する場合とのいずれであっても利用可能なコンデンサを提供することができ、利便性の面で向上できる。

[0013] 上記コンデンサにおいて、前記導電性金属基材の前記貫通孔は、複数設けられ、前記第2端子電極は、前記一方の主面側から前記導電性金属基材の各貫通孔を介して前記他方の主面側に延出する態様で設けられることが好ましい。

[0014] この構成によれば、第2端子電極を他方の主面において複数の端子部を設ける構成とすることができるため、低インダクタンスとすることができる。

いくつかの特定の態様では、前記導電性金属基材は、前記多孔部と、当該多孔部を少なくとも下から支える支持部とを含むワンピース品である。この構成によれば、導電性金属基材用の母材を切断することによって導電性金属基材を準備することができる。

[0015] いくつかの特定の態様では、前記導電性金属基材は、エッチド金属箔であり、前記導電性金属基材の前記一方の主面はエッチド面であり、前記導電性金属基材の前記他方の主面は、前記エッチド面の反対側の非エッチド面である。この構成によれば、金属箔の片面をエッチングすることによって導電性金属基材を準備することができる。

[0016] いくつかの特定の態様では、前記導電性金属基材は、複数の金属粒子の焼結体である多孔性焼結金属ブロックである。この構成によれば、金属粒子を熱処理することによって導電性金属基材を準備することができる。

[0017] いくつかの特定の態様では、前記多孔性焼結金属ブロックは、隣接する金属粒子間のネックによって形成される細孔を備える。この構成によれば、金属粒子の種類および／または熱処理条件を変更または調整することによって

、導電性金属基材の空隙率を制御することができる。

[0018] いくつかの特定の態様では、前記コンデンサは、前記多孔性焼結金属ブロックの下部を下から支える基板を備える。この構成によれば、複数の金属粒子を基板上で熱処理することによって導電性金属基材として機能する多孔性焼結金属ブロックを準備することができる。

[0019] いくつかの特定の態様では、前記基板はキャビティを有し、前記多孔性焼結金属ブロックは、前記キャビティに収容され、前記基板によって下から及び側方から支えられる。この構成によれば、複数の金属粒子を基板のキャビティ内で熱処理することによって導電性金属基材として機能する多孔性焼結金属ブロックを準備することができる。また、基板によって導電性金属基材を下から及び側方から支えることができる。

[0020] いくつかの特定の態様では、前記基板はキャビティがなく平坦面を有する平板状の基板であり、前記多孔性焼結金属ブロックは、前記基板の前記平坦面によって下から支えられ、前記コンデンサは、前記基板を覆うとともに前記多孔性焼結金属ブロックを側方から支える金属めっき層を更に備える。この構成によれば、複数の金属粒子を基板の平坦面上で熱処理することによって導電性金属基材として機能する多孔性焼結金属ブロックを準備することができる。また、導電性金属基材を基板によって下から支え、金属めっき層によって側方から支えることができる。

[0021] 上記課題を解決するコンデンサの実装構造は、上記コンデンサを回路基板の表面に設ける。

この構成によれば、上記したいずれかまたは全ての効果を得ることができる。

[0022] 上記課題を解決するコンデンサの実装構造は、上記いずれかに記載のコンデンサを回路基板に埋め込み配置する。

この構成によれば、上記したいずれかまたは全ての効果を得ることができる。

発明の効果

[0023] 本発明のコンデンサ及びコンデンサの実装構造によれば、機械的強度を確保しつつ静電容量を向上させることができるという効果を奏する。

図面の簡単な説明

[0024] [図1]一実施形態におけるコンデンサを回路基板に実装した実装構造を説明するための断面図である。

[図2]同実施形態におけるコンデンサの断面図である。

[図3] (a) (b) はコンデンサの製造方法を説明するための断面図である。

[図4]コンデンサの製造方法を説明するための断面図である。

[図5]コンデンサの製造方法を説明するための断面図である。

[図6]第1変形例におけるコンデンサの断面図である。

[図7]第1変形例におけるコンデンサを回路基板に実装した実装構造を説明するための断面図である。

[図8] (a) は第2変形例におけるコンデンサの平面図であり、(b) は (a) におけるX-X線断面図である。

[図9]第2変形例におけるコンデンサを回路基板に実装した実装構造を説明するための断面図である。

[図10] (a) は第3変形例におけるコンデンサの平面図であり、(b) は (a) におけるX-X線断面図である。

[図11]第4変形例のコンデンサの模式的断面図である。

[図12]図11のコンデンサの導電性金属基材の模式的拡大図。

[図13]図11のコンデンサの製造方法を説明するための断面図である。

[図14]第5変形例のコンデンサの模式的断面図である。

[図15]図14のコンデンサの製造方法を説明するための断面図である。

発明を実施するための形態

[0025] 以下、各実施形態のコンデンサについて添付図面を参照して説明する。なお、添付図面は、理解を容易にするために構成要素を拡大して示している場合がある。また、構成要素の寸法比率は、実際のものと、または別の図面中のものと異なる場合がある。

[0026] 図1に示すように、本実施形態のコンデンサ10は、回路基板1の表面に設けられ、回路基板1に備えられる電源層2並びにGND層3と電氣的に接続される。その接続方法は例えば、はんだ（例えば図1のはんだ接続部4）で接続される。また、本実施形態では回路基板1上に集積回路5が設けられている。集積回路5は、前記電源層2並びにGND層3と電氣的に接続される。即ち、コンデンサ10と集積回路5は同一回路上に接続されている。

[0027] 図2に示すように、コンデンサ10は、導電性金属基材20と、第1引き出し電極30と、誘電体層40と、電極層50と、絶縁層60と、第2引き出し電極70とを有している。なお本実施形態のコンデンサ10は、略直方体形状となる態様で構成される。なお、「略直方体状」には、角部や稜線部が面取りされた直方体や、角部や稜線部が丸められた直方体が含まれるものとする。

[0028] 図2に示すように、導電性金属基材20は、一方の主面側に多孔構造の多孔部21を有し、他方の主面側に支持部22を有する。なお、図2において一方の主面は上面であり、他方の主面は下面である。

[0029] 導電性金属基材20を構成する材料としては、金属であれば特に限定されないが、例えばアルミニウム、タンタル、ニッケル、銅、チタン、ニオブおよび鉄、ならびにステンレス、ジュラルミン等の合金等が挙げられる。好ましくは、導電性金属基材20を構成する材料は、アルミニウムである。

[0030] 多孔部21は、支持部22よりも空隙率が高い多孔構造を有する。なお、本明細書でいう「空隙率」とは、導電性金属基材20において空隙が占める面積または体積の割合、好ましくは面積の割合を言う。当該空隙率は、下記のようにして測定することができる。

[0031] まず、導電性金属基材20を、集束イオンビーム（FIB: Focused Ion Beam）加工で60nm以下の厚みの薄片に加工する。この薄片試料の所定の領域（ $3\mu\text{m} \times 3\mu\text{m}$ ）を、透過型電子顕微鏡（TEM: Transmission Electron Microscope）を用いて撮影する。得られた画像を画像解析することにより、導電性金属基材20の金属が存在する面積を求める。そして、下記式から

空隙率を求めることができる。

空隙率＝（（測定面積－基材の金属が存在する面積）／測定面積）×１００

なお、上記多孔部２１の空隙は、コンデンサ１０を作製するプロセスにおいて、最終的に導電性金属基材２０とは異なる誘電体層４０や電極層５０などの非基材物質で充填され得るが、上記「空隙率」は、このように充填された物質は考慮せず、充填された箇所も空隙とみなして算出する。

[0032] 第１引き出し電極３０は、導電性金属基材２０の支持部２２上、より詳しくは支持部２２の表面である主面２０ｃに設けられる。第１引き出し電極３０を構成する材料は特に限定されないが、例えば、Ａｕ、Ｐｂ、Ａｇ、Ｓｎ、Ｎｉ、Ｃｕ等の金属および合金、ならびに導電性高分子などが挙げられる。本実施形態では、例えばＣｕめっき処理により第１引き出し電極３０を形成している。

[0033] 第１引き出し電極３０は、略板状をなし、その中央から前記支持部２２から離間する方向（図２において下側）に向かって突出する少なくとも一つの好ましくは複数の突出部３１を有する。突出部３１は、回路基板１（図１参照）とはんだ接続部４を介して電氣的に接続される端子部である。

[0034] 誘電体層４０は、導電性金属基材２０の一方の主面２０ａ側を覆う第１誘電体層４１と、側面２０ｂ側を覆う第２誘電体層４２と、他方の主面２０ｃ側の一部を覆う第３誘電体層４３とを有する。

[0035] 第１誘電体層４１は、主面２０ａ側全体であって多孔部２１を覆うように構成される。第２誘電体層４２は、第１誘電体層４１の端部から反対側の主面２０ｃに向かって延びるように構成されて側面２０ｂの全体を覆うように構成される。第３誘電体層４３は、第２誘電体層４２の端部から中央寄りに延出して主面２０ａの一部を覆うように構成される。なお、第３誘電体層４３と第１引き出し電極３０との間には絶縁層６０が設けられる。

[0036] 誘電体層４０を形成する材料は、絶縁性であれば特に限定されないが、好ましくは、 AlO_x （例えば、 Al_2O_3 ）、 SiO_x （例えば、 SiO_2 ）、 $AlTiO_x$ 、 $SiTiO_x$ 、 HfO_x 、 TaO_x 、 ZrO_x 、 $HfSiO_x$ 、 Zr

SiO_x 、 TiZrO_x 、 TiZrWO_x 、 TiO_x 、 SrTiO_x 、 PbTiO_x 、 BaTiO_x 、 BaSrTiO_x 、 BaCaTiO_x 、 SiAlO_x 等の金属酸化物； AlN_x 、 SiN_x 、 AlScN_x 等の金属窒化物；または AlO_xN_y 、 SiO_xN_y 、 HfSiO_xN_y 、 $\text{SiC}_x\text{O}_y\text{N}_z$ 等の金属酸窒化物が挙げられ、 AlO_x 、 SiO_x 、 SiO_xN_y 、 HfSiO_x が好ましい。なお、上記の式は、単に材料の構成を表現するものであり、組成を限定するものではない。即ち、OおよびNに付されたx、yおよびzは0（ゼロ）より大きい任意の値であってもよく、金属元素を含む各元素の存在比率は任意である。

[0037] 誘電体層40は、好ましくは、気相法、例えば真空蒸着法、化学蒸着（CVD：Chemical Vapor Deposition）法、スパッタ法、原子層堆積（ALD：Atomic Layer Deposition）法、パルスレーザー堆積法（PLD：Pulsed Laser Deposition）等により形成される。多孔部材の細孔の細部にまで厚みがより均一な層（膜）を形成できることから、ALD法がより好ましい。

[0038] 電極層50は、誘電体層40上に形成されている。より詳しくは第1誘電体層41上に設けられる第1電極層51と、第2誘電体層42上に設けられる第2電極層52と、第3誘電体層43上に設けられる第3電極層53とを有する。

[0039] 電極層50を構成する材料は、導電性であれば特に限定されないが、Ni、Cu、Al、W、Ti、Ag、Au、Pt、Zn、Sn、Pb、Fe、Cr、Mo、Ru、Pd、Taおよびそれらの合金、例えばCuNi、AuNi、AuSn、ならびにTiN、TiAlN、TiON、TiAlON、Ta₂N等の金属酸化物、金属酸窒化物、導電性高分子（例えば、PEDOT（ポリ（3，4-エチレンジオキシチオフェン））、ポリピロール、ポリアニリン）などが挙げられ、TiN、TiONが好ましい。

[0040] 電極層50は、ALD法により形成してもよい。ALD法を用いることにより、コンデンサの静電容量をより大きくすることができる。別法として、誘電体層を被覆し、導電性金属基材の細孔を実質的に埋めることのできる、化学蒸着（CVD：Chemical Vapor Deposition）法、めっき、バイアススパ

ッタ、S o l - G e l 法、導電性高分子充填などの方法で、電極層 5 0 を形成してもよい。好ましくは、誘電体層上に A L D 法で導電性膜を形成し、その上から他の手法により、導電性物質、好ましくはより電気抵抗の小さな物質で細孔を充填して電極層 5 0 を形成してもよい。このような構成とすることにより、効率的により高い静電容量密度および低い等価直列抵抗（E S R : Equivalent Series Resistance）を得ることができる。

[0041] 絶縁層 6 0 は、導電性金属基材 2 0 と電極層 5 0 との間に設けられる。絶縁層 6 0 を設けることで、電極層 5 0 と導電性金属基材 2 0 との間での短絡（ショート）が抑えられている。絶縁層 6 0 を形成する材料は、絶縁性であれば特に限定されないが、後に原子層堆積法を利用する場合、耐熱性を有する材料が好ましい。絶縁層 6 0 を形成する絶縁性材料としては、各種ガラス材料、セラミック材料、ポリイミド樹脂、フッ素樹脂が好ましい。本例では絶縁層 6 0 として S i O₂ を用いている。

[0042] 第 2 引き出し電極 7 0 は、電極層 5 0 上に形成されている。より詳しくは、第 2 引き出し電極 7 0 は、第 1 電極層 5 1 上に設けられる上部引き出し電極部 7 1 と、第 2 電極層 5 2 上に設けられる側面引き出し電極部 7 2 と、第 3 電極層 5 3 上に設けられる下部電極部 7 3 とを有する。第 2 引き出し電極 7 0 を構成する材料は特に限定されないが、例えば、A u、P b、A g、S n、N i、C u 等の金属および合金、ならびに導電性高分子などが挙げられる。本実施形態では、例えば C u めっき処理により第 2 引き出し電極 7 0 を形成している。

[0043] 次に、上記のような構成されたコンデンサ 1 0 の製造工程（製造方法）について説明する。

図 3（a）に示すように、まず、導電性金属基板 1 0 0 を準備する。導電性金属基板 1 0 0 を構成する材料としては、例えばアルミニウム、タンタル、ニッケル、銅、チタン、ニオブおよび鉄、ならびにステンレス、ジュラルミン等の合金等が挙げられる。好ましくは、導電性金属基板 1 0 0 を構成する材料は、アルミニウムである。導電性金属基板 1 0 0 は、一方の主面側に

多孔質金属層 101 を有し、他の主面側に支持層 102 を有する。つまり、導電性金属基板 100 の一面は多孔質金属層 101 で構成され、導電性金属基板 100 の前記一面とは反対側の面は、支持層 102 で構成されている。

[0044] 導電性金属基板 100 の支持層 102 には、予め Cu めっき処理により、導電層 103 が形成されている。導電層 103 上には、蒸着又はスパッタにより形成される複数の絶縁部 104 と、各絶縁層 104 間において塗布により形成される被覆部 105 とを有する。

[0045] 図 3 (b) に示すように、導電性金属基板 100 並びに絶縁部 104 を切断する。本実施形態では、被覆部 105 間で複数の個片部 110 となるように切断する。切断された各個片部 110 は、切断されることでコンデンサ 10 における導電性金属基材 20 と、絶縁層 60 とを有することとなる。

[0046] 図 4 に示すように、各個片部 110 に対して誘電体層 40 を形成し、その後、電極層 50 をそれぞれ ALD 法を用いて形成する。このとき、絶縁層 60 並びに被覆部 105 にも各層 40, 50 が成膜されるようになっている。

[0047] 次いで、電極形成の前処理として例えば Ti / Cu スパッタ膜を形成する (図示略)。このとき、電極層 50 の第 1 電極層 51 及び第 2 電極層 52 に対して成膜を行う。

図 5 に示すように、被覆部 105 を除去する。被覆部 105 の除去方法は特に問わないが、例えばレーザ処理、化学処理により除去する方法が挙げられる。

[0048] 次いで、電極形成の前処理として例えば Ti / Cu スパッタ膜を形成する (図示略)。このとき、電極層 50 の第 3 電極層 53 に対して成膜を行う。

その後、Cu めっき処理により第 1 引き出し電極 30 (突出部 31) 及び第 2 引き出し電極 70 を形成する。これにより、第 1 電極層 51、第 2 電極層 52 及び第 3 電極層 53 を覆うように第 2 引き出し電極 70 が形成され、第 1 引き出し電極 30 の突出部 31 が形成される。

[0049] 以上説明した本実施形態によれば、以下の作用効果を奏することができる。

(1) 誘電体層、電極層及び第1端子電極が一方の主面20a並びに側面20bを覆うように構成され、他方の主面20cを第2端子電極で覆うように構成されるため、コンデンサの各主面並びに側面がいずれかの端子電極で覆われた構成となる。これにより、機械的強度を確保することができる。そして、多孔部を一方の主面に設けることで、従来構成のように一部が低空隙率部とならずに、一方の主面全体を多孔部とすることができるため、静電容量を向上させることができる。

[0050] (2) 誘電体層、電極層及び第1端子電極が他方の主面の一部を覆う態様で設けられる。このため、他方の主面において第1端子電極と第2端子電極とを有する構成となる。これにより、一方の主面の第1端子電極と他方の主面の第2端子電極とを利用する場合と、他方の主面の第1端子電極及び第2端子電極を利用する場合とのいずれであっても利用可能なコンデンサを提供することができ、利便性の面で向上できる。

[0051] (3) 誘電体層40を原子層堆積法(ALD法)により形成することで、誘電体層40の厚みを均一とすることができる。

(4) 電極層50を原子層堆積法(ALD法)により形成することで、電極層50の厚みを均一とすることができる。

[0052] (5) 原子層堆積法ALD法を用いて誘電体層40と、電極層50とを連続的に形成する構成であるため、生産性向上に寄与できる。

(変形例)

なお、上記実施形態は、これを適宜変更した以下の態様にて実施することもできる。

[0053] ・上記実施形態では、コンデンサ10は、主面20c側の一部を覆う第3誘電体層43と、第3誘電体層43を覆う第3電極層53と、第3電極層53を覆う下部電極部73とを有する構成としたが、これに限らない。

[0054] 図6及び図7に示すように、第1変形例のコンデンサ10では、誘電体層40は、第1誘電体層41及び第2誘電体層42を有する。電極層50は、第1電極層51及び第2電極層52を有する。第2引き出し電極70は、上

部引き出し電極部 7 1 及び側面引き出し電極部 7 2 を有する。即ち、誘電体層 4 0、電極層 5 0 及び第 2 引き出し電極 7 0 のいずれも主面 2 0 c 側を覆わない構成となっている。また、図 6 及び図 7 においては、第 1 引き出し電極 3 0 の突出部 3 1 が上記実施形態と比較して幅広形状をなすように構成されている。

[0055] なお、図 7 に示す構成では、回路基板 1 内にコンデンサ 1 0 を埋め込み配置した構成となっている。このような構成であっても、コンデンサ 1 0 の第 2 引き出し電極 7 0 が一方の主面 2 0 a 及び側面 2 0 b 全体を覆い、第 1 引き出し電極 3 0 が他方の主面 2 0 c を覆う構成であるため、十分な強度が確保されるため、コンデンサ 1 0 の割れ等の発生を抑えることができる。なお、図 6 に示すコンデンサ 1 0 は、埋め込み配置に限らず、上記実施形態と同様に表面実装した構成を採用してもよい。

[0056] また、下部電極部 7 3 を有し、第 3 誘電体層 4 3 並びに第 3 電極層 5 3 を省略した構成を採用してもよい。つまり、誘電体層 4 0 及び電極層 5 0 は一方の主面 2 0 a 全体並びに該主面 2 0 a と直交する方向に面する側面 2 0 b 全体を覆い、第 2 引き出し電極 7 0 は、一方の主面 2 0 a 全体、該主面 2 0 a と直交する方向に面する側面 2 0 b 全体、及び他方の主面 2 0 c の一部を覆う構成となる。

[0057] ・図 8 (a) (b) に示す第 2 変形例のコンデンサ 1 0 のように、第 1 引き出し電極 3 0 に複数の突出部 3 1 を有して多端子構造としてもよい。これに代えてまたは加えて、第 2 引き出し電極 7 0 についても同様に突出部 7 0 a を有して多端子構造としてもよい。第 2 引き出し電極 7 0 の突出部 7 0 a は、上部引き出し電極部 7 1 から他方の主面 2 0 c 側に延出するように構成される。ここで、導電性金属基材 2 0 には複数の貫通孔 2 0 d が形成されている。そして、第 2 引き出し電極 7 0 の突出部 7 0 a は、貫通孔 2 0 d 内に配置された状態で突出部 7 0 a の先端 7 0 b が貫通孔 2 0 d から露出するように構成される。突出部 7 0 a の先端 7 0 b は、突出部 3 1 と面一となる構成が好ましい。

[0058] なお、図8（a）（b）に示す第2変形例のコンデンサ10を回路基板1内に埋め込み配置した場合には、図9に示すような構成が考えられる。すなわち、回路基板1の電源層2と突出部31とを電氣的に接続し、回路基板1のGND層3と突出部70aとを電氣的に接続した状態で回路基板1内に埋め込み配置している。

[0059] なお、図8（a）（b）に示すコンデンサ10は埋め込み配置に限らず、上記実施形態と同様に表面実装した構成を採用してもよい。

また、図10（a）（b）に示す第3変形例のコンデンサ10のように、第1引き出し電極30のみに複数の突出部31を設けて多端子構造としてもよい。すなわち、第2引き出し電極70の突出部70aを省略した構成である。この場合、第2引き出し電極70の下部電極部73が突出部31の周囲を覆うような構成となっている。

[0060] 上述したように突出部31を複数設けて多端子構造とすることで、低インダクタンスとすることができる。また、突出部70aを複数設けたり、下部電極部73によって突出部31の周囲を覆う構成とすることで多端子構造として利用することができ、低インダクタンスとすることができる。

[0061] ・上記実施形態では、コンデンサ10を略直方体形状としたが、その形状はこれに限定されない。コンデンサの形状として平面視において円状、楕円状などの形状を採用してもよい。

[0062] ・実施形態の導電性金属基材20の多孔部21は、例えばアルミニウム箔のような金属箔をエッチングすることによって作製することができる、しかし、導電性金属基材20はエッチド金属箔に限定されない。例えば図11～図15を参照して説明するように、熱処理によって作製される金属粒子凝集体（多孔性焼結金属ブロックともいう）を導電性金属基材として使用することができる。

[0063] 図11に示す第4変形例のコンデンサ10aは、キャビティ160aを有する基板であるシリコン基板160と、シリコン基板160のキャビティ160a内に收容される導電性金属基材120とを備える。図12に示すよう

に、導電性金属基材 120 は金属粒子 123 の凝集体（多孔性焼結金属ブロック）として構成される。金属粒子 123 としては、実施形態の導電性金属基材 20 に使用される金属を使用することができる。第 4 変形例の金属粒子 123 はニッケル粒子である。金属粒子 123 の平均粒径は、コンデンサ 10a の容量特性及び金属粒子 123 の種類に応じて設定され、例えば、50 ～ 500 nm の範囲から選択することができる。隣接する金属粒子 123 の間にネック 123a が形成される。一つのネック 123a によってまたは複数のネック 123a の連通によって細孔 120a が形成される。金属粒子 123 の凝集体のほぼ全体に多数の細孔 120a が分散しており、好ましくはほぼ均一に分布している。したがって、金属粒子 123 の凝集体の大部分好ましくは全体が高空隙率部または多孔部 121 である。

[0064] 金属粒子 123 の凝集体のうちキャビティ 160a の内面（すなわち底面および／または側面）に接触する部分は、多孔部を下からおよび／または側方から支持する支持部 122 として機能することができる。支持部 122 は、キャビティ 160a の内面に密着して広がる箔状焼結金属部分のような非多孔部または低空隙率部であり得る。

[0065] 金属粒子 123 の凝集体は、キャビティ 160a の内面全体と接触または密着する箔状焼結金属部分を有してもよい。この箔状焼結金属部分は、金属粒子 123 の凝集体を形成するために金属粒子 123 をキャビティ 160a 内で熱処理することによって形成される。金属粒子 123 の凝集体のネック 123a および／または細孔 120a がキャビティ 160a の内面に面してもよい。

[0066] 次に、導電性金属基材 120 と、コンデンサ 10a の第 1 端子電極 131 及び第 2 端子電極 173 との導通について説明する。

コンデンサ 10a の第 1 端子電極 131 及び第 2 端子電極 173 は、コンデンサ 10a の同じ平面（例えば下面）に配置されている。シリコン基板 160 は、シリコン基板 160 の下面からキャビティ 160a まで延在する少なくとも一つのビアホール 160b を有する。ビアホール 160b には、例

例えば金属めっきによって形成されるビア電極 132 が充填される。導電性金属基材 120 の下面（例えば支持部 122）はビア電極 132 によってコンデンサ 10a の第 1 端子電極 131 に導電的に接続される。

[0067] 図 12 に示すように、金属粒子 123 の凝集体は、キャビティ 160a の内面と接触する金属粒子 123 の凝集体の下面（例えば支持部 122）を除き、誘電体層 140 と電極層 150 との積層膜 180 によって覆われる。誘電体層 140 は金属粒子 123 に直接接触または密着している。誘電体層 140 は、金属粒子 123 の金属面を完全にすなわち金属面が露出しないように金属粒子 123 を被覆する。電極層 150 は誘電体層 140 を被覆する。電極層 150 と金属粒子 123 との間に誘電体層 140 が挟まれる。

[0068] 図 11 に示すように、積層膜 180（誘電体層 140 及び電極層 150）は、導電性金属基材 120 からシリコン基板 160 の外面を介してコンデンサ 10a の下面まで延在している。積層膜 180 は、多孔部 121 を被覆する多孔部コーティング部分 180a と、シリコン基板 160 の上面及び側面を被覆する部分 180b と、シリコン基板 160 の下面の一部を被覆する部分であって、そこに第 2 端子電極 173 が形成される電極座部分 180c とを含む。これらの部分 180a、180b、180c は途切れなく連続している。

[0069] 誘電体層 140 はシリコン基板 160 に直接接触または密着している。電極層 150 はこの誘電体層 140 を被覆する。したがって、電極層 150 は、シリコン基板 160 の上面、側面及び下面とは非接触である。第 2 端子電極 173 は、シリコン基板 160 の下面を被覆している積層膜 180 の電極座部分 180c において電極層 150 上に例えば直接に設けられる。コンデンサ 10a の第 1 端子電極 131 及び第 2 端子電極 173 は、例えばはんだ接続部 4（図 1）を介して回路基板 1 に接続される。

[0070] 図 13 を参照して第 4 変形例のコンデンサ 10a の製造方法を説明する。

工程 a において、キャビティ 160a が形成されたシリコン基板 160 を準備する。

工程 b において、金属粒子（ニッケル粒子）123 を含んだペースト 120x をキャビティ 160a 内に塗布または充填する。このペースト 120x は、金属粒子 123 を、エタノールなどの溶剤に分散し、ポリビニルアルコールなどの合成樹脂を添加し、混合または混練することによってペースト状に調製することができる。

[0071] 工程 c：窒素（N₂）及び水素（H₂）の混合ガスを流動させた還元雰囲気中で、シリコン基板 160 及びペースト 120x を所定の温度（第 4 変形例では 300～400℃）で熱処理する。この熱処理によって、金属粒子 123 が焼結し、隣接する金属粒子 123 の間にネック 123a が形成されて多孔部 121 を有する導電性金属基材 120 が作成される。また、熱処理によって一部の金属粒子 123 がキャビティ 160a の内面に密着または面接触して支持部 122 が形成される。熱処理の温度及び時間は、コンデンサ 10a が所望の電気的特性を有するように、例えば導電性金属基材 120（特に多孔部 121）が所望の空隙率を有するように、金属粒子 123 の金属の種類及び平均粒径に応じて設定または調整することができる。

[0072] 工程 d：導電性金属基材 120 及びシリコン基板 160 を積層膜 180（誘電体層 140 及び電極層 150）によって被覆する。この被覆は、誘電体層 140 を形成する工程と、次に、電極層 150 を誘電体層 140 に形成する工程とを含む。好ましくは、誘電体層 140 及び電極層 150 は ALD 法によって堆積される。誘電体層 140 及び電極層 150 は、実施形態の誘電体層 40 及び電極層 50 と同様の材料及び方法によって形成してもよい。

[0073] 工程 e：シリコン基板 160 にビア電極 132 を形成する。例えば、シリコン基板 160 の下面に積層膜 180 の電極座部分 180c が残るように、ビア形成箇所の積層膜 180（誘電体層 140 及び電極層 150）を部分的に除去し、シリコン基板 160 の下面からキャビティ 160a まで延在するビアホール 160b を形成し、例えば Cu めっき処理によってビアホール 160b にビア電極 132 を形成する。

[0074] 工程 f：最外面に露出している導電性表面に、例えば Cu めっき処理によ

って金属めっき膜を形成する。この金属めっき膜は、ビア電極 132 上の第 1 端子電極 131、及び、シリコン基板 160 の下面を被覆している積層膜 180 の電極座部分 180c において電極層 150 上の第 2 端子電極 173 を構成する。

[0075] このような一連の工程によって第 4 変形例のコンデンサ 10a を製造することができる。

第 4 変形例によれば、実施形態及び変形例に関連して説明した作用に加え、以下の作用が得られる。

[0076] 所望の空隙率を有する導電性金属基材 120 を比較的簡単な熱処理によって作製することができる。

シリコン基板 160 のキャビティ 160a 内で導電性金属基材 120 を作製できるので、導電性金属基材 120 における支持部 122 の比率を最小化することができ、導電性金属基材 120 の大部分好ましくは全体を多孔部 121 として形成することができる。したがって、導電性金属基材 120 の高容量化に有利である。

[0077] 導電性金属基材 120 がシリコン基板 160 のキャビティ 160a に収容されており、導電性金属基材 120 の側面がシリコン基板 160 によって支えられるので、コンデンサ 10a の機械的強度が向上する。

[0078] 第 4 変形例では、導電性金属基材 120 の下面の局所にビア電極 132 が接続される。したがって、第 1 引き出し電極 30 が導電性金属基材 20 の下面全体に接続される実施形態に比べて、電極材料（例えば銅）を減らすことができる。

[0079] 図 14 及び図 15 を参照して、第 5 変形例のコンデンサ 10b について説明する。

コンデンサ 10b は、キャビティがなく平坦面 260a を有する平板状の基板であるシリコン基板 260 と、シリコン基板 260 の平坦面 260a に設けられる導電性金属基材 220 とを備える。この導電性金属基材 220 は、図 12 に示す第 4 変形例と同様に、金属粒子 123 の凝集体として構成さ

れる。金属粒子 1 2 3 の凝集体の大部分が高空隙率部または多孔部 2 2 1 である。金属粒子 1 2 3 の凝集体のうちシリコン基板 2 6 0 の平坦面 2 6 0 a に接触する部分は、多孔部 2 2 1 を下から支持する支持部 2 2 2 である。支持部 2 2 2 は、シリコン基板 2 6 0 の平坦面 2 6 0 a に密着して広がる箔状焼結金属部分のような非多孔部または低空隙率部であり得る。

[0080] 誘電体層 1 4 0、電極層 1 5 0 及びビア電極 1 3 2 については第 4 変形例のものと同じである。

金属めっき膜 2 7 0 が、実施形態の第 2 引き出し電極 7 0 と同様に、コンデンサ 1 0 b の周囲に、すなわち、上面、側面、及び下面に形成されている。金属めっき膜 2 7 0 は、シリコン基板 2 6 0 上の、導電性金属基材 2 2 0、誘電体層 1 4 0 及び電極層 1 5 0 を封止し保護する。金属めっき膜 2 7 0 のうちシリコン基板 2 6 0 の下面に形成される部分は、第 4 変形例と同様にコンデンサ 1 0 b の第 1 端子電極 1 3 1 及び第 2 端子電極 1 7 3 として機能する。

[0081] 図 1 5 を参照して第 5 変形例のコンデンサ 1 0 b の製造方法について図 1 3 の第 4 変形例との相違点を説明する。

工程 a において、平板状のシリコン基板 2 6 0 を準備する。

[0082] 工程 b において、金属粒子（ニッケル粒子）1 2 3 を含んだペースト 1 2 0 x をシリコン基板 2 6 0 の平坦面 2 6 0 a に塗布する。

工程 c、d、e は、第 4 変形例と同じである。

[0083] 工程 f：最外面に露出している導電性表面に、例えば Cu めっき処理によって金属めっき膜 2 7 0 を形成する。この金属めっき膜 2 7 0 は、導電性金属基材 2 2 0 及び積層膜 1 8 0 を途切れなく覆い、封止し、保護する金属めっき膜 2 7 0 を形成する。この金属めっき膜 2 7 0 は導電性金属基材 2 2 0 を側方から支える。コンデンサ 1 0 b の第 1 端子電極 1 3 1 及び第 2 端子電極 1 7 3 は、シリコン基板 2 6 0 の下面に形成される金属めっき膜 2 7 0 のいくつかの部分によって形成される。

[0084] なお、金属めっき膜 2 7 0 は、導電性金属基材（多孔性焼結金属ブロック

）２２０を形成するための熱処理（工程ｃ）の後に形成される。

このような一連の工程によって第５変形例のコンデンサ１０ｂを製造することができる。

[0085] 第５変形例によれば、実施形態及び変形例に関連して説明した作用に加え、以下の作用が得られる。

第５変形例では、平板状のシリコン基板２６０を使用するので、キャビティを有するシリコン基板よりも安価にシリコン基板２６０を入手または準備することができる。

[0086] ・上記実施形態並びに上記各変形例は適宜組み合わせてもよい。

・上記実施形態において、導電性金属基材２０の多孔部２１は導電性金属基材２０の上部または高空隙率部と呼称することがある。導電性金属基材２０の支持部２２は導電性金属基材２０の下部または非多孔部または低空隙率部と呼称することがある。

[0087] 本開示は以下の構成を包含する。限定のためでなく理解の補助として実施形態の構成要素の参照符号を付した。

[付記１] 本発明のいくつかの態様に従うコンデンサ（１０；１０ａ；１０ｂ）は、

多孔部（２１；１２１；２２１）と、当該多孔部を少なくとも下から支持する支持部（２２；１２２；２２２）とを有する導電性金属基材（２０；１２０；２２０）と、

前記導電性金属基材（２０；１２０；２２０）とは異なる位置に設けられ、前記導電性金属基材（２０；１２０；２２０）の前記支持部（２２；１２２；２２２）に導通する第１端子電極（３０；１３１）と、

前記導電性金属基材（２０；１２０；２２０）とは異なる位置に設けられ、前記導電性金属基材（２０；１２０；２２０）の前記多孔部（２１；１２１；２２１）に導通する第２端子電極（７０；１７３）と、

少なくとも前記多孔部（２１；１２１；２２１）を覆う積層膜（４０、５０；１４０、１５０）であって、誘電体層（４０；１４０）と、前記誘電体

層（４０；１４０）の全体を覆う電極層（５０；１５０）とを含む、前記積層膜（４０、５０；１４０、１５０）とを備え、

前記積層膜（４０、５０；１４０、１５０）は、

前記多孔部（２１；１２１；２２１）の前記金属面を覆う多孔部コーティング部分（１８０ａ）と、

前記多孔部コーティング部分（１８０ａ）とは異なる電極座部分（１８０ｃ）であって、その上に前記第２端子電極（７０；１７３）が形成される電極座部分（１８０ｃ）とを含み、

前記誘電体層（４０；１４０）は、

前記積層膜（４０、５０；１４０、１５０）の前記多孔部コーティング部分（１８０ａ）において、前記多孔部（２１；１２１；２２１）の金属面が露出しないように前記多孔部（２１；１２１；２２１）の前記金属面と密着しており、

前記誘電体層（４０；１４０）は、前記積層膜（４０、５０；１４０、１５０）の前記電極座部分（１８０ｃ）において、前記電極層（５０；１５０）を間に挟んで前記第２端子電極（７０；１７３）と対面している。

[付記２] いくつかの特定の態様では、前記積層膜（４０、５０；１４０、１５０）の前記多孔部コーティング部分（１８０ａ）及び前記電極座部分（１８０ｃ）は途切れなく連続している。

[付記３] いくつかの特定の態様では、前記導電性金属基材（２０）は、第１の所定高さを有する上部と、第２の所定高さを有する下部とを含むワンピース品（２０）であり、前記上部の全体が前記下部の全体よりも高い空隙率を有する。

[付記４] いくつかの特定の態様では、前記導電性金属基材（２０）は、前記多孔部（２１）として機能するエッチド面と、前記エッチド面の反対側の非エッチド面であって、前記支持部（２２）として機能する前記非エッチド面とを有するエッチド金属箔である。

[付記5] いくつかの特定の態様では、前記導電性金属基材（120；220）は、複数の金属粒子（123）の焼結体である多孔性焼結金属ブロック（120；220）である。

[付記6] いくつかの特定の態様では、前記多孔性焼結金属ブロック（120；220）は、隣接する金属粒子（123）間のネック（123a）によって形成される細孔（120a）を備える。

[付記7] いくつかの特定の態様では、前記コンデンサ（10a；10b）は、前記多孔性焼結金属ブロック（120；220）を下から支える基板（160；260）を備え、

前記支持部（122；222）は、前記多孔部（121；221）を少なくとも下から支えるとともに前記基板（160）に接触する、前記多孔性焼結金属ブロック（120；220）の下部を含む。

[付記8] いくつかの特定の態様では、前記基板（160）はキャビティ（160a）を有し、前記多孔性焼結金属ブロック（120）は、前記キャビティ（160a）に收容され、前記基板（160）によって下から及び側方から支えられる。

[付記9] いくつかの特定の態様では、前記基板（260）はキャビティがなく平坦面（260a）を有する平板状の基板（260）であり、前記多孔性焼結金属ブロック（220）は、前記平坦面（260a）によって下から支えられ、前記コンデンサ（10b）は、前記基板（260）を覆うとともに前記多孔性焼結金属ブロック（220）を側方から支える金属めっき層（270）を更に備える。

符号の説明

[0088] 1…回路基板、10、10a、10b…コンデンサ、20、120、220…導電性金属基材、20a…主面（一方の主面）、20b…側面、20c…主面（他方の主面）、20d…貫通孔、21、121、221…多孔部、22、122、222…支持部、30、131…第1引き出し電極（第1端子電極）、31…突出部（第1引き出し電極の端子部）、40、140…誘

電体層、50、150…電極層、60…絶縁層、70、173…第2引き出し電極（第2端子電極）。

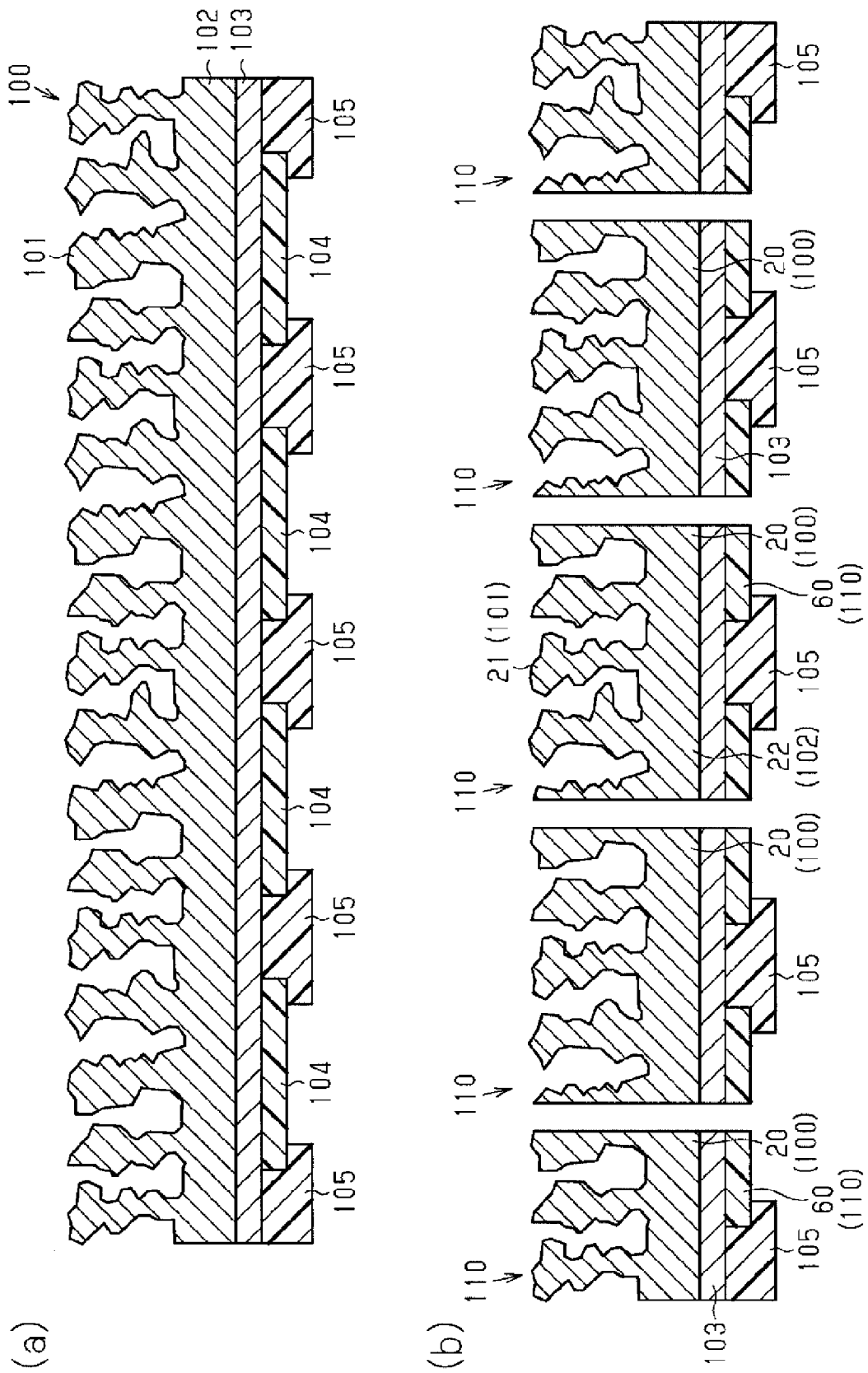
請求の範囲

- [請求項1] 一方の主面に多孔部を有する導電性金属基材と、
前記一方の主面全体並びに該主面と直交する方向に面する側面全体を覆う誘電体層と、
前記誘電体層上を覆う態様で設けられる電極層と、
前記導電性金属基材の他方の主面を覆う第1端子電極と、
前記電極層上を覆う態様で設けられる第2端子電極と、
前記電極層と前記導電性金属基材との間を絶縁する絶縁層と、
を備えたコンデンサ。
- [請求項2] 前記誘電体層は、前記一方の主面全体並びに該主面と直交する方向に面する前記側面全体に加えて、前記他方の主面の一部を覆う態様で設けられ、
前記電極層は、前記誘電体層全体を覆う態様で設けられ、
前記第2端子電極は、前記電極層全体を覆う態様で設けられる、請求項1に記載のコンデンサ。
- [請求項3] 前記第1端子電極は、前記導電性金属基材の他方の主面側において複数の端子部を有する、請求項1又は2に記載のコンデンサ。
- [請求項4] 前記導電性金属基材は、前記一方の主面から前記他方の主面に貫通する貫通孔を有し、
前記第2端子電極は、前記一方の主面側から前記導電性金属基材の前記貫通孔を介して前記他方の主面側に延出する態様で設けられる、請求項1～3のいずれか一項に記載のコンデンサ。
- [請求項5] 前記導電性金属基材の前記貫通孔は、複数設けられ、
前記第2端子電極は、前記一方の主面側から前記導電性金属基材の各貫通孔を介して前記他方の主面側に延出する態様で設けられる、請求項4に記載のコンデンサ。
- [請求項6] 前記導電性金属基材は、前記多孔部と、当該多孔部を少なくとも下から支える支持部とを含むワンピース品である、請求項1～5のいずれ

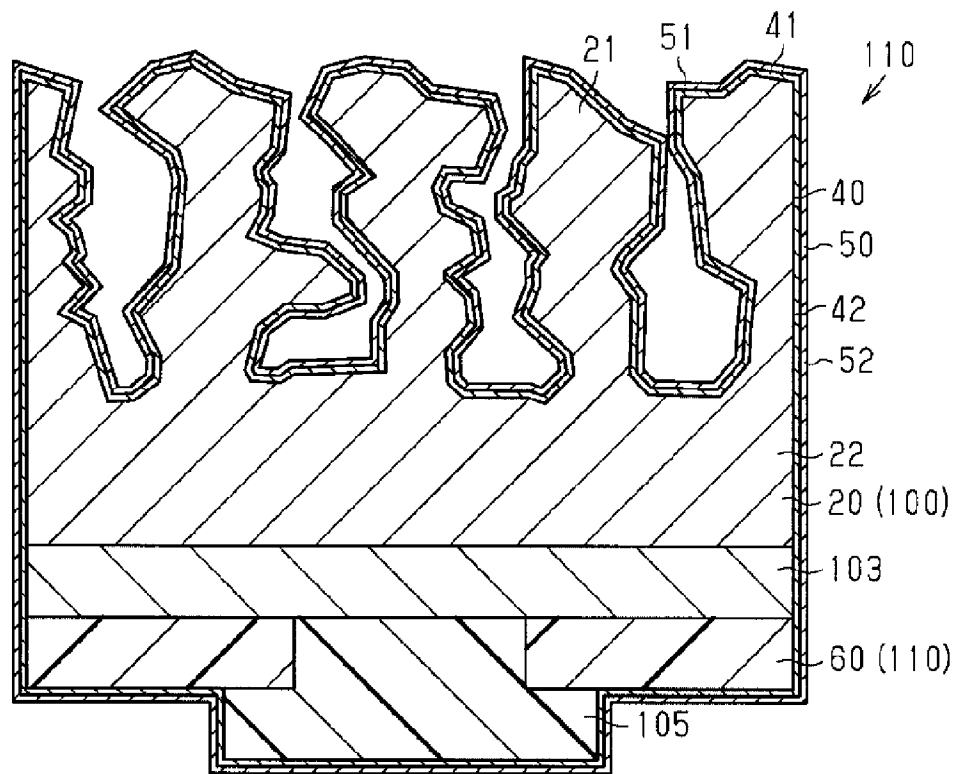
れか一項に記載のコンデンサ。

- [請求項7] 前記導電性金属基材は、エッチド金属箔であり、
前記導電性金属基材の前記一方の主面はエッチド面であり、
前記導電性金属基材の前記他方の主面は、前記エッチド面の反対側の非エッチド面である、請求項1～6のいずれか一項に記載のコンデンサ。
- [請求項8] 前記導電性金属基材は、複数の金属粒子の焼結体である多孔性焼結金属ブロックである、請求項1～5のいずれか一項に記載のコンデンサ。
- [請求項9] 前記多孔性焼結金属ブロックは、隣接する金属粒子間のネックによって形成される細孔を備える、請求項8に記載のコンデンサ。
- [請求項10] 前記コンデンサは、前記多孔性焼結金属ブロックの下部を下から支える基板を備える、請求項8または9に記載のコンデンサ。
- [請求項11] 前記基板はキャビティを有し、前記多孔性焼結金属ブロックは、前記キャビティに収容され、前記基板によって下から及び側方から支えられる、請求項10に記載のコンデンサ。
- [請求項12] 前記基板はキャビティがなく平坦面を有する平板状の基板であり、前記多孔性焼結金属ブロックは、前記基板の前記平坦面によって下から支えられ、前記コンデンサは、前記基板を覆うとともに前記多孔性焼結金属ブロックを側方から支える金属めっき層を更に備える、請求項10に記載のコンデンサ。
- [請求項13] 請求項1～12のいずれか一項に記載のコンデンサは、回路基板の表面に設けられる、コンデンサの実装構造。
- [請求項14] 請求項1～12のいずれか一項に記載のコンデンサは、回路基板に埋め込み配置される、コンデンサの実装構造。

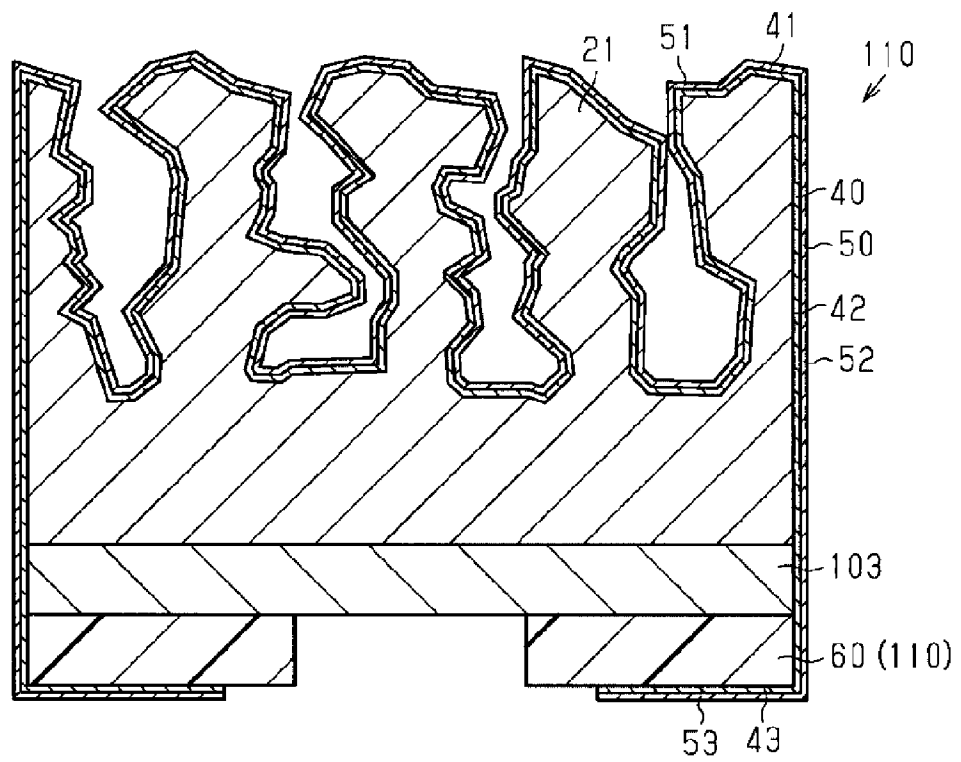
[図3]



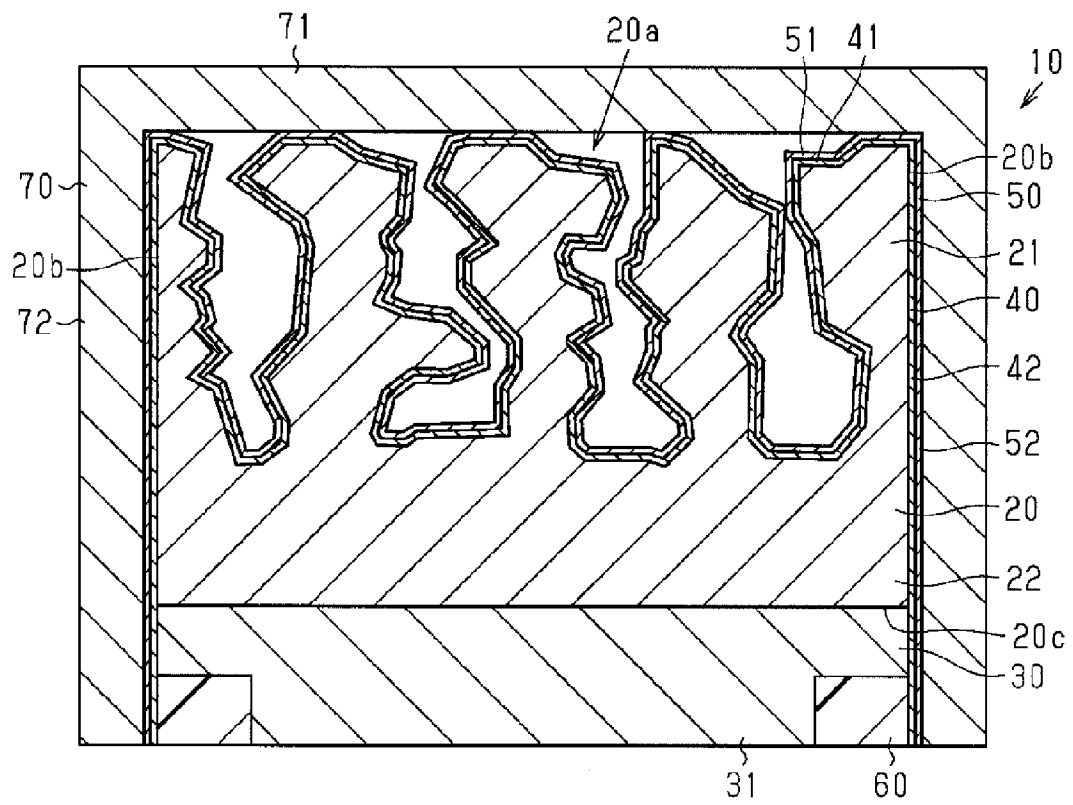
[図4]



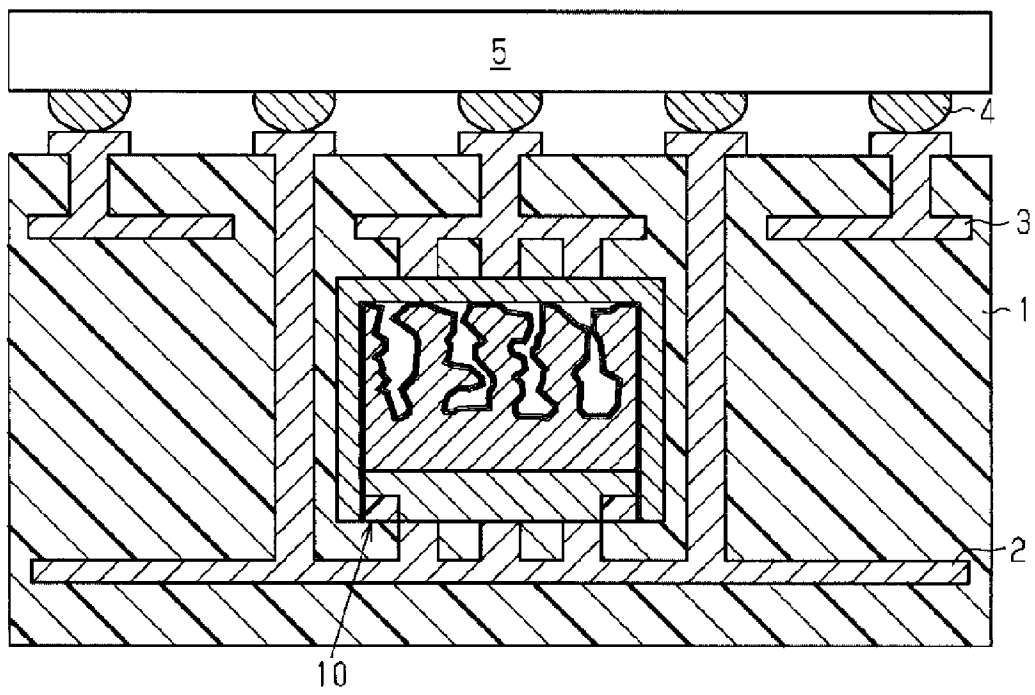
[図5]



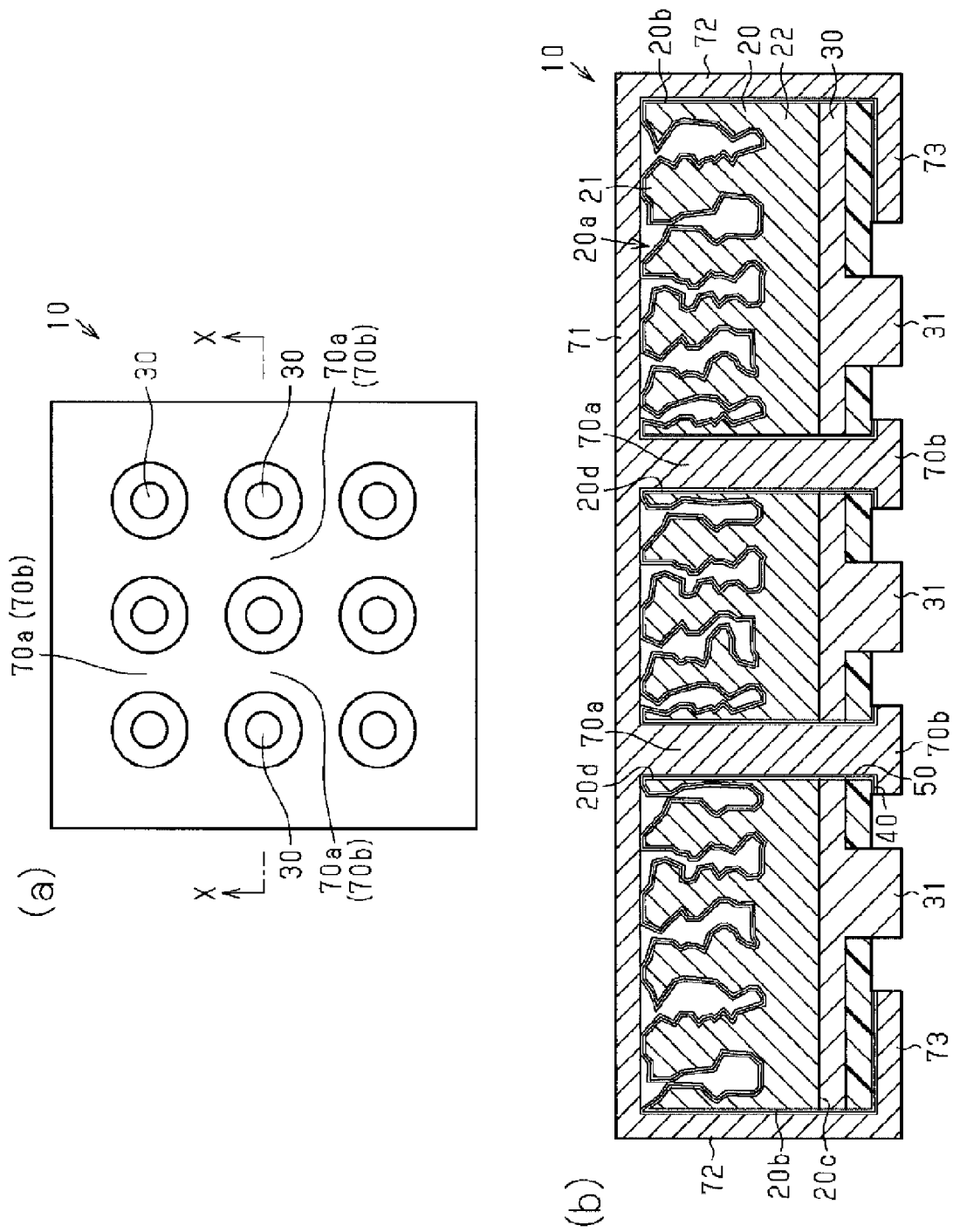
[図6]



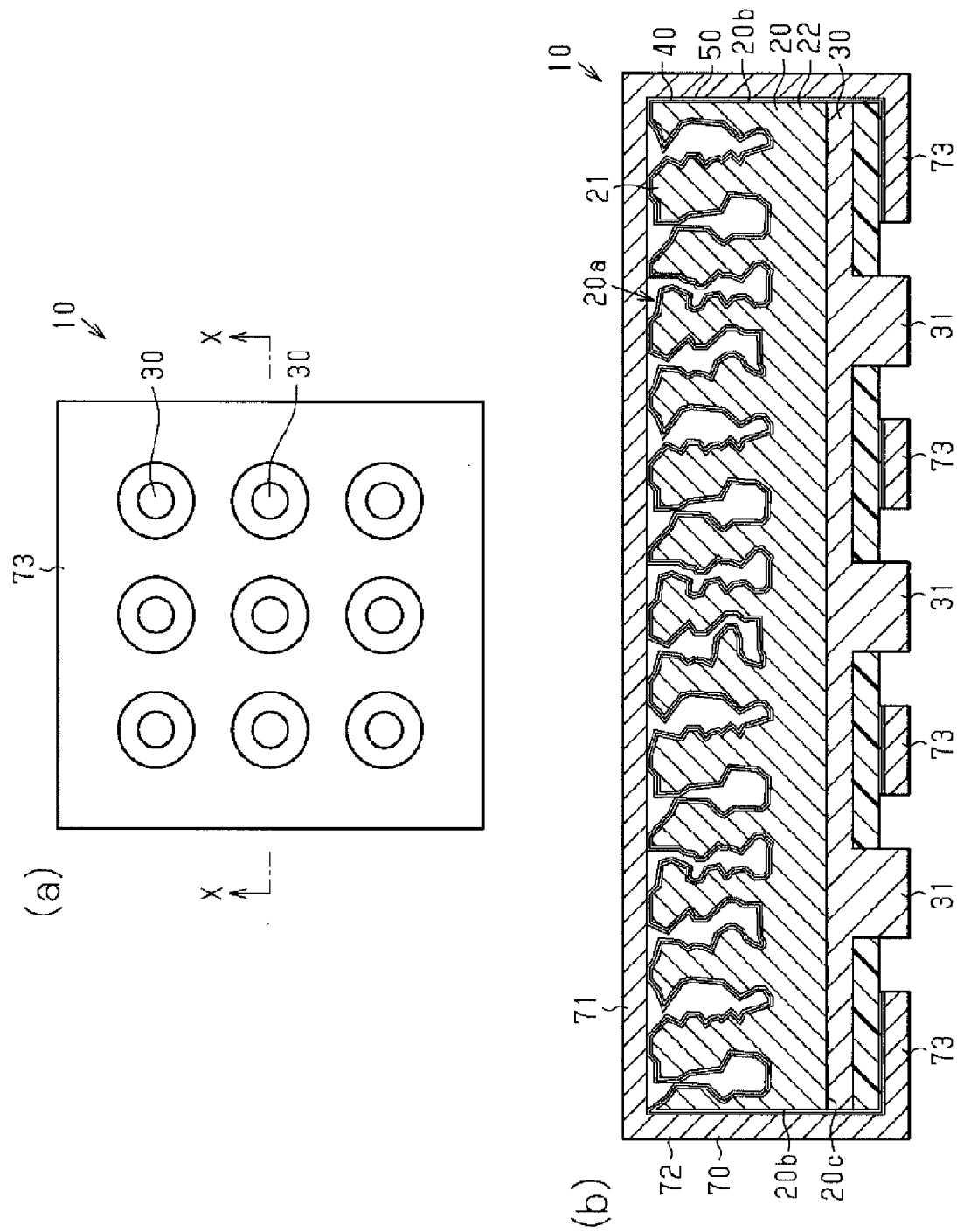
[図7]



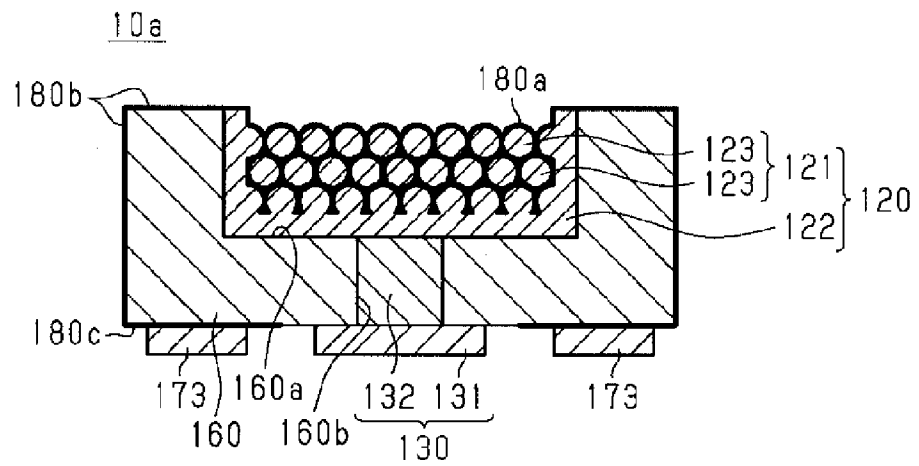
[図8]



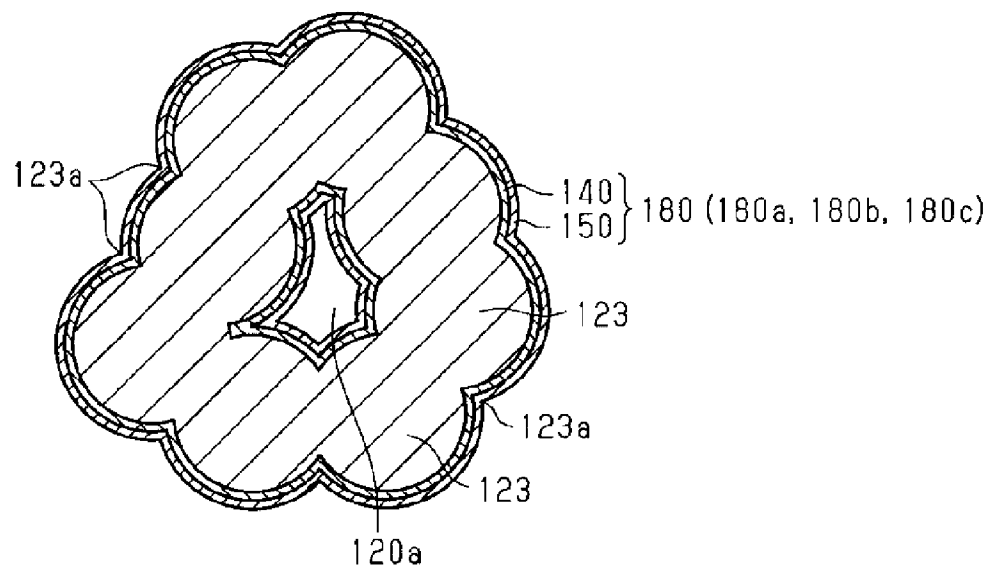
[図10]



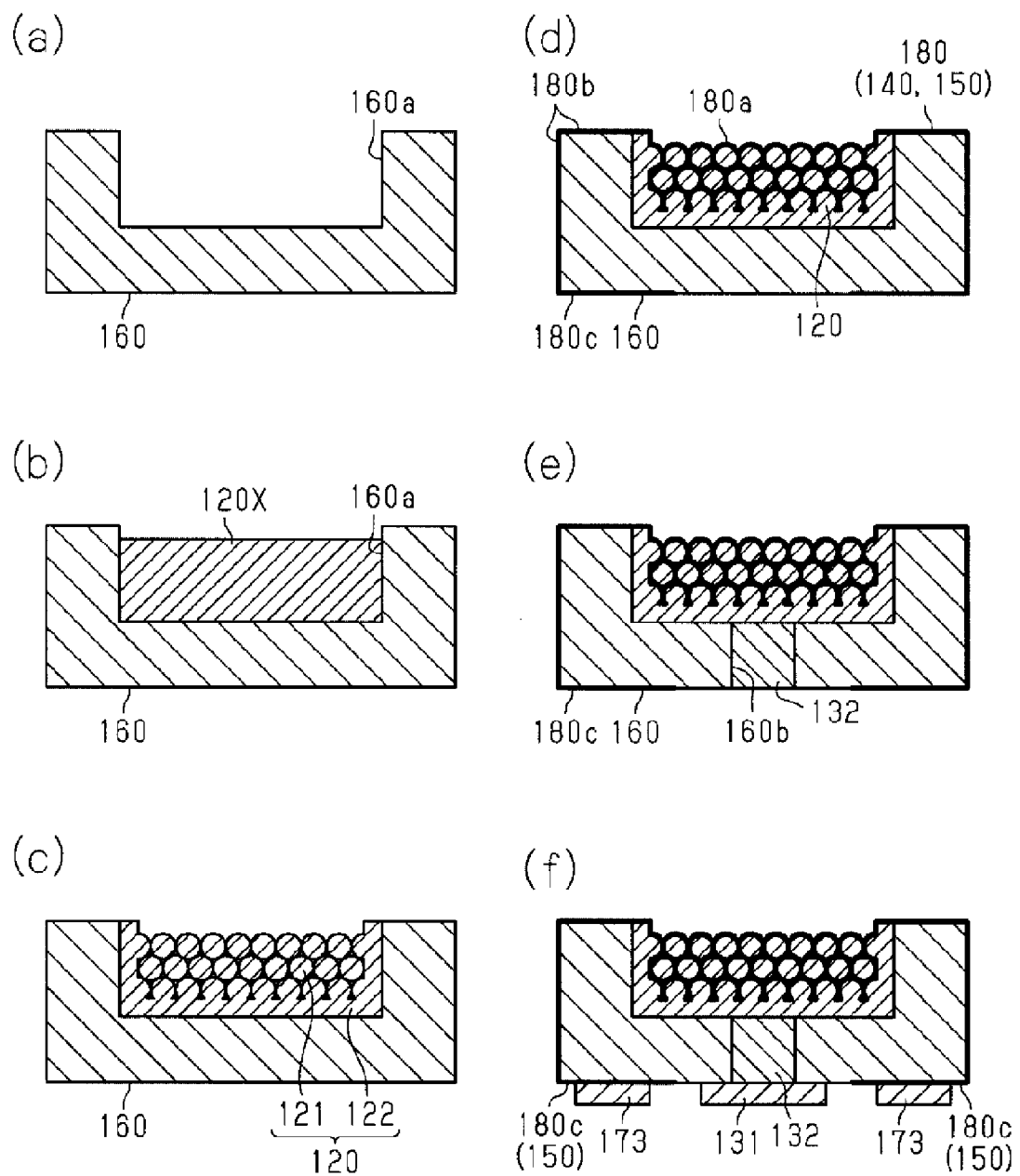
[図11]



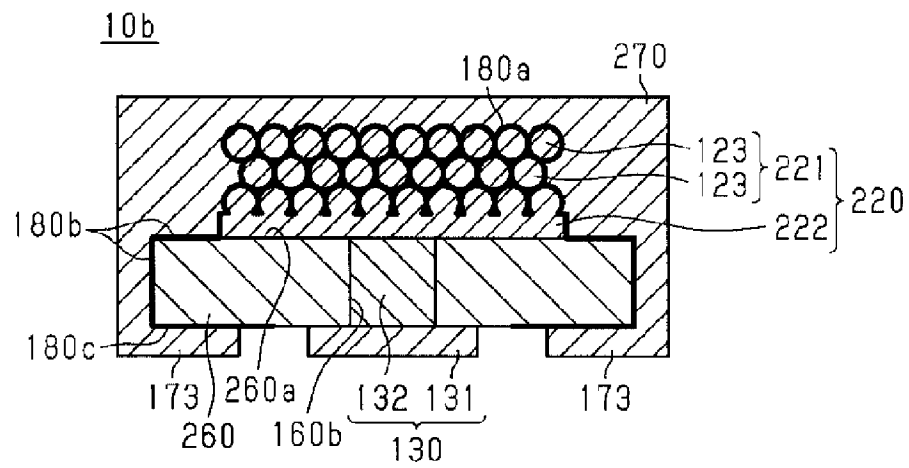
[図12]



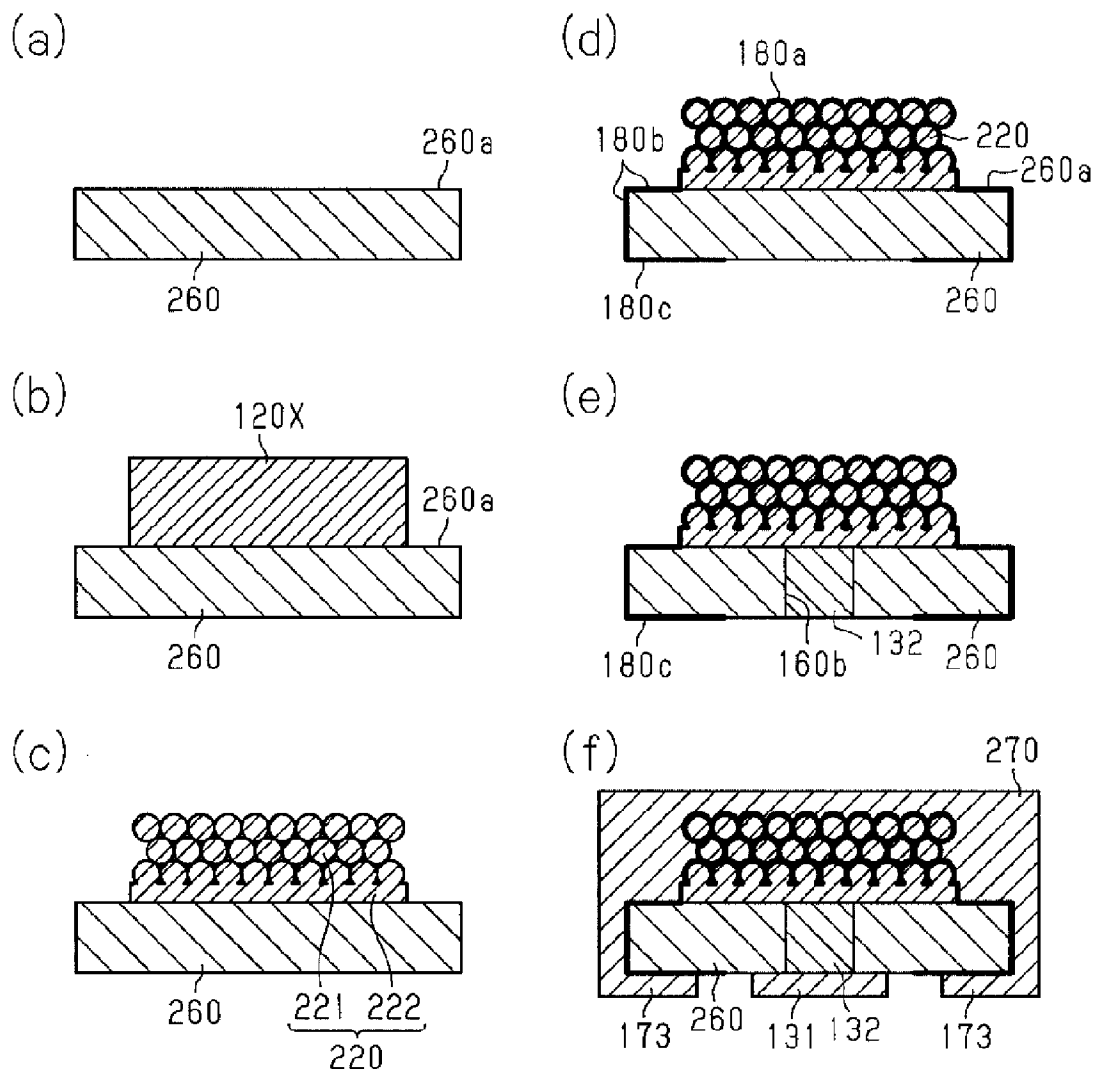
[図13]



[図14]



[図15]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/040775

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H01G4/33 (2006.01) i, H01G4/12 (2006.01) i, H01G9/012 (2006.01) i
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H01G4/33, H01G4/12, H01G9/012

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2018
Registered utility model specifications of Japan	1996-2018
Published registered utility model applications of Japan	1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2012-243783 A (SANYO ELECTRIC CO., LTD.) 10 December 2012, claim 1, paragraphs [0018], [0023], [0025], [0037]-[0038], fig. 1, 9 & US 2012/0293918 A1, claim 1, paragraphs [0028], [0033], [0035], [0047]-[0048], fig. 1, 9	1-14
Y	JP 2003-045762 A (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 14 February 2003, paragraphs [0021], [0026]-[0029], fig. 4 & US 2004/0095710 A1, paragraphs [0027], [0032]-[0035], fig. 4 & WO 2003/013200 A1 & EP 1414281 A1 & CN 1465214 A	1-7, 13-14
Y	JP 2001-185460 A (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 06 July 2001, claims 2, 4, fig. 1 (Family: none)	1-5, 8-11, 13-14
Y	JP 2016-181692 A (AVX CORPORATION) 13 October 2016, claim 1, fig. 1 & US 2016/0284476 A1, claim 1, fig. 1 & DE 102016204380 A & CN 105990026 A	1-5, 8-11, 12-14
A	JP 2011-243864 A (MURATA MFG. CO., LTD.) 01 December 2011, fig. 1 (Family: none)	1-14
A	JP 2003-142347 A (ROHM CO., LTD.) 16 May 2003, fig. 8 (Family: none)	1-14

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
23 January 2018 (23.01.2018)

Date of mailing of the international search report
06 February 2018 (06.02.2018)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01G4/33(2006.01)i, H01G4/12(2006.01)i, H01G9/012(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01G4/33, H01G4/12, H01G9/012

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2012-243783 A（三洋電機株式会社）2012.12.10, 請求項1, 段落[0018], [0023], [0025], [0037]-[0038], 図1, 9 & US 2012/0293918 A1, 請求項1, 段落 [0028], [0033], [0035], [0047]-[0048], 図1, 9	1-14
Y	JP 2003-045762 A（松下電器産業株式会社）2003.02.14, 段落[0021], [0026]-[0029], 図4 & US 2004/0095710 A1, 段落[0027], [0032]-[0035], 図4 & WO 2003/013200 A1 & EP 1414281 A1 & CN 1465214 A	1-7, 13-14

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

23.01.2018

国際調査報告の発送日

06.02.2018

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

小池 秀介

5 D

3662

電話番号 03-3581-1101 内線 3551

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2001-185460 A (松下電器産業株式会社) 2001. 07. 06, 請求項 2, 4, 図 1 (ファミリーなし)	1-5, 8-11, 13-14
Y	JP 2016-181692 A (エイヴィーエックス コーポレーション) 2016. 10. 13, 請求項 1, 図 1 & US 2016/0284476 A1, 請求項 1, 図 1 & DE 102016204380 A & CN 105990026 A	1-5, 8-10, 12-14
A	JP 2011-243864 A (株式会社村田製作所) 2011. 12. 01, 図 1 (ファミリーなし)	1-14
A	JP 2003-142347 A (ローム株式会社) 2003. 05. 16, 図 8 (ファミリーなし)	1-14