Союз Советских Социалистических Республик

Государственный комитет СССР по делам изобретений и открытий

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 1001441

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 21.12.81 (21) 3371700/18-09

с присоединением заявки № -

(23) Приоритет -

Опубликовано 28.02.83. Бюллетень № 8

Дата опубликования описания 28.02.83

(51) М. Кл.[3] H 03 F 3/45

(53) УДК 621.375.024(088.8)

(72) Авторы изобретения О. Б. Лурье и В. Н. Мясников

(71) Заявитель Ленинградский ордена Ленина электротехнический институт им. В. И. Ульянова (Ленина)

Всесоюзная патентно-техническая библиотека

(54) УСИЛИТЕЛЬ

1

Изобретение относится к измерительной технике и предназначено для усиления разностных и ослабления синфазных сигналов.

Известен усилитель, содержащий первый, второй и третий операционные усилители, охваченные через соответствующие первый, второй и третий резисторы отрицательными обратными связями, неинвертирующие входы первого и второго операционных усилителей являются дифференциальным входом усилителя, а их инвертирующие входы через резистивный делитель соединены между собой, выходы первого и второго операционных усилителей через четвертый и пятый резисторы подключены к дифференциальному входу третьего операционного усилителя, неинвертируюший вход которого через шестой резистор соединен с общей шиной, а выход является выходом усилителя[1].

2

Однако в известном усилителе не обеспечивается хорошее подавление синфазной составляющей входного сигнала в связи с имеющимся разбросом величины сопротивлений резисторов в цепях обратных связей.

Цель изобретения - увеличение коэффициента ослабления синфазных сигналов при более низком классе точности резисторов в цепях внешних обратных связей.

Поставленная цель достигается тем, что между средней точкой резистивного делителя и общей шиной подключен элемент с отрицательным сопротивлением. Кроме того, элемент с отрицательным сопротивлением выполнен на четвертом операционным усилителе, охваченном положительной и отрицательной обратными связями соответственно через седьмой и восьмой резисторы, причем между его инвертирующим входом и общей шиной включен девятый резистор.

На чертеже представлена принципиальная электрическая схема предлагаемого усилителя.

Усилитель содержит три операционных усилителя (ОУ) - $ОУ_1$, $ОУ_2$, $ОУ_3$ с дифференциальным входом и несимметричным выходом, охваченные через резисторы 1-3 соответственно цепями отрицательной обратной связи, неинвертирующие входы $ОУ_1$ и $ОУ_2$ образуют дифференциальный вход измерительного усилителя, их инвертирующие входы соединены между собой через резистивный делитель 4, а выходы через резисторы 5 и 6 подключены к дифференциальному входу $ОУ_3$, неинвертирующий вход которого через резистор 7 соединен с корпусом, к средней точке резистивного делителя 4 подключен элемент с отрицательным сопротивлением, содержащий четвертый ОУ, охваченный через резисторы 8 и 9 соответственно цепями положительной и отрицательной обратной связи, при этом инвертирующий вход $ОУ_4$ через резистор 10 соединен с общей точкой схемы .

Усилитель работает следующим образом.

При отсутствии элемента с отрицательным сопротивлением входные $ОУ_1$ и $ОУ_2$ образуют дифференциальный буферный каскад, коэффициент передачи которого для синфазного сигнала равен единице . При введении элемента с отрицательным сопротивлением коэффициент усиления синфазного сигнала $K_у$ равен

$$K_у = \varepsilon_1 \frac{1+K_{ос}}{K_{ос}}, \quad K_{ос} = \frac{2Y_у}{Y_F},$$

где Y_1 - проводимость соответствующего резистора;

Y_F - среднее значение проводимостей в цепи отрицательной обратной связи $ОУ_1$ и $ОУ_2$;

$K_{ос}$ - коэффициент усиления ОУ, охваченного цепью отрицательной обратной связи;

ε_1 - характеризует точность подстройки сопротивления в нагрузке

$$\varepsilon_1 = \frac{Y_8}{4Y_1}(1 + K_{ос}) - 1.$$

Следовательно коэффициент ослабления синфазных помех входного каскада на $ОУ_1$ и $ОУ_2$ с элементом на $ОУ_4$ равен

$$КОСС_1 = K_{ос} / \varepsilon_1.$$

Выходной каскад на $ОУ_3$ преобразует дифференциальный сигнал в несимметричный выходной по аналогии с известной схемой. Его коэффициент ослабления синфазного сигнала равен

$$КОСС_2 = \frac{K_р}{4\varepsilon_2},$$

где $K_р = 2\frac{1+K_{ос}}{1+R_6/R_7}$, $\varepsilon_2 = 2\frac{\frac{R_3}{R_5}\frac{R_7}{R_6}-1}{\frac{R_3}{R_5}\cdot\frac{R_7}{R_6}+1}$

(ε_2 характеризует точность подстройки резисторов).

Для всего усилителя коэффициент ослабления синфазного сигнала может быть в первом приближении определен произведением

$$КОСС = КОСС_1 \cdot КОСО_2.$$

Таким образом, точность подбора внешних резисторов определяет величину КОСС. Если считать, что резисторы в первом каскаде, включающем элемент с отрицательным сопротивлением, и во втором каскаде на $ОУ_3$ подбираются с одинаковой точностью, то в предлагаемом усилителе значение КОСС значительно выше, чем в известном. При заданном значении КОСС требуется , например, подбор резисторов в предлагаемом усилителе с точностью 10%, тогда в известном для того, чтобы обеспечить заданный КОСС, необходимо увеличить точность подбора резисторов в 3 раза, а при ε= 1% в предлагаемом, в известном усилителя на 3-х ОУ для заданного КОСС следует обеспечить ε =0,1%.

Подключение элемента с отрицательным сопротивлением требует обеспечения условий устойчивой работы. Усилитель устойчив, когда коэффициент положительной обратной связи не превышает коэффициент отрицательной обратной связи.

Таким образом, необходимо удовлетворить условию

$$\frac{R_{10}}{R_9 + R_{10}} > \frac{R_4}{R_4 + 4R_8}.$$

Предлагаемое устройство снижает требования к точности резисторов, не ухудшая КОСС (для данного случая допустимо рассогласование резисторов в пределах 2%) , что, в конеч-

ном счете, делает усилитель более технологичным для интегрального исполнения, когда все его элементы - ОУ и резисторы реализуются на одном кристалле в едином технологическом цикле.

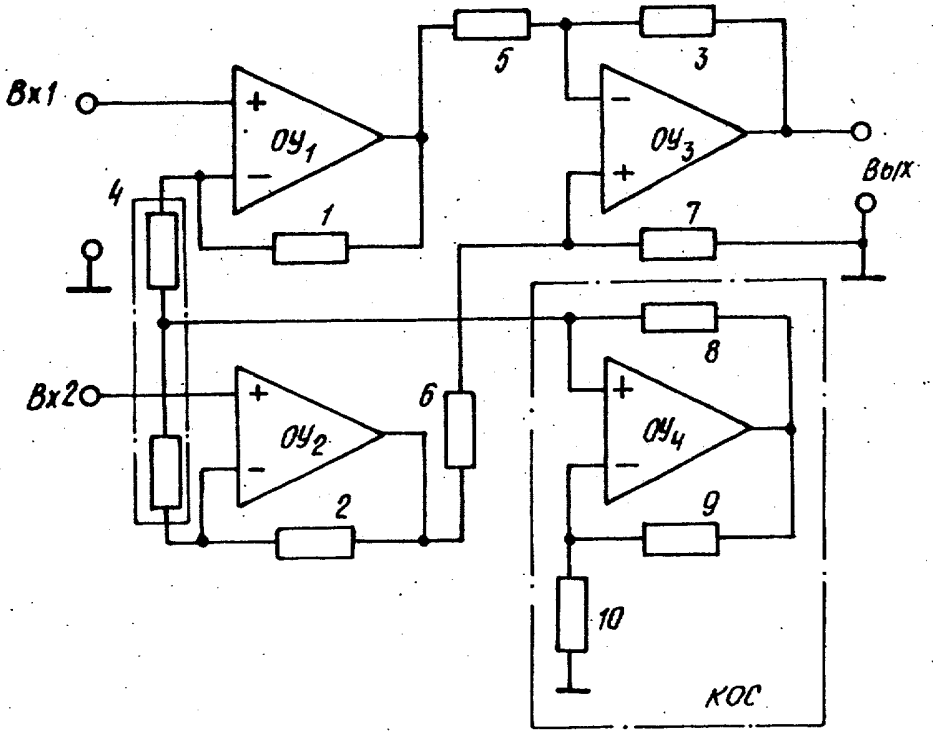
Формула изобретения

1. Усилитель, содержащий первый, второй и третий операционные усилители, охваченные через соответствующий первый, второй и третий резисторы отрицательными обратными связями, неинвертирующие входы первого и второго операционных усилителей являются дифференциальным входом усилителя, а их инвертирующие входы через резистивный делитель соединены между собой, выходы первого и второго операционных усилителей через четвертый и пятый резисторы подключены к дифференциальному входу третьего операционного усилителя, неинвертирующий вход которого через шестой резистор соединен с общей шиной, а выход является выходом усилителя, о т л и ч а ю щ и й с я тем, что, с целью увеличения коэффициента ослабления синфазных сигналов, между средней точкой резистивного делителя и общей шиной подключен элемент с отрицательным сопротивлением.

2. Усилитель по п. 1, о т л и ч а ю щ и й с я тем, что элемент с отрицательным сопротивлением выполнен на четвертом операционном усилителе, охваченном положительной и отрицательной обратными связями соответственно через седьмой и восьмой резисторы, причем между его неинвертирующим входом и общей шиной включен девятый резистор.

Источники информации, принятые во внимание при экспертизе

1. Грэм Дж., Тоби Дж., Хьюлсман Л. Проектирование и применение операционных усилителей. М., "Мир", 1974, с. 227, фиг. 6 и 5 (прототип).



Составитель Ю. Рогаткин
Редактор Н.Ковалева Техред К.Мыцьо Корректор О. Билак

Заказ 1443/73 Тираж 934 Подписное
ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная. 4