

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-192518
(P2004-192518A)

(43) 公開日 平成16年7月8日(2004.7.8)

(51) Int. Cl.⁷
G05F 3/24

F I
G05F 3/24 A

テーマコード(参考)
5H420

審査請求 未請求 請求項の数 7 O L (全 11 頁)

(21) 出願番号	特願2002-362154 (P2002-362154)	(71) 出願人	000006747 株式会社リコー
(22) 出願日	平成14年12月13日 (2002.12.13)	(74) 代理人	100062144 弁理士 青山 稜
		(74) 代理人	100086405 弁理士 河宮 治
		(72) 発明者	酒井 陽一 東京都大田区中馬込1丁目3番6号 株式会社リコー内
		(72) 発明者	吉井 宏治 東京都大田区中馬込1丁目3番6号 株式会社リコー内
		Fターム(参考)	5H420 NA24 NB03 NB12 NB25 NB27 NB36 NC21 NC26 NE23

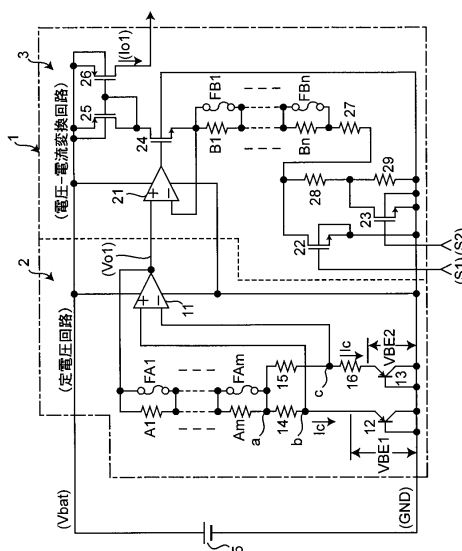
(54) 【発明の名称】 定電流発生回路及びその定電流発生回路の定電流設定方法

(57) 【要約】

【課題】集積回路内に作り込まれた抵抗の温度依存性による定電流出力の変化を打ち消すことによって、温度依存性の小さい定電流発生回路及びその定電流発生回路の定電流設定方法を得る。

【解決手段】NMOSトランジスタ22及び23を交互にオン/オフして、NMOSトランジスタ24のソースと負側電源電圧GNDとの間の合成抵抗値と出力電流I_{o1}との関係を示す2次曲線を近似演算で求め、該2次曲線から得られる所望の出力電流I_{o1}に対する合成抵抗値からヒューズFB1~FBnの切断するヒューズを選択し、該選択したヒューズが接続された抵抗と抵抗27~29の合成抵抗値の温度係数を打ち消すように、ヒューズFA1~FAnから切断するヒューズを選択して切断した後、定電圧回路2の出力電圧V_{o1}に基づいて、ヒューズFB1~FBnの切断するヒューズを選択して切断する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

直流電源の電源電圧から所定の定電圧を生成して出力する、バンドギャップリファレンスで形成された定電圧回路部と、該定電圧回路部から出力された定電圧を電流に変換して所定の定電流を出力する電圧 - 電流変換回路部とを備えた定電流発生回路において、

前記定電圧回路部は、

前記所定の定電圧を出力する第 1 演算増幅器と、

複数の抵抗で合成抵抗を生成し、一端に該第 1 演算増幅器の出力電圧が入力される第 1 抵抗回路と、

該第 1 抵抗回路の他端と前記直流電源の負側電源電圧との間に接続された、第 1 抵抗と第 1 ダイオードが直列に接続されてなり、該第 1 抵抗と第 1 ダイオードとの接続部が前記第 1 演算増幅器の一方の入力端に接続された第 1 直列回路と、 10

前記第 1 抵抗回路の他端と前記直流電源の負側電源電圧との間に接続された、第 2 抵抗、第 3 抵抗及び第 2 ダイオードが直列に接続されてなり、該第 2 抵抗と第 3 抵抗との接続部が前記第 1 演算増幅器の他方の入力端に接続された第 2 直列回路と、

を備え、

前記電圧 - 電流変換回路部は、

前記定電圧回路部から出力された定電圧を出力すると共に、該定電圧に応じた電流を出力する電流供給回路と、

複数の抵抗で合成抵抗を生成し、該電流供給回路によって、前記定電圧回路部から出力された定電圧が印加されると共に該定電圧に応じた電流が供給される第 2 抵抗回路と、 20

該第 2 抵抗回路に流れた電流に応じた電流を出力する出力回路と、

を備え、

前記第 2 抵抗回路は、前記複数の抵抗と複数のヒューズで構成され、前記出力回路からの出力電流が所望の値になるように、前記定電圧回路部からの定電圧に応じた電流が前記第 2 抵抗回路の合成抵抗に流れるように該各ヒューズが選択的に切断されることを特徴とする定電流発生回路。

【請求項 2】

前記第 1 抵抗回路は、前記複数の抵抗と複数のヒューズで構成され、前記電圧 - 電流変換回路部が有する温度特性を相殺する温度特性を有するように該各ヒューズが選択的に切断 30

【請求項 3】

前記第 2 抵抗回路は、外部から入力された制御信号に応じてスイッチングを行い、第 2 抵抗回路の合成抵抗を変えるスイッチ回路を備えることを特徴とする請求項 2 記載の定電流発生回路。

【請求項 4】

前記電流供給回路は、

前記定電圧回路部からの定電圧が一方の入力端に入力された第 2 演算増幅器と、

該第 2 演算増幅器の出力端に制御信号入力端が接続され、直流電源からの電流を前記第 2 抵抗回路に供給するトランジスタと、 40

を備え、

前記第 2 演算増幅器の他方の入力端は、前記トランジスタからの電流が入力される前記第 2 抵抗回路の入力端に接続されることを特徴とする請求項 2 又は 3 記載の定電流発生回路

。

【請求項 5】

複数の抵抗及び複数のヒューズで構成され該ヒューズを選択的に切断することによって設定される第 1 抵抗回路の合成抵抗に応じて出力電圧が変わる、直流電源の電源電圧から所定の定電圧を生成して出力するバンドギャップリファレンスで形成された定電圧回路部と、複数の抵抗及び複数のヒューズを有し該ヒューズを選択的に切断することによって設定され前記定電圧回路部からの出力電圧が印加される第 2 抵抗回路の合成抵抗に流れる電流 50

に応じた定電流を出力する、前記定電圧回路部から出力された定電圧を電流に変換して所定の定電流を出力する電圧 - 電流変換回路部とを備え、該電圧 - 電流変換回路部が、外部から入力された制御信号に応じてスイッチングを行い前記第 2 抵抗回路の合成抵抗を変え

るスイッチ回路を有した定電流発生回路の定電流設定方法において、

前記スイッチ回路をスイッチングさせ、

該スイッチングに応じた前記第 2 抵抗回路の各合成抵抗に対する前記電圧 - 電流変換回路部の出力電流をそれぞれ測定し、

前記第 2 抵抗回路の該各合成抵抗値に対してそれぞれ測定した前記電圧 - 電流変換回路部の出力電流値から、近似演算を行って前記合成抵抗と出力電流との関係を示した特性を求め、

10

該得られた特性から、所望の出力電流値に対する前記第 2 抵抗回路の合成抵抗値を得ることを特徴とする定電流設定方法。

【請求項 6】

前記所望の出力電流値に対する前記第 2 抵抗回路の合成抵抗における温度特性を求め、

該得られた温度特性を相殺させる前記第 1 抵抗回路の合成抵抗を求め、

該得られた合成抵抗になるように前記第 1 抵抗回路のヒューズを選択的に切断し、

前記スイッチ回路をスイッチングさせ、

該スイッチングに応じた前記第 2 抵抗回路の各合成抵抗に対する前記電圧 - 電流変換回路部の出力電流をそれぞれ測定し、

前記第 2 抵抗回路の該各合成抵抗値に対してそれぞれ測定した前記電圧 - 電流変換回路部の出力電流値から、近似演算を行って前記合成抵抗と出力電流との関係を示した特性を求め、

20

該得られた特性から、所望の出力電流値に対する前記第 2 抵抗回路の合成抵抗値を求め、

前記第 2 抵抗回路の合成抵抗が該得られた合成抵抗値になるように前記第 2 抵抗回路のヒューズを選択的に切断することを特徴とする請求項 5 記載の定電流設定方法。

【請求項 7】

前記スイッチ回路のスイッチングに応じた前記第 2 抵抗回路の 3 種類の合成抵抗に対する前記電圧 - 電流変換回路部の出力電流をそれぞれ測定し、第 2 抵抗回路の該 3 種類の合成抵抗値に対してそれぞれ測定した前記電圧 - 電流変換回路部の出力電流値から、近似演算を行って前記合成抵抗と出力電流との関係を示した 2 次曲線をなす特性を求めることを特徴とする請求項 5 又は 6 記載の定電流設定方法。

30

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、温度依存性の小さい定電流発生回路に関し、特にトリミングによって目標電流値に対する精度を向上させることができる定電流発生回路及びその定電流発生回路の定電流設定方法に関する。

【0002】

【従来の技術】

定電流発生回路に求められる性能は、目標電流値に対する精度が高く、温度や電源電圧の変動に影響されないことであり、更にすべての回路を 1 チップに集積しやすいことも重要である。所望の定電流は、定電流ダイオードや FET のしきい値電圧を応用して作り出すことも可能であるが、ある程度の性能を得ようとする場合は、定電圧回路の出力電圧を電圧 - 電流変換回路によって電流に変換するのが一般的である。

40

例えば、2 つのトランジスタのしきい値電圧の差を抵抗で電圧 - 電流変換した後、該変換して得られた電流を同種の抵抗で電流 - 電圧変換することで、温度依存性の小さいしきい値電圧差を増幅して基準電圧を得る回路があった（例えば、特許文献 1 参照。）。

【0003】

一方、近年、定電圧回路として、温度依存性が小さく、しかも集積回路に適したバンドギャップレギュレータが多く用いられている。例えば、抵抗と p n 接合の順方向電圧を利用

50

したバンドギャップ型の基準電圧で、順方向電圧のモニタを行うことで、サーマルボルテージにかかる倍率を抵抗のトリミングで調整し、基準電圧の温度特性を補正する基準電圧回路があった（例えば、特許文献2参照。）。

【0004】

図2は、このような定電圧回路及び電圧-電流変換回路を使用した従来の定電流発生回路の例を示した回路図である。

図2における定電流発生回路100は、バンドギャップレギュレータ101の出力電圧 V_o 、例えば約1.25Vを電圧-電流変換回路102によって定電流に変換して出力する。なお、バンドギャップレギュレータ101は公知であり、ここではその動作説明を省略する。

10

【0005】

電圧-電流変換回路102において、演算増幅器121とNMOSトランジスタ122によって、抵抗123の両端の電圧は定電圧回路101の出力電圧 V_o と同じ値になるように制御される。このため、抵抗123には定電圧回路101の出力電圧 V_o を抵抗123の抵抗値 R_{123} で除した電流(V_o/R_{123})が流れる。該電流は、NMOSトランジスタ122のドレイン電流となり、カレントミラー回路を構成しているPMOSトランジスタ124及び125を介してPMOSトランジスタ125のドレインから出力される。

【0006】

前記のように、電圧-電流変換回路102からの出力電流 I_o は、定電圧回路101の出力電圧 V_o と抵抗123の抵抗値で決定されることから、定電流 I_o を目標値にするためには、定電圧回路101の出力電圧 V_o を調整するか、又は抵抗123の抵抗値を調整すればよいことが分かる。しかし、定電圧回路101の出力電圧 V_o は物理的に決まった値であることから、通常は抵抗123の抵抗値をトリミングして設定する。

20

【0007】

抵抗123のトリミング方法としては、出力電流 I_o を測定し、目標値とのずれ量からトリミングの量を決定する方法と、出力電流 I_o を測定しながら抵抗123のトリミングを行い、出力電流 I_o が目標値に達した時点でトリミングを終了する、いわゆるファンクショントリミングとがあった。

【0008】

【特許文献1】

特開平7-44255号公報

30

【特許文献2】

特開2002-91589号公報

【0009】

【発明が解決しようとする課題】

しかし、上述した前者のトリミング方法は、短時間に行うことができるが、出力電流 I_o と目標値とのずれ量が大きい場合は、トリミング精度が悪くなる。このため、該ずれ量が大きい場合、精度を上げるためにトリミング量をやや少な目にして、2回又は3回同様のトリミングを繰り返すことで、出力電流 I_o を所望の目標値にすることができるが、トリミングに要する時間が長くなるという問題があった。

40

【0010】

また、上述した後者のトリミング方法は、出力電流 I_o の調整精度は高いがトリミングに時間がかかり、ファンクショントリミング用に、専用のトリミング装置が必要になる等の問題があった。更に、抵抗123をトリミングして抵抗値を最適値に調整しても、抵抗123の抵抗値が温度によって変化することから、出力電流 I_o が変化するという問題があった。また、定電圧回路101と電圧-電流変換回路102をICに集積した場合、集積回路内に形成された抵抗123は通常、温度依存性を有するため、定電圧回路101に温度依存性の小さいバンドギャップレギュレータを使用しても、出力電流 I_o は温度依存性を持ってしまい、正確な定電流出力を得ることができないという問題があった。

【0011】

50

本発明は、上記のような問題を解決するためになされたものであり、集積回路内に作り込まれた抵抗の温度依存性による定電流出力の変化を打ち消すことによって、温度依存性の小さい定電流発生回路及びその定電流発生回路の定電流設定方法を得ることを目的とする。

【0012】

【課題を解決するための手段】

この発明に係る定電流発生回路は、直流電源の電源電圧から所定の定電圧を生成して出力する、バンドギャップリファレンスで形成された定電圧回路部と、該定電圧回路部から出力された定電圧を電流に変換して所定の定電流を出力する電圧 - 電流変換回路部とを備えた定電流発生回路において、

10

前記定電圧回路部は、

前記所定の定電圧を出力する第1演算増幅器と、

複数の抵抗で合成抵抗を生成し、一端に該第1演算増幅器の出力電圧が入力される第1抵抗回路と、

該第1抵抗回路の他端と前記直流電源の負側電源電圧との間に接続された、第1抵抗と第1ダイオードが直列に接続されてなり、該第1抵抗と第1ダイオードとの接続部が前記第1演算増幅器の一方の入力端に接続された第1直列回路と、

前記第1抵抗回路の他端と前記直流電源の負側電源電圧との間に接続された、第2抵抗、第3抵抗及び第2ダイオードが直列に接続されてなり、該第2抵抗と第3抵抗との接続部が前記第1演算増幅器の他方の入力端に接続された第2直列回路と、

20

を備え、

前記電圧 - 電流変換回路部は、

前記定電圧回路部から出力された定電圧を出力すると共に、該定電圧に応じた電流を出力する電流供給回路と、

複数の抵抗で合成抵抗を生成し、該電流供給回路によって、前記定電圧回路部から出力された定電圧が印加されると共に該定電圧に応じた電流が供給される第2抵抗回路と、

該第2抵抗回路に流れた電流に応じた電流を出力する出力回路と、

を備え、

前記第2抵抗回路は、前記複数の抵抗と複数のヒューズで構成され、前記出力回路からの出力電流が所望の値になるように、前記定電圧回路部からの定電圧に応じた電流が前記第2抵抗回路の合成抵抗に流れるように該各ヒューズが選択的に切断されるものである。

30

【0013】

具体的には、前記第1抵抗回路は、前記複数の抵抗と複数のヒューズで構成され、前記電圧 - 電流変換回路部が有する温度特性を相殺する温度特性を有するように該各ヒューズが選択的に切断されるようにした。

【0014】

また、前記第2抵抗回路は、外部から入力された制御信号に応じてスイッチングを行い、第2抵抗回路の合成抵抗を変えるスイッチ回路を備えるようにしてもよい。

【0015】

一方、前記電流供給回路は、

40

前記定電圧回路部からの定電圧が一方の入力端に入力された第2演算増幅器と、

該第2演算増幅器の出力端に制御信号入力端が接続され、直流電源からの電流を前記第2抵抗回路に供給するトランジスタと、

を備え、

前記第2演算増幅器の他方の入力端は、前記トランジスタからの電流が入力される前記第2抵抗回路の入力端に接続されるようにした。

【0016】

また、本発明に係る定電流設定方法は、複数の抵抗及び複数のヒューズで構成され該ヒューズを選択的に切断することによって設定される第1抵抗回路の合成抵抗に応じて出力電圧が変わる、直流電源の電源電圧から所定の定電圧を生成して出力するバンドギャップリ

50

ファレンスで形成された定電圧回路部と、複数の抵抗及び複数のヒューズを有し該ヒューズを選択的に切断することによって設定され前記定電圧回路部からの出力電圧が印加される第2抵抗回路の合成抵抗に流れる電流に応じた定電流を出力する、前記定電圧回路部から出力された定電圧を電流に変換して所定の定電流を出力する電圧-電流変換回路部とを備え、該電圧-電流変換回路部が、外部から入力された制御信号に応じてスイッチングを行い前記第2抵抗回路の合成抵抗を変えるスイッチ回路を有した定電流発生回路の定電流設定方法において、

前記スイッチ回路をスイッチングさせ、

該スイッチングに応じた前記第2抵抗回路の各合成抵抗に対する前記電圧-電流変換回路部の出力電流をそれぞれ測定し、

10

前記第2抵抗回路の該各合成抵抗値に対してそれぞれ測定した前記電圧-電流変換回路部の出力電流値から、近似演算を行って前記合成抵抗と出力電流との関係を示した特性を求め、

該得られた特性から、所望の出力電流値に対する前記第2抵抗回路の合成抵抗値を得るようにした。

【0017】

また、前記所望の出力電流値に対する前記第2抵抗回路の合成抵抗における温度特性を求め、

該得られた温度特性を相殺させる前記第1抵抗回路の合成抵抗を求め、

該得られた合成抵抗になるように前記第1抵抗回路のヒューズを選択的に切断し、

20

前記スイッチ回路をスイッチングさせ、

該スイッチングに応じた前記第2抵抗回路の各合成抵抗に対する前記電圧-電流変換回路部の出力電流をそれぞれ測定し、

前記第2抵抗回路の該各合成抵抗値に対してそれぞれ測定した前記電圧-電流変換回路部の出力電流値から、近似演算を行って前記合成抵抗と出力電流との関係を示した特性を求め、

該得られた特性から、所望の出力電流値に対する前記第2抵抗回路の合成抵抗値を求め、

前記第2抵抗回路の合成抵抗が該得られた合成抵抗値になるように前記第2抵抗回路のヒューズを選択的に切断するようにした。

【0018】

30

具体的には、前記スイッチ回路のスイッチングに応じた前記第2抵抗回路の3種類の合成抵抗に対する前記電圧-電流変換回路部の出力電流をそれぞれ測定し、第2抵抗回路の該3種類の合成抵抗値に対してそれぞれ測定した前記電圧-電流変換回路部の出力電流値から、近似演算を行って前記合成抵抗と出力電流との関係を示した2次曲線をなす特性を求めるようにしてもよい。

【0019】

【発明の実施の形態】

次に、図面に示す実施の形態に基づいて、本発明を詳細に説明する。

第1の実施の形態

図1は、本発明の第1の実施の形態における定電流発生回路の例を示した回路図である。

40

図1において、定電流発生回路1は、バンドギャップリファレンスを構成する定電圧回路2と、該定電圧回路2から出力された定電圧 V_{o1} を電流に変換して出力する電圧-電流変換回路3とで構成されている。なお、定電圧回路2は定電圧回路部を、電圧-電流変換回路3は電圧-電流変換回路部をそれぞれなす。定電圧回路2及び電圧-電流変換回路3は、直流電源5から供給される電源によって作動し、電圧-電流変換回路3から出力された電流が定電流発生回路1の出力電流 I_{o1} となる。

【0020】

定電圧回路2は、演算増幅器11、pnpトランジスタ12, 13、抵抗 $A_1 \sim A_m$ (m は、 $m > 1$ の整数)、14~16及びヒューズ $FA_1 \sim FA_m$ で構成されている。なお、演算増幅器11は第1演算増幅器を、抵抗 $A_1 \sim A_m$ 及びヒューズ $FA_1 \sim FA_m$ は第1

50

抵抗回路を、 pnp トランジスタ12及び抵抗14は第1直列回路を、 pnp トランジスタ13及び抵抗15, 16は第2直列回路をそれぞれなす。また、 pnp トランジスタ12は第1ダイオードを、 pnp トランジスタ13は第2ダイオードをそれぞれなす。

【0021】

演算増幅器11の出力端と直流電源5の負側電源電圧 GND との間には抵抗 $A1 \sim Am$ が直列に接続された直列回路と、抵抗14及び pnp トランジスタ12が直列に接続された直列回路が直列に接続されている。抵抗 $A1 \sim Am$ にはそれぞれ対応するヒューズ $FA1 \sim FAm$ が並列に接続され、抵抗14及び pnp トランジスタ12の直列回路には、抵抗15, 16及び pnp トランジスタ13の直列回路が並列に接続されている。

【0022】

抵抗14と pnp トランジスタ12との接続部 b は、演算増幅器11の非反転入力端に接続され、抵抗15と16との接続部 c は、演算増幅器11の反転入力端に接続されている。抵抗 Am 、ヒューズ FAm 、抵抗14及び15の接続部を、接続部 a とする。また、 pnp トランジスタ12において、ベースはコレクタに接続され、 pnp トランジスタ13においても、ベースはコレクタに接続され、 pnp トランジスタ12, 13はそれぞれダイオードをなしている。演算増幅器11の出力端から出力される電圧が、定電圧回路2の出力電圧 $Vo1$ をなす。

【0023】

次に、電圧 - 電流変換回路3は、演算増幅器21、 $NMOS$ トランジスタ22~24、 $PMOS$ トランジスタ25, 26、抵抗 $B1 \sim Bn$ (n は、 $n > 1$ の整数)、27~29及びヒューズ $FB1 \sim FBn$ で構成されている。なお、演算増幅器21及び $NMOS$ トランジスタ24は電流供給回路を、 $PMOS$ トランジスタ25及び26は出力回路を、 $NMOS$ トランジスタ22, 23、抵抗 $B1 \sim Bn$ 及びヒューズ $FB1 \sim FBn$ は第2抵抗回路をそれぞれなし、 $NMOS$ トランジスタ22及び23はスイッチ回路をなす。

演算増幅器21の非反転入力端には定電圧回路2の出力電圧 $Vo1$ が入力され、演算増幅器21の出力端は $NMOS$ トランジスタ24のゲートに接続されている。

【0024】

$PMOS$ トランジスタ25及び26は、カレントミラー回路を形成しており、各ゲートは接続されて $PMOS$ トランジスタ25のドレインに接続され、 $PMOS$ トランジスタ25及び26の各ソースは、それぞれ直流電源5の正側電源電圧 $Vbat$ が印加されている。 $PMOS$ トランジスタ25のドレインと、直流電源5の負側電源電圧 GND との間には、 $NMOS$ トランジスタ24、抵抗 $B1 \sim Bn$ 及び27~29が直列に接続されており、抵抗 $B1 \sim Bn$ には、対応するヒューズ $FB1 \sim FBn$ がそれぞれ並列に接続されている。

【0025】

抵抗28と抵抗29との直列回路に並列に $NMOS$ トランジスタ22が接続され、抵抗29に並列に $NMOS$ トランジスタ23が接続されている。 $NMOS$ トランジスタ22のゲートには外部からの制御信号 $S1$ が入力され、 $NMOS$ トランジスタ23のゲートには外部からの制御信号 $S2$ が入力されている。 $PMOS$ トランジスタ26のドレインから出力される電流が、出力電流 $Io1$ をなす。

【0026】

このような構成において、電圧 - 電流変換回路3について説明する。

抵抗 $B1 \sim Bn$ はトリミング用の抵抗であり、各々の抵抗にはトリミングのためのヒューズ $FB1 \sim FBn$ が並列接続されている。

スイッチ回路をなす $NMOS$ トランジスタ22は、ゲートにハイレベルの信号が入力されるとオンし、抵抗27と抵抗28の接続部を負側電源電圧 GND に接続して、 $NMOS$ トランジスタ24のソースと負側電源電圧 GND との間の合成抵抗値を小さくすることができる。同様に、スイッチ回路をなす $NMOS$ トランジスタ23は、抵抗28と抵抗29との接続部と負側電源電圧 GND との間に接続され、ゲートにハイレベルの信号が入力されるとオンし、抵抗28と抵抗29の交点を負側電源電圧 GND に接続して、合成抵抗値を小さくすることができる。

10

20

30

40

50

【0027】

演算増幅器21とNMOSトランジスタ24によって、NMOSトランジスタ24のソース電圧は定電圧回路2の出力電圧 V_{o1} と同じになるように制御される。このことから、電圧-電流変換回路3の抵抗 $B_1 \sim B_n$ 、27~29の抵抗群には定電圧回路2の出力電圧 V_{o1} を合成抵抗値で除した電流($V_{o1} /$)が流れる。該電流は、NMOSトランジスタ24のドレイン電流となり、PMOSトランジスタ25、26を介してPMOSトランジスタ26のドレインから出力される。

【0028】

ここで、抵抗 $B_1 \sim B_n$ の各抵抗値を $R_{B1} \sim R_{Bn}$ とし、抵抗27~29の各抵抗値を $R_{27} \sim R_{29}$ とすると、トリミングを行う前の合成抵抗値は、($R_{27} + R_{28} + R_{29}$)である。今、NMOSトランジスタ22及び23が共にオフの場合の出力電流 I_{o1} は、下記(1)式のようになる。

10

$$I_{o1} = V_{o1} / (R_{27} + R_{28} + R_{29}) \dots \dots \dots (1)$$

【0029】

次に、NMOSトランジスタ22がオフで、NMOSトランジスタ23がオンしている場合の出力電流 I_{o1} は下記(2)式のようになる。

$$I_{o1} = V_{o1} / (R_{27} + R_{28}) \dots \dots \dots (2)$$

また、NMOSトランジスタ22がオンしたときの出力電流 I_{o1} は下記(3)式のようになる。

$$I_{o1} = V_{o1} / (R_{27}) \dots \dots \dots (3)$$

20

【0030】

前記(1)~(3)式の各出力電流 I_{o1} とそのときの合成抵抗値から目標とする出力電流 I_{o1} が得られる合成抵抗値を近似演算し、NMOSトランジスタ22、23をオン/オフする組み合わせと、トリミングによって切断するヒューズ $FB_1 \sim FB_n$ を決定する。

このように、2つのNMOSトランジスタ22、23を使用して、3種類の合成抵抗値に対するそれぞれの出力電流 I_{o1} を測定し、合成抵抗値と出力電流 I_{o1} の関係を示した2次曲線を得ることができる。このため、NMOSトランジスタ24の非直線部分を補うことができ、該2次曲線から所望の出力電流 I_{o1} を得るための合成抵抗値を得ることができる。

30

【0031】

例えば、出力電流 I_{o1} をDC-DCコンバータのスイッチング周波数発生回路等に使用した場合は、NMOSトランジスタ22及び23のオン/オフの組み合わせごとにスイッチング周波数を測定し、該スイッチング周波数と合成抵抗値を近似演算することによって、出力電流 I_{o1} からスイッチング周波数が生成される部分で生ずる非直線性を補償することができる。言うまでもなく、直線近似で十分な精度が得られる場合は、NMOSトランジスタ22又は23のいずれか1つを削除して合成抵抗値と出力電流 I_{o1} の測定ポイントを2種類にし、近似演算を簡潔にしてもよい。

【0032】

一方、電圧-電流変換回路3をICに集積する場合、抵抗 $B_1 \sim B_n$ 及び27~29を構成している各抵抗素子は温度依存性を有しており、前記の方法で出力電流 I_{o1} が目標電流値になるようにヒューズ $FB_1 \sim FB_n$ をトリミングしても、温度変化によって目標電流値から外れてしまうことがある。抵抗 $R_{B1} \sim R_{Bn}$ 及び27~29にP型ポリシリコン抵抗を使用した場合、温度係数は約600ppm/である。すなわち、該P型ポリシリコン抵抗を使用した場合、温度が1変化するごとに0.6%出力電流 I_{o1} が変動してしまう。例えば、携帯機器に使用する場合は、氷点下から40を超える温度範囲に対応しなければならないことから、温度変化は60以上にもなる。仮に温度変化を60とすると、出力電流 I_{o1} の変動は3.6%となり、用途によっては、目標電流値から逸脱してしまうことになる。

40

【0033】

50

このため、電圧 - 電流変換回路 3 に入力される定電圧回路 2 の出力電圧 V_{o1} に温度依存性を持たせ、電圧 - 電流変換回路 3 の抵抗 $B_1 \sim B_n$ 及び 27 ~ 29 の温度係数を打ち消すようにすればよい。

ここで、演算増幅器 11 の出力電圧 V_{o1} を導出する。

pnp トランジスタ 12 のベース - エミッタ間電圧を V_{BE1} に、pnp トランジスタ 13 のベース - エミッタ間電圧を V_{BE2} にそれぞれし、抵抗 14 と抵抗 15 の抵抗値を同じにする。

【0034】

図 1 の接続部 b と接続部 c は、演算増幅器 11 の 2 つの入力端に対応して接続されているので同電圧である。また、抵抗 14 と抵抗 15 は接続部 a で共通接続されているため、抵抗 14 と抵抗 15 の両端の電圧は等しい。すなわち、pnp トランジスタ 12 及び 13 の各コレクタ電流 I_c はそれぞれ等しくなり、該コレクタ電流 I_c は下記 (4) 式で表される。

10

$$I_c = I_s \times \exp \{q / (k \times T)\} \times V_{BE1}$$

$$= N \times I_s \times \exp \{q / (k \times T)\} \times V_{BE2} \dots \dots \dots (4)$$

なお、前記 (4) 式において、 N は pnp トランジスタ 12 と pnp トランジスタ 13 のエミッタ面積比であり、 I_s は pnp トランジスタ 12 と pnp トランジスタ 13 の飽和電流であり、 k はボルツマン定数、 q は電子の電荷量、 T は絶対温度である。

【0035】

20

前記 (4) 式から、ベース - エミッタ間電圧 V_{BE1} 及び V_{BE2} は下記 (5) 式及び (6) 式のように示すことができる。

$$V_{BE1} = (k \times T) / q \times \ln (I_c / I_s) \dots \dots \dots (5)$$

$$V_{BE2} = (k \times T) / q \times \ln \{ I_c / (N \times I_s) \} \dots \dots \dots (6)$$

【0036】

また、抵抗 14 ~ 16 の各抵抗値を $R_{14} \sim R_{16}$ とすると、 $V_{BE1} = I_c \times R_{16} + V_{BE2}$ であるから、

$$(k \times T) / q \times \ln (I_c / I_s) = I_c \times R_{16} + (k \times T) / q \times \ln (I_c / N \times I_s) \dots \dots \dots (7)$$

前記 (7) 式から I_c を求めると、下記 (8) 式のようになる。

30

$$I_c = (k \times T) / q \times \ln (N) / R_{16} \dots \dots \dots (8)$$

【0037】

以上の結果から、演算増幅器 11 の出力端と接続部 a との間の合成抵抗値を とすると、演算増幅器 11 の出力電圧 V_{o1} は下記 (9) 式のようになる。

$$V_{o1} = V_{BE1} + I_c \times R_{14} + 2 \times I_c \times \beta$$

$$= V_{BE1} + I_c \times (R_{14} + 2 \times \beta)$$

$$= V_{BE1} + (R_{14} + 2 \times \beta) \times (k \times T) / q \times \ln (N) / R_{16} \dots \dots \dots (9)$$

40

【0038】

抵抗 $A_1 \sim A_m$ 及び 14 ~ 16 は、高抵抗ポリシリコンで形成されており、温度係数が約 - 2300 ppm / の特性を有するものであり、(9) 式が $V_{BG} / (1 - K T \times T)$ を満たすように抵抗 $A_1 \sim A_m$ 及び 14 ~ 16 を設定することによって、電圧 - 電流変換回路 3 の温度依存性を打ち消すことができる。なお、 V_{BG} はエネルギーバンドギャップに相当する電圧、 $K T$ は合成抵抗値 の温度係数である。

【0039】

次に、定電圧回路 2 の各ヒューズ $F A_1 \sim F A_m$ 及び電圧 - 電流変換回路 3 の各ヒューズ $F B_1 \sim F B_n$ に対するトリミングの手順について説明する。

まず最初に、各ヒューズ $F B_1 \sim F B_n$ のトリミングを行う前に、電圧 - 電流変換回路 3

50

のNMOSトランジスタ22及び23を交互にオン/オフして、近似演算を行って合成抵抗値と出力電流 I_{o1} との関係を示す2次曲線を求め、得られた2次曲線から所望の出力電流 I_{o1} に対する合成抵抗値を得る。得られた合成抵抗値からヒューズFB1~FBnの内、切断するヒューズを選択する。該選択したヒューズが接続された抵抗と抵抗27~29の合成抵抗値の温度係数を打ち消すように、ヒューズFA1~FAmの内、切断するヒューズを選択しトリミングを行って切断する。

【0040】

ヒューズFA1~FAmの選択したヒューズの切断を行うと、定電圧回路2の出力電圧 V_{o1} が若干変化するため、再度、電圧-電流変換回路3のNMOSトランジスタ22及び23を交互にオン/オフし、近似演算を行って合成抵抗値と出力電流 I_{o1} との関係を示す2次曲線を求め、得られた2次曲線から所望の出力電流 I_{o1} に対する合成抵抗値を得る。得られた合成抵抗値からヒューズFB1~FBnの内、切断するヒューズを選択しトリミングを行って切断する。本第1の実施の形態における定電流発生回路は、このような手順でヒューズFA1~FAm及びFB1~FBnをトリミングすることにより、高精度でかつ温度依存性の小さい定電流発生回路を得ることができる。

10

【0041】

【発明の効果】

上記の説明から明らかなように、本発明の定電流発生回路によれば、電圧-電流変換回路部の温度特性を、定電圧回路部の第1抵抗回路に温度特性を持たせることで相殺できるようにしたため、IC化して、電圧-電流変換回路部に温度係数の小さい抵抗が使えない場合でも、精度の高い安定した定電流を生成して出力することができる。

20

【0042】

また、本発明の定電流設定方法によれば、スイッチ回路をスイッチングさせて得られた前記第2抵抗回路の各合成抵抗値に対する前記電圧-電流変換回路部の出力電流値から、近似演算を行って第2抵抗回路の合成抵抗と出力電流との関係を示した特性を求め、得られた特性から所望の出力電流値に対する前記第2抵抗回路の合成抵抗値を得るようにした。このことから、所望のヒューズをトリミングして切断する前に、第2抵抗回路の合成抵抗値を得ることができ、切断するヒューズを選択することができ、短時間で高精度な定電流設定を行うことができる。

30

【図面の簡単な説明】

【図1】本発明の第1の実施の形態における定電流発生回路の例を示した回路図である。

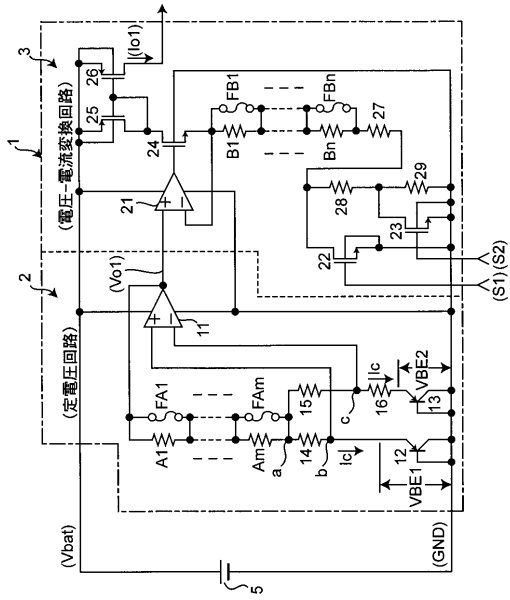
【図2】従来の定電流発生回路の例を示した回路図である。

【符号の説明】

- 1 定電流発生回路
- 2 定電圧回路
- 3 電圧-電流変換回路
- 5 直流電源
- 11, 21 演算増幅器
- 12, 13 pnpトランジスタ
- 22~24 NMOSトランジスタ
- 25, 26 PMOSトランジスタ
- A1~Am, B1~Bn, 14~16, 27~29 抵抗
- FA1~FAm, FB1~FBn ヒューズ

40

【 図 1 】



【 図 2 】

