

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H01L 21/3205 (2006.01)



[12] 发明专利说明书

专利号 ZL 03122482.2

[45] 授权公告日 2009年4月29日

[11] 授权公告号 CN 100483648C

[22] 申请日 2003.4.28 [21] 申请号 03122482.2

[30] 优先权

[32] 2002.4.26 [33] JP [31] 127702/2002

[73] 专利权人 恩益禧电子股份有限公司

地址 日本神奈川

[72] 发明人 上野和良

[56] 参考文献

JP2000269214A 2000.9.29

JP2001144128A 2001.5.25

CM1320960A 2001.11.7

审查员 高莺然

[74] 专利代理机构 中原信达知识产权代理有限责
任公司

代理人 张天舒 谢丽娜

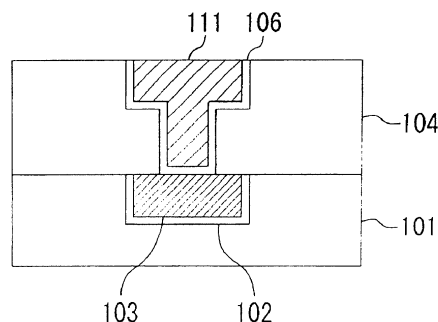
权利要求书1页 说明书20页 附图14页

[54] 发明名称

半导体器件和制造方法以及电镀液

[57] 摘要

本发明的目的是提高应力-迁移电阻以及包含金属区的半导体器件中的可靠性。在绝缘膜(101)中形成由阻挡金属膜(102)和铜-银合金膜(103)组成的下互连,然后在其上形成夹层绝缘膜(104)。在夹层绝缘膜(104)中形成由阻挡金属膜(106)和铜-银合金膜(111)组成的上互连。下和上互连用含有的银与总量之比超过银比铜的固溶体限度的铜-银合金制成。



1. 一种半导体器件，其包括半导体衬底上的金属区，其中，金属区主要由铜组成并包含银，银含量与金属区中的组分金属的总量之比等于或大于 1wt%，并且等于或小于 8.3%。

2. 如权利要求 1 所述的半导体器件，其中，银含量与金属区中组分金属的总量相比超过银比铜的固溶体限度。

3. 如权利要求 1 所述的半导体器件，其中，金属区中温度-应力曲线中的最大磁滞误差为 150MPa 或更低。

4. 如权利要求 1 所述的半导体器件，其中，金属区的组分金属的再结晶温度为 200℃或更高。

5. 如权利要求 1 所述的半导体器件，其中，金属区为互连、塞子或焊接点。

6. 如权利要求 2 所述的半导体器件，其中，金属区为互连、塞子或焊接点。

7. 如权利要求 3 所述的半导体器件，其中，金属区为互连、塞子或焊接点。

8. 如权利要求 4 所述的半导体器件，其中，金属区为互连、塞子或焊接点。

半导体器件和制造方法以及电镀液

本发明基于日本专利申请 No.2002-127702，其内容在此通过引用结合进来。

发明领域

本发明涉及包括含银的金属区的半导体器件以及用于制造该器件的方法。

背景技术

近来日益集成的半导体器件已经需要使用铜作为用于互连或塞子的材料。与过去经常使用的铝相比，铜具有低电阻以及高电迁移耐力的有利属性。

然而，随着设备变得更加紧凑，在使用铜互连中，电迁移已经很显著。通常通过电镀形成作为铜互连的铜膜，电镀提供作为多个多晶铜颗粒的聚合体的铜膜。当将电压加在具有这种结构的铜互连中时，经铜晶界发生导致电迁移的质量转移(mass transfer)。在较窄的互连中，铜晶粒大小越小，从而由于经这种晶界的质量转移的迁移问题变得更显著。

为解决这种电迁移问题（在下文中，称为“EM”），已经有几种将银增加到铜互连中的尝试。

日本公开专利申请公开号 2000-349085 已经公开了用含银的铜合金制成的互连，并描述了银含量在至少 0.1wt% 到低于其最大固溶体限度的范围内的互连，如果超过最大固溶体限度，金属可形成具有 Cu 的化合物，导致互连断开或裂开。

日本公开专利申请公开号 1999-204524 已经公开了用含银的铜合金制成的互连，并描述了互连中的银含量最好是 1wt%或更低，说明了形成用含银 0.1wt%的铜合金制成的互连的例子。

为最小化电迁移，已经做出了使用含银的铜互连的一些其他尝试，所有这些研究考虑到目的已经得出结论，在铜膜中银含量在其固溶体限度内，因此至多 1wt%。还没有开发出用于通过银含量高于上限来形成含银和铜的合金的方法，因此有关这种合金膜的物理特性以及当应用到半导体器件中时有关器件性能的影响信息还很少。

同时，铜互连中应力迁移已经变成显著的问题。图 2 表示由用波纹 (damascene) 方法形成的铜多层互连的示意性截面图，其中将上互连 121b 与下互连 121a 连接，上互连 121b 由接线塞子和在其上形成的互连组成。在图 2 (a) 中，在上互连 121b 侧上形成空洞 (void) 122。即，在上互连 121b 的通孔区中形成空洞。在图 2 (b) 中，在下互连 121a 的上表面上形成空洞 122。这种空洞 122 可由于例如在半导体处理期间累积热在铜互连中生成的内部应力引起。在图 2 (a) 中，由于上互连 121b 中的铜“上拉”，通过通孔中铜的向上迁移而形成空洞 122。在图 2 (b) 中，铜可在下互连 121a 中水平迁移，导致形成空洞 122。

我们的研究已经证明在约 150℃时这种空洞形成现象显著发生，150℃是用于半导体器件的实际工艺温度（例如，在焊接过程和光刻胶焙烧过程中）。因此生成的空洞可导致接线塞子和互连间的连接故障，降低半导体器件的成品率以及长期使用后半导体器件中的不稳定性。

为防止生成这种应力迁移，除调查过程外，必须研究除过程调查外的用于金属区如互连的材料本身。

另外，最近对器件操作的更高级的需要要求开发显示出比铜互连更高速度可操作性的用于互连的材料。

发明概述

鉴于这些问题，本发明的目的是提高包括金属区的半导体器件中抗应力迁移力，从而提高设备的可靠性。

本发明的另一目的是提供用于始终如一地制造这种半导体器件的方法。

本发明提供包括在半导体衬底上的金属区的半导体器件，其中银含量高于金属区中组分金属的总含量的 1wt%。

本发明也提供包括半导体衬底上的金属区的半导体器件，其中金属区包括铜和银；且银含量与金属区中组分金属的总量相比大于银比铜的固溶体限度。

在上述半导体器件中的金属区中具有比常规的由铜-银合金制成的互连结构中更多的银，因此，在例如制造半导体期间，当遭到累积热时，能有效地防止应力迁移。

该发明也提供包括在半导体衬底上的金属区的半导体器件，其中在金属区的温度-应力曲线中最大的磁滞误差为 150Mpa 或更小。

当半导体器件遇到累积热时，金属区的温度-应力曲线在加热和冷却过程中通常显示出不同的图形。将用于该差异的标志定义为“最大磁滞误差”。最大磁滞误差是表示加热和冷却过程的曲线间的最大间隔宽度。例如，在图 8 中，加热过程 a 和冷却过程 b 间的最大宽度是最大磁滞误差。在半导体器件中，当在制造半导体的过程期间遇到累积热时，减小不可逆的损失，从而有效地防止应力迁移。

本发明进一步提供包括在半导体衬底上的金属区的半导体器件，其中金属区中的组分金属的再结晶温度 200°C 或更高。再结晶温度是由于原子扩散而发生晶体颗粒变换或颗粒增长的温度。由于再结晶可在金属区中产生空洞或畸变,对提供可靠的金属区来说，较高的再结晶温度是重要的条件。上述半导体器件具有高于 200°C 的再结晶温度，因此当遇到累积热时可最小化不可逆损失，从而有效地防止应力迁移。可通过（例如）测量磁滞曲线来确定再结晶温度。图 9 表示用于确定再结晶温度方法。在加热过程期间的弯曲点，即温度上升开始后线性线和水平线间的交点对应于再结晶温度。在该图中，再结晶温度为 220°C。

在根据本发明的半导体器件中，金属区可由具有互连塞子或焊点的形状的含银的金属制成。

本发明也提供用于制造半导体器件的方法，包括步骤：在半导体衬底上形成金属区；将金属区的表面与含银的液体接触；以及加热金属区。

根据用于制造半导体器件的该方法，将金属区的表面与含银的液体接触导致银沉淀，然后进行加热以允许银扩散到金属区中。因此，可适当地形成含银的金属区。根据该发明，可通过便利的工艺始终如一地形成用铜—银合金制成的金属区。由于电镀液本身不必含有银，可更自由地选择电镀液。

本发明也提供用于制造半导体器件的方法，包括步骤：将半导体衬底或在其上形成的薄膜与含银的电解液接触以沉淀银；在沉淀的银上形成金属区；以及加热金属区。

根据用于制造半导体器件的方法，在将含银的电解液接触后沉淀

的银扩散到在其上形成的金属区中。因此，可适当地形成含银的金属区。根据本发明，可通过便利的工艺始终如一地形成铜-银合金制成的金属区。此外，可使金属区中的金属成分为均匀的（homogeneous）。

本发明还提供用于制造半导体器件的方法，包括步骤：将半导体衬底的形成设备的表面与含银的电镀液接触；以及在半导体衬底上形成含银的金属区。含银的电镀液可与形成设备的表面的全部或部分接触。具体来说，电镀液与半导体衬底表面、金属膜、绝缘膜或半导体膜或包含这些的任意组合的表面接触。

在使用无银的电镀液形成电镀膜后，可使与含银的电镀液接触导电。该方法可包括（例如）步骤：形成铜膜以便它部分填充在半导体衬底上的绝缘膜中形成的凹面；然后将铜膜的表面与含银的电镀液接触以便在铜膜上形成含银的薄膜；然后抛光衬底的整个表面以便只在凹面中留下铜膜和含银膜。另外，该方法可包括步骤形成含银膜；在含银膜上形成铜膜；以及如上所述抛光衬底表面组成。

根据用于制造半导体器件的该方法，可通过便利的工艺始终如一地形成用铜-银合金制成的金属区。可在金属区中提供均匀金属成分。

在用于制造根据本发明的半导体器件的方法中，金属区中包含铜。此外，在用于制造根据本发明的半导体器件中，加热后，银含量可大于金属区中组分金属的总量的 1wt%。因此，可始终如一地形成对应应力迁移的高抵抗力的金属区。

当在本发明中的金属区由铜-银合金制成时，可另外增加其他组分。例如，诸如 Zr、In、Al、Ti 和 Sn 的组分可增加的量合计达金属的总量的 1wt%。增加 Zr 和 / 或 IN 以提高金属区和绝缘膜间和 / 或金属区与阻挡金属膜间的粘合性。可将 Al、Ti 和 Sn 扩散到起反应的铜-银合金膜的表面中，以粘合构成夹层绝缘膜的材料原子，产生提

高的粘合性。

虽然描述过本发明的一些方面，可对这些做出改变。例如，当本发明应用到由波纹方法形成的互连结构时，本发明的效果变得更突出。将描述这些方面。

具体来说，本发明中的金属区可通过单一或两个波纹方法来形成。

单波纹方法包括步骤：

- (a) 在半导体衬底上形成作为金属膜的第一互连；
- (b) 在半导体衬底的整个上表面上形成第一夹层绝缘膜，以便覆盖第一互连；
- (c) 有选择地去除第一夹层绝缘膜以形成到达第一互连的上表面的连接孔；
- (d) 形成包上连接孔的内表面的阻挡金属膜，然后形成填充连接孔的金属膜；
- (e) 去除在连接孔外形成的金属膜；
- (f) 在半导体衬底的整个表面上形成第二夹层绝缘膜，以便它覆盖在连接孔中形成的金属膜；
- (g) 有选择地去除第二夹层绝缘膜以形成互连凹槽，在互连凹槽底部露出在连接孔中形成的金属膜；
- (h) 形成覆盖（coat）互连凹槽的内表面的阻挡金属膜，然后形成填充互连凹槽的金属膜；以及
- (i) 去除在互连凹槽外形成的金属膜以形成第二互连。

在该方法中，第一和第二互连以及整个连接孔或者它的一部分可是将根据本发明的半导体器件或方法应用到其的“金属区”。可适当地省略上述（a）至（i）的一些步骤。

双波纹方法包括步骤：

- (a) 在半导体衬底上形成作为金属膜的第一互连；
- (b) 在半导体衬底的整个表面上形成第一夹层膜，以便它覆盖第一互连；
- (c) 有选择地去除第一夹层绝缘膜以形成到达第一互连的上表面的连接孔，并形成连接到连接孔的上表面的互连凹槽；
- (d) 形成覆盖连接孔和互连凹槽的表面的阻挡金属膜，并且形成金属膜以便它填充连接孔和互连凹槽；以及
- (e) 去除在互连凹槽外形成的金属膜。

在该方法中，第一和第二互连以及整个连接孔或者它的一部分可是将根据本发明的半导体器件或方法应用到其的“金属区”。可适当地省略上述 (a)至(e)的一些步骤。

由上述波纹方法形成的互连结构包括半导体衬底、在半导体衬底上形成的第一互连、连接到第一互连的接线塞子以及连接到接线塞子的第二互连。

在该半导体器件中，第一和第二互连以及整个连接孔或者它的一部分可是可将本发明应用到其的“金属区”。

附图说明

图 1 表示示例说明根据本发明的半导体器件的实施例的截面图。

图 2 表示示例说明由于应力迁移形成空洞的互连结构的截面图。

图 3 至 6 是示例说明用于制造如图 1 (a) 中所示的互连结构的方法的过程图。

图 7 是表示磁滞曲线的例子的图。

图 8 是表示磁滞曲线的例子的图。

图 9 表示用于确定再结晶温度方法。

图 10 是示例说明确定通孔链电阻 (chain resistance) 的原理的图。

图 11 至 15 是示例说明用于磁滞曲线的确定的示例结果的图。

图 16 是用于 Ag-Cu 两个组分共晶化合物的状态图。

图 17 表示银含量和互连电阻间的关系。

在这些图中，符号具有下述意义：22a 是第一互连，22b 是第二互连，28 是接线塞子；101 是绝缘膜；102 是阻挡金属膜；103 是铜-银合金膜；104 是夹层绝缘膜；105 是互连凹槽；106、106a 和 106b 是阻挡金属膜；107 是晶粒金属膜；108 是含银膜；110 是镀铜膜；111 是铜-银合金膜；111a 是夹层接线塞子；111b 是铜-银合金膜；114 是镀铜-银合金膜；117 是镀铜膜；121a 是下互连；121b 是上互连；122 是空洞。

优选实施例的详细说明

图 1 是示例说明根据本发明的半导体器件的实施例的示意截面图。图 1 (a) 表示将本发明应用到由所谓的双波纹方法形成的铜多层互连结构的实施例。在绝缘膜 101 中，形成下互连，由阻挡金属膜 102 和铜-银合金膜 103 组成。在绝缘膜上，形成夹层绝缘层 104，其中形成由阻挡金属膜 106 和铜-银合金膜 111 构成的上互连。上互连具有 T 形截面。T 形的下面部分是互连接线塞子，而 T 形上面部分是上互连。

在此使用的术语“合金”是指通过熔化和凝结两种或多种金属元素获得的产品，并且，除了含有金属元素之外，它还包括非金属或半金属元素。根据组分元素的混合类型，合金可具有固溶体或金属间化合物或及其混合物的状态。因此，在此使用的术语“合金”也包括包含到其固溶体限制或更高的组分的这种产品。

在铜-银合金膜 103 和铜-银合金膜 111 中，银含量与整个合金膜相比最好是 1wt% 或更高，更优选的是 2wt% 或更高，以便更始终如一地防止应力迁移。银含量与整个合金膜之比为 3wt% 或更高可有效地降低最大磁滞误差，导致更稳定地防止应力迁移。具体来说，当本

发明应用到用于形成具有不同互连宽度的金属互连的方法中时，如上所述的银含量可允许是要始终如一地引入到每个互连中的预定银总量，导致有效地防止应力迁移。相对整个合金膜的银含量没有具体的上限，但根据稳定形成铜-银合金膜，最好是 99wt%或更低，更优选的是 80wt%或更低，进一步优选的是 50 wt%或更低。考虑到电阻减少，银含量与整个合金膜相比最好为 90 wt%或更高，更优选的是 95 wt%或更高，进一步优选 98 wt%或更高。

银含量最好高于银与铜比的固溶体限度。因此，即使当改变生产过程时，可更始终如一地防止应力迁移。尽管还不是完整了解原因，当铜-银合金遇到累积热时，高于银对铜的固溶体限度的银含量将始终如一地降低磁滞的影响。这将用例子来描述。

将参考图 16 来描述银-铜的固溶体限度。如图 16 所示，Ag-Cu 两个组分和共晶化合物具有 39.9 wt%的共晶点 Y（转换成与银与铜比 wt%）、共晶温度 779°C，以及 Ag 比 Cu 的 4.9 wt%的最大固溶体限度（Z：Ag 与 Cu 之比的固溶体限度最大的点）。在图 16 中，在温度曲线 X 上绘出固溶体限度，固溶体限度在点 Z 为最大（最大固溶体限度）。在半导体器件的生产中，最大工艺温度为约 400°C，在该温度，固溶体限度为约 1 wt%（转换成 Ag 与 Cu 比 wt%）。在本发明中，金属区中相对组分金属的总量的银含量最好超过银比铜的固溶体限度。该固溶体限度最好是在温度范围（例如）0°C 至 400°C 内的固溶体限度的最大值。

将示出将本发明应用到用波纹方法形成的互连结构中的实施例。图 1 (b) 表示本发明应用于由单波纹方法形成的铜多层互连结构的例子。如图 1 (a) 所示的结构优点在于可通过同时形成夹层接线塞子和互连来减少生产步骤的数量。然而，由于夹层连接塞子和互连形成为集成部分，应力迁移的影响将变得显著，导致在如图 2 (a) 所示的模式中形成空洞的较大趋势。另一方面，在图 1 (b) 中，尽管增加了生

产步骤的数量，将铜-银合金膜分成两个部分，即，经中间阻挡金属膜 106b 的夹层接线塞子和互连，可更减少应力迁移。在图 (1) b 中，在绝缘膜 101 中形成由阻挡金属膜 102 和 的铜-银合金膜 103 组成的下互连。在绝缘膜上，形成夹层绝缘膜 104，其中形成由作为铜-银合金的夹层接线塞子 111a 以及阻挡金属膜 106a 构成的通孔塞子，且形成由铜-银合金膜 111b 和阻挡金属膜 106b 构成的上互连。在铜-银合金膜 103、夹层接线塞子 111a 以及铜-银合金膜 111b 中，银含量与整个合金膜相比最好为 1 wt% 或更多，更优选的是 2wt% 或更高，以便更始终如一地防止应力迁移。银含量与整个合金膜之比为 3 wt% 或更高可有铲地降低最大磁滞误差，导致更稳定地防止应力迁移。具体来说，当本发明应用于形成具有不同的互连宽度的金属互连的方法时，上述银含量可允许是要始终如一地引入到每个互连中的预定银总量，导致有效防止应力迁移。这对银含量与整个合金膜相比来说并不没有具体的上限，但根据稳定形成铜-银合金膜时，其最好为 99 wt% 或更低，更优选的是 80 wt% 或更低以及进一步优化为 50 wt% 或更低。银含量最好超过银对铜的固溶体限度。因此，即使当改变生产过程时，可更始终如一地防止应力迁移。

在图 1 (a) 和 (b) 的互连结构中，可用从聚硅氧烷，如 HSQ (氢硅倍半环氧乙烷)、MSQ (甲基硅倍半环氧乙烷)、MHSQ (甲基氢硅倍半环氧乙烷)；芳香烃有机材料如多芳基醚 (PAE)、二乙烯基硅氧烷-2-苯环丁烯 (BCB) 以及 Silk®、以及具有低电介质常数的材料，如 SOG (玻璃上自旋)、FOX (易流动的氧化物)、聚对二甲苯基、Saitop 以及苯环丁选择的材料来制造夹层绝缘膜 104。HSQ 可具有各种结构的任何一种，诸如所谓的梯形和笼型。具有低电介常数的这种绝缘膜可用来最小化诸如串扰的问题，在设备中产生提高的可靠性。

绝缘膜 101 或夹层绝缘膜 104 最好用具有基本上等于扩大到用于互连的组分金属的热系数的材料制成。因此，可有效地最小化接线塞子和互连中的应力迁移。根据这些条件，例如，当使用铜 / 含银金属

膜作为金属互连时，夹层绝缘膜最好用 HSQ（氢硅倍半环氧乙烷）制成。

在图 1 中所示的互连结构中，阻挡金属膜 102 和 106 可包含高熔点金属如 Ti、W 和 Ta。用于阻挡金属膜的优选金属的例子包括 Ti、TiN、W、WN、Ta 以及 TaN。特别是，最好使用顺序地层压 Ta 和 TaN 的钽屏蔽金属。可通过适当的方法如溅射或 CVD 来形成阻挡金属膜。可根据一些条件如材料类型和互连结构来适当地确定阻挡金属膜的厚度，例如约 1 至 30nm。

尽管在图 1 中未示出，可在绝缘膜 101 和夹层绝缘膜 104 间适当设置扩散势垒区。扩散势垒区可防止互连或塞子的组分金属扩散到绝缘膜中。此外，当在用于形成互连结构的过程中形成夹层连接孔时，它可起侵蚀制动器的作用。用于扩散势垒区的金属的例子包括 SiC、SiCN、SiN、SiOF 和 SiON。

然后将描述金属区诸如本发明中的互连的组分材料。图 7 表示当互连遇到由加热和冷却过程组成的累积热时，内部应力的变化。水平轴是温度，而垂直轴是铜互连中的内部应力。如图中所示，在加热过程(a)和冷却过程(b)之间发生磁滞。

当温度从室温升高时，内部应力从可伸长模式改变成压缩模式。然后，当温度超过用于铜的再结晶温度 T_1 时，发生塑性变形以及内部应力保持在相对恒定的值(a)上。然后，当温度下降时，互连中的内部应力从压缩模式改变成可伸长模式，然后，用相对恒定的拉应力 (b) 进行冷却过程。

如图中所示，加热和冷却过程间的磁滞导致铜互连中的组分金属的迁移。即，较大的磁滞导致较大的迁移或变形，这可由于导致不可靠设备的空洞而导致断开。

在本发明中，选择可降低这种磁滞的互连材料以提供可靠的互连结构。图 8 示意地表示当使用不同互连材料时的温度-应力曲线。在该图中，水平轴是温度，而垂直轴是互连中的内部应力。图 8 (a) 表示铜互连的常见性能，而图 8 (b) 表示当根据本发明形成铜-银合金膜时铜-银互连的性能。

在本文中，如图 8 所示，将过程 (a) 和 (b) 间的最大宽度定义为最大磁滞误差。在本发明中定义的互连材料可用来显著地降低最大磁滞误差。最大磁滞误差最好是 150Mpa 或更低，更优化的为 100Mpa 或更低。因此，能始终如一地防止应力迁移。此外，当最大磁滞误差为 80Mpa 时，即使在使用约 0.1 μ m 的大小形成细微互连期间，也可有效地防止应力迁移。

在图 7 中，再结晶温度 T_1 的增加给出了如图 8 (b) 所示的曲线。它表示在诸如互连的金属区中再结晶温度 T_1 的增加有效地用于降低最大磁滞误差。在加热过程期间，在温度高于再结晶温度 T_1 的区域中出现应力值的平稳状态，因此可增加再结晶温度 T_1 以降低导致降低的最大磁滞误差的平稳状态。即，可降低工艺温度最大值（图 7 或 8 中的磁滞曲线中的最右点）以及再结晶温度 T_1 之差以降低最大磁滞误差，金属区如互连的再结晶温度最好是 200 $^{\circ}$ C 或更高，更优选的是 300 $^{\circ}$ C 或更高。因此，可始终如一地防止应力迁移。由于用于半导体器件的工艺温度通常是 400 $^{\circ}$ C 或更低，再结晶温度可为 350 $^{\circ}$ C 或更高以更始终如一地防止过程期间的应力迁移。

将参考附图更具体地描述本发明的一些实施例。

实施例 1

在该实施例中，根据对由双波纹方法形成的铜互连的应用，本发明将参考图 3 来描述。

首先，在硅衬底（未示出）上形成绝缘膜 101，然后在绝缘膜上形成由阻挡金属膜 102 和铜-银合金 103 组成的下互连。在这里，下互连可通过如下所述的过程来形成。

在绝缘膜 101 上形成夹层绝缘膜 104 后，通过多步干刻蚀方法形成具有 T 形截面的互连凹槽 105。图 3 (a) 示出了步骤末的状态。

然后，在整个衬底表面上形成阻挡金属膜 106（图 3 (b)）。阻挡金属膜 106 的组分材料或包含高熔点金属如钛、钨和钽，例如，钛、氮化钛、钨、氮化钨、钽以及氮化钽。它可是层压两个或多层的多层膜。

阻挡金属膜 106 可通过适当的方法如溅射和 CVD 形成。

然后，在阻挡金属膜 106 上形成晶粒金属膜 107（图 3 (c)）。晶粒金属膜 107 起用于上表面中电镀增长的晶粒的作用，且可由铜或铜-银合金制成。晶粒金属膜 107 可通常由溅射形成。

在这种情况下，衬底表面与含银的电镀液接触以便在晶粒金属膜 107 上形成含银膜 108（图 4 (a)）。由于银具有比铜更低的沉淀电位，因此如上所述形成银膜。含银电解液的最优例子是硫酸银的水溶液。在这里，水硫酸银溶液的浓度可是按重量计算两者包括在内 30 wt% 的 50ppm。特别希望使电解液饱和或超饱和。因此，可最小化铜的溶解以防止金属区变形。这种与含银电解液的接触将银沉淀在晶粒金属膜 107 上以形成含银膜 108。具体来说，由于作为晶粒金属膜 107 的组分，银具有比铜更低的电离倾向，因此在晶粒金属膜 107 的表面发生氧化还原反应，导致银沉淀以形成含银膜 108。

然后，通过电镀将镀铜膜 110 形成在衬底表面上（图 4 (b)）。电

镀液可是，但不局限于硫酸铜的水溶液。

然后，在 200℃至 450℃的范围内的温度使产品退火。退火可增加构成镀铜膜 110 的铜颗粒的电阻的稳定降低。同时，银从含银膜 108 扩散到镀铜膜 110 中以便在互连凹槽中形成由铜-银合金制成的膜。

最后，通过 CMP（化学机械抛光）去除在互连凹槽外形成的镀铜膜 110 以形成由铜-银合金（图 4（c））形成的互连结构。

根据上述过程，可使用常规方法来始终如一地形成由铜-银合金制成的互连结构。另外，由于电镀液本身不必包含银，可更自由地选择电镀液。例如，将具有良好填充属性的电镀液用在窄凹槽或孔中以始终如一地形成具有较小宽度的含银互连来实施上述过程。

实施例 2

在该实施例，含银电镀液用来形成制成为铜-银合金膜的互连结构。

在实施例 1 中实施图 3（a）至（c）的步骤后，通过电镀在晶粒金属膜 107 上形成铜-银合金电镀膜 114（图 5（a））。使用的电镀液最好包含铜或银以便银比铜的比例按重量计算为 0.1%至 80%。

该电镀液最好不含氯化物离子。如果氯化物离子存在于电镀液中，从电镀液中显著地沉淀银，具体来说，在将银加入薄膜中前，发生沉淀。因此，不能始终如一地形成合金膜。

这种电镀液的例子如下。

（i）焦磷酸盐电镀液

可将银离子增加到普通铜焦磷酸盐电镀液中以准备含有铜和银的

焦磷酸盐电镀液。使用例如氯化银溶液、硫酸银溶液增加银。该电镀液的具体成分是例如，

铜：0.01 至 5mol/L；
银：0.01 至 5mol/L；
焦磷酸及其盐：0.01 至 5mol/L
水。

(ii) 乙二胺电镀液

可将银离子增加到普通铜乙二胺电镀液中以准备包含铜和银的乙二胺电镀液。可使用例如氯化银电解液、硫酸银电解液来增加银，该电镀液的具体成分如下，

铜：0.01 至 5mol/L；
银：0.01 至 5mol/L；
乙二胺：0.01 至 5mol/L；
水。

这些电镀液的每一种可包含一个或多种适合的添加剂。例如，它可包含诸如聚乙二醇、聚丙二醇、季铵盐以及明胶的表面活性剂。这些添加剂可均衡铜晶体大小并获得具有统一厚度的电镀膜。通常可按重量计算为增加的表面活性剂的量与电镀液总量之比为，但不局限于 1 比 1000ppm。

最好，电镀液基本上无氯化物。具体来产，最好氯浓度为 0.01mg/L 或更少。因此，可有效地防止由于与氯反应的银的沉淀，以便可始终如一地形成用铜-银合金制成的金属膜。

可适当的确定地电镀条件，它们可是例如如下所示。

电流密度：0.1 至 100A / dm²；
溶液温度：10 至 80℃。

在电镀期间应用的电流可是直流电或脉冲电流。

在如上所述形成铜-银合金电镀膜 114 后，由 CMP 抛光衬底表面以形成由阻挡金属膜 106 和铜-银合金膜 111 组成的上互连。

根据该实施例，适宜的方法可用来始终如一地形成由铜-银合金制成的互连结构。可使互连结构中的金属成分均匀。

实施例 3

尽管在实施例 2 使用过含铜和银的一种电镀液，在本实施例中可使用两种电镀液。

在实施例 1 中实施图 3 (a) 至 (c) 步骤后，通过电镀在晶粒膜 107 上形成镀铜膜 114 (图 6 (a))。在这里，使用的电镀液可是普通的镀铜液，但最好是无氯化物的电镀液。例如，它可最好是已经去除氯化物离子的普通硫酸铜电镀液、焦磷酸铜电镀液或乙二胺铜电镀液。它可防止在随后的步骤中，镀铜膜 117 中银与氯化物离子反应以便始终如一地获得同铜-银合金制成的金属膜。

然后，通过电镀在镀铜膜 117 上形成镀铜-银合金膜 114 (图 6 (b))。在这里，最好使用无氯化物离子的电镀液。具体来说，如实施例 2 中所述的焦磷酸盐电镀液和乙二胺电镀液。

然后，以 200°C 至 450°C 的范围内的温度使产品退火。通过退火，将银从镀铜-银合金膜 114 扩散到镀铜膜 117 以便在互连凹槽中形成由具有相对均匀的成分的铜-银合金制成的薄膜。此外，可增加构成这些薄膜的金属颗粒的大小，导致稳定降低电阻。

然后，通过 CMP 使整个衬镀表面变平以形成由阻挡金属膜 106 和铜-银合金膜 111 构成的互连结构 (图 6 (c))。

根据该实施例，可使用适宜的方法来始终如一地形成用铜-银合金制成的互连结构。可使互连结构内的金属成分均匀。具体来说，由于使用两种电镀液，可使用具有良好填充属性的电镀液来填充窄的凹面，然后含银的电镀液可用来在具有窄的宽度的互连凹槽中始终如一地形成铜-银合金膜，从而适合地形成可靠的互连结构。

几个例子

例子 1

通过波纹方法形成图 17 中的金属互连。所有这些互连具有 0.1 至 $0.5 \mu\text{m}$ (宽) $\times 0.3 \mu\text{m}$ (厚) $\times 49\text{mm}$ (长) 的尺寸，以及在互连金属中银含量为 0,1.5 和 2.0wt%。使用无氯化物离子的电镀液通过电镀形成互连。对由此形成的互连，确定互连电阻以及获得如图 17 所示的结果。该图表示在银含量与互连中的组分金属的总量相比为 1.5 wt% 或更高时在互连结构中抑制电阻增加。在铜-银合金中，原子%和 wt% 间的关系是例如，0.9 原子%的银含量对应于 1.5 wt%。

例子 2

在该例子中，形成图 10 中示出的两层互连结构以便测试产品率。该双层互连结构称为通孔链，其中平行地形成第一互连 22a 以及形成与它们垂直的第二互连 22b。互连的宽度应当是如 5 微米的宽度以有效地测试应力迁移可靠性。这些互连经 20,000 接线塞子 28 彼此连接。在该图中，省略了半导体衬底和夹层绝缘膜。可将指定的电压应用到通孔链端以测量通过 10,000 第一互连 22a、10,000 第二互连 22b 以及 20,000 接线塞子 28 的电阻。将电阻称为链电阻，它是确定通孔连接的质量的有效标志。当将互连结构放在指定的热环境下时，可确定链电阻中的变化以便适当地估算它的应力迁移电阻。

表 1

样品	Cu/Ag 比 (按重量)	互连形成过程	成品率 (相对值)
B0	100/0	在硫酸铜电镀槽中电镀	100
b1	100/0	在硫酸铜电镀槽中电镀	42 至 60
b2	99.95/0.05	在含银的乙二胺电镀槽中电镀	60 至 81
b3	98/2	在含银的乙二胺电镀槽中电镀	88 至 100

在准备好样品后，将它们放在 150°C 达 500 小时，然后进行成品率测试。作为参考，对如上所述准备的双层互连结构确定通孔链，将其放在室温下达 500 小时 (b0)。

表 1 表示当用于参考样品 b0 的电阻为 100% 时，用于样品 b1 至 b3 的相对电阻。在该表中，将电阻描述成来自通过估算多个准备的样品获得的结果的范围。较高值表示较高的应力迁移电阻。

从该图中的结果可知，通过使用由银-铜合金制成的互连结构，特别是银含量与互连中的组分金属的总量相比超过 1wt% 的互连结构，可有效地防止应力迁移。

例子 3

为估算用于图 1 和 2 中的样品的材料属性，确定磁滞属性以及再结晶温度。

样品准备如下。通过等离子 CVD，在硅衬底上沉淀 500nm 的氧化硅膜，然后，在氧化硅膜上沉淀 50nm 的 Ta 膜。然后，通过溅射，在上表面上沉淀 100 至 200nm 的镀铜晶粒膜。然后，使用指定的电镀液，在镀铜晶粒膜上沉淀 600 至 700nm 的铜或铜-银合金膜。铜或铜-银合金膜的成分如表 2 所示，其中电镀液 1 包含氯化物离子而电镀液 2 没有。

因此，将准备好的样品暴露于 25°C 至 400°C 的热循环下。在该累

积热中，在加热过程中加热速率为 $10^{\circ}\text{C} / \text{min}$ 而在冷却循环中冷却速率约为 $10^{\circ}\text{C} / \text{min}$ 。重复热循环两次并在第二循环期间估算磁滞属性，因为根据第一热循环期间，由薄膜构成的颗粒增长的事实，为精确地确定磁滞属性，认为在第二热循环期间估算磁滞属性是很适合的，而且在实际工作条件下或过程期间加热的情况下估算稳定性是很重要的。也在第二热循环期间确定再结晶温度。

通过计算从测量的衬底的弯曲度的电镀膜中内部应力来估算磁滞属性。通过确定衬底表面上的照射的激光束的反射角来计算衬底弯曲度。从由此获得的磁滞属性确定最大磁滞误差和再结晶温度（第二热循环期间的温度-应力曲线）。结果如表 2 所示。用于一些样品的磁滞曲线如图 11 至 15 所示，其中样品 C1、C2、C4、C5 或 C6 分别对应于图 11、14、12、13 和 15。

表 2

样品	Cu/Ag 成分比 (按重量)	互连形成过程	最大磁滞误差 (Mpa)	再结晶温度 ($^{\circ}\text{C}$)
c1	100/0	在硫酸铜电镀槽中电镀	210	150
c2	100/0	在乙二胺电镀槽中电镀	160	170
c3	99/1	在含银的乙二胺电镀槽中电镀 (电镀液 1)	150	190
c4	98.5/1.5	在含银的乙二胺电镀槽中电镀 (电镀液 1)	120	220
c5	97.5/2.5	在含银的乙二胺电镀槽中电镀 (电镀液 1)	100	250
c6	91.7/8.3	在含银的乙二胺电镀槽中电镀 (电镀液 2)	80	240

从上述结果可以理解到，当银含量与互连中组分金属的总量相比超过 1wt% 时，再结晶温度增加并且显著地降低最大磁滞误差。由于磁滞属性的这种改善，可获得例子 2 中的 b3 的良好属性。

如上所述，根据本发明，可提供具有诸如应力迁移电阻的良好属

性的可靠的半导体器件，因为诸如互连结构的金属区由（i）含有特定的量的银的金属、（ii）其用于金属区的温度-应力曲线中的最大磁滞误差在特定范围内的金属，或（iii）其再结晶温度在特定范围内的金属制成。

图1a

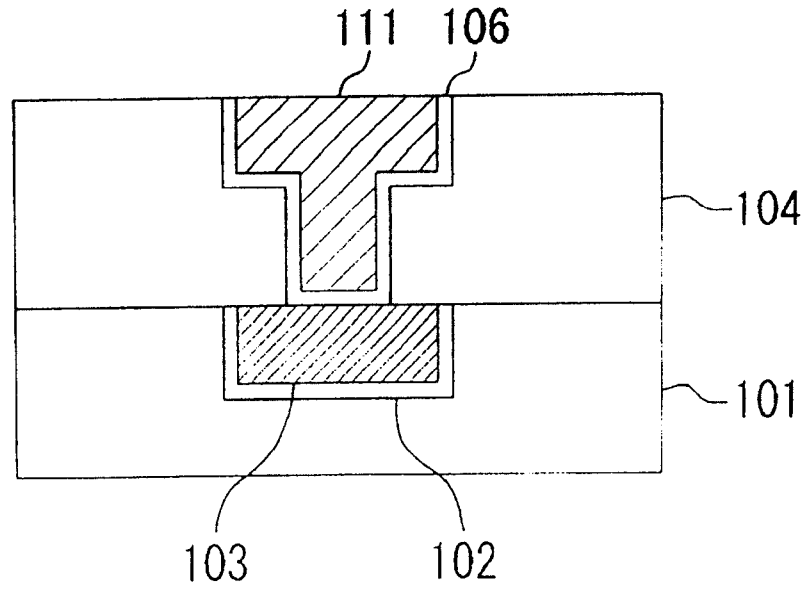


图1b

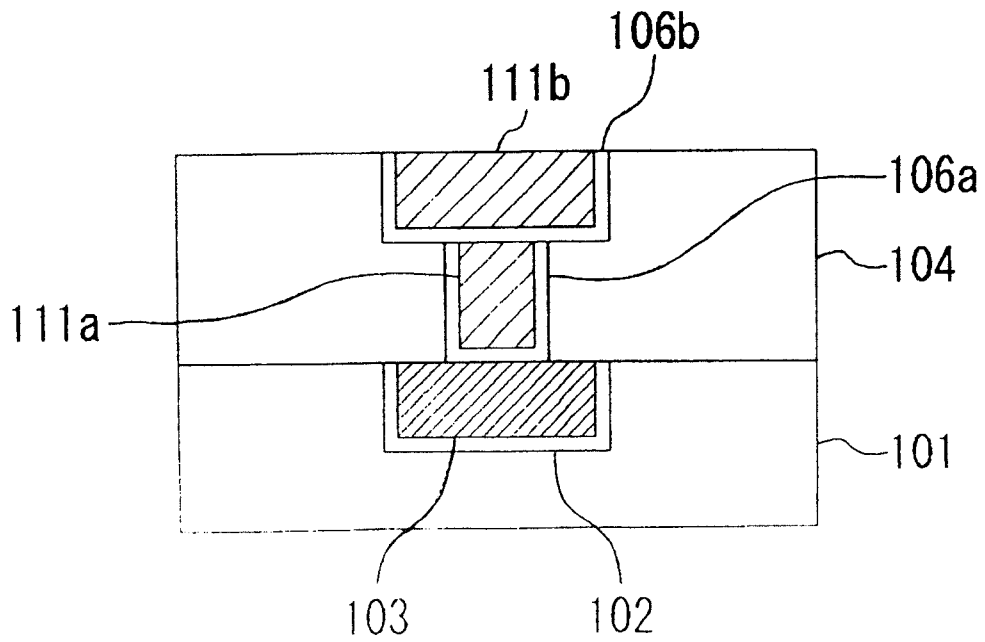


图2a

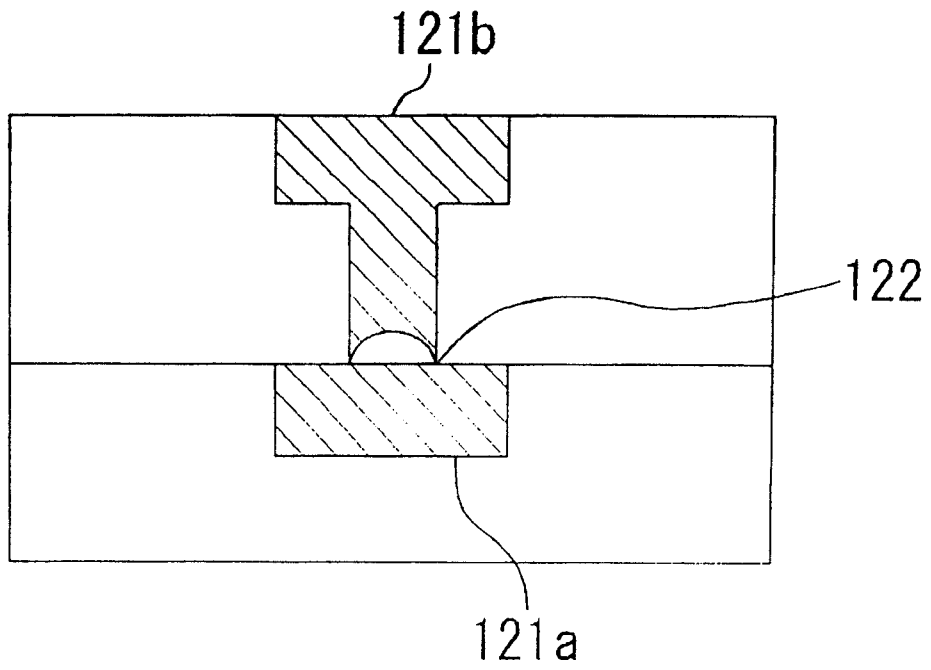


图2b

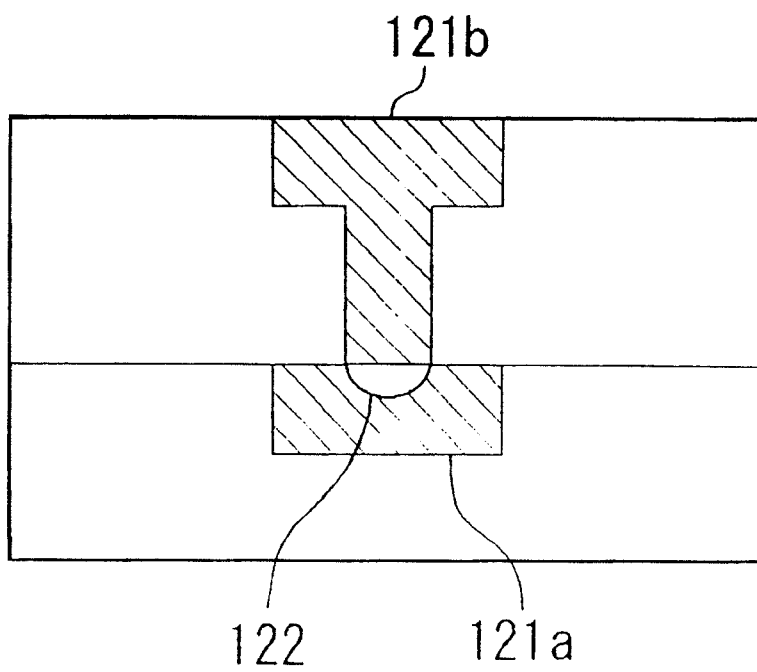


图3a

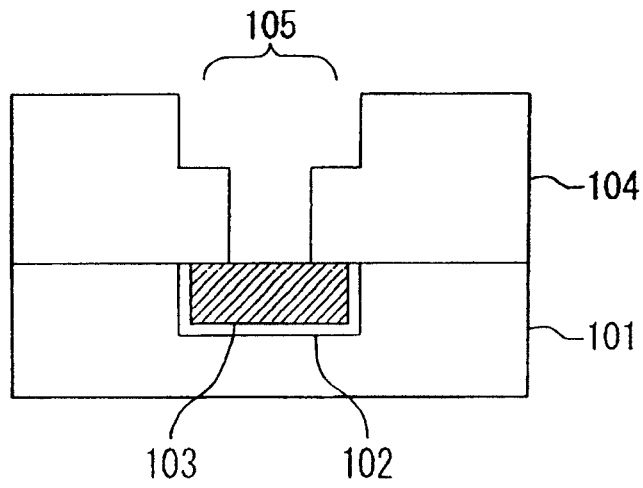


图3b

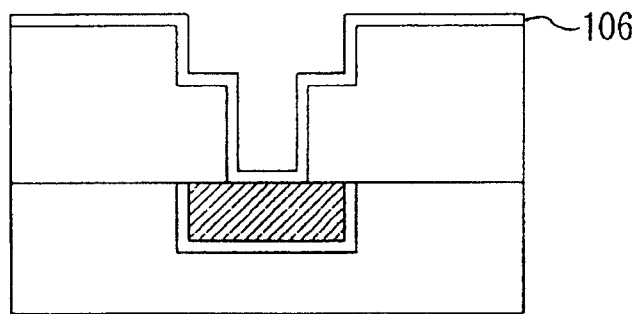


图3c

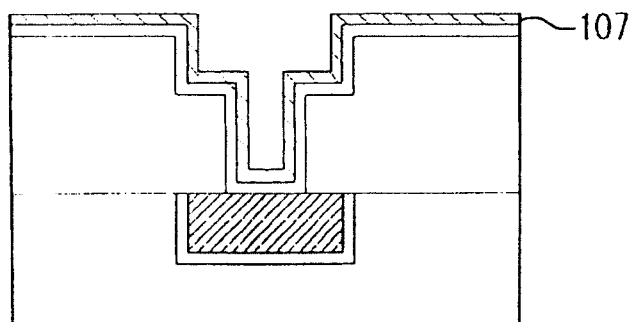


图4a

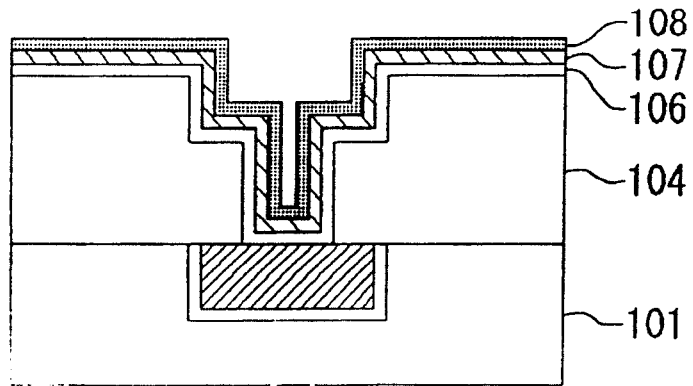


图4b

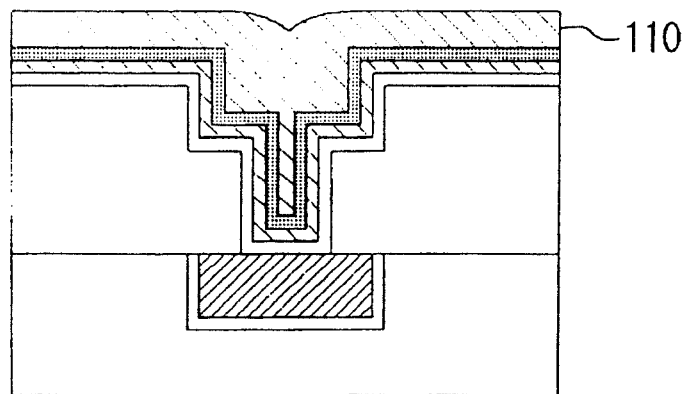


图4c

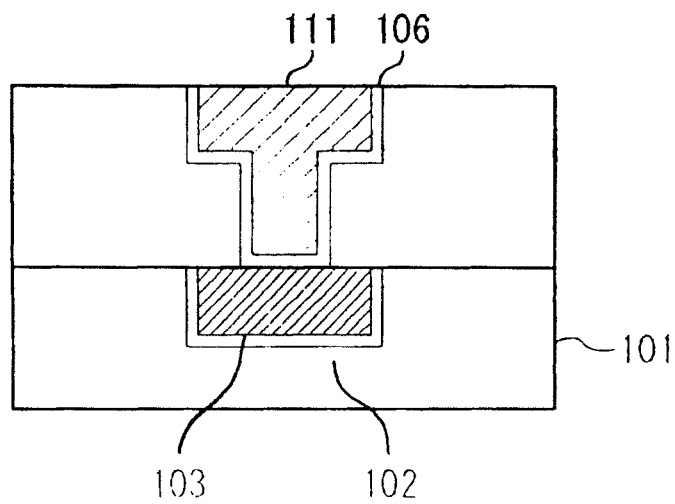


图5a

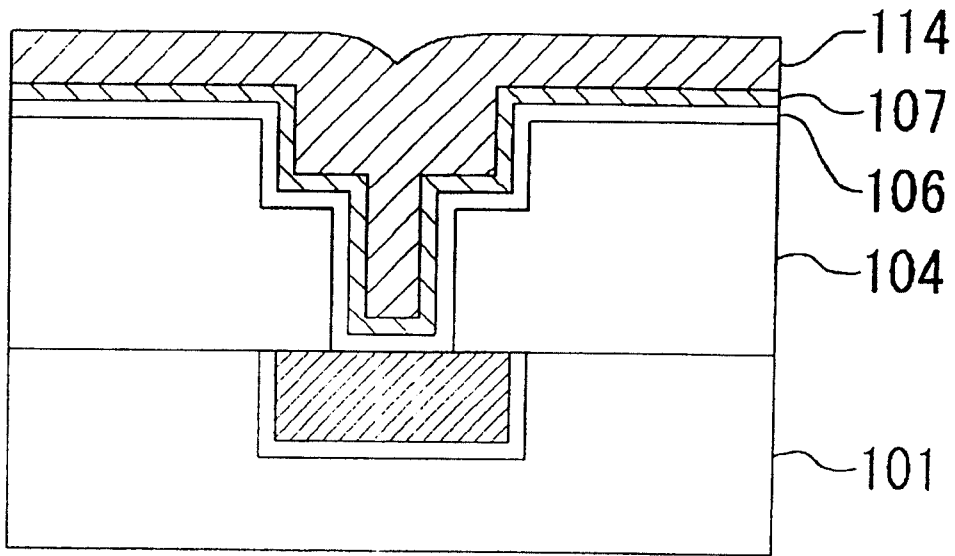


图5b

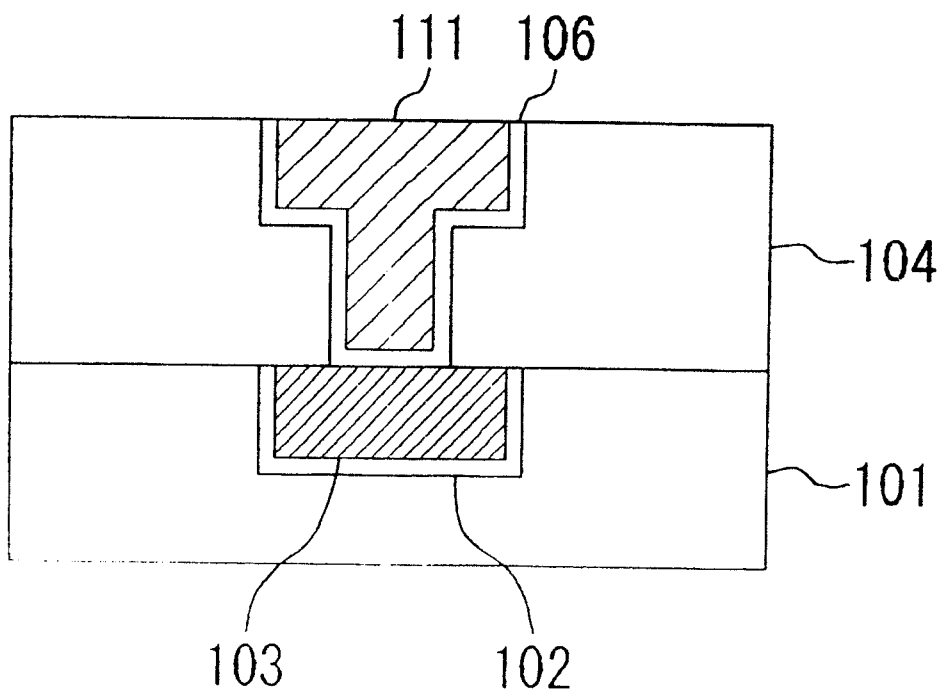


图6a

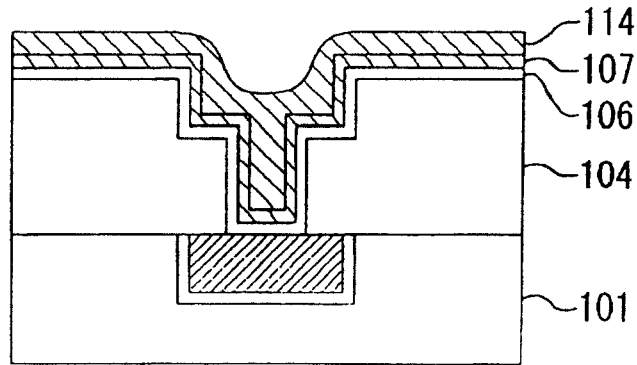


图6b

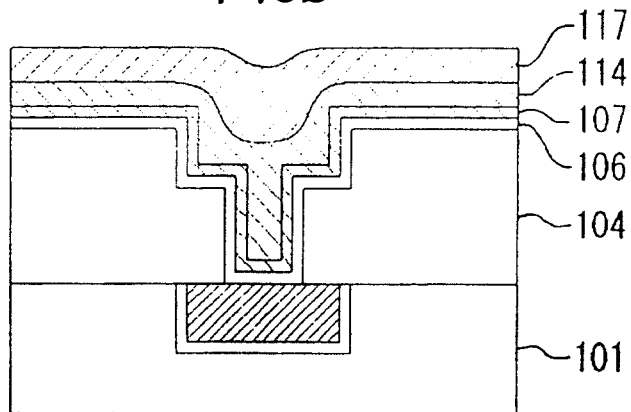


图6c

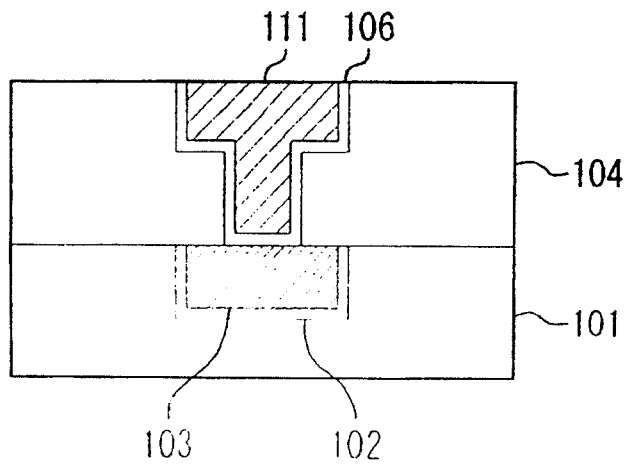


图7

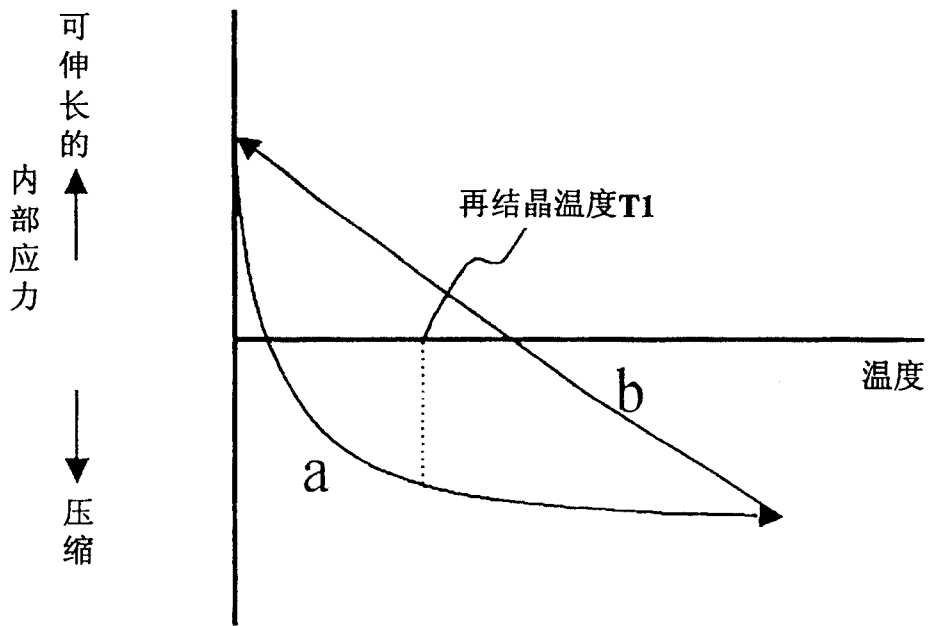


图8a

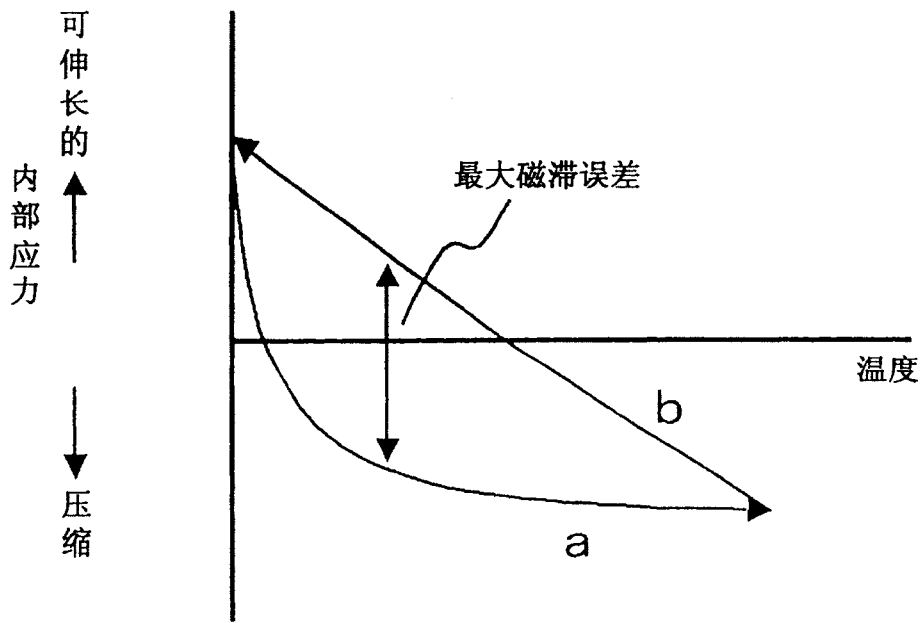


图8b

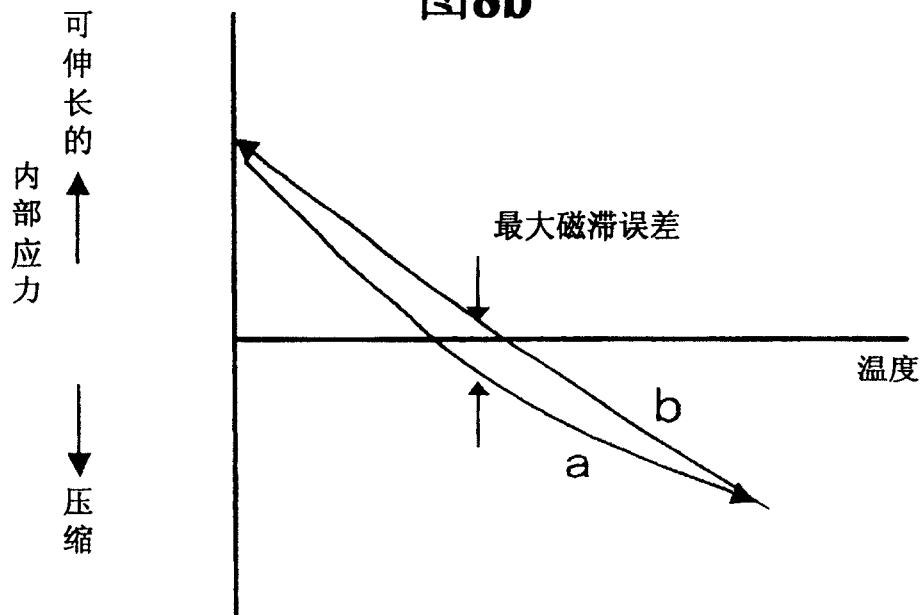


图9

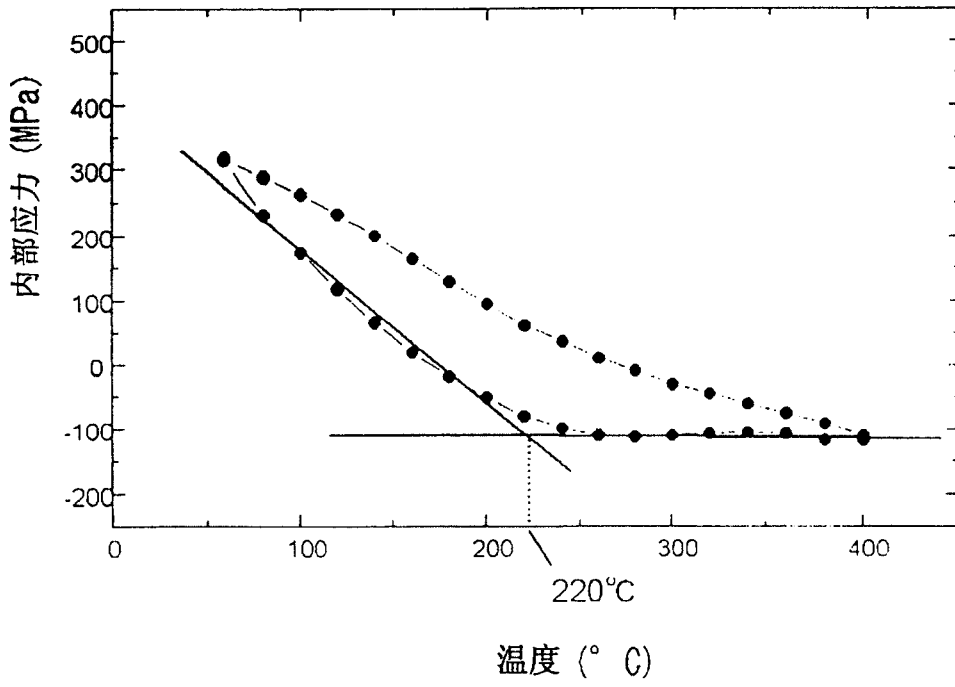


图10

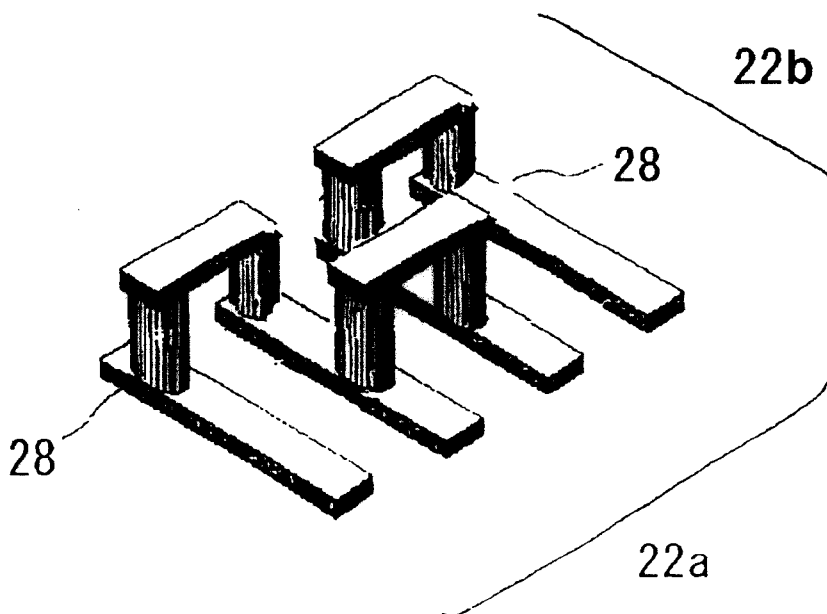


图11

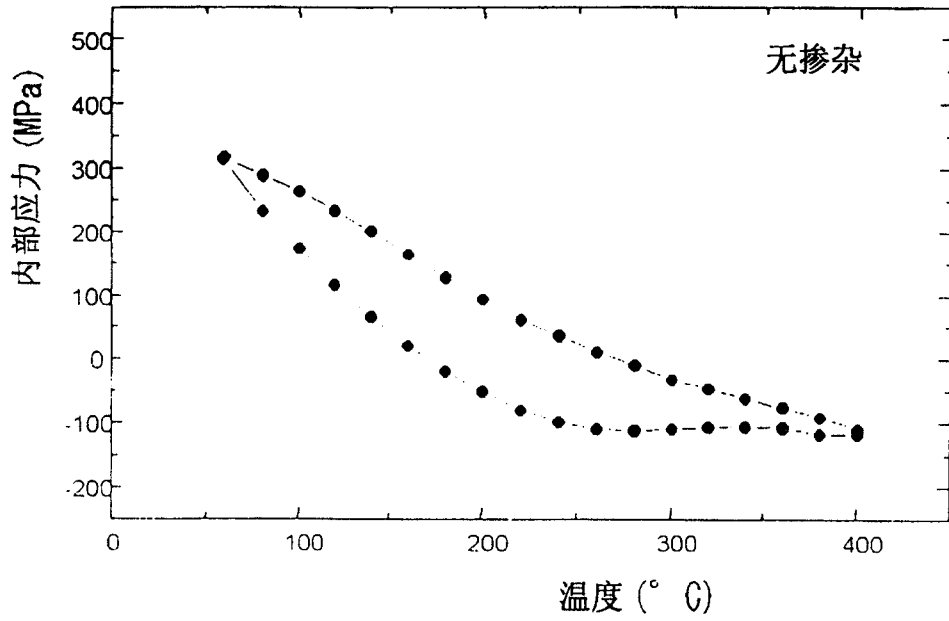


图12

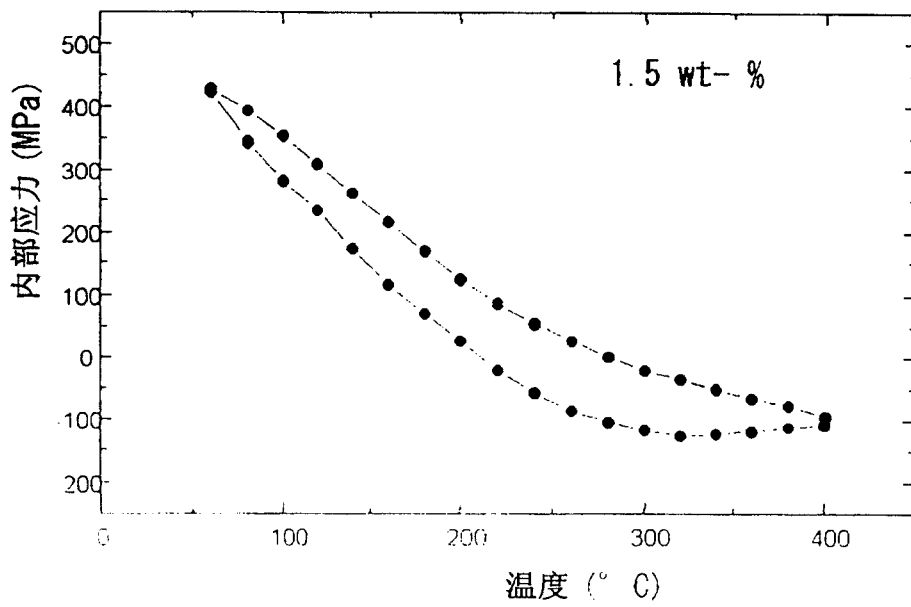


图13

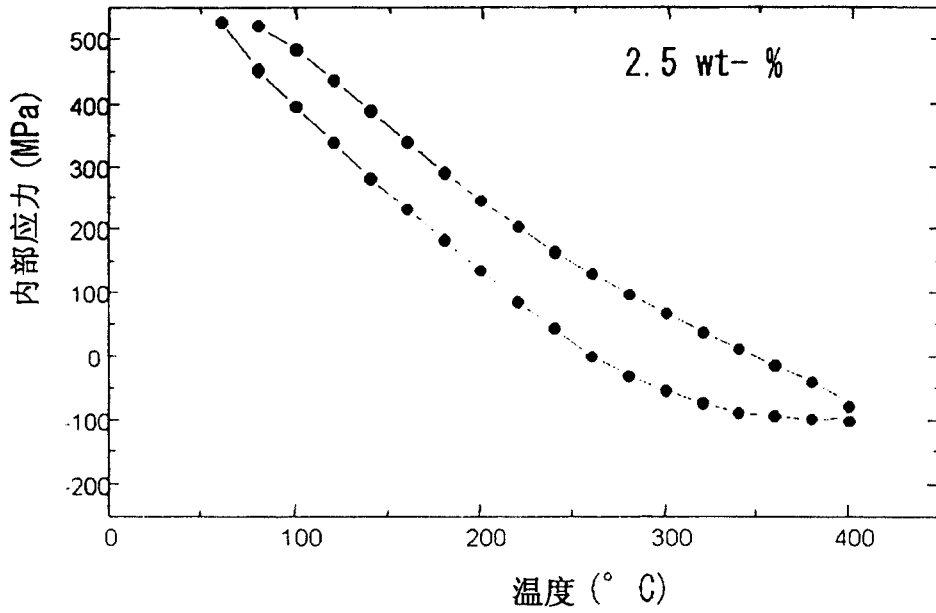


图14

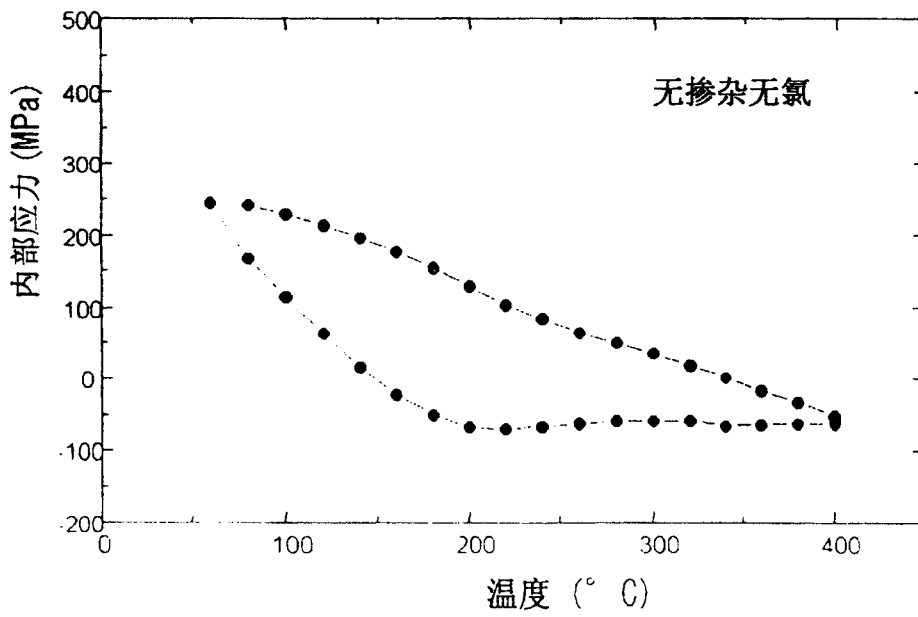


图15

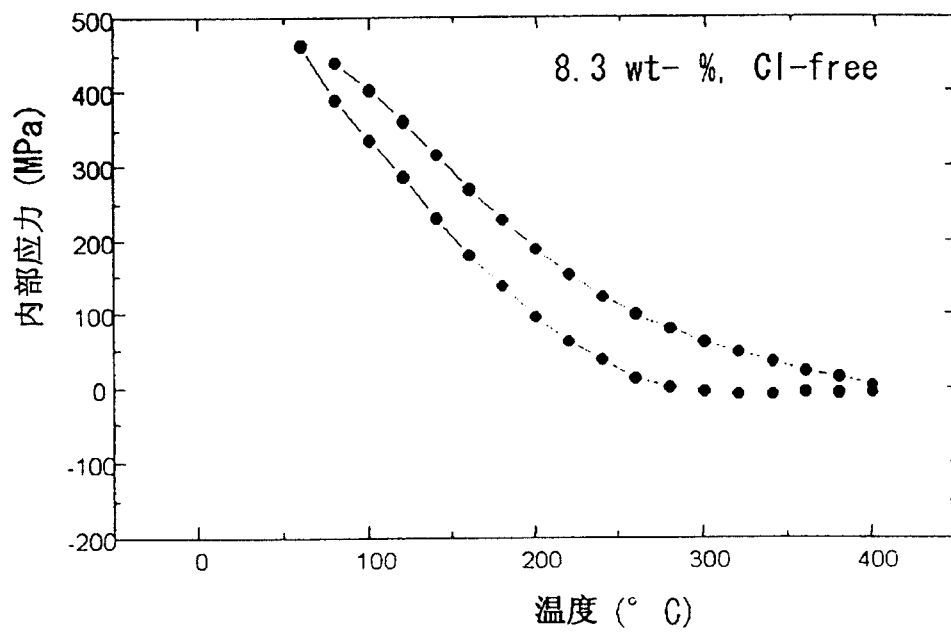
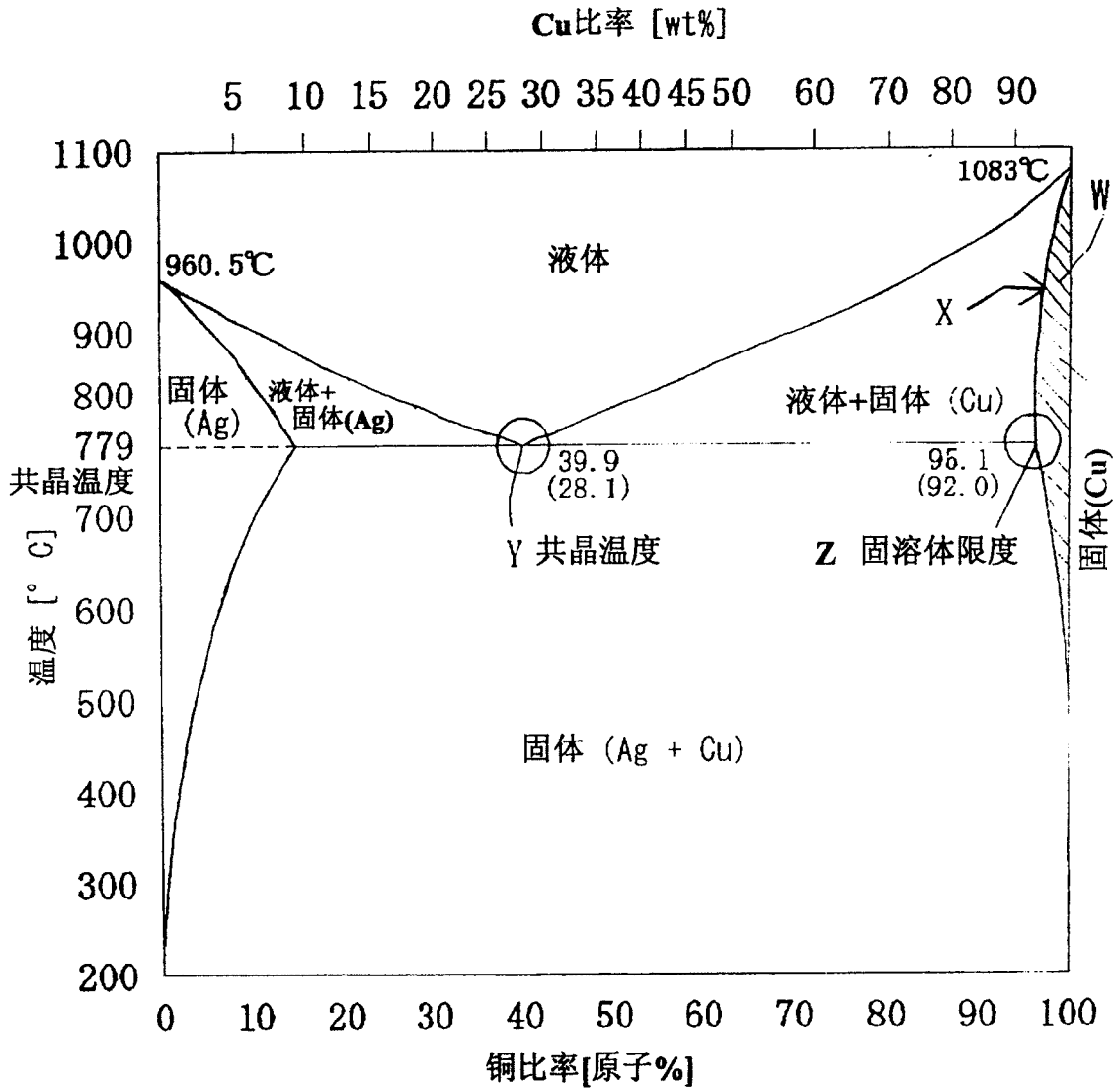


图16



Sol. : 固体
 Liq. : 液体

图17

