

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成17年4月14日(2005.4.14)

【公開番号】特開2003-163590(P2003-163590A)

【公開日】平成15年6月6日(2003.6.6)

【出願番号】特願2001-362632(P2001-362632)

【国際特許分類第7版】

H 03 K 19/0185

H 03 K 17/16

H 03 K 17/687

【F I】

H 03 K 19/00 101 E

H 03 K 17/16 J

H 03 K 17/687 F

【手続補正書】

【提出日】平成16年6月2日(2004.6.2)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

低電源側の第1の信号を，前記低電源より高い高電源側の第2の信号にレベル変換するレベルコンバート回路において，

前記低電源側の第1の信号とその逆相信号で制御され，グランド側に設けられた第1及び第2のトランジスタと，

前記第1及び第2のトランジスタにそれぞれ接続され，前記高電源側に設けられ，ゲート・ドレイン間が交差接続された第3及び第4のトランジスタと，

前記第1及び第3のトランジスタの間の第1のノードと，前記第2及び第4のトランジスタの間の第2のノードのいずれか一方のノードを，前記高電源の立ち上がり時に，電流バスによって，グランド電位に引き下げる初期化回路とを有し，

前記初期化回路は，前記第1及び第2のノードのいずれか一方のノードとグランドとの間に設けられ，前記高電源の立ち上がり時であって前記低電源が立ち上がらない期間に導通する初期化用トランジスタ回路を有することを特徴とするレベルコンバータ回路。

【請求項2】

請求項1において，前記初期化用トランジスタ回路は，前記第1の信号と同相の信号または逆相の信号のいずれかにより制御される第5のトランジスタと，前記第1及び第2のノードのいずれか他方のノードにより制御される第6のトランジスタとが直列に接続されていることを特徴とするレベルコンバータ回路。

【請求項3】

低電源側の第1の信号を，前記低電源より高い高電源側の第2の信号にレベル変換するレベルコンバート回路において，

前記低電源側の第1の信号とその逆相信号で制御され，グランド側に設けられた第1及び第2のトランジスタと，

前記第1及び第2のトランジスタにそれぞれ接続され，前記高電源側に設けられ，ゲート・ドレイン間が交差接続された第3及び第4のトランジスタと，

前記第1及び第3のトランジスタの間の第1のノードと，前記第2及び第4のトランジ

スタの間の第2のノードのいずれかのノードを，前記高電源の立ち上がり時に，電流パスによって，グランド電位（または高電源電位）に引き下げる（または引き上げる）初期化回路とを有し、

前記初期化回路は，前記第1及び第2のノードのいずれか一方のノードと高電源との間に設けられ，前記高電源の立ち上がり時であって前記低電源が立ち上がらない期間に導通する第1の初期化用トランジスタ回路と，前記第1及び第2のノードのいずれか他方のノードとグランドとの間に設けられ，前記一方のノードの引き上げに応答して導通する第2の初期化用トランジスタ回路とを有することを特徴とするレベルコンバータ回路。

#### 【請求項4】

請求項3において，前記第1の初期化用トランジスタ回路は，前記第1の信号と同相の信号または逆相の信号のいずれかにより制御される第5のトランジスタと，前記第1及び第2のノードのいずれか他方のノードにより制御される第6のトランジスタとが直列に接続されていることを特徴とするレベルコンバータ回路。

#### 【請求項5】

請求項3において，前記第2の初期化トランジスタ回路は，前記第1及び第2のノードとグランドとの間にそれぞれ設けられ，ゲートとドレインが交差接続された第8及び第9のトランジスタを有することを特徴とするレベルコンバータ回路。

#### 【請求項6】

低電源側の第1の信号を，前記低電源より高い高電源側の第2の信号にレベル変換するレベルコンバート回路において，

前記低電源側の第1の信号とその逆相信号で制御され，グランド側に設けられた第1及び第2のトランジスタと，

前記第1及び第2のトランジスタにそれぞれ接続され，前記高電源側に設けられ，ゲート・ドレイン間が交差接続された第3及び第4のトランジスタと，

前記第1及び第3のトランジスタの間の第1のノードと，前記第2及び第4のトランジスタの間の第2のノードのいずれかのノードを，前記高電源の立ち上がり時に，電流パスによって，グランド電位（または高電源電位）に引き下げる（または引き上げる）初期化回路とを有し、

前記初期化回路は，前記第1及び第2のノードのいずれか一方のノードと前記高電源との間に設けられ，前記高電源の立ち上がりに応答して前記一方のノードを前記高電源電位に引き上げるプルアップ回路と，前記第1及び第2のノードのいずれか他方のノードとグランドとの間に設けられ，前記一方のノードの引き上げに応答して導通する初期化用トランジスタ回路とを有することを特徴とするレベルコンバータ回路。

#### 【請求項7】

請求項1乃至6のいずれかにおいて，更に，前記高電源と前記一方のノードとの間に設けられた第1のカップリング容量を有することを特徴とするレベルコンバータ回路。

#### 【請求項8】

請求項1乃至6のいずれかにおいて，前記グランドと前記他方のノードとの間に設けられた第2のカップリング容量を有することを特徴とするレベルコンバータ回路。

#### 【請求項9】

低電源側の第1の信号を，前記低電源より高い高電源側の第2の信号にレベル変換するレベルコンバート回路において，

前記低電源側の第1の信号とその逆相信号で制御され，グランド側に設けられた第1及び第2のトランジスタと，

前記第1及び第2のトランジスタにそれぞれ接続され，前記高電源側に設けられ，ゲート・ドレイン間が交差接続された第3及び第4のトランジスタと，

前記第1及び第3のトランジスタの間の第1のノードと，前記第2及び第4のトランジスタの間の第2のノードのいずれか一方のノードと，グランド電位（または高電源電位）との間に設けられ，前記高電源の立ち上がり時であって前記低電源が立ち上がらない期間に導通する初期化回路とを有することを特徴とするレベルコンバータ回路。