

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 7 部門第 3 区分  
 【発行日】平成 17 年 4 月 14 日 (2005.4.14)

【公開番号】特開 2003-163590 (P2003-163590A)  
 【公開日】平成 15 年 6 月 6 日 (2003.6.6)  
 【出願番号】特願 2001-362632 (P2001-362632)  
 【国際特許分類第 7 版】

H 0 3 K 19/0185

H 0 3 K 17/16

H 0 3 K 17/687

【F I】

H 0 3 K 19/00 1 0 1 E

H 0 3 K 17/16 J

H 0 3 K 17/687 F

【手続補正書】

【提出日】平成 16 年 6 月 2 日 (2004.6.2)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

低電源側の第 1 の信号を、前記低電源より高い高電源側の第 2 の信号にレベル変換するレベルコンバート回路において、

前記低電源側の第 1 の信号とその逆相信号で制御され、グラウンド側に設けられた第 1 及び第 2 のトランジスタと、

前記第 1 及び第 2 のトランジスタにそれぞれ接続され、前記高電源側に設けられ、ゲート・ドレイン間が交差接続された第 3 及び第 4 のトランジスタと、

前記第 1 及び第 3 のトランジスタの間の第 1 のノードと、前記第 2 及び第 4 のトランジスタの間の第 2 のノードのいずれか一方のノードを、前記高電源の立ち上がり時に、電流パスによって、グラウンド電位に引き下げる初期化回路とを有し、

前記初期化回路は、前記第 1 及び第 2 のノードのいずれか一方のノードとグラウンドとの間に設けられ、前記高電源の立ち上がり時であって前記低電源が立ち上がらない期間に導通する初期化用トランジスタ回路を有することを特徴とするレベルコンバート回路。

【請求項 2】

請求項 1 において、前記初期化用トランジスタ回路は、前記第 1 の信号と同相の信号または逆相の信号のいずれかにより制御される第 5 のトランジスタと、前記第 1 及び第 2 のノードのいずれか他方のノードにより制御される第 6 のトランジスタとが直列に接続されていることを特徴とするレベルコンバート回路。

【請求項 3】

低電源側の第 1 の信号を、前記低電源より高い高電源側の第 2 の信号にレベル変換するレベルコンバート回路において、

前記低電源側の第 1 の信号とその逆相信号で制御され、グラウンド側に設けられた第 1 及び第 2 のトランジスタと、

前記第 1 及び第 2 のトランジスタにそれぞれ接続され、前記高電源側に設けられ、ゲート・ドレイン間が交差接続された第 3 及び第 4 のトランジスタと、

前記第 1 及び第 3 のトランジスタの間の第 1 のノードと、前記第 2 及び第 4 のトランジ

スタの間の第 2 のノードのいずれかのノードを，前記高電源の立ち上がり時に，電流パスによって，グランド電位（または高電源電位）に引き下げる（または引き上げる）初期化回路とを有し、

前記初期化回路は，前記第 1 及び第 2 のノードのいずれか一方のノードと高電源との間に設けられ，前記高電源の立ち上がり時であって前記低電源が立ち上がらない期間に導通する第 1 の初期化用トランジスタ回路と，前記第 1 及び第 2 のノードのいずれか他方のノードとグランドとの間に設けられ，前記一方のノードの引き上げに応答して導通する第 2 の初期化用トランジスタ回路とを有することを特徴とするレベルコンバータ回路。

【請求項 4】

請求項 3 において，前記第 1 の初期化用トランジスタ回路は，前記第 1 の信号と同相の信号または逆相の信号のいずれかにより制御される第 5 のトランジスタと，前記第 1 及び第 2 のノードのいずれか他方のノードにより制御される第 6 のトランジスタとが直列に接続されていることを特徴とするレベルコンバータ回路。

【請求項 5】

請求項 3 において，前記第 2 の初期化トランジスタ回路は，前記第 1 及び第 2 のノードとグランドとの間にそれぞれ設けられ，ゲートとドレインが交差接続された第 8 及び第 9 のトランジスタを有することを特徴とするレベルコンバータ回路。

【請求項 6】

低電源側の第 1 の信号を，前記低電源より高い高電源側の第 2 の信号にレベル変換するレベルコンバート回路において、

前記低電源側の第 1 の信号とその逆相信号で制御され，グランド側に設けられた第 1 及び第 2 のトランジスタと、

前記第 1 及び第 2 のトランジスタにそれぞれ接続され，前記高電源側に設けられ，ゲート・ドレイン間が交差接続された第 3 及び第 4 のトランジスタと、

前記第 1 及び第 3 のトランジスタの間の第 1 のノードと，前記第 2 及び第 4 のトランジスタの間の第 2 のノードのいずれかのノードを，前記高電源の立ち上がり時に，電流パスによって，グランド電位（または高電源電位）に引き下げる（または引き上げる）初期化回路とを有し、

前記初期化回路は，前記第 1 及び第 2 のノードのいずれか一方のノードと前記高電源との間に設けられ，前記高電源の立ち上がりに応答して前記一方のノードを前記高電源電位に引き上げるブルアップ回路と，前記第 1 及び第 2 のノードのいずれか他方のノードとグランドとの間に設けられ，前記一方のノードの引き上げに応答して導通する初期化用トランジスタ回路とを有することを特徴とするレベルコンバータ回路。

【請求項 7】

請求項 1 乃至 6 のいずれかにおいて，更に，前記高電源と前記一方のノードとの間に設けられた第 1 のカップリング容量を有することを特徴とするレベルコンバータ回路。

【請求項 8】

請求項 1 乃至 6 のいずれかにおいて，前記グランドと前記他方のノードとの間に設けられた第 2 のカップリング容量を有することを特徴とするレベルコンバータ回路。

【請求項 9】

低電源側の第 1 の信号を，前記低電源より高い高電源側の第 2 の信号にレベル変換するレベルコンバート回路において、

前記低電源側の第 1 の信号とその逆相信号で制御され，グランド側に設けられた第 1 及び第 2 のトランジスタと、

前記第 1 及び第 2 のトランジスタにそれぞれ接続され，前記高電源側に設けられ，ゲート・ドレイン間が交差接続された第 3 及び第 4 のトランジスタと、

前記第 1 及び第 3 のトランジスタの間の第 1 のノードと，前記第 2 及び第 4 のトランジスタの間の第 2 のノードのいずれか一方のノードと，グランド電位（または高電源電位）との間に設けられ，前記高電源の立ち上がり時であって前記低電源が立ち上がらない期間に導通する初期化回路とを有することを特徴とするレベルコンバータ回路。