

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-83216

(P2008-83216A)

(43) 公開日 平成20年4月10日(2008.4.10)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1368 (2006.01)	G02F 1/1368	2H092
G02F 1/1345 (2006.01)	G02F 1/1345	5C094
G09F 9/30 (2006.01)	G09F 9/30 349Z	

審査請求 未請求 請求項の数 9 O L (全 17 頁)

(21) 出願番号 特願2006-261143 (P2006-261143)
 (22) 出願日 平成18年9月26日 (2006. 9. 26)

(71) 出願人 000002369
 セイコーエプソン株式会社
 東京都新宿区西新宿2丁目4番1号
 (74) 代理人 100095728
 弁理士 上柳 雅誉
 (74) 代理人 100127661
 弁理士 宮坂 一彦
 (72) 発明者 松本 友孝
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
 Fターム(参考) 2H092 GA59 GA61 JA25 KA04 KA10
 MA27 NA01 NA25 NA27 PA06
 5C094 AA31 AA43 BA03 BA27 BA43
 CA19 GA10

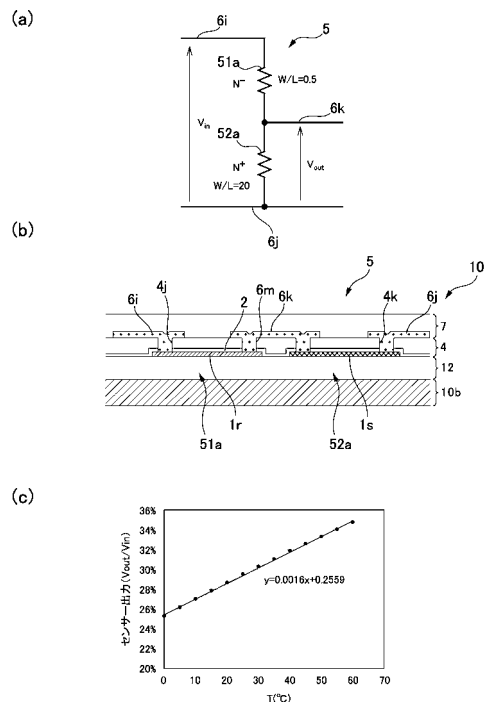
(54) 【発明の名称】 半導体装置および電気光学装置

(57) 【要約】

【課題】測定精度の高い温度センサを備えた半導体装置、およびこの半導体装置を素子基板として用いた電気光学装置を提供すること。

【解決手段】電気光学装置の素子基板10上には、各種薄膜トランジスタが形成されているとともに、所定の温度-電気特性を備えた第1の感熱素子51aと、この第1の感熱素子51aと異なる温度-電気特性を備えた第2の感熱素子52aとが直列接続された温度センサ5が形成されている。この温度センサ5の両端に通電したときに第1の感熱素子51aと第2の感熱素子52aとの接続点から出力される信号に基づいて温度を検出する。

【選択図】 図5



【特許請求の範囲】

【請求項 1】

基板上に少なくとも薄膜トランジスタが形成された半導体装置において、

前記基板には、所定の温度 - 電気特性を備えた第 1 の感熱素子と、該第 1 の感熱素子と異なる温度 - 電気特性を備えた第 2 の感熱素子とが直列接続された温度センサが形成され、

当該温度センサの両端に通電したときに前記第 1 の感熱素子と前記第 2 の感熱素子との接続点から出力される信号に基づいて温度が検出されることを特徴とする半導体装置。

【請求項 2】

前記第 1 の感熱素子および前記第 2 の感熱素子は各々、前記基板上に形成された半導体膜を含んで構成されていることを特徴とする請求項 1 に記載の半導体装置。

10

【請求項 3】

前記半導体膜は、ポリシリコン膜であることを特徴とする請求項 2 に記載の半導体装置。

【請求項 4】

前記第 1 の感熱素子および前記第 2 の感熱素子は各々、前記半導体膜に、異なる濃度あるいは異なる種類の不純物が導入された感熱用抵抗素子からなることを特徴とする請求項 2 または 3 に記載の半導体装置。

【請求項 5】

前記第 1 の感熱素子および前記第 2 の感熱素子のうちの一方は、前記半導体膜からなる感熱用抵抗素子であり、他方は前記半導体膜を能動層として用いた感熱用トランジスタ素子からなることを特徴とする請求項 2 または 3 に記載の半導体装置。

20

【請求項 6】

前記第 1 の感熱素子および前記第 2 の感熱素子は各々、前記半導体膜を能動層として用いた感熱用トランジスタ素子からなることを特徴とする請求項 2 または 3 に記載の半導体装置。

【請求項 7】

前記薄膜トランジスタは、前記感熱用抵抗素子と不純物の濃度および種類が同一の半導体層を備えていることを特徴とする請求項 4 または 5 に記載の半導体装置。

【請求項 8】

前記薄膜トランジスタには、前記感熱用トランジスタ素子と同一の導電型の薄膜トランジスタが含まれていることを特徴とする請求項 5 または 6 に記載の半導体装置。

30

【請求項 9】

請求項 1 乃至 8 の何れか一項に規定する半導体装置を備えた電気光学装置であって、前記半導体装置は、電気光学物質を保持する素子基板であることを特徴とする電気光学装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、基板上に薄膜トランジスタが形成された半導体装置、およびこの半導体装置を素子基板として用いた電気光学装置に関するものである。

40

【背景技術】

【0002】

アクティブマトリクス型液晶装置や有機エレクトロルミネッセンス表示装置などの電気光学装置では、画素内あるいは周辺回路に薄膜トランジスタが形成された素子基板が用いられており、かかる素子基板によって、液晶や有機エレクトロルミネッセンス材料などの電気光学物質が保持されている。

【0003】

このような電気光学装置では、環境温度などによって、出射される光強度が変化することがある。そこで、液晶装置に温度センサを設け、その測定結果に基づいて、駆動条件の

50

最適化を図ることが提案されている（例えば、特許文献 1 参照）。

【特許文献 1】特開平 1 1 - 1 5 3 7 8 5 号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、液晶装置に別体の温度センサを設けると、その分、コストが増大してしまう。

【0005】

そこで、素子基板に薄膜トランジスタなどを形成する工程を利用して、素子基板上に第 1 の感熱素子を形成する一方、第 2 の感熱素子については、別体の素子を用いることが考
えられる。しかしながら、第 1 の感熱素子を素子基板上に形成した場合には、製造工程の
ばらつきによって第 1 の感熱素子の電気特性にばらつきが発生すると、第 2 の感熱素子と
の電気特性バランスが崩れ、温度の測定精度が著しく低下するという問題点がある。

10

【0006】

以上の問題点に鑑みて、本発明は、測定精度の高い温度センサを備えた半導体装置、お
よびこの半導体装置を素子基板として用いた電気光学装置を提供することにある。

【課題を解決するための手段】

【0007】

上記課題を解決するために、本発明では、基板上に少なくとも薄膜トランジスタが形成さ
れた半導体装置において、前記基板上には、所定の温度 - 電気特性を備えた第 1 の感熱素
子と、該第 1 の感熱素子と異なる温度 - 電気特性を備えた第 2 の感熱素子とが直列接続さ
れた温度センサが形成され、当該温度センサの両端に通電したときに前記第 1 の感熱素子
と前記第 2 の感熱素子との接続点から出力される信号に基づいて温度が検出されることを
特徴とする。

20

【0008】

本発明では、薄膜トランジスタが形成された基板上に第 1 の感熱素子と第 2 の感熱素子
とが形成されているため、薄膜トランジスタの製造工程を使って工程を増加させずに感熱
素子を形成することができる。従って、工程を増加させずに温度センサを備えた半導体装
置を製造することができる。また、第 1 の感熱素子と第 2 の感熱素子とが直列に接続され
た温度センサの両端に通電すると、第 1 の感熱素子と第 2 の感熱素子は温度 - 電気特性が
相違するため、温度によって、第 1 の感熱素子と第 2 の感熱素子の抵抗値などが変化し、
抵抗値の比率に対応する信号が、第 1 の感熱素子と第 2 の感熱素子との接続点から出力さ
れる。第 1 の感熱素子と第 2 の感熱素子は、略同一の製造工程で形成されるため、第 1 の
感熱素子および第 2 の感熱素子を製造する際、第 1 の感熱素子および第 2 の感熱素子のサ
イズや膜厚がばらついた場合でも、抵抗値の比率がばらつかないので、温度を正確に測定
することができる。

30

【0009】

本発明において、前記第 1 の感熱素子および前記第 2 の感熱素子は各々、前記基板上に
形成された半導体膜を含んで構成されていることが好ましい。半導体膜は、導入した不純
物の濃度や種類により、温度 - 電気特性が変化するので、温度 - 電気特性が相違する感熱
素子を容易に構成することができる。

40

【0010】

本発明において、前記半導体膜は、ポリシリコン膜であることが好ましい。

【0011】

本発明において、前記第 1 の感熱素子および前記第 2 の感熱素子は各々、前記半導体膜
に、異なる濃度あるいは異なる種類の不純物が導入された感熱用抵抗素子からなる構成を
採用することができる。

【0012】

本発明において、前記第 1 の感熱素子および前記第 2 の感熱素子のうちの一方は、前記
半導体膜からなる感熱用抵抗素子であり、他方は前記半導体膜を能動層として用いた感熱

50

用トランジスタ素子からなる構成を採用してもよい。

【0013】

本発明において、前記第1の感熱素子および前記第2の感熱素子は各々、前記半導体膜を能動層として用いた感熱用トランジスタ素子からなる構成を採用することもできる。

【0014】

本発明において、感熱素子として感熱用抵抗素子を用いた場合、前記薄膜トランジスタは、前記感熱用抵抗素子と不純物の濃度および種類が同一の半導体層を備えていることが好ましい。このように構成すると、薄膜トランジスタの製造工程と感熱用抵抗素子の製造工程の間で少なくとも一部の工程を共通化することができる。

【0015】

本発明において、感熱素子として感熱用トランジスタ素子を用いた場合、前記薄膜トランジスタには、前記感熱用トランジスタ素子と同一の導電型の薄膜トランジスタが含まれていることが好ましい。このように構成すると、薄膜トランジスタの製造工程と感熱用トランジスタ素子の製造工程の間で少なくとも一部の工程を共通化することができる。

【0016】

本発明において、半導体装置は、例えば、電気光学装置において、液晶やエレクトロルミネッセンス材料などの電気光学物質を保持する素子基板として用いることができる。

【0017】

また、本発明を適用した電気光学装置は、携帯電話機あるいはモバイルコンピュータなどの電子機器の表示部として用いられる。

【発明を実施するための最良の形態】

【0018】

以下、本発明の実施の形態として、本発明を電気光学装置の素子基板（半導体装置）に適用した例を説明する。なお、以下の説明で参照する図においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。

【0019】

（全体構成）

図1(a)、(b)は各々、本発明を適用した電気光学装置をその上に形成された各構成要素と共に対向基板の側から見た平面図、およびそのH-H断面図である。

【0020】

図1(a)、(b)において、本形態の電気光学装置100は、透過型のアクティブマトリクス型液晶装置であり、素子基板10の上には、シール材107が対向基板20の縁に沿うように設けられている。シール材107の外側の領域には、データ線駆動回路101（周辺回路）および実装端子102（信号入力端子）が素子基板10の一辺に沿って設けられており、この一辺に隣接する2辺に沿っては、走査線駆動回路104（周辺回路）が形成されている。素子基板10の残る一辺には、画像表示領域10aの両側に設けられた走査線駆動回路104間をつなぐための複数の配線105が設けられており、さらに、額縁108の下などを利用して、プリチャージ回路や検査回路などの周辺回路が設けられることもある。また、対向基板20のコーナー部の少なくとも1箇所においては、素子基板10と対向基板20との間で電氣的導通をとるための上下導通材106が形成されている。対向基板20は、シール材107とほぼ同じ輪郭を備えており、このシール材107によって対向基板20が素子基板10に固着されている。シール材107は、光硬化樹脂や熱硬化性樹脂などからなる接着剤であり、両基板間の距離を所定値とするためのガラスファイバー、あるいはガラスビーズ等のギャップ材が配合されている。

【0021】

詳しくは後述するが、素子基板10には、画素電極9aがマトリクス状に形成されている。これに対して、対向基板20には、シール材107の内側領域に遮光性材料からなる額縁108が形成され、その内側が画像表示領域10aとされている。また、対向基板20では、素子基板10の画素電極9aの縦横の境界領域と対向する領域にブラックマトリクス、あるいはブラックストライプなどと称せられる遮光膜23が形成され、その上層側

10

20

30

40

50

には、ITO膜からなる対向電極21が形成されている。

【0022】

また、本形態では、詳しくは後述するが、素子基板10には、画像表示領域10aの周辺に温度センサ5が形成されており、電気光学装置1の温度を監視し、その監視結果に基づいて、電気光学装置1の駆動条件を調整するようになっている。

【0023】

このように形成した電気光学装置100は、後述するモバイルコンピュータ、携帯電話機、液晶テレビなどといった電子機器のカラー表示装置として用いることができ、この場合、対向基板20には、カラーフィルタ(図示せず)や保護膜が形成される。なお、電気光学装置100は、透過型に限らず、反射型および半透過反射型として構成される場合があり、この場合、例えば、素子基板10には光反射層が形成される。また、電気光学装置100は、投射型表示装置(液晶プロジェクタ)において、RGB用のライトバルブとして用いることができる。この場合、RGB用の各電気光学装置100の各々には、RGB色分解用のダイクロイックミラーを介して分解された各色の光が投射光として各々入射されることになるので、カラーフィルタは形成されない。また、対向基板20に対して、各画素に対応するようにマイクロレンズを形成すれば、入射光の画素電極9aに対する集光効率を高めることができるので、明るい表示を行うことができる。さらにまた、対向基板20に何層もの屈折率の異なる干渉層を積層することにより、光の干渉作用を利用して、RGB色をつくり出すダイクロイックフィルタを形成してもよい。このダイクロイックフィルタ付きの対向基板によれば、より明るいカラー表示を行うことができる。

【0024】

(電気光学装置100の詳細な構成および動作)

図2~図4を参照して、本発明を適用した電気光学装置100に用いた素子基板の電気的な構成を説明する。図2(a)、(b)は各々、本発明を適用した電気光学装置100に用いた素子基板の画像表示領域の電気的な構成を示す等価回路図、および周辺回路に構成したインバータ回路の等価回路図である。図3(a)、(b)は各々、本発明を適用した電気光学装置100に用いた素子基板において相隣接する画素の平面図、およびそのA-A線に相当する位置で電気光学装置を切断したときの断面図である。図4(a)、(b)は各々、本発明を適用した電気光学装置100に用いた素子基板に形成したインバータ回路の平面図、およびそのB-B線に相当する位置で素子基板を切断したときの断面図である。

【0025】

図2(a)に示すように、電気光学装置100の画像表示領域10aには複数の画素100aがマトリクス状に形成され、複数の画素100aの各々には、画素電極9a、および画素電極9aを制御するための画素スイッチング用の薄膜トランジスタ30)が形成されており、画像信号を線順次で供給するデータ線6aが薄膜トランジスタ30のソースに電気的に接続されている。薄膜トランジスタ30のゲートには走査線3aが電気的に接続されており、所定のタイミングで、走査線3aに走査信号を線順次で印加するように構成されている。画素電極9aは、薄膜トランジスタ30のドレインに電気的に接続されており、薄膜トランジスタ30を一定期間だけそのオン状態とすることにより、データ線6aから供給される画像信号を各画素に所定のタイミングで書き込む。このようにして画素電極9aを介して液晶に書き込まれた所定レベルの画素信号は、対向基板20に形成された対向電極21(図1(b)参照)との間で一定期間保持される。ここで、保持された画素信号がリークするのを防ぐことを目的に、画素電極9aと対向電極との間に形成される液晶容量と並列に蓄積容量70(キャパシタ)を付加することがある。この蓄積容量70によって、画素電極9aの電圧は、例えば、ソース電圧が印加された時間よりも3桁も長い時間だけ保持される。これにより、電荷の保持特性は改善され、コントラスト比の高い表示を行うことのできる電気光学装置が実現できる。なお、蓄積容量70を形成する方法としては、容量を形成するための配線である容量線3bとの間に形成する場合、あるいは前段の走査線3aとの間に形成する場合もいずれであってもよい。

10

20

30

40

50

【0026】

図3(a)に示すように、素子基板10上には、マトリクス状に複数の透明な画素電極9a(点線で囲まれた領域)が各画素毎に形成され、画素電極9aの縦横の境界領域に沿ってデータ線6a(一点鎖線で示す)、走査線3a(実線で示す)、および容量線3b(実線で示す)が形成されている。図3(b)に示すように、素子基板10の基体は、石英基板や耐熱性ガラス板などの透明基板10bからなり、対向基板20の基体は、石英基板や耐熱性ガラス板などの透明基板20bからなる。素子基板10には画素電極9aが形成されており、その上側には、ラビング処理等の所定の配向処理が施されたポリイミド膜などからなる配向膜16が形成されている。画素電極9aは、たとえばITO(Indium Tin Oxide)膜等の透明な導電性膜からなる。また、配向膜16は、たとえばポリイミド膜などの有機膜に対してラビング処理を行うことにより形成される。なお、対向基板20において、対向電極21の上層側にも、ポリイミド膜からなる配向膜22が形成され、この配向膜22も、ポリイミド膜に対してラビング処理が施された膜である。

10

【0027】

素子基板10には、透明基板10bの表面にシリコン酸化膜などからなる下地保護膜12が形成されているとともに、その表面側において、各画素電極9aに隣接する位置に薄膜トランジスタ30が形成されている。図3(a)、(b)に示すように、薄膜トランジスタ30は、島状の半導体膜1aに対して、チャンネル形成領域1a、低濃度ソース領域1b、高濃度ソース領域1d、低濃度ドレイン領域1c、および高濃度ドレイン領域1eが形成されたLDD(Lightly Doped Drain)構造を備えている。このため、薄膜トランジスタ30は、ドレイン端での電界強度が緩和されるため、オフリーク電流レベルが低く、かつ、電流レベルの急峻な跳ね上がりも解消される。

20

【0028】

本形態において、半導体膜1aは、素子基板10に対してアモルファスシリコン膜を形成した後、レーザアニールやランプアニールなどにより多結晶化されたポリシリコン膜である。低濃度ソース領域1bおよび低濃度ドレイン領域は、走査線3aをマスクとして、約 $0.1 \times 10^{13} / \text{cm}^2 \sim 10 \times 10^{13} / \text{cm}^2$ のドーズ量で低濃度N型の不純物イオン(リンイオン)を導入することにより形成された半導体領域であり、高濃度ソース領域1dおよび高濃度ドレイン領域1eは、レジストマスクを用いて、約 $0.1 \times 10^{15} / \text{cm}^2 \sim 10 \times 10^{15} / \text{cm}^2$ のドーズ量で高濃度N型の不純物イオン(リンイオン)を導入することにより形成された半導体領域である。

30

【0029】

薄膜トランジスタ30の上層側には、シリコン酸化膜からなる層間絶縁膜4、7が形成されている。層間絶縁膜4の表面にはデータ線6aが形成され、このデータ線6aは、層間絶縁膜4に形成されたコンタクトホール4bを介して高濃度ソース領域1dに電氣的に接続している。層間絶縁膜7の表面にはITO膜からなる画素電極9aが形成されている。画素電極9aは、層間絶縁膜7に形成されたコンタクトホール7aを介してドレイン電極6bに電氣的に接続し、このドレイン電極6bは、層間絶縁膜4およびゲート絶縁膜2に形成されたコンタクトホール4aを介して高濃度ドレイン領域1eに電氣的に接続している。画素電極9aの表面側にはポリイミド膜からなる配向膜16が形成されている。

40

【0030】

また、高濃度ドレイン領域1eからの延設部分1f(下電極)に対しては、ゲート絶縁膜2aと同時形成された絶縁膜(誘電体膜)を介して、走査線3aと同層の容量線3bが上電極として対向することにより、蓄積容量70が構成されている。

【0031】

このように構成した素子基板10と対向基板20とは、画素電極9aと対向電極21とが対面するように配置され、かつ、これらの基板間には、前記のシール材107(図1(a)、(b)参照)により囲まれた空間内に電気光学物質としての液晶50が封入され、保持されている。液晶50は、画素電極9aからの電界が印加されていない状態で配向膜により所定の配向状態をとる。液晶50は、例えば一種または数種のネマティック液晶を

50

混合したものなどからなる。

【0032】

なお、対向基板20および素子基板10の光入射側の面あるいは光出射側には、使用する液晶50の種類、すなわち、TN（ツイステッドネマティック）モード、STN（スーパーTN）モード等々の動作モードや、ノーマリホワイトモード/ノーマリブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光板などが所定の向きに配置される。

【0033】

（周辺回路の構成）

再び図1(a)において、本形態の電気光学装置100では、素子基板10の表面側のうち、画像表示領域10aの周辺領域を利用してデータ線駆動回路101および走査線駆動回路104などの周辺回路が形成されている。このようなデータ線駆動回路101および走査線駆動回路104では、図2(b)に示すように、Pチャネル型の薄膜トランジスタ80とNチャネル型の薄膜トランジスタ90とによってインバータ回路などが構成されており、このような周辺回路の構成を図4(a)、(b)を参照して説明する。

【0034】

図4(a)、(b)において、周辺回路を構成する薄膜トランジスタは、Pチャネル型の薄膜トランジスタ80とNチャネル型の薄膜トランジスタ90とからなる相補型薄膜トランジスタとして構成されている。このような薄膜トランジスタ80、90は、画素スイッチング用の薄膜トランジスタ30の製造工程の一部を利用して形成されたものであり、薄膜トランジスタ80、90を構成する半導体膜1h、1mは、薄膜トランジスタ30を構成する半導体膜1aと同時形成されたポリシリコン膜である。

【0035】

ここで、Nチャネル型の薄膜トランジスタ90は、チャネル形成領域1mの両側にN型の高濃度ソース領域1pおよび高濃度ドレイン領域1nを備えており、高濃度ソース領域1pおよび高濃度ドレイン領域1nは、薄膜トランジスタ30の高濃度ソース領域1dおよび高濃度ドレイン領域1eを形成する際、ゲート電極3eをマスクにして、約 $0.1 \times 10^{15} / \text{cm}^2 \sim 約 10 \times 10^{15} / \text{cm}^2$ のドーズ量で高濃度N型の不純物イオンが導入された半導体領域である。

【0036】

Pチャネル型の薄膜トランジスタ80は、チャネル形成領域1hの両側にP型の高濃度ソース領域1iおよび高濃度ドレイン領域1jを備えており、高濃度ソース領域1iおよび高濃度ドレイン領域1jは、ゲート電極3eをマスクにして、約 $0.1 \times 10^{15} / \text{cm}^2 \sim 約 10 \times 10^{15} / \text{cm}^2$ のドーズ量で高濃度P型の不純物イオン（ボロンイオン）が導入された半導体領域である。

【0037】

このように構成した薄膜トランジスタ80、90では、高電位線6eと低電位線6gが層間絶縁膜4およびゲート絶縁膜2のコンタクトホール4e、4fを介して、半導体膜1h、1mの高濃度ソース領域1i、1pに電氣的に接続されている。また、入力配線6hは、共通のゲート電極3eにそれぞれ接続されており、出力配線6fは、層間絶縁膜4およびゲート絶縁膜2のコンタクトホール4g、4fを介して、半導体膜1h、1mの高濃度ドレイン領域1j、1nに電氣的にそれぞれ接続されている。

【0038】

（温度センサの構成）

図5(a)、(b)、(c)は、本形態の電気光学装置に構成した温度センサの等価回路図、その構成例を示す断面図、およびこの温度センサからの出力と温度との関係を示すグラフである。

【0039】

図1(a)に示すように、本形態の電気光学装置100に用いた素子基板10には、画像表示領域10aの周辺に温度センサ5が形成されている。このような温度センサ5を構

成するにあたって、本形態では、図5(a)、(b)に示すように、素子基板10上で第1の感熱素子51aと第2の感熱素子52aが直列に接続されているとともに、温度センサ5の両端には、駆動電位線6iとグランド線6jとが接続されている。また、第1の感熱素子51aと第2の感熱素子52aとの接続点からは出力線6kが引き出されている。

【0040】

ここで、第1の感熱素子51aは、ポリシリコン膜からなる半導体膜1rに低濃度N型の不純物が導入された感熱用抵抗素子として構成され、第2の感熱素子52aは、ポリシリコン膜からなる半導体膜1sに高濃度N型の不純物が導入された感熱用抵抗素子として構成されている。

【0041】

第1の感熱素子51aおよび第2の感熱素子52aは、薄膜トランジスタ30、80、90の製造工程を利用して形成されたものである。すなわち、第1の感熱素子51aは、図3(b)に示す薄膜トランジスタ30の低濃度ソース領域1bおよび低濃度ドレイン領域1cと同時形成された半導体領域であり、第2の感熱素子52aは、図3(b)に示す薄膜トランジスタ30、90の高濃度ソース領域1d、1pおよび高濃度ドレイン領域1e、1nと同時形成された半導体領域である。

【0042】

また、温度センサ5では、駆動電位線6iが層間絶縁膜4およびゲート絶縁膜2のコンタクトホール4jを介して第1の感熱素子51aの一方の端部に電氣的に接続し、グランド線6jが層間絶縁膜4およびゲート絶縁膜2のコンタクトホール4kを介して第2の感熱素子52aの一方の端部に電氣的に接続し、出力線6kが層間絶縁膜4およびゲート絶縁膜2のコンタクトホール4mを介して第1の感熱素子51aの他方の他部、および第2の感熱素子52aの他方の端部に電氣的に接続している。なお、本形態では、第1の感熱素子51aは、幅寸法/長さ寸法で表わされる比(W/L)が0.5であるのに対して、第2の感熱素子52aは、幅寸法/長さ寸法で表わされる比(W/L)が20に設定されている。

【0043】

このように構成した温度センサ5において、第1の感熱素子51aおよび第2の感熱素子52aは、不純物濃度が異なるポリシリコン膜から構成されているため、温度-電気特性が異なる。より具体的には、温度が上昇した際、低濃度N型のポリシリコン膜からなる第1の感熱素子51aは、抵抗変化が大きいのに対して、高濃度N型のポリシリコン膜からなる第2の感熱素子52aは、抵抗変化が小さい。また、出力線6kには、駆動電位線6iにより温度センサ5に印加された入力電圧Vinが、第1の感熱素子51aおよび第2の感熱素子52aの抵抗値によって分圧されて出力される。従って、図5(c)に示すように、温度が0°の時には、駆動電位線6iにより温度センサ5に印加される入力電圧Vinと、出力線6kで検出される出力電圧Voutとの比(Vin/Vout)は、25.5%であるが、電気光学装置1の温度が上昇していくと、比(Vin/Vout)は上昇していき、温度と比(Vin/Vout)との間には、例えば、以下の式

$$y = 0.0016x + 0.25559$$

で近似される直線的な相関関係が存在する。従って、比(Vin/Vout)を検出すれば、電気光学装置100の温度を検出することができ、かかる結果に基づいて、電気光学装置1の駆動条件を調整すれば、温度に対応した条件で画像を表示することができる。例えば、電気光学装置1の温度が低くて液晶の配向速度が遅い場合には、データ線駆動回路101から出力される画像信号の電圧を高くするなどの調整を行うことができる。

【0044】

(本形態の主な効果)

以上説明したように、本形態では、共通の素子基板10上に第1の感熱素子51aと第2の感熱素子52aとが形成されているため、第1の感熱素子51aの製造工程、および第2の感熱素子52aの製造工程のうちの少なくとも一部を同時に行うことができる。

【0045】

10

20

30

40

50

また、第1の感熱素子51aおよび第2の感熱素子52aは各々、半導体膜1r、1sを含んで構成され、かかる半導体膜1r、1sは、導入した不純物の濃度により、温度-電気特性が変化するので、温度-電気特性が相違する感熱素子を容易に構成することができる。よって、本形態では、第1の感熱素子51aを感熱用抵抗素子として形成でき、かかる感熱用抵抗素子であれば、薄膜トランジスタ30の低濃度ソース領域1bおよび低濃度ドレイン領域1cと同時形成できる。また、第2の感熱素子52aも感熱用抵抗素子として形成したため、薄膜トランジスタ30、90の高濃度ソース領域1d、1pおよび高濃度ドレイン領域1e、1nと同時形成できる。

【0046】

それ故、本形態によれば、工程数を増加させることなく温度センサ50を備えた素子基板10（半導体装置）および電気光学装置100を製造することができる。

10

【0047】

また、第1の感熱素子51aと第2の感熱素子52aとが直列に接続された温度センサ50の両端に通電すると、第1の感熱素子51aと第2の感熱素子52aは温度-電気特性が相違するため、温度によって、第1の感熱素子51aと第2の感熱素子52aの抵抗値（電気特性）の比率が変化し、かかる比率に対応する信号が、第1の感熱素子51aと第2の感熱素子52aとの接続点から出力される。それ故、第1の感熱素子51aおよび第2の感熱素子52aを製造する際の影響で、第1の感熱素子51aおよび第2の感熱素子52aのサイズや膜厚がばらついた場合でも、抵抗値の比率にばらつきが発生しないので、温度を正確に測定することができる。

20

【0048】

[実施の形態1の変形例]

実施の形態1では、第1の感熱素子51aおよび第2の感熱素子52aを感熱用抵抗素子により構成するにあたって、第1の感熱素子51aを低濃度N型のポリシリコン膜で構成し、第2の感熱素子52aを高濃度N型のポリシリコン膜で構成したが、第1の感熱素子51aを高濃度N型のポリシリコン膜で構成し、第2の感熱素子52aを低濃度N型のポリシリコン膜で構成してもよい。また、素子基板10にLDD構造のPチャネル型の薄膜トランジスタを形成した場合には、第1の感熱素子51aおよび第2の感熱素子52aのうちの一方を低濃度P型のポリシリコン膜で構成し、他方を高濃度P型のポリシリコン膜で構成してもよい。

30

【0049】

また、実施の形態1では、第1の感熱素子51aおよび第2の感熱素子52aを導電型が同一で不純物濃度が相違するポリシリコン膜で構成したが、第1の感熱素子51aおよび第2の感熱素子52aのうちの一方をP型の不純物を導入したポリシリコン膜で構成し、他方をN型の不純物を導入したポリシリコン膜で構成してもよい。

【0050】

[実施の形態2]

図6(a)、(b)、(c)は、本発明の実施の形態2に係る電気光学装置に構成した温度センサの等価回路図、その構成例を示す断面図、およびこの温度センサからの出力と温度との関係を示すグラフである。なお、本形態および後述する実施の形態3は、基本的な構成が実施の形態1と同様であり、温度センサの構成のみが相違する。従って、共通する部分の説明は省略する。

40

【0051】

実施の形態1と同様、本形態でも、図1(a)に示すように、本形態の電気光学装置100に用いた素子基板10には、画像表示領域10aの周辺に温度センサ5が形成されている。このような温度センサ5を構成するにあたって、本形態では、図6(a)、(b)に示すように、素子基板10上では、第1の感熱素子51bと第2の感熱素子52bが直列に接続されているとともに、温度センサ5の両端は、駆動電位線6iとグランド線6jとが接続されている。また、温度センサ5の両端は、第1の感熱素子51bと第2の感熱素子52bとの接続点からは出力線6kが引き出されている。

50

【0052】

ここで、第1の感熱素子51bは、実施の形態1と同様、ポリシリコン膜からなる半導体膜1rに低濃度N型の不純物が導入された感熱用抵抗素子として構成されている。これに対して、第2の感熱素子52bは、ポリシリコン膜からなる半導体膜1tを能動層として用いたN型の感熱用トランジスタ素子として構成されている。

【0053】

ここで、第1の感熱素子51bおよび第2の感熱素子52bは、薄膜トランジスタ30、80、90の製造工程を利用して形成されたものである。すなわち、第1の感熱素子51bは、図3(b)に示す薄膜トランジスタ30の低濃度ソース領域1bおよび低濃度ドレイン領域1cと同時形成された半導体領域である。第2の感熱素子52bは、図3(b)および図4(b)に示す薄膜トランジスタ30、90と同時形成された薄膜トランジスタであり、チャネル形成領域1tの両側には、図3(b)および図4(b)に示す薄膜トランジスタ30、90の高濃度ソース領域1d、1pおよび高濃度ドレイン領域1e、1nと同時形成された高濃度ソース領域1vおよび高濃度ドレイン領域1uを備えている。

【0054】

また、温度センサ5では、駆動電位線6iが層間絶縁膜4およびゲート絶縁膜2のコンタクトホール4jを介して第1の感熱素子51bの一方の端部に電氣的に接続し、グラウンド線6jが層間絶縁膜4およびゲート絶縁膜2のコンタクトホール4kを介して第2の感熱素子52bの高濃度ソース領域1vに電氣的に接続し、出力線6kが層間絶縁膜4およびゲート絶縁膜2のコンタクトホール4mを介して第1の感熱素子51bの他方の他部、および第2の感熱素子52bの高濃度ドレイン領域1uに電氣的に接続している。なお、本形態では、第1の感熱素子51bは、幅寸法/長さ寸法で表わされる比(W/L)が0.5であるのに対して、第2の感熱素子52bのチャネル形成領域1tは、幅寸法/長さ寸法で表わされる比(W/L)が1に設定されている。なお、第2の感熱素子52bのゲート電極3gには、第2の感熱素子52bをオン状態とするゲート電圧が印加されている。

【0055】

このように構成した温度センサ5において、第1の感熱素子51bは、低濃度N型のポリシリコン膜から構成され、第2の感熱素子52bは、ポリシリコン膜からなるチャネル形成領域1tを備えた薄膜トランジスタから構成されているため、温度-電気特性が異なる。より具体的には、第1の感熱素子51bは、抵抗変化が大きいものに対して、第2の感熱素子51bは、抵抗変化が小さい。それ故、図6(c)に示すように、温度が0°の時には、駆動電位線6iが温度センサ5に印加する入力電圧V_{in}と、出力線6kで検出される出力電圧V_{out}との比(V_{in}/V_{out})は、4.27%であるのに対して、温度が上昇していくと、比(V_{in}/V_{out})は上昇していき、温度と比(V_{in}/V_{out})の間には、例えば、以下の式

$$y = 0.0126x + 4.2912$$

で近似される直線的な相関関係が存在する。従って、比(V_{in}/V_{out})を検出すれば、電気光学装置100の温度を検出することができ、かかる結果に基づいて、電気光学装置1の駆動条件を調整すれば、温度に対応した条件で画像を表示することができる。例えば、電気光学装置1の温度が低くて液晶の配向速度が遅い場合には、データ線駆動回路101から出力される画像信号の電圧を高くするなどの調整を行うことができる。

【0056】

以上説明したように、本形態では、素子基板10上に第1の感熱素子51bと第2の感熱素子52bとが形成されているため、第1の感熱素子51bの製造工程、および第2の感熱素子52bの製造工程のうち少なくとも一部を同時に行うことができる。また、第1の感熱素子51bおよび第2の感熱素子52bは各々、半導体膜1r、1tを含んで構成され、かかる半導体膜1r、1tを用いれば、温度-電気特性が相違する感熱素子を容易に構成することができる。よって、第1の感熱素子51bを感熱用抵抗素子として形成

10

20

30

40

50

でき、かかる感熱用抵抗素子であれば、薄膜トランジスタ30の低濃度ソース領域1bおよび低濃度ドレイン領域1cと同時形成できる。また、第2の感熱素子52bを感熱用トランジスタ素子として形成したため、薄膜トランジスタ30、90と同時形成できる。それ故、本形態によれば、少ない工程数で温度センサ50を備えた素子基板10（半導体装置）および電気光学装置100を製造することができる。

【0057】

また、第1の感熱素子51bと第2の感熱素子52bとが直列に接続された温度センサ50の両端に通電すると、第1の感熱素子51bと第2の感熱素子52bは温度-電気特性が相違するため、温度によって、第1の感熱素子51bと第2の感熱素子52bの抵抗値（電気特性）の比率が変化し、かかる比率に対応する信号が、第1の感熱素子51bと第2の感熱素子52bとの接続点から出力される。それ故、第1の感熱素子51bおよび第2の感熱素子52bのサイズや膜厚がばらついた場合でも、抵抗値の比率にばらつきが発生しないので、温度を正確に測定することができる。

10

【0058】

[実施の形態2の変形例]

実施の形態2では、第1の感熱素子51bを感熱用抵抗素子により構成し、第2の感熱素子52baを感熱用トランジスタ素子により構成したが、第1の感熱素子51bを感熱用トランジスタ素子により構成し、第2の感熱素子52baを感熱用抵抗素子により構成してもよい。また、上記形態では、感熱用トランジスタ素子をNチャネル型の薄膜トランジスタにより構成したが、Pチャネル型の薄膜トランジスタにより感熱用トランジスタ素子を構成してもよい。さらに、感熱用トランジスタ素子についてはセルフライン構造に代えて、Nチャネル型あるいはPチャネル型のLDD構造の薄膜トランジスタにより構成してもよい。

20

【0059】

[実施の形態3]

図7(a)、(b)は、本発明の実施の形態3に係る電気光学装置に構成した温度センサの等価回路図、およびその構成例を示す断面図である。

【0060】

実施の形態1、2と同様、本形態でも、図1(a)に示すように、本形態の電気光学装置100に用いた素子基板10には、画像表示領域10aの周辺に温度センサ5が形成されている。このような温度センサ5を構成するにあたって、本形態では、図7(a)、(b)に示すように、第1の感熱素子51cと第2の感熱素子52cが直列に接続されるとともに、温度センサ5の両端は、駆動電位線6iとグランド線6jとが接続されている。また、温度センサ5の両端は、第1の感熱素子51cと第2の感熱素子52cとの接続点からは出力線6kが引き出されている。

30

【0061】

ここで、第1の感熱素子51cは、ポリシリコン膜からなる半導体膜1wを能動層として用いたP型の感熱用トランジスタ素子として構成されている。これに対して、第2の感熱素子52cは、ポリシリコン膜からなる半導体膜1tを能動層として用いたN型の感熱用トランジスタ素子として構成されている。

40

【0062】

第1の感熱素子51cおよび第2の感熱素子52cは、薄膜トランジスタ30、80、90の製造工程を利用して形成されたものである。すなわち、第1の感熱素子51cは、図3(b)および図4(b)に示す薄膜トランジスタ80と同時形成された薄膜トランジスタであり、チャンネル形成領域1wの両側には、図4(b)に示す薄膜トランジスタ80の高濃度ソース領域1iおよび高濃度ドレイン領域1jと同時形成された高濃度ソース領域1xおよび高濃度ドレイン領域1yを備えている。第2の感熱素子52cは、図3(b)および図4(b)に示す薄膜トランジスタ30、90と同時形成された薄膜トランジスタであり、チャンネル形成領域1tの両側には、図3(b)および図4(b)に示す薄膜トランジスタ30、90の高濃度ソース領域1d、1pおよび高濃度ドレイン領域1e

50

、1 n と同時形成された高濃度ソース領域 1 v および高濃度ドレイン領域 1 u を備えている。

【0063】

また、温度センサ 5 では、駆動電位線 6 i が層間絶縁膜 4 およびゲート絶縁膜 2 のコンタクトホール 4 j を介して第 1 の感熱素子 5 1 c の高濃度ソース領域 1 x に電氣的に接続し、グランド線 6 j が層間絶縁膜 4 およびゲート絶縁膜 2 のコンタクトホール 4 k を介して第 2 の感熱素子 5 2 c の高濃度ソース領域 1 v に電氣的に接続し、出力線 6 k が層間絶縁膜 4 およびゲート絶縁膜 2 のコンタクトホール 4 m を介して第 1 の感熱素子 5 1 c の高濃度ドレイン領域 1 y 、および第 2 の感熱素子 5 2 c の高濃度ドレイン領域 1 u に電氣的に接続している。なお、第 1 の感熱素子 5 1 c および第 2 の感熱素子 5 2 c のゲート電極 3 f 、3 g には、第 1 の感熱素子 5 1 c および第 2 の感熱素子 5 2 c をオン状態とするゲート電圧が印加されている。

10

【0064】

このように構成した温度センサ 5 において、第 1 の感熱素子 5 1 c および第 2 の感熱素子 5 2 c は、ポリシリコン膜からなるチャネル形成領域 1 w 、1 t を備えた薄膜トランジスタから構成され、かかる薄膜トランジスタは導電型が相違する。このため、第 1 の感熱素子 5 1 c および第 2 の感熱素子 5 2 c は、温度 - 電気特性が異なる。それ故、駆動電位線 6 i が温度センサ 5 に印加する入力電圧 V_{in} と、出力線 6 k で検出される出力電圧 V_{out} との比 (V_{in}/V_{out}) は、温度が上昇していくと、直線的に変化する。従って、比 (V_{in}/V_{out}) を検出すれば、電気光学装置 100 の温度を検出することができ、かかる結果に基づいて、電気光学装置 1 の駆動条件を調整すれば、温度に対応した条件で画像を表示することができる。例えば、電気光学装置 1 の温度が低くて液晶の配向速度が遅い場合には、データ線駆動回路 101 から出力される画像信号の電圧を高くするなどの調整を行うことができる。

20

【0065】

以上説明したように、本形態では、素子基板 10 上に第 1 の感熱素子 5 1 c と第 2 の感熱素子 5 2 c とが形成されているため、第 1 の感熱素子 5 1 c の製造工程、および第 2 の感熱素子 5 2 c の製造工程のうち少なくとも一部を同時に行うことができる。また、第 1 の感熱素子 5 1 c および第 2 の感熱素子 5 2 c は各々、半導体膜 1 w 、1 t を含んで構成され、かかる半導体膜 1 w 、1 t を用いれば、温度 - 電気特性が相違する感熱素子を容易に構成することができる。よって、第 1 の感熱素子 5 1 c および第 2 の感熱素子 5 2 c を感熱用トランジスタ素子として形成でき、薄膜トランジスタ 30 、80 、90 と同時形成できる。それ故、本形態によれば、少ない工程数で温度センサ 50 を備えた素子基板 10 (半導体装置) および電気光学装置 100 を製造することができる。

30

【0066】

また、第 1 の感熱素子 5 1 c と第 2 の感熱素子 5 2 c とが直列に接続された温度センサ 50 の両端に通電すると、第 1 の感熱素子 5 1 c と第 2 の感熱素子 5 2 c は温度 - 電気特性が相違するため、温度によって、第 1 の感熱素子 5 1 c と第 2 の感熱素子 5 2 c の抵抗値 (電気特性) の比率が変化し、かかる比率に対応する信号が、第 1 の感熱素子 5 1 c と第 2 の感熱素子 5 2 c との接続点から出力される。それ故、第 1 の感熱素子 5 1 c および第 2 の感熱素子 5 2 c のサイズや膜厚がばらついた場合でも、第 1 の感熱素子 5 1 c と第 2 の感熱素子 5 2 c のサイズ比などが一定であれば、抵抗値の比率にばらつきが発生しないので、温度を正確に測定することができる。また、第 1 の感熱素子 5 1 a および第 2 の感熱素子 5 2 a のサイズ比がばらついた場合でも、簡単な補正で温度を正確に測定することができる。

40

【0067】

[実施の形態 3 の変形例]

実施の形態 3 では、第 1 の感熱素子 5 1 c を P チャネル型の薄膜トランジスタ (感熱用トランジスタ素子) により構成し、第 2 の感熱素子 5 2 c を N チャネル型の薄膜トランジスタ (感熱用トランジスタ素子) により構成したが、第 1 の感熱素子 5 1 c を N チャネル型の

50

薄膜トランジスタ（感熱用トランジスタ素子）により構成し、第２の感熱素子 5 2 c を P チャンネル型の薄膜トランジスタ（感熱用トランジスタ素子）により構成してもよい。また、上記形態では、第１の感熱素子 5 1 c および第２の感熱素子 5 2 c をセルフアライン型の薄膜トランジスタ（感熱用トランジスタ素子）により構成したが、L D D 構造の薄膜トランジスタを用いてもよい。

【 0 0 6 8 】

[その他の実施の形態]

上記形態では、半導体膜としてポリシコン膜を用いた例であったが、アモルファスシリコン膜を用いた素子基板 1 0 に本発明を適用してもよい。

【 0 0 6 9 】

また、上記形態では、半導体装置として、アクティブマトリクス型電気光学装置に用いる素子基板を例に説明したが、液晶以外の電気光学物質を用いた電気光学装置、例えば、図 8 を参照して以下に説明する有機エレクトロルミネッセンス表示装置に用いる素子基板、あるいは電気光学装置以外の半導体装置の製造などに本発明を適用してもよい。

【 0 0 7 0 】

図 8 は、電荷注入型の有機薄膜エレクトロルミネッセンス素子を用いたアクティブマトリクス型電気光学装置のブロック図である。図 8 に示す電気光学装置 1 0 0 p は、有機半導体膜に駆動電流が流れることによって発光する E L （エレクトロルミネッセンス）素子、または L E D （発光ダイオード）素子などの発光素子を薄膜トランジスタで駆動制御するアクティブマトリクス型の表示装置であり、このタイプの電気光学装置に用いられる発光素子はいずれも自己発光するため、バックライトを必要とせず、また、視野角依存性が少ないなどの利点がある。ここに示す電気光学装置 1 0 0 p では、素子基板 1 0 p 上に、複数の走査線 3 p と、走査線 3 p の延設方向に対して交差する方向に延設された複数のデータ線 6 p と、これらのデータ線 6 p に並列する複数の共通給電線 2 3 p と、データ線 6 p と走査線 3 p との交差点に対応する画素領域 1 5 p とが構成されている。データ線 6 p に対しては、シフトレジスタ、レベルシフタ、ビデオライン、アナログスイッチを備えるデータ側駆動回路 1 0 1 p が構成されている。走査線 3 p に対しては、シフトレジスタおよびレベルシフタを備える走査側駆動回路 1 0 4 p が構成されている。

【 0 0 7 1 】

また、画素領域 1 5 p の各々には、走査線 3 p を介して走査信号がゲート電極に供給される第 1 の薄膜トランジスタ 3 1 p と、この第 1 の薄膜トランジスタ 3 1 p を介してデータ線 6 p から供給される画像信号を保持する保持容量 3 3 p と、この保持容量 3 3 p によって保持された画像信号がゲート電極に供給される第 2 の薄膜トランジスタ 3 2 p と、第 2 の薄膜トランジスタ 3 2 p を介して共通給電線 2 3 p に電氣的に接続したときに共通給電線 2 3 p から駆動電流が流れ込む発光素子 4 0 p とが構成されている。

【 0 0 7 2 】

このような素子基板 1 0 p においても、第 1 の薄膜トランジスタ 3 1 p および第 2 の薄膜トランジスタ 3 2 p の製造工程を利用して、実施の形態 1 ~ 3 で用いた温度センサ 5 を構成することができる。

【 0 0 7 3 】

[電子機器への適用]

図 9 (a)、(b) はそれぞれ、本発明に係る電気光学装置を用いた電子機器の一例としてのモバイル型のパーソナルコンピュータの説明図、および携帯電話機の説明図である。本形態の電気光学装置は、図 9 (a)、(b) に示すパーソナルコンピュータ 1 8 0 や携帯電話機 1 9 0 などに用いることができる。すなわち、図 9 (a) に示すパーソナルコンピュータ 1 8 0 は、キーボード 1 8 1 を備えた本体部 1 8 2 と、表示ユニット 1 8 3 とを有する。表示ユニット 1 8 3 は、前述した電気光学装置 1 0 0、1 0 0 p を含んで構成される。図 9 (b) に示すように、携帯電話機 1 9 0 は、複数の操作ボタン 1 9 1 と、前述した電気光学装置 1 0 0、1 0 0 p からなる表示部とを有している。

【 図面の簡単な説明 】

10

20

30

40

50

【 0 0 7 4 】

【図 1】(a)、(b)は各々、本発明を適用した電気光学装置をその上に形成された各構成要素と共に対向基板の側から見た平面図、およびその H - H 断面図である。

【図 2】(a)、(b)は各々、本発明を適用した電気光学装置に用いた素子基板の画像表示領域の電気的な構成を示す等価回路図、および周辺回路に構成したインバータ回路の等価回路図である。

【図 3】(a)、(b)は各々、本発明を適用した電気光学装置に用いた素子基板において相隣接する画素の平面図、およびその A - A 線に相当する位置で電気光学装置を切断したときの断面図である。

【図 4】(a)、(b)は各々、本発明を適用した電気光学装置に用いた素子基板に形成したインバータ回路の平面図、およびその B - B 線に相当する位置で素子基板を切断したときの断面図である。

【図 5】(a)、(b)、(c)は各々、本発明の実施の形態 1 に係る電気光学装置に構成した温度センサの等価回路図、その構成例を示す断面図、およびこの温度センサからの出力と温度との関係を示すグラフである。

【図 6】(a)、(b)、(c)は各々、本発明の実施の形態 2 に係る電気光学装置に構成した温度センサの等価回路図、その構成例を示す断面図、およびこの温度センサからの出力と温度との関係を示すグラフである。

【図 7】(a)、(b)は各々、本発明の実施の形態 2 に係る電気光学装置に構成した温度センサの等価回路図、およびその構成例を示す断面図である。

【図 8】本発明が適用されるエレクトロルミネセンス装置のブロック図である。

【図 9】(a)、(b)は各々、本発明に係る電気光学装置を用いた電子機器の一実施形態としてのモバイル型のパーソナルコンピュータを示す説明図、および携帯電話機の説明図である。

【符号の説明】

【 0 0 7 5 】

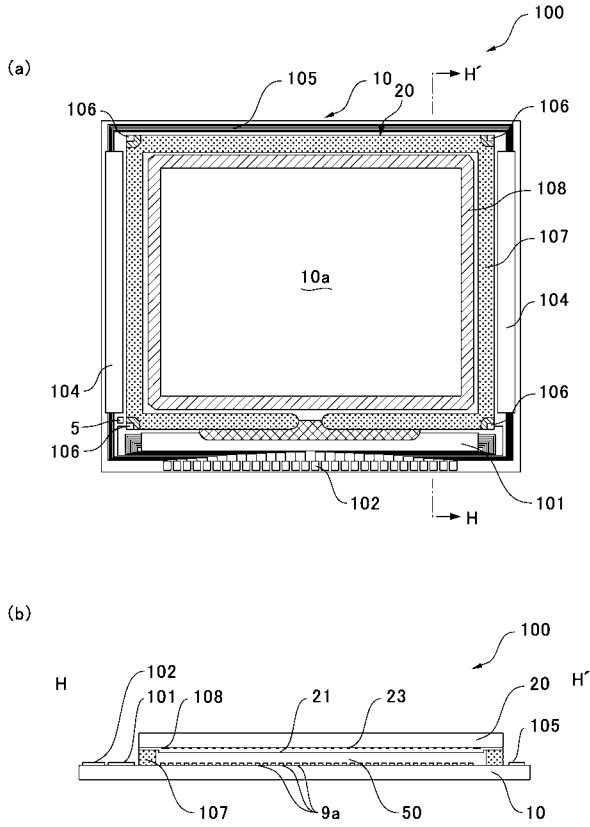
1 a、1 h、1 m、1 r、1 s、1 t、1 w・・・半導体膜(ポリシリコン膜)、2・・・ゲート絶縁膜、3 a・・・走査線、3 b・・・容量線、3 e、3 f、3 g・・・ゲート電極、5・・・温度センサ、6 a・・・データ線、9 a・・・画素電極、1 0、1 0 p・・・素子基板(半導体装置)、3 0、3 1 p、3 2 p、8 0、9 0・・・薄膜トランジスタ(半導体素子)、5 1 a、5 1 b、5 1 c・・・第 1 の感熱素子、5 2 a、5 2 b、5 2 c・・・第 2 の感熱素子、1 0 0、1 0 0 p・・・電気光学装置

10

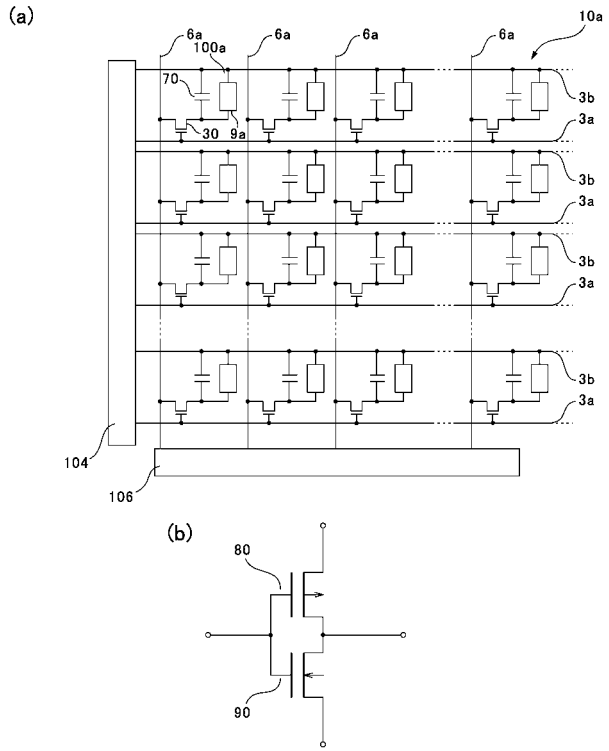
20

30

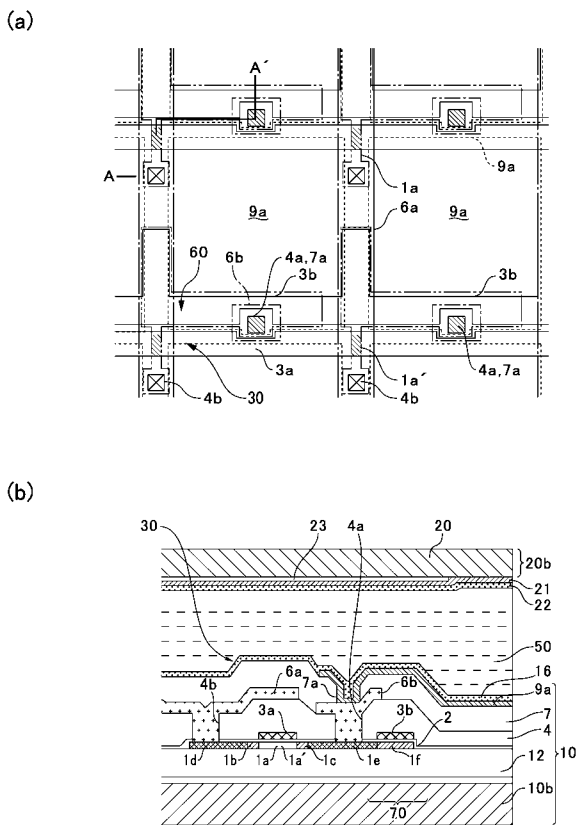
【 図 1 】



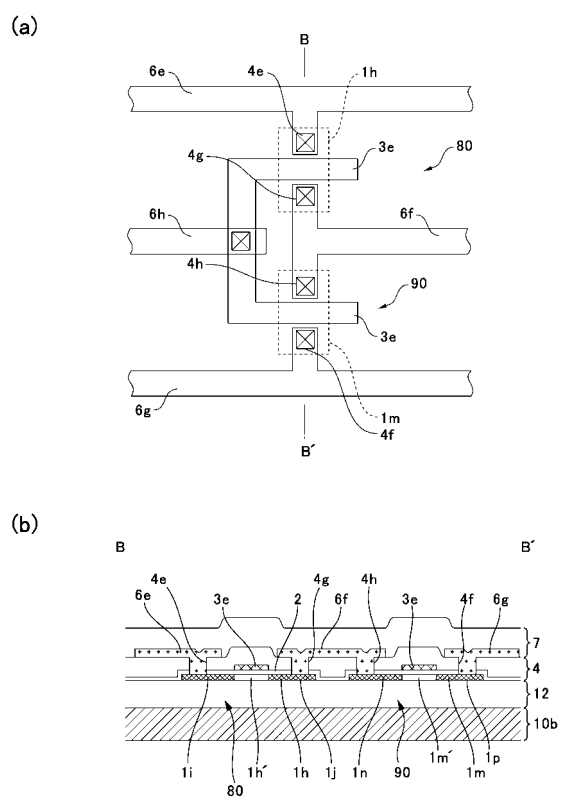
【 図 2 】



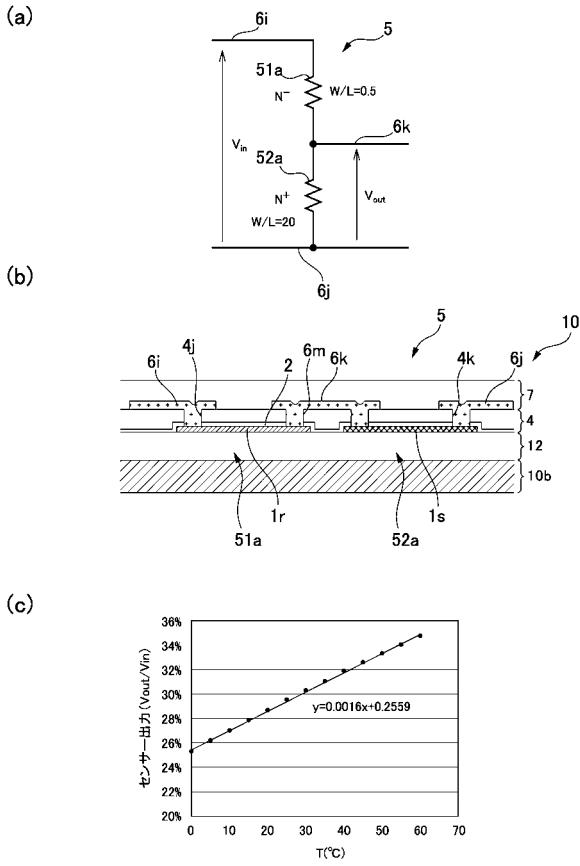
【 図 3 】



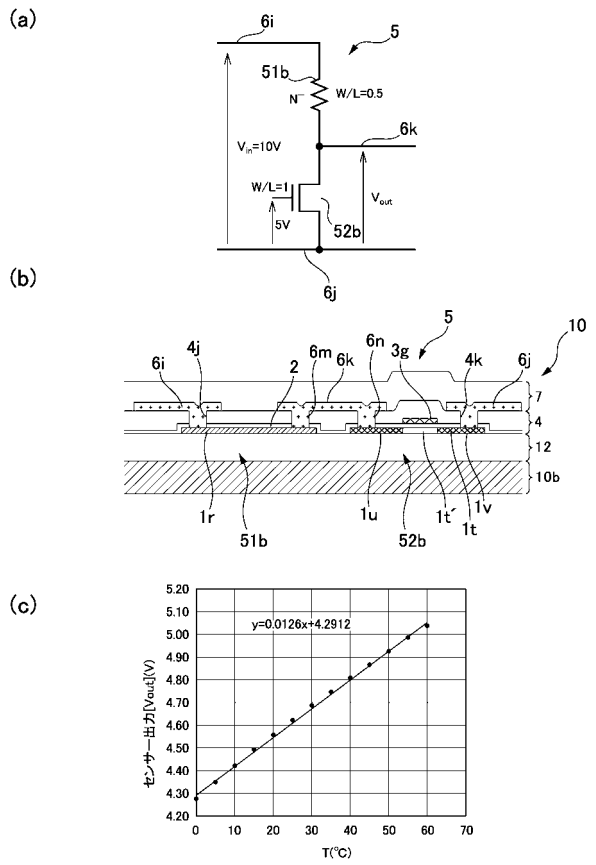
【 図 4 】



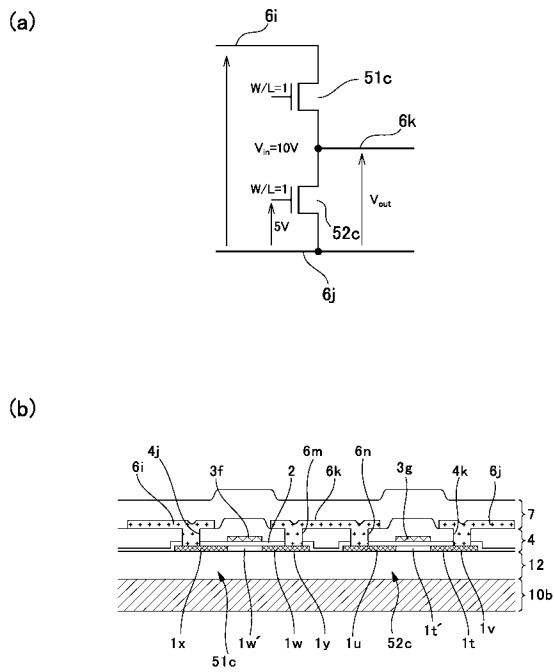
【 図 5 】



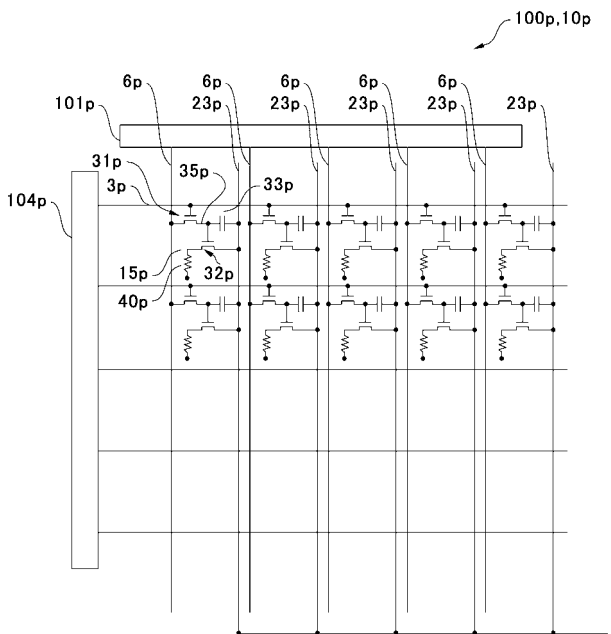
【 図 6 】



【 図 7 】

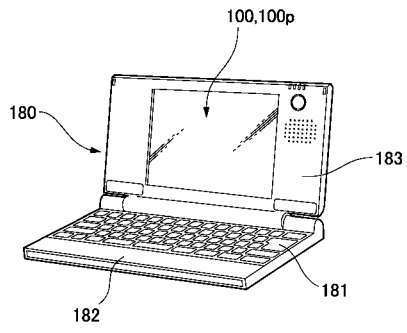


【 図 8 】



【 図 9 】

(a)



(b)

