（由本局填寫）

承辦人代碼：	A6 B6
大　　類：	
ＩＰＣ分類：	

本案已向：

國（地區）	申請專利，申請日期：	案號：	，□有　□無主張優先權
日本	1995 年 10 月 14 日	7-291765	☑無主張優先權

有關微生物已寄存於：　　，寄存日期：　　，寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝　訂　線

經濟部智慧財產局員工消費合作社印製

五、發明說明（1）

發明背景

1．發明領域

本發明關於矩陣型顯示單元，尤指含有驅動電路的矩陣型顯示單元。

2．相關技藝說明

主動矩陣型顯示單元是圖素設在由信號線1和掃描線2組成之矩陣之交點的顯示單元，開關元件供給各圖素，使得圖素資訊受控於開啓／關閉各開關元件，如圖2。液晶3做爲此種顯示單元的顯示介質。開關元件可由三端元件形成，亦即有閘極，源極，汲極的薄膜電晶體4。

本文中，矩陣的〝列〞由掃描線2（閘極線）定義，接到該列之薄膜電晶體4的源（或汲）極。再者，驅動掃描線2的電路稱爲〝掃描線驅動電路〞，驅動信號線1的電路稱爲〝信號線驅動電路〞。薄膜電晶體稱爲〝TFT〞。

圖3是主動矩陣型液晶顯示單元的第一傳統例。此例的主動矩陣型液晶顯示單元有使用非晶矽的TFT及單晶積體電路（301，303）製成的掃描線驅動電路和信號線驅動電路，使用TAB（條帶自動接合所接合之條帶）裝在玻璃基底周邊如圖3A，或前者經由玻璃上晶片（COG）技術裝在後者如圖3B。

此種液晶顯示單元遭受下述問題。因主動矩陣的信號

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（2）

線和掃描線經由ＴＡＢ和接合線互連，故可靠度會發生問題。例如，若顯示單元爲ＶＧＡ（視頻圖形陣列），則信號線數爲１９２０，掃描線數爲４８０。當解析度增進時，這些線數逐年顯示增加趨勢。

若使用液晶生產取景器或投影機，則顯示單元須小型化。就空間觀點，使用圖３Ａ之ＴＡＢ的液晶顯示單元不利。

已開發解決這些問題的主動矩陣型液晶顯示單元，其中ＴＦＴ由多晶矽製成。此顯示單元的一例顯示於圖４Ａ和４Ｂ。如圖４Ａ，使用多晶矽ＴＦＴ，信號線驅動電路４０１和掃描線驅動電路４０２與主動矩陣４０３的圖素ＴＦＴ一起形成於玻璃基底４００上。元件經由１０００℃以上的處理形成於石英基底上的高溫多晶矽處理，或元件經由６００℃以下的處理形成於玻璃基底上的低溫多晶矽處理形成多晶矽ＴＦＴ。

多晶矽ＴＦＴ可將移動率增爲３０ｃｍ²／Ｖｓｅｃ以上，而非晶矽ＴＦＴ的移動率約０．５ｃｍ²／Ｖｓｅｃ。因此，約幾ＭＨｚ的信號可操作多晶矽ＴＦＴ。

驅動主動矩陣型液晶顯示單元的驅動電路爲數位式和類比式。使用多晶矽的驅動電路通常爲類比式。因數位式電路的元件數遠大於類比式，故使用多晶矽的驅動電路爲類比式。掃描線驅動電路和信號線驅動電路的電路結構常用Ｎ個延遲型正反器電路４０４串聯的移位暫存器４０５

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（3）

（參見圖４Ｂ）。

上述傳統液晶顯示單元遭受下述問題。使用多晶矽的ＴＦＴ中，相較於單晶電晶體，臨限值控制通常困難，增強型變成之型，因而即使閘極與源極之間的電壓爲０，電流也可流入汲極。這是因爲多晶矽的晶性比單晶不均勻，熱氧化物膜在低溫多晶矽的情形不能用於閘極氧化物膜，造成雜質污染等。

例如，假設圖５Ａ所要自然呈現的ＴＦＴ特性變成臨限值偏移之圖５Ｂ的特性，則在圖６之反相器電路６００的初級，當輸入信號在高狀態時，電流不流動，但當輸入信號在低狀態時，使電流從電源流到ＧＮＤ。再者，電流在下一級於高狀況流動。若液晶顯示單元的驅動電路裝在ＴＦＴ基底，則當顯示單元爲ＶＧＡ型時，級數在信號側和掃描側共１１２０。結果，即使小電流流入各ＴＦＴ，電流總值也變大。就降低顯示單元功率消耗的觀點，造成嚴重問題。

另一方面，若臨限值太大，則ＴＦＴ開啓狀態電流減小，導致驅動電路操作頻率下降的問題。因ＴＦＴ開啓狀態電流驅動負載電容，故當負載電容和供電電壓保持恆定時，開啓狀態電流振幅決定驅動電路操作頻率。因此，大臨限值導致下降的操作頻率。

發明概要

鑒於傳統顯示單元的上述問題而製成本發明，因此本

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（4）

發明的目標是提供施加電壓來控制TFT臨限值的矩陣型顯示單元，藉以降低驅動電路功率消耗或增進驅動電路操作頻率。

爲達成上述目標，依據本發明第一觀點，提供矩陣型液晶顯示單元，包括：

排成矩陣形式的多個圖素部；顯示信號經其送到圖素部的多條信號線；掃描信號經其送到圖素部的多條掃描線；驅動信號線的信號線驅動電路；驅動掃描線的掃描線驅動電路；形成信號線驅動電路的多個第一薄膜電晶體；形成掃描線驅動電路的多個第二薄膜電晶體；接到信號線驅動電路和掃描線驅動電路以共同控制第一和第二薄膜電晶體之臨限值的臨限值控制電路。

依據本發明第二觀點，各薄膜電晶體包含經其控制薄膜電晶體臨限值的控制端，臨限值控制電路將所需電壓施於控制端。

依據本發明第三觀點，控制端形成於接到薄膜電晶體通道的通道接觸區，臨限值控制電路將所需電壓施於控制端以改變通道，因此控制臨限值。

依據本發明第四觀點，通道接觸區的傳導型在操作時與薄膜電晶體通道相反。若通道爲n型，則通道接觸區爲p型。若通道爲p型，則通道接觸區爲n型。

依據本發明第五觀點，當薄膜電晶體爲n型時，臨限值控制電路施加低於地電位的電壓以降低驅動電路功率消耗。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（ 5 ）

依據本發明第六觀點，當薄膜電晶體爲p型時，臨限值控制電路施加高於供電電位的電壓以降低驅動電路功率消耗。

依據本發明第七觀點，當薄膜電晶體爲n型時，臨限值控制電路施加高於地電位的電壓以增進驅動電路操作頻率。

依據本發明第八觀點，當薄膜電晶體爲n型時，臨限值控制電路施加高於地電位的電壓以增進驅動電路操作頻率。依據本發明第九觀點，臨限值控制電路包含可變電阻器，調整可變電阻器的電阻以將所需電壓施於控制端。

依據本發明第十觀點，臨限值控制電路包含含有設定基準值之臨限值控制端的監控薄膜電晶體；將流在監控薄膜電晶體的電流變成電壓的負載；放大跨越負載的電壓以將放大電壓施於驅動電路的放大器，將放大電壓負反饋到監控薄膜電晶體臨限值控制端。

依據本發明第十一觀點，臨限值控制電路由共用於驅動電路之基底上的薄膜電晶體形成。

依據本發明第十二觀點，薄膜電晶體爲n型電晶體和p型電晶體組成的互補電晶體，n型電晶體設有第一控制端，p型電晶體設有第二控制端，臨限值控制電路將所需電壓分別施於第一和第二控制端。

依據本發明第十三觀點，提供矩陣型液晶顯示單元，包括：

排成矩陣形式的多個圖素部；顯示信號經其送到圖素

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（ 6 ）

部的多條信號線；掃描信號經其送到圖素部的多條掃描線；驅動信號線的信號線驅動電路；驅動掃描線的掃描線驅動電路；形成信號線驅動電路的多個第一薄膜電晶體；形成掃描線驅動電路的多個第二薄膜電晶體；接到信號線驅動電路和掃描線驅動電路以共同控制第一和第二薄膜電晶體之臨限值的臨限值控制電路。

依據本發明第十四觀點，提供排成矩陣形式的多個圖素部；顯示信號經其送到圖素部的多條信號線；掃描信號經其送到圖素部的多條掃描線；驅動信號線的信號線驅動電路；驅動掃描線的掃描線驅動電路；形成信號線驅動電路的多個第一薄膜電晶體；形成掃描線驅動電路的多個第二薄膜電晶體；接到信號線驅動電路以控制第一薄膜電晶體臨限值的第一臨限值控制電路；接到掃描線驅動電路以控制第二薄膜電晶體臨限值的第二臨限值控制電路，與第一臨限值控制電路無關。

依據本發明第十五觀點，第一臨限值控制電路控制臨限值以增進信號線驅動電路操作頻率，第二臨限值控制電路控制臨限值以降低掃描線驅動電路功率消耗。

本發明的液晶顯示單元中，圖素部排成矩陣形式，提供驅動電路，驅動顯示信號經其送到圖素部的信號線或掃描信號經其送到圖素部的掃描線。驅動電路由多個薄膜電晶體製成。驅動電路連接控制薄膜電晶體臨限值的臨限值控制電路。本發明中，臨限值控制電路控制薄膜電晶體臨限值，藉以降低驅動電路功率消耗或增進操作頻率。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（7）

各薄膜電晶體設有控制端，經由它控制臨限值。臨限值控制電路將所需電壓施於控制端。詳言之，各控制端形成於接到各薄膜電晶體通道的通道接觸區，臨限值控制電路將所需電壓施於控制端以改變通道，因此控制臨限值。

通道接觸區的傳導型與薄膜電晶體通道相反。例如，當薄膜電晶體爲n型時，通道接觸區爲p型。在此情形，將通道接觸區摻以p型雜質。依此方式，形成各有控制端的薄膜電晶體。利用此結構，臨限值控制電路將電壓施於控制端時，通道接觸區做爲所謂的反閘極，藉以影響薄膜電晶體通道。結果，可控制薄膜電晶體臨限值。

在此情況，施加電壓在驅動電路功率消耗要降低的情形與操作頻率要增進的情形不同。再者，施加電壓取決於薄膜電晶體極性。詳言之，當薄膜電晶體爲n型時，低於地電位的電壓施於控制端以降低驅動電路功率消耗，或高於地電位的電壓施於控制端以增進操作頻率。另一方面，當薄膜電晶體爲p型時，高於供電電壓的電壓施於控制端以降低驅動電路功率消耗，或低於供電電壓的電壓施於控制端以增進操作頻率。

監控驅動電路電流值或各薄膜電晶體電流值可進行臨限值控制，或進行負反饋可自動進行。在前者情形，可變電阻器位於臨限值控制電路而調整可變電阻器的電阻，因此將所需電壓施於控制端。

在後者情形，臨限值控制電路可包含設定基準值的監控薄膜電晶體，將流在監控薄膜電晶體的電流變成電壓的

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（8）

負載，放大跨越負載的電壓以將放大電壓施於驅動電路並將放大電壓負反饋到監控薄膜電晶體臨限值控制端的放大器。在後者情形，臨限值控制電路最好由共同於驅動電路之基底上的薄膜電晶體形成。

若薄膜電晶體爲互補電晶體對（ＣＭＯＳ），則ｎ型電晶體設有第一控制端，ｐ型電晶體設有第二控制端，使得臨限值控制電路將所需電壓分別施於第一和第二控制端。

驅動電路包含驅動信號線的信號線驅動電路和驅動掃描線的掃描線驅動電路。在此情形，驅動電路可連接一臨限值控制電路，藉以共同控制各薄膜電晶體臨限值，或各驅動電路可連接獨立臨限值控制電路，藉以獨立控制各薄膜電晶體臨限值。詳言之，在後者情形，各薄膜電晶體臨限值可由第一臨限值控制電路控制以增進信號線驅動電路操作頻率，也可由第二臨限值控制電路控制以降低掃描線驅動電路功率消耗。獨立控制臨限值的原因是信號線驅動電路和掃描線驅動電路在操作頻率不同。易言之，操作頻率對信號線驅動電路較重要，而功率消耗對掃描線驅動電路較重要。

圖式簡述

圖１顯示本發明第一實施例的矩陣型液晶顯示單元；

圖２顯示使用ＴＦＴ之主動矩陣的一例；

圖３Ａ和３Ｂ顯示使用非晶矽ＴＦＴ之主動矩陣的傳

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（9）

統例；

圖4A和4B顯示使用多晶矽TFT之主動矩陣的傳統例；

圖5A和5B代表傳統TFT的汲極電流對閘極電壓特性；

圖6顯示反相器電路一例；

圖7是顯示用於本發明之TFT的平面圖；

圖8A至8C代表TFT的汲極電流對閘極電壓特性；

圖9是顯示TFT的剖面圖；

圖10顯示反相器電路一例；

圖11A和11B顯示本發明第一實施例的臨限值控制電路；

圖12顯示本發明第二實施例的矩陣型液晶顯示單元；

圖13顯示本發明第二實施例的臨限值控制電路；

圖14顯示臨限值控制電路的等效電路例子。

主要元件表：

701　島狀區

702　閘極

703　源極／汲極區

704　通道接觸區

705　接觸孔

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（10）

706	接觸孔
707	接觸孔
708	源極
709	汲極
710	臨限值控制端電極
902	閘極氧化物膜
905	n型通道
906	p型通道
907	乏層
101	驅動電路
102	驅動電路
103	控制電路
100	圖素矩陣
1101	電壓源
1102	可變電阻器
1201	驅動電路
1202	驅動電路
1203	控制電路
1204	控制電路
1200	圖素矩陣
1301	薄膜電晶體
1302	負載
1303	基準電壓
1304	放大器

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（11）

400　基底

401　驅動電路

402　驅動電路

403　主動矩陣

404　正反器電路

405　移位暫存器

較佳實施例詳述

參照附圖來說明本發明較佳實施例。

首先，參照圖7說明用於本發明的TFT。此實施例中，假設TFT爲n型。圖7是顯示n型TFT的結構圖（平面圖）。首先，形成本質多晶矽製成的島狀區701。然後，形成閘極絕緣膜，閘極膜形成於閘極絕緣膜上。蝕刻閘極膜形成閘極702。其後，島狀區701摻以n型雜質而形成n型源極／汲極區703。在此過程，因在閘極702形成後摻雜，故無雜質摻入閘極702下方。

隨後，島狀區701摻以p型雜質而形成通道接觸區704。此實施例中，島狀區701在摻以n型雜質後摻以p型雜質，但處理次序可顛倒。其後，中間層膜形成於其上以界定接觸孔705、706、707。然後，電極金屬膜形成於其上以形成源極708、汲極709、臨限值控制端電極710。此實施例中，可形成具有臨限值控制端的TFT。上述處理中，因CMOS之故而不新增處理，因而可在與傳統處理相同的處理形成元件。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（12）

隨後，說明ＴＦＴ電性。首先，電壓不施於臨限值控制端電極７１０時的ＴＦＴ特性顯示於圖８Ａ。在此情形，ＴＦＴ的特性與沒有臨限值控制端電極７１０的傳統ＴＦＴ相同。然後，正電壓施於臨限值控制端電極７１０時的ＴＦＴ特性顯示於８Ｂ，負電壓施加時的ＴＦＴ特性顯示於圖８Ｃ。

參照ＴＦＴ剖面圖（圖９）說明ＴＦＴ操作。圖９的剖面圖是沿著圖７之虛線Ａ－Ａ´所取的剖面。當ｎ型ＴＦＴ開啓時，ｎ型通道９０５形成於閘極氧化物膜９０２下。在此情況，ｐ型層９０６形成於多晶矽製成之通道的下側。在此情況，在電壓不施於ｐ型層９０６的浮動狀態，ＴＦＴ的操作與傳統ＴＦＴ相同。但從控制端７１０將電壓施於通道接觸區７０４時，ｐ型層９０６做爲反閘極，藉以影響通道９０５。

當負電壓施於ｐ型層９０６時，界定於ｎ型層通道９０５與形成於通道９０５下之ｐ型層９０６之間的乏層９０７散開，用來抑制通道９０５，而難以容許電流流入通道９０５。結果，臨限值變大。另一方面，當正電壓施於ｐ型層９０６時，乏層９０７變窄而使電流容易流入。結果，臨限值降低。因此，說明ｎ型ＴＦＴ。相同說明適用相反極性的ｐ型ＴＦＴ。

隨後，鑒於ＴＦＴ特性，說明本發明的驅動電路操作。圖１０顯示做爲驅動電路一例的反相器陣列。相同說明可適用移位暫存器、解碼器等，取代反相器。ＣＭＯＳ反

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（13）

相器電路通常包含輸入、輸出、電源、ＧＮＤ的四端。但本發明的反相器包含六端，增加ｎ型ＴＦＴ和ｐ型ＴＦＴ的控制端，這些控制端控制構成電路之ＴＦＴ的臨限值。

圖１顯示本發明第一實施例。此實施例中，臨限值控制電路１０３取出並控制構成信號線驅動電路１０１和掃描線驅動電路１０２之ＴＦＴ的臨限值控制端（圖７的參考數字７１０）。如上述，若嘗試以在常開狀態的ＴＦＴ降低功率消耗，則低於ＧＮＤ電位的電壓施於ｎ型ＴＦＴ臨限值控制端，而高於供電電壓的電壓施於ｐ型ＴＦＴ臨限值控制端，因此增加臨限值。參考數字１００代表圖素矩陣。

若嘗試令驅動電路（１０１，１０２）的操作頻率高，則高於ＧＮＤ電位的電壓施於ｎ型ＴＦＴ臨限值控制端，而低於供電電壓的電壓施於ｐ型ＴＦＴ臨限值控制端，因此減低臨限值。無論如何，掃描線驅動電路１０２和信號線驅動電路１０１的操作原理與傳統情形相同。

圖１１Ａ和１１Ｂ是臨限值控制電路１０３的電路圖例子。此實施例中，由於控制電壓不隨時間改變，故ｐ型ＴＦＴ臨限值控制端１１０４和ｎ型ＴＦＴ臨限值控制端１１０５可分別連接電壓源１１０１以賦予所需電壓（圖１１Ａ），或可連接可變電阻器１１０２以賦予電壓（圖１１Ｂ）。此例中，若控制臨限值，則當監控驅動電路電流值或各ＴＦＴ電流值時，設定電壓以最佳化。

圖１２顯示本發明第二實施例。此例中，進行控制而

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)

五、發明說明（14）

不使信號線驅動電路１２０１和掃描線驅動電路１２０２的臨限值控制電壓共同，異於第一實施例。通常，信號線驅動電路１２０１的操作頻率的單位是ＭＨｚ，而掃描線驅動電路１２０２的單位是ＫＨｚ。因此，信號線驅動電路１２０１的操作頻率須增加，而掃描線驅動電路１２０２不需增加。所以，若控制臨限值，則操作頻率對信號線驅動電路１２０１重要，而功率消耗對掃描線驅動電路１２０２重要。此例中，臨限值控制電路本身的結構與第一實施例相同。但此實施例異於第一實施例之處是此實施例使用二個獨立臨限值控制電路１２０３和１２０４。參考數字１２００代表圖素矩陣。

圖１３顯示用於本發明之第二臨限值控制電路的電路結構例子。此例中，臨限值控制電路不由外部可變電阻器或可變電壓源組成，而是形成在共用驅動電路之基底上的薄膜電晶體。此例中，電路包括是控制基準的監控ＴＦＴ１３０１、將流在監控ＴＦＴ１３０１的電流變成電壓的負載１３０２、放大跨越負載１３０２的電壓以將電壓施於監控ＴＦＴ１３０１和驅動電路之臨限值控制端的放大器１３０４。

以下說明上述第二臨限值控制電路的操作。當ＴＦＴ１３０１常開時，汲極電流流在監控ＴＦＴ１３０１，藉以使電壓跨越負載１３０２。該電壓輸入到放大器１３０４之差動輸入的非反相輸入端，因而放大並輸出跨越負載１３０２的電壓與基準電壓１３０３之間的差動電

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（15）

壓。因如此放大的差動電壓輸出適於非反相輸入，故以下降值輸出。放大器１３０４的輸出端接到監控ＴＦＴ１３０１和驅動電路的電壓控制端，爲減低電壓，跨越臨限值控制端電壓下降，ＴＦＴ臨限值增加，因而限制流在ＴＦＴ的汲極電流。依此方式，配合監控ＴＦＴ１３０１和放大器１３０４進行負反饋，而可自動控制臨限值。

如上述，假設ＴＦＴ常開，構成反饋電路。但若監控ＴＦＴ１３０１的閘極電壓固定於非源電位的電位，且適當設定基準電壓，則可自由設定臨限值。

圖１４是使用ＴＦＴ之圖１３的臨限值控制電路特例。放大器由運算放大器形成，包含ｎ型ＦＴＦ組成的差動電路和ｐ型ＴＦＴ組成的主動負載。

上述實施例中，控制形成驅動電路之ＴＦＴ的臨限值。也可控制形成圖素部之ＴＦＴ的臨限值。

依據本發明，施加電壓控制ＴＦＴ臨限值，而可降低驅動電路功率消耗。也增進驅動電路操作頻率。

本發明較佳實施例的以上說明爲了展現及描敘。並非將本發明限於所揭示的精確形式，修改和變化是可能的，或可得自本發明的實施。選擇及說明實施例以解決發明原理，令熟習此道者以各種實施例和各種修改利用本發明。發明範疇要由申請專利範圍及其均等論來界定。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

A5
B5

四、中文發明摘要（發明之名稱：　　）

矩陣型液晶顯示單元

矩陣型液晶顯示單元包含：排成矩陣形式的多個圖素部；顯示信號經其送到圖素部的多條信號線；掃描信號經其送到圖素部的多條掃描線；驅動信號線的信號線驅動電路；驅動掃描線的掃描線驅動電路；形成信號線驅動電路的多個第一薄膜電晶體；形成掃描線驅動電路的多個第二薄膜電晶體；接到信號線驅動電路和掃描線驅動電路以共同控制第一和第二薄膜電晶體之臨限值的臨限值控制電路。

英文發明摘要（發明之名稱：Matrix type liquid-crystal display unit）

A matrix type liquid-crystal display unit includes: a plurality of pixel portions which are arranged in the form of a matrix; a plurality of signal lines through which a display signal is supplied to the pixel portions; a plurality of scanning lines through which a scanning signal is supplied to the pixel portions; a signal-line drive circuit for driving the signal lines; a scanning-line drive circuit for driving the scanning-lines; a plurality of first thin-film transistors that form the signal-line drive circuit; a plurality of second thin-film transistors that form the scanning-line drive circuit; and a threshold value control circuit being connected to the signal-line drive circuit and the scanning-line drive circuit, for commonly controlling threshold values of the first and second thin-film transistors.

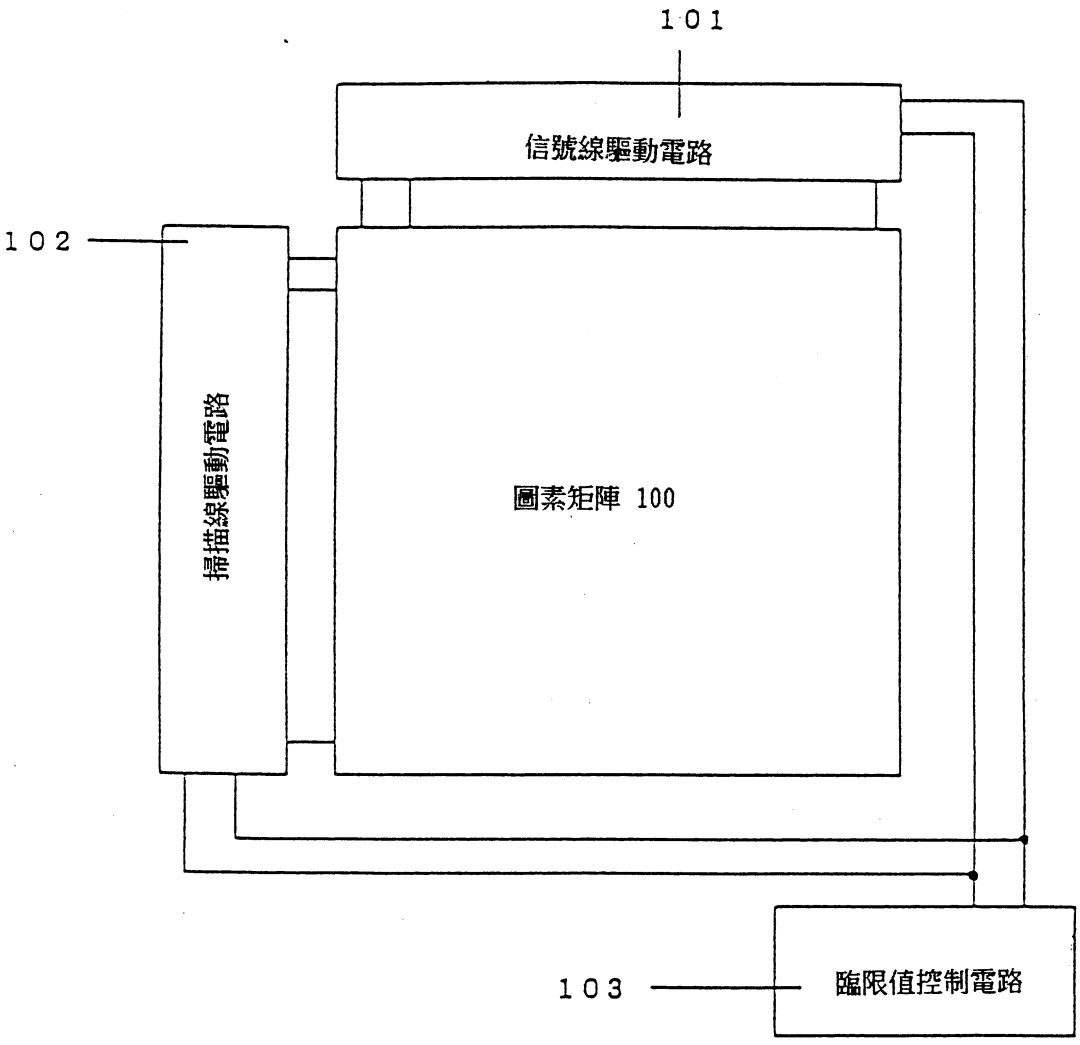
（請先閱讀背面之注意事項再填寫本頁各欄）

裝　訂　線

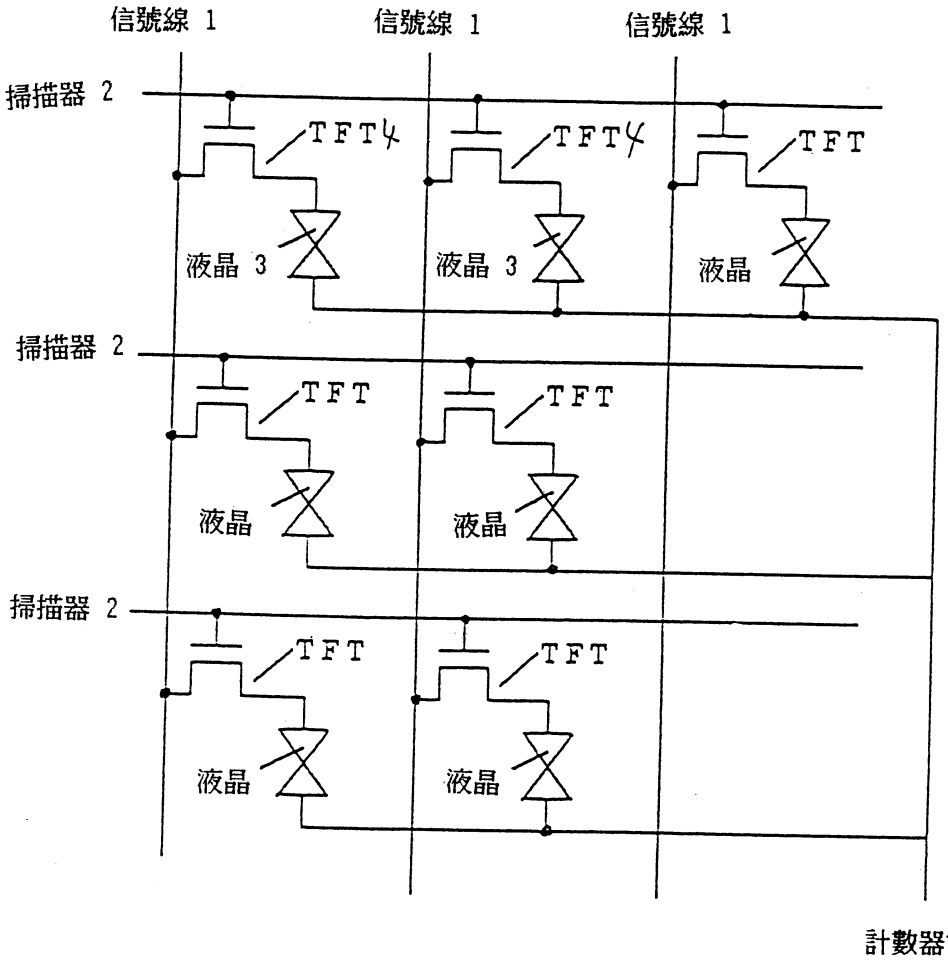
經濟部中央標準局員工消費合作社印製

85112348

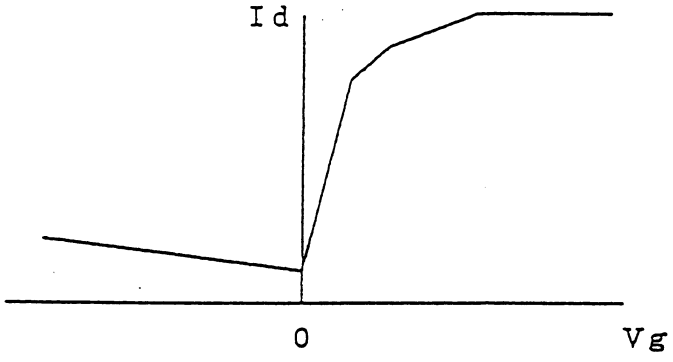
726751



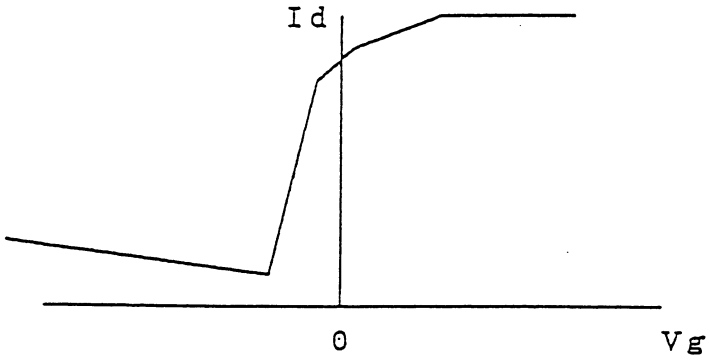
第 1 圖



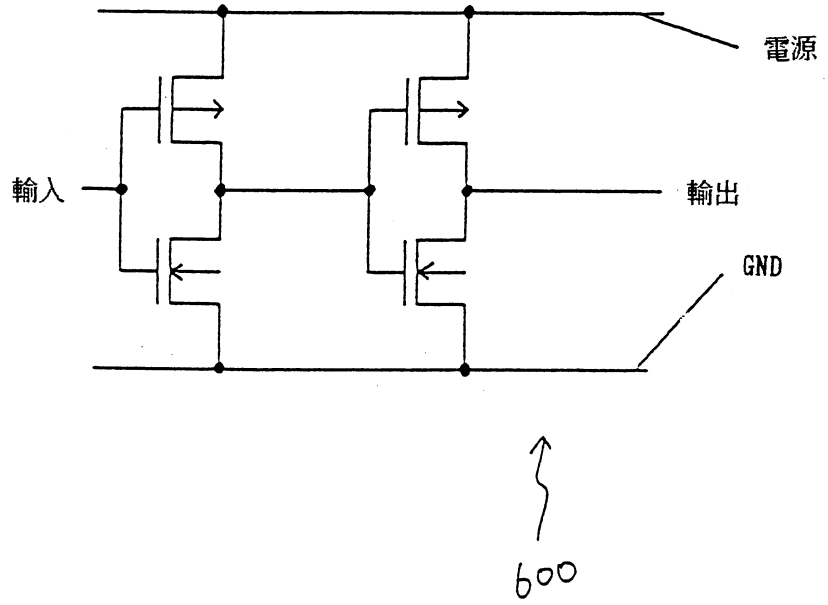
第 2 圖



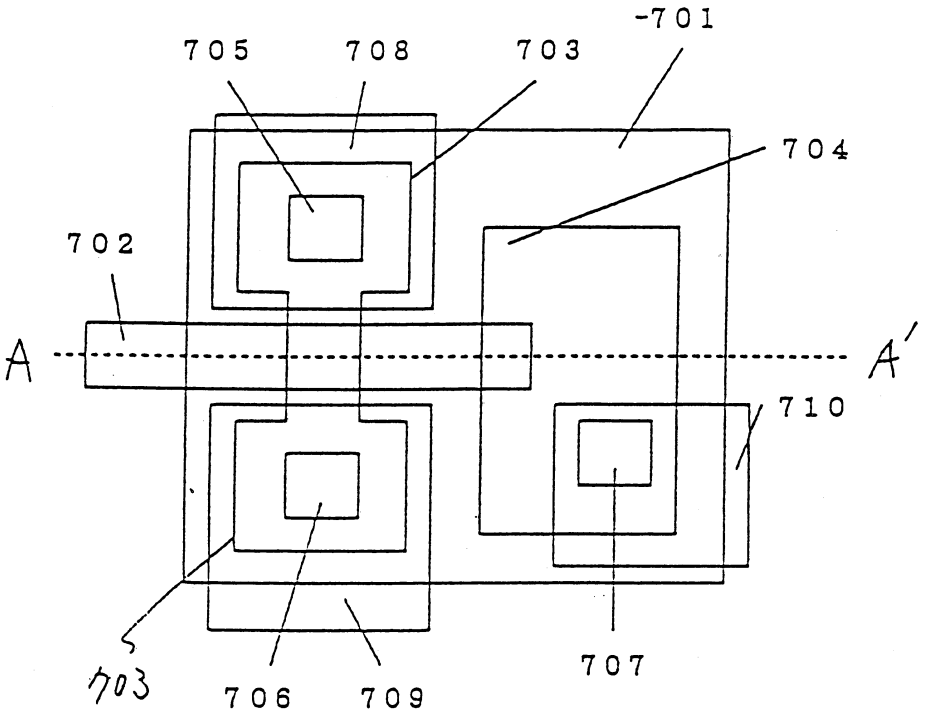
第 5 圖A



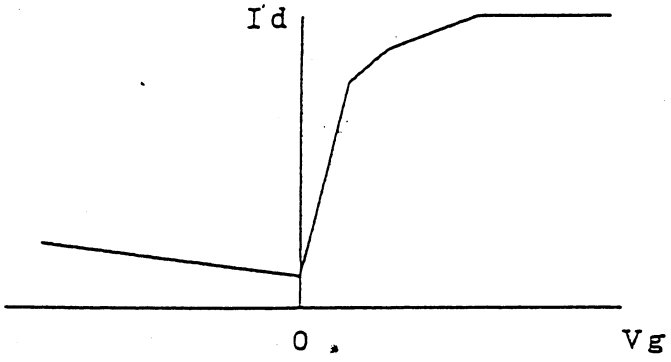
第 5 圖B



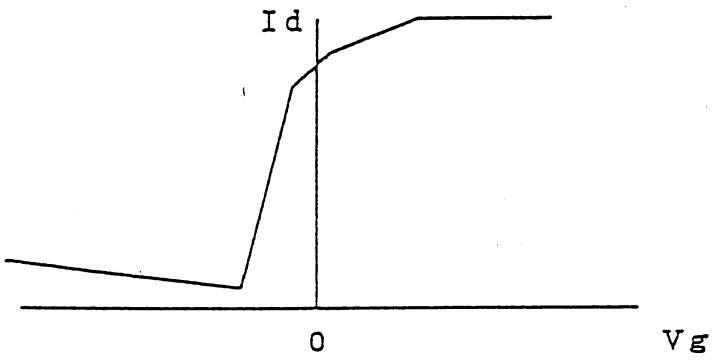
第 6 圖



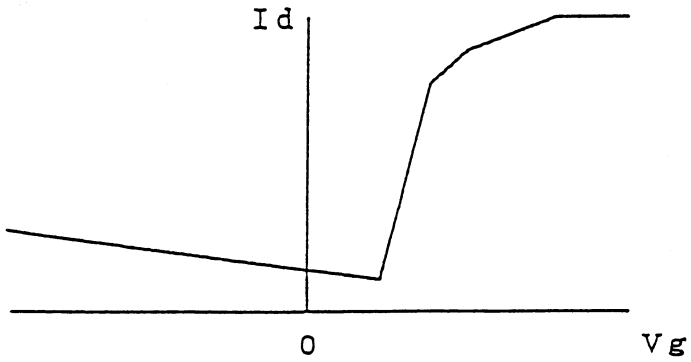
第7圖



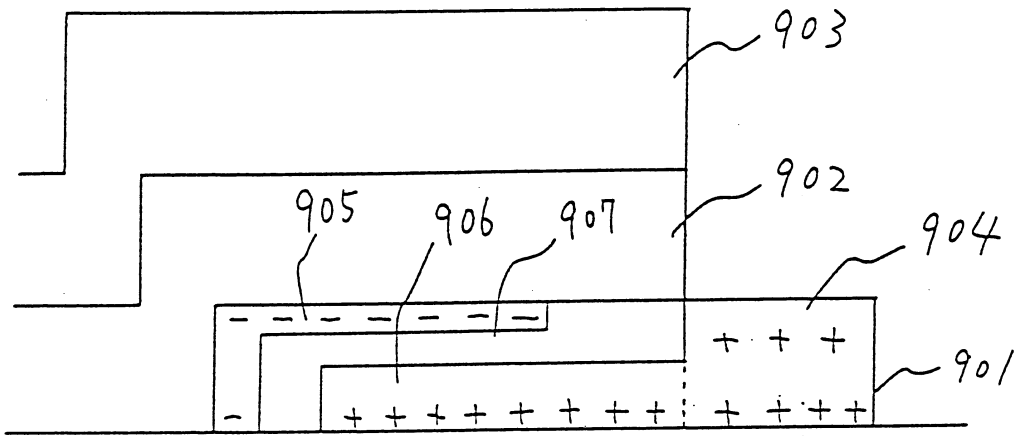
第 8 圖A



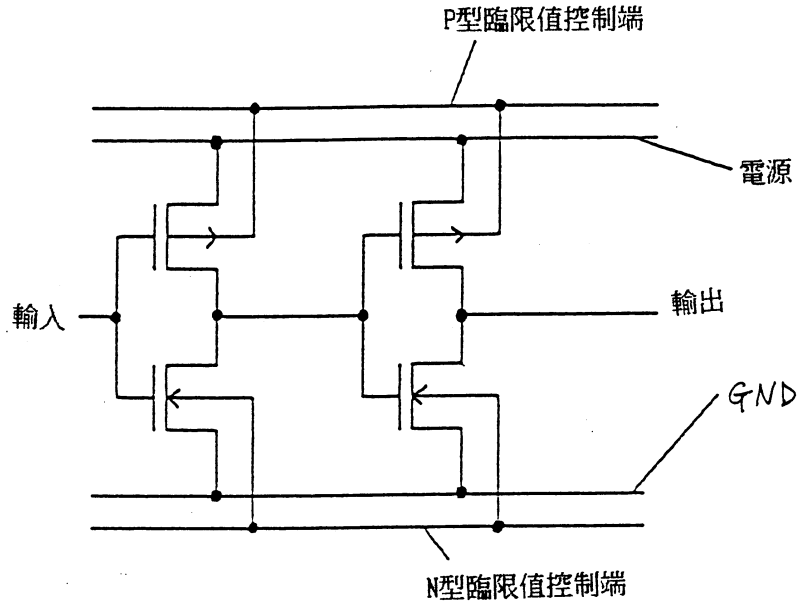
第 8 圖B



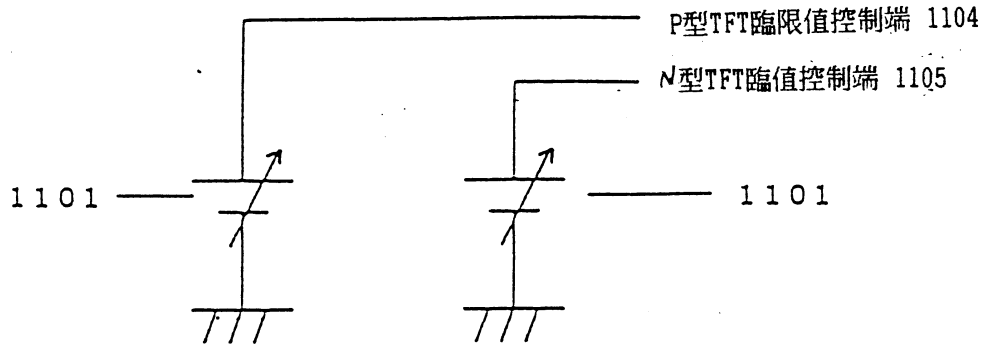
第 8 圖C



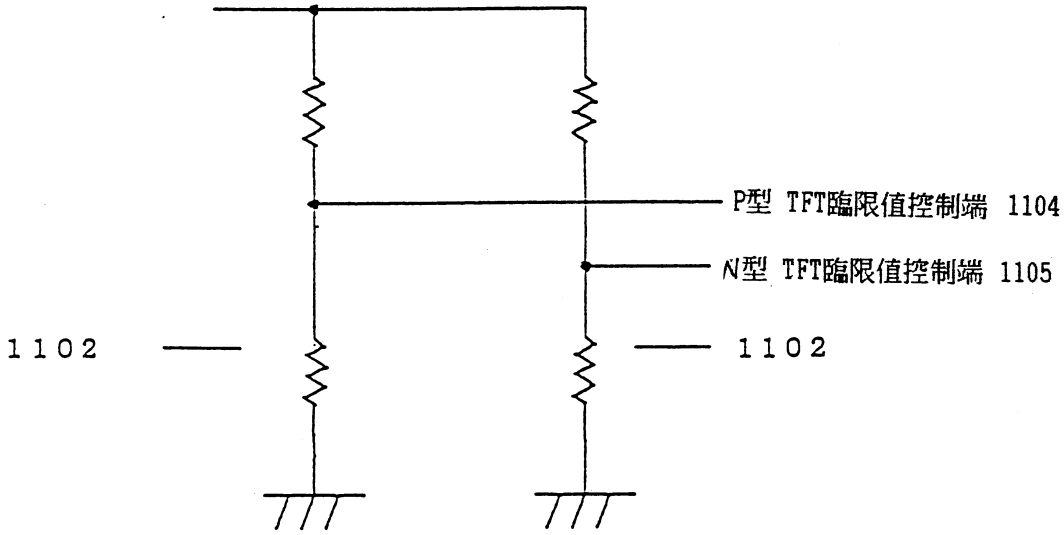
第 9 圖



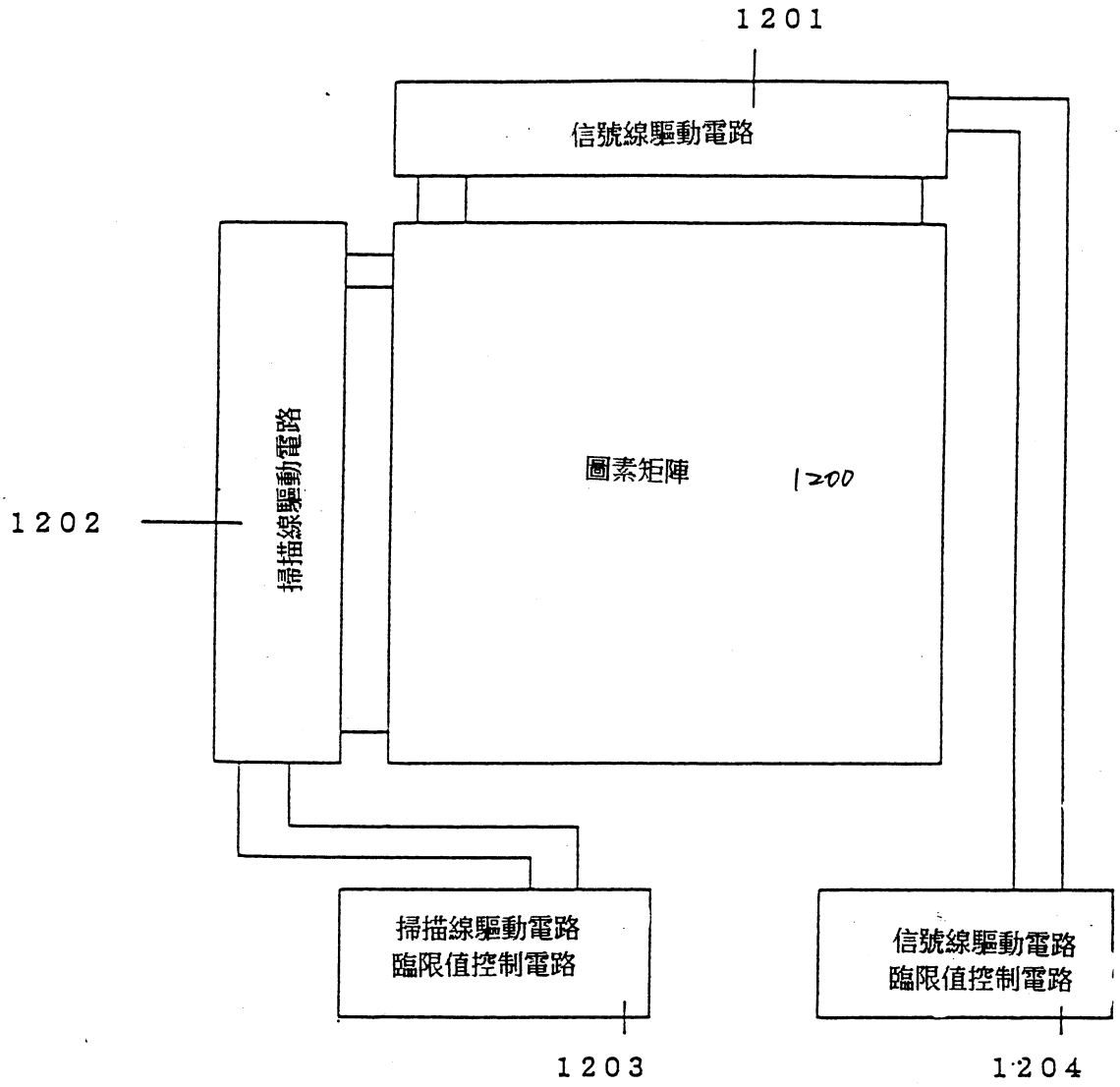
第10圖


P型TFT臨限值控制端 1104
N型TFT臨值控制端 1105
1101
1101

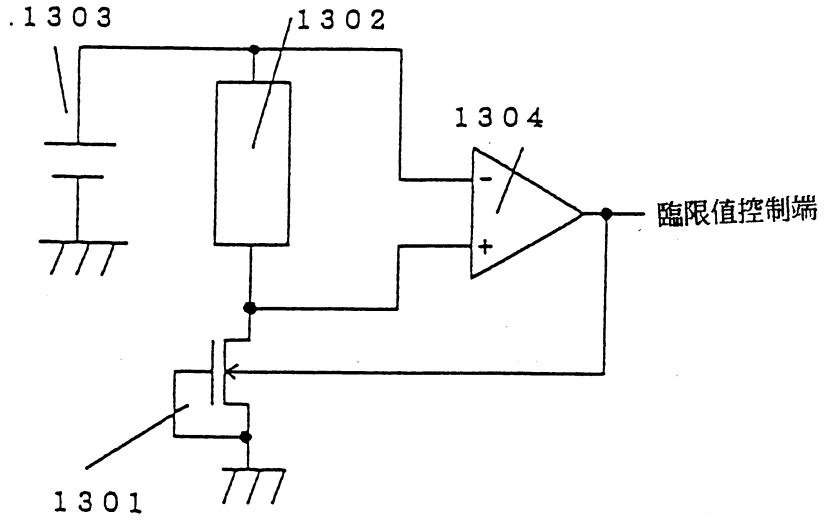
第11圖A


P型 TFT臨限值控制端 1104
N型 TFT臨限值控制端 1105
1102
1102

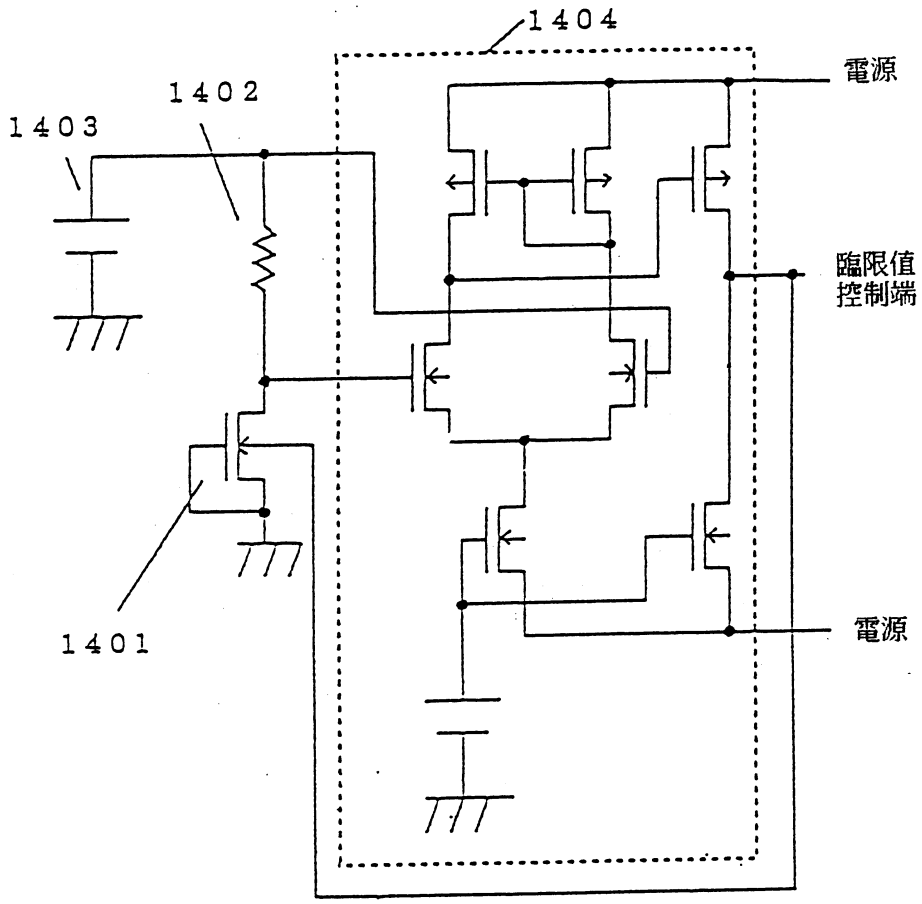
第11圖B


1201
信號線驅動電路
1202
掃描線驅動電路
圖素矩陣
1200
掃描線驅動電路
臨限值控制電路
1203
信號線驅動電路
臨限值控制電路
1204

第12圖



第13圖



第14圖

申請日期	85 年 10 月 9 日
案號	85112348
類別	G02F 1/17, 1/33, 1/36

（以上各欄由本局填註）

A4
C4

504599

發明 ~~新型~~ 專利說明書（修正本）

一、發明 ~~新型~~ 名稱	中文	矩陣型液晶顯示單元
	英文	Matrix type liquid-crystal display unit
二、發明 ~~創作~~ 人	姓名	(1) 小山潤 (2) 山崎舜平
	國籍	(1) 日本　(2) 日本
	住、居所	(1) 日本國神奈川縣相模原市西橋本一－四－二三 (2) 日本國東京都世田谷區成城四－一〇－二〇
三、申請人	姓名（名稱）	(1) 半導體能源研究所股份有限公司 株式会社半導体エネルギー研究所
	國籍	(1) 日本
	住、居所（事務所）	(1) 日本國神奈川縣厚木市長谷三九八番地
	代表人姓名	(1) 山崎舜平

裝　訂　線

經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

第85112348號專利申請案

中文申請專利範圍修正本

民國91年2月修正

1．一種液晶顯示元件，包含

多數圖素部，安排爲矩陣形式，

多數信號線，供顯示信號經過而供至圖素部；

多數掃描線，供掃描信號經過而供至圖素部；

一驅動電路，供驅動信號線與掃描線至少之一，驅動電路包括至少第一及第二薄膜電晶體；

一臨限值控制電路，接至驅動電路以控制第一及第二薄膜電晶體之臨限值，

其中各第一及第二薄膜電晶體包含一控制端，可經由控制各第一及第二薄膜電晶體之臨限值，臨限值控制電路施加適當電壓至控制端子。

2．一種液晶顯示元件，包含

多數圖素部，安排爲矩陣形式，

多數信號線，供顯示信號經過而供至圖素部；

多數掃描線，供掃描信號經過而供至圖素部；

一驅動電路，供驅動信號線與掃描線至少之一，驅動電路包括至少第一及第二薄膜電晶體；

一臨限值控制電路，接至驅動電路以控制第一及第二薄膜電晶體之臨限值，

其中各第一及第二薄膜電晶體包含一控制端，可經由控制各第一及第二薄膜電晶體之臨限值，臨限值控制電路

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

施加適當電壓至控制端子，及

其中控制端形成於電氣地接至各第一及第二薄膜電晶體一通道之通道接觸區，臨限值控制電路施加適當電壓至控制端而改變通適，因此控制臨限值，

其中該通道接觸區是與薄膜電晶體之通道相反。

3．一種液晶顯示元件，包含

多數圖素部，安排爲矩陣形式，

多數信號線，供顯示信號經過而供至圖素部；

多數掃描線，供掃描信號經過而供至圖素部；

一驅動電路，供驅動信號線與掃描線至少之一，驅動電路包括至少第一及第二薄膜電晶體；

一臨限值控制電路，接至驅動電路以控制第一及第二薄膜電晶體之臨限值，

其中各第一及第二薄膜電晶體爲n式，臨限值控制電路施加一低於接地電位之電壓，以降低驅動電路之電力消耗。

4．一種液晶顯示元件，包含

多數圖素部，安排爲矩陣形式，

多數信號線，供顯示信號經過而供至圖素部；

多數掃描線，供掃描信號經過而供至圖素部；

一驅動電路，供驅動信號線與掃描線至少之一，驅動電路包括至少第一及第二薄膜電晶體；

一臨限值控制電路，接至驅動電路以控制第一及第二薄膜電晶體之臨限值，

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線

經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

其中各第一及第二薄膜電晶體爲ｐ式，臨限值控制電路施加一高於供應電位之電壓，以降低驅動電路之電力消耗。

5．一種液晶顯示元件，包含

多數圖素部，安排爲矩陣形式，

多數信號線，供顯示信號經過而供至圖素部；

多數掃描線，供掃描信號經過而供至圖素部；

一驅動電路，供驅動信號線與掃描線至少之一，驅動電路包括至少第一及第二薄膜電晶體；

一臨限值控制電路，接至驅動電路以控制第一及第二薄膜電晶體之臨限值，

其中各第一及第二薄膜電晶體爲ｎ式，臨限值控制電路施加一高於接地電位之電壓，以改進驅動電路之操作頻率。

6．一種液晶顯示元件，包含

多數圖素部，安排爲矩陣形式，

多數信號線，供顯示信號經過而供至圖素部；

多數掃描線，供掃描信號經過而供至圖素部；

一驅動電路，供驅動信號線與掃描線至少之一，驅動電路包括至少第一及第二薄膜電晶體；

一臨限值控制電路，接至驅動電路以控制第一及第二薄膜電晶體之臨限值，

其中各第一及第二薄膜電晶體爲ｐ式，臨限值控制電路施加一低於供應電位之電壓以改進驅動電路之操作頻率

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線

經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

。

7．一種液晶顯示元件，包含

多數圖素部，安排爲矩陣形式，

多數信號線，供顯示信號經過而供至圖素部；

多數掃描線，供掃描信號經過而供至圖素部；

一驅動電路，供驅動信號線與掃描線至少之一，驅動電路包括至少第一及第二薄膜電晶體；

一臨限值控制電路，接至驅動電路以控制第一及第二薄膜電晶體之臨限值，

其中各第一及第二薄膜電晶體包含一控制端，可經由控制各第一及第二薄膜電晶體之臨限值，臨限值控制電路施加適當電壓至控制端子，及

其中臨限值控制電路包含一可變電阻器，並調整可變電阻器之電阻以施加適當電壓至該控制端。

8．一種液晶顯示元件，包含

多數圖素部，安排爲矩陣形式，

多數信號線，供顯示信號經過而供至圖素部；

多數掃描線，供掃描信號經過而供至圖素部；

一驅動電路，供驅動信號線與掃描線至少之一，驅動電路包括至少第一及第二薄膜電晶體；

一臨限值控制電路，接至驅動電路以控制第一及第二薄膜電晶體之臨限值，

其中各第一及第二薄膜電晶體包含一控制端，可經由控制各第一及第二薄膜電晶體之臨限值，臨限值控制電路

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線

經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

施加適當電壓至控制端子，及

其中臨限值控制電路包含一監控薄膜電晶體，係包含一臨限值控制端以設定一基準值；一負載可轉換監控薄膜電晶體中流動之電流成電壓，及一放大器可放大負載間發展之電壓，可施加放大後電壓至驅動電路，並負回饋經放大電壓至監控薄膜電晶體之臨限值控制端。

9．一種液晶顯示元件，包含

多數圖素部，安排爲矩陣形式，

多數信號線，供顯示信號經過而供至圖素部；

多數掃描線，供掃描信號經過而供至圖素部；

一驅動電路，供驅動信號線與掃描線至少之一，驅動電路包括至少第一及第二薄膜電晶體；

一臨限值控制電路，接至驅動電路以控制第一及第二薄膜電晶體之臨限值，

其中該第一及第二薄膜電晶體形成一互補電晶體，由n式電晶體及p式電晶體構成，n式電晶體具第一控制端，p式電晶體具第二控制端，臨限值控制電路分別施加電壓至第一及第二控制端。

10．一種液晶顯示元件，包含：

多數圖素部，安排爲矩陣形式，

多數信號線，供顯示信號經過而供至圖素部；

多數掃描線，供掃描信號經過而供至圖素部；

一信號線驅動電路，驅動信號線，信號線驅動電路包括至少第一及第二薄膜電晶體；

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線

經濟部智慧財產局員工消費合作社印製

A8
B8
C8
D8

六、申請專利範圍

一掃描線驅動電路，驅動掃描線，掃描線驅動電路包括至少第一及第二薄膜電晶體；

一臨限值控制電路，接至信號線驅動電路及掃描線驅動電路，以共同控制該信號線及掃描線驅動電路之第一及第二薄膜電晶體之臨限值，

其中該信號線及掃描線驅動電路之第一及第二薄膜電晶體各包含一控制端，經由控制該信號線及掃描線驅動電路之各第一及第二薄膜電晶體之臨限值，而臨限值控制電路施加適當電壓至控制端。

１１．一種液晶顯示元件，包含：

多數圖素部，安排爲矩陣形式，

多數信號線，供顯示信號經過而供至圖素部；

多數掃描線，供掃描信號經過而供至圖素部；

一信號線驅動電路，驅動信號線，信號線驅動電路包括至少第一及第二薄膜電晶體；

一掃描線驅動電路，驅動掃描線，掃描線驅動電路包括至少第一及第二薄膜電晶體；

第一臨限值控制電路，接至信號線控制電路，控制第一及第二薄膜電晶體之臨限值；及

第二臨限值控制電路，接至掃描線驅動電路，控制第一及第二薄膜電晶體之臨限值，與第一臨限值控制電路獨立。

１２．一種液晶顯示元件，包含：

多數圖素部，安排爲矩陣形式，

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

A8
B8
C8
D8

六、申請專利範圍

多數信號線，供顯示信號經過而供至圖素部；

多數掃描線，供掃描信號經過而供至圖素部；

一信號線驅動電路，驅動信號線，信號線驅動電路包括至少第一及第二薄膜電晶體；

一掃描線驅動電路，驅動掃描線，掃描線驅動電路包括至少第一及第二薄膜電晶體；

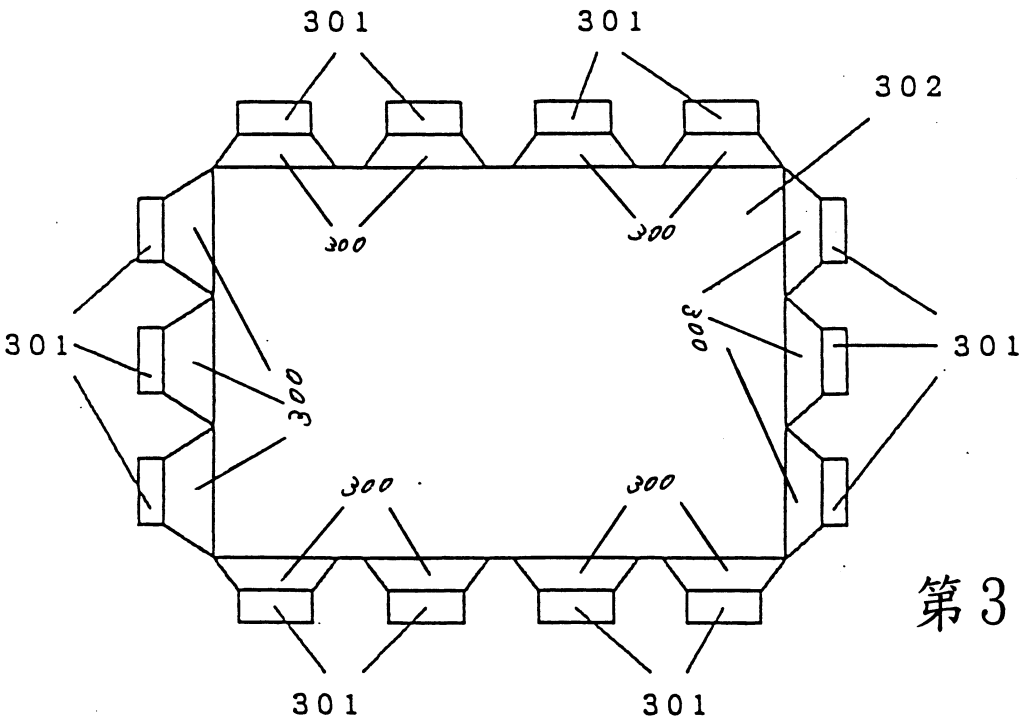
第一臨限值控制電路，接至信號線控制電路，控制第一及第二薄膜電晶體之臨限值；及

第二臨限值控制電路，接至掃描線驅動電路，控制第一及第二薄膜電晶體之臨限值，與第一臨限值控制電路獨立；及

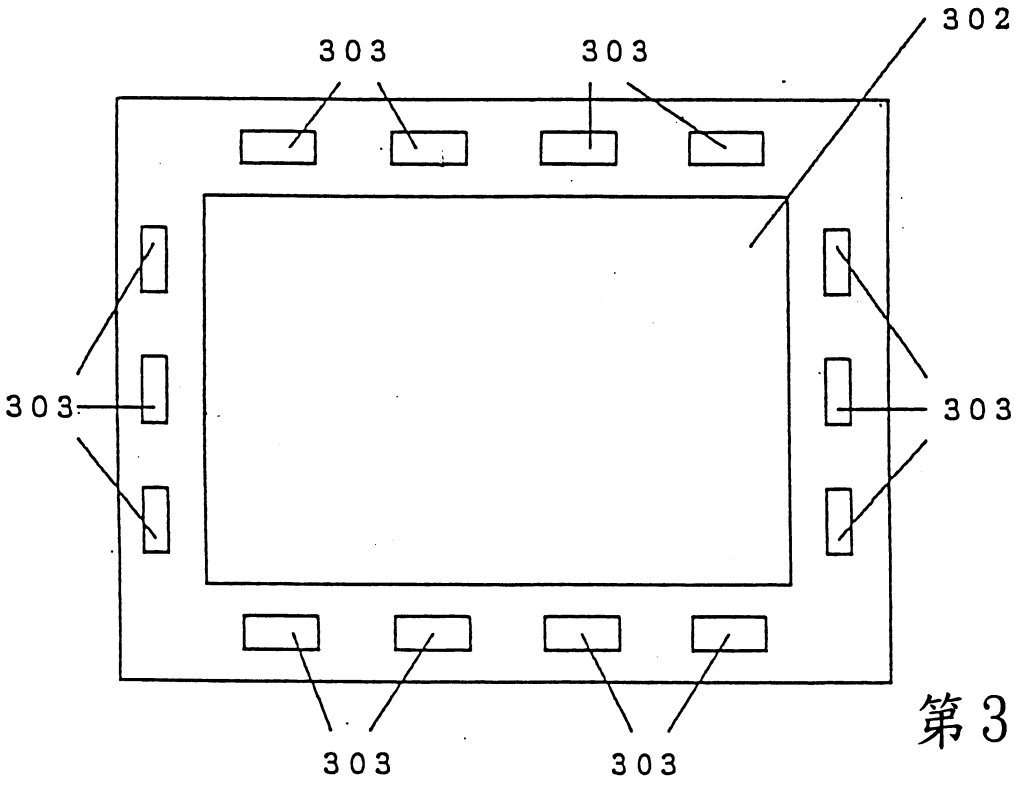
其中第一臨限值控制電路控制臨限值以改進信號線驅動電路之操作頻率，第二臨限值控制電路控制臨限值以降低掃描線驅動電路之電力消耗。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

88 6 3



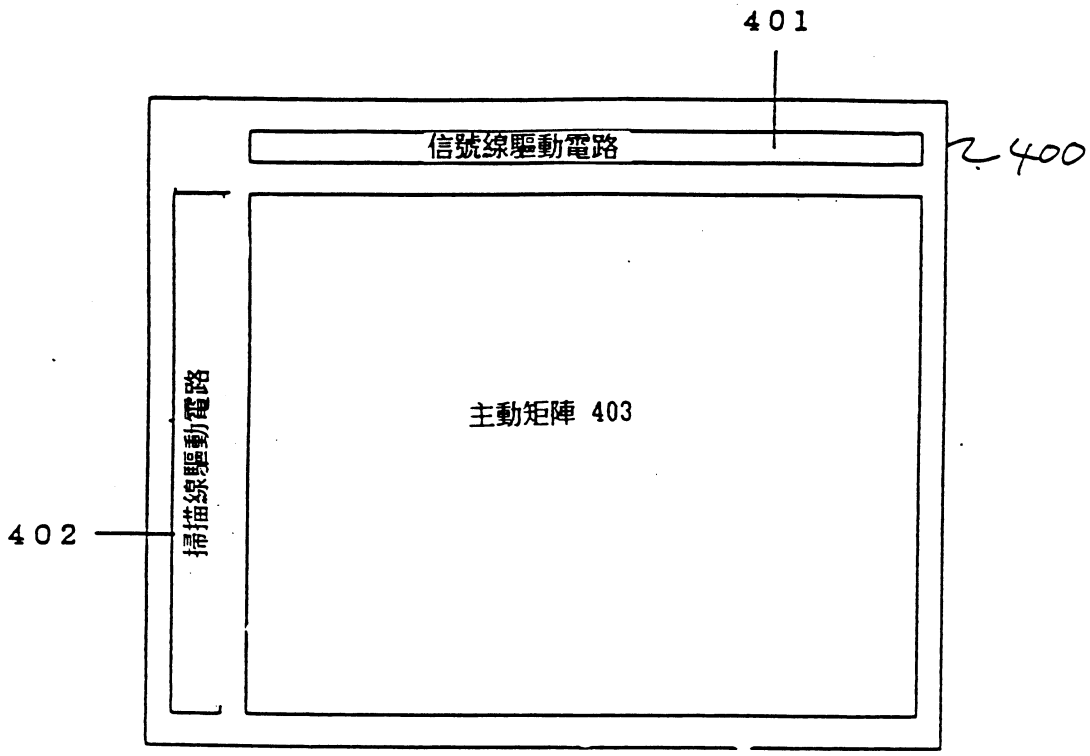
第 3 圖 A



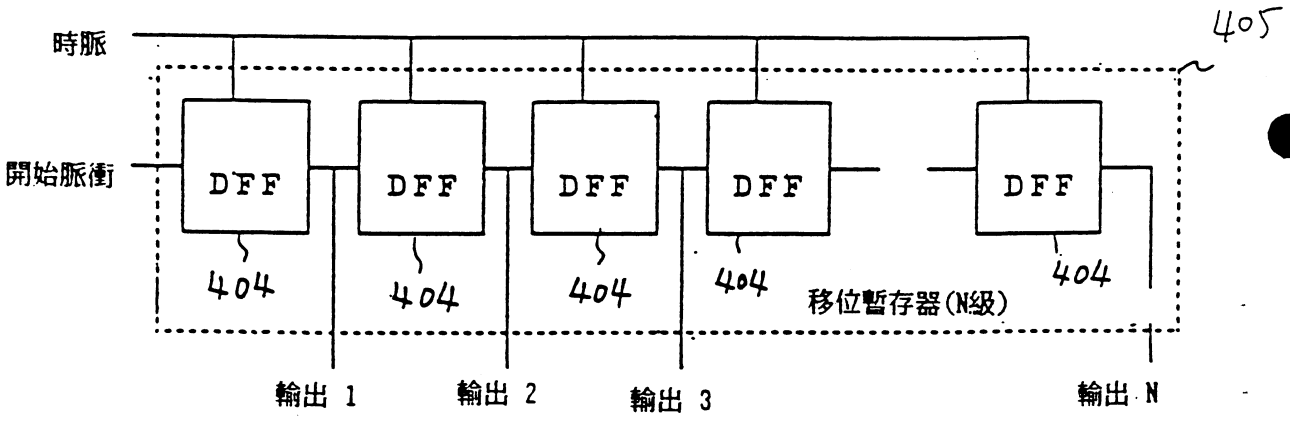
第 3 圖 B

請委員明示，本案修正後是否變更原實質內容

87.3.11 修正 補充



第4圖A



第4圖B