

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】令和 2 年 3 月 26 日 (2020.3.26)

【公開番号】特開 2019-140310 (P2019-140310A)

【公開日】令和 1 年 8 月 22 日 (2019.8.22)

【年通号数】公開・登録公報 2019-034

【出願番号】特願 2018-24047 (P2018-24047)

【国際特許分類】

H 0 1 L 29/78 (2006.01)

H 0 1 L 29/12 (2006.01)

【F I】

H 0 1 L 29/78 6 5 2 N

H 0 1 L 29/78 6 5 2 K

H 0 1 L 29/78 6 5 3 C

H 0 1 L 29/78 6 5 2 M

H 0 1 L 29/78 6 5 7 D

H 0 1 L 29/78 6 5 2 T

H 0 1 L 29/78 6 5 6 A

【手続補正書】

【提出日】令和 2 年 2 月 6 日 (2020.2.6)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 電極と、

前記第 1 電極の上に設けられ、第 1 領域と、前記第 1 領域を囲む第 2 領域と、を有する第 1 導電形の第 1 半導体領域と、

前記第 1 領域の上に設けられた第 2 導電形の第 2 半導体領域と、

前記第 2 半導体領域の上に設けられた第 1 導電形の第 3 半導体領域と、

前記第 3 半導体領域の上に設けられ、前記第 2 半導体領域及び前記第 3 半導体領域と電氣的に接続された第 2 電極と、

前記第 1 領域から前記第 2 半導体領域に向かう第 1 方向に垂直な第 2 方向において、前記第 2 半導体領域とゲート絶縁部を介して対向するゲート電極と、

前記第 2 領域の上に第 1 絶縁部を介して設けられ、前記第 1 方向及び前記第 2 方向に垂直な第 3 方向において互いに離間して複数設けられた第 1 導電部であって、複数の前記第 1 導電部は、前記第 2 方向において前記ゲート電極と並び、前記第 2 電極又は前記ゲート電極と電氣的に接続された、前記第 1 導電部と、

前記第 2 電極又は前記ゲート電極と電氣的に接続され、前記第 2 領域の上に第 2 絶縁部を介して設けられ、前記第 3 方向において前記ゲート電極及び前記複数の第 1 導電部と並び第 2 導電部と、

を備え、

前記第 1 導電部の前記第 2 方向における長さは、前記ゲート電極の前記第 2 方向における長さよりも長い半導体装置。

【請求項 2】

前記ゲート電極は、前記第 2 方向において互いに離間して複数設けられ、

前記第 2 導電部は、前記第 3 方向において前記複数のゲート電極及び前記複数の第 1 導電部と並び、

前記第 1 絶縁部同士の間の前記第 3 方向における距離は、前記ゲート絶縁部同士の間の前記第 2 方向における距離以下である請求項 1 記載の半導体装置。

【請求項 3】

前記第 2 電極又は前記ゲート電極と電氣的に接続された複数の第 3 導電部と、

前記複数の第 3 導電部の上に設けられ、前記ゲート電極と電氣的に接続された第 3 電極と、

をさらに備え、

前記複数の第 3 導電部は、前記第 3 方向において互いに離間し、

前記複数の第 3 導電部のそれぞれは、前記第 2 領域の上に第 3 絶縁部を介して設けられ、

前記ゲート電極の一部は、前記第 2 方向において、前記複数の第 1 導電部の一部と前記複数の第 3 導電部との間に位置し、

前記複数の第 3 導電部のそれぞれの前記第 2 方向における長さは、前記複数の第 1 導電部のそれぞれの前記第 2 方向における長さよりも長い請求項 1 または 2 に記載の半導体装置。

【請求項 4】

前記第 1 絶縁部中に設けられ、前記第 2 方向において前記第 1 導電部と離間した第 4 導電部をさらに備えた請求項 1 ~ 3 のいずれか 1 つに記載の半導体装置。

【請求項 5】

前記第 1 導電部は、さらに、前記第 2 方向において複数設けられ、

前記ゲート電極は、前記第 2 方向において、複数の前記第 1 導電部の一部と、複数の前記第 1 導電部の別の一部と、の間に位置する請求項 1 ~ 4 のいずれか 1 つに記載の半導体装置。

【請求項 6】

前記第 2 導電部は、前記第 3 方向において複数設けられ、

前記ゲート電極は、前記第 3 方向において、複数の前記第 2 導電部の 1 つと、複数の前記第 2 導電部の別の 1 つと、の間に位置する請求項 1 ~ 5 のいずれか 1 つに記載の半導体装置。

【請求項 7】

第 1 電極と、

前記第 1 電極の上に設けられ、第 1 領域と、前記第 1 領域を囲む第 2 領域と、を有し、前記第 1 電極と電氣的に接続された第 1 導電形の第 1 半導体領域と、

前記第 1 領域の上に設けられた第 2 導電形の複数の第 2 半導体領域と、

それぞれが、前記複数の第 2 半導体領域のそれぞれの上に設けられた第 1 導電形の複数の第 3 半導体領域と、

前記複数の第 3 半導体領域の上に設けられ、前記複数の第 2 半導体領域及び前記複数の第 3 半導体領域と電氣的に接続された第 2 電極と、

それぞれが、前記第 1 領域から前記第 2 半導体領域に向かう第 1 方向に垂直な第 2 方向において、前記複数の第 2 半導体領域のそれぞれとゲート絶縁部を介して対向する複数のゲート電極と、

前記第 2 領域の上に第 1 絶縁部を介して設けられ、前記第 2 方向において互いに離間して複数設けられた第 1 導電部であって、複数の前記第 1 導電部は、前記第 1 方向及び前記第 2 方向に垂直な第 3 方向において前記ゲート電極と並び、前記第 2 電極又は前記ゲート電極と電氣的に接続された、前記第 1 導電部と、

前記第 2 電極又は前記ゲート電極と電氣的に接続され、前記第 2 領域の上に第 2 絶縁部を介して設けられ、前記第 2 方向において前記ゲート電極及び前記複数の第 1 導電部と並び第 2 導電部と、

を備え、

前記第 1 導電部の前記第 3 方向における長さは、前記ゲート電極の前記第 2 方向における長さよりも長い半導体装置。

【請求項 8】

前記ゲート電極は、前記第 2 方向において互いに離間して複数設けられ、

前記第 2 導電部は、前記第 2 方向において前記複数のゲート電極及び前記複数の第 1 導電部と並び、

前記第 1 絶縁部同士の間の前記第 2 方向における距離は、前記ゲート絶縁部同士の間の前記第 2 方向における距離以下である請求項 7 記載の半導体装置。

【請求項 9】

第 1 電極と、

前記第 1 電極の上に設けられ、第 1 領域と、前記第 1 領域を囲む第 2 領域と、を有し、前記第 1 電極と電氣的に接続された第 1 導電形の第 1 半導体領域と、

前記第 1 領域の上に設けられた第 2 導電形の複数の第 2 半導体領域と、

それぞれが、前記複数の第 2 半導体領域のそれぞれの上に設けられた第 1 導電形の複数の第 3 半導体領域と、

前記複数の第 3 半導体領域の上に設けられ、前記複数の第 2 半導体領域及び前記複数の第 3 半導体領域と電氣的に接続された第 2 電極と、

それぞれが、前記第 1 領域から前記第 2 半導体領域に向かう第 1 方向に垂直な第 2 方向において、前記複数の第 2 半導体領域のそれぞれとゲート絶縁部を介して対向する複数のゲート電極と、

前記第 2 領域の上に第 1 絶縁部を介して設けられ、前記第 1 方向及び前記第 2 方向に垂直な第 3 方向において互いに離間して複数設けられた第 1 導電部であって、複数の前記第 1 導電部は、前記第 2 方向において前記ゲート電極と並び、前記第 2 電極又は前記ゲート電極と電氣的に接続された、前記第 1 導電部と、

前記第 2 領域の上に第 2 絶縁部を介して設けられ、前記第 2 方向において互いに離間して複数設けられた第 2 導電部であって、複数の前記第 2 導電部は、前記第 3 方向において前記複数のゲート電極と並び、前記第 2 電極又は前記ゲート電極と電氣的に接続された、前記第 2 導電部と、

を備えた半導体装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0005

【補正方法】変更

【補正の内容】

【0005】

実施形態に係る半導体装置は、第 1 電極と、第 1 導電形の第 1 半導体領域と、第 2 導電形の第 2 半導体領域と、第 1 導電形の第 3 半導体領域と、第 2 電極と、ゲート電極と、第 1 導電部と、第 2 導電部と、を備える。前記第 1 半導体領域は、前記第 1 電極の上に設けられている。前記第 1 半導体領域は、第 1 領域と、前記第 1 領域を囲む第 2 領域と、を有する。前記第 2 半導体領域は、前記第 1 領域の上に設けられている。前記第 3 半導体領域は、前記第 2 半導体領域の上に設けられている。前記第 2 電極は、前記第 3 半導体領域の上に設けられ、前記第 2 半導体領域及び前記第 3 半導体領域と電氣的に接続されている。前記ゲート電極は、前記第 1 領域から前記第 2 半導体領域に向かう第 1 方向に垂直な第 2 方向において、前記第 2 半導体領域とゲート絶縁部を介して対向している。前記第 1 導電部は、前記第 2 領域の上に第 1 絶縁部を介して設けられている。前記第 1 導電部は、前記第 1 方向及び前記第 2 方向に垂直な第 3 方向において、互いに離間して複数設けられている。複数の前記第 1 導電部は、前記第 2 方向において前記ゲート電極と並び、前記第 2 電極又は前記ゲート電極と電氣的に接続されている。前記第 2 導電部は、前記第 2 電極又は前記ゲート電極と電氣的に接続されている。前記第 2 導電部は、前記第 2 領域の上に第 2 絶縁部を介して設けられている。前記第 2 導電部は、前記第 3 方向において前記ゲート電

極及び前記複数の第 1 導電部と並んでいる。前記第 1 導電部の前記第 2 方向における長さは、前記ゲート電極の前記第 2 方向における長さよりも長い。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0006

【補正方法】変更

【補正の内容】

【0006】

【図 1】第 1 実施形態に係る半導体装置を表す平面図である。

【図 2】図 1 の A - A' 断面図である。

【図 3】図 1 の B - B' 断面図及び C - C' 断面図である。

【図 4】第 1 実施形態に係る半導体装置の製造工程を表す工程断面図である。

【図 5】第 1 実施形態に係る半導体装置の製造工程を表す工程断面図である。

【図 6】第 1 実施形態に係る半導体装置の製造工程を表す工程断面図である。

【図 7】第 1 実施形態に係る半導体装置が接続された電気回路を例示する回路図である。

【図 8】図 7 に表した電気回路中の半導体装置における電流及び電圧の波形を表すグラフである。

【図 9】第 1 実施形態に係る半導体装置中の正孔の流れを模式的に表す平面図である。

【図 10】第 1 実施形態の変形例に係る半導体装置を表す平面図である。

【図 11】図 10 の A - A' 断面図である。

【図 12】第 2 実施形態に係る半導体装置を表す平面図である。

【図 13】図 12 の A - A' 断面図及び B - B' 断面図である。

【図 14】図 12 の C - C' 断面図である。

【図 15】第 1 実施形態に係る半導体装置の一部を表す平面図及び第 2 実施形態に係る半導体装置の一部を表す平面図である。

【図 16】第 3 実施形態に係る半導体装置を表す平面図である。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0055

【補正方法】変更

【補正の内容】

【0055】

(第 2 実施形態)

図 12 は、第 2 実施形態に係る半導体装置を表す平面図である。

図 13 は、図 12 の A - A' 断面図及び B - B' 断面図である。

図 14 は、図 12 の C - C' 断面図である。

なお、図 12 の平面図は、図 13 の D - D' 線における断面を表している。