



(12) **Offenlegungsschrift**

(21) Aktenzeichen: **10 2017 103 041.7**
(22) Anmeldetag: **15.02.2017**
(43) Offenlegungstag: **16.08.2018**

(51) Int Cl.: **H01L 33/30** (2010.01)
H01L 21/301 (2006.01)
H01L 21/782 (2006.01)
H01L 21/324 (2006.01)
H01L 21/205 (2006.01)

(71) Anmelder:
**OSRAM Opto Semiconductors GmbH, 93055
Regensburg, DE**

(72) Erfinder:
Englhard, Marco, 93047 Regensburg, DE

(74) Vertreter:
**Epping Hermann Fischer
Patentanwalts-gesellschaft mbH, 80639 München,
DE**

(56) Ermittelter Stand der Technik:
DE 10 2013 105 035 A1

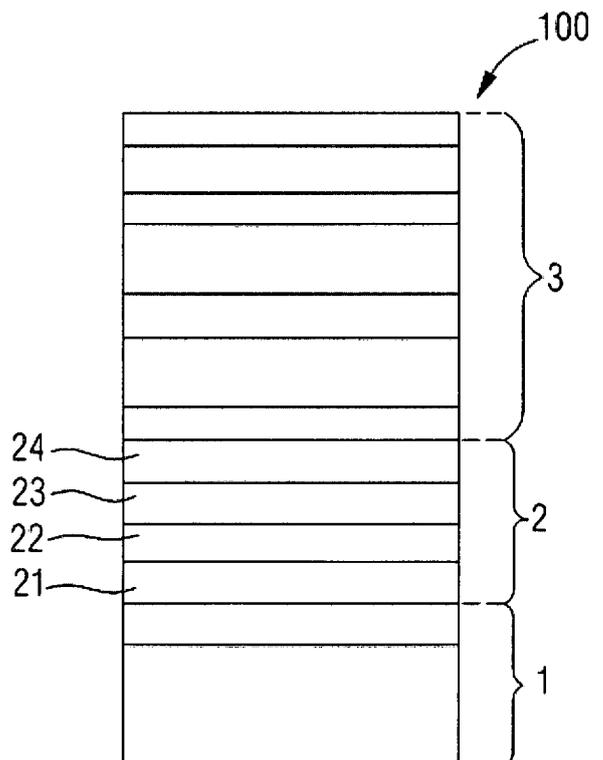
Rechercheantrag gemäß § 43 PatG ist gestellt.

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen.

(54) Bezeichnung: **Verfahren zur Herstellung einer Vielzahl von optoelektronischen Bauelementen und optoelektronisches Bauelement**

(57) Zusammenfassung: Die Erfindung betrifft ein Verfahren zur Herstellung einer Vielzahl von optoelektronischen Bauelementen (100) mit den Schritten:

A) Bereitstellen eines Substrats (1),
B) epitaktisches Aufbringen einer Opferschicht (2) mit einer Schichtdicke von größer als 300 nm auf das Substrats (1), wobei die Opferschicht (2) $\text{Al}_x\text{Ga}_{(1-x)}\text{As}$ mit $0 < x \leq 1$ aufweist,
C) epitaktisches Aufbringen einer Halbleiterschichtenfolge (3) auf die Opferschicht (2), wobei anschließend Gräben (4) erzeugt werden, die sich in vertikaler Richtung durch die Halbleiterschichtenfolge (3) bis zur Opferschicht (2) erstrecken, so dass eine Vielzahl von Bereiche (31) der Halbleiterschichtenfolge (3) erzeugt werden, und
D) feuchtthermische Oxidation der Opferschicht (2), so dass das Substrat (1) von der Halbleiterschichtenfolge (3) zerstörungsfrei entfernt werden kann.



Beschreibung

[0001] Die Erfindung betrifft ein Verfahren zur Herstellung einer Vielzahl von optoelektronischen Bauelementen. Ferner betrifft die Erfindung ein optoelektronisches Bauelement.

[0002] Die Wiederverwendung von Substraten, insbesondere von Galliumarsenidsubstraten, ist ein Schlüsselement, um Produktionskosten signifikant zu reduzieren. Das Substrat, das insbesondere ein Wachstumssubstrat ist, wird mit der entsprechenden Halbleiterschichtenfolge im Fertigprozess auf einen Hilfsträger gebondet. Nach dem Bonden wird das Substrat durch einen Schleifprozess sowie einer naschemischen Ätzung vollständig vom Hilfsträger entfernt. Das Substrat wird dadurch zerstört und ist nicht wieder verwendbar.

[0003] Eine Aufgabe der Erfindung ist es, ein Verfahren zur Herstellung einer Vielzahl von optoelektronischen Bauelementen bereitzustellen, das ein leichtes Ablösen des Substrats von der Halbleiterschichtenfolge ermöglicht. Insbesondere ist das Substrat nach dem durchgeführten Verfahren wiederverwendbar. Ferner ist eine Aufgabe der Erfindung, ein kostengünstiges optoelektronisches Bauelement bereitzustellen.

[0004] Diese Aufgaben werden durch ein Verfahren zur Herstellung einer Vielzahl von optoelektronischen Bauelementen gemäß dem Anspruch 1 gelöst. Vorteilhafte Ausgestaltungen und Weiterbildungen der Erfindung sind Gegenstand der abhängigen Ansprüche. Ferner werden diese Aufgaben durch ein optoelektronisches Bauelement gemäß dem unabhängigen Anspruch 18 gelöst.

[0005] In zumindest einer Ausführungsform weist das Verfahren zur Herstellung einer Vielzahl von optoelektronischen Bauelementen die Schritte auf:

- A) Bereitstellen eines Substrats,
- B) epitaktisches Aufbringen einer Opferschicht mit einer Schichtdicke von größer als 300 oder 600 nm auf das Substrat, wobei die Opferschicht $\text{Al}_x\text{Ga}_{(1-x)}\text{As}$ mit $0 < x \leq 1$ aufweist,
- C) epitaktisches Aufbringen einer Halbleiterschichtenfolge auf die Opferschicht, wobei anschließend Gräben erzeugt werden, die sich in vertikaler Richtung durch die Halbleiterschichtenfolge bis zur Opferschicht erstrecken, sodass eine Vielzahl von Bereichen der Halbleiterschichtenfolge erzeugt werden, und
- D) feuchtthermische Oxidation der Opferschicht, sodass das Substrat von der Halbleiterschichtenfolge zerstörungsfrei entfernt werden kann.

[0006] Der Erfinder hat erkannt, dass durch das hier beschriebene Verfahren das Substrat leicht von der Halbleiterschichtenfolge abgelöst werden kann, wobei das Substrat wiederverwendbar ist und/oder zerstörungsfrei verwendet worden ist. Im Gegensatz zu bisher verwendeten Verfahren, die das Abschleifen und Ätzen des Substrates benutzen, bleibt das Substrat in diesem Verfahren erhalten und kann wiederverwendet werden. Das Verfahren ist vergleichbar schnell gegenüber einem chemischen Ätzprozess und bietet den Vorteil bei einer entsprechenden Anlagekonfiguration, dass sehr viele Substrate, insbesondere mehr als 40 Substrate, gleichzeitig prozessiert werden können. Zudem erfolgt das Bonden auf einen Hilfsträger und Ablösen des Substrates in einem Prozessschritt, insbesondere im sogenannten Bonder. Das Substrat löst sich selbständig vom Hilfsträger ab während des Abkühlvorganges im Bonder.

[0007] Gemäß zumindest einer Ausführungsform weist das Verfahren den Schritt A) auf, Bereitstellen eines Substrates. Bei dem Substrat handelt es sich insbesondere um ein Wachstumssubstrat. Insbesondere ist das Substrat aus Galliumarsenid geformt.

[0008] Das Substrat kann nach dem Durchführen der Verfahrensschritte des hier beschriebenen Verfahrens wiederverwendet werden, wobei das hier beschriebene Verfahren mittels dem gleichen Substrat wiederholt erfolgen kann. Insbesondere ist das Substrat nach dem Verfahrensschritt C) zerstörungsfrei.

[0009] Gemäß zumindest einer Ausführungsform weist das Verfahren einen Schritt B) auf, epitaktisches Aufbringen einer Opferschicht. Die Opferschicht wird auf das Substrat aufgebracht. Dass eine Schicht oder ein Element „auf“ oder „über“ einer anderen Schicht oder einem anderen Element angeordnet oder aufgebracht ist, kann hier und im Folgenden bedeuten, dass die eine Schicht oder das eine Element unmittelbar in direktem mechanischem und/oder elektrischem Kontakt auf der anderen Schicht oder dem anderen Element angeordnet ist. Weiterhin kann es auch bedeuten, dass die eine Schicht oder das eine Element mittelbar auf oder über der anderen Schicht oder dem anderen Element angeordnet ist. Dabei können dann weitere Schichten und/oder Elemente zwischen der einen und der anderen Schicht oder zwischen dem einen und dem anderen Element angeordnet sein.

[0010] Die Opferschicht weist eine Schichtdicke von größer als 300 nm oder 600 nm auf. Vorzugsweise weist die Opferschicht eine Schichtdicke von größer oder gleich 600 nm und kleiner oder gleich 950 nm, insbesondere zwischen 650 nm bis 800 nm, insbesondere zwischen 680 nm und 750 nm, vorzugsweise zwischen 690 nm und 720 nm, beispielsweise 700 nm, auf. Die Opferschicht weist $\text{Al}_x\text{Ga}_{(1-x)}\text{As}$ mit $0 < x \leq 1$ auf. Insbesondere ist $0 < x < 1$ oder $0,95 \leq x$

< 1 . Insbesondere besteht die Opferschicht aus diesem Aluminiumgalliumarsenid. Insbesondere ist x 0, 95, 096, 0,97, 0,98 oder 099, vorzugsweise 0,98. Mit anderen Worten weist Aluminiumgalliumarsenid vorzugsweise einen Anteil an Gallium von 2 % auf. Der Rest der Prozente ist Aluminium, abgesehen von geringfügigen Verunreinigungen im ppm-Bereich. Die Materialien der Opferschicht können zusätzliche Bestandteile aufweisen. Der Einfachheit halber sind jedoch nur die wesentlichen Bestandteile des Kristallgitters der Opferschicht, also Al, As, Ga, In, N oder P, angegeben, auch wenn diese teilweise durch geringe Mengen weiterer Stoffe ersetzt und/oder ergänzt sein können.

[0011] Alternativ oder zusätzlich ist die Schichtdicke der Opferschicht zwischen einschließlich 300 nm und einschließlich 950 nm. Alternativ oder zusätzlich ist die Schichtdicke der Opferschichten zwischen einschließlich 600 nm und einschließlich 800 nm, beispielsweise 700 nm.

[0012] Gemäß zumindest einer Ausführungsform ist $0,95 \leq x \leq 1$ und die Schichtdicke der Opferschicht zwischen einschließlich 300 nm und einschließlich 950 nm ist.

[0013] Gemäß zumindest einer Ausführungsform weisen jeweils das Substrat und die Opferschicht ein Arsenid auf. Die Opferschicht wird auf das Substrat epitaktisch aufgebracht.

[0014] Mit anderen Worten wird die Opferschicht epitaktisch auf das Substrat aufgewachsen. Damit ist hier das Wachstum von kristallinen Schichten oder kristallinen Substraten durch Aufbringung des Materials auf einer chemischen gleichen (homoepitaktischen) oder verschiedenen (heteroepitaktisch) ein-kristallinen Unterlage gemeint. Das Aufbringen kann mit metallorganischer Gasphasenepitaxie (MOVPE) erfolgen.

[0015] Gemäß zumindest einer Ausführungsform weist die Opferschicht Teilschichten auf. Insbesondere weist die Opferschicht zwei Teilschichten auf. Die erste Teilschicht weist $\text{Al}_x\text{Ga}_{(1-x)}\text{As}$ mit $0 < x \leq 1$ auf. Die zweite Schicht weist Galliumarsenid und/oder Indiumgalliumaluminiumphosphid auf. Im Fall der Galliumarsenid umfassenden zweiten Teilschicht ist die erste Teilschicht zwischen dem Substrat und der zweiten Teilschicht angeordnet. Im Fall der Indiumgalliumaluminiumphosphid umfassenden zweiten Schicht ist die zweite Teilschicht zwischen der ersten Teilschicht und dem Substrat angeordnet.

[0016] Gemäß zumindest einer Ausführungsform weist die Opferschicht zwei Teilschichten auf. Die erste Teilschicht weist $\text{Al}_x\text{Ga}_{(1-x)}\text{As}$ mit $0 < x < 1$ auf. Die zweite Teilschicht weist $\text{Al}_x\text{Ga}_{(1-x)}\text{As}$ mit $0 < x < 1$ auf, wobei der Anteil an Al in der ersten

Teilschicht größer als in der zweiten Teilschicht ist, wobei die zweite Teilschicht zwischen dem Substrat und der ersten Teilschicht angeordnet ist. Die erste Teilschicht weist insbesondere einen Anteil an Al von 98% auf. Die zweite Teilschicht weist insbesondere einen Anteil an Al von 10% bis 70% auf. Die zweite Teilschicht kann selektiv nach dem Trennvorgang gegenüber den umliegenden Schichten durch Ätzen entfernt werden.

[0017] Zusätzlich kann die Opferschicht eine dritte Teilschicht aufweisen, die zwischen erster Teilschicht und der Halbleiterschichtenfolge angeordnet ist, wobei die dritte Teilschicht Aluminiumgalliumarsenid oder Galliumarsenid umfasst.

[0018] Zusätzlich zu der ersten, zweiten und dritten Teilschicht kann die Opferschicht eine vierte Teilschicht aufweisen, die InGaAlP mit beispielsweise 55% Al-Anteil aufweist. Insbesondere weist die vierte Teilschicht $\text{In}_{0,5}\text{Al}_{0,275}\text{Ga}_{0,225}\text{P}$ auf.

[0019] Gemäß zumindest einer Ausführungsform weist die Opferschicht in Richtung weg von dem Substrat mindestens drei oder genau vier Teilschichten auf. Die erste Teilschicht weist Indiumgalliumaluminiumphosphid auf. Die zweite Teilschicht ist über der ersten Schicht angeordnet und weist Galliumarsenid auf. Die dritte Teilschicht weist Aluminiumgalliumarsenid ($\text{Al}_x\text{Ga}_{(1-x)}\text{As}$) mit $0 < x \leq 1$ auf. Die vierte Teilschicht umfasst Galliumarsenid. Die erste Teilschicht ist über dem Substrat angeordnet, nachfolgend in Richtung weg von dem Substrat folgen die zweite Teilschicht, die dritte Teilschicht und gegebenenfalls die vierte Teilschicht.

[0020] Gemäß zumindest einer Ausführungsform dient die erste Teilschicht als Schutzschicht für das Substrat. Die erste Teilschicht weist eine Schichtdicke von 1 nm bis 350 nm, insbesondere zwischen 10 nm und 300 nm, beispielsweise 250 nm, auf. Die zweite Teilschicht weist eine Schichtdicke von 1 nm bis 500 nm, insbesondere von 10 nm bis 400 nm, insbesondere von 100 nm bis 300 nm, beispielsweise 250 nm, auf. Die vierte Teilschicht dient als Schutzschicht für die Halbleiterschichtenfolge. Die vierte Teilschicht weist eine Schichtdicke von 1 nm bis 120 nm, beispielsweise 40 nm bis 80 nm, beispielsweise 50 nm, auf.

[0021] Gemäß zumindest einer Ausführungsform weist das Verfahren einen Schritt C) auf, epitaktisches Aufbringen der Halbleiterschichtenfolge auf die Opferschicht, wobei anschließend Gräben erzeugt werden. Die Gräben, auch Mesagräben genannt, erstrecken sich in vertikaler Richtung durch die Halbleiterschichtenfolge bis zur Opferschicht. Vorzugsweise erstrecken sich die Gräben bis zur Opferschicht und legen die Opferschicht frei, sodass eine anschließende feuchtthermische Oxidation der

Opferschicht ermöglicht ist. Dadurch wird eine Vielzahl von Bereichen der Halbleiterschichtenfolge erzeugt. Vorzugsweise bilden die Bereiche der Halbleiterschichtenfolge die Vielzahl von optoelektronischen Bauelementen. Die optoelektronischen Bauelemente sind hier funktionsfähig. Mit anderen Worten weisen die optoelektronischen Bauelemente die Fähigkeit auf, im Betrieb elektromagnetische Strahlung zu emittieren.

[0022] Gemäß zumindest einer Ausführungsform ist die Halbleiterschichtenfolge als Dünnschicht geformt.

[0023] Gemäß zumindest einer Ausführungsform weist die Vielzahl von optoelektronischen Bauelementen eine Halbleiterschichtenfolge auf. Die Halbleiterschichtenfolge basiert bevorzugt auf einem III-V-Verbindungshalbleitermaterial. Bei dem Halbleitermaterial handelt es sich zum Beispiel um ein Nitrid-Verbindungshalbleitermaterial wie $\text{Al}_n\text{In}_{1-n}\text{Ga}_m\text{N}$ oder um ein Phosphid-Verbindungshalbleitermaterial wie $\text{Al}_n\text{In}_{1-n}\text{Ga}_m\text{P}$ oder auch um ein Arsenid-Verbindungshalbleitermaterial wie $\text{Al}_n\text{In}_{1-n}\text{Ga}_m\text{As}$, wobei jeweils $0 \leq n \leq 1$, $0 \leq m \leq 1$ und $n + m \leq 1$ ist. Dabei kann die Halbleiterschichtenfolge Dotierstoffe sowie zusätzliche Bestandteile aufweisen. Der Einfachheit halber sind jedoch nur die wesentlichen Bestandteile des Kristallgitters der Halbleiterschichtenfolge, also Al, As, Ga, In, N oder P, angegeben, auch wenn diese teilweise durch geringe Mengen weiterer Stoffe ersetzt und/oder ergänzt sein können. Vorzugsweise weist die Halbleiterschichtenfolge ein Arsenidverbindungshalbleitermaterial auf.

[0024] Die Halbleiterschichtenfolge beinhaltet eine aktive Schicht mit mindestens einem pn-Übergang und/oder mit einer oder mit mehreren Quantentopfstrukturen. Im Betrieb der Halbleiterschichtenfolge wird in der aktiven Schicht eine elektromagnetische Strahlung erzeugt. Die Halbleiterschichtenfolge ist also im Betrieb dazu eingerichtet, Strahlung zu emittieren. Eine Wellenlänge, das Wellenlängenmaximum oder Peakwellenlängenmaximum der Strahlung liegt bevorzugt im ultravioletten und/oder sichtbaren Spektralbereich, insbesondere bei Wellenlängen zwischen einschließlich 420 nm und einschließlich 680 nm, zum Beispiel zwischen einschließlich 440 nm und einschließlich 480 nm.

[0025] Die Halbleiterschichtenfolge weist insbesondere eine Indiumgalliumaluminiumphosphidmehrfachquantenwellstruktur auf. Die Halbleiterschichtenfolge kann einen p-Kontakt, einen vergrabenen Mikroreflektor (BMR), reflektive Spiegelflächen und/oder mehrschichtige Bondmetallisierungen aufweisen. Nach Verfahrensschritt C) oder D) kann die Anordnung auf einen Hilfsträger, insbesondere aus Germanium, überführt werden.

[0026] Die Gräben erstrecken sich in vertikaler Richtung durch die Halbleiterschichtenfolge, also durch eine n-dotierte Halbleiterschicht, durch die aktive Schicht und eine p-dotierte Halbleiterschicht bis zur Opferschicht. Vorzugsweise erstrecken sich diese Gräben bis zum Substrat, durchtrennen also vertikal auch die Opferschicht teilweise, vollständig oder bereichsweise. Es bilden sich damit eine Vielzahl von Bereichen der Halbleiterschichtenfolge, die schlussendlich die optoelektronischen Bauelemente bilden. Die Gräben können mittels Ätzen erzeugt werden. Damit kann in Draufsicht auf die Anordnung eine vorstrukturierte Halbleiterschichtenfolge erzeugt werden. Die vorstrukturierte Halbleiterschichtenfolge kann im anschließenden Prozess feuchtthermisch oxidiert werden, sodass lateral von den Halbleiterschichtenfolgenseitenflächen oder -flanken her eine Oxidation der Opferschicht stattfindet.

[0027] Gemäß zumindest einer Ausführungsform weist das Verfahren einen Schritt D) auf, feuchtthermische Oxidation der Opferschicht, sodass das Substrat von der Halbleiterschichtenfolge zerstörungsfrei entfernt werden kann. Mit anderen Worten kann durch die Oxidation der Opferschicht die Halbleiterschichtenfolge von dem Substrat durch ein oxidatives Abhebeverfahren (Lift-Off) zerstörungsfrei entfernt werden. Das Substrat kann in anschließenden Verfahrensschritten wiederverwendet werden.

[0028] Insbesondere meint feuchtthermische Oxidation hier und im Folgenden, dass die Opferschicht unter Einfluss von Feuchtigkeit und/oder Temperaturen oxidiert wird. Beispielsweise kann die Opferschicht, die aus Aluminiumgalliumarsenid ist, zu Aluminiumoxid mit einer unterschiedlichen Stöchiometrie und Zusammensetzung oxidiert werden. Ebenso ist zusätzlich oder alternativ die Oxidation zu Aluminiumhydroxid denkbar.

[0029] Gemäß zumindest einer Ausführungsform erfolgt Schritt D) bei einer Temperatur von < 400 °C, insbesondere < 380 °C, beispielsweise 360 °C. Alternativ oder zusätzlich erfolgt Schritt D) unter Wasserdampfatmosfera.

[0030] Gemäß zumindest einer Ausführungsform wird die Opferschicht vollständig oxidiert und die Haftung der oxidierenden Opferschicht ist kleiner als die Haftung der nicht-oxidierten Opferschicht. Durch die feuchtthermische Oxidation der Opferschicht, beispielsweise aus Aluminiumgalliumarsenid, wird eine reduzierte Adhäsion der Opferschicht mit ihrer Umgebung erzeugt. Dadurch können in einem anschließenden Verfahrensschritt, beispielsweise einem Ätzschritt, die oxidierte Opferschicht leicht entfernt werden, sodass das Substrat leicht von der Halbleiterschichtenfolge getrennt werden kann.

[0031] Gemäß zumindest einer Ausführungsform wird die Opferschicht im Schritt D) nur teilweise oxidiert, so dass nicht-oxidierte Bereiche zwischen der Halbleiterschichtenfolge und dem Substrat vorhanden sind, die $\text{Al}_x\text{Ga}_{(1-x)}\text{As}$ mit $x < 1$ aufweisen. Die nicht-oxidierten Bereiche können eine leichte Verbindung zwischen Substrat und Halbleiterschichtenfolge erzeugen, damit die jeweiligen Bauelemente während der Herstellung auf ihren Platz gehalten werden. Die Verbindung ist so schwach, dass sie in Folgeprozesse leicht gelöst werden kann.

[0032] Gemäß zumindest einer Ausführungsform kann die Opferschicht vollständig lateral oxidiert werden. Die darüberliegenden halbfertigen Chipstrukturen können auf der vorgesehenen Position angeordnet bleiben. Dadurch werden keine Defekte oder Ausbrüche erzeugt. Je nach Chipgröße- und geometrie kann nur dieser Bereich lateral oxidiert werden. Im vorliegenden Fall kann von jeder Chipkante $\sim 140 \mu\text{m}$ lateral oxidiert werden

[0033] Gemäß zumindest einer Ausführungsform sind die Bereiche der Halbleiterschichtenfolgen matrixförmig angeordnet.

[0034] Gemäß zumindest einer Ausführungsform wird nach Schritt C) und/oder D) ein Hilfsträger auf die dem Substrat gegenüberliegende Seite der Halbleiterschichtenfolge aufgebracht. Der Hilfsträger wird also mit anderen Worten auf die der Hauptstrahlungsausstrittsfläche der Halbleiterschichtenfolge gegenüberliegenden Seite aufgebracht. Mit Hauptstrahlungsausstrittsfläche ist die Fläche der Halbleiterschichtenfolge gemeint, über die ein Großteil oder die gesamte von der Halbleiterschichtenfolge erzeugte Strahlung aus der Halbleiterschichtenfolge ausgekoppelt wird. Die Hauptstrahlungsausstrittsfläche ist insbesondere senkrecht zur Wachstumsrichtung der Halbleiterschichtenfolge orientiert.

[0035] Gemäß zumindest einer Ausführungsform werden der Hilfsträger und die Halbleiterschichtenfolge von dem Substrat entfernt. Anschließend kann der Hilfsträger vereinzelt werden, sodass eine Vielzahl von optoelektronischen Bauelementen erzeugt werden. Die Vielzahl von optoelektronischen Bauelementen weist zumindest den Hilfsträger und die Halbleiterschichtenfolge auf. Der Hilfsträger kann vor oder nach dem vereinzeln weiter bearbeitet und/oder prozessiert werden. Es kann beispielsweise die Oberfläche aufgeraut werden, um eine bessere Lichtauskopplung zu ermöglichen oder Passivierungsschichten, sowie n-Kontakte erzeugt werden.

[0036] Eine weitere Prozessierung ist möglich, bis letztendlich die Bauteile vereinzelt werden, in dem der Hilfsträger auf Chipgrößenstruktur getrennt wird.

[0037] Gemäß zumindest einer Ausführungsform ist der Hilfsträger aus Germanium oder Silizium geformt oder umfasst Germanium oder Silizium. Alternativ kann der Hilfsträger aus Saphir oder Kunststoff geformt sein.

[0038] Alternativ kann auch ein beliebiges Trägermaterial als Hilfsträger verwendet werden. Es können klebstoffähnliche Materialien für die Waferbondung verwendet werden (z.B. UV härtende Kunststoffe oder Klebstoffe).

[0039] Der Erfinder hat erkannt, dass durch das Verwenden eines niedrigtemperaturfeuchtthermischen Oxidationsprozesses das Substrat zerstörungsfrei von der aufgewachsenen phosphidbasierten Halbleiterschichtenfolge entfernt werden kann.

[0040] Die Halbleiterschichtenfolge kann pseudomorph durch metallorganische Gasphasenabscheidung (MOVPE) direkt auf dem Substrat erzeugt werden. Das Substrat ist vorzugsweise ein Galliumarsenidsubstrat (001), das mit Silizium dotiert sein kann. Es weist eine 6° -Orientierung in $[\bar{1}\bar{1}1]$ -Richtung auf. Beispielsweise ist das Substrat 4 Zoll im Durchmesser oder größer.

[0041] Die feuchtthermische Oxidation kann in einem Quarzrohrföfen erfolgen. Bei der feuchtthermischen Oxidation kann Wasserdampf verwendet werden, der mit einem Massendurchflussregler (MFC, engl. Mass flow controller) eingestellt wird. Der Wasserdampf kann vorehitzt werden, beispielsweise bei 120° , und in den Ofen eingeleitet werden. Zusätzlich kann Stickstoff als Trägergas zugegeben werden.

[0042] Die Erfindung betrifft ferner ein optoelektronisches Bauelement. Vorzugsweise wird das optoelektronische Bauelement mit dem hier beschriebenen Verfahren erzeugt. Dabei gelten alle Ausführungen und Definitionen des Verfahrens auch für das Bauelement und umgekehrt.

[0043] Das hier beschriebene Verfahren wendet die oxidative Ablösung auf phosphidbasierte Dünnschichten an. Dabei sind die Dünnschichtenfunktionierend auf einem Substrat aufgebracht. Das Substrat kann eine Größe von 4" aufweisen. Vorzugsweise wird Aluminiumgalliumarsenid mit einem Anteil Gallium von 0 bis 2 %, vorzugsweise von 0,1 bis 2 %, und mit einer Schichtdicke zwischen einschließlich 300 nm oder 600 nm und einschließlich 800 nm oder 950 nm zwischen der Halbleiterschichtenfolge und dem Substrat eingebettet. Anschließend erfolgt das Umbonden auf einen Hilfsträger, beispielsweise aus Germanium und Silizium. Es wird hier mit anderen Worten die oxidative Ablösung in dem produktiven Prozessfluss integriert. Zudem kann eine reduzierte chipverträgliche Oxidationstemperatur von beispielsweise 360° mit exakten Prozessdetails verwendet wer-

den. Es werden keine Epicracks durch den Oxidationsprozess und der Opferschicht erzeugt. Zudem ist das hier beschriebene Verfahren auch in einem größeren Maßstab, beispielsweise auf einem 6"-Substrat, gut anwendbar, da nur die strukturierte Halbleiterschichtenfolge (je nach Chipgröße) oder die Opferschicht lateral oxidiert werden muss und die Oxidation somit von der Wafergröße unabhängig ist.

[0044] Weitere Vorteile, vorteilhafte Ausführungsformen und Weiterbildungen der Erfindung ergeben sich aus den im Folgenden in Verbindung mit den Figuren beschriebenen Ausführungsbeispielen.

[0045] Es zeigen:

Die **Fig. 1A bis Fig. 1C** ein Verfahren zur Herstellung einer Vielzahl optoelektronischer Bauelemente,

die **Fig. 2A bis Fig. 2F** eine Draufsicht auf ein optoelektronisches Bauelement gemäß einer Ausführungsform,

die **Fig. 3A bis Fig. 3F** elektrooptische Eigenschaften eines optoelektronischen Bauelements gemäß einer Ausführungsform,

die **Fig. 4A bis Fig. 4D** elektrooptische Eigenschaften eines optoelektronischen Bauelements gemäß einer Ausführungsform,

die **Fig. 5A bis Fig. 5J** eine schematische Seitenansicht eines optoelektronischen Bauelements gemäß einer Ausführungsform.

[0046] In den Ausführungsbeispielen und Figuren können gleiche, gleichartige oder gleich wirkende Elemente jeweils mit denselben Bezugszeichen versehen sein. Die dargestellten Elemente und deren Größenverhältnisse untereinander sind nicht als maßstabsgerecht anzusehen. Vielmehr können einzelne Elemente, wie zum Beispiel Schichten, Bauteile, Bauelemente und Bereiche, zur besseren Darstellbarkeit und/oder zum besseren Verständnis übertrieben groß dargestellt werden.

[0047] Die **Fig. 1A bis Fig. 1C** zeigen ein Verfahren zur Herstellung einer Vielzahl optoelektronischer Bauelemente **100** gemäß einer Ausführungsform. Bei dem Verfahren wird ein Substrat **1** bereitgestellt. Das Substrat kann aus Galliumarsenid geformt sein. Auf dem Substrat **1** wird epitaktisch die Opferschicht **2** aufgebracht. Die Opferschicht **2** weist zumindest AlAs oder Aluminiumgalliumarsenid, vorzugsweise mit einem Anteil an Gallium von 2 %, auf. Anschließend wird die Halbleiterschichtenfolge **3** epitaktisch aufgebracht. Die Halbleiterschichtenfolge **3** ist vorzugsweise phosphidbasiert. Die Halbleiterschichtenfolge **3** weist eine p-dotierte Halbleiterschicht **28** auf, beispielsweise aus Indiumaluminiumphosphid, eine n-dotierte Halbleiterschicht **29**, beispielsweise aus Indiumaluminiumphosphid, und eine aktive Schicht **27**

auf. Die aktive Schicht **27** besteht aus einer Mehrfachquantenwellstruktur. Die Mehrfachquantenwellstruktur ist aus Indiumgalliumaluminiumphosphid geformt. Das Bauelement kann ferner einen vergrabenen Mikroreflektor (BMR) **8** aufweisen. Zudem kann die Anordnung oder jedes der Bauelemente **100** eine Passivierungsschicht **6**, beispielsweise aus Siliziumdioxid, aufweisen. Die Passivierungsschicht **6** kann auch ein Dielektrikum **6** sein. Das Bauelement weist einen p-Kontakt **10** auf. Über der aktiven Schicht **27** kann eine Metallisierung **7**, beispielsweise aus Titanwolfram (N)/Titan/Platin/Gold, sein.

[0048] Insbesondere ist die Halbleiterschichtenfolge als Dünnschicht ausgeformt. Im Verfahrensschritt C) werden Gräben **4** in vertikaler Richtung durch die Halbleiterschichtenfolge **3** bis zur Opferschicht **2** oder in die Opferschicht **2** erzeugt. Damit wird die Opferschicht **2** freigelegt, sodass diese im Schritt D) feuchtthermisch oxidiert werden kann. Vorzugsweise oxidiert die Opferschicht **2** lateral jeweils von den Seitenflächen der Bereiche der Halbleiterschichtenfolge **31** in Richtung Mitte der jeweiligen Halbleiterschichtenfolge **3**.

[0049] Hier wird also ein feuchtthermischer Oxidationsprozess während der Herstellung eines Dünnschichtchips eingebaut. Die Opferschicht **2** ist zwischen Halbleiterschichtenfolge **3** und dem Substrat **1** angeordnet. Die Opferschicht **2** kann aber auch noch von zusätzlichen Schichten (z.B. GaAs oder InGaAlP) umgeben sein. Insbesondere ist die Opferschicht **2** zwischen dem Substrat **1** und der Halbleiterschichtenfolge **3** angeordnet. Nach Aufwachsen der Opferschicht **2** und der Halbleiterschichtenfolge **3** kann ein versteckter Mikroreflektor (BMR) hergestellt werden. Dieser kann beispielsweise mittels Fotomasken durch Trockenätzung erzeugt werden. Damit kann die Auskoppelleffizienz erhöht werden. Die Passivierungsschicht oder Dielektrikum **6** kann aus Siliziumdioxid geformt werden. Zudem kann die Halbleiterschichtenfolge **3** ein Spiegelmetall, beispielsweise aus Gold, aufweisen. Das jeweilige Bauelement **100** weist daher eine erhöhte Reflektivität auf, sodass die Auskoppelleffizienz erhöht werden kann. Die Halbleiterschichtenfolge **3** kann einen p-Kontakt **10** aus Platin und Gold aufweisen. Das Dielektrikum, beispielsweise SiO₂ kann z.B. mit Flusssäure strukturiert werden. In genau diesen freigeätzten Bereichen kann dann die p-Kontaktmetallisierung eingebracht werden. Das Strukturieren der Passivierungsschicht oder Dielektrikum **6** kann mittels Flusssäure erfolgen. Für die Fixierung der Halbleiterschichtenfolge **3** auf einen Hilfsträger **5** kann eine Metallisierung aus Titanwolfram (N)/Titan/Platin/Gold verwendet werden. Es kann damit eine feste Verbindung zwischen Halbleiterschichtenfolge **3** und Hilfsträger **5** erzeugt werden. Die Chipgeometrie, also die Bereiche der Halbleiterschichtenfolge **31**, der Passivierungsschicht **6** und der epitaktischen Strukturen, kann mittels Ätzver-

fahren erzeugt werden. Das Ätzverfahren kann mittels einem induktiven gekoppelten Plasma (ICP) erzeugt werden. Die Gräben **4** erstrecken sich lediglich bis zur Opferschicht **2** oder in die Opferschicht **2** hinein oder durch die Opferschicht **2** hindurch bis zum Substrat **1**. Insbesondere wird nicht in das Substrat **1** geätzt, da dies sonst beschädigt ist. Die Oberfläche des abgelösten Substrats **1** müsste dann nach dem Ablösen poliert werden. Insbesondere wird einige 100nm vor dem Substrat **1** gestoppt, damit die Substratoberfläche nicht beschädigt wird.

[0050] Dadurch wird die Opferschicht **2** an den Chipseitenkanten freigelegt und kann von dort aus lateral feuchtthermisch oxidiert werden. Das Substrat kann 4" oder größer sein. Zur feuchtthermischen Oxidation kann die Anordnung in einem Quarzrohrföfen eingebracht werden. Die Oxidation kann bei 360° für 1,5 Stunden oder weniger erfolgen. Dabei kann die Temperatur bei 360° konstant gehalten werden. Diese Prozesstemperaturen ermöglichen eine vollständige Oxidation der Opferschicht. Vorzugsweise ist die laterale Oxidation der Opferschicht größer als 140 µm. Im anschließenden Verfahrensschritt kann die Anordnung abgekühlt werden, nachdem die feuchtthermische Oxidation durchgeführt wird.

[0051] Die Anordnung wird vorzugsweise bis zu einer Temperatur von ca. 45 °C abgekühlt, bevor das GaAs-Substrat mit der oxidierten Schichtfolge aus dem Ofen entnommen wird. Wenn das Substrat **1** bei höheren Temperaturen aus dem Ofen entnommen wird, können durch die unterschiedlichen thermischen Ausdehnungskoeffizienten der verschiedenen Epitaxie- und Metallschichten sehr schnell hohe Spannungen auftreten, die durch das schlagartige Abkühlen des Substrats **1** aufgrund der Entnahme aus dem Ofen entstehen. Dadurch können die lateral oxidierten halbfertigen Dünnschicht-LEDs von selbst vom Substrat **1** abspringen (komplett vom Wafer wegspringen).

[0052] Insbesondere kann bis auf Raumtemperatur gekühlt werden, bevor das Substrat **1** aus dem Ofen entnommen wird.

[0053] Erfolgt die Abkühlung zu schnell, können sich aufgrund der unterschiedlichen thermischen Ausdehnungskoeffizienten (CTE) zwischen Halbleiterschichtenfolge und Substrat Risse ausbilden, die zur Zerstörung der optoelektronischen Bauelemente führen können.

[0054] Die Fig. **1B** zeigt die feuchtthermische Oxidation der Opferschicht **2**. Dabei findet die Oxidation lateral von den Halbleiterschichtenfolgeseitenkanten statt. Insbesondere erfolgt die Oxidation nicht vollständig, sodass Bereiche erzeugt werden, die die oxidierte Opferschicht **26** und nicht-oxidierte Opferschicht **25** aufweisen. Diese Bereiche können noch

eine Haftung zwischen der Halbleiterschichtenfolge **3** und dem Substrat **1** erzeugen. Die feuchtthermische Oxidation kann mittels Wasserdampf-atmosphäre **9** erfolgen. Vorzugsweise wird die Opferschicht **2** vollständig oxidiert, weist also keine nicht-oxidierten Bereiche **25** auf.

[0055] Anschließend kann nach Schritt C) oder D) ein Hilfsträger **5** auf der dem Substrat **1** gegenüberliegenden Seite der Halbleiterschichtenfolge **3** aufgebracht werden (Fig. **1C**). Der Hilfsträger **5** kann aus Germanium oder Silizium geformt sein. Zwischen dem Hilfsträger **5** und der Halbleiterschichtenfolge **3** kann eine Goldzinnlotschicht aufgebracht sein. Beim Bonding kann das Substrat in eine Kammer bei einer Temperatur von 200 °C eingebracht werden. Nach dem Erhitzen auf 250 °C werden der Hilfsträger **5** und das Substrat **1** mit einem Druck von ungefähr 0,25 MPa zusammengepresst. Die endgültige Bondtemperatur von 325 °C wird beispielsweise bei 5 Minuten gehalten. Anschließend wird die Anordnung abgekühlt und der Druck wird geändert. Nach der Haltezeit von 5 Minuten bei 325°C kann der Bonddruck weggenommen werden, wodurch das Substrat **1** und der Hilfsträger **5** drucklos abgekühlt werden kann. Aufgrund der geringen Haftung der oxidierten Opferschicht **26** zu ihren umgebenden Elementen oder Schichten, beispielsweise der Halbleiterschichtenfolge **3**, und/oder dem Substrat **1**, kann das Substrat **1** leicht von der Halbleiterschichtenfolge entfernt werden (Fig. **1C**). Das Substrat kann wiederverwendet werden und ist zerstörungsfrei von der Halbleiterschichtenfolge **3** entfernt worden. Die Halbleiterschichtenfolge **3** auf dem Hilfsträger **5** kann für weitere Prozessschritte zur Verfügung stehen.

[0056] Die Fig. **2A** bis Fig. **2F** zeigen jeweils eine Draufsicht auf zumindest ein optoelektronisches Bauelement **100**. Die Fig. **2A** und Fig. **2B** zeigen eine Draufsicht eines halbfertigen optoelektronischen Bauelements nach Schritt D), also der feuchtthermischen Oxidation der Opferschicht **2**. Die Fig. **2A** zeigt zudem den BMR **8** und den p-Kontakt **10**. Infolge des Oxidationsprozesses formt die Goldbondschiicht polykristalline Körner und kleine Hügel. Die Hügel können als kleine Punkte auf der Halbleiterschichtenfolgeoberfläche beobachtet werden (Fig. **2A**).

[0057] Die Fig. **2B** zeigt eine Delamination, das die oxidierte Oxidationsschicht **26** aufweist. Eine kristalline Verbindung zwischen dem Galliumarsenidsubstrat **1** und der Halbleiterschichtenfolge **3** liegt nicht mehr vor. Durch die Oxidation der Opferschicht **2** kann das Substrat **1** leicht von der Halbleiterschichtenfolge **3** entfernt werden. Zudem kann die Opferschicht **2** als Passivierungsschicht der Oberfläche der Halbleiterschichtenfolge **3** dienen. Die Opferschicht **2** kann im anschließenden Verfahrensschritt entfernt werden, beispielsweise in den Bereichen der Halbleiterschichtenfolge **3**, die zur elektrischen Kontak-

tierung beispielsweise zur Ausbildung des n-Kontaktes 11 dienen oder auch in den Bereichen, in denen die Oberflächenaufrauung stattfindet. Durch die Oberflächenaufrauung kann eine bessere Lichtauskopplung ermöglicht werden. Das amorphe Aluminiumoxid (Al_xO_y mit $0 < x < 0$ und/oder $0 < y < 0$) oder Aluminiumhydroxid kann selektiv mittels einer Ätzlösung aus Ammoniak und Wasser (im Verhältnis 1:1) entfernt werden. Die Behandlung kann 35 Minuten dauern. Dabei wird die oxidierte Opferschicht 26 komplett entfernt und Kontaktschichten auf der Halbleiterschichtenoberfläche 3 sind intakt (Fig. 2E und F).

[0058] Die Fig. 2C und D zeigen eine schematische Draufsicht einer vollständig hergestellten Halbleiterschichtenfolge 3, die Kontaktierungen, wie n-Kontakte 11, und eine raue Hauptstrahlungsaustrittsfläche aufweist.

[0059] Nach Verfahrensschritt D) kann die oxidierte Opferschicht 26 mittels Ätzverfahren, beispielsweise mit Ammoniak und Wasser 1:1, entfernt werden. Anschließend kann mittels der Fotolithographie eine Lackstruktur erzeugt werden, die zur Strukturierung der aufzurauhenden Bereiche dient. Mit einer ICP-Ätzung wird die Halbleiterschichtenfolge 3 geätzt und dadurch aufgeraut. Danach kann die Lackstruktur wieder entfernt werden. Die Halbleiterschichtenfolge 3 kann passiviert werden, beispielsweise mit Siliziumnitrid. Die Halbleiterschichtenfolge 3 kann n-Kontakte 11, beispielsweise aus Goldgermanium, aufweisen. Nachdem Aufbringen der Goldgermanium-Metallisierung für den n-Kontakt kann der Wafer bei erhöhter Temperatur ausgeheizt werden. Dadurch lagert dieser n-Kontakt in die oberflächlich liegenden n-Kontaktschichten der Halbleiterschichtenfolge 3 wodurch ein guter ohmscher Kontakt zwischen Metall und Halbleiter entsteht.

[0060] Die Fig. 3A bis Fig. 3F zeigen elektrooptische Charakterisierungen von fertig hergestellten optoelektronischen Bauelementen. Das jeweilige optoelektronische Bauelement weist einen Hilfsträger 5 auf, auf dem die Halbleiterschichtenfolge 3 angeordnet ist. Alle fertigen Bauteile befinden sich noch auf dem Hilfsträger 5. Der Hilfsträger 5 mit der Halbleiterschichtenfolge 3 ist noch nicht vereinzelt.

[0061] In Fig. 3A ist die Flussspannung V_F in Volt bei einem angelegten Betriebsstrom von 50 mA dargestellt. Die Fig. 3B zeigt die Wellenlänge λ in nm bei 50 mA. Die Fig. 3C zeigt I_V in mCd bei 50 mA. I_V ist die Lichtstärke in mCd (Millicandela), die der Chip abgibt, wenn ein Betriebsstrom von 50mA an den Chip angelegt wird. Die Fig. 3D zeigt V_{reverse} in Volt bei 10 μA . Hierbei wird die LED in Rückwärtsrichtung betrieben und die Rückwärtsspannung oder Sperrspannung (V_{reverse}) gemessen, wenn ein Strom von 10 μA fließt.

[0062] Die Fig. 3E zeigt den Rückwärtsstrom oder auch Sperrstrom I_R in nA bei -12 V und die Fig. 3F zeigt die Verteilung der Flussspannung V_f der einzelnen LEDs auf einem 4-Zoll Wafer von Probe S1. Es sind jeweils zwei Proben S1 und S2 dargestellt. Für die Probe 1 beziehungsweise 2 sind ungefähr 50000 Bauelemente 100 getestet worden. Die Rückwärtsspannung oder Sperrspannung der LED (V_{reverse}) wurde bei mehr als 15000 optoelektronischen Bauelementen 100 gemessen. Die Werte sind in einem statistischen Boxplotdiagramm mit einem spezifischen Quantil-Bereich zwischen 1 % und 99 % aufgetragen.

[0063] Es sind ferner die Hauptwerte für die gemessenen Bauelemente 100 angegeben und sowie die spezifischen Quantilgrenzen in Prozent für die Proben S1 und S2. Die Proben S1 und S2 sind identisch aufgebaut ebenso oxidiert, wie auch abgetrennt und weiter prozessiert. Durch die vorgelegten Ergebnisse kann auf eine gute Reproduzierbarkeit geschlossen werden. Die hohe Sperrspannung von ungefähr -59 V und der kleine Leckstrom von ungefähr 77 nA zeigt eine gute Stabilität der optoelektronischen Bauelemente ohne elektrische Nebenschlüsse.

[0064] Die Fig. 3A) -F) zeigen die Messergebnisse der mit dem Oxidationsverfahren transferierten LEDs. Es kann hier gezeigt werden, dass es mit dem Oxidationsverfahren möglich ist Dünnschicht-LEDs ohne gravierende Beschädigungen mit guter Chipperformance zerstörungsfrei zu transferieren. Diese LEDs wurden auf Waferlevel charakterisiert, indem jeder Chip bei bestimmten angelegten Strömen oder Spannungen getestet wurde. Die Chipwerte zeigen vergleichbare Ergebnisse, wie LEDs die mit dem Standardverfahren hergestellt wurden, indem das Substrat 1 mechanisch abgeschliffen und chemisch geätzt wurde, wodurch dann das GaAs-Substrat zerstört ist.

[0065] Es wurde ein beliebiger Chiptyp verwendet und das Oxidationsverfahren an diesem durchgeführt/getestet. Dieses Verfahren ist auch auf andere Chiptypen anwendbar.

[0066] Die Fig. 4A bis Fig. 4D zeigen elektrooptische Eigenschaften sowie Schnellalterungstests, um die Qualität der LEDs zu beurteilen, der fertig erzeugten optoelektronischen Bauelemente 100, die jeweils auf einem Hilfsträger 5 angeordnet sind (je nachdem Fig. 4A) Hilfsträger im Waferverbund, B)-D) Hilfsträger mit LED vereinzelt und auf einer Platine aufgebracht).

[0067] In Fig. 4A) wurden die LEDs noch auf Waferlevel gemessen, die LEDs wurden noch nicht vereinzelt. Vereinzelt bedeutet, dass mit einer Säge oder einem Laser der Hilfsträger durchtrennt wird und so-

mit die LEDs nicht mehr über den Hilfsträger miteinander verbunden sind.

[0068] In **Fig. 4 B) - D)** sind die gemessenen LEDs bereits vereinzelt und wurden zusammen ca. 30 Stück auf eine Messplatine aufgebracht. Diese wurden dann bei erhöhtem Betriebsstrom und Temperatur verstärkt belastet, um eine künstliche Alterung zu erzwingen, wodurch eine Aussage über die zeitliche Stabilität der LED geschlossen werden kann.

[0069] Es sind in **Fig. 4A** die gemessene Spannung U_M in Volt in Abhängigkeit von der angelegten Stromstärke I_A in mA der Proben S1, S2 und der Referenz R gezeigt. Ferner ist die Intensität I in Abhängigkeit von der Wellenlänge λ gezeigt. Die **Fig. 4B** zeigt die relative Flussspannung (Forward voltage) $V_{f,rel}$ bei 50 mA in Abhängigkeit von der Stresszeit t in Sekunden, die **Fig. 4C** zeigt die Lichtstärke $I_{V,rel}$ bei 1 mA in Abhängigkeit von der Stresszeit t in Sekunden und die **Fig. 4D** zeigt $I_{V,rel}$ bei 50 mA in Abhängigkeit von der Stresszeit t in Sekunden. $V_{f,rel}$ bedeutet, dass die anfängliche Flussspannung bei der Zeit 1 s gemessen wurde. Dann wurde der Chip künstlich bei erhöhtem Strom und Temperatur gestresst und nach bestimmten Zeiten (das sind die eingetragenen Punkte in **Fig. 4B)-D)**) wurde wieder die Flussspannung gemessen. Diese Messwerte wurden relativ zum anfänglichen Wert bei 1s aufgetragen. Somit wird eine prozentuale Zunahme oder Abnahme des Parameters in Abhängigkeit der Stresszeit dargestellt.

[0070] Dies ist analog für **Fig. 4C)** bei einem Messstrom von 1mA und **Fig. 4D)** bei 50mA für die Lichtstärke I_V dargestellt. Die verschiedenen Linien zeigen die 30 gemessenen Chips 1 bis 30.

[0071] Die **Fig. 5A** bis **Fig. 5J** zeigen jeweils eine schematische Seitenansicht eines optoelektronischen Bauelements oder einer Epitaxieschichtenfolge gemäß einer Ausführungsform.

[0072] Das Bauelement **100** oder Epitaxieschichtenfolge der **Fig. 5A** weist ein Substrat **1** auf. Das Substrat weist eine Schicht aus Galliumarsenid auf. Die Galliumarsenidschicht kann mit Silizium dotiert sein und beispielsweise eine Schichtdicke von 450 nm aufweisen. Auf der Galliumarsenidschicht kann optional eine Galliumarsenidpufferschicht (n-dotiert) aufgebracht sein. Die Galliumarsenidpufferschicht ist Teil des Substrats **1**. Nachfolgend kann die Opferschicht **2** beispielsweise aus Aluminiumgalliumarsenid (n) aufgebracht sein. Der Aluminiumanteil kann 80 % betragen. Der Opferschicht **2** ist nachfolgend die Halbleiterschichtenfolge **3** aufgebracht. Die Halbleiterschichtenfolge weist beispielsweise eine Q55-Kontaktschicht (n), nachfolgend eine Q100-Schicht (n), nachfolgend Quantentröge, nachfolgend Q100 (p), nachfolgend eine Q55-Kontaktschicht (p) und nachfolgend eine oder zwei Aluminiumgalliumar-

senidschichten (p) auf. Die Aluminiumgalliumarsenidschichten (p) können 60 % und/oder 70 % Aluminium aufweisen. Die Abschlusschicht der Halbleiterschichtenfolge **3** kann aus Galliumarsenid (p) sein. P bedeutet hier p-dotiert und n bedeutet hier n-dotiert. Q55 bedeutet $\text{In}_{0,5}\text{Al}_{0,275}\text{Ga}_{0,225}$ 0,5P. Q 55 bedeutet, dass der Al-Anteil 55% und der Ga-Anteil nur 45% im Al-Ga- Verhältnis beträgt. Insgesamt ist aber Al und Ga nur 50% gegenüber In (auch 50%) in der Struktur vorhanden. Q100 bedeutet hier, dass InAlP vorliegt, der Al-Anteil gegenüber Ga ist 100%, somit ist kein Ga mehr vorhanden.

[0073] Das Bauelement der **Fig. 5B** unterscheidet sich von dem Bauelement der **Fig. 5A** dadurch, dass die Opferschicht **2** zwei Teilschichten aufweist. Die erste Teilschicht **21** ist aus AlAs oder Aluminiumgalliumarsenid mit beispielsweise einem Anteil von 2 % Gallium geformt. Die Schichtdicke kann beispielsweise 700 nm mit einer Toleranz von 10 % bis 20% von diesem Wert sein. Die Opferschicht **2** weist eine zweite Teilschicht **22** aus Galliumarsenid **22** auf. Die zweite Teilschicht **22** kann beispielsweise eine Schichtdicke von 100 nm aufweisen.

[0074] Das Bauelement der **Fig. 5C** unterscheidet sich von dem Bauelement der **Fig. 5B** dadurch, dass die Opferschicht **2** statt einer Galliumarsenidschicht eine Q55-Schicht aufweist. Die Q55-Schicht ist die zweite Teilschicht **22**. Die zweite Teilschicht **22** ist dem Substrat **1** direkt nachgeordnet. Der zweiten Teilschicht **22** ist direkt die erste Teilschicht **21** nachgeordnet, die insbesondere aus Aluminiumgalliumarsenid mit einem Anteil von 2 % an Gallium geformt ist. Die Schichtdicke der zweiten Teilschicht **22** kann 300 nm und die Schichtdicke der ersten Teilschicht **21** kann 700 nm sein.

[0075] Die **Fig. 5D** zeigt eine schematische Seitenansicht eines optoelektronischen Bauelements **100** gemäß einer Ausführungsform. Dieses Bauelement ist die bevorzugte Ausführungsform. Das Bauelement **100** der **Fig. 5D** unterscheidet sich von den vorhergehenden Bauelementen der Figuren 5A und 5C, dass die Opferschicht **2** vier Teilschichten aufweist. Die erste Teilschicht **21** ist dem Substrat **1** direkt, also unmittelbar, nachgeordnet. Die erste Teilschicht **21** kann aus Q55 mit einer Schichtdicke von 300 nm ausgeformt sein. Die zweite Teilschicht **22** ist der ersten Teilschicht **21** direkt nachgeordnet und kann aus Galliumarsenid mit einer Schichtdicke von < 500 nm ausgeformt sein. Die dritte Teilschicht **23** ist der zweiten Teilschicht **22** direkt nachgeordnet und weist Aluminiumgalliumarsenid, vorzugsweise mit einem Anteil von Gallium von 2 %, auf. Die Schichtdicke der dritten Teilschicht **23** kann 700 nm sein. Zusätzlich kann die Opferschicht **2** eine vierte Teilschicht **24** aufweisen, die der dritten Teilschicht **23** direkt nachgeordnet ist. Die vierte Teilschicht **24** kann aus Galliumarsenid mit einer Schichtdicke von 100 nm ausgeformt sein.

[0076] Die erste Teilschicht **21** dient hier als Schutzschicht für das Substrat **1** und die vierte Teilschicht **24** kann hier als Schutzschicht für die Halbleiterschichtenfolge **3** dienen. Die vierte Teilschicht **24** kann auch fehlen. Um den Schritt D) durchführen zu können, das heißt die Opferschicht **2** feuchtthermisch oxidieren zu können, ist es von Vorteil, dass Gräben **4** in vertikaler Richtung in der Halbleiterschichtenfolge **3** und der Opferschicht **2** erzeugt werden. Mit anderen Worten wird die Halbleiterschichtenfolge **2** auf Chipgröße strukturiert. Es werden also Mesagräben mittels Ätzung erzeugt. Die Gräben **4** können sich bis in die Opferschicht **2**, vorzugsweise bis in die dritte Teilschicht **23** oder zweite Teilschicht **24** der Opferschicht **2**, erstrecken. Die Gräben **4** können sich alternativ oder zusätzlich bis in die zweite Teilschicht **22** erstrecken. Die Opferschicht **2** liegt anschließend vollständig frei für den Oxidationsprozess. Nach dem oxidativen Abtrennvorgang befinden sich nur noch die Galliumarsenidpufferschicht und die Q55-Schicht **21** und ggf. auch noch die zweite Teilschicht **22** der Opferschicht **2** auf der Galliumarsenidschicht des Substrats **1**. Diese können mittels einer nasschemischen Ätzung selektiv entfernt werden, wodurch das Galliumarsenid des Substrats **1** eine Oberfläche erhält, die für ein neues Aufwachsen geeignet ist.

[0077] Die Fig. **5E** zeigt eine schematische Seitenansicht eines optoelektronischen Bauelements **100** gemäß einer Ausführungsform. Das Ausführungsbeispiel der Fig. **5E** unterscheidet sich von dem Ausführungsbeispiel der Fig. **5A** dadurch, dass die Opferschicht **2** unterschiedlich aufgebaut ist. In dem Ausführungsbeispiel der Fig. **5E** weist die Opferschicht **2** eine erste Teilschicht **21** und eine zweite Teilschicht **22** auf. Die erste Teilschicht **21** weist Aluminiumgalliumarsenid, vorzugsweise mit einem Anteil an Aluminium von 98 %, auf. Die zweite Teilschicht **22** weist ebenfalls Aluminiumgalliumarsenid auf. Der Anteil an Aluminium in der zweiten Teilschicht **22** ist jedoch geringer als der Anteil an Aluminium in der ersten Teilschicht **21**. Insbesondere ist der Aluminiumanteil in der zweiten Teilschicht **22** zwischen 10 % und 70 %, beispielsweise 50 %. Die zweite Teilschicht **22** kann anschließend selektiv, nachdem der Trennvorgang erfolgte, gegenüber den umliegenden Schichten weggeätzt werden.

[0078] Die erste Teilschicht **21** weist vorzugsweise eine Schichtdicke zwischen 300 nm und 950 nm auf. Die zweite Teilschicht **22** weist insbesondere eine Schichtdicke von kleiner als 500 nm auf.

[0079] Die Fig. **5F** zeigt eine schematische Seitenansicht eines optoelektronischen Bauelements **100** gemäß einer Ausführungsform. Das Ausführungsbeispiel der Fig. **5F** entspricht im Wesentlichen dem Ausführungsbeispiel der Fig. **5E** mit Ausnahme, dass die Opferschicht **2** eine zusätzliche dritte Teilschicht **23** aufweist. Die dritte Teilschicht **23** ist zwischen der

ersten Teilschicht **21** und der Halbleiterschichtenfolge **3** angeordnet. Die dritte Teilschicht **23** besteht vorzugsweise aus demselben Material wie die zweite Teilschicht **22**. Insbesondere weist die dritte Teilschicht **23** Aluminiumgalliumarsenid mit einem Anteil von Aluminium von 10 bis 70 % auf. Die dritte Teilschicht **23** weist vorzugsweise eine Schichtdicke von kleiner 200 nm auf.

[0080] Die Fig. **5G** zeigt eine schematische Seitenansicht eines optoelektronischen Bauelements **100** gemäß einer Ausführungsform. Das optoelektronische Bauelement der Fig. **5G** unterscheidet sich von dem Bauelement der Fig. **5F** dadurch, dass die dritte Teilschicht **23** Galliumarsenid aufweist. Vorzugsweise ist die Schichtdicke der zweiten Teilschicht **22** kleiner als 500 nm. Die Schichtdicke der ersten Teilschicht **21** ist vorzugsweise zwischen 300 nm und 950 nm und/oder die der dritten Teilschicht **23** ungefähr 100 nm.

[0081] Die Fig. **5H** zeigt eine schematische Seitenansicht eines optoelektronischen Bauelements **100** gemäß einer Ausführungsform. Das Bauelement **100** der Fig. **5H** unterscheidet sich von dem Bauelement der Fig. **5G** dadurch, dass die Opferschicht **2** aus vier Teilschichten aufgebaut ist. Die Opferschicht **2** der Fig. **5H** weist also zusätzlich eine vierte Teilschicht **24** auf. Die vierte Teilschicht **24** weist Q55 auf. Insbesondere ist die Schichtdicke der vierten Teilschicht **24** kleiner als 300 nm.

[0082] Die Fig. **5I** zeigt eine schematische Seitenansicht eines optoelektronischen Bauelements **100** gemäß einer Ausführungsform. Das Bauelement der Fig. **5I** unterscheidet sich von dem Bauelement der Fig. **5F** dadurch, dass die Opferschicht **2** eine zusätzliche vierte Teilschicht **24** aufweist. Die vierte Teilschicht **24** ist zwischen dem Substrat **1** und der zweiten Teilschicht **22** angeordnet. Die vierte Teilschicht **24** weist vorzugsweise Q55 auf. Die Schichtdicke der vierten Teilschicht **24** ist vorzugsweise kleiner als 300 nm.

[0083] Die Fig. **5J** zeigt eine schematische Seitenansicht eines optoelektronischen Bauelements **100** gemäß einer Ausführungsform. Das Bauelement der Fig. **5J** unterscheidet sich von dem Bauelement der Fig. **5H** durch die Anordnung der vier Teilschichten **21** bis **24** der Opferschicht **2**. In Richtung weg vom Substrat **1** weist die Opferschicht **2** eine vierte Teilschicht **24**, nachfolgend eine zweite Teilschicht **22**, nachfolgend eine erste Teilschicht **21** und nachfolgend eine dritte Teilschicht **23** auf. Die Materialien der Teilschichten entsprechen den Materialien der Opferschicht **2** der Fig. **5H**. Mit anderen Worten wurde hier die zweite Teilschicht **22** und die dritte Teilschicht **23** vertauscht. Insbesondere ist die Schichtdicke der ersten Teilschicht **21** zwischen 300 nm und 950 nm, die der zweiten Teilschicht **22** kleiner als 500 nm, die der

dritten Teilschicht **23** kleiner als 200 nm und/oder die der vierten Teilschicht **24** kleiner als 300 nm.

[0084] Alle hier vorstehend beschriebenen Anordnungen des Bauelements können optional auch keine Galliumarsenidpufferschicht (n-dotiert) aufweisen. Der Anteil x an Aluminium in Aluminiumgalliumarsenid ($\text{Al}_x\text{Ga}_{1-x}\text{As}$) der Opferschicht **2** ist insbesondere größer als 0 und kleiner oder gleich 1.

[0085] Die in Verbindung mit den Figuren beschriebenen Ausführungsbeispiele und deren Merkmale können gemäß weiterer Ausführungsbeispiele auch miteinander kombiniert werden, auch wenn solche Kombinationen nicht explizit in den Figuren gezeigt sind. Weiterhin können die in Verbindung mit den Figuren beschriebenen Ausführungsbeispiele zusätzliche oder alternative Merkmale gemäß der Beschreibung im allgemeinen Teil aufweisen.

[0086] Die Erfindung ist nicht durch die Beschreibung anhand der Ausführungsbeispiele auf diese beschränkt. Vielmehr umfasst die Erfindung jedes neue Merkmal sowie jede Kombination von Merkmalen, was insbesondere jede Kombination von Merkmalen in den Patentansprüchen beinhaltet, auch wenn dieses Merkmal oder diese Kombination selbst nicht explizit in den Patentansprüchen angegeben ist.

Bezugszeichenliste

100	optoelektronisches Bauelement
1	Substrat
2	Opferschicht
21	erste Teilschicht
22	zweite Teilschicht
23	dritte Teilschicht
24	vierte Teilschicht
25	nicht-oxidierte Opferschicht
26	oxidierte Opferschicht
27	aktive Schicht
28	p-dotierte Halbleiterschicht
29	n-dotierte Halbleiterschicht
3	Halbleiterschichtenfolge
31	Bereiche der Halbleiterschichtenfolge
4	Gräben vollständig
5	Hilfsträger
6	Passivierungsschicht oder Dielektrikum
7	Metallisierung
8	BMR

9	Wasserdampfatosphäre
10	p-Kontakt
11	n-Kontakt

Patentansprüche

1. Verfahren zur Herstellung einer Vielzahl von optoelektronischen Bauelementen (100) mit den Schritten:

- A) Bereitstellen eines Substrats (1),
- B) epitaktisches Aufbringen einer Opferschicht (2) mit einer Schichtdicke von größer als 300 nm auf das Substrats (1), wobei die Opferschicht (2) $\text{Al}_x\text{Ga}_{(1-x)}\text{As}$ mit $0 < x \leq 1$ aufweist,
- C) epitaktisches Aufbringen einer Halbleiterschichtenfolge (3) auf die Opferschicht (2), wobei anschließend Gräben (4) erzeugt werden, die sich in vertikaler Richtung durch die Halbleiterschichtenfolge (3) bis zur Opferschicht (2) erstrecken, so dass eine Vielzahl von Bereiche (31) der Halbleiterschichtenfolge (3) erzeugt werden, und
- D) feuchtthermische Oxidation der Opferschicht (2), so dass das Substrat (1) von der Halbleiterschichtenfolge (3) zerstörungsfrei entfernt werden kann.

2. Verfahren nach Anspruch 1, wobei nach Schritt C) oder D) ein Hilfsträger (5) auf die dem Substrat (1) gegenüberliegenden Seite der Halbleiterschichtenfolge (3) aufgebracht wird.

3. Verfahren nach zumindest einem der vorhergehenden Ansprüche, wobei der Hilfsträger (5) und die Halbleiterschichtenfolge (3) von dem Substrat (1) entfernt werden, wobei anschließend zumindest der Hilfsträger (5) vereinzelt wird, so dass eine Vielzahl von optoelektronischen Bauelementen (100) erzeugt wird.

4. Verfahren nach zumindest einem der vorhergehenden Ansprüche, wobei Schritt D) bei einer Temperatur von kleiner 400 °C unter Wasserdampfatosphäre durchgeführt wird.

5. Verfahren nach zumindest einem der vorhergehenden Ansprüche, wobei die Opferschicht (2) im Schritt D) nur teilweise oxidiert wird, so dass nicht-oxidierte Bereiche zwischen der Halbleiterschichtenfolge (3) und dem Substrat (1) vorhanden sind, die $\text{Al}_x\text{Ga}_{(1-x)}\text{As}$ mit $x \leq 1$ aufweisen.

6. Verfahren nach zumindest einem der vorhergehenden Ansprüche, wobei die Opferschicht (2) Teilschichten (21, 22) aufweist, wobei die erste Teilschicht (21) $\text{Al}_x\text{Ga}_{(1-x)}\text{As}$ mit $0 < x \leq 1$ aufweist, wobei die zweite Teilschicht (22) GaAs oder InGaAlP aufweist, wobei im Fall der GaAs umfassenden zweiten Teilschicht (22), die erste Teilschicht (21) zwischen dem

Substrat (1) und der zweiten Teilschicht (22) angeordnet ist, wobei im Fall der InGaAIP umfassenden zweiten Teilschicht (22), die zweite Teilschicht (22) zwischen der ersten Teilschicht (21) und dem Substrat (1) angeordnet ist.

7. Verfahren nach zumindest einem der vorhergehenden Ansprüche 1 bis 5, wobei die Opferschicht (2) in Richtung weg von dem Substrat (1) mindestens drei und gegebenenfalls vier Teilschichten (21, 22, 23, 24) aufweist, wobei die erste Teilschicht (21) InGaAIP, die zweite Teilschicht (22) GaAs, die dritte Teilschicht (23) $\text{Al}_x\text{Ga}_{(1-x)}\text{As}$ mit $0 < x \leq 1$ und die vierte Teilschicht (24) GaAs umfasst.

8. Verfahren nach dem vorhergehenden Anspruch, wobei die erste Teilschicht (21) als Schutzschicht für das Substrat (1) dient und eine Schichtdicke von 1 nm bis 350 nm aufweist, wobei die zweite Teilschicht (22) eine Schichtdicke von 1 nm bis 500 nm aufweist und die vierte Teilschicht (24) als Schutzschicht für die Halbleiterschichtenfolge (3) dient und eine Schichtdicke von 1 nm bis 120 nm aufweist.

9. Verfahren nach zumindest einem der vorhergehenden Ansprüche, wobei $0,95 \leq x < 1$ und die Schichtdicke der Opferschicht (2) zwischen einschließlich 600 nm und einschließlich 800 nm ist.

10. Verfahren nach zumindest einem der vorhergehenden Ansprüche, wobei $x = 0,98$ ist.

11. Verfahren nach zumindest einem der vorhergehenden Ansprüche, wobei die Halbleiterschichtenfolge (3) ein Dünnschichtchip ist.

12. Verfahren nach zumindest einem der vorhergehenden Ansprüche, wobei das Substrat (1) GaAs ist.

13. Verfahren nach zumindest einem der vorhergehenden Ansprüche, wobei der Hilfsträger (5) Germanium, Saphir, Kunststoff oder Silizium ist.

14. Verfahren nach zumindest einem der vorhergehenden Ansprüche, wobei die Opferschicht (2) vollständig oxidiert und die Haftung der oxidierten Opferschicht (2) kleiner ist als die Haftung der nicht-oxidierten Opferschicht (2).

15. Verfahren nach zumindest einem der vorhergehenden Ansprüche, wobei die Opferschicht (2) Teilschichten (21, 22) aufweist, wobei die erste Teilschicht (21) $\text{Al}_x\text{Ga}_{(1-x)}\text{As}$ mit $0 < x < 1$ aufweist, wobei die zweite Teilschicht (22) $\text{Al}_x\text{Ga}_{(1-x)}\text{As}$ mit $0 < x < 1$ aufweist, wobei der Anteil an Al in der ersten Teilschicht (21) größer als in der zweiten Teilschicht (22) ist, wobei die zweite Teilschicht (22)

zwischen dem Substrat (1) und der ersten Teilschicht (21) angeordnet ist.

16. Verfahren nach dem vorhergehenden Anspruch, wobei die Opferschicht (2) eine dritte Teilschicht (23) aufweist, die zwischen der ersten Teilschicht (21) und der Halbleiterschichtenfolge (3) angeordnet ist, wobei die dritte Teilschicht (23) Aluminiumgalliumarsenid oder Galliumarsenid umfasst.

17. Verfahren nach dem vorhergehenden Anspruch, wobei die Opferschicht (2) eine vierte Teilschicht (24) aufweist, die InGaAIP aufweist.

18. Optoelektronisches Bauelement (100) erhältlich aus einem Verfahren gemäß zumindest einem der Ansprüche 1 bis 17.

Es folgen 11 Seiten Zeichnungen

Fig. 2

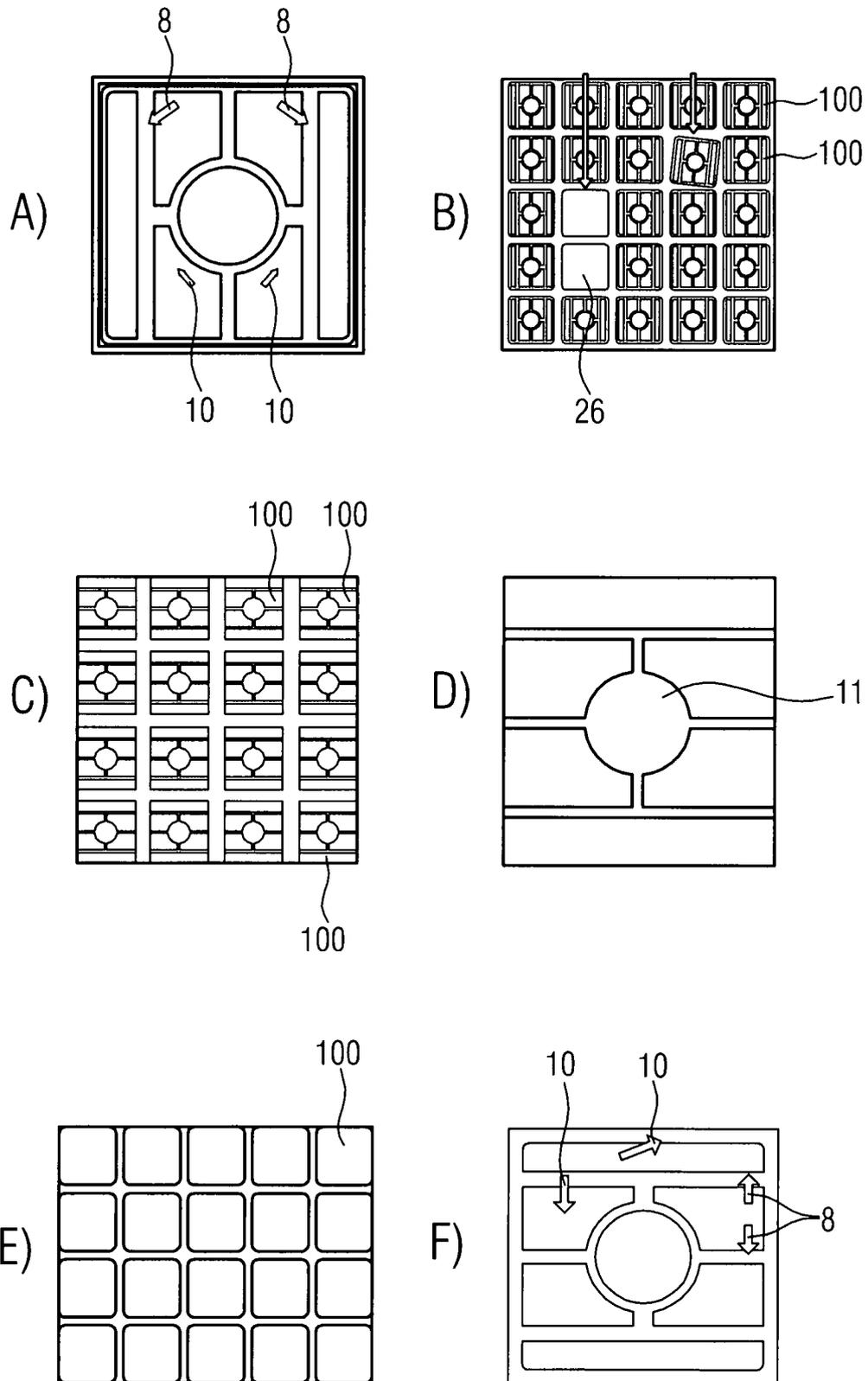


Fig. 3A

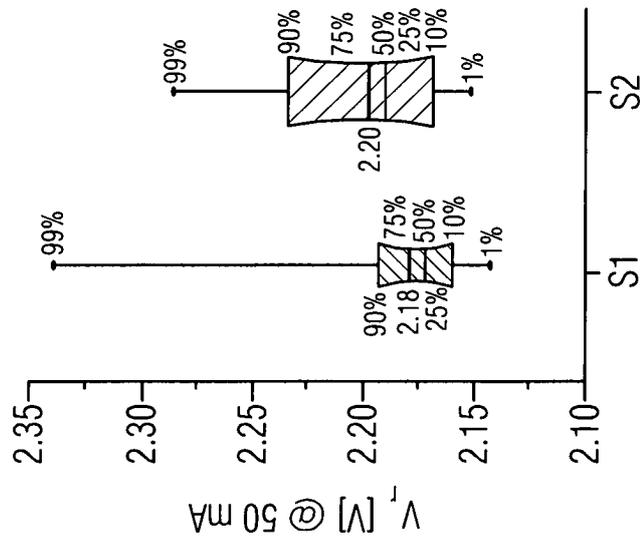


Fig. 3B

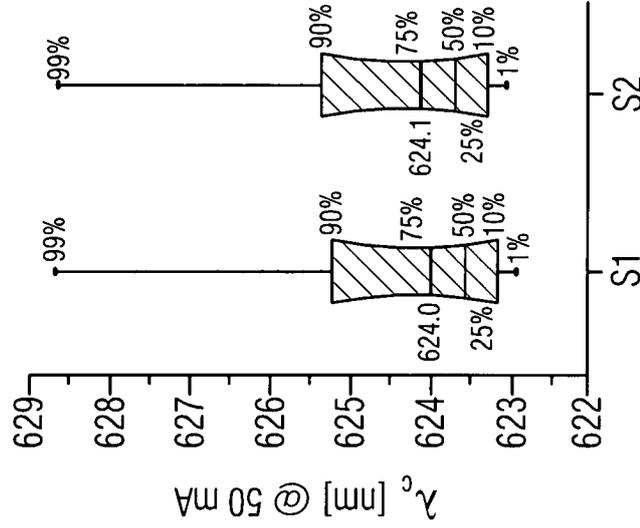


Fig. 3C

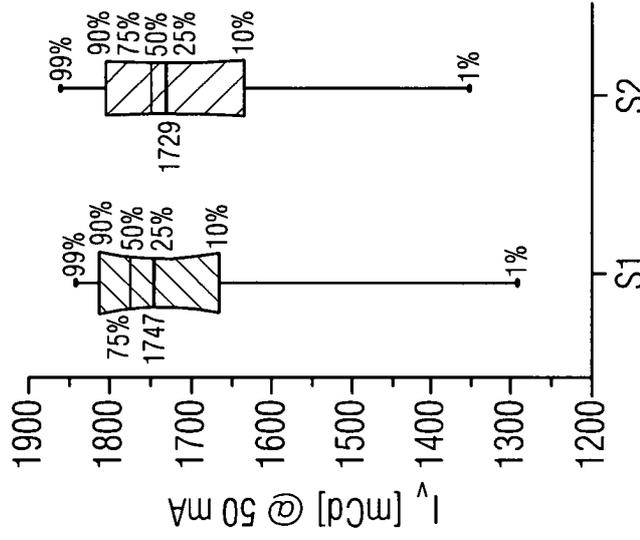


Fig. 3D

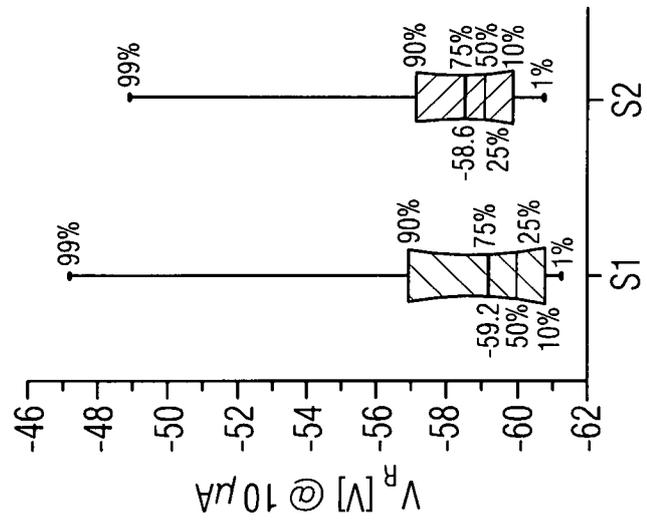


Fig. 3E

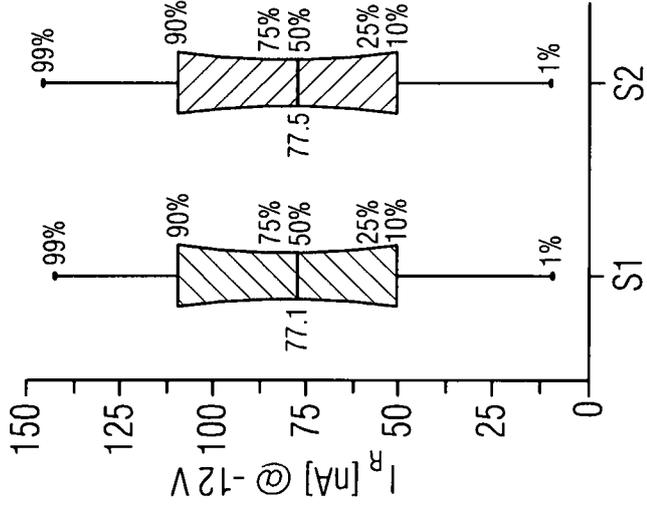


Fig. 3F

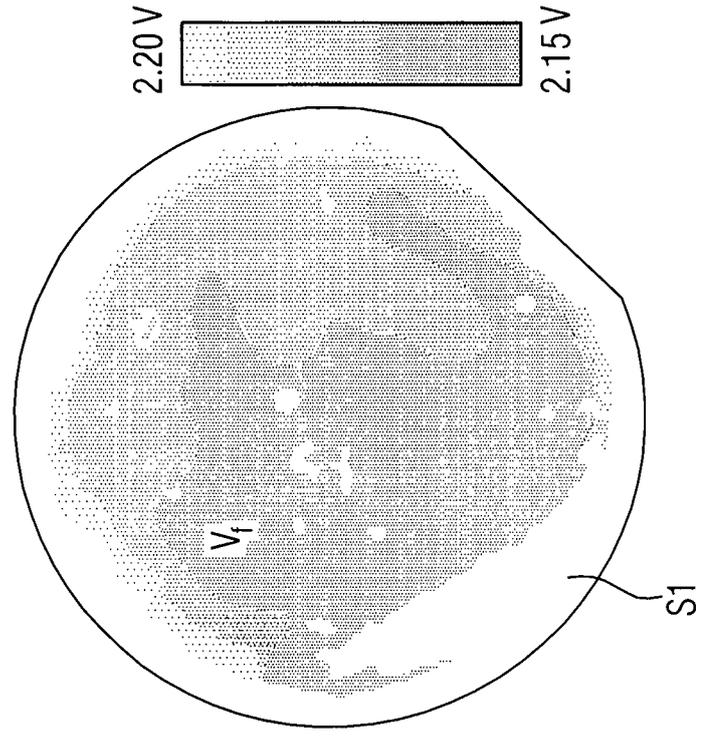


Fig. 4B

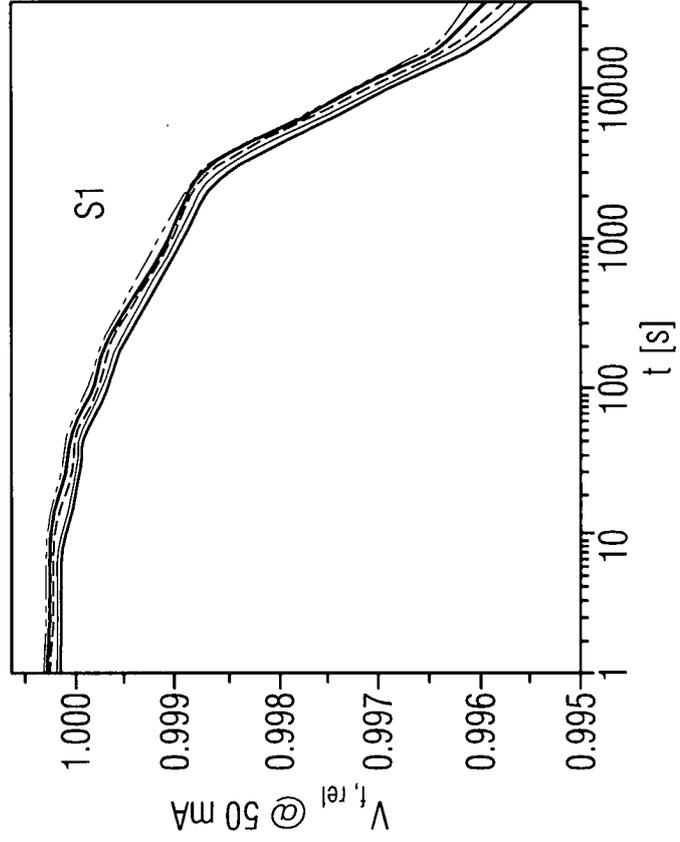


Fig. 4A

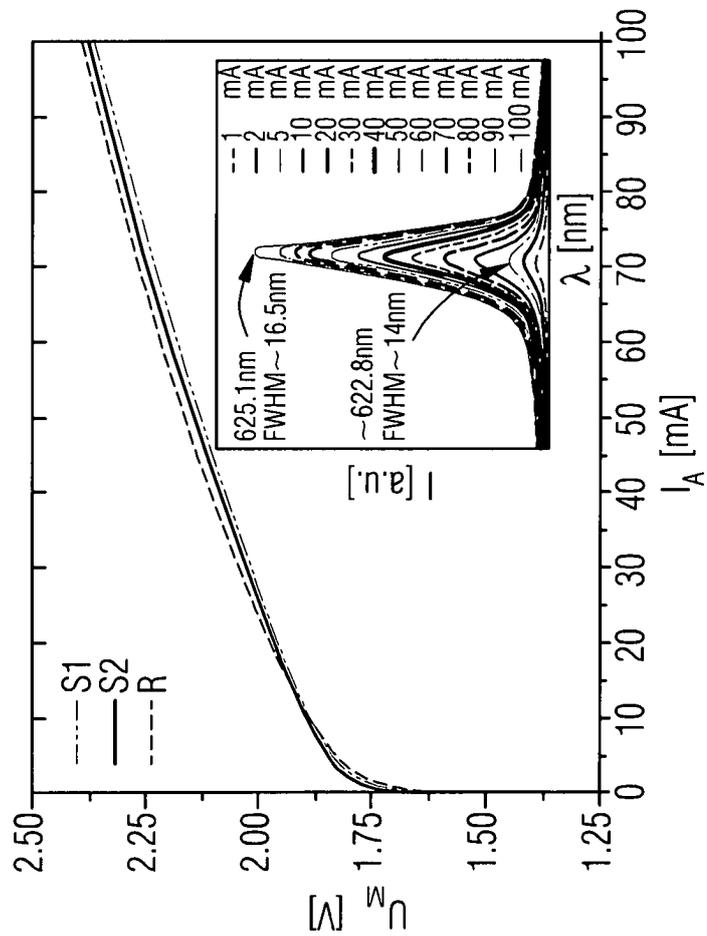


Fig. 4D

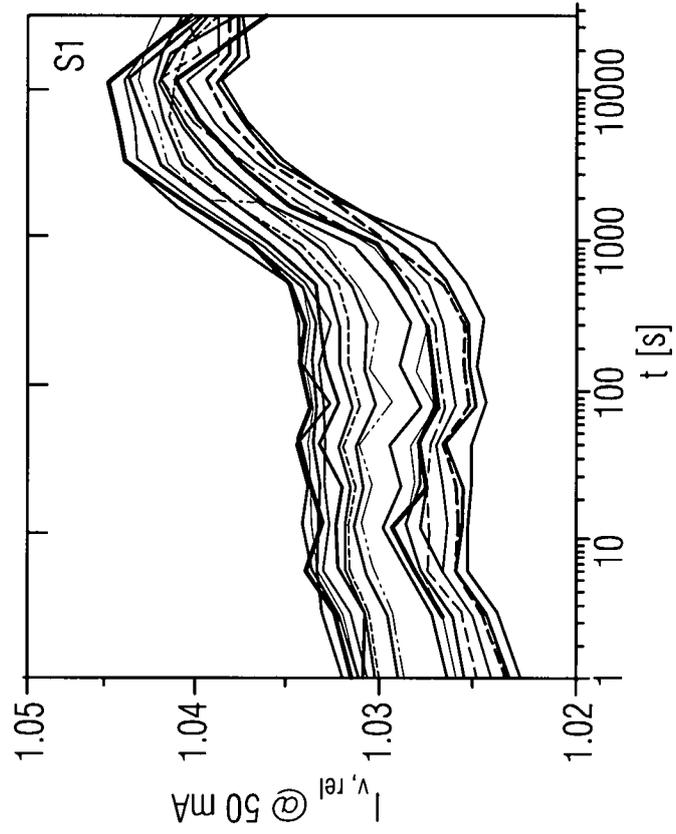


Fig. 4C

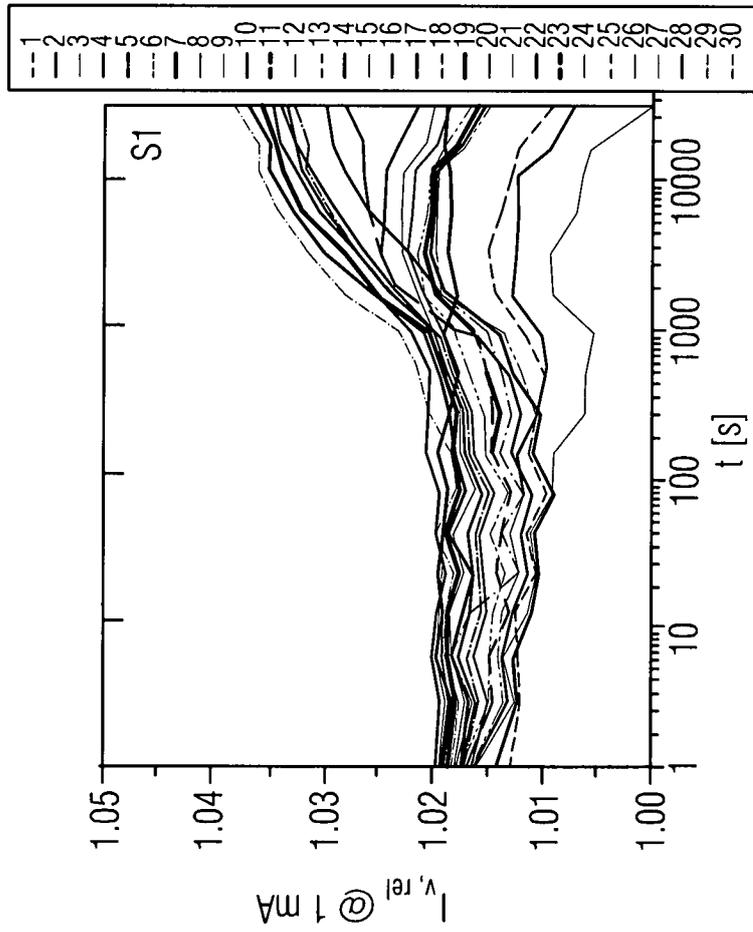


Fig. 5

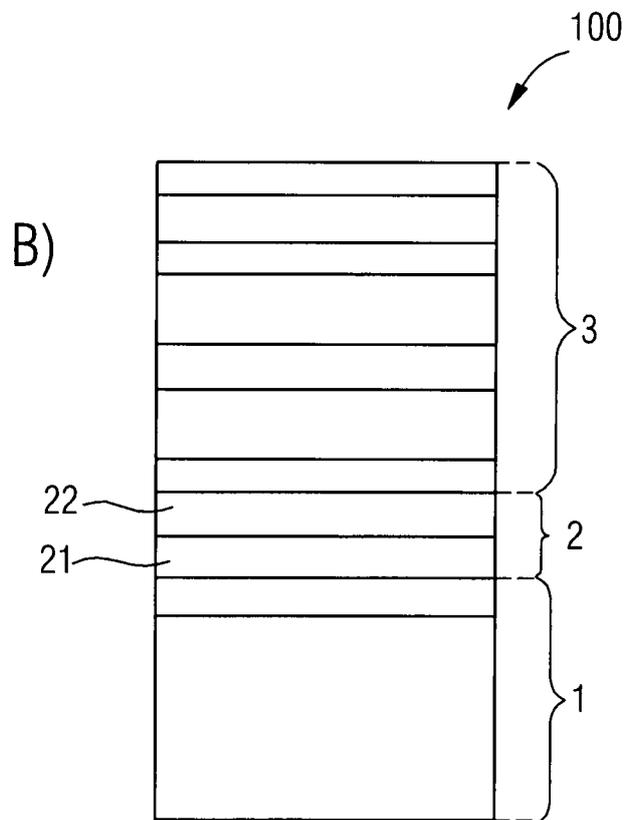
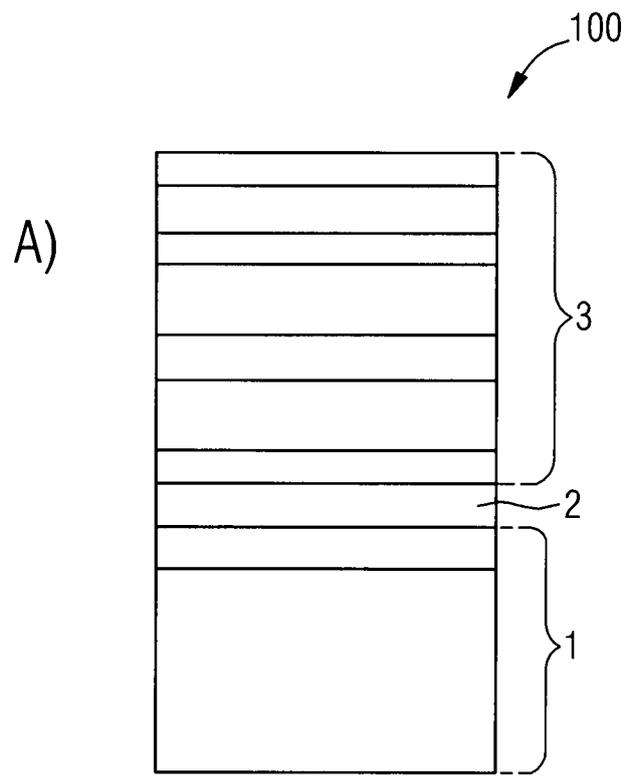


Fig. 5

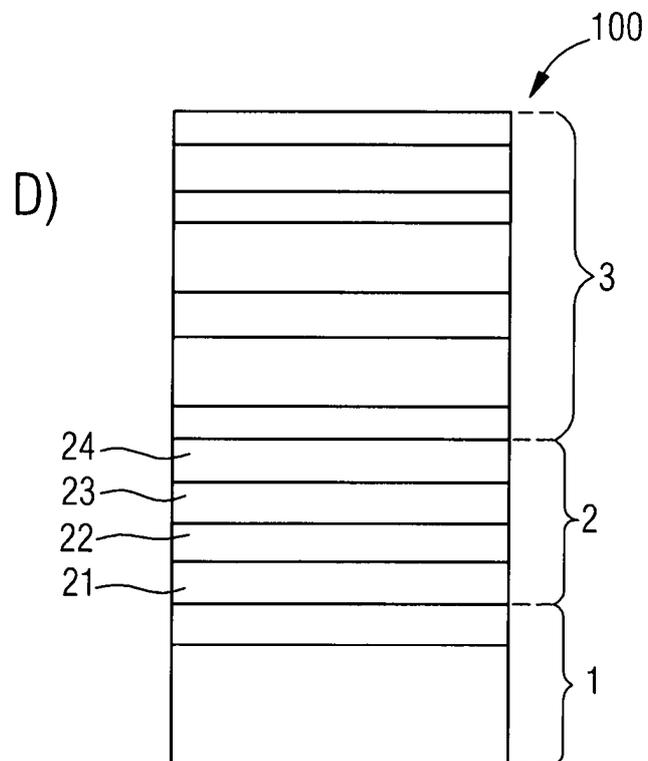
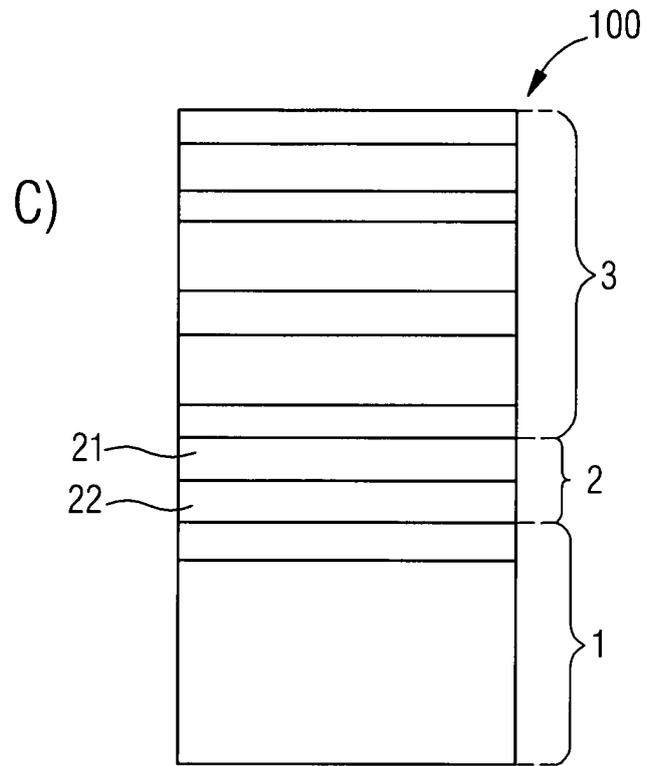


Fig. 5

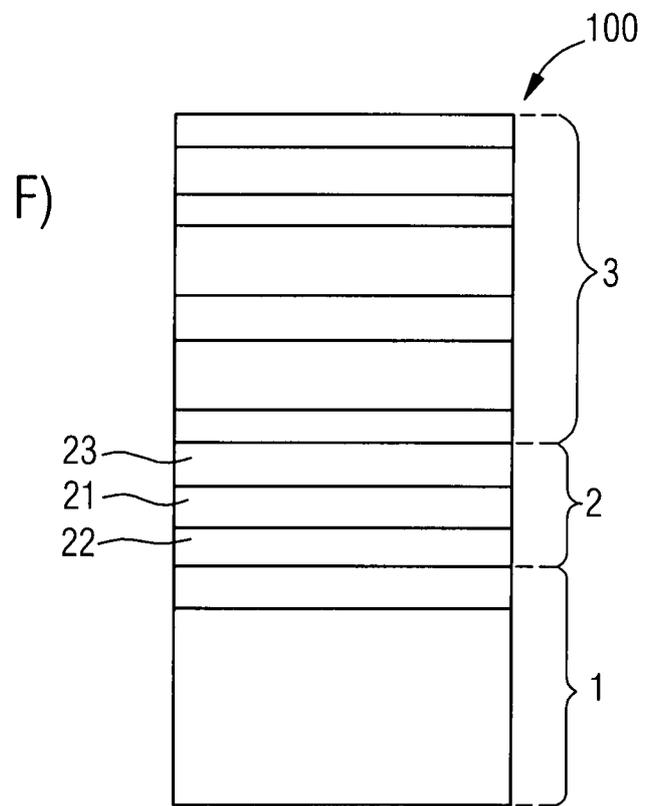
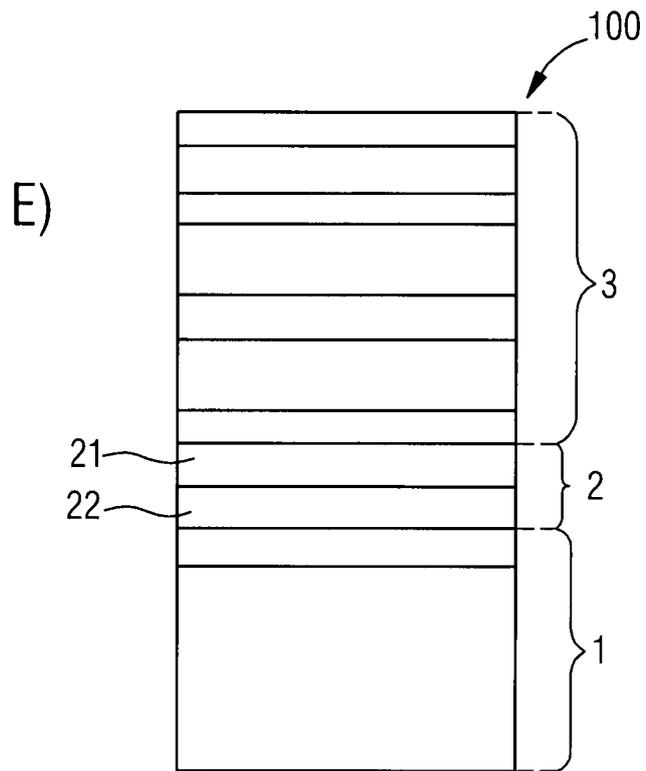


Fig. 5

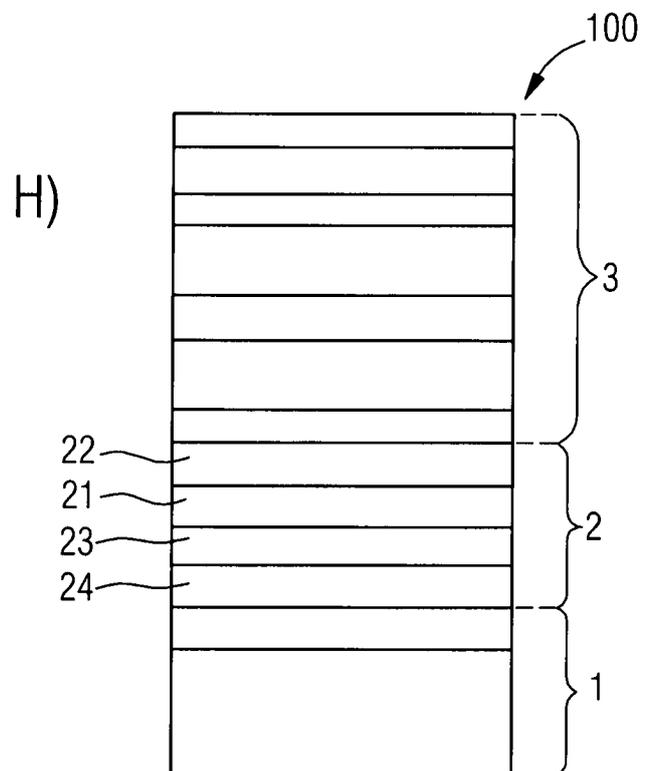
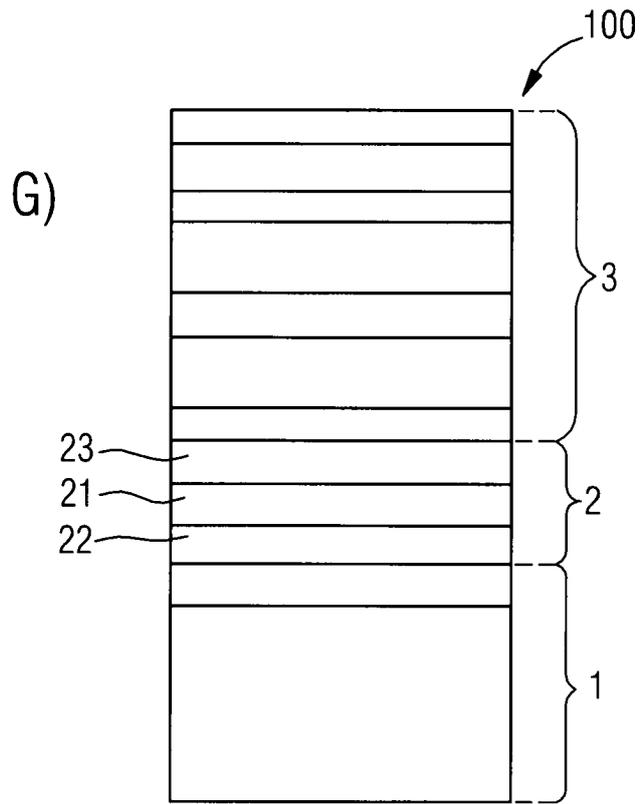


Fig. 5

