

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-213515

(P2016-213515A)

(43) 公開日 平成28年12月15日(2016.12.15)

(51) Int.Cl.	F I	テーマコード (参考)
<b>HO 1 L 21/60 (2006.01)</b>	HO 1 L 21/60	3 2 1 E
<b>HO 1 L 25/04 (2014.01)</b>	HO 1 L 25/04	Z
<b>HO 1 L 25/18 (2006.01)</b>	HO 1 L 23/52	D
<b>HO 1 L 23/52 (2006.01)</b>		

審査請求 有 請求項の数 33 O L (全 15 頁)

(21) 出願番号	特願2016-185527 (P2016-185527)	(71) 出願人	511088449
(22) 出願日	平成28年9月23日 (2016. 9. 23)		エムシー10 インコーポレイテッド
(62) 分割の表示	特願2015-13538 (P2015-13538)		MC10, INC.
	の分割		アメリカ合衆国 02421 マサチュー
原出願日	平成21年11月12日 (2009.11.12)		セッツ州 レキシントン マグワイア ロ
(31) 優先権主張番号	12/575,008		ード 10 ビルディング 3
(32) 優先日	平成21年10月7日 (2009.10.7)	(74) 代理人	100105957
(33) 優先権主張国	米国 (US)		弁理士 恩田 誠
(31) 優先権主張番号	61/113,622	(74) 代理人	100068755
(32) 優先日	平成20年11月12日 (2008.11.12)		弁理士 恩田 博宣
(33) 優先権主張国	米国 (US)	(74) 代理人	100142907
			弁理士 本田 淳

最終頁に続く

(54) 【発明の名称】 高度に伸縮可能な電子部品

(57) 【要約】

【課題】 高度に伸縮可能な電子機器を提供する。

【解決手段】 2つ以上の分離した電子部品をエラストマー基板に取り付け、それらの電子部品の間には牛耕式のパターンに電気的な相互接続部を配置する。それらの2つ以上の分離した電子部品を電気的な相互接続部で相互接続し、部品が互いに対し分離するようにエラストマー基板を伸張させる。伸張後、電気的な相互接続部は、電気的な相互接続部が伸張前の形態において有するのとほぼ同一の電気性能特性を維持する。

【選択図】 なし

**【特許請求の範囲】****【請求項 1】**

伸張可能な電子デバイスを形成する方法であって、

2つ以上の電子部品をエラストマー基板に取り付ける工程と、

前記2つ以上の電子部品の間、半導体材料からなる電気的な相互接続部を配置する工程であって、同相互接続部は複数の栈により形成されたジグザグ形をなし、同複数の栈は互いに平行であり、長さ、互いの変位とは等しく、前記複数の栈長さと、前記複数の栈の間の前記変位との比は、10:1以上である工程と、

前記2つ以上の電子部品を前記電気的な相互接続部で相互接続する工程と、

前記2つ以上の電子部品が互いに対し分離するようにエラストマー基板を伸張させる工程と、を有する方法。

10

**【請求項 2】**

前記エラストマー基板の伸張は平行移動による伸張である、請求項1に記載の方法。

**【請求項 3】**

前記2つ以上の電子部品の間隔は、前記エラストマー基板の伸張の結果として一定の割合だけ増加する、請求項2に記載の方法。

**【請求項 4】**

前記割合は10%である、請求項3に記載の方法。

**【請求項 5】**

前記割合は100%である、請求項3に記載の方法。

20

**【請求項 6】**

前記割合は1,000%である、請求項3に記載の方法。

**【請求項 7】**

前記割合は10,000%である、請求項3に記載の方法。

**【請求項 8】**

前記栈は、短棒により連結された長棒を有する、請求項1に記載の方法。

**【請求項 9】**

前記エラストマー基板の伸張は回転による伸張である、請求項1に記載の方法。

**【請求項 10】**

前記回転による伸張は180度以上である、請求項9に記載の方法。

30

**【請求項 11】**

前記エラストマー基板の伸張は、同エラストマー基板の3つの軸全てにおける伸張である、請求項1に記載の方法。

**【請求項 12】**

前記2つ以上の電子部品は半導体材料から形成される、請求項1に記載の方法。

**【請求項 13】**

前記相互接続部の前記半導体材料は、前記2つ以上の電子部品を形成する半導体材料と同じである、請求項12に記載の方法。

**【請求項 14】**

伸張可能な電子デバイスを形成する方法であって、

2つ以上の電子部品をエラストマー基板に取り付ける工程と、

前記2つ以上の電子部品の間、半導体材料からなり、ジグザグ形をなす電気的な相互接続部を配置する工程であって、同ジグザグ形は、互いに連結する複数の栈により、前記2つ以上の電子部品の間形成され、前記電気的な相互接続部は、前記2つ以上の電子部品と同時に製造される、工程と、

前記2つ以上の電子部品を前記電気的な相互接続部で相互接続する工程と、

前記2つ以上の電子部品が互いに対し分離するようにエラストマー基板を伸張させる工程と、を有する方法。

40

**【請求項 15】**

前記半導体材料は単結晶半導体材料である、請求項13に記載の方法。

50

## 【請求項 16】

前記電氣的な相互接続部は、前記 2 つ以上の電子部品とは異なる材料から形成される、請求項 1 に記載の方法。

## 【請求項 17】

前記異なる材料は金属である、請求項 16 に記載の方法。

## 【請求項 18】

前記異なる材料は、エラストマー基板に結合される、請求項 16 に記載の方法。

## 【請求項 19】

前記 2 つ以上の電子部品は、前記エラストマー基板の下面とは分離した前記エラストマー基板の上面に製造され、前記電氣的な相互接続部は、前記エラストマー基板の上面において製造される、請求項 1 に記載の方法。

10

## 【請求項 20】

前記エラストマー基板の下面は波形部を含む、請求項 19 に記載の方法。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、伸張可能または伸縮可能な集積回路を利用するシステム、装置、および方法に関し、より詳細には、高度に伸縮可能な集積回路に関する。

## 【背景技術】

## 【0002】

伸縮可能な電子機器の分野は、高性能の需要のため、また将来の機械的に拘束されない用途のために、成長を続けている。しかしながら、伸縮可能な電子機器の伸縮性は、これまでの所、限定されたものである。このため、より高度な伸縮性を必要とする用途に伸縮可能な電子機器が適合する性能は制限されている。

20

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0003】

したがって、高度に伸縮可能な電子機器の必要が存在する。

## 【課題を解決するための手段】

## 【0004】

本発明は、高度に伸縮可能な電氣的な相互接続部と、その製造方法とのためのものである。複数の実施形態では、本発明は、伸縮可能な電子機器を製造する方法を含む。その一部の実施形態では、通常は硬質である高品質の単結晶半導体材料または他の半導体材料を使用しないことが可能である、例えば、単結晶半導体材料は脆く、通常、約 ± 2 % を超える変形に耐えることが不可能である。本発明では、大きな平行移動の変形 (+ 100, 000 % ~ - 100, 000 % の範囲など) および / または大きな回転変形 (180° を超える程度までなど) に耐え、その歪みのない状態において見出される電氣性能を維持しつつ、伸張および収縮の可能な電子機器の方法について記載する。

30

## 【0005】

複数の実施形態では、伸張および収縮は、薄膜単結晶半導体から「相互接続部」によって機械的および電氣的に接続される「島 (island)」を形成する集積回路 (IC) を製造し、伸展および収縮の可能なエラストマー基板上にその IC を移すことによって行われる。島 (アイランド) は伸張可能 / 収縮可能でない IC の領域である一方、相互接続部は、高度に伸張可能 / 収縮可能であるように形成される材料の領域である。下に位置するエラストマー基板はアイランドより十分に弾性的であるので、アイランドには最小限の歪みしか移らず、大部分の歪みは相互接続部 (電氣的な接続のみを含み IC は含まない) に移る。各相互接続部は 1 つのアイランドを別のアイランドに取り付けており、1 つのアイランドの別のアイランドに対する平行移動、回転、または平行移動と回転との組み合わせを含む、それらの 2 つのアイランドの間の歪みを収容することが可能である。相互接続部は、硬質材料から形成される場合であっても、硬質な板または梁ではなく弱いばねのよ

40

50

うに作用する。この構成によって、高度に伸縮可能な電子機器の製造が可能となる。

【図面の簡単な説明】

【0006】

【図1】伸張させる前における、一体に形成された高度に伸縮可能な相互接続部によって縁同士が接続されている2つのデバイスアイランドを示す、本発明の一実施形態の平面図。

【図2】2つの高度に伸縮可能な相互接続部によって縁同士が接続されている2つのデバイスアイランドを示す、本発明の一実施形態の平面図。

【図3】3つの高度に伸縮可能な相互接続部によって縁同士が接続されている2つのデバイスアイランドを示す、本発明の一実施形態の平面図。この場合、相互接続部の長棒が90°だけ回転することによって、それらが回転しない場合より長くなることが可能となる。

【図4】本発明の一実施形態における正方形のマトリクスに配置された4つのデバイスアイランドを示す図。各縁は、高度に伸縮可能な相互接続部によって、その最も近い近傍のアイランドの縁に接続されており、相互接続部はアイランドまたは相互接続部に用いられるチップ面積を最大化するように形成されている。

【図5】図1において、短棒がそれらの位置において追加の機械強度のために広げられている場合を示す図。

【図6A】本発明の実施形態を示す図。エラストマー基板に移されたデバイスアイランドおよび高度に伸縮可能な相互接続部の側面図である。この場合、基板はデバイスアイランドと同じ面積の柱を有するようにモールド成形されている（なお、複数の実施形態では、それらの柱はデバイスアイランドより小さくても大きくてもよい）。モールド成形された柱の領域の高さ「h」は約1～1000μmの範囲であってよいが、それに限定されない。示すように、それらの領域の間に相互接続部が位置する。

【図6B】本発明の実施形態を示す図6Aの側面図。同様の形状のエラストマー上基板は直接的な機械的接触からデバイスを保護する封止層として働く。

【図7】上層の自立した相互接続部に付けられたシリコンデバイスアイランドと、基板を通じた伸張を増加させる下層PDMSにおける方形波リプルとを含む、本発明の一実施形態における2層PDMS基板の側面図。

【図8】本発明の一実施形態を示す、図7に記載の2層PDMS基板を製造するために用いられる2層の硬化させたフォトレジスト（SU-8 50およびSU-8 2002）の側面図。

【図9】基板を通じた伸張を増加させるPDMSの下層における正弦波部を含む、本発明の一実施形態を示す2層PDMS基板の側面図。

【発明を実施するための形態】

【0007】

本発明は、シリコンからなる分離したアイランド102上に電子機器を形成することによって、高度に伸縮可能な電子機器を得る。

本発明に関連して、用語「伸縮可能な」や、その基体および派生語は、回路またはその構成要素を修飾して用いられるときには、剥離または破壊することなく、より長くまたは広くなることの可能な軟性または弾性を有する構成要素を含む回路を含む意味であり、また、伸縮可能、膨張可能、その他、拡張可能な表面に適用されるときに適合して機能を保つように構成されている構成要素を有する回路（構成要素は自体は上述のように個別に伸縮可能であってもなくてもよい）を含む意味である。用語「拡張可能な」や、その基体および派生語は、回路またはその構成要素を修飾して用いられるときには、やはり上述の意味を有する。したがって、「伸張」および「拡張」や、それらの派生語はすべて、本発明を参照するときには区別せずに用いられる場合がある。

【0008】

複数の実施形態では、上述の分離したアイランドは別々に動作し（複数の実施形態では「デバイスアイランド」構成に配置され）、それら自身、本明細書に記載の機能またはそ

10

20

30

40

50

の一部を実行可能である。複数の実施形態では、そうした動作デバイスの機能部分には、集積回路、物理センサ（例えば、温度、pH、光、放射線などの）、生物学および/または化学センサ、増幅器、A/DおよびD/A変換器、光収集器、電気機械トランスデューサ、圧電アクチュエータ、光放出電子機器（LEDを含む）、ならびにそれらの組み合わせが含まれる。標準的なIC（複数の実施形態では単結晶シリコン上のCMOS）を用いる目的および利点は、高品質、高性能および高機能であり、また知られているプロセスによって既に一般的に大量生産されている回路部品を得て使用することである。これによって、一定の範囲の機能や、受動手段によって生成されるものよりはるかに優れたデータの生成が提供される。

#### 【0009】

一実施例では、分離したアイランド102は、次に限定されないが、端部上で測定される寸法において、または直径によって約10~100 $\mu\text{m}$ の範囲であってよく、それらのアイランド102A~Bは1つ以上の高度に伸縮可能な相互接続部104に接続されている。相互接続部104は、その新規な形状のため、極めて弾力的である。各相互接続部104は、比較可能な寸法（それらの比が約10倍または10分の1を超えないなど）であってよく、好適には等しい寸法である幅および厚みの寸法をその構造形態が有するようにパターン形成およびエッチングされる。複数の実施形態では、この寸法は約5 $\mu\text{m}$ 以下である（例えば、両寸法は約1 $\mu\text{m}$ 以下である場合）。相互接続部104は、図1に示すように長棒108および短棒110を有効に含むような牛耕式の（boustrophedonic）型で形成されてよい。この独特な形状によって、ワイヤの有効形態を有し、他の2つの寸法を大きく超える1つの寸法を有する（例えば、板）相互接続部の形態因子とは非常に異なる挙動を示すので、後に伸張されるときに相互接続部104に生じる応力が最小化される。板型の構造は、主として座屈により1つの軸についてのみ応力を軽減し、クラック発生の前にわずかな大きさの剪断応力にしか耐えられない。本発明は、剪断その他の応力も含め、3つの軸すべてについての応力を軽減することができる。

#### 【0010】

加えて、相互接続部104は、硬質材料から形成されている場合があるので、伸張された後、復元力を有する場合があります。これによって、伸張されていない状態に再収縮するとき、そのワイヤ様形態が絡むことや結び目ができることの防止が支援される。牛耕式の形状の別の利点は、アイランド102A~Bの間の初期の分離距離を最小化することである。このことを図1に示す。1つ以上の相互接続部104は、図2~4に示すように様々にして形成され得る。相互接続部104において伸張時に大部分の応力が蓄積される部分は、短いリンク棒であり得る。この際のクラック発生を最小化するため、図5に示すように、短いリンク棒110Aは、より長い棒108より数マイクロメートルだけ幅が広く形成される。

#### 【0011】

複数の実施形態では、デバイスアイランド102に対する相互接続部104の接続点は、デバイスアイランドの縁に沿った任意の場所であってよく、デバイスアイランド102の表面上の点であってもよい（その場合、相互接続部がデバイスアイランドの平面の直上に位置し得る）。

#### 【0012】

複数の実施形態では、ICを含む基板の上部膜層が基板の大部分から解放され、エラストマー基板上にトランスファ印刷される限り、デバイスアイランド102は任意の適切な材料基板上に形成されてよい。

#### 【0013】

本発明では、相互接続部104（本明細書に記載するように）は一体に形成されてもよく（すなわち、デバイスアイランドと同じ半導体材料から）、別の材料から形成されてもよい。非限定的な例示の一実施形態では、伸縮可能な電子機器は、厚さ1 $\mu\text{m}$ の上部シリコン層と、厚さ1 $\mu\text{m}$ の埋め込み酸化層とを有するシリコン・オン・インシュレータ（SOI）ウエハ上に製造される。デバイスは上部のシリコンウエハ上に形成され、図4に

10

20

30

40

50

示す一般的な形態の正方形パターンのアイランド102A~Dと相互接続部104とに配置される。ここで、アイランド102は縁部において100 $\mu$ mであり、相互接続部104は幅1 $\mu$ mであり、各長棒の間の間隔は1 $\mu$ mであり、相互接続部104は10本の長棒108(全て長さ約100 $\mu$ m)を含む。アイランド102および相互接続部104は、余分なシリコンを除去するエッチング工程により形成される。アイランド102および相互接続部104は、アイランド102および相互接続部104のみを覆うようにパターン形成されているポリミドの1 $\mu$ mの層でコーティングされている。次に、アイランド102および相互接続部104は、下に位置する埋め込み酸化物の下部のアンダーカットを行うHFエッチングにより解放される。乾燥後、アイランド102および相互接続部104は、ポリジメチルシロキサン(PDMS)のスタンプを用いてエラストマー基板602上にトランスファ印刷される。トランスファスタンプによってピックアップされた後、かつ、エラストマー基板602上に配置される前、アイランド102の後面は、相互接続部104に沿ってではなく、それらの位置におけるエラストマー基板602に対する付着を改良するため、ポリミドの層(アイランド102および相互接続部104のみを覆うようにパターン形成される)と、蒸着される3nmのクロムの追加の層と、アイランド領域の上の選択的な30nmの二酸化シリコンとでコーティングされてよい。エラストマー基板602は、PDMSまたは別の非常に弾性な材料であってよい。エラストマー基板602は、これに加えて、相互接続部領域ではなくデバイスアイランド領域における選択的な付着をさらに増加させるために、またデバイスアイランド102へ移されるエラストマー基板602における材料歪みの量を減少させるために、図6A~Bに示す形状ヘモールド成形またはエッチングされてよい。この例では、相互接続部は、デバイスアイランドを約800 $\mu$ m以下だけ離して伸張させてもよい。加えて、この例の相互接続部104は、約800 $\mu$ mの側方の剪断変位に適合可能であってよい。一般に、それらは、互いのほぼ800 $\mu$ m以内にそれらが残るように、2つのアイランドの任意の相対変位に適合可能である。加えて、相互接続部104は、3つの回転軸のうちのいずれについても、1つのアイランドの別のアイランドに対するコクスクリュー型の回転に適合してよい。この特徴は相互接続部が互いの内で纏れることによるのみ限定される。任意の実際の用途において、完成した伸縮可能なデバイスは、それほど大きくは回転せず、相互接続部は容易に180°までの回転に適合する。なお、相互接続部104において用いられる長棒108の数を増やすことによって、または長棒108の長さを大きくすることによって、相互接続部がさらに大きな変位歪みを収容することもできる。複数の実施形態では、本発明によって可能とされる変位の量に事実上の上限は存在しない。

#### 【0014】

別の実施形態では、エラストマー基板602は、一定の高さによって分離された2つの層を含む。上部「接点」層は、図6に示す実施形態におけるようにデバイスアイランド102と接触する。加えて、図7には、下層702が、エラストマー組立中に基板602へモールド成形されリプルまたは方形波を含む「波状の」層である場合を示す。エラストマー602にパターンモールド成形される範囲が波の振幅および波長に応じて拡張するこれらの方形波部によって、追加の伸縮が可能となる。図7には、相互接続部104およびデバイスアイランド102A~Bの位置に対するエラストマー基板602の1つの非限定的なレイアウトおよびトポロジーを示す。一例では、2層モールド成形基板は、2つの種類のネガ型フォトレジストからなる2工程製法を用いて製造可能である(SU-8 50およびSU-8 2002; Microchem Corporation)。ネガ型レジストはトランスファシリコンウエハ上に3000rpmの回転速度でスピンコーティングされることが可能である。SU-8 50の層がウエハ上にスピンコートされ、続いて、UV放射によって硬化されることが可能である。SU-8 50層が硬化されると、SU-8 2002がスピンコートされ、フォトマスクおよびアライメントツールを用いて硬化されることが可能である。この例では、SU-8 50およびSU-8 2002の層は、それぞれ40~50 $\mu$ mの708と2~10 $\mu$ mの704とである。SU-8 50の厚さ40~50 $\mu$ mの領域は、その表面にSU-8 2002のリプル702(この例

では、方形波形)を含む。SU-8 2002の層が硬化すると、図8に示すように、SU-8のモールド802の形状の基板を形成するために、液体PDMSがSU-8のパターンの上に注がれる。SU-8のモールド802におけるリプルの振幅は、SU-8 2002の薄い層をスピンコートするために用いられる回転速度を変化させることによって変更可能である。この構成では、相互接続部104は自立している。基板-デバイスの構成全体を未硬化のエラストマー(流体層)中に浸漬させ、続いてPDMSの硬化した層によって流体およびデバイスを封止することが可能である。

#### 【0015】

別の実施形態では、下層のPDMSは、周期的なシノソイドのリプル702Bの設計であってもよい。複数の実施形態では、このリプル構成は、一様な平行なパターンにおける予歪みPDMSの表面にSiナノリボンを結合することによって達成され得る。PDMS基板における予歪みの解放によって、この薄いSiナノリボンに沿って(座屈によって)、またPDMS基板の表面に沿って、正弦波が発生する。これらの波702Bの振幅および波長は、PDMSに対して働く単軸の予歪みの程度と、Siナノリボンの機械的性質とに応じて異なり得る。PDMSの上の波状の表面は、トランスファモールドとして用いられてもよい。2部分の液体プラスチック溶液を波状のPDMS基板の上に注ぎ、時間を通じて(~2時間)室温において硬化させることが可能である。プラスチックが硬化すると、プラスチック基板はPDMSから剥ぎ取られることが可能である。波状の表面構造を有するこの新たなプラスチックトランスファ基板は、波構造を含むより多くのPDMS基板を製造するために用いられることが可能である。波状のPDMSは、先の実施形態におけるようなPDMSの下層として働いてもよい。2層のPDMS構造を製造するために、PDMSの上層は酸素プラズマ表面活性化を用いてPDMSのこの下層にプラズマ接合されて、図9に示す基板を形成する。

10

20

#### 【0016】

別の実施形態では、PDMSトランスファスタンプは、アイランド102A~Bおよび相互接続部104がピックアップされた後に伸張される。続く別のエラストマー基板602に対するトランスファによって、予め伸張させたデバイスを、新たなエラストマー基板を収縮させる構成に配置する。相互接続部が予め伸張されるので、デバイスはその収縮を収容することができる。

#### 【0017】

別の実施形態では、相互接続部104はデバイスアイランド102と同じ材料から形成されない。この場合、アイランド102A~Bはエッチングによって互いから完全に絶縁され、間に相互接続部はない。一例では、次いで、ポリイミドの層が堆積され、デバイスアイランド102の表面の様々な位置に接点ビアがエッチングされ、次いで金属相互接続部104が堆積されて牛耕式のパターンへパターン形成され、続いてポリイミドの別の層によってパターン形成される。ここでは、相互接続部104の周囲に小さな境界を残すように両方のポリイミドの層がパターン形成され、エッチングされる(それによって完全に相互接続部を封止する)。これらの相互接続部には、それらが既にポリイミドにより完全に封止されており、エラストマー基板にデバイスアイランドが付着するほどには付着しないという利点がある。他の利点は、これらの相互接続部が、アイランドの縁部に沿ってのみ接続されるようには限定されないことである。接点ビアは、中心付近を含むアイランド102の表面の任意の場所にエッチングされてよこれによって、デバイスに対する接続がより容易となり、縁部に沿ってのみよりも多くの接続が可能となり、歪み復元性が大きくなり、接点ビアにおける歪みが小さくなり、またポリマーのパッシベーション層によってそれらの間に相互接続部の複数の層が形成されて、より多くの相互接続部が可能となる、または1つのデバイスアイランド102Aを近傍にないデバイスアイランド102Bに接続することが可能となる。

30

40

#### 【0018】

本発明の別の実施形態では、デバイスアイランド102が製造され、エラストマー基板602、またはポリマーのリリース層およびポリマーの非リリース層を含む基板上にトラ

50

ンスファ印刷される。トランスファ印刷の後、相互接続部 104 が上述のように形成され（これは高温加工を必要としないので可能である）、次いで後者の場合、リリース層がエッチングされ、非リリース層上にあるデバイスは別のエラストマー基板 602 上にトランスファ印刷される。前者の場合、アイランド 102 はピックアップブレース技術を用いてエラストマー基板上に移されるので、最初に互いの極めて近くに製造されているアイランド 102 は、トランスファ印刷されるときに別々に広げられる。これによって、相互接続部 104 が、その伸張された構成に類似した（所望の場合）パターンで製造され収縮を可能とすることが可能となる。

#### 【0019】

複数の実施形態では、本発明は、2つの電気接点 102 A ~ B（例えば、デバイスアイランド 102 A ~ B）を接続するための電気相互接続部 104 を含む伸縮可能な電気相互接続部 104 を含んでよい。電気相互接続部 104 は、接点 102 A ~ B の間に棧 108（すなわち、長棒 108）を形成するように牛耕式に配置されてよく、棧 108 は互いに対しほぼ平行であり、棧 108 のうちの複数の、その長さおよびそれらの間の変位がほぼ同じである。加えて、複数の棧 108 の長さと、それらの複数の棧 108 の間の変位との比は、10 : 1 以上、100 : 1 以上、1000 : 1 以上などである。電気相互接続部 104 の電氣的な完全性は、1000%、10000%、100000% などまで増加する変位など、伸縮時に伸張されるように維持される。複数の実施形態では、棧 108 は接点 102 A ~ B にほぼ垂直であってよく、相互接続部 104 のトレース幅および / または棧間の間隔は、0.1 ~ 10 マイクロメートルの範囲である。複数の実施形態では、2つの電気接点 102 A ~ B はエラストマー基板 602 上に配置されてもよく、電気接点 102 A ~ B は基板 602 に結合され、相互接続部 104 が基板 602 に結合されなくてもよく、電気接点 102 A ~ B が半導体回路、金属接点などであってよい。

#### 【0020】

複数の実施形態では、本発明は、2つの電気接点 102 A ~ B を接続するための電気相互接続部 104 を含む伸縮可能な電気相互接続部 104 を含んでよい。電気相互接続部 104 は、接点 102 A ~ B の間に棧 108 を形成するように牛耕式に配置され、相互接続部 104 は、接点 102 A ~ B の間の変位が増加する（1000%、10000%、100000% などだけ）とき、電気伝導率および電氣的な完全性を維持する。

#### 【0021】

複数の実施形態では、本発明は、伸縮可能な相互接続部 104 を用いて2つの電気接点 102 A ~ B を電氣的に相互接続し、伸縮可能な相互接続部 104 は相互接続部 104 の電氣的な完全性を維持しつつ、2つの電気接点 102 A ~ B の間において約 180 度以内で捻れる性能を有する。

#### 【0022】

複数の実施形態では、本発明は、伸縮可能な表面を有する本体部（例えば、エラストマー基板 602）と、伸縮可能な電子回路とを備えるデバイスであってよく、該電子回路は、(i) 第1の個別の動作デバイス 102 A と、(ii) 第2の個別の動作デバイス 102 B と、(iii) 第1の個別の動作デバイス 102 A を第2の個別の動作デバイス 102 B に接続する伸縮可能な相互接続部 104 と、を備える。相互接続部 104 は、ほぼ牛耕式のパターンを有するとともに、伸張時（1000%以内、10000%以内、100000%以内など）に電気伝導率を維持する性能を有してよい。伸縮可能な電子回路は本体部の伸縮可能な表面に付けられていてよい。複数の実施形態では、接続は半導体デバイスなどに対する金属接点であってよい。第1の個別の動作デバイス 102 A と、第2の個別の動作デバイス 102 B と、伸縮可能な相互接続部 104 とはすべて、同じ材料から製造されてよく、それらの材料は半導体材料であってよい。

#### 【0023】

複数の実施形態では、本発明は、2つ以上の分離した電子部品（複数の実施形態では分離した動作デバイスであってよい）102 A ~ B をエラストマー基板 602 に取り付けてよく、部品 102 A ~ B の間に牛耕式のパターンに電氣的な相互接続部 104 を配置して



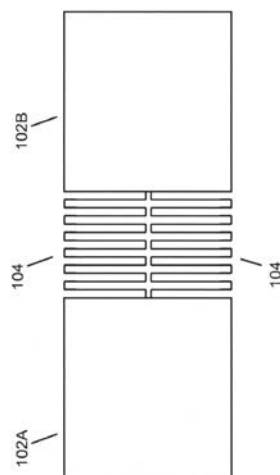
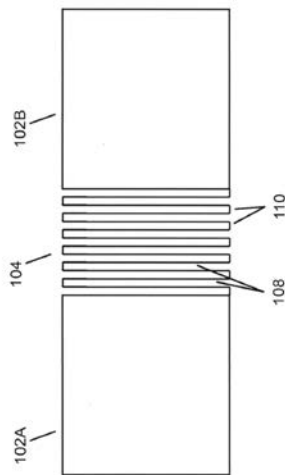
、2つ以上の分離した電子部品102A～Bを電気的な相互接続部104で相互接続してよい。エラストマー基板602は、次いで、部品102A～Bが互いに対し分離するように伸張されてよく、電気的な相互接続部104は、電気的な相互接続部104が予伸張形態において有するのとはほぼ同一の電気性能特性を維持する。複数の実施形態では、伸縮は平行移動による伸縮であってよく、分離した電子部品102A～Bの間隔は、伸張の結果として一定の割合(10%、100%、1000%、10000%、100000%など)だけ増加する。伸縮は回転による伸縮であってよく、この回転は一定の回転角(90°、180°、270°、360°など)より大きくてよい。伸縮は3つの軸全てにおける伸縮であってよい。複数の実施形態では、電気的な相互接続部104は半導体材料から形成されてよい。電気的な相互接続部104は分離した電子部品102A～Bと同じ半導体材料から形成されてよく、分離した電子部品102A～Bと同時に製造されてもよい。半導体材料は単結晶半導体材料であってよい。電気的な相互接続部104は、金属など、分離した電子部品102A～Bとは異なる材料から形成されてよい。複数の実施形態では、相互接続部材料104は、エラストマー基板602に緩く結合されてもよく、全く接続されなくてもよく、エラストマー基板602の表面より上に持ち上げられてもよい。複数の実施形態では、2つ以上の分離された半導体回路は、エラストマー基板602の下面608とは分離したエラストマー基板602の上面604上に製造されてよく、電気的な相互接続部104は、エラストマー基板602の上面604の高さにおいて製造されてよい。この場合、電気的な相互接続部104は下の高さ608と直接の接点を有しないでもよく、これによって、伸張時に下の高さ608に対する付着からほぼ自由であってよい。加えて、エラストマー基板602の下面608は波形部702を備えてもよく、波形部704は、伸張時にエラストマー基板602が拡張することを可能としてもよい。

10

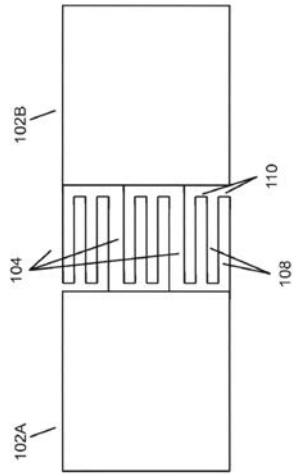
20

【図1】

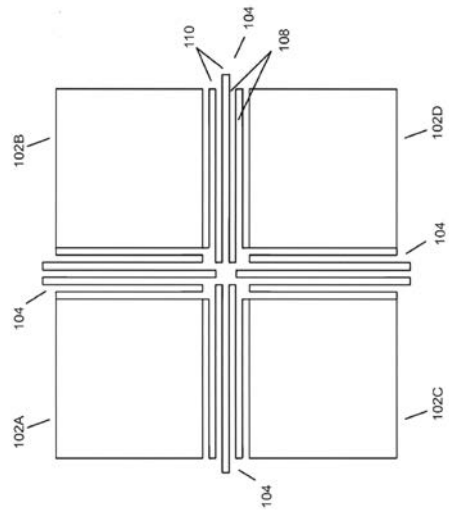
【図2】



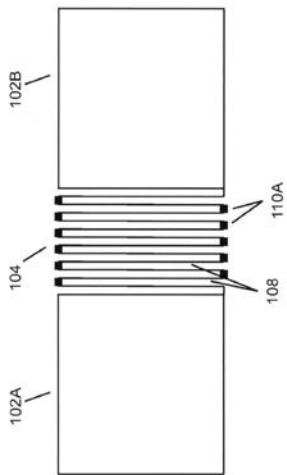
【 図 3 】



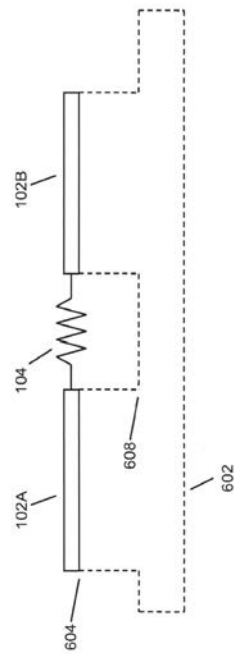
【 図 4 】



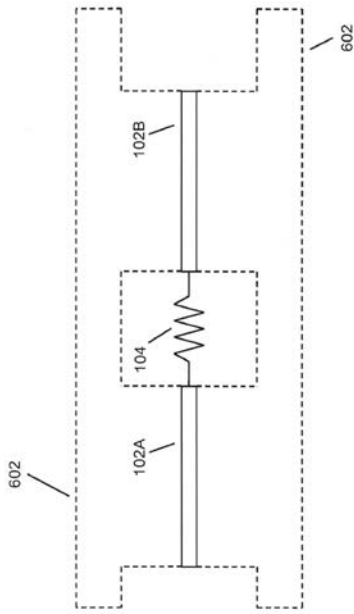
【 図 5 】



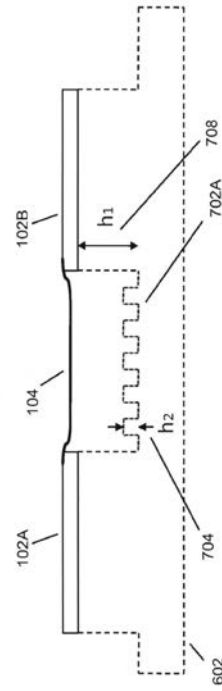
【 図 6 A 】



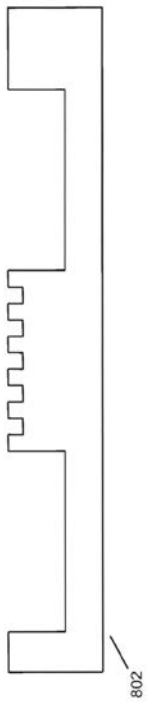
【 図 6 B 】



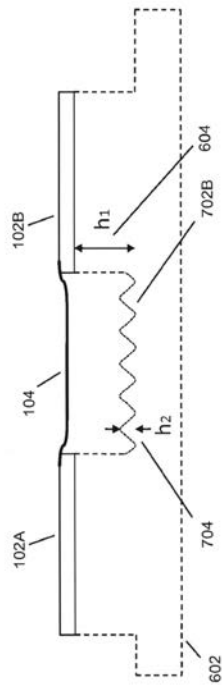
【 図 7 】



【 図 8 】



【 図 9 】



**【手続補正書】**

**【提出日】**平成28年10月21日(2016.10.21)

**【手続補正1】**

**【補正対象書類名】**特許請求の範囲

**【補正対象項目名】**全文

**【補正方法】**変更

**【補正の内容】**

**【特許請求の範囲】**

**【請求項1】**

伸張可能な集積回路( IC )システムであって、  
フレキシブル基板と、

前記フレキシブル基板に設けられるとともに、硬質な単結晶半導体から製造される第1の集積回路( IC )デバイスを含む、第1のデバイスアイランドと、

前記フレキシブル基板に設けられるとともに、硬質な単結晶半導体から製造される第2の集積回路( IC )デバイスを含む、第2のデバイスアイランドと、

前記第1の IC デバイスを前記第2の IC デバイ스에電氣的に結合するフレキシブルな電氣的相互接続部と、を備え、前記フレキシブルな電氣的相互接続部はポリマーパッシベーション層を含み、平行移動および回轉の変形下においての電氣的な接続を維持する、システム。

**【請求項2】**

前記 IC デバイスの各々は、約10~100マイクロメートル(  $\mu\text{m}$  )の幅または直径を有する薄膜単結晶半導体を含む、請求項1に記載のシステム。

**【請求項3】**

前記フレキシブルな電氣的相互接続部は、前記第1の IC デバイスを前記第2の IC デバイ스에電氣的および機械的に結合し、前記フレキシブルな電氣的相互接続部は、平行移動および回轉の高変形下において電氣的な伝導性および完全性を維持する、請求項2に記載のシステム。

**【請求項4】**

前記ポリマーパッシベーション層は、前記フレキシブルな電氣的相互接続部のみを覆うようにパターン形成されている、請求項1に記載のシステム。

**【請求項5】**

前記ポリマーパッシベーション層は、前記フレキシブルな電氣的相互接続部の周囲に境界を残すようにパターン形成される、請求項1に記載のシステム。

**【請求項6】**

前記ポリマーパッシベーション層はポリイミドを含む、請求項1に記載のシステム。

**【請求項7】**

前記ポリイミドの前記ポリマーパッシベーション層は、前記第1のデバイスアイランドおよび前記第2のデバイスアイランドのうち少なくとも一部を覆う、請求項6に記載のシステム。

**【請求項8】**

前記第1の IC デバイスおよび第2の IC デバイスは各々、1以上の物理センサ、1以上の化学センサ、1以上のパッケージ発光ダイオード( LED )、またはそれらの任意の組み合わせを含む、請求項1に記載のシステム。

**【請求項9】**

前記第1の IC デバイスは、温度センサ、pHセンサ、光センサ、および放射線センサから選択される前記物理センサのうち1つ以上を含む、請求項8に記載のシステム。

**【請求項10】**

前記第1の IC デバイスは、高性能マイクロプロセッサを含み、前記第2の IC デバイスは、物理センサ、化学センサ、LED、または任意のそれらの組み合わせを含む、請求項1に記載のシステム。

## 【請求項 1 1】

前記第 1 の IC デバイスおよび前記第 2 の IC デバイスは各々、電気生理学センサ、皮膚温度センサ、および皮膚 pH センサから選択される 1 つ以上の高性能生物学センサを含む、請求項 1 に記載のシステム。

## 【請求項 1 2】

前記第 1 のデバイスアイランドおよび前記第 2 のデバイスアイランドは、各デバイスアイランドと前記フレキシブルなエラストマー基板との間に薄いポリマー層を備える、請求項 1 に記載のシステム。

## 【請求項 1 3】

前記第 1 のデバイスアイランドおよび前記第 2 のデバイスアイランドと前記フレキシブルな電氣的相互接続部は、前記フレキシブルなエラストマー基板内に含まれている、請求項 1 に記載のシステム。

## 【請求項 1 4】

前記第 1 のデバイスアイランドおよび前記第 2 のデバイスアイランドは、前記フレキシブルなエラストマー基板に付着されており、前記フレキシブルな電氣的相互接続部は前記エラストマー基板に付着しない、請求項 1 に記載のシステム。

## 【請求項 1 5】

前記フレキシブルな電氣的相互接続部は、複数の直線の短棒によって接続されている複数の直線の長棒を含む、請求項 1 に記載のシステム。

## 【請求項 1 6】

前記複数の長棒は互いに平行または略平行であり、前記複数の短棒は互いに平行または略平行である、請求項 1 5 に記載のシステム。

## 【請求項 1 7】

前記複数の長棒は略同じ長さを有し、それらの間の変位は略同じである、請求項 1 6 に記載のシステム。

## 【請求項 1 8】

前記複数の長棒の長さとは前記複数の長棒間の変位との比は、約 10 : 1 以上である、請求項 1 5 に記載のシステム。

## 【請求項 1 9】

前記長棒の各々は、それぞれ約 0.1 ~ 10  $\mu\text{m}$  の幅を有する、請求項 1 8 に記載のシステム。

## 【請求項 2 0】

前記フレキシブルな電氣的相互接続部は、前記ポリマーパッシベーション層によって分離されている 2 つの相互接続層を含む、請求項 1 に記載のシステム。

## 【請求項 2 1】

前記フレキシブルな電氣的相互接続部は、前記第 1 の IC デバイスと前記第 2 の IC デバイスとの間の距離が 1000 % 増大するとき、電氣的な完全性および伝導性を維持するように構成されている、請求項 1 に記載のシステム。

## 【請求項 2 2】

前記フレキシブルな電氣的相互接続部は、前記第 1 の IC デバイスおよび前記第 2 の IC デバイスが略 180 度に捻れるとき、電氣的な完全性および伝導性を維持するように構成されている、請求項 1 に記載のシステム。

## 【請求項 2 3】

前記フレキシブルな電氣的相互接続部は金属材料を含む、請求項 1 に記載のシステム。

## 【請求項 2 4】

前記フレキシブルな電氣的相互接続部は半導体材料を含む、請求項 1 に記載のシステム

。

## 【請求項 2 5】

前記フレキシブルな電氣的相互接続部の前記半導体材料は、前記単結晶半導体の材料と同じまたは実質的に同じである、請求項 2 4 に記載のシステム。

**【請求項 26】**

伸張可能な集積回路（IC）システムを製造する方法であって、  
硬質な単結晶半導体から製造される第1の集積回路（IC）デバイスを含む第1のデバイスアイランドをポリマー層に設ける工程と、  
硬質な単結晶半導体から製造される第2の集積回路（IC）デバイスを含む第2のデバイスアイランドを前記ポリマー層に設ける工程と、  
前記ポリマー層上に形成されたフレキシブルな電氣的相互接続部によって前記第1のデバイスアイランドを前記第2のデバイスアイランドに電氣的に接続する工程と、  
前記第1のデバイスアイランドおよび前記第2のデバイスアイランドをフレキシブルなエラストマー基板に付着させる工程と、を備える方法。

**【請求項 27】**

前記ポリマー層はポリイミドを含む、請求項26に記載の方法。

**【請求項 28】**

前記ポリマー層は、前記第1のデバイスアイランドおよび前記第2のデバイスアイランドと前記フレキシブルな電氣的相互接続部とのみを覆うようにパターン形成されている、請求項26に記載の方法。

**【請求項 29】**

前記ポリマー層は、前記フレキシブルな電氣的相互接続部の周囲に境界を残すようにパターン形成される、請求項28に記載の方法。

**【請求項 30】**

前記フレキシブルな電氣的相互接続部はポリマー層に封止される、請求項26に記載の方法。

**【請求項 31】**

前記第1のデバイスアイランド、前記第2のデバイスアイランド、および前記フレキシブルな電氣的相互接続部は、前記フレキシブルなエラストマー基板に封止される、請求項26に記載の方法。

**【請求項 32】**

前記フレキシブルな電氣的相互接続部は金属材料を含む、請求項26に記載の方法。

**【請求項 33】**

前記フレキシブルな電氣的相互接続部は半導体材料を含む、請求項26に記載の方法。

---

フロントページの続き

(72)発明者 アローラ、ウィリアム ジェイ .

アメリカ合衆国 02116 マサチューセッツ州 ボストン ボイルストン ストリート 71  
9 ナンバー3エフ

(72)発明者 ガファリ、ローズビフ

アメリカ合衆国 02142 マサチューセッツ州 ケンブリッジ サード ストリート 285  
ナンバー316