

1. 一种电感器, 其中,
该电感器具备:

磁性层; 以及

多个布线, 该多个布线埋设于所述磁性层, 沿长度方向延伸, 所述多个布线在与所述长度方向正交的方向上隔开预定间隔地并列配置,

所述磁性层包含:

多个布线配置部分, 在该布线配置部分中规则地并列配置有所述布线; 以及

留白部分, 其配置于在所述布线的并列方向上相邻的所述布线配置部分之间, 且在该留白部分中省去了所述布线。

2. 根据权利要求1所述的电感器, 其中,

在所述布线配置部分中, 所述多个布线隔开等间隔地并列配置。

3. 一种单片化电感器的制造方法, 其中,

该单片化电感器的制造方法具备:

第1工序, 在该第1工序中, 准备权利要求1或2所述的电感器; 以及

第2工序, 在该第2工序中, 切断所述留白部分。

4. 一种单片化电感器, 其中,

磁性层; 以及

多个布线, 该多个布线埋设于所述磁性层, 沿长度方向延伸, 所述多个布线在与所述长度方向正交的方向上隔开预定间隔地并列配置,

所述磁性层包含规则地并列配置有所述布线的布线配置部分,

所述布线包含配置于所述布线配置部分的在所述布线的并列方向上的一端部的端部布线,

在所述并列方向上, 从所述磁性层的一侧端面算起、到所述端部布线为止的距离为0.2mm以上且7mm以下。

5. 根据权利要求4所述的单片化电感器, 其中,

所述布线的所述长度方向上的端面具有从所述磁性层暴露的暴露部分。

6. 根据权利要求4或5所述的单片化电感器, 其中,

所述布线的所述长度方向上的端面具有被所述磁性层覆盖的覆盖部分。

7. 根据权利要求4至6中任一项所述的单片化电感器, 其中,

该单片化电感器在俯视时具有包含曲线状的角部的矩形的形状。

8. 根据权利要求7所述的单片化电感器, 其中,

所述曲线是曲率半径为0.1mm以上且5mm以下的弯曲线。

电感器、单片化电感器和其制造方法

技术领域

[0001] 本发明涉及电感器、单片化电感器和其制造方法。

背景技术

[0002] 公知有具备磁性层和埋设于磁性层的多个布线的电感器(例如参照下述专利文献1。)。在专利文献1记载的电感器中,多个布线在横向上隔开等间隔地并列配置。磁性层含有磁性颗粒。

[0003] 现有技术文献

[0004] 专利文献

[0005] 专利文献1:日本特开2020-150057号公报

发明内容

[0006] 发明要解决的问题

[0007] 有时,根据用途和目的而相应地沿厚度方向切断相邻的布线之间的磁性层,来制造尺寸比电感器的尺寸小的单片化电感器。

[0008] 在专利文献1记载的电感器中,在相邻的两个布线的间隔较短的情况下,当切断相邻的两个布线之间的磁性层时,从切断后的单片化电感器中的磁性层的一侧端面算起、到配置于横向的一端部的端部布线为止的距离变得过短。

[0009] 那样一来,在磁性层中,存在于一侧端面与端部布线之间的磁性颗粒的量变得过少。因此,存在单片化电感器的电感降低这样的问题。

[0010] 另一方面,在相邻的两个布线的间隔较长的情况下,存在无法实现切断后的单片化电感器的小型化这样的不良。

[0011] 本发明提供实现了电感的降低的抑制和小型化的单片化电感器、该单片化电感器的制造方法和在该制造方法中使用的电感器。

[0012] 用于解决问题的方案

[0013] 本发明(1)包含一种电感器,其中,该电感器具备:磁性层;以及多个布线,该多个布线埋设于所述磁性层,沿长度方向延伸,所述多个布线在与所述长度方向正交的方向上隔开预定间隔地并列配置,所述磁性层包含:多个布线配置部分,在该布线配置部分中规则地并列配置有所述布线;以及留白部分,其配置于在所述布线的并列方向上相邻的所述布线配置部分之间,且在该留白部分中省去了所述布线。

[0014] 在该电感器的磁性层的留白部分中,省去了布线。因此,若沿着长度方向切断留白部分,则能够充分地确保磁性层的切断侧端面与同切断侧端面相邻的布线之间的距离。因此,在磁性层中,存在于切断侧端面与布线之间的磁性成分的量变得充分。其结果是,能够抑制切断后的单片化电感器的电感的降低。

[0015] 另一方面,在布线配置部分中,布线规则地并行配置。因此,在单片化电感器中,能够紧凑地配置布线。其结果是,能够实现切断后的单片化电感器的小型化。

[0016] 因而,在该电感器中,能够抑制切断后的单片化电感器的电感的降低,并且能够实现单片化电感器的微型化。

[0017] 另外,本发明(2)在(1)所述的电感器的基础上,在所述布线配置部分中,所述多个布线隔开等间隔地并列配置。

[0018] 在该电感器的布线配置部分中,多个布线隔开等间隔地并列配置。因此,能够将布线更进一步紧凑地配置于布线配置部分。另外,能够使各布线的电感相等。其结果是,能够使切断后的单片化电感器更进一步微型化,且能够使各布线的电感相等。

[0019] 另外,本发明(3)包含一种单片化电感器的制造方法,其中,该单片化电感器的制造方法具备:第1工序,在该第1工序中,准备(1)或(2)所述的电感器;以及第2工序,在该第2工序中,切断所述留白部分。

[0020] 在单片化电感器的制造方法中,切断留白部分,因此能够充分地确保磁性层的切断侧端面与同切断侧端面相邻的布线之间的距离。因此,在磁性层中,存在于切断侧端面与布线之间的磁性成分的量变得充分。其结果是,能够抑制第2工序后的单片化电感器的电感的降低。

[0021] 另一方面,在布线配置部分中,布线规则地并行配置。因此,在单片化电感器中,能够紧凑地配置布线。其结果是,能够实现第2工序后的单片化电感器的微型化。

[0022] 因而,在该单片化电感器的制造方法中,能够制造能抑制电感的降低并且实现了微型化的单片化电感器。

[0023] 本发明(4)包含一种单片化电感器,其中,磁性层;以及多个布线,该多个布线埋设于所述磁性层,沿长度方向延伸,所述多个布线在与所述长度方向正交的方向上隔开预定间隔地并列配置,所述磁性层包含规则地并列配置有所述布线的布线配置部分,所述布线包含配置于所述布线配置部分的在所述布线的并列方向上的一端部的端部布线,在所述并列方向上,从所述磁性层的一侧端面算起、到所述端部布线为止的距离为0.2mm以上且7mm以下。

[0024] 在该单片化电感器中,从磁性层的一侧端面算起、到端部布线为止的距离为0.2mm以上,因此,在磁性层中,存在于切断侧端面与端部布线之间的磁性成分的量变得充分。其结果是,能够抑制单片化电感器的电感的降低。

[0025] 另外,在该单片化电感器中,从磁性层的一侧端面算起、到端部布线为止的距离为7mm以下,因此能够实现单片化电感器的微型化。

[0026] 因而,对于该单片化电感器,能够抑制电感的降低,且能够实现微型化。

[0027] 本发明(5)在(4)所述的单片化电感器的基础上,所述布线的所述长度方向上的端面具有从所述磁性层暴露的暴露部分。

[0028] 本发明(6)在(4)或(5)所述的单片化电感器的基础上,所述布线的所述长度方向上的端面具有被所述磁性层覆盖的覆盖部分。

[0029] 本发明(7)在(4)至(6)中任一项所述的单片化电感器的基础上,该单片化电感器在俯视时具有包含曲线状的角度部的矩形的形状。

[0030] 本发明(8)在(7)所述的单片化电感器的基础上,所述曲线是曲率半径为0.1mm以上且5mm以下的弯曲线。

[0031] 若曲线的曲率半径为上述0.1mm以上,则能够提高电感器的耐冲击性。

[0032] 若曲线的曲率半径为上述5mm以下,则能够扩大角部的附近区域,能够在空的空间中设置标记。

[0033] 发明的效果

[0034] 根据使用本发明的电感器来制造本发明的单片化电感器的制造方法,能够制造实现了电感的降低的抑制和小型化的单片化电感器。

[0035] 本发明的单片化电感器能够实现电感的降低的抑制和小型化。

附图说明

[0036] [图1]图1A和图1B分别是本发明的电感器和单片化电感器的俯视图。图1A是电感器。图1B是多个单片化电感器。

[0037] [图2]图2A和图2B分别是与图1A和图1B对应的剖视图。图2A是电感器。图2B是多个单片化电感器。

[0038] [图3]图3A和图3B分别是电感器和单片化电感器的变形例的剖视图。

[0039] 图3A是电感器。图3B是多个单片化电感器。

[0040] [图4]图4A和图4B分别是电感器和单片化电感器的变形例的剖视图。

[0041] 图4A是电感器。图4B是多个单片化电感器。

[0042] [图5]图5A和图5B分别是电感器和单片化电感器的变形例的俯视图。

[0043] 图5A是电感器。图4B是第2单片化电感器。

[0044] [图6]图6是变形例中的长度方向上的单片化电感器的端面的主视图。

具体实施方式

[0045] 参照图1A~图2B说明本发明的电感器和单片化电感器的一个实施方式。

[0046] <电感器1>

[0047] 如图1A和图2A所示,电感器1沿与厚度方向正交的面方向延伸。厚度方向是图1A中的纸面进深方向。厚度方向是图2A中的上下方向。面方向包含第1方向和与第1方向正交的第2方向。第1方向是图1A中的上下方向。第1方向是图2A中的纸面进深方向。第2方向是图1A和图2A各自中的左右方向。电感器1为在俯视时呈大致矩形的薄片。电感器1具备磁性层2和多个布线3。

[0048] <磁性层2>

[0049] 磁性层2具有与电感器1相同的外形形状。磁性层2连续地具有在厚度方向上相对的两个主表面4、在第1方向上相对的两个第1侧端面20A、20B(参照图1A)和在第2方向上相对的两个第2侧端面6。第1侧端面20A、20B(参照图1A)沿着第2方向。第2侧端面6沿着第1方向。两个第2侧端面6包含配置于第2方向一侧的第2一侧端面61和配置于第2方向另一侧的第2另一侧端面62。作为磁性层2的材料,例如,可举出含有磁性颗粒作为磁性成分的磁性组合物。磁性组合物例如记载在日本特开2020-150057号公报中。磁性层2的厚度例如为1 μ m以上且例如为5000 μ m以下。磁性层2的厚度是两个主表面4之间的距离。该磁性层2包含后述的布线配置部分7、后述的留白部分8和后述的第2留白部分9。

[0050] <布线3>

[0051] 布线3沿着第1方向延伸。第1方向相当于布线3的长度方向。布线3在沿着厚度方向

和第2方向的截面中隔开预定间隔地并列配置有多个。沿着厚度方向和第2方向的截面是在图2A中描绘的截面。因此,第2方向相当于布线3并列的并列方向。布线3埋设于磁性层2。多个布线3各自的结构和尺寸例如记载于日本特开2020-150057号公报中。布线3的半径R例如为25 μm 以上且例如为2000 μm 以下。接下来,说明布线配置部分7和留白部分8。

[0052] <布线配置部分7>

[0053] 在磁性层2中包含多个(在本实施方式中为3个)布线配置部分7。多个布线配置部分7在第2方向上隔开间隔。多个布线配置部分7中的各布线配置部分7在电感器1中遍及第1方向地配置。在布线配置部分7中,规则地并列配置有布线3。具体而言,在布线配置部分7中,多个(在本实施方式中为3个)布线3以等间隔P0并列配置。布线3的尺寸和相邻的两个布线3的间隔P0并无限定。它们例如记载于日本特开2020-150057号公报中。

[0054] 在布线配置部分7配置有多个布线3。多个布线3包含第1端部布线31、第2端部布线32和中间布线33。第1端部布线31配置于布线配置部分7的第2方向一端部。第2端部布线32配置于布线配置部分7的第2方向另一端部。中间布线33配置在第1端部布线31与第2端部布线32之间。因此,布线配置部分7中,第1端部布线31、中间布线33和第2端部布线32朝向第2方向另一侧依次配置。

[0055] <留白部分8>

[0056] 留白部分8配置在相邻的布线配置部分7之间。具体而言,留白部分8将在第2方向上相邻的两个布线配置部分7连结起来。在磁性层2中包含多个(在本实施方式中为两个)留白部分8。布线配置部分7的数量比留白部分8的数量多1个。多个留白部分8中的各留白部分8在电感器1中遍及第1方向地配置。

[0057] 在留白部分8中,省去了布线3。详细而言,在全部的布线3在第2方向上隔开等间隔P0地并列配置的电感器1中,在每预定多个(在本实施方式中为4个)布线3中,去掉(省去)1个布线3,并且,磁性层2中的去掉(省去)布线3后的区域(和其附近)成为留白部分8,磁性层2中的除留白部分8以外的区域成为布线配置部分7。

[0058] 在留白部分8中,未配置布线3,仅配置有磁性层2。另外,留白部分8具有能够确保后述的距离L0那样的第2方向的长度。

[0059] <第2留白部分9>

[0060] 第2留白部分9配置于位于第2方向上的最外侧的布线配置部分7的外侧。也就是说,第2留白部分9配置于电感器1的第2方向上的两端部。具体而言,第2留白部分9配置于位于最靠第2方向的一侧的布线配置部分7的一侧和位于最靠第2方向的另一侧的布线配置部分7的另一侧。在本实施方式中,第2留白部分9的数量为2个。在第2留白部分9中,未配置布线3,仅配置有磁性层2。

[0061] <单片化电感器10的制造方法>

[0062] 接下来,说明使用电感器1来制造单片化电感器10的方法。该制造方法具备第1工序和第2工序。

[0063] <第1工序>

[0064] 在第1工序中,准备图1A和图2A所示的电感器1。准备电感器1的方法并无限定。准备电感器1的方法例如记载于日本特开2020-150057号公报中。

[0065] <第2工序>

[0066] 在第2工序中,切断留白部分8。具体而言,沿着第1方向切断留白部分8的第2方向上的大致中央部81。详细而言,在磁性层2中,切断第2端部布线32与在第2方向上同第2端部布线32面对的第1端部布线31之间的第2方向上的中央部81。更具体而言,以通过从第2端部布线32向第2方向另一侧前进了与上述布线3的间隔P0相等的长度和布线3的半径R的合计长度(P0+R)后的点的方式切断磁性层2。另外,以通过从第1端部布线31向第2方向一侧前进了与上述布线3的间隔P0相等的长度和布线3的半径R的合计长度(P0+R)后的点的方式切断磁性层2。

[0067] 作为留白部分8的切断,例如,可举出激光等非接触式切断。另外,作为布线3的切断,例如,可举出使用模具的冲裁和使用旋转切割器的切割等接触式切断。从实现缩短第2工序的时间的观点出发,优选举出接触式切断,从提高产品品质的观点出发,更优选举出冲裁。

[0068] 通过上述的留白部分8的切断,从而1个留白部分8被分割为两个。在本实施方式中,通过两个留白部分8中的各留白部分8的切断,从而制造出3个单片化电感器10。

[0069] <单片化电感器10>

[0070] 3个单片化电感器10包含第1单片化电感器21、第2单片化电感器22和第3单片化电感器23。第1单片化电感器21包含配置于电感器1的最靠第2方向的一侧的布线配置部分7。第3单片化电感器23包含配置于电感器1的最靠第2方向的另一侧的布线配置部分7。第2单片化电感器22包含配置于第2方向上的中间部的布线配置部分7。依次说明第2单片化电感器22、第1单片化电感器21和第3单片化电感器23。

[0071] 首先,详细说明第2单片化电感器22,接着,简单地说明第1单片化电感器21和第3单片化电感器23。在第1单片化电感器21和第3单片化电感器23的说明中,对于与第2单片化电感器22共同的构件等,省略其说明。另外,对于特别记载的构件以外的构件,其与上述电感器1中的各构件相同。

[0072] <第2单片化电感器22>

[0073] 第2单片化电感器22为在俯视时呈大致矩形的薄片。第2单片化电感器22的第2方向上的长度短于电感器1的第2方向上的长度。第2单片化电感器22具备磁性层2和布线3。布线3埋设于磁性层2。

[0074] <第2单片化电感器22中的磁性层2>

[0075] 第2单片化电感器22中的磁性层2具有与第2单片化电感器22相同的外形形状。磁性层2具有两个主表面4、两个第1侧端面20A、20B(参照图1A)和两个第2侧端面6。主表面4和第1侧端面20A、20B(参照图1A)与电感器1的主表面4和第1侧端面20A、20B相同。两个第2侧端面6均是通过留白部分8的切断而形成的截面(切断侧端面)。两个第2侧端面6包含第2一侧端面61和第2另一侧端面62。磁性层2包含布线配置部分7。

[0076] <第2单片化电感器22中的布线配置部分7>

[0077] 在1个第2单片化电感器22中设有1个布线配置部分7。在布线配置部分7,配置有第1端部布线31、第2端部布线32和中间布线33。

[0078] <第2一侧端面61与第1端部布线31之间的距离L0>

[0079] 在第2方向上,从磁性层2的第2一侧端面61算起、到第1端部布线31为止的距离L0为0.2mm以上且7mm以下。若距离L0小于0.2mm,则在磁性层2中存在于第2一侧端面61与第1

端部布线31之间存在的磁性颗粒的量变得过少,因此无法抑制第2单片化电感器22的电感的降低。若距离L0超过7mm,则无法使第2单片化电感器22小型化。距离L0优选为0.4mm以上,另外优选为5mm以下。

[0080] <第2另一侧端面62与第2端部布线32之间的距离L0>

[0081] 在第2方向上,从磁性层2的第2另一侧端面62算起、到第2端部布线32为止的距离L0为0.2mm以上且7mm以下。若距离L0小于0.2mm,则在磁性层2中存在于第2另一侧端面62与第2端部布线32之间的磁性颗粒的量变得过少,因此无法抑制第2单片化电感器22的电感的降低。若距离L0超过7mm,则无法使第2单片化电感器22小型化。距离L0优选为0.4mm以上,另外优选为5mm以下。

[0082] 另外,在从磁性层2的第2另一侧端面62的、在第1方向上相互隔开间隔的第1点P1、第2点P2和第3点P3分别算起、到第2端部布线32的、在第2方向上与第1点P1、第2点P2和第3点P3分别相邻的第4点P4、第5点P5和第6点P6(均未图示)的各点为止的距离L1、L2、L3之中,最大值与最小值之间的差例如为2mm以下,优选为1mm以下。若上述差为上述上限以下,则能够降低第2单片化电感器22的第1方向上的电感的偏差。

[0083] <第1单片化电感器21>

[0084] 第1单片化电感器21具备磁性层2和布线3。磁性层2具有两个主表面4、两个第1侧端面20A、20B(参照图1A)和两个第2侧端面6。主表面4、第1侧端面20A、20B(参照图1A)和第2侧端面61与电感器1的主表面4、第1侧端面20A、20B和第2侧端面61相同。第2另一侧端面62是通过留白部分8的切断而形成的截面(切断侧端面)。磁性层2包含布线配置部分7。从第2另一侧端面62算起、到第2端部布线32为止的距离L0与上述相同。从第2侧端面61算起、到第1端部布线31为止的距离L4与上述距离L0相同。图1B和图2B所示的第2单片化电感器22中的距离L4和图1A和图2A所示的电感器1中的距离L4相同。距离L4也是第2留白部分9的宽度。

[0085] <第3单片化电感器23>

[0086] 第3单片化电感器23具备磁性层2和布线3。磁性层2具有两个主表面4、两个第1侧端面20A、20B(参照图1A)和两个第2侧端面6。主表面4、第1侧端面20A、20B(参照图1A)和第2侧端面62与电感器1的主表面4、第1侧端面20A、20B和第2另一侧端面62相同。第2侧端面61是通过留白部分8的切断而形成的截面(切断侧端面)。磁性层2包含布线配置部分7。从第2侧端面61算起、到第1端部布线31为止的距离L0与上述相同。从第2另一侧端面62算起、到第2端部布线32为止的距离L5与上述距离L0相同。图1B和图2B所示的第3单片化电感器23中的距离L5和图1A和图2A所示的电感器1中的距离L5相同。距离L5也是第2留白部分9的宽度。

[0087] <一个实施方式的作用效果>

[0088] 在该电感器1的磁性层2的留白部分8中,省去了布线3。因此,若沿着第1方向切断留白部分8,则能够充分地确保第2单片化电感器22和第3单片化电感器23中的磁性层2的第2侧端面61与第1端部布线31之间的距离L0。因此,在磁性层2中,存在于第2侧端面61与第1端部布线31之间的磁性颗粒的量变得充分。另外,能够充分地确保第2单片化电感器22和第1单片化电感器21中的磁性层2的第2另一侧端面62与第2端部布线32之间的距离L0。因此,在磁性层2中,存在于第2另一侧端面62与第2端部布线32之间的磁性颗粒的量变得充

分。其结果是,能够抑制切断后的单片化电感器10(第1单片化电感器21、第2单片化电感器22、第3单片化电感器23)的电感的降低。

[0089] 另一方面,在布线配置部分7中,布线3规则地并行配置。因此,在布线配置部分7中,能够紧凑地配置布线3。其结果是,能够实现切断后的单片化电感器10的小型化。

[0090] 因而,在该电感器1中,能够抑制切断后的单片化电感器10的电感的降低,并且能够实现单片化电感器10的小型化。

[0091] 另外,在单片化电感器10的制造方法中,切断留白部分8。因此,能够充分地确保第2单片化电感器22和第3单片化电感器23中的磁性层2的第2一侧端面61与第1端部布线31之间的距离 L_0 。能够充分地确保第2单片化电感器22和第1单片化电感器21中的磁性层2的第2另一侧端面62与第2端部布线32之间的距离 L_0 。因此,能够抑制第2工序后的单片化电感器10的电感的降低。

[0092] 另一方面,在布线配置部分7中,规则地并行配置有布线3。因此,在单片化电感器10中,能够紧凑地配置布线3。其结果是,能够实现第2工序后的单片化电感器10的小型化。

[0093] 因而,在该单片化电感器10的制造方法中,能够制造能抑制电感的降低并且实现了小型化的单片化电感器10。

[0094] 另外,在该第2单片化电感器22中,从第2一侧端面61算起、到第1端部布线31为止的距离 L_0 和从第2另一侧端面62算起、到第2端部布线32为止的距离 L_0 均为0.2mm以上,因此,在从第2一侧端面61起、到第1端部布线31之间存在的磁性颗粒和在从第2另一侧端面62起、到第2端部布线32之间存在的磁性颗粒的量变得充分。因此,能够抑制第2单片化电感器22的电感的降低。

[0095] 另外,在第2单片化电感器22中,由于上述距离 L_0 为7mm以下,因此能够实现小型化。

[0096] 因而,对于该第2单片化电感器22,能够抑制电感的降低,且能够实现小型化。

[0097] 第1单片化电感器21和第3单片化电感器23也起到与第2单片化电感器22相同的作用效果。

[0098] <变形例>

[0099] 在以下的各变形例中,对于与上述一个实施方式相同的构件和工序,标注相同的附图标记并省略其详细的说明。另外,各变形例除了特别记载之外,能够起到与一个实施方式相同的作用效果。并且,能够适当组合一个实施方式和其变形例。

[0100] 在一个实施方式中,中间布线33为单个。在变形例中,中间布线33为多个。在1个布线配置部分7中,多个中间布线33在第2方向上隔开等间隔 P_0 地并列配置。

[0101] 如图3A所示,在变形例的电感器1的布线配置部分7中,多个布线3不以等间隔 P_0 隔开,而是以第1间隔 P_1 和比第1间隔 P_1 长的第2间隔 P_2 隔开。也就是说,1个布线配置部分7具有隔开互不相同的间隔 P_1 和间隔 P_2 地配置的多个布线3。第1间隔 P_1 和第2间隔 P_2 在第2方向上交替地配置。另一方面,第2间隔 P_2 例如短于留白部分8的第2方向上的长度。

[0102] 与变形例相比,一个实施方式是较佳的。在一个实施方式的电感器1的布线配置部分7中,多个布线3隔开等间隔 P_0 地并列配置。因此,能够将布线3更进一步紧凑地配置于布线配置部分7。另外,能够使各布线3的电感相等。其结果是,能够使单片化电感器10更进一步小型化,且能够使各布线3的电感相等。

[0103] 电感器1中的留白部分8的数量也可以为1个,对此未图示。

[0104] 也能够切断1个电感器1而制造多个第2单片化电感器22,对此未图示。在该情况下,电感器1具备4个以上的布线配置部分7和3个以上的留白部分8。切断3个以上的留白部分8而制造两个以上的第2单片化电感器22。

[0105] 在图4B所示的变形例中,多个单片化电感器10中的布线的间隔P1、P2、P3不同。具体而言,第1单片化电感器21中的相邻的布线3的第1间隔P1、第2单片化电感器22中的相邻的布线3的第2间隔P2和第3单片化电感器23中的相邻的布线3的第3间隔P3不同。

[0106] 在第1单片化电感器21中,多个布线3隔开等间隔P1地并列配置。在第1单片化电感器21中,第2另一侧端面62与第2端部布线32之间的距离L1为0.2mm以上且7mm以下,另外例如与上述第1间隔P1相同。另外,第2另一侧端面62与第2端部布线32之间的距离L1同从第2一侧端面61算起、到第1端部布线31为止的距离L4相同。

[0107] 在第2单片化电感器22中,多个布线3隔开等间隔P2地并列配置。在第2单片化电感器22中,第2另一侧端面62与第2端部布线32之间的距离L2为0.2mm以上且7mm以下,另外例如与上述第2间隔P2相同。另外,第2另一侧端面62与第2端部布线32之间的距离L2同从第2一侧端面61算起、到第1端部布线31为止的距离L2相同。

[0108] 在第3单片化电感器23中,多个布线3隔开等间隔P3地并列配置。在第3单片化电感器23中,从第2一侧端面61算起、到第1端部布线31为止的距离L3为0.2mm以上且7mm以下,另外例如与上述第3间隔P3相同。另外,第2另一侧端面62与第2端部布线32之间的距离L3同第2另一侧端面62与第2端部布线32之间的距离L5相同。

[0109] 如图4A所示,在第1工序中准备的电感器1具备彼此隔开留白部分8的、与第1单片化电感器21对应的布线配置部分7、与第2单片化电感器22对应的布线配置部分7和与第3单片化电感器23对应的布线配置部分7。

[0110] 在第2工序中,在磁性层2中,切断第2端部布线32和在第2方向上与第2端部布线32面对的第1端部布线31之间的中途部。更具体而言,以通过从第2端部布线32向第2方向另一侧前进了与第1间隔P1或第2间隔P2相等的长度和布线3的半径R的合计长度后的点的方式切断磁性层2。或者,以通过从第1端部布线31向第2方向一侧前进了与第2间隔P2或第3间隔P3相等的长度和布线3的半径R的合计长度后的点的方式切断磁性层2。

[0111] 在第2工序中,切断留白部分8且沿着第2方向(并列方向)切断磁性层2和多个布线3。例如,在俯视时呈矩形形状地切断电感器1。由此,能够得到在俯视时呈矩形形状的单片化电感器10。

[0112] 在该变形例中,如图6所示,例如,布线3的长度方向上的端面(第1侧端面和/或第2侧端面)具备暴露部分35和覆盖部分36。暴露部分35是布线3的端面的从磁性层2暴露的部分。覆盖部分36是布线3的端面的被磁性层2(切断时的附着物)覆盖的部分。

[0113] 为了得到该变形例的单片化电感器10,分别沿第1方向和第2方向切断图5A所示的电感器1。在切断中,优选使用冲裁和切割。在冲裁中,能够使用4个角部具有曲线(弯曲线)的模具。

[0114] 将电感器1中的磁性层2和布线3以留下第1方向上的一端部和另一端部的方式切断。

[0115] 在第2方向上,以留下留白部分8的中央部81的方式切断磁性层2。

[0116] 切断留白部分8且切断第2留白部分9。沿着第1方向切断第2留白部分9。由此,留下第2留白部分9的第2方向上的外端部。

[0117] 以上得到的单片化电感器10例如为4个角部11中的各角部11具有曲线(弯曲线)的在俯视时的大致矩形。角部11的曲率半径例如为0.1mm以上,优选为0.2mm以上。角部11的曲率半径例如为5mm以下,优选为4mm以下。

[0118] 若角部11的曲率半径为上述下限以上,则能够提高电感器1的耐冲击性。

[0119] 若角部11的曲率半径为上述上限以下,则能够扩大角部11的附近区域,能够在空的空间中设置标记(包含对准标记111)。

[0120] 此外,提供了上述发明作为本发明的例示的实施方式,但这仅是例示,并不能限定性地解释本发明。对于该技术领域的技术人员而言明显的本发明的变形例包含于上述的权利要求书中。

[0121] 产业上的可利用性

[0122] 电感器能够作为电路中的电子元器件使用。

[0123] 附图标记说明

[0124] 1、电感器;2、磁性层;3、布线;7、布线配置部分;8、留白部分;10、单片化电感器;11、角部;21、第1单片化电感器;22、第2单片化电感器;23、第3单片化电感器;35、暴露部分;36、覆盖部分;L0、距离;L1、距离;L2、距离;L3、距离;P0、等间隔。

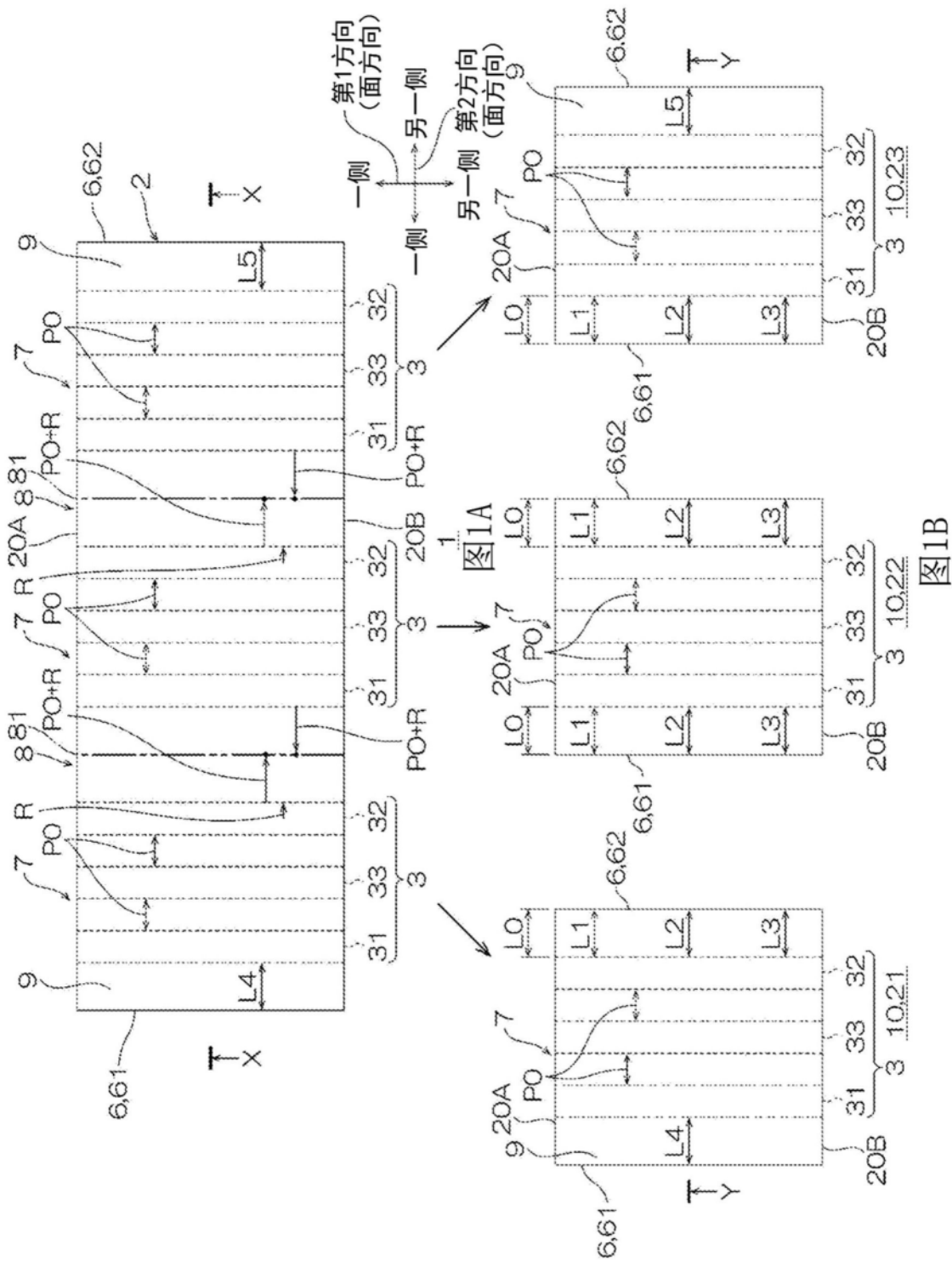


图1

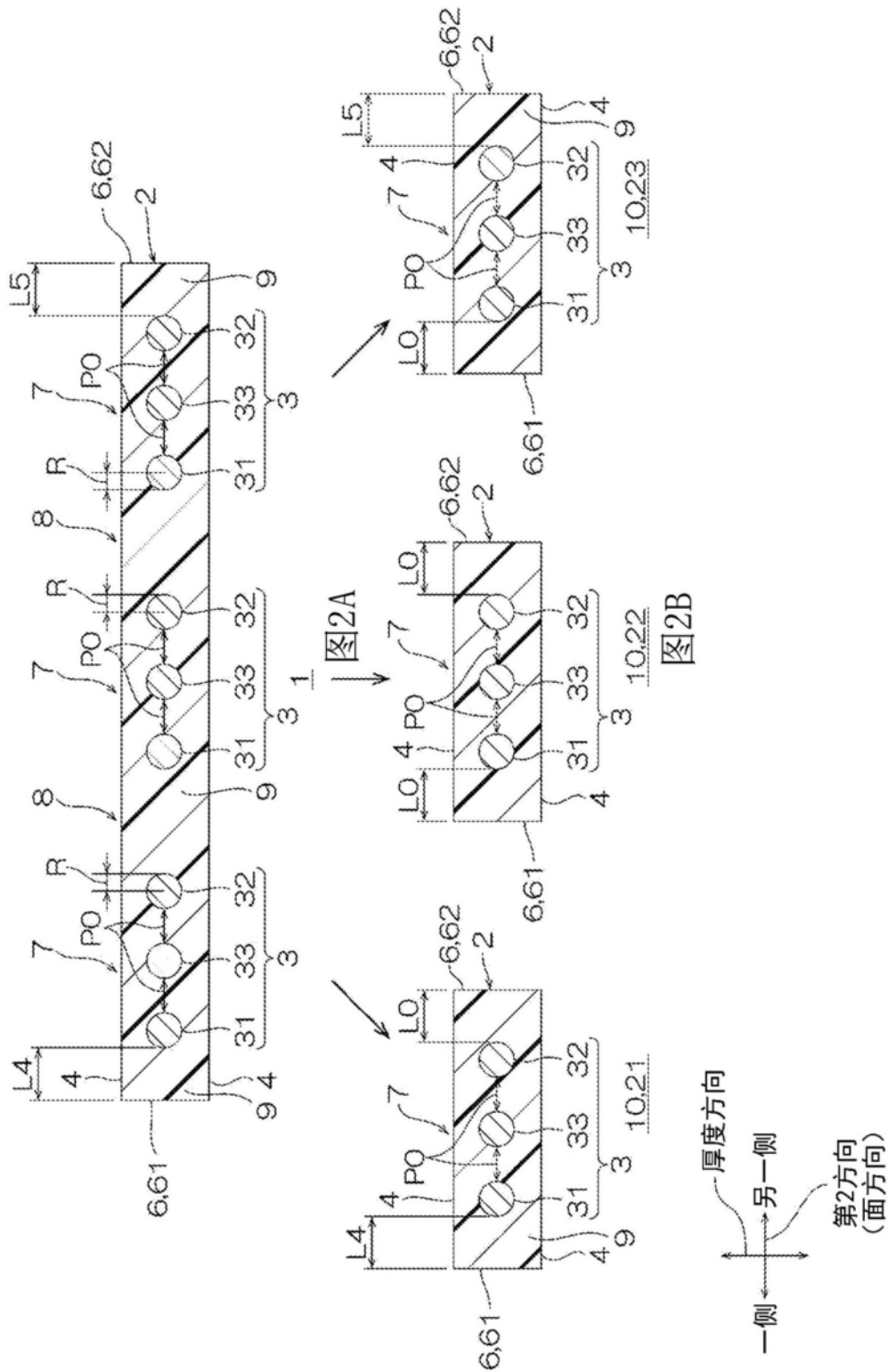


图2

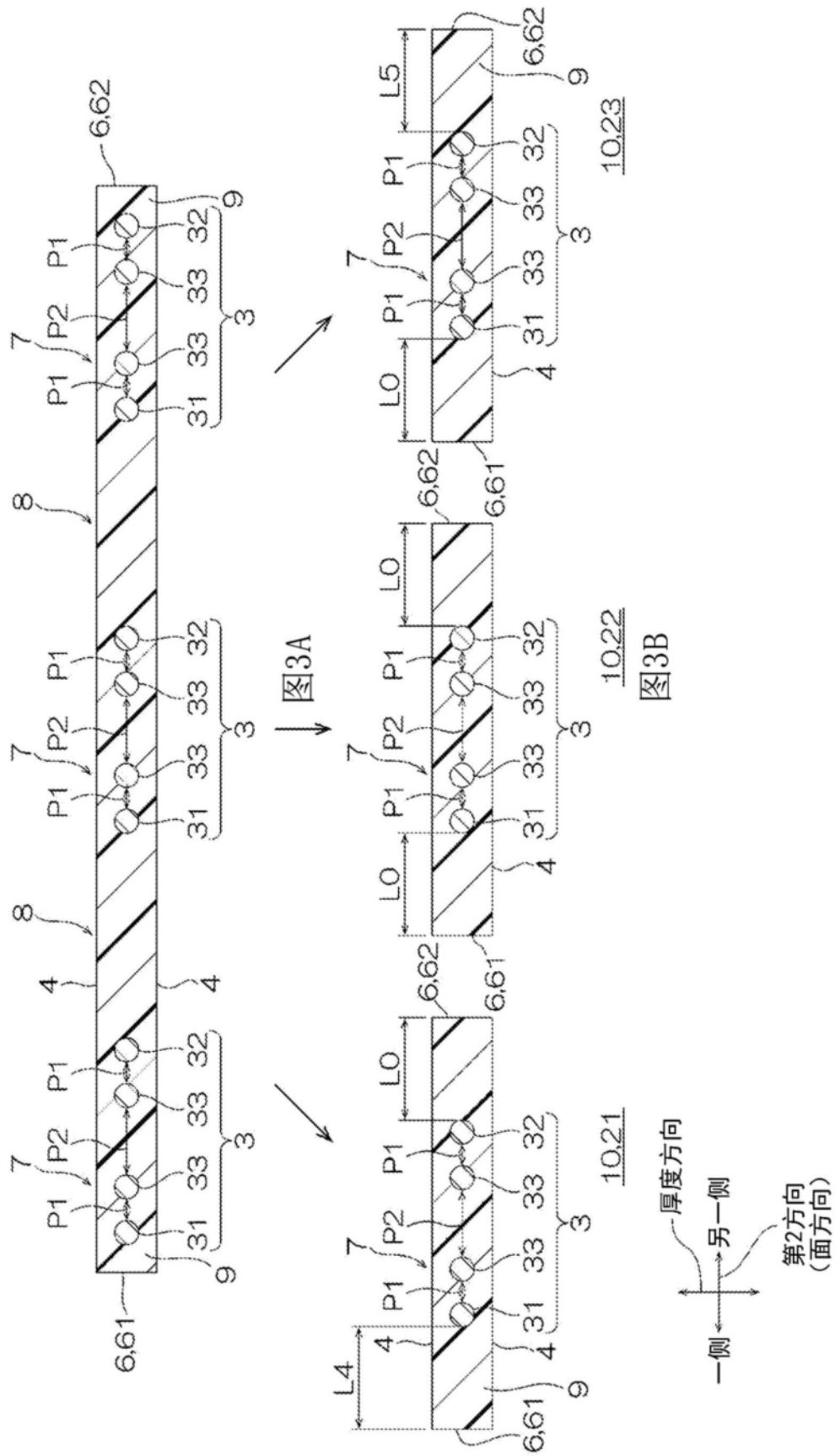


图3

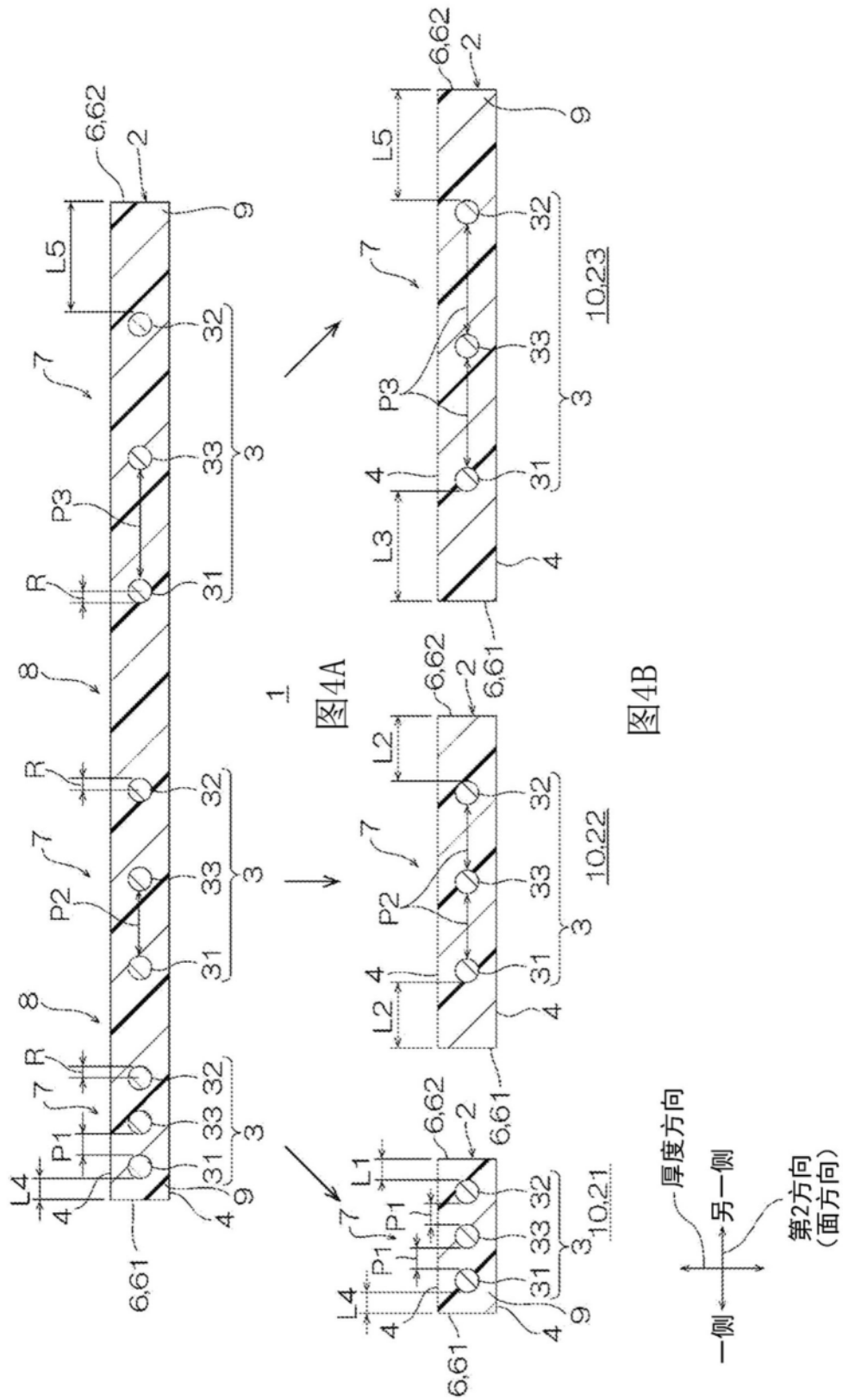


图4

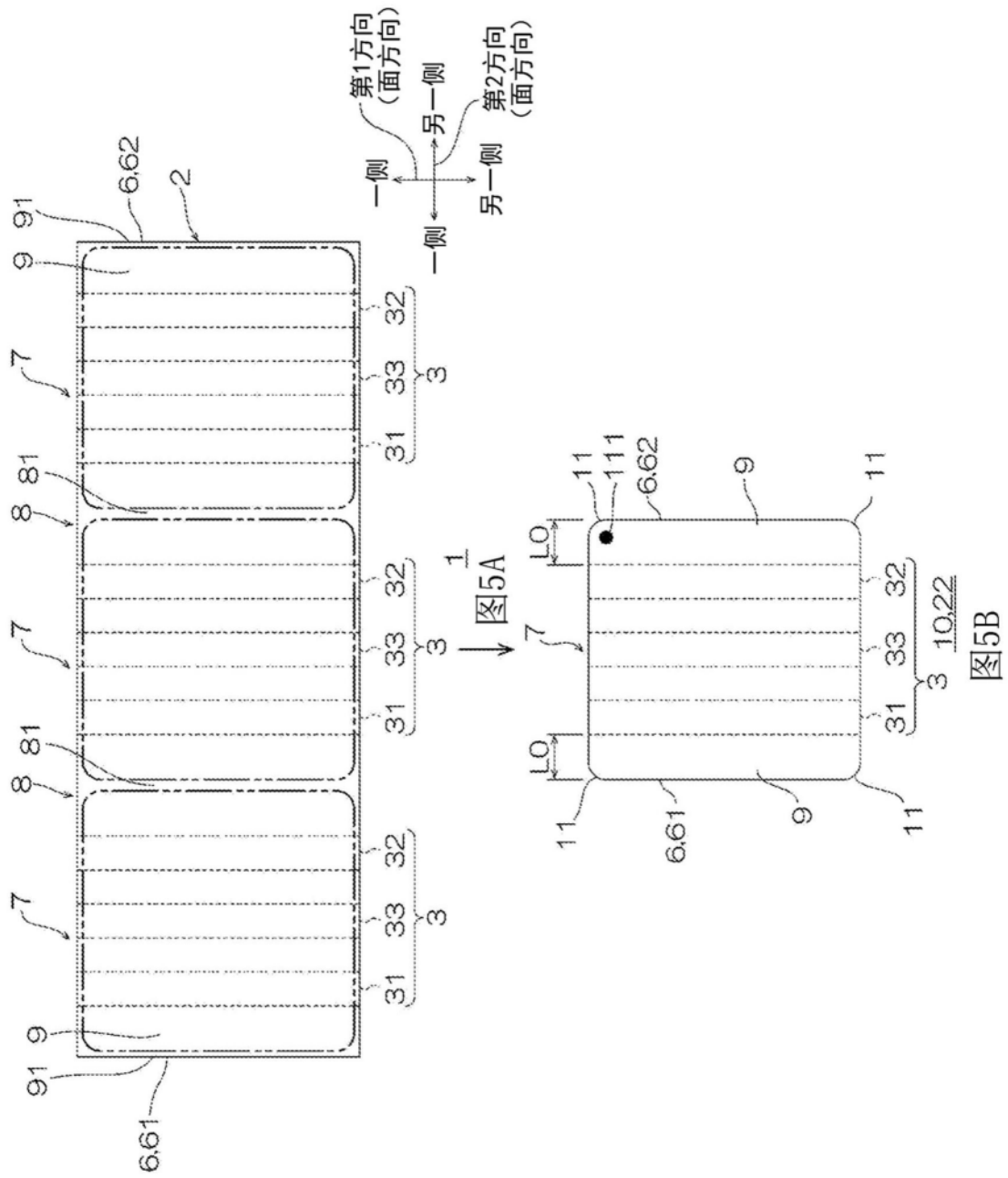


图5

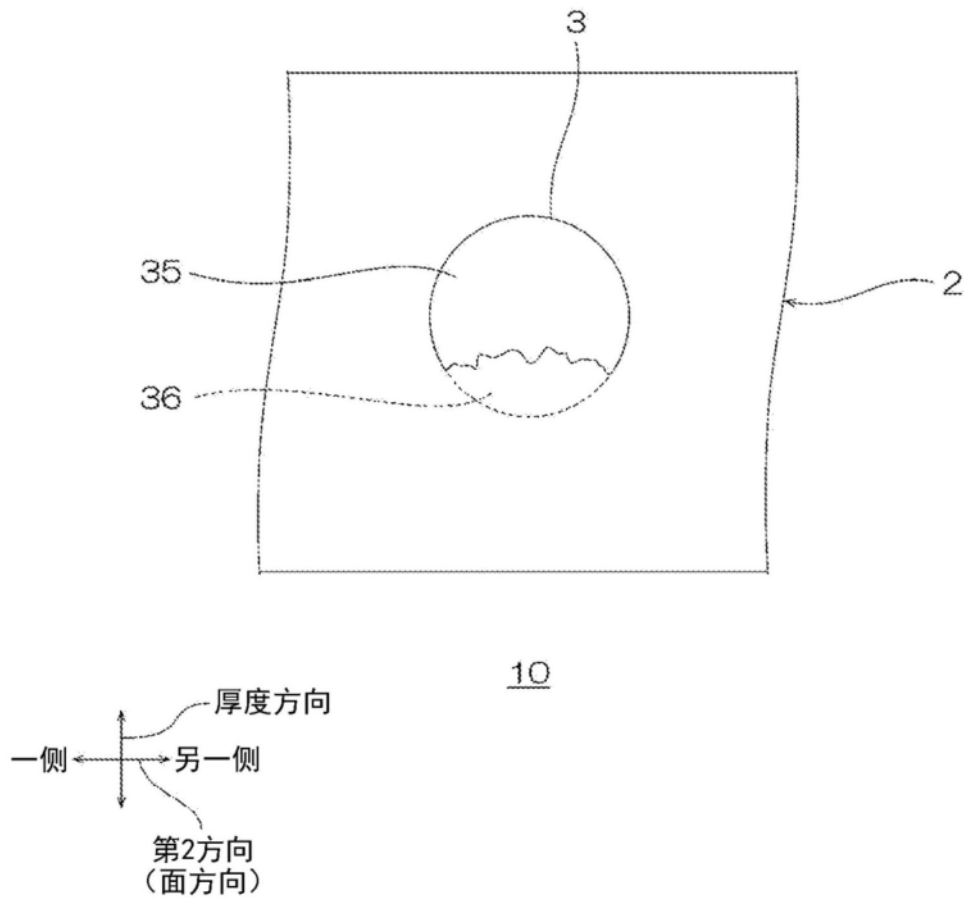


图6