

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2016-510195

(P2016-510195A)

(43) 公表日 平成28年4月4日(2016. 4. 4)

(51) Int.Cl.	F I	テーマコード (参考)
H04L 25/02 (2006.01)	H04L 25/02 F	5K029
H04B 3/50 (2006.01)	H04L 25/02 V	5K046
	H04B 3/50	

審査請求 未請求 予備審査請求 有 (全 31 頁)

(21) 出願番号	特願2015-561733 (P2015-561733)	(71) 出願人	507364838
(86) (22) 出願日	平成26年3月7日 (2014. 3. 7)		クアルコム, インコーポレイテッド
(85) 翻訳文提出日	平成27年9月2日 (2015. 9. 2)		アメリカ合衆国 カリフォルニア 921
(86) 国際出願番号	PCT/US2014/022031		21 サン ディエゴ モアハウス ドラ
(87) 国際公開番号	W02014/138658		イブ 5775
(87) 国際公開日	平成26年9月12日 (2014. 9. 12)	(74) 代理人	100108453
(31) 優先権主張番号	61/774, 408		弁理士 村山 靖彦
(32) 優先日	平成25年3月7日 (2013. 3. 7)	(74) 代理人	100163522
(33) 優先権主張国	米国 (US)		弁理士 黒田 晋平
(31) 優先権主張番号	61/778, 768	(72) 発明者	仙石 祥一郎
(32) 優先日	平成25年3月13日 (2013. 3. 13)		アメリカ合衆国・カリフォルニア・921
(33) 優先権主張国	米国 (US)		21-1714・サン・ディエゴ・モアハ
(31) 優先権主張番号	13/832, 990		ウス・ドライブ・5775
(32) 優先日	平成25年3月15日 (2013. 3. 15)		
(33) 優先権主張国	米国 (US)		

最終頁に続く

(54) 【発明の名称】 効率的なN階乗差動シグナリング終端ネットワーク

(57) 【要約】

差動信号送信機のための終端ネットワーク回路が、複数n個の抵抗素子と、複数の差動信号ドライバとを備える。抵抗素子の各抵抗素子の第1の端部は共通ノードにおいて結合される。ここで、nは整数値であり、複数の差動信号を送送するのに用いられる導体数である。各差動信号ドライバは正端子ドライバおよび負端子ドライバを備えることができる。正端子ドライバは第1の抵抗素子の第2の端部に結合される一方で、負端子ドライバは第2の抵抗素子の第2の端部に結合される。正端子ドライバおよび負端子ドライバは、大きさおよび方向を有する電流を提供するように、別個にかつ独立して切り替え可能である。伝送サイクル中、抵抗素子の各々が、他の抵抗素子と異なる大きさおよび/または方向の電流を有する。

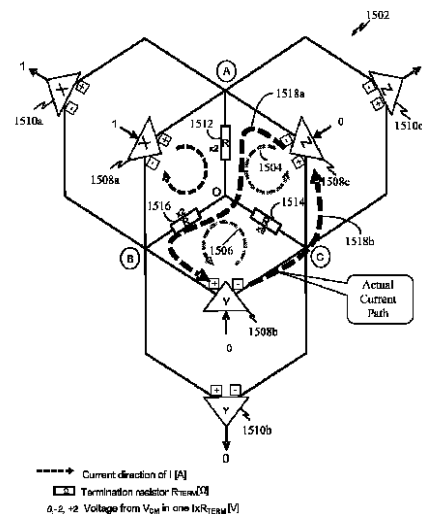


FIG. 15

【特許請求の範囲】

【請求項 1】

差動信号送信機のための終端ネットワーク回路であって、

複数 n 個の抵抗素子であって、前記抵抗素子の各抵抗素子の第1の端部は共通ノードにおいて結合され、 n は整数値であり、複数の差動信号を伝送するのに用いられる導体数でもある、複数 n 個の抵抗素子と、

複数の差動信号ドライバであって、各差動信号ドライバは正端子ドライバおよび負端子ドライバを備え、前記正端子ドライバは第1の抵抗素子の第2の端部に結合される一方で、前記負端子ドライバは第2の抵抗素子の第2の端部に結合され、前記正端子ドライバおよび前記負端子ドライバは、大きさおよび方向を有する電流を提供するように、別個にかつ独立して切り替え可能である、複数の差動信号ドライバとを備える、終端ネットワーク回路。

10

【請求項 2】

すべての抵抗素子が同じ抵抗値を有する、請求項1に記載の終端ネットワーク回路。

【請求項 3】

前記複数の差動信号の伝送サイクル中、前記 n 個の抵抗素子の各々が、他の抵抗素子と異なる大きさおよび/または方向の電流を有する、請求項1に記載の終端ネットワーク回路。

【請求項 4】

伝送サイクル中の前記 n 個の抵抗素子にわたるすべての差動信号の組合せは非ゼロ電圧差を有する、請求項1に記載の終端ネットワーク回路。

20

【請求項 5】

$n \geq 3$ である、請求項1に記載の終端ネットワーク回路。

【請求項 6】

前記差動信号は、複数の可能な未加工シンボルから選択される未加工シンボルのサブセットから生成され、前記未加工シンボルのサブセットは、前記終端ネットワーク回路における非ゼロ電圧差を生成する $n!$ 個の状態に等しい、請求項1に記載の終端ネットワーク回路。

【請求項 7】

前記正端子ドライバおよび負端子ドライバのうちの一方は、抵抗素子にわたる電流相殺を除去するように選択的に遮断される、請求項1に記載の終端ネットワーク回路。

30

【請求項 8】

前記複数の差動信号ドライバ間の唯一の電気経路は、前記複数 n 個の抵抗素子および前記共通ノードを通る、請求項1に記載の終端ネットワーク回路。

【請求項 9】

$n=3$ 個の導体の場合、3つの差動信号ドライバが用いられ、1サイクルあたり6つの状態を伝送するのに2つの差動電圧レベルが用いられる、請求項1に記載の終端ネットワーク回路。

【請求項 10】

$n=4$ 個の導体の場合、6つの差動信号ドライバが用いられ、1サイクルあたり24個のシンボルを伝送するのに3つの差動電圧レベルが用いられる、請求項1に記載の終端ネットワーク回路。

40

【請求項 11】

$n=5$ 個の導体の場合、10個の差動信号ドライバが用いられ、1サイクルあたり120個の状態を伝送するのに4つの差動電圧レベルが用いられる、請求項1に記載の終端ネットワーク回路。

【請求項 12】

$n=6$ 個の導体の場合、15個の差動信号ドライバが用いられ、1サイクルあたり720個の状態を伝送するのに5つの差動電圧レベルが用いられる、請求項1に記載の終端ネットワーク回路。

50

【請求項 13】

前記正/負端子ドライバの各々は、複数の切り替え可能な回路を備え、各切り替え可能な回路は、同じ正/負端子ドライバにおける他の切り替え可能な回路から独立して制御される、請求項1に記載の終端ネットワーク回路。

【請求項 14】

各切り替え可能な回路は、電流を対応する正/負端子ドライバから流れさせる第1のスイッチと、電流を前記対応する正/負端子ドライバに流れさせる第2のスイッチとを備える、請求項1に記載の終端ネットワーク回路。

【請求項 15】

前記複数の切り替え可能な回路は、前記対応する端子への/からの第1の電流を提供する第1の切り替え可能な回路と、前記対応する端子への/からの第2の電流を提供する第2の切り替え可能な回路とを備える、請求項1に記載の終端ネットワーク回路。

10

【請求項 16】

前記第2の電流は前記第1の電流と異なる大きさであるが同じ方向である、請求項15に記載の終端ネットワーク回路。

【請求項 17】

前記第2の電流は、前記第1の電流の整数倍である、請求項15に記載の終端ネットワーク回路。

【請求項 18】

前記複数の切り替え可能な回路は、前記対応する端子への/からの第3の電流を提供する第3の切り替え可能な回路をさらに備え、前記第2の電流は前記第1の電流からの固定増分であり、前記第3の電流は前記第2の電流からの同じ固定増分である、請求項15に記載の終端ネットワーク回路。

20

【請求項 19】

前記切り替え可能な回路の大きさおよび/または数は、前記用いられる導体数の関数である、請求項15に記載の終端ネットワーク回路。

【請求項 20】

差動シグナリングのための終端ネットワークにおいて節電を行う方法であって、
複数 n 個の抵抗素子の第1の端部を、共通ノードにおいて合わせて結合するステップであって、 n は整数値であり、複数の差動信号を伝送するのに用いられる導体数でもある、ステップと、

30

複数の差動信号ドライバの各々を、正端子ドライバおよび負端子ドライバに分割するステップと、

前記正端子ドライバを、第1の抵抗素子の第2の端部に結合するステップと、

前記負端子ドライバを、第2の抵抗素子の第2の端部に結合するステップと、

を含み、前記正端子ドライバおよび前記負端子ドライバは、大きさおよび方向を有する電流をもたらすように別個にかつ独立して切り替え可能である、方法。

【請求項 21】

すべての抵抗素子が同じ抵抗値を有する、請求項20に記載の方法。

【請求項 22】

前記複数の差動信号の伝送サイクル中、前記 n 個の抵抗素子の各々が、他の抵抗素子と異なる大きさおよび/または方向の電流を有する、請求項20に記載の方法。

40

【請求項 23】

伝送サイクル中の前記 n 個の抵抗素子にわたるすべての差動信号の組合せは非ゼロ電圧差を有する、請求項20に記載の方法。

【請求項 24】

$n \geq 3$ である、請求項20に記載の方法。

【請求項 25】

前記差動信号は、複数の可能な未加工シンボルから選択される未加工シンボルのサブセットから生成され、前記未加工シンボルのサブセットは、前記終端ネットワーク回路にお

50

ける非ゼロ電圧差を生成する $n!$ 個の状態に等しい、請求項20に記載の方法。

【請求項26】

前記正端子ドライバおよび負端子ドライバのうちの一方は、抵抗素子にわたる電流相殺を除去するように選択的に遮断される、請求項20に記載の方法。

【請求項27】

前記複数の差動信号ドライバ間の唯一の電気経路は、前記複数 n 個の抵抗素子および前記共通ノードを通る、請求項20に記載の方法。

【請求項28】

$n=3$ 個の導体の場合、3つの差動信号ドライバが用いられ、1サイクルあたり6つの状態を伝送するのに2つの差動電圧レベルが用いられる、請求項20に記載の方法。

10

【請求項29】

$n=4$ 個の導体の場合、6つの差動信号ドライバが用いられ、1サイクルあたり24個のシンボルを伝送するのに3つの差動電圧レベルが用いられる、請求項20に記載の方法。

【請求項30】

$n=5$ 個の導体の場合、10個の差動信号ドライバが用いられ、1サイクルあたり120個の状態を伝送するのに4つの差動電圧レベルが用いられる、請求項20に記載の方法。

【請求項31】

$n=6$ 個の導体の場合、15個の差動信号ドライバが用いられ、1サイクルあたり720個の状態を伝送するのに5つの差動電圧レベルが用いられる、請求項20に記載の方法。

20

【請求項32】

前記正/負端子ドライバの各々は、複数の切り替え可能な回路を備え、各切り替え可能な回路は、同じ正/負端子ドライバにおける他の切り替え可能な回路から独立して制御される、請求項20に記載の方法。

【請求項33】

各切り替え可能な回路は、電流を対応する正/負端子ドライバから流れさせる第1のスイッチと、電流を対応する正/負端子ドライバに流れさせる第2のスイッチとを備える、請求項20に記載の方法。

【請求項34】

前記複数の切り替え可能な回路は、前記対応する端子への/ i からの第1の電流を提供する第1の切り替え可能な回路と、前記対応する端子への/ i からの第2の電流を提供する第2の切り替え可能な回路とを備える、請求項20に記載の方法。

30

【請求項35】

前記第2の電流は前記第1の電流と異なる大きさであるが同じ方向である、請求項34に記載の方法。

【請求項36】

前記複数の切り替え可能な回路は、前記対応する端子への/ i からの第3の電流を提供する第3の切り替え可能な回路をさらに備え、前記第2の電流は前記第1の電流からの固定増分であり、前記第3の電流は前記第2の電流からの同じ固定増分である、請求項34に記載の方法。

40

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、複数の導体にわたって差動信号を伝送するための電力効率の良い終端ネットワーク(termination network)に関する。

【背景技術】

【0002】

多重信号データ転送において、差動シグナリング(differential signaling)を用いて、2つの対となった線/導体において相補信号を送信することによって情報を伝送する場合がある。この場合、情報は対となった線/導体間の差によって伝達される。

【0003】

50

図1は、通常の差動シグナリングシステムを示す。送信機デバイス102は複数のドライバ108を備えることができ、各ドライバ108は線対/導体対106a/106b、106c/106dおよび106e/106fに結合される。受信機デバイス104は複数の受信機110を備えることができ、各受信機110は、線対/導体対106a/106b、106c/106dおよび106e/106fのうちの1つに結合される。各線対/導体対106a/106b、106c/106dおよび106e/106f間に抵抗R120が存在することができる。送信機デバイス102は、入力ビット118を受信し、それらの入力ビットを符号化して差動信号にし、それらの差動信号を、各線対/導体対106a/106b、106c/106dおよび106e/106fを介して受信機デバイス104に送信する。受信機デバイス104は各線対/導体対106a/106b、106c/106dおよび106e/106fを介して差動信号を受信し、これらの差動信号を復号し、出力ビット120をもたらす。この通常の差動シグナリングシステムでは、n本の線およびn/2個のドライバ/受信機が用いられ、これらは1サイクルあたり最大で $2^{(n/2)}$ 個の状態(またはn/2ビット)を表すことが可能である。

10

【0004】

図2は、図1の線対/導体対106a/106b、106c/106dおよび106e/106fにわたる差動信号の伝送をさらに示す。理解することができるよう、この従来の差動シグナリングシステムの下では、6本の線を用いて合計で8個の状態202が可能であり得る。

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、従来の差動シグナリング手法を改善して、差動シグナリングシステムを用いて線あたりのさらに多くの状態をもたらす一方で、可能な場合は節電も行うことが望ましい。

20

【課題を解決するための手段】

【0006】

第1の態様が、差動信号送信機のための終端ネットワーク回路を提供する。終端ネットワーク回路は、複数n個の抵抗素子と、複数の差動信号ドライバとを備える。抵抗素子の各抵抗素子の第1の端部は共通ノードにおいて結合される。ここで、nは整数値(たとえば、n = 3)であり、また、複数の差動信号を伝送するのに用いられる導体数である。1つの例において、すべての抵抗素子は同じ抵抗値を有する。

【0007】

30

各差動信号ドライバは正端子ドライバおよび負端子ドライバを備えることができる。正端子ドライバは第1の抵抗素子の第2の端部に結合することができる一方で、負端子ドライバは第2の抵抗素子の第2の端部に結合することができる。正端子ドライバおよび負端子ドライバは、大きさおよび方向を有する電流を提供するように、別個にかつ独立して切り替え可能である。1つの例では、複数の差動信号ドライバ間の唯一の電気経路は、複数n個の抵抗素子および共通ノードを通る。

【0008】

1つの実施形態では、複数の差動信号の伝送サイクル中、n個の抵抗素子の各々が、他の抵抗素子と異なる大きさおよび/または方向の電流を有する。伝送サイクル中のn個の抵抗素子にわたるすべての差動信号の組合せは非ゼロ電圧差を有する。

40

【0009】

1つの例では、差動信号は、複数の可能な未加工シンボルから選択される未加工シンボルのサブセットから生成することができる。未加工シンボルのサブセットは、終端ネットワーク回路における非ゼロ電圧差を生成するn!個の状態に等しい。

【0010】

1つの特徴によれば、正端子ドライバおよび負端子ドライバのうちの一方は、抵抗素子にわたる電流相殺を除去するように選択的に遮断される。

【0011】

幾つかの実施形態では、正/負端子ドライバの各々は、複数の切り替え可能な回路を備え、各切り替え可能な回路は、同じ正/負端子ドライバにおける他の切り替え可能な回路

50

から独立して制御される。

【0012】

各切り替え可能な回路は、電流を対応する正/負端子ドライバから流れさせる第1のスイッチと、電流を対応する正/負端子ドライバに流れさせる第2のスイッチとを備える。

【0013】

1つの例では、複数の切り替え可能な回路は、対応する端子への/からの第1の電流を提供する第1の切り替え可能な回路と、対応する端子への/からの第2の電流を提供する第2の切り替え可能な回路とを備える。第2の電流は第1の電流と異なる大きさであるが同じ方向とすることができる。第2の電流は、第1の電流の整数倍とすることができる。複数の切り替え可能な回路は、対応する端子への/からの第3の電流を提供する第3の切り替え可能な回路をさらに備えることができ、第2の電流は第1の電流からの固定増分であり、第3の電流は第2の電流からの同じ固定増分である。幾つかの例では、切り替え可能な回路の大きさおよび/または数は、用いられる導体数の関数とすることができる。

10

【0014】

別の態様は、差動シグナリングのための終端ネットワークにおいて節電を行う方法を提供する。複数 n 個の抵抗素子の第1の端部は共通ノードにおいて合わせて結合される。ここで、 n は整数値(たとえば、 $n \geq 3$)であり、また、複数の差動信号を伝送するのに用いられる導体数である。複数の差動信号ドライバの各々を、正端子ドライバおよび負端子ドライバに分割することができる。正端子ドライバは、第1の抵抗素子の第2の端部に結合される。負端子ドライバは、第2の抵抗素子の第2の端部に結合される。正端子ドライバおよび負端子ドライバは、大きさおよび方向を有する電流をもたらすように別個にかつ独立して切り替え可能である。幾つかの例では、すべての抵抗素子が同じ抵抗値を有することができる。複数の差動信号の伝送サイクル中、 n 個の抵抗素子の各々が、他の抵抗素子と異なる大きさおよび/または方向の電流を有する。さらに、伝送サイクル中の n 個の抵抗素子にわたるすべての差動信号の組合せは非ゼロ電圧差を有する。1つの例では、差動信号は、複数の可能な未加工シンボルから選択される未加工シンボルのサブセットから生成され、該未加工シンボルのサブセットは、終端ネットワーク回路における非ゼロ電圧差を生成する $n!$ 個の状態に等しい。

20

【0015】

1つの特徴によれば、正端子ドライバおよび負端子ドライバのうちの一方は、抵抗素子にわたる電流相殺を除去するように選択的に遮断される。幾つかの例では、複数の差動信号ドライバ間の唯一の電気経路は、複数 n 個の抵抗素子および共通ノードを通る。

30

【0016】

幾つかの実施形態では、正/負端子ドライバの各々は、複数の切り替え可能な回路を備えることができ、各切り替え可能な回路は、同じ正/負端子ドライバにおける他の切り替え可能な回路から独立して制御される。各切り替え可能な回路は、電流を対応する正/負端子ドライバから流れさせる第1のスイッチと、電流を対応する正/負端子ドライバに流れさせる第2のスイッチとを備えることができる。複数の切り替え可能な回路は、対応する端子への/からの第1の電流を提供する第1の切り替え可能な回路と、対応する端子への/からの第2の電流を提供する第2の切り替え可能な回路とを備えることができる。第2の電流は第1の電流と異なる大きさであるが同じ方向とすることができる。複数の切り替え可能な回路は、対応する端子への/からの第3の電流を提供する第3の切り替え可能な回路をさらに備えることができる。第2の電流は第1の電流からの固定増分であり、第3の電流は第2の電流からの同じ固定増分である。

40

【0017】

以下で述べる詳細な説明を図面と併せて読むとき、この詳細な説明から様々な特徴、特性および利点が明らかとなり得る。図面において、類似の参照符号は全体を通じて対応するものを識別する。

【図面の簡単な説明】

【0018】

50

- 【図 1】通常の差動シグナリングシステムを示す図である。
- 【図 2】図1の線対/導体対にわたる差動信号の伝送をさらに示す図である。
- 【図 3】N階乗差動シグナリングシステムを示す図である。
- 【図 4】6線/導体の従来の差動シグナリングシステムを、三角形終端ネットワークを用いることによって3線/導体システムに漸進的に適合させることを示す図である。
- 【図 5】三角形終端ネットワークについて等価抵抗「 r 」をどのように得ることができるかを示す図である。
- 【図 6】三角形の終端回路から等価なスター型終端ネットワークをどのように得ることができるかを示す図である。
- 【図 7】図4の終端ネットワークと等価なスター型終端ネットワークを示す図である。 10
- 【図 8】伝送ドライバにおける入力に応じて様々な信号状態を生成するための、図7のスター型終端ネットワークの動作を示す図である。
- 【図 9】図7の3線スター型終端ネットワークを4線四面体終端ネットワークにどのように拡張することができるかを示す図である。
- 【図 10】図9の四面体終端ネットワークの差動ドライバごとに、様々なノードおよび抵抗間の単位電流の可能な流れを示す図である。
- 【図 11】図9の四面体終端ネットワークの各終端抵抗 R にわたる可能な単位電流フローの表を示す図である。
- 【図 12 A】4線四面体終端ネットワークについて、未加工シンボルと、ゼロ差動電圧を有するシンボルとの様々な組合せを示す表である。 20
- 【図 12 B】4線四面体終端ネットワークについて、未加工シンボルと、ゼロ差動電圧を有するシンボルとの様々な組合せを示す表である。
- 【図 13】図12の表からの、4線四面体終端ネットワークについて非ゼロ差動電圧を有する有効未加工シンボルを示す表である。
- 【図 14】従来の差動シグナリング手法を用いて情報を伝送することができる効率と、N階乗差動シグナリング手法を用いて情報を伝送することができる効率とを比較する2つの表である。
- 【図 15】三角形終端ネットワーク1502(たとえば、 $n=3$)について、2つのドライバ間の電流相互作用を示す図である。
- 【図 16】図15の三角形終端ネットワークであるがドライバが節電のために自身の端子のうちの1つを選択的にオフにするように構成されている三角形終端ネットワークについて、2つのドライバ間の電流相互作用を示す図である。 30
- 【図 17】通常の差動ドライバ回路を示す図である。
- 【図 18】図17の差動ドライバを、端子(たとえば、正端子および負端子)ごとにどのように別個の駆動回路に分割することができるかを示す図である。
- 【図 19】電力効率を改善するための、終端ネットワークのためのドライバ回路の変形を示す図である。
- 【図 20】正端子ドライバおよび負端子ドライバの異なる対の各々をどのように1つのドライバに組合せることができるかを示す図である。
- 【図 21】ドライバ回路部分を組合せられたドライバ終端回路に変換することによってどのように節電が行われるかを示す図である。 40
- 【図 22】差動シグナリングのための四面体終端ネットワークを示す図である。
- 【図 23】図9の四面体終端ネットワークと等価に組合せられたドライバ終端ネットワークを示す図である。
- 【図 24】図23の組合せられたドライバに対する代替形態を示す図である。
- 【図 25】図23の組合せられたドライバに対する別の代替形態を示す図である。
- 【図 26】5階乗差動シグナリング終端ネットワークにおける組合せられたドライバの使用を示す図である。
- 【図 27】6階乗差動シグナリング終端ネットワークにおける組合せられたドライバの使用を示す図である。 50

【図28】様々なN階乗終端ネットワークについて、正/負終端ドライバの様々な例を示す図である。

【図29】N階乗終端ネットワークについて、正/負終端ドライバの一般的な手法を示す図である。

【図30】様々なN階乗終端ネットワークについて、正/負終端ドライバの様々な例を示す図である。

【図31】偶数および奇数の n (たとえば、用いられる線/導体の数)のN階乗終端ネットワークについて、正/負終端ドライバの一般的な手法を示す図である。

【図32】差動シグナリングのための終端ネットワークにおいて節電を行う方法を示す流れ図である。

10

【発明を実施するための形態】

【0019】

以下の説明において、実施形態の完全な理解を提供するための特定の詳細が与えられる。しかしながら、当業者であれば、これらの実施形態はこれらの特定の詳細なしで実施することができることを理解するであろう。たとえば、不要な詳細において実施形態を曖昧にしないようにするために、回路がブロック図で示される場合がある。他の例では、実施形態を曖昧にしないようにするために、既知の回路、構造および技法は詳細に示されない場合がある。

【0020】

概観

20

差動シグナリングシステムのための電力効率の良い終端ネットワークが提供される。差動信号送信機および/または受信機のための n 階乗終端ネットワークが、送信機デバイスの差動ドライバ間で生じる場合がある不要な電流フローをなくすように最適化される。1つの例では、そのような最適化は、差動ドライバを正端子ドライバおよび負端子ドライバに分割し、その後、異なる差動ドライバからの正端子ドライバおよび負端子ドライバを組合せることを含むことができる。そのような組合せにより、 n 階乗終端ネットワーク内の不要な電流フローをなくすことができる。

【0021】

N階乗差動シグナリング

30

図3は、N階乗差動シグナリングシステムを示す。送信機デバイス302は、 d 対 n インターフェース312に結合された複数の差動ドライバ308を備えることができる。 d 対 n インターフェース312は複数の線/導体306a、306b、306cおよび306dに結合されている。受信機デバイス304は、複数の線/導体306a、306b、306cおよび306dと、複数の差動受信機310とに結合された n 対 d インターフェース314を備えることができる。この手法では、送信機デバイス302におけるドライバ308および d 対 n インターフェース312と、受信機デバイス304における n 対 d インターフェース314および受信機と310によって、 $n \times R$ 終端ネットワーク316を実装し、線/導体306a、306b、306cおよび306dにわたってより効率的に差動信号を伝送することができる。本明細書において用いられ、記載されるとき、「終端ネットワーク」という用語は、ドライバおよび/または受信機間の抵抗素子の配置および/または構成を指し、この「終端ネットワーク」は信号反射を回避/最小化するために導体/線に沿って用いられる場合がある導体/線および/または整合終端の特性インピーダンスとは別のものであることに留意されたい。したがって、「終端ネットワーク」は、導体/線側ではなくドライバ/受信機側に存在する。

40

【0022】

送信機デバイス302は、未加工シンボル入力318を受信し、それらの未加工シンボル入力を符号化して差動信号にし、それらの差動信号を、線/導体306a、306b、306cおよび306dの組合せを介して受信機デバイス304に送信する。受信機デバイス304は、線/導体306a、306b、306cおよび306dを介して差動信号を受信し、これらの差動信号を復号し、未加工シンボル出力320をもたらす。

【0023】

50

この終端ネットワーク316差動シグナリングシステムにおいて、 n 本の線が用いられ、1サイクルあたり最大で $n!$ 個の状態(または $\log_2 n!$ ビット)を伝送することが可能である。これは、図1および図2の通常の差動シグナリングシステムよりも大幅に効率的である。たとえば、6導体システムの場合、図1および図2の通常の差動シグナリングシステムは、1サイクルあたり $6/2=3$ ビットを伝送することができる一方で、図3のスター型端子ネットワーク差動シグナリングシステムは、1サイクルあたり $\log_2(6!)=9.49$ ビットを伝送することができる。

【 0 0 2 4 】

図4は、6線/導体の従来の差動シグナリングシステム402を、三角形終端ネットワーク406を用いることによって3線/導体システムに漸進的に適合させることを示す。従来の差動シグナリングシステム402から開始して、異なる差動対からの導体を組合せて、用いられる線/導体全体を低減する。組合せ/短絡回路404に示されるそのような組合せは、1つの差動対からの線/導体を、別の差動対からの線/導体と結合するかまたは短絡させること(404)によって行うことができる。結果として得られる組合せ/短絡回路404を三角形終端ネットワーク406内に引き直すことができる。一方、ここで、異なる差動対の抵抗 R_{410a} 、 $410b$ および $410c$ は、組合せ/短絡回路404および三角形終端ネットワーク406内の等価抵抗「 r 」 $408a$ 、 $408b$ および $408c$ と置き換えられる。

【 0 0 2 5 】

図5は、三角形終端ネットワーク406について等価抵抗「 r 」をどのように得ることができるかを示す。第1の回路502は、終端ネットワーク406の三角形ドライバ終端回路部分を示す。第2の回路504は、ドライバ Y_{308b} および Z_{308c} が除去または開放された第1の回路502を示す。第3の回路506は、第1の抵抗 r_{408a} が直列抵抗 $408b$ および $408c$ と並列にある、引き直された第2の回路504を示す。第4の回路508は、単一の等価抵抗 $2/3 r_{510}$ を有する引き直された第3の回路506を示す。

【 0 0 2 6 】

図6は、三角形形状の終端回路602から等価なスター型終端ネットワーク612をどのように得ることができるかを示す。三角形形状の終端回路602は第1の回路502(図5)および三角形終端ネットワーク406(図4)の三角形終端回路部分と等価である。回路602、604、606および608間の変換は、図5の回路502、504、506および508間の変換と等価である。 $2/3 r=2R$ または $r=3R$ である場合、第4の回路508および回路608は同じであることは明らかである。ドライバ Y_{308b} および Z_{308c} を除去または開放することによって、スター型終端ネットワーク612を第2のスター型終端回路610に変換することができる。

【 0 0 2 7 】

図7は、図4の終端ネットワーク406と等価なスター型終端ネットワーク702を示す。図5および図6に示す回路等価性から、図4の終端ネットワーク406を等価なスター型終端ネットワーク702として引き直すことができる。3つの差動ドライバ $308a$ 、 $308b$ および $308c$ の各々について、(ドライバ X_{308a} における)ビット1、(ドライバ Y_{308b} における)0、および(ドライバ Z_{308c} における)0の伝送が、共通モード電圧-2、0および+2について示される。

【 0 0 2 8 】

図8は、伝送ドライバにおける入力に応じて様々な信号状態を生成するための、図7のスター型終端ネットワーク702の動作を示す。状態図804に示すように、ドライバ X_{308a} 、 Y_{308b} および Z_{308c} への入力の各組合せによって、すべての入力が000または111であるときを除いて、一意の差動信号組が生成される。入力の組合せ000または111は、ゼロ電圧差を生じ、受信機において互いに区別することができないので、無効であると見なされる。入力の残りの組合せは、表806に示すように、状態 $+x$ 、 $+y$ 、 $+z$ 、 $-x$ 、 $-y$ および $-z$ と呼ぶことができる。

【 0 0 2 9 】

スター型終端ネットワーク702は、全部で6つの状態、すなわち、 $001(+z)$ 、 $010(+y)$ 、 $100(+x)$ 、 $110(-z)$ 、 $101(-y)$ 、 $011(-x)$ を用いることができ、これを3本のみの線/導体を用いて転送することができる。これは、1サイクルあたり $\log_2 6=2.58$ ビットの情報と等価であ

10

20

30

40

50

る。これと比較して、従来の差動シグナリングは、4本の線/導体を介して4つの状態、すなわち00、01、10、11しか送ることができない。これは、1サイクルあたり $\log_2 4 = 2$ ビットの情報と等価である。結果として、スター型終端ネットワーク702は、用いられる線/導体あたりの送信される情報量を増大させる。

【0030】

図9は、図7の3線スター型終端ネットワーク702を4線四面体終端ネットワーク902にどのように拡張することができるかを示す。四面体終端ネットワーク902は、4つの頂点A、B、CおよびDを用いて示すことができ、各頂点は、終端抵抗R906a、906b、906cおよび906dの一端を接続し、すべての終端抵抗Rの他端はノード0において合わせて結合される。四面体終端ネットワーク902の6つのエッジは、頂点間の線(vertices lines)AB、CD、AC、AD、CBおよびDBから規定することができる。これらのエッジの各々が1つの差動ドライバ908a、908b、908c、908d、908eおよび908f(差動送信機またはドライバと差動受信機またはシンクとを備える)を有する。各終端抵抗Rは、差動ドライバのうちの3つに結合される。

【0031】

図10は、四面体終端ネットワーク902の差動ドライバ908a、908b、908c、908d、908eおよび908fごとに、様々なノードおよび抵抗間の単位電流の可能な流れを示す。

【0032】

図11は、図9の四面体終端ネットワーク902の各終端抵抗Rにわたる可能な単位電流フローの表1102を示す。四面体終端ネットワーク902から観察することができるように、各終端抵抗Rは3つのドライバ/シンクに結合される。各ドライバ/シンクからの+1または-1の単位電流を仮定して、その後、表1102は、終端抵抗Rごとの可能な正味電流フロー、すなわち、+3、+1、-1、-3を示す。

【0033】

図9の四面体終端ネットワーク902の差動ドライバ908a、908b、908c、908d、908eおよび908fへの入力信号は、64個の可能な状態(すなわち、6つのドライバおよび 2^6 個の状態)を有することができる。一方、図12を参照してさらに説明されるように、64個の可能な状態のうち、40個が、(図12Aおよび図12Bに示すように)結果としてゼロ差動電圧をもたらすので不正状態であると見なされる場合がある。1つの例では、差動ドライバ908aの差動電圧は、2つの抵抗器906aおよび906bが同じ大きさおよび同じ方向(たとえば、Aから0およびBから0、または0からAおよびBからB)の電流を有するとき、ゼロとなる。

【0034】

図12(図12Aおよび図12Bを含む)は、4線四面体終端ネットワーク902について、未加工シンボルと、ゼロ差動電圧を有するシンボルとの様々な組合せを示す表である。この表は、図9および図10の4線四面体終端ネットワークに関して解釈することができる。ここで、未加工シンボル(Sraw)は、図10において、CD、DB、AD、AC、CBおよびABにおける差動信号によって形成される未加工シンボルを指す。各抵抗Rにおける電圧は、図9の四面体終端ネットワーク902における中央ノード0と各ノードA、B、CまたはD間の各抵抗Rにかかる電圧を指す。この例では、単位抵抗(unitary resistance)Rを仮定すると、各抵抗Rtermにかかる電圧は、図11の表1102における可能な電流のように+3、+1、-1または-3として与えられる。各抵抗Rにかかるこれらの電圧の結果として、(DB、CD、AD、AC、CDおよびABから)各差動ドライバにかかる差動電圧を、図9の四面体終端ネットワーク902において確認することができる。幾つかの場合、所与の差動ドライバ(送信機/受信機)について2つの抵抗Rにかかる電圧は互いに相殺され、結果として「0」差動電圧となる。結果として、そのような条件は互いに区別不可能である。そのような条件が生じる場合、差動信号は復号不可能/区別不可能であり、「不正」と見なされ、用いられない。

【0035】

図13は、図12の表からの、4線四面体終端ネットワーク902について非ゼロ差動電圧(non-zero voltage differential)を有する有効未加工シンボルを示す表である。

【0036】

本明細書において、このタイプの終端ネットワークは「N階乗」と呼ばれ、ここで、四

10

20

30

40

50

面体終端ネットワーク902の場合、 $n=4$ である。図11および図12の表から理解することができるよう、2つの抵抗 R が同じ大きさおよび方向を有するときはいつでも、それらの差動電圧はゼロになり、不正状態と見なされる(たとえば、そのような不正状態が生じる対応する未加工シンボルは用いることができない)。たとえば、図12Aにおいて、未加工シンボル「000001」の場合、D0およびB0について抵抗 R にかかる電圧降下は1に等しく(単位電流および単位抵抗を仮定する)、C0およびA0について抵抗 R は-1に等しい。この結果、差動電圧がゼロになる。結果として、いずれの2つの抵抗も同じ大きさおよび方向の電流を有しない場合に有効/正当な状態が見られる。4本の線/導体が用いられる場合($n=4$)、4つの抵抗 R および4つの可能な電流の大きさ/方向(+1/+1、+1/-1、-1/+1、-1/-1)が存在する。正当な状態は、可能な4つの異なる電流サイズ{-3、-1、+1、+3}の各々が4つの抵抗 R {D0、C0、B0、A0}の各々に割り当てられるときに達成される。 $n=4$ の場合、正当/有効である(非ゼロ差動電圧)状態の総数は $4!=24$ 個である。

【0037】

この N 階乗終端ネットワークは、任意の数の線/導体に拡張することができる。一般に、 n 本の線/導体について、 n 個の抵抗 R および n 個の可能な電流の大きさ/方向が存在する。正当/有効状態は、可能な n 個の異なる電流の大きさの各々が、 n 個の抵抗 R の各々に割り当てられるときに達成される。結果として、 n 本の線/導体について、正当/有効(非ゼロ差動電圧)である状態の総数は $n!$ 個である。

【0038】

図14は、従来の差動シグナリング手法を用いて情報を伝送することができる効率と、 N 階乗差動シグナリング手法を用いて情報を伝送することができる効率とを比較する2つの表である。たとえば、第1の表1402において、(図1および図2のような)従来の差動シグナリング手法は、1サイクルあたり8つの状態を用いる6本の線/導体と、1つの差動電圧レベルと、3つのドライバ/受信機とを用いて、1サイクルあたり3ビットを伝送することができる。対照的に第2の表は N 階乗差動シグナリング手法を示す。 N 階乗差動シグナリング手法では、たとえば、 $n=6$ 本の線/導体の場合、1サイクルあたり720個の状態、5つの差動電圧レベル、および15個のドライバ/受信機を用いて、1サイクルあたり9.49ビットを伝送することができる。結果として、従来の差動シグナリング手法と比較して、1サイクルあたり同じ数の線/導体を通じて大幅に多くの情報を伝送することができる。

【0039】

節電を行う N 階乗終端ネットワーク

終端ネットワーク702(図7)および902(図9)から理解することができるよう、すべての抵抗 R が共通ノード0において合わせて結合される。この結果、終端ネットワークにわたって相互作用する2つ以上の異なるドライバ(送信機)からの電流が生じる場合がある。たとえば、図9において、抵抗906aは、3つのドライバ908a、908eおよび908fからの電流を有する場合がある。これらの電流は、(同じ方向に抵抗を通して流れる場合)加法性である場合もあるし、(反対方向に抵抗を通して流れる場合)相殺する場合もある。

【0040】

図15は、三角形終端ネットワーク1502(たとえば、 $n=3$)について、2つのドライバ間の電流相互作用を示す。ここで理解することができるよう、第1のドライバZ1508cは、第1の電流1504を、第1の抵抗R1512(A0)を通り、第2の抵抗R1514(C0)を通して、第1のドライバZ1508cに戻るよう駆動することができる。同様に、第2のドライバY1508bは、第2の電流1506を、第2の抵抗R1514(C0)を通り、第3の抵抗R1516(B0)を通して、第2のドライバY1508bに戻るよう駆動することができる。一方、第2の抵抗器R1514(C0)を通る反対の電流(第1の電流1504および第2の電流1506)は実際には互いに相殺される。組合された電流は、ドライバZ1508cからドライバY1508bへの第1の電流1518a、およびドライバY1508bからドライバZ1508cへの第2の電流1518bとして最も良好に特徴付けることができる。一方、第2の電流1518bは、情報を伝達しないため浪費されることが明らかである。

【0041】

図16は、図15の三角形終端ネットワーク1502であるがドライバが節電のために自身の端

子のうちの1つを選択的にオフにするように構成されている三角形終端ネットワークについて、2つのドライバ間の電流相互作用を示す。ここで示されるように、第1のドライバ1508cは自身の正端子を遮断しており、第2のドライバ1508bは自身の負端子を遮断しており、これによって第2の電流1518bが生じるのを防ぐ。

【 0 0 4 2 】

図17は、通常の差動ドライバ回路を示す。差動ドライバ1702は通常、正端子1704と、負端子1706とを備える。差動ドライバ1702は、電流モード差動ドライバ1708または電圧モード差動ドライバ1710とすることができる。一方、正端子1704および負端子1706は、所望の電流に応じて高または低(すなわち、押または引)に切り替えられる別個の駆動回路である。

10

【 0 0 4 3 】

図18は、図17の差動ドライバを、端子(たとえば、正端子および負端子)ごとにどのように別個の駆動回路に分割することができるかを示す。たとえば、電流モード差動ドライバ1708は、正端子電流モードドライバ1808aおよび負端子電流モードドライバ1808bに分割することができる。同様に、電圧モード差動ドライバ1710は、正端子電圧モードドライバ1810aおよび負端子電圧モードドライバ1810bに分割することができる。結果として、差動ドライバの様々な端子をその差動ドライバの他の端子と無関係に遮断するかまたはオンにすることができる。

【 0 0 4 4 】

図19は、電力効率を改善するための、終端ネットワークのためのドライバ回路の変形を示す。終端回路1502のドライバ回路部分1902が、まず、ドライバX1508a、Y1508bおよびZ1508cごとに正端子ドライバおよび負端子ドライバを分離して別個の端子ドライバ回路にすることによって変形される。次に、別個の正端子ドライバX+、Y+およびZ+1906と、負端子ドライバX-、Y-およびZ-1908とにより、等価ドライバ終端回路1904を得ることができる。結果として、正端子ドライバを負端子ドライバと対にする、すなわちX+&Z-、Z+&Y-およびX-&Y+にすることができる。

20

【 0 0 4 5 】

図20は、正端子ドライバおよび負端子ドライバの異なる対の各々をどのように1つのドライバに組合せることができるかを示す。等価ドライバ終端回路1904は組合されたドライバ終端回路2002に変換することができ、組合されたドライバ終端回路2002において、組合されたドライバA2004、B2006およびC2008はそれぞれ、対にされた正端子ドライバおよび負端子ドライバ、すなわちX+&Z-、Z+&Y-およびX-&Y+を組み合わせる。

30

【 0 0 4 6 】

図21は、ドライバ回路部分1902を組合されたドライバ終端回路2002に変換することによってどのように節電が行われるかを示す。この例では、組合されたドライバA2004および組合されたドライバB2006を切り替えて、組合されたドライバC2008が使用不能な間、電流2108を生じさせる。等価ドライバ終端回路1902によって消費される電力は、 $P1=2 \times I \times (V_{cc}-V_{od})+1 \times I \times V_{cc}$ であり、式中、 V_{cc} は供給電圧であり、 $V_{od}=R \times I \times 4$ (A-B差動電圧)であり、

一方、組合されたドライバ終端回路2002によって消費される電力は、 $P2=2 \times I \times (V_{cc}-V_{od})$ であり、これによって $1 \times I \times V_{cc}$ の節電が行われる。

40

【 0 0 4 7 】

図22は、差動シグナリングのための四面体終端ネットワークを示す。この例では、図9の四面体終端ネットワークが様々な例示的な電流と共に示される。様々な電流によって消費される総電力は以下の式によって与えられる。

$$P1=1 \times I \times (V_{cc}-V_{od6}) \text{ (ABの場合)} \\ +2 \times I \times (V_{cc}-V_{od4}) \text{ (AD、CBの場合)} \\ +3 \times I \times (V_{cc}-V_{od2}) \text{ (CD、AC、DBの場合)} \\ +2 \times I \times V_{cc} \text{ (C、D)}$$

式中、

50

$$V_{od6}=R \times I \times 6$$

$$V_{od4}=R \times I \times 4$$

$$V_{od2}=R \times I \times 2$$

である。

一方、第1の抵抗R906cおよび第2の抵抗R906dを通る電流は互いに相殺される。結果として、DからCに流れる電流は浪費される。

【 0 0 4 8 】

図23は、図9の四面体終端ネットワークと等価な組合されたドライバ終端ネットワーク2302を示す。図21の差動ドライバについて説明したように、組合されたドライバ終端ネットワーク2302における各組合されたドライバ2306、2308、2310および2312は、図9の四面体終端ネットワーク902からの正終端ドライバおよび負終端ドライバを組合せる。各組合されたドライバ2306、2308、2310および2312は、所望の電流を達成するために個々にオフ/オンにすることができる複数の別個に切り替え可能な回路を備えることができる。1つの例では、第1の組合されたドライバ2304は、それぞれ単位電流Iを提供する3つの切り替え可能な回路2316a、2316bおよび2316cを備えることができる。

【 0 0 4 9 】

切り替え可能な回路2316a、2316bおよび2316cはそれぞれ、任意の1つのサイクルにおいて第1の組合されたドライバ2304内の0、1、2または3つの切り替え可能な回路が動作できるように独立して制御することができる。切り替え可能な回路2316cは、電流源ドライバ2322aと、第1のスイッチ2320aと、電流シンク2322bと、第2のスイッチ2320bとを備えることができる。第1のスイッチ2320aが閉じているとき、第2のスイッチ2320bは開いており、電流が電流源ドライバ2322aから第1のスイッチ2320aを通して端子2324の外に流れる。第2のスイッチ2320bが閉じているとき、第1のスイッチ2320aは開いており、電流が端子2324から第2のスイッチ2320bを介して電流シンク2322b内に流れる。切り替え可能な回路2316a、2316bおよび2316cのすべてのスイッチが開いているとき、端子2324の内外に電流は流れない。

【 0 0 5 0 】

図24は、図23の組合されたドライバに対する代替形態を示す。この例では、図23の3つの単位電流回路2316a、2316bおよび2316cが、単位電流Iをもたらす第1の切り替え可能な回路2416aと、 $2 \times I$ の電流をもたらす第2の切り替え可能な回路2416bとを備えるドライバ2404に置き換えられている。これによって、 $1 \times I$ または $3 \times I$ の電流を依然として提供しながら、用いられる回路の数を低減することを可能にすることができる。切り替え可能な回路によってもたらされる電流の実際の大きさは、各実施形態に固有とすることができる。

【 0 0 5 1 】

図25は、図23の組合されたドライバに対する別の代替形態を示す。この例では、図23の3つの単位電流回路2316a、2316bおよび2316cが、単位電流Iをもたらす第1の切り替え可能な回路2516aと、 $3 \times I$ の電流をもたらす第2の切り替え可能な回路2516bとを備えるドライバ2504に置き換えられている。この場合、両方の回路を(図24に示すように) $3 \times I$ の電流をもたらすようにオンにしなければならないのではなく、第2の切り替え可能な回路2516bのみをオンにすることができる一方で、第1の切り替え可能な回路2516aをオフにすることができる。

【 0 0 5 2 】

図26は、5階乗差動シグナリング終端ネットワーク2602における組合されたドライバ2604の使用を示す。

【 0 0 5 3 】

図27は、6階乗差動シグナリング終端ネットワーク2702における組合されたドライバ2704の使用を示す。

【 0 0 5 4 】

図28は、様々なN階乗終端ネットワークについて、正/負終端ドライバの様々な例を示す。たとえば、3階乗差動シグナリングシステムと共に第1のドライバ回路2802を用いること

10

20

30

40

50

ができる。たとえば、4階乗差動シグナリングシステムと共に第2のドライバ回路2804を用いることができる。たとえば、5階乗差動シグナリングシステムと共に第3のドライバ回路2806を用いることができる。たとえば、6階乗差動シグナリングシステムと共に第4のドライバ回路2808を用いることができる。たとえば、7階乗差動シグナリングシステムと共に第5のドライバ回路2810を用いることができる。たとえば、8階乗差動シグナリングシステムと共に第6のドライバ回路2812を用いることができる。たとえば、9階乗差動シグナリングシステムと共に第7のドライバ回路2814を用いることができる。これらの例示的なドライバ回路では、偶数 n 階乗ドライバは1つの 1×1 の電流回路と1つまたは複数の 2×1 の電流回路とを用いる一方で、奇数 n 階乗ドライバは、1つまたは複数の 2×1 の電流回路を用いる。

【0055】

10

図29は、 N 階乗終端ネットワークについて、正/負終端ドライバの一般的な手法を示す。この例示的な実施形態では、任意の N 階乗差動シグナリングシステムについて、ドライバ回路は、 1×1 の電流をもたらす第1の切り替え可能なドライバ回路2902、および/または 2×1 の電流をもたらす1つもしくは複数の第2の切り替え可能なドライバ回路2904を備えることができる。第1の切り替え可能なドライバ回路2902がドライバ回路に含まれるか否かは、 N が奇数であるかまたは偶数であるかに依拠する。 N が奇数(たとえば、3、5、7、...)である場合、第1の切り替え可能なドライバ回路2902は含まれない。

【0056】

図30は、様々な N 階乗終端ネットワークについて、正/負終端ドライバの様々な例を示す。これらの例では、各正/負終端ドライバは、様々な増大する電流値の複数の切り替え可能な回路を備える。たとえば、3階乗差動シグナリングシステムと共に第1のドライバ回路3002を用いることができる。たとえば、4階乗差動シグナリングシステムと共に第2のドライバ回路3004を用いることができる。たとえば、5階乗差動シグナリングシステムと共に第3のドライバ回路3006を用いることができる。たとえば、6階乗差動シグナリングシステムと共に第4のドライバ回路3008を用いることができる。たとえば、7階乗差動シグナリングシステムと共に第5のドライバ回路3010を用いることができる。たとえば、8階乗差動シグナリングシステムと共に第6のドライバ回路3012を用いることができる。たとえば、9階乗差動シグナリングシステムと共に第7のドライバ回路3014を用いることができる。これらの例示的なドライバ回路では、偶数 n 階乗ドライバは1つの 1×1 の電流回路と、増分電流の大きさが奇数値の1つまたは複数の電流回路とを用いる一方で、奇数 n 階乗ドライバは、1つまたは複数の 2×1 の電流回路と、増分電流の大きさが偶数値の1つまたは複数の電流回路とを用いる。

20

30

【0057】

図31は、偶数および奇数の n (たとえば、用いられる線/導体の数)の N 階乗終端ネットワークについて、正/負終端ドライバの一般的な手法を示す。この例示的な実施形態では、 N が偶数の任意の N 階乗差動シグナリングシステムについて、ドライバ回路3102は、 1×1 の電流をもたらす切り替え可能なドライバ回路、および/または増分電流の大きさが奇数値で増大する電流をもたらす1つまたは複数の他の切り替え可能なドライバ回路を備えることができる。 N が奇数の任意の N 階乗差動シグナリングシステムについて、ドライバ回路3104は、 2×1 の電流をもたらす切り替え可能なドライバ回路、および/または増分電流の大きさが偶数値で増大する電流をもたらす1つまたは複数の他の切り替え可能なドライバ回路を備えることができる。

40

【0058】

図32は、差動シグナリングのための終端ネットワークにおいて節電を行う方法を示す流れ図である。複数 n 個の抵抗素子の第1の端部は、共通ノードにおいて合わせて結合される。ここで、 n は整数値であり、複数の差動信号を伝送するのに用いられる導体数でもある(3202)。複数の差動信号ドライバの各々を、正端子ドライバおよび負端子ドライバに分割することができる(3204)。正端子ドライバは、第1の抵抗素子の第2の端部に結合することができる(3206)。負端子ドライバは、第2の抵抗素子の第2の端部に結合することができる(3208)。正端子ドライバおよび負端子ドライバは、大きさおよび方向を有する電流をもた

50

らすように別個にかつ独立して切り替え可能である。1つの例では、すべての抵抗素子が同じ抵抗値を有する。複数の差動信号の伝送サイクル中、 n 個の抵抗素子の各々が、他の抵抗素子と異なる大きさおよび/または方向の電流を有することができる。

【0059】

図に示す構成要素、ステップ、特徴および/または機能のうちの1つまたは複数を再構成し、かつ/または組合せて、単一の構成要素、ステップ、特徴または機能にすることもできるし、それらを幾つかの構成要素、ステップまたは機能において実現することもできる。本明細書において開示される新規の特徴から逸脱することなく、さらなる要素、構成要素、ステップおよび/または機能も加えることができる。図に示す装置、デバイスおよび/または構成要素は、図に示す方法、特徴またはステップのうちの1つまたは複数を実行する

10

【0060】

また、実施形態は、フローチャート、流れ図、構造図またはブロック図として表されるプロセスとして記載される場合があることに留意されたい。フローチャートは、動作を連続プロセスとして記載する場合があるが、動作のうちの多くは並列にまたは同時に行うことができる。さらに、動作の順序を再構成することができる。プロセスは、そのプロセスの動作が完了すると終了する。プロセスは、方法、関数、プロシージャ、サブルーチン、サブプログラム等に対応する場合がある。プロセスが関数に対応するとき、プロセスの終了は、関数が呼び出し関数または主関数に戻ることに対応する。

20

【0061】

さらに、記憶媒体は、読出し専用メモリ(ROM)、ランダムアクセスメモリ(RAM)、磁気ディスク記憶媒体、光記憶媒体、フラッシュメモリデバイスおよび/または情報を記憶するための他の機械可読媒体を含む、データを記憶するための1つまたは複数のデバイスを表すことができる。「機械可読媒体」という用語は、限定ではないが、携帯用記憶デバイスまたは固定記憶デバイス、光記憶デバイス、ワイヤレスチャネル、ならびに命令および/またはデータを記憶、含有もしくは搬送することが可能な様々な他の媒体を含む。

【0062】

さらに、実施形態は、ハードウェア、ソフトウェア、ファームウェア、ミドルウェア、マイクロコードまたはそれらの任意の組合せによって実装することができる。ソフトウェア、ファームウェア、ミドルウェアまたはマイクロコードにおいて実装されるとき、必要なタスクを行うためのプログラムコードまたはコードセグメントは、記憶媒体または他の記憶装置等の機械可読媒体内に記憶することができる。プロセッサは必要なタスクを実行することができる。コードセグメントは、プロシージャ、関数、サブプログラム、プログラム、ルーチン、サブルーチン、モジュール、ソフトウェアパッケージ、クラス、または命令、データ構造もしくはプログラムステートメントの任意の組合せを表すことができる。コードセグメントは、情報、データ、引数、パラメータまたはメモリコンテンツを受渡しおよび/または受信することによって、別のコードセグメントまたはハードウェア回路に結合することができる。情報、引数、パラメータ、データ等は、メモリ共有、メッセージの受渡し、トークンの受渡し、ネットワーク伝送等を備える任意の適切な手段を介して、受渡し、転送または伝送することができる。

30

40

【0063】

本明細書において開示された例と関連して説明される様々な例示的な論理ブロック、モジュール、回路、素子および/またはコンポーネントは、汎用プロセッサ、デジタル信号プロセッサ(DSP)、特定用途向け集積回路(ASIC)、フィールドプログラマブルゲートウェイ(FPGA)または他のプログラム可能論理コンポーネント、個別ゲートもしくはトランジスタロジック、個別ハードウェアコンポーネント、または本明細書に記載の機能を実行するように設計されたそれらの任意の組合せと共に実施または実行することができる。汎用プロセッサは、マイクロプロセッサとすることができるが、代替形態では、プロセッサは、任意の従来のプロセッサ、コントローラ、マイクロコントローラまたは状態マシンとする

50

ことができる。プロセッサは、計算コンポーネントの組合せ、たとえば、DSPおよびマイクロプロセッサ、複数のマイクロプロセッサ、DSPコアと併せた1つもしくは複数のマイクロプロセッサ、または任意の他のそのような構成として実装することができる。

【0064】

本明細書に開示される例に関連して記載される方法またはアルゴリズムは、ハードウェアで直接、プロセッサによって実行可能なソフトウェアモジュールで、または両方の組合せで、処理ユニット、プログラミング命令または他の指示の形態で実現することもできるし、単一のデバイスに含めることも、複数のデバイスにわたって分散させることもできる。ソフトウェアモジュールは、RAMメモリ、フラッシュメモリ、ROMメモリ、EPROMメモリ、EEPROMメモリ、レジスタ、ハードディスク、取外し可能ディスク、CD-ROM、または当該技術分野において既知の任意の他の形態の記憶媒体に存在することができる。記憶媒体は、プロセッサが記憶媒体から情報を読み出すことができ、記憶媒体に情報を書き込むことができるようにプロセッサに結合することができる。代替形態では、記憶媒体はプロセッサと一体にすることができる。

【0065】

当業者であれば、本明細書に開示される実施形態に関連して記載される様々な例示的な論理ブロック、モジュール、回路およびアルゴリズムステップは、電子ハードウェア、コンピュータソフトウェアまたは両方の組合せとして実装することができることをさらに理解するであろう。これを明確に説明するために、ハードウェアおよびソフトウェア、様々な例示的なコンポーネント、ブロック、モジュール、回路およびステップの交換可能性は、概してそれらの機能の観点で説明されてきた。そのような機能がハードウェアとして実装されるかまたはソフトウェアとして実装されるかは、特定の用途、およびシステム全体に課される設計制約に依拠する。

【0066】

本明細書に記載される本発明の様々な特徴は、本発明から逸脱することなく様々なシステムにおいて実施することができる。上記の実施形態は例にすぎず、本発明を限定するものとして解釈されないことに留意するべきである。実施形態の記載は、説明を意図し、特許請求の範囲の範囲を限定することを意図していない。したがって、本教示は、他のタイプの装置に容易に適用することができ、多くの代替形態、変更形態および変形形態は当業者に明らかであろう。

【符号の説明】

【0067】

- 102 送信機デバイス
- 104 受信機デバイス
- 118 入力ビット
- 120 出力ビット
- 202 状態
- 302 送信機デバイス
- 304 受信機デバイス
- 312 d対nインターフェース
- 314 n対dインターフェース
- 316 nxR終端ネットワーク
- 318 未加工シンボル入力
- 320 未加工シンボル出力
- 1708 電流モード差動ドライバ
- 1710 電圧モード差動ドライバ
- 1808a、1808b 電流モードドライバ
- 1810a、1810b 電圧モードドライバ
- 1906 正端子ドライバ
- 1908 負端子ドライバ

10

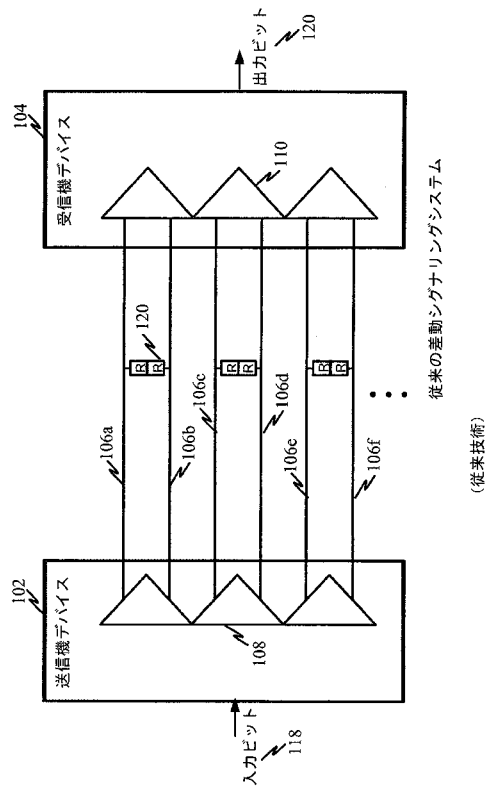
20

30

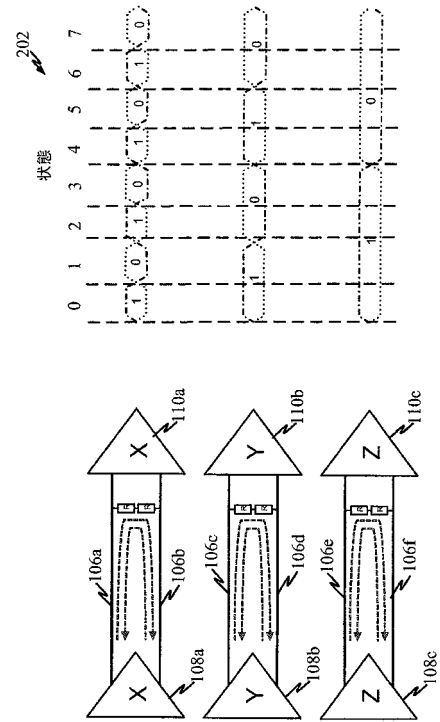
40

50

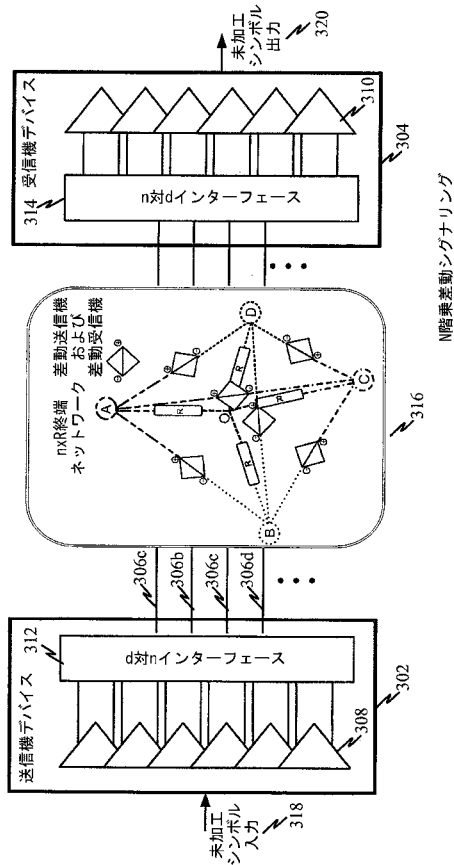
【図 1】



【図 2】



【図 3】



【図 4】

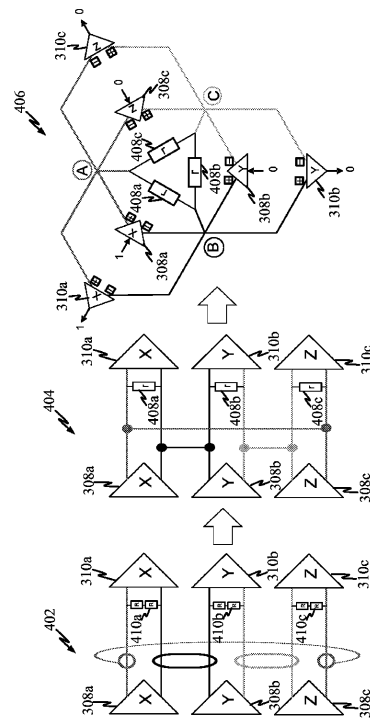
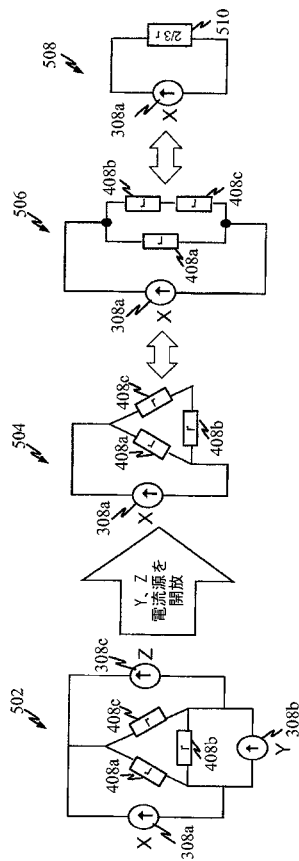
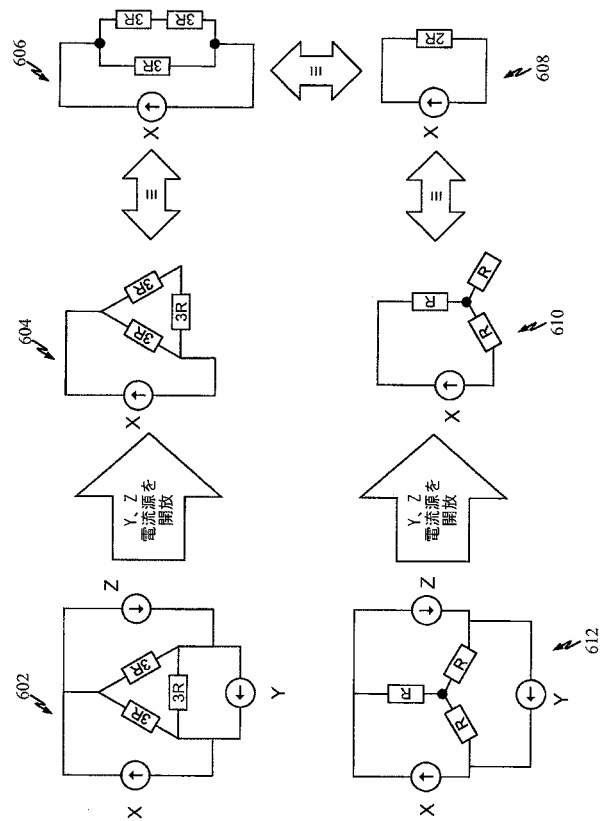


FIG. 4

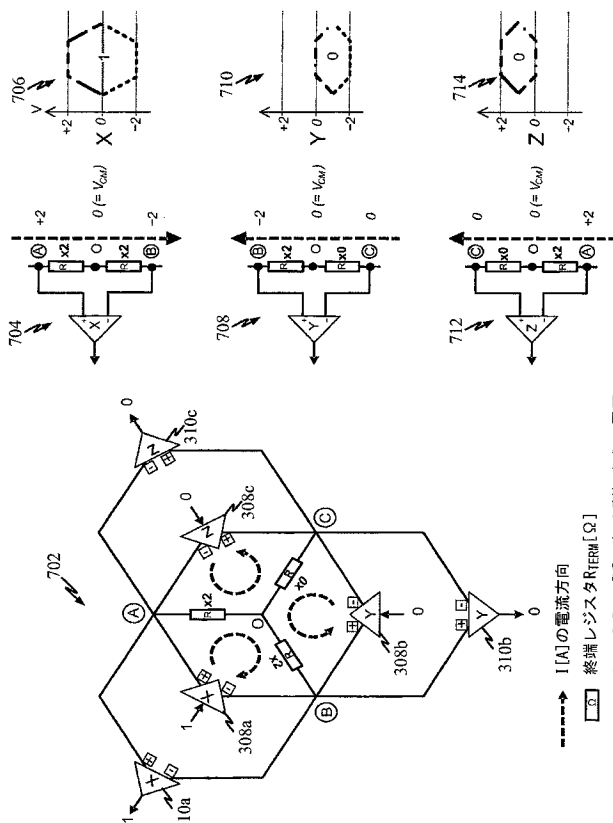
【図 5】



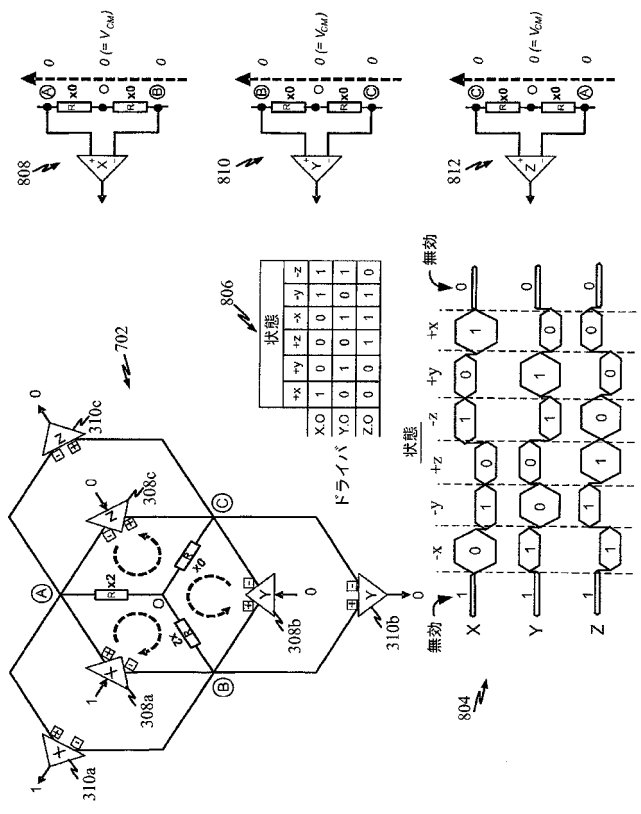
【図 6】



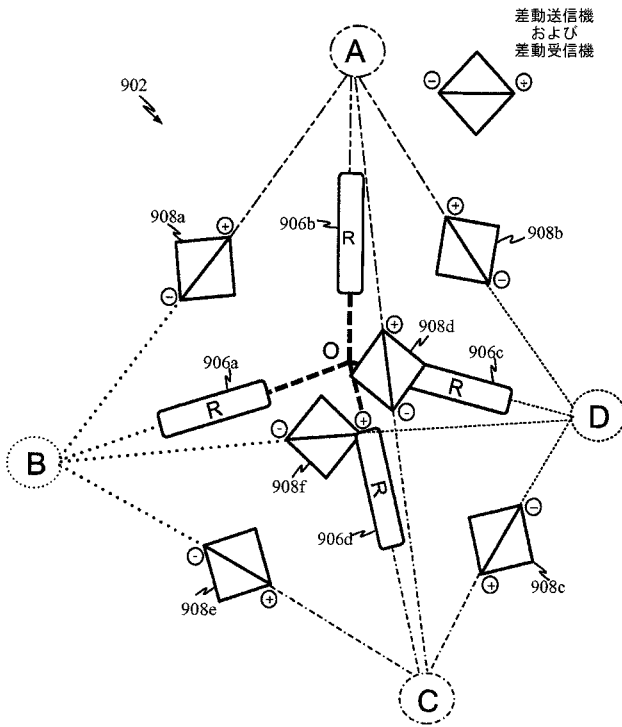
【図 7】



【図 8】



【図 9】



【図 10】

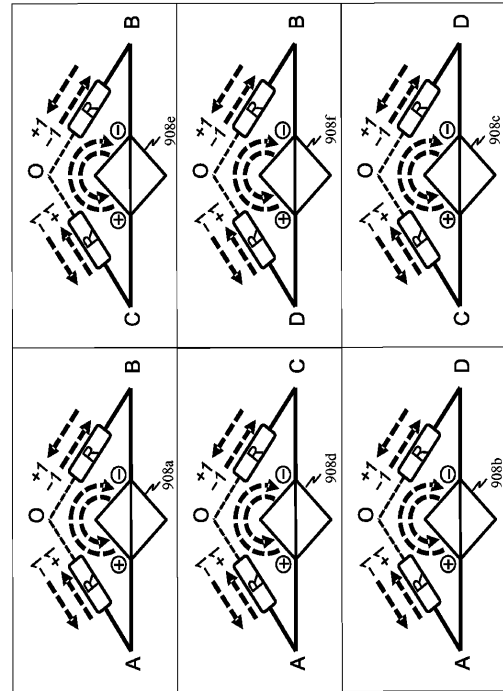


FIG. 10

【図 11】

1102

接続されたドライバからの電流の計算			RIにおける可能な総電流	
+1	+1	+1	+3	すべて駆動+1
+1	+1	-1	+1	1つ駆動-1
+1	-1	-1	-1	1つ駆動+1
-1	-1	-1	-3	すべて駆動-1

【図 12 A】

未加工シンボル	各RTERMにおける電圧				差動電圧						0差レベル?	V[3:0]
(CD, DB, AD, AC, CB, AB)	DO	CO	BO	AO	DB	CB	AD	AC	CD	AB		
000000	1	-1	3	-3	-2	-4	-4	-2	-2	-6		
000001	1	-1	1	-1	0	-2	-2	0	-2	-2	ゼロ	
000010	1	-1	3	-3	-4	-2	-2	-4	2	-6		
000011	-1	1	1	-1	-2	0	0	-2	2	-2	ゼロ	
000100	1	-3	3	-1	-2	-6	-2	-2	-4	-4		0x8
000101	1	-3	1	1	0	-4	0	4	-4	0	ゼロ	
000110	-1	-1	3	-1	-4	-4	0	0	0	-4	ゼロ	
000111	-1	-1	1	1	-2	-2	2	2	0	0	ゼロ	
001000	-1	-1	3	-1	-4	-4	0	0	0	-4	ゼロ	
001001	-1	-1	1	1	-2	-2	2	2	0	0	ゼロ	
001010	-3	1	-3	-1	-6	-2	-2	-2	-4	-4		0xC
001011	-3	1	1	1	-4	0	4	0	4	0	ゼロ	
001100	-1	-3	3	-1	-4	-6	2	-4	-2	-2		0xA
001101	-1	-3	1	3	-2	-4	4	6	-2	2		0x1
001110	-3	-1	3	1	-6	-4	4	2	-2	-2		0xE
001111	-3	-1	1	3	-4	-2	6	4	2	2		0x5
010000	1	1	1	-3	0	0	-4	-4	0	-4	ゼロ	
010001	1	1	-1	-1	2	2	-2	-2	0	0	ゼロ	
010010	-1	3	1	-3	-2	2	-2	-6	-4	-4		0x0
010011	-1	3	-1	-1	0	4	0	-4	4	0	ゼロ	
010100	1	-1	1	-1	0	-2	-2	0	-2	-2	ゼロ	
010101	1	-1	-1	1	2	0	0	2	-2	2	ゼロ	
010110	-1	1	1	-1	-2	0	0	-2	2	-2	ゼロ	
010111	-1	1	-1	1	0	2	2	0	2	2	ゼロ	
011000	-1	1	1	-1	-2	0	0	-2	2	-2	ゼロ	
011001	-1	1	-1	1	0	2	2	0	2	2	ゼロ	
011010	-3	3	1	-1	-4	2	2	-4	6	-2		
011011	-3	3	-1	1	-2	4	4	-2	6	2		
011100	-1	-1	1	1	-2	-2	2	2	0	0	ゼロ	
011101	-1	-1	-1	3	0	0	4	4	0	4	ゼロ	
011110	-3	1	1	1	-4	0	4	0	4	0	ゼロ	
011111	-3	1	-1	3	-2	2	6	2	-4	-4		0x7

【図 1 2 B】

未加工シンボル (CD, DB, AD, AC, CB, AB)	各R _{TERM} における電圧				差動電圧						0 レベル ?	V[3:0]
DO	CO	BO	AO	DB	CB	AD	AC	CD	AB			
100000	3	-1	1	-3	2	-2	-6	2	-4	4		0x4
100001	3	-1	1	-3	2	-2	-6	2	-4	4	ゼロ	
100010	1	1	1	-3	0	0	-4	-4	0	-4	ゼロ	
100011	1	1	-1	-1	2	2	-2	-2	0	0	ゼロ	
100100	3	-3	1	-1	2	-4	-4	2	-6	2		
100101	3	-3	1	-1	4	-2	-2	4	-6	2		
100110	1	-1	1	-1	0	-2	-2	0	-2	-2	ゼロ	
100111	1	-1	1	1	2	0	0	2	-2	2	ゼロ	
101000	1	-1	1	-1	0	-2	-2	0	-2	-2	ゼロ	
101001	1	-1	-1	1	2	0	0	2	-2	2	ゼロ	
101010	-1	1	1	-1	-2	0	0	-2	2	-2	ゼロ	
101011	-1	1	-1	1	0	2	2	0	2	2	ゼロ	
101100	1	-3	1	1	0	-4	0	4	-4	0	ゼロ	
101101	1	-3	1	-3	2	-2	2	6	-4	-4		0x3
101110	-1	-1	1	1	-2	-2	2	2	0	0	ゼロ	
101111	-1	-1	-1	3	0	0	4	4	0	4	ゼロ	
110000	3	1	1	-3	4	2	-6	-4	2	-2		0x6
110001	3	1	-3	-1	6	4	-4	-2	-2	2		0xD
110010	1	3	-1	-3	2	4	-4	-6	2	-2		0x2
110011	1	3	-3	-1	4	6	-2	4	2	2		0x9
110100	3	-1	-1	-1	4	0	-4	0	-4	0	ゼロ	
110101	3	-1	3	1	6	2	-2	2	-4	4		0xF
110110	1	1	-1	-1	2	2	-2	-2	0	0	ゼロ	
110111	1	1	-3	1	4	4	0	0	0	4	ゼロ	
111000	1	1	-1	-1	2	2	-2	-2	0	0	ゼロ	
111001	1	1	-3	1	4	4	0	0	0	4	ゼロ	
111010	-1	3	-1	-1	0	4	0	-4	4	0	ゼロ	
111011	-1	3	-3	1	2	6	2	-2	-4	4		0x8
111100	1	-1	-1	1	2	0	0	2	-2	2	ゼロ	
111101	1	-1	3	3	4	2	2	4	-2	6		
111110	-1	1	-1	1	0	2	2	0	2	2	ゼロ	
111111	-1	1	3	3	2	4	4	2	-2	6		

【図 1 3】

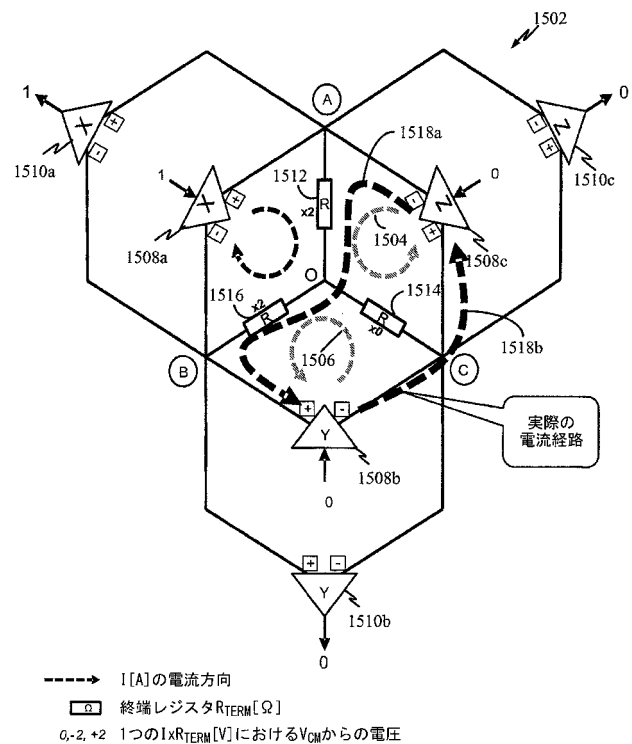
未加工シンボル (CD, DB, AD, AC, CB, AB)	各R _{TERM} における電圧				差動電圧					
DO	CO	BO	AO	DB	CB	AD	AC	CD	AB	
000000	1	-1	3	-3	-2	-4	-4	-2	-2	-6
000010	-1	1	3	-3	-4	-2	-2	-4	2	-6
000100	1	-3	3	-1	-2	-6	-2	2	-4	-4
001010	-3	1	3	-1	-6	-2	2	-2	4	-4
001100	-1	-3	3	1	-4	-6	2	4	-2	-2
001101	-1	-3	1	3	-2	-4	4	6	-2	2
001110	-3	-1	3	1	-6	-4	4	2	2	-2
001111	-3	-1	1	3	-4	-2	6	4	2	2
010010	-1	3	1	-3	-2	2	-2	-6	4	-4
011010	-3	3	1	-1	-4	2	2	-4	6	-2
011011	-3	3	-1	1	-2	4	4	-2	6	2
011111	-3	1	-1	3	-2	2	6	2	4	4
100000	3	-1	1	-3	2	-2	-6	-2	-4	-4
100100	3	-3	1	-1	2	-4	-4	2	-6	-2
100101	3	-3	-1	1	4	-2	-2	4	-6	2
101101	1	-3	-1	3	2	-2	2	6	-4	4
110000	3	1	-1	-3	4	2	-6	-4	-2	-2
110001	3	1	-3	-1	6	4	-4	-2	-2	2
110010	1	3	-1	-3	2	4	-4	-6	2	-2
110011	1	3	-3	-1	4	6	-2	-4	2	2
110101	3	-1	-3	1	6	2	-2	2	-4	4
110101	3	-1	-3	-1	4	6	-2	-4	2	2
111011	-1	3	-3	1	2	6	2	-2	4	4
111101	1	-1	-3	3	4	2	2	4	-2	6
111111	-1	1	-3	3	2	4	4	2	2	6

【図 1 4】

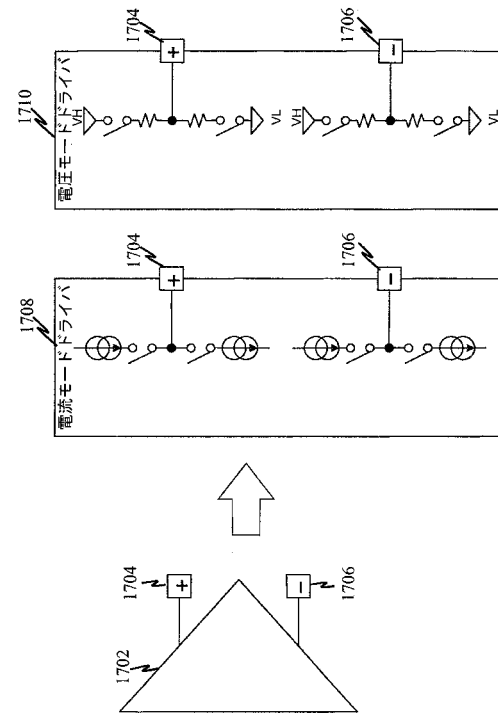
線/ ピン数	1サイクル あたりの 状態数	1サイクル あたりの ビット数	ドライバ/ 受信機数	差動電圧 レベル数
n	$s (= 2^{n/2})$	$\log_2(s)$	$d (= n/2)$	1
従来の 差動 シグナリング	4	4	2	1
	6	8	3	
	8	16	4	
	10	32	5	
	12	64	6	

線/ ピン数	1サイクル あたりの 状態数	1サイクル あたりの ビット数	ドライバ/ 受信機数	差動電圧 レベル数
n	$s (= n!)$	$\log_2(s)$	$d (= n/2)$	$n-1$
N階乗	3	6	2.58	2
	4	24	4.58	3
	5	120	6.91	4
	6	720	9.49	5

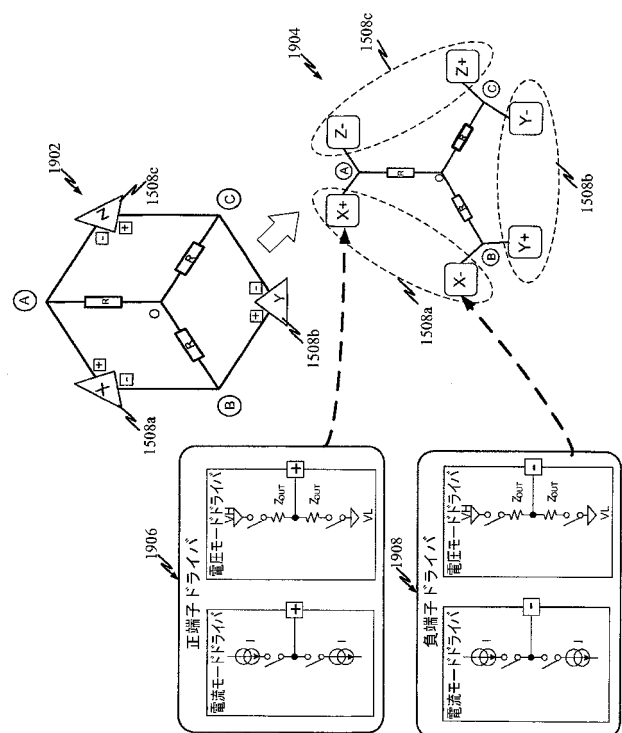
【図 1 5】



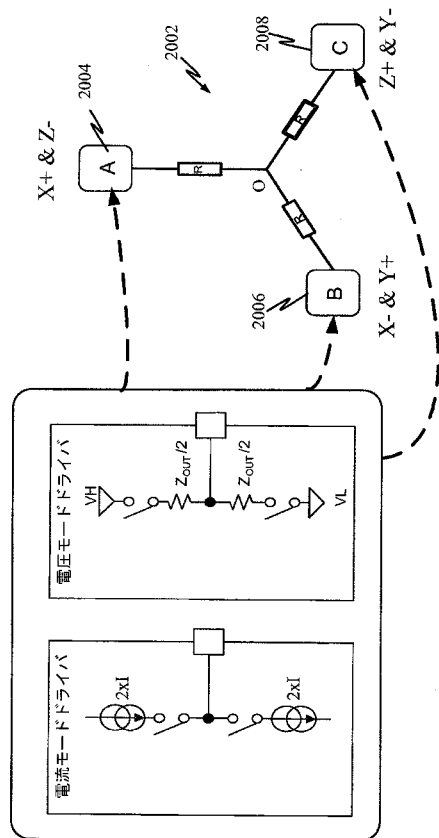
【 図 1 7 】



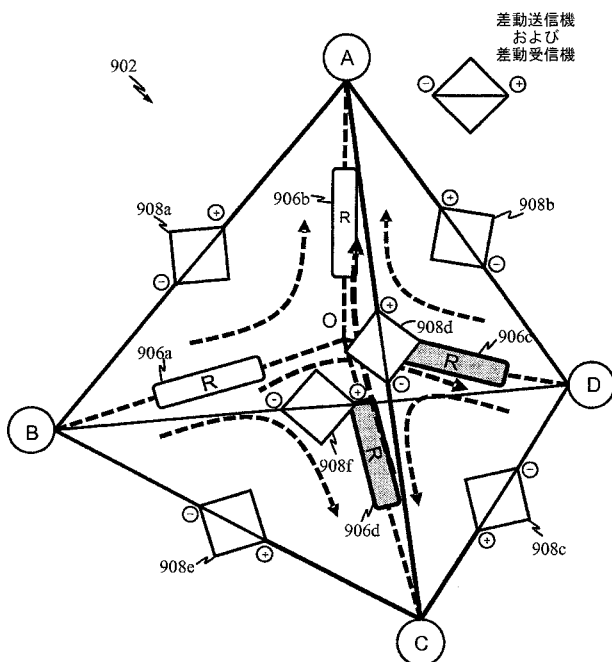
【 図 1 9 】



【 図 2 0 】



【 図 2 2 】



【 図 2 1 】

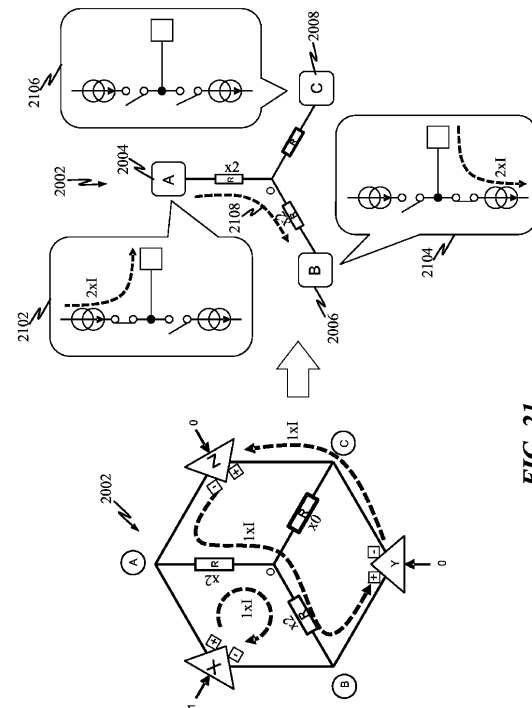


FIG. 21

【 図 2 3 】

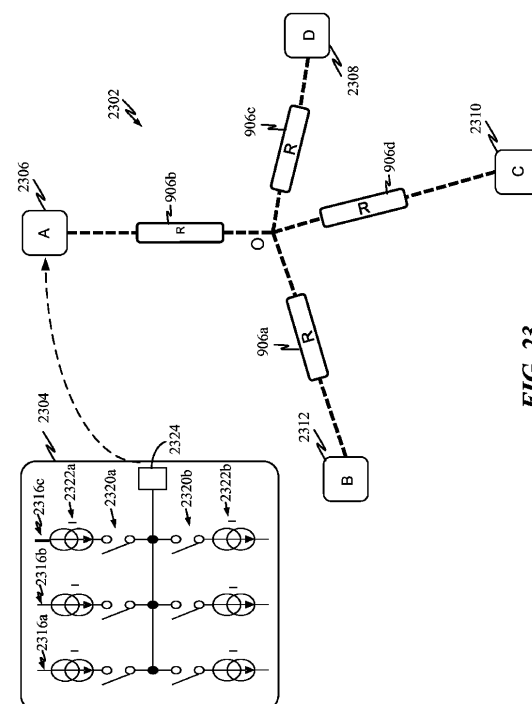


FIG. 23

【 図 2 4 】

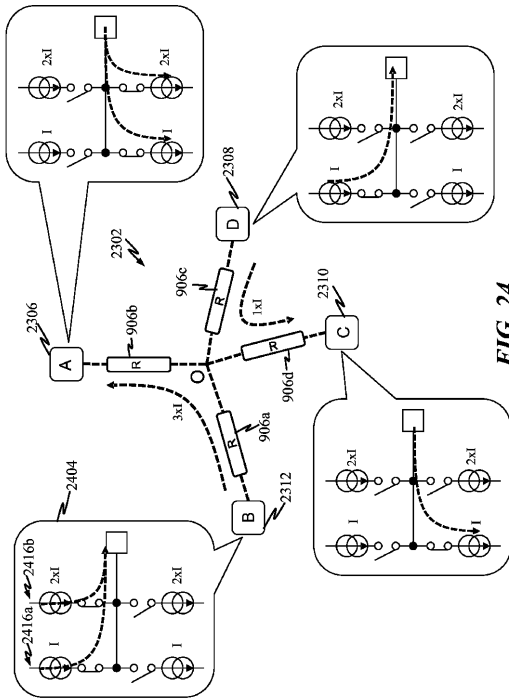


FIG. 24

【 図 2 5 】

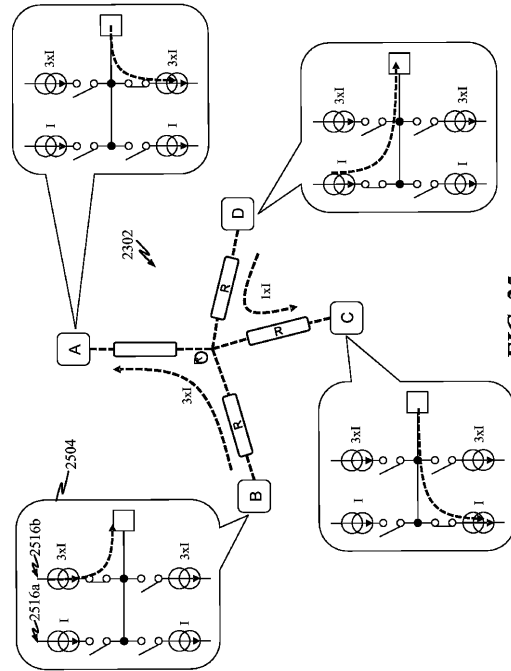


FIG. 25

【 図 2 6 】

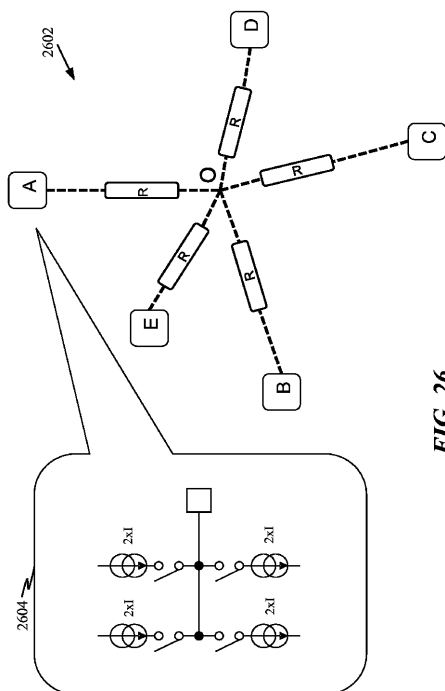


FIG. 26

【 図 2 7 】

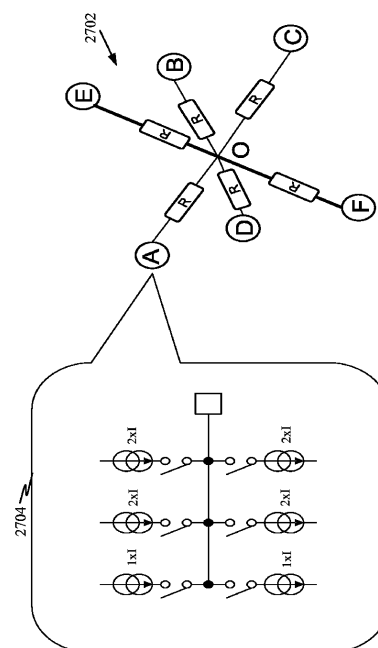


FIG. 27

【図 28】

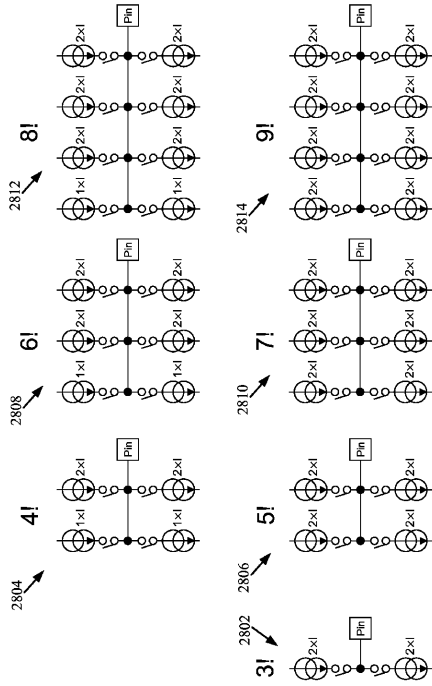
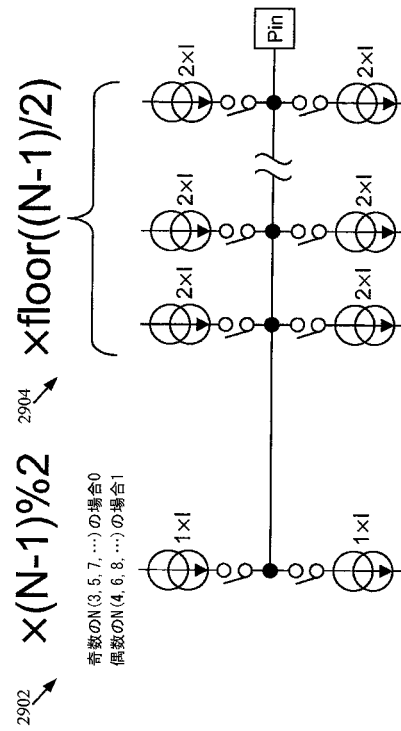


FIG. 28

【図 29】



【図 30】

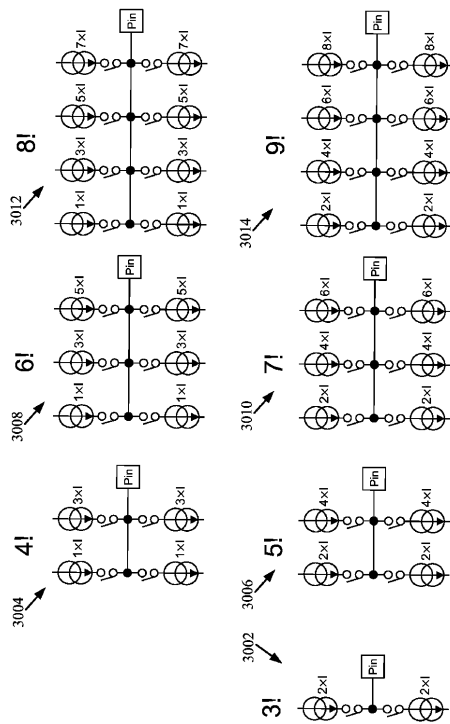
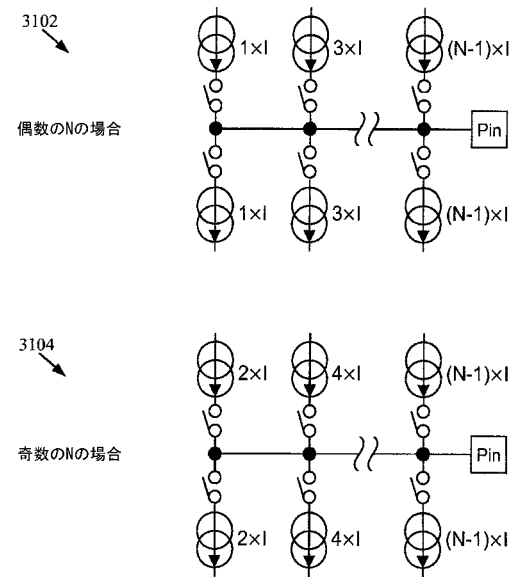
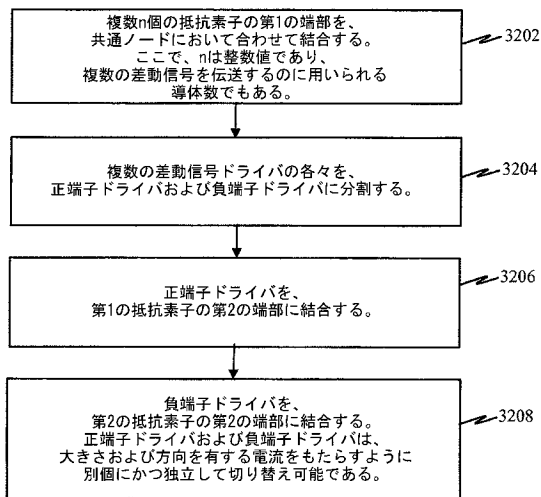


FIG. 30

【図 31】



【図 3 2】



【手続補正書】

【提出日】平成27年4月16日(2015.4.16)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

差動信号送信機のための終端ネットワーク回路であって、

複数n個の抵抗素子であって、前記n個の抵抗素子の各抵抗素子の第1の端部は共通ノードにおいて結合され、nは整数値であり、n個の導体が複数の差動信号を送送するのに用いられる、複数n個の抵抗素子と、

複数の差動信号ドライバであって、各差動信号ドライバは正端子ドライバおよび負端子ドライバを備え、前記正端子ドライバは第1の抵抗素子の第2の端部に結合される一方で、前記負端子ドライバは第2の抵抗素子の第2の端部に結合され、前記正端子ドライバおよび前記負端子ドライバは、大きさおよび方向を有する電流を提供するように、別個にかつ独立して切り替え可能である、複数の差動信号ドライバと

を備える、終端ネットワーク回路。

【請求項 2】

すべての抵抗素子が同じ抵抗値を有する、請求項1に記載の終端ネットワーク回路。

【請求項 3】

前記複数の差動信号の伝送サイクル中、前記n個の抵抗素子の各々が、他の抵抗素子と異なる大きさおよび/または方向の電流を有する、請求項1に記載の終端ネットワーク回路。

【請求項 4】

伝送サイクル中の前記 n 個の抵抗素子に結合された前記複数の差動信号のうちのすべての差動信号の組合せは非ゼロ電圧差を有する、請求項1に記載の終端ネットワーク回路。

【請求項 5】

$n = 3$ である、請求項1に記載の終端ネットワーク回路。

【請求項 6】

前記複数の差動信号は、複数の可能な未加工シンボルから選択される未加工シンボルのサブセットから生成され、前記未加工シンボルのサブセットは、前記終端ネットワーク回路における非ゼロ電圧差を生成する $n!$ 個の状態に等しい、請求項1に記載の終端ネットワーク回路。

【請求項 7】

前記正端子ドライバおよび前記負端子ドライバのうちの一方は、抵抗素子にわたる電流相殺を除去するように選択的に遮断される、請求項1に記載の終端ネットワーク回路。

【請求項 8】

前記複数の差動信号ドライバは、前記複数の n 個の抵抗素子および前記共通ノードを通してのみ結合される、請求項1に記載の終端ネットワーク回路。

【請求項 9】

$n=3$ 個の導体の場合、3つの差動信号ドライバが用いられ、1サイクルあたり6つの状態を伝送するのに2つの差動電圧レベルが用いられる、請求項1に記載の終端ネットワーク回路。

【請求項 10】

$n=4$ 個の導体の場合、6つの差動信号ドライバが用いられ、1サイクルあたり24個のシンボルを伝送するのに3つの差動電圧レベルが用いられる、請求項1に記載の終端ネットワーク回路。

【請求項 11】

$n=5$ 個の導体の場合、10個の差動信号ドライバが用いられ、1サイクルあたり120個の状態を伝送するのに4つの差動電圧レベルが用いられる、請求項1に記載の終端ネットワーク回路。

【請求項 12】

$n=6$ 個の導体の場合、15個の差動信号ドライバが用いられ、1サイクルあたり720個の状態を伝送するのに5つの差動電圧レベルが用いられる、請求項1に記載の終端ネットワーク回路。

【請求項 13】

各差動信号ドライバは、複数の切り替え可能な回路を備え、各切り替え可能な回路は、前記各差動信号ドライバにおける他の切り替え可能な回路から独立して制御される、請求項1に記載の終端ネットワーク回路。

【請求項 14】

各切り替え可能な回路は、電流を対応する正端子ドライバまたは負端子ドライバから流れさせる第1のスイッチと、電流を前記対応する正端子ドライバまたは負端子ドライバに流れさせる第2のスイッチとを備える、請求項13に記載の終端ネットワーク回路。

【請求項 15】

前記複数の切り替え可能な回路は、対応する端子を通る第1の電流を提供する第1の切り替え可能な回路と、前記対応する端子を通る第2の電流を提供する第2の切り替え可能な回路とを備える、請求項13に記載の終端ネットワーク回路。

【請求項 16】

前記第2の電流は前記第1の電流と異なる大きさおよび同じ方向を有する、請求項15に記載の終端ネットワーク回路。

【請求項 17】

前記第2の電流は、前記第1の電流の整数倍である大きさを有する、請求項15に記載の終端ネットワーク回路。

【請求項 18】

前記複数の切り替え可能な回路は、前記対応する端子を通る第3の電流を提供する第3の切り替え可能な回路をさらに備え、前記第2の電流は前記第1の電流の大きさに対して固定増分だけ異なる大きさを有し、前記第3の電流は前記第2の電流の大きさに対して固定増分だけ異なる大きさを有する、請求項15に記載の終端ネットワーク回路。

【請求項 19】

切り替え可能な回路の数は、前記複数の差動信号を伝送するのに用いられる前記導体数の関数である、請求項15に記載の終端ネットワーク回路。

【請求項 20】

差動シグナリングのための終端ネットワークにおいて節電を行う方法であって、

複数 n 個の抵抗素子の第1の端部を、共通ノードにおいて合わせて結合するステップであって、 n は整数値であり、 n 個の導体が複数の差動信号を伝送するのに用いられる、ステップと、

複数の差動信号ドライバの各々を、正端子ドライバおよび負端子ドライバに分割するステップと、

前記正端子ドライバを、第1の抵抗素子の第2の端部に結合するステップと、

前記負端子ドライバを、第2の抵抗素子の第2の端部に結合するステップと

を含み、前記正端子ドライバおよび前記負端子ドライバは、大きさおよび方向を有する電流をもたらすように別個にかつ独立して切り替え可能である、方法。

【請求項 21】

すべての抵抗素子が同じ抵抗値を有する、請求項20に記載の方法。

【請求項 22】

前記複数の差動信号の伝送サイクル中、前記 n 個の抵抗素子の各々が、他の抵抗素子と異なる大きさおよび/または方向の電流を有する、請求項20に記載の方法。

【請求項 23】

伝送サイクル中の前記 n 個の抵抗素子に結合された前記複数の差動信号のうちのすべての差動信号の組合せは非ゼロ電圧差を有する、請求項20に記載の方法。

【請求項 24】

$n \geq 3$ である、請求項20に記載の方法。

【請求項 25】

前記複数の差動信号は、複数の可能な未加工シンボルから選択される未加工シンボルのサブセットから生成され、前記未加工シンボルのサブセットは、前記終端ネットワークにおける非ゼロ電圧差を生成する $n!$ 個の状態に等しい、請求項20に記載の方法。

【請求項 26】

前記正端子ドライバおよび前記負端子ドライバのうちの一方は、抵抗素子にわたる電流相殺を除去するように選択的に遮断される、請求項20に記載の方法。

【請求項 27】

前記複数の差動信号ドライバは、前記複数 n 個の抵抗素子および前記共通ノードを通してのみ結合される、請求項20に記載の方法。

【請求項 28】

$n=3$ 個の導体の場合、3つの差動信号ドライバが用いられ、1サイクルあたり6つの状態を伝送するのに2つの差動電圧レベルが用いられる、請求項20に記載の方法。

【請求項 29】

$n=4$ 個の導体の場合、6つの差動信号ドライバが用いられ、1サイクルあたり24個のシンボルを伝送するのに3つの差動電圧レベルが用いられる、請求項20に記載の方法。

【請求項 30】

$n=5$ 個の導体の場合、10個の差動信号ドライバが用いられ、1サイクルあたり120個の状態を伝送するのに4つの差動電圧レベルが用いられる、請求項20に記載の方法。

【請求項 31】

$n=6$ 個の導体の場合、15個の差動信号ドライバが用いられ、1サイクルあたり720個の状

態を伝送するのに5つの差動電圧レベルが用いられる、請求項20に記載の方法。

【請求項32】

各差動信号ドライバは、複数の切り替え可能な回路を備え、各切り替え可能な回路は、前記各差動信号ドライバにおける他の切り替え可能な回路から独立して制御される、請求項20に記載の方法。

【請求項33】

各切り替え可能な回路は、

電流を対応する正端子ドライバまたは負端子ドライバから流れさせる第1のスイッチと

、

電流を対応する正端子ドライバまたは負端子ドライバに流れさせる第2のスイッチと

を備える、請求項32に記載の方法。

【請求項34】

前記複数の切り替え可能な回路は、

対応する端子を通る第1の電流を提供する第1の切り替え可能な回路と、

前記対応する端子を通る第2の電流を提供する第2の切り替え可能な回路と

を備える、請求項32に記載の方法。

【請求項35】

前記第2の電流は前記第1の電流と異なる大きさおよび同じ方向を有する、請求項34に記載の方法。

【請求項36】

前記複数の切り替え可能な回路は、前記対応する端子を通る第3の電流を提供する第3の切り替え可能な回路をさらに備え、前記第2の電流は前記第1の電流の大きさに対して固定増分だけ異なる大きさを有し、前記第3の電流は前記第2の電流の大きさに対して固定増分だけ異なる大きさを有する、請求項34に記載の方法。

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No
PCT/US2014/022031

A. CLASSIFICATION OF SUBJECT MATTER

INV. H04L25/02
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 7 358 869 B1 (CHIARULLI DONALD M [US] ET AL) 15 April 2008 (2008-04-15) column 4 - column 5; figure 2 -----	1-36
X	US 6 556 628 B1 (POULTON JOHN W [US] ET AL) 29 April 2003 (2003-04-29) column 6 - column 13 -----	1-36
X	US 2005/053171 A1 (PICKERING ANDREW [GB] ET AL) 10 March 2005 (2005-03-10) paragraph [0009] - paragraph [0018] paragraphs [0033], [0041] -----	1-36
X	WO 2008/151251 A1 (RAMBUS INC [US]; WARE FREDERICK A [US]; KIZER JADE) 11 December 2008 (2008-12-11) figures 3,4,7 -----	1-36

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"Z" document member of the same patent family

Date of the actual completion of the international search

17 July 2014

Date of mailing of the international search report

25/07/2014

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Orozco Roura, Carles

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/US2014/022031

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
US 7358869	B1	15-04-2008	NONE	

US 6556628	B1	29-04-2003	NONE	

US 2005053171	A1	10-03-2005	JP 4234337 B2	04-03-2009
			JP 2002199032 A	12-07-2002
			US 2005053171 A1	10-03-2005

WO 2008151251	A1	11-12-2008	EP 2156555 A1	24-02-2010
			US 2010215118 A1	26-08-2010
			WO 2008151251 A1	11-12-2008

フロントページの続き

(31)優先権主張番号 14/199,898

(32)優先日 平成26年3月6日(2014.3.6)

(33)優先権主張国 米国(US)

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(72)発明者 ジョージ・アラン・ウィリー

アメリカ合衆国・カリフォルニア・92121-1714・サン・ディエゴ・モアハウス・ドライブ・5775

(72)発明者 チュルキュ・イ

アメリカ合衆国・カリフォルニア・92121-1714・サン・ディエゴ・モアハウス・ドライブ・5775

(72)発明者 ジョセフ・チュン

アメリカ合衆国・カリフォルニア・92121-1714・サン・ディエゴ・モアハウス・ドライブ・5775

Fターム(参考) 5K029 AA03 DD24 JJ08

5K046 BA07 CC22