

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 2 区分
 【発行日】平成 17 年 10 月 27 日 (2005.10.27)

【公開番号】特開 2000-21926 (P2000-21926A)
 【公開日】平成 12 年 1 月 21 日 (2000.1.21)
 【出願番号】特願 平 10-190809
 【国際特許分類第 7 版】

H 0 1 L 21/60

H 0 1 L 23/12

H 0 1 L 29/40

【F I】

H 0 1 L 21/60 3 0 1 N

H 0 1 L 23/12 3 0 1 C

H 0 1 L 23/12 3 0 1 L

H 0 1 L 29/40 Z

【手続補正書】

【提出日】平成 17 年 7 月 6 日 (2005.7.6)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

平面が四辺形状で形成された半導体チップと、

第 1 面と前記第 1 面に対向する第 2 面とを有し、前記第 1 面側に前記半導体チップが搭載された基板と、

前記半導体チップの第 1 面の第 1 領域に形成され、前記半導体チップの一辺側に配置された第 1 電極と、

前記第 1 領域に形成され、入力部が前記第 1 電極と電氣的に接続された第 1 増幅手段と

、

前記半導体チップの前記第 1 面の前記第 1 領域とは異なる第 2 領域に形成され、前記半導体チップの前記一辺側に配置された第 2 電極と、

前記第 2 領域に形成され、出力部が前記第 2 電極と電氣的に接続された第 2 増幅手段と

、

前記半導体チップの前記第 1 面の前記第 1 領域と前記第 2 領域との間の第 3 領域に形成された第 3 電極と、

前記半導体チップの前記一辺と向かい合うようにして前記基板の前記第 1 面に形成され

、第 1 ワイヤを介して前記第 1 電極と電氣的に接続された第 4 電極と、

前記半導体チップの前記一辺と向かい合うようにして前記基板の前記第 1 面に形成され

、第 2 ワイヤを介して前記第 2 電極と電氣的に接続された第 5 電極と、

前記半導体チップの前記一辺と向かい合うようにして前記基板の前記第 1 面に形成され

、基準電位に電位固定される第 3 ワイヤを介して前記第 3 電極と電氣的に接続された第 6 電極とを有し、

前記第 6 電極と前記半導体チップの前記一辺との間の距離は、前記第 5 電極と前記半導体チップの前記一辺との間の距離よりも大きいことを特徴とする半導体装置。

【請求項 2】

請求項 1 に記載の半導体装置において、

前記第 4 電極は、前記半導体チップの前記一辺からの距離が前記第 5 電極とほぼ同一となる位置に配置されていることを特徴とする半導体装置。

【請求項 3】

請求項 1 に記載の半導体装置において、

前記第 4 電極と前記半導体チップの前記一辺との間の距離は、前記第 6 電極と前記半導体チップの前記一辺との間の距離よりも大きいことを特徴とする半導体装置。

【請求項 4】

請求項 1 乃至請求項 3 のうち何れか 1 項に記載の半導体装置において、

前記第 2 増幅手段の入力部は、前記第 1 増幅手段の出力部と電氣的に接続されていることを特徴とする半導体装置。

【請求項 5】

請求項 1 乃至請求項 4 のうち何れか 1 項に記載の半導体装置において、

前記第 4 電極に入力された信号は、前記第 1 及び前記第 2 増幅手段を介して増幅され、前記第 5 電極から出力されることを特徴とする半導体装置。

【請求項 6】

平面が四辺形状で形成された半導体チップと、

第 1 面と前記第 1 面に対向する第 2 面とを有し、前記第 1 面側に前記半導体チップが搭載された基板と、

前記半導体チップの第 1 面の第 1 領域に形成され、前記半導体チップの一辺側に配置された第 1 電極と、

前記第 1 領域に形成され、入力部が前記第 1 電極と電氣的に接続された第 1 増幅手段と

、

前記半導体チップの前記第 1 面の前記第 1 領域とは異なる第 2 領域に形成され、前記半導体チップの前記一辺側に配置された第 2 電極と、前記第 2 領域に形成され、出力部が前記第 2 電極と電氣的に接続された第 2 増幅手段と

、

前記半導体チップの前記一辺と向かい合うようにして前記基板の前記第 1 面に形成され、第 1 ワイヤを介して前記第 1 電極と電氣的に接続された第 3 電極と、

前記半導体チップの前記一辺と向かい合うようにして前記基板の前記第 1 面に形成され、第 2 ワイヤを介して前記第 2 電極と電氣的に接続された第 4 電極と、

前記第 1 領域に形成され、前記半導体チップの前記一辺と対向する他の辺側に配置され、前記第 1 増幅手段の出力部と電氣的に接続された第 5 電極と、

前記第 2 領域に形成され、前記半導体チップの前記他の辺側に配置され、前記第 2 増幅手段の入力部と電氣的に接続された第 6 電極と、

前記半導体チップの前記他の辺と向かい合うようにして前記基板の前記第 1 面に形成され、第 3 ワイヤを介して前記第 5 電極と電氣的に接続された第 7 電極と、

前記半導体チップの前記他の辺と向かい合うようにして前記基板の前記第 1 面に形成され、第 4 ワイヤを介して前記第 6 電極と電氣的に接続され、更に前記第 7 電極と電氣的に接続された第 8 電極と、

前記半導体チップの前記一辺と向かい合うようにして前記基板の前記第 1 面に形成され、前記半導体チップの前記第 1 面の前記第 1 領域と前記第 2 領域との間の第 3 領域上を延在し、基準電位に電位固定される第 5 ワイヤの一端側が接続された第 9 電極と、

前記半導体チップの前記他の辺と向かい合うようにして前記基板の前記第 1 面に形成され、前記第 5 ワイヤの他端側が接続された第 10 電極とを有し、

前記第 9 電極と前記半導体チップの前記一辺との間の距離は、前記第 4 電極と前記半導体チップの前記一辺との間の距離よりも大きく、

前記第 10 電極と前記半導体チップの前記他の辺との間の距離は、前記第 7 電極と前記半導体チップの前記他の辺との間の距離よりも大きいことを特徴とする半導体装置。

【請求項 7】

請求項 6 に記載の半導体装置において、

前記第 3 電極は、前記半導体チップの前記一辺からの距離が前記第 4 電極とほぼ同一となる位置に配置され、

前記第 7 電極及び前記第 8 電極は、前記半導体チップの前記他の辺からの距離がほぼ同一となる位置に配置されていることを特徴とする半導体装置。

【請求項 8】

請求項 6 に記載の半導体装置において、

前記第 3 電極と前記半導体チップの前記一辺との間の距離は、前記第 9 電極と前記半導体チップの前記一辺との間の距離よりも大きいことを特徴とする半導体装置。

【請求項 9】

平面が四辺形状で形成された半導体チップと、

第 1 面と前記第 1 面に対向する第 2 面とを有し、前記第 1 面側に前記半導体チップが搭載された基板と、

前記半導体チップの第 1 面の第 1 領域に形成された第 1 電極と、

前記第 1 領域に形成され、入力部が前記第 1 電極と電氣的に接続された第 1 増幅手段と

、

前記半導体チップの前記第 1 面の前記第 1 領域とは異なる第 2 領域に形成された第 2 電極と、

前記第 2 領域に形成され、出力部が前記第 2 電極と電氣的に接続された第 2 増幅手段と

、

前記基板の前記第 1 面に形成され、第 1 ワイヤを介して前記第 1 電極と電氣的に接続された第 3 電極と、

前記基板の前記第 1 面に形成され、第 2 ワイヤを介して前記第 2 電極と電氣的に接続された第 4 電極とを具備して成り、

前記第 1 増幅手段の出力部と前記第 2 増幅手段の入力部とは電氣的に接続され、

前記第 4 電極は前記半導体チップの一辺と向かい合う位置に配置され、

前記第 3 電極は前記半導体チップの前記一辺に対して交わる他の辺と向かい合う位置に配置されていることを特徴とする半導体装置。

【請求項 10】

平面が四辺形状で形成された半導体チップと、

第 1 面と前記第 1 面に対向する第 2 面とを有し、前記第 1 面側に前記半導体チップが搭載された基板と、

前記半導体チップの第 1 面に形成された第 1 電極と、

前記半導体チップの前記第 1 面に形成され、入力部が前記第 1 電極と電氣的に接続された第 1 増幅手段と、

前記半導体チップの前記第 1 面に形成された第 2 電極と、

前記半導体チップの前記第 1 面に形成され、出力部が前記第 2 電極と電氣的に接続された第 2 増幅手段と、

前記基板の前記第 1 面に形成され、第 1 ワイヤを介して前記第 1 電極と電氣的に接続された第 3 電極と、

前記基板の前記第 1 面に形成され、第 2 ワイヤを介して前記第 2 電極と電氣的に接続された第 4 電極とを具備して成り、

前記第 1 増幅手段の出力部と前記第 2 増幅手段の入力部とは電氣的に接続され、

前記第 1 ワイヤは、前記第 1 ワイヤと前記半導体チップの一辺とが互いに交差するように、前記第 1 電極から前記第 3 電極まで延在し、

前記第 2 ワイヤは、前記第 2 のワイヤと前記半導体チップの前記一辺に対して交わる他の辺とが互いに交差するように、前記第 2 電極から前記第 4 電極まで延在することを特徴とする半導体装置。

【請求項 11】

平面が四辺形状で形成された半導体チップと、

第 1 面と前記第 1 面に対向する第 2 面とを有し、前記第 1 面側に前記半導体チップが搭

載された基板と、

前記半導体チップの第1面に形成された第1電極と、

前記半導体チップの前記第1面に形成され、入力部が前記第1電極と電氣的に接続された第1増幅手段と、

前記半導体チップの前記第1面に形成された第2電極と、

前記半導体チップの前記第1面に形成され、出力部が前記第2電極と電氣的に接続された第2増幅手段と、

前記基板の前記第1面に形成され、第1ワイヤを介して前記第1電極と電氣的に接続された第3電極と、

前記基板の前記第1面に形成され、複数の第2ワイヤを介して前記第2電極と電氣的に接続された第4電極とを具備して成り、

前記第1増幅手段の出力部と前記第2増幅手段の入力部とは電氣的に接続され、

前記第1ワイヤは、前記第1ワイヤと前記半導体チップの一辺とが互いに交差するように、前記第1電極から前記第3電極まで延在し、

前記複数の第2ワイヤの夫々は、前記複数の第2のワイヤの夫々と前記半導体チップの前記一辺に対して交わる他の辺とが互いに交差するように、前記第2電極から前記第4電極まで延在することを特徴とする半導体装置。

【請求項12】

請求項9乃至請求項11のうち何れか1項に記載の半導体装置において、

前記第1増幅手段の前記入力部に入力された信号を電圧増幅し、前記第2増幅手段の前記出力部から、電圧増幅された前記信号を出力することを特徴とする半導体装置。

【請求項13】

請求項1乃至請求項11のうち何れか1項に記載の半導体装置において、

前記第1及び前記第2増幅手段の各々は、ゲート、ソース、及びドレインを有する電界効果トランジスタを含んで成り、

前記第1増幅手段の前記入力部は、前記第1増幅手段の前記電界効果トランジスタの前記ゲートであり、

前記第1増幅手段の前記出力部は、前記第1増幅手段の前記電界効果トランジスタの前記ドレインであり、

前記第2増幅手段の前記入力部は、前記第2増幅手段の前記電界効果トランジスタの前記ゲートであり、

前記第2増幅手段の前記出力部は、前記第2増幅手段の前記電界効果トランジスタの前記ドレインであることを特徴とする半導体装置。

【請求項14】

平面が四辺形状で形成された半導体チップと、

第1面と前記第1面に対向する第2面とを有し、前記第1面側に前記半導体チップが搭載された基板と、

前記半導体チップの第1面の第1領域に形成された第1及び第2電極と、

前記第1領域に形成され、入力部が前記第1電極と電氣的に接続され、出力部が前記第2電極と電氣的に接続された第1増幅手段と、

前記半導体チップの前記第1面の第2領域に形成された第3及び第4電極と、

前記第2領域に形成され、入力部が前記第3電極と電氣的に接続され、出力部が前記第4電極と電氣的に接続された第2増幅手段と、

前記第1電極と前記基板の前記第1面とを接続する第1ワイヤと、

前記第2電極と前記基板の前記第1面とを接続する第2ワイヤと、

前記第3電極と前記基板の前記第1面とを接続する第3ワイヤと、

前記第4電極と前記基板の前記第1面とを接続する第4ワイヤとを具備して成り、

前記第2ワイヤの長さは前記第1ワイヤの長さよりも短く、前記第2ワイヤの直列インピーダンスの大きさは前記第1ワイヤの直列インピーダンスの大きさよりも小さくなっており、

前記第4ワイヤの長さは前記第3ワイヤの長さよりも短く、前記第4ワイヤの直列インピーダンスの大きさは前記第3ワイヤの直列インピーダンスの大きさよりも小さくなっていることを特徴とする半導体装置。

【請求項15】

請求項14に記載の半導体装置において、

前記第1乃至第4ワイヤの長さは、夫々前記第1乃至第4電極の位置に依存して決定されることを特徴とする半導体装置。

【請求項16】

請求項14に記載の半導体装置において、

前記第2電極は前記半導体チップの一边に近接して配置され、

前記第4電極は前記半導体チップの前記一边に対向する辺に近接して配置されることを特徴とする半導体装置。

【請求項17】

請求項14乃至請求項16のうち何れか1項に記載の半導体装置において、

入力端子が第5ワイヤを介して前記基板に電氣的に接続され、出力端子が第6ワイヤを介して前記基板に電氣的に接続される第3増幅手段を更に具備して成り、

前記第6ワイヤの長さは前記第5ワイヤの長さよりも短く、前記第6ワイヤの直列インピーダンスの大きさは前記第5ワイヤの直列インピーダンスの大きさよりも小さくなっていることを特徴とする半導体装置。

【請求項18】

請求項17に記載の半導体装置において、

前記第3増幅手段は、前記第1及び前記第2領域とは異なる、前記半導体チップの前記第1面の第3領域に形成されていることを特徴とする半導体装置。

【請求項19】

平面が四辺形状で形成された半導体チップと、

第1面と前記第1面に対向する第2面とを有し、前記第1面側に前記半導体チップが搭載された基板と、

前記半導体チップの第1面の第1領域に形成された第1及び第2電極と、

前記第1領域に形成され、入力部が前記第1電極と電氣的に接続され、出力部が前記第2電極と電氣的に接続された第1増幅手段と、

前記半導体チップの前記第1面の前記第1領域とは異なる第2領域に形成された第3及び第4電極と、

前記第2領域に形成され、入力部が前記第3電極と電氣的に接続され、出力部が前記第4電極と電氣的に接続された第2増幅手段と、

前記第1電極と前記基板の前記第1面とを接続する第1ワイヤと、

前記第2電極と前記基板の前記第1面とを接続する第2ワイヤと、

前記第3電極と前記基板の前記第1面とを接続する第3ワイヤと、

前記第4電極と前記基板の前記第1面とを接続する第4ワイヤとを具備して成り、

前記第2電極と前記半導体チップの一边との間の距離は、前記第1電極と前記半導体チップの前記一边との間の距離よりも大きく、

前記第3電極と前記半導体チップの前記一边との間の距離は、前記第4電極と前記半導体チップの前記一边との間の距離よりも大きく、

前記第1ワイヤの前記第1電極におけるボンディング部と前記半導体チップの前記一边との間の距離は、前記第2ワイヤの前記第2電極におけるボンディング部と前記半導体チップの前記一边に対向する辺との間の距離よりも大きく、

前記第3ワイヤの前記第3電極におけるボンディング部と前記半導体チップの前記一边に対向する辺との間の距離は、前記第4ワイヤの前記第4電極におけるボンディング部と前記半導体チップの前記一边との間の距離よりも大きいことを特徴とする半導体装置。

【請求項20】

請求項19に記載の半導体装置において、

第 5 及び第 6 電極と、

入力端子が前記第 5 電極に電氣的に接続され、出力端子が前記第 6 電極に電氣的に接続される第 3 増幅手段と、

前記第 5 電極と前記基板とを電氣的に接続する第 5 ワイヤと、

前記第 6 電極と前記基板とを電氣的に接続する第 6 ワイヤとを更に具備して成り、

前記第 5 ワイヤの前記第 5 電極におけるボンディング部と前記第 5 ワイヤの前記基板におけるボンディング部との間の距離は、前記第 6 ワイヤの前記第 6 電極におけるボンディング部と前記第 6 ワイヤの前記基板におけるボンディング部との間の距離よりも大きいことを特徴とする半導体装置。

【請求項 2 1】

請求項 2 0 に記載の半導体装置において、

前記第 5 電極と、前記第 6 電極と、前記第 3 増幅手段とは、前記第 1 及び前記第 2 領域とは異なる、前記半導体チップの前記第 1 面の第 3 領域に形成されていることを特徴とする半導体装置。

【請求項 2 2】

請求項 1 4 乃至請求項 2 1 のうち何れか 1 項に記載の半導体装置において、

前記半導体チップの前記第 1 面の前記第 1 領域と前記第 2 領域との間に形成された第 4 領域と、

前記第 4 領域上に形成された導体とを更に具備して成り、

前記導体は基準電位に電位固定され、その底面が前記半導体チップの前記第 1 面の前記第 1 乃至第 4 電極の表面よりも高い位置にあることを特徴とする半導体装置。

【請求項 2 3】

請求項 1 8 又は請求項 2 1 に記載の半導体装置において、

前記半導体チップの前記第 1 面の前記第 2 領域と前記第 3 領域との間に形成された第 5 領域と、前記第 5 領域上に形成された導体とを更に具備して成り、

前記導体は基準電位に電位固定され、その底面が前記半導体チップの前記第 1 面の前記第 1 乃至第 4 電極の表面よりも高い位置にあることを特徴とする半導体装置。

【請求項 2 4】

請求項 1 8 又は請求項 2 1 に記載の半導体装置において、

前記半導体チップの前記第 1 面の前記第 1 領域と第 2 領域との間に形成された第 4 領域と、

前記第 4 領域上に形成された第 1 の導体と、

前記半導体チップの前記第 1 の前記第 2 領域と第 3 領域との間に形成された第 5 領域と

と、

前記第 5 領域上に形成された第 2 の導体とを更に具備して成り、

前記第 2 領域は前記第 1 領域と前記第 3 領域との間に位置し、

前記第 1 及び第 2 の導体の夫々は基準電位に電位固定され、それらの底面が前記半導体チップの前記第 1 面の前記第 1 乃至前記第 4 電極の表面よりも高い位置にあることを特徴とする半導体装置。

【請求項 2 5】

平面が四辺形状で形成された半導体チップと、

第 1 面と前記第 1 面に対向する第 2 面とを有し、前記第 1 面側に前記半導体チップが搭載された基板と、

前記半導体チップの第 1 面の第 1 領域に形成された第 1 及び第 2 電極と、

前記第 1 領域に形成され、入力部が前記第 1 電極と電氣的に接続され、出力部が前記第 2 電極と電氣的に接続された第 1 増幅手段と、

前記半導体チップの前記第 1 面の第 1 領域とは異なる第 2 領域に形成された第 3 及び第 4 電極と、

前記第 2 領域に形成され、入力部が前記第 3 電極と電氣的に接続され、出力部が前記第 4 電極と電氣的に接続された第 2 増幅手段と、

前記第 1 電極と前記基板の前記第 1 面とを接続する第 1 ワイヤと、
前記第 2 電極と前記基板の前記第 1 面とを接続する第 2 ワイヤと、
前記第 3 電極と前記基板の前記第 1 面とを接続する第 3 ワイヤと、
前記第 4 電極と前記基板の前記第 1 面とを接続する第 4 ワイヤと、
前記第 1 領域に形成され、接地された第 5 電極と、
前記第 2 領域に形成され、接地された第 6 電極と、
を具備して成り、

前記第 2 電極と前記半導体チップの一边との間の距離は、前記第 1 電極と前記一边との間の距離よりも大きく、

前記第 3 電極と前記一边との間の距離は、前記第 4 電極と前記一边との間の距離よりも大きく、

前記第 5 電極と前記一边との間の距離は、前記第 1 電極と前記一边との間の距離よりも小さく、

前記第 6 電極と前記半導体チップの前記一边に対向する辺との間の距離は、前記第 3 電極と前記対向する辺との間の距離よりも小さいことを特徴とする半導体装置。

【請求項 26】

請求項 25 に記載の半導体装置において、

前記第 1 領域に形成され、接地された第 7 電極を更に有し、

前記第 7 電極と前記一边との間の距離は、前記第 1 電極と前記一边との間の距離よりも小さく、

前記第 5 電極と前記第 7 電極との間の領域を通るように前記第 1 ワイヤが設けられていることを特徴とする半導体装置。

【請求項 27】

請求項 26 に記載の半導体装置において、

前記第 5、第 6、及び第 7 電極のうちの少なくとも 1 つは、プローブ検査用の電極を兼ねていることを特徴とする半導体装置。

【請求項 28】

請求項 26 又は請求項 27 に記載の半導体装置において、

前記第 1 及び第 2 増幅手段の各々は、ゲート、ソース、ドレインを有する電界効果トランジスタを含んで成り、

前記第 5、第 6、第 7 電極のうちの少なくとも 1 つは、前記ソースと電氣的に接続されていることを特徴とする半導体装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0003

【補正方法】変更

【補正の内容】

【0003】

前記高周波電力増幅器は、一主面に増幅手段が形成された半導体チップを配線基板の一主面側に搭載し、半導体チップの一主面に形成された電極と配線基板の一主面に形成された電極とを導電性のワイヤで電氣的に接続している。増幅手段は、例えば複数の電界効果トランジスタの夫々を電氣的に並列に接続した構成になっており、増幅手段のゲート端子(入力部)は半導体チップの一主面に形成されたチップ側入力用電極と電氣的に接続され、増幅手段のドレイン端子(出力部)は半導体チップの一主面に形成されたチップ側出力用電極と電氣的に接続されている。チップ側入力用電極は半導体チップの一边側に配置され、チップ側出力用電極は半導体チップの一边と対向する他の辺側に配置されている。増幅手段のソース端子は半導体チップの一主面と対向する他の面(裏面)に形成された裏面電極と電氣的に接続され、この裏面電極は基準電位に電位固定される。チップ側入力用電極は、半導体チップの一边と向かい合うようにして配線基板の一主面に形成された基板側入力用電極と入力用ワイヤを介して電氣的に接続され、チップ側出力用電極は、半導体チップの

他の辺と向かい合うようにして配線基板の一主面に形成された基板側出力用電極と出力用ワイヤを介して電氣的に接続されている。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0012

【補正方法】変更

【補正の内容】

【0012】

平面が方形状で形成された半導体チップと、一主面側に前記半導体チップが搭載された配線基板と、前記半導体チップの一主面の第1領域に形成され、前記半導体チップの一辺側に配置された第1電極と、前記半導体チップの一主面の第1領域に形成され、入力部が前記第1電極と電氣的に接続された第1増幅手段と、前記半導体チップの一主面の第2領域に形成され、前記半導体チップの一辺側に配置された第2電極と、前記半導体チップの一主面の第2領域に形成され、出力部が前記第2電極と電氣的に接続された第2増幅手段と、前記半導体チップの一主面の第1領域と第2領域との間の第3領域に形成された第3電極と、前記半導体チップの一辺と向かい合うようにして前記配線基板の一主面に形成され、第1ワイヤを介して前記第1電極と電氣的に接続された第4電極と、前記半導体チップの一辺と向かい合うようにして前記配線基板の一主面に形成され、第2ワイヤを介して前記第2電極と電氣的に接続された第5電極と、前記半導体チップの一辺と向かい合うようにして前記配線基板の一主面に形成され、基準電位に電位固定される第3ワイヤを介して前記第3電極と電氣的に接続された第6電極とを有する半導体装置であって、前記第6電極は、前記第5電極よりも前記半導体チップの一辺から遠く離れた位置に配置されている。前記第4電極は、前記半導体チップの一辺からの距離が前記第5電極とほぼ同一となる位置、又は前記第6電極よりも前記半導体チップの一辺から遠く離れた位置に配置されている。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0021

【補正方法】変更

【補正の内容】

【0021】

増幅手段PW1、PW2の夫々は、図3に示す半導体チップ5に形成され、増幅手段PW3は、図示していないが、半導体チップ5と異なる他の半導体チップに形成されている。半導体チップ5は配線基板1の一主面に形成された凹部1A内に搭載され、他の半導体チップは配線基板1の一主面に形成された他の凹部内に搭載されている。即ち、増幅手段が形成された半導体チップは配線基板1の一主面側に搭載されている。半導体チップ5、他の半導体チップの夫々は、平面が方形状（本実施形態においては長方形）で形成されている。なお、増幅手段PW3が形成された他の半導体チップについては以降の説明を省略する。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0022

【補正方法】変更

【補正の内容】

【0022】

半導体チップ5が搭載された凹部1Aの底面には、図4に示すように、導電プレート1Bが形成されている。導電プレート1Bは、その直下に形成されたスルーホール配線3を介して、配線基板1の一主面と対向する他の主面（裏面）に形成された基準電位用外部端子4と電氣的に接続されている。この基準電位用外部端子4は例えば0[V]電位に電位固定される。なお、前述の入力用外部端子Pin、出力用外部端子Pout、電源電位用外部端

子 V_{DD} 、外部端子 V_G の夫々も配線基板 1 の裏面に形成されている。