

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-191202

(P2017-191202A)

(43) 公開日 平成29年10月19日(2017. 10. 19)

(51) Int.Cl.	F I	テーマコード (参考)
G O 2 F 1/155 (2006.01)	G O 2 F 1/155	2 K 1 0 1
G O 2 F 1/15 (2006.01)	G O 2 F 1/15 5 0 5	
G O 2 F 1/19 (2006.01)	G O 2 F 1/19	

審査請求 未請求 請求項の数 5 O L (全 11 頁)

(21) 出願番号	特願2016-80324 (P2016-80324)	(71) 出願人	000002303
(22) 出願日	平成28年4月13日 (2016. 4. 13)		スタンレー電気株式会社
			東京都目黒区中目黒2丁目9番13号
		(74) 代理人	100091340
			弁理士 高橋 敬四郎
		(72) 発明者	都甲 康夫
			東京都目黒区中目黒2丁目9番13号 ス
			タンレー電気株式会社内
		(72) 発明者	平野 智也
			東京都目黒区中目黒2丁目9番13号 ス
			タンレー電気株式会社内
		Fターム(参考)	2K101 AA23 DA12 DA13 DB03 DB23
			DC04 DC63 DD06 EB03 EC14
			EH26 EH36 EJ11 EJ23

(54) 【発明の名称】 光学素子および光学素子の製造方法

(57) 【要約】

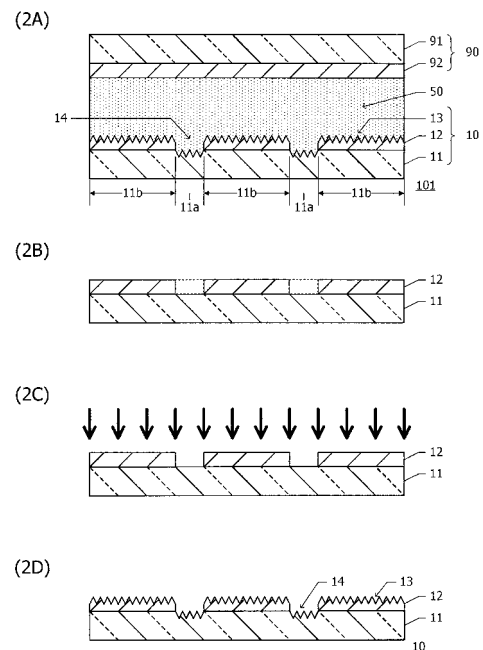
【課題】

エレクトロデポジション素子を用いた、信頼性が高い光学素子を提供する。

【解決手段】

当該光学素子は、対向配置される第1および第2の基板と、前記第1の基板の、前記第2の基板との対向面に配置される第1の電極であって、表面に一体的に形成された凸凹構造を含む第1の電極と、前記第2の基板の、前記第1の基板との対向面に配置される第2の電極と、前記第1および第2の基板の間隙に、銀を含むエレクトロデポジション材料を含有する電解質層と、を有する。

【選択図】 図2



【特許請求の範囲】**【請求項 1】**

対向配置される第 1 および第 2 の基板と、
前記第 1 の基板の、前記第 2 の基板との対向面に配置される第 1 の電極であって、表面に一体的に形成された凸凹構造を含む第 1 の電極と、
前記第 2 の基板の、前記第 1 の基板との対向面に配置される第 2 の電極と、
前記第 1 および第 2 の基板の間に、銀を含むエレクトロデポジション材料を含有する電解質層と、
を有する光学素子。

【請求項 2】

前記第 1 の電極は、前記第 1 の基板の表面の一部を露出して配置されており、
前記第 1 の基板において、前記第 1 の電極から露出している部分の表面は、相対的に凸凹であり、前記第 1 の電極との接触界面は、相対的に平坦である請求項 1 記載の光学素子。

【請求項 3】

前記第 1 の電極は、前記第 1 の基板の表面の一部を露出して配置されており、
前記第 1 の基板において、前記第 1 の電極から露出している部分の表面は、凸凹であり、前記第 1 の電極との接触界面も、凸凹である請求項 1 記載の光学素子。

【請求項 4】

第 1 の基板に、表面が平坦な第 1 の電極を形成する工程と、
前記第 1 の電極に、プラスト法またはエッチング法により、凸凹構造を形成する工程と、
第 2 の基板に、第 2 の電極を形成する工程と、
銀を含むエレクトロデポジション材料を含有する電解質層を挟んで、前記第 1 の基板と前記第 2 の基板とを、前記第 1 の電極と前記第 2 の電極が対向するように重ね合わせる工程と、
を有する光学素子の製造方法。

【請求項 5】

第 1 の基板に凸凹構造を形成する工程と、
前記第 1 の基板上に第 1 の電極を形成して、該第 1 の電極の表面に該第 1 の基板の凸凹構造を反映させる工程と、
第 2 の基板に、第 2 の電極を形成する工程と、
銀を含むエレクトロデポジション材料を含有する電解質層を挟んで、前記第 1 の基板と前記第 2 の基板とを、前記第 1 の電極と前記第 2 の電極が対向するように重ね合わせる工程と、
を有する光学素子の製造方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、エレクトロデポジション素子を用いた光学素子、および、当該光学素子の製造方法に関する。

【背景技術】**【0002】**

特許文献 1, 2 には、いわゆるエレクトロデポジション素子が開示されている。エレクトロデポジション素子は、主に、対向配置される一対の透明電極と、その一対の透明電極に挟持され、銀を含むエレクトロデポジション材料を含有する電解質層と、を有する。さらに、一対の透明電極の一方の表面には、多数の微粒子が堆積してなる粒子修飾電極が設けられる。

【0003】

電解質層はほぼ透明であり、定常時（電圧無印加時）、エレクトロデポジション素子は

10

20

30

40

50

光透過状態（透明状態）となる。一对の透明電極間に直流電圧を印加すると、電気化学反応（酸化・還元反応）により、電解質層のエレクトロデポジション材料（銀など）が、電極上に析出・堆積する。粒子修飾電極が設けられた比較的凸凹な電極の表面にエレクトロデポジション材料が析出・堆積すると、当該エレクトロデポジション材料のプラズモン吸収により、エレクトロデポジション素子は光吸収状態（遮光状態）となる。また、比較的平坦な電極の表面にエレクトロデポジション材料が析出・堆積すると、当該エレクトロデポジション材料（銀など）は鏡面を構成し、エレクトロデポジション素子は光反射状態（鏡面状態）となる。

【先行技術文献】

【特許文献】

10

【0004】

【特許文献1】特開2012-181389号公報

【特許文献2】特許第5751560号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

本発明の目的は、主に、エレクトロデポジション素子を用いた、信頼性が高い光学素子を提供することにある。

【課題を解決するための手段】

【0006】

20

本発明の主な観点によれば、対向配置される第1および第2の基板と、前記第1の基板の、前記第2の基板との対向面に配置される第1の電極であって、表面に一体的に形成された凸凹構造を含む第1の電極と、前記第2の基板の、前記第1の基板との対向面に配置される第2の電極と、前記第1および第2の基板の間に、銀を含むエレクトロデポジション材料を含有する電解質層と、を有する光学素子、が提供される。

【発明の効果】

【0007】

信頼性が高い光学素子を得ることができる。

【図面の簡単な説明】

【0008】

30

【図1】図1Aは、エレクトロデポジション素子の基本的な構造を示す断面図であり、図1Bおよび図1Cは、当該エレクトロデポジション素子の光透過率および光反射率の波長依存性を示すグラフである。

【図2】図2A～図2Dは、第1の実施例によるエレクトロデポジション素子の構造、および、そのエレクトロデポジション素子を構成する電極付き基板の製造過程を示す断面図である。

【図3】図3A～図3Dは、第2の実施例によるエレクトロデポジション素子の構造、および、そのエレクトロデポジション素子を構成する電極付き基板の製造過程を示す断面図である。

【図4】図4A～図4Dは、第3の実施例によるエレクトロデポジション素子の構造、および、そのエレクトロデポジション素子を構成する電極付き基板の製造過程を示す断面図である。

40

【発明を実施するための形態】

【0009】

最初に、参考例によるエレクトロデポジション素子（ED素子）を参照して、ED素子の基本的な動作について説明する。

【0010】

図1Aは、参考例によるED素子110を示す断面図である。ED素子110は、主に、対向配置される下側および上側基板80, 90と、下側および上側基板80, 90に挟持されるシール枠部材40および電解質層（電解液）50と、を備える。

50

【0011】

下側基板80は、支持基板81の表面全面に、透明電極82および装飾電極83が順次積層する構造を有する。また、上側基板90は、支持基板91の表面全面に、透明電極92が積層する構造を有する。透明電極82（ないし装飾電極83）および透明電極92は、相互に対向するように配置されている。

【0012】

支持基板81, 91には、透光性を有する基板が用いられ、たとえば、青板ガラスなどのプレート基板や、ポリカーボネートなどにより構成されるフィルム基板などが用いられる。透明電極82, 92は、たとえばインジウム錫酸化物（ITO）やインジウム亜鉛酸化物（IZO）など、透光性および導電性を有する部材により構成される。なお、透明電極82, 92は、所定の平面形状にパターンニングされていてもよい。

10

【0013】

装飾電極83は、ナノメートルサイズの微粒子が堆積することにより構成される。装飾電極83は、全体として微細な凹凸形状を有しており、少なくとも透明電極82, 92の表面よりも粗くなっている。装飾電極83を構成する微粒子は、透光性および導電性を有する部材、たとえばITO等を含む。なお、透明電極82が所定の平面形状にパターンニングされている場合には、一般に、装飾電極83も透明電極82の平面形状に対応してパターンニングされる。

【0014】

シール枠部材40は、樹脂などで構成され、下側ないし上側基板80, 90面内において、下側および上側基板80, 90の周縁に沿って閉じた形状で設けられている。電解質層50は、溶媒中にエレクトロデポジション（ED）材料（たとえば銀）が溶解しているものであり、下側および上側基板80, 90、ならびに、シール枠部材40により画定される空間50aに充填されている。なお、電源装置60が、透明電極82, 92に接続されており、透明電極82, 92（ないし装飾電極83）を介して、電解質層50に種々の電圧を印加することができる。

20

【0015】

図1Bおよび図1Cは、定常時（電圧無印加時）若しくは電圧印加時におけるED素子110の光透過スペクトルおよび光反射スペクトルを示すグラフである。図1Bおよび図1Cにおいて、横軸は、ED素子に入射される光の波長（nm）を示し、縦軸は、それぞれ入射光の波長に対する透過率（%）および反射率（%）を示す。

30

【0016】

なお、図1Bにおいて、スペクトルT_{off}は、定常時（電圧無印加時）におけるED素子の光透過スペクトルである。スペクトルT_{on_u}は、下側基板80（透明電極82）に対して上側基板90（透明電極92）に負の直流電圧（-2.5V）を印加したときのED素子の光透過スペクトルである。スペクトルT_{on_l}は、上側基板90（透明電極92）に対して下側基板80（透明電極82）に負の直流電圧（-2.5V）を印加したときのED素子の光透過スペクトルである。

【0017】

また、図1Cにおいて、スペクトルR_{off}は、定常時（電圧無印加時）におけるED素子の光反射スペクトルである。スペクトルR_{on_u}は、下側基板80（透明電極82）に対して上側基板90（透明電極92）に負の直流電圧（-2.5V）を印加したときのED素子の光反射スペクトルである。スペクトルR_{on_l}は、上側基板90（透明電極92）に対して下側基板80（透明電極82）に負の直流電圧（-2.5V）を印加したときのED素子の光反射スペクトルである。

40

【0018】

図1BのスペクトルT_{off}に示されるように、定常時、ED素子の光透過率は極めて高く、ED素子は高光透過状態（透明状態）を実現する。これは、電解質層が概ね透明なためである。なお、電解質層の溶媒の種類を変更する、または、電解質層の厚みを薄くする（下側基板と上側基板との間隔を狭くする）、等により、定常時における光透過スペク

50

トルをよりフラットに近づけることができる。

【0019】

また、図1CのスペクトルR on uに示されるように、下側基板に対して上側基板に負電圧を印加すると、ED素子の光反射率は極めて高くなり、ED素子は高光反射状態（鏡面状態）を実現する。これは、電解質層中のED材料（たとえば銀）が、電圧印加により、比較的平坦な上側基板の透明電極表面に析出し、その析出したED材料が鏡面を構成するためである。

【0020】

なお、電圧印加を停止すると、透明電極表面に析出したED材料は、再度、電解質層（溶媒）中に溶解して、透明電極表面から消失する。これによりED素子は再度高光透過状態を実現する。

10

【0021】

さらに、図1BのスペクトルT on lおよび図1CのスペクトルR on lに示されるように、上側基板に対して下側基板に負電圧を印加すると、ED素子の光透過率および光反射率は極めて低くなり、ED素子は光吸収状態（遮光状態）を実現する。これは、電解質層中のED材料（たとえば銀）が、電圧印加により、比較的凸凹な下側基板の装飾電極表面に析出するためであり、その析出したED材料に光が入射するとプラズモン吸収（ないし乱反射）が起こるためである。

【0022】

なお、電圧印加を停止すると、装飾電極表面に析出したED材料は、再度、電解質層（溶媒）中に溶解して、装飾電極表面から消失する。これによりED素子は再度高光透過状態を実現する。

20

【0023】

以上のように、ED材料が平坦な面（つまり透明電極表面）に析出すると、そのED材料が析出する領域は鏡面（光反射）領域となり、ED材料が凸凹な面（つまり装飾電極表面）に析出すると、そのED材料が析出する領域は遮光（光吸収）領域となる。ED素子110は、少なくとも、透明状態（光透過状態）、鏡面状態（光反射状態）および遮光状態（光吸収状態）の3つの状態を実現しうる。

【0024】

装飾電極83は、ナノメートルサイズの微粒子（ITO）が堆積することにより構成される。装飾電極83は、条件によって、透明電極82から剥離してしまう可能性がある。この場合、ED素子110の信頼性や表示品質などが低下しうる。このような素子性能の低下は、抑制されることが好ましい。

30

【0025】

図2Aは、第1の実施例によるED素子101を示す断面図である。このED素子101は、主に、参考例によるED素子110の装飾電極が設けられた基板、つまり下側基板の構造を変更したものである。ED素子101は、主に、対向配置される下側および上側基板10, 90と、下側および上側基板10, 90に挟持される電解質層（電解液）50と、を備える。なお、図2Aでは、シール枠部材や電源装置等の図示を省略している。

【0026】

上側基板90は、参考例によるED素子110のそれと同じ構造であり、支持基板91表面のほぼ全面に、表面が比較的平坦な透明電極92が形成された構造を有する。以降では、上側透明電極92をコモン電極92と呼び、上側基板90をコモン基板90と呼ぶことがある。

40

【0027】

下側基板10は、支持基板11表面に、所定の平面形状にパターンニングされた透明電極12が形成された構造を有する。支持基板11の表面は、一部、透明電極12から露出している。以降では、下側透明電極12をセグメント電極12と呼び、下側基板10をセグメント基板10と呼ぶことがある。

【0028】

50

セグメント電極 1 2 の表面には、当該電極と一体的に形成された凸凹構造 1 3 が設けられている。セグメント電極 1 2 の表面は、少なくともコモン電極 9 2 の表面よりも粗くなっている。より具体的に、セグメント電極 1 2 の表面粗さ / 凸凹構造 1 3 の算術平均粗さ (R a) は、たとえば 2 0 n m 以上である。なお、表面が比較的平坦なコモン電極 9 2 の表面粗さは、たとえば 2 0 n m 以下である。

【 0 0 2 9 】

支持基板 1 1 の表面の、セグメント電極 1 2 から露出している領域 1 1 a にも、凸凹構造 1 4 が設けられている。支持基板 1 1 において、セグメント電極 1 2 から露出している領域 1 1 a の表面は、少なくともセグメント電極 1 2 により被覆されている領域 1 1 b の表面 (セグメント電極 1 2 との接触界面) よりも粗くなっている。より具体的に、支持基板 1 1 の露出領域 1 1 a の表面粗さ / 凸凹構造 1 4 の算術平均粗さ (R a) は、たとえば 2 0 n m 以上であり、被覆領域 1 1 b の表面粗さは、たとえば 2 0 n m 以下である。

10

【 0 0 3 0 】

以下、E D 素子 1 0 1 の製造方法について説明する。まず、図 2 B ~ 図 2 D を参照して、セグメント基板 1 0 の作製方法について説明する。

【 0 0 3 1 】

図 2 B ~ 図 2 D は、セグメント基板 1 0 を製造する様子を示す断面図である。最初に、青板ガラスなどの支持基板 1 1 を準備する。支持基板 1 1 の平面形状は、たとえば一辺が 1 5 m m ~ 2 0 m m 程度の矩形状である。

【 0 0 3 2 】

図 2 B に示すように、支持基板 1 1 の表面全面に、スパッタリング法や真空蒸着法などにより、導電膜を形成する。当該導電膜は、たとえば I T O などにより形成され、厚みが約 3 4 0 n m 程度の表面が平坦な膜である。続いて、フォトリソグラフィ法などを用いて、導電膜を所定の平面形状に成形 (パターニング) して、セグメント電極 1 2 を形成する。このとき、支持基板 1 1 の表面は、一部、セグメント電極 1 2 から露出する。

20

【 0 0 3 3 】

図 2 C に示すように、支持基板 1 1 およびセグメント電極 1 2 の表面に、ブラスト処理を施す。たとえば、支持基板 1 1 ないしセグメント電極 1 2 から約 5 0 m m 離れた位置から、平均粒径約 3 μ m のアルミナ粒子を、空気圧約 0 . 2 5 M P a で吹き付ける。

【 0 0 3 4 】

図 2 D に示すように、このようなブラスト処理を行うことで、セグメント電極 1 2 の表面に、多数の微細な凹部が形成される。すなわち、セグメント電極 1 2 の表面に、当該電極と一体的に形成される凸凹構造 1 3 が形成される。セグメント電極 1 2 の表面粗さは、たとえば、3 0 n m 程度である。なお、ブラスト処理は、支持基板 1 1 およびセグメント電極 1 2 を含む基板全面に施されるため、支持基板 1 1 の、セグメント電極 1 2 から露出する領域にも、凸凹構造 1 4 が形成される。

30

【 0 0 3 5 】

以上により、下側基板 1 0 が完成する。再度、図 2 A を参照して、E D 素子 1 0 1 の製造方法について説明を続ける。

【 0 0 3 6 】

次に、上側基板 9 0 を作製する。下側基板 1 0 と同じ要領で、支持基板 2 1 (青板ガラス等) の表面全面に、コモン電極 9 2 (I T O 等) を形成する。

40

【 0 0 3 7 】

次に、下側または上側基板 1 0 , 9 0 のどちらかの基板、たとえば下側基板 1 0 に、粒径が数十 μ m ~ 数百 μ m、たとえば 5 0 μ m であるギャップコントロール剤を散布する。ギャップコントロール剤の密度は、たとえば 1 ~ 3 個 / m m ² 程度である。なお、ギャップコントロール剤を散布するかわりに、柱状の突起体 (リブ) を形成してもかまわない。また、ギャップコントロール剤は、上側基板 9 0 に散布してもかまわない。

【 0 0 3 8 】

続いて、下側または上側基板 1 0 , 9 0 のどちらかの基板、たとえば下側基板 1 0 に、

50

シール枠部材 40 (図 1 A 参照) を形成する。シール枠部材は、たとえば、矩形枠状の全体的平面形状を有し、紫外線硬化性樹脂により構成される。なお、シール枠部材は、熱硬化性樹脂により構成されていてもかまわない。

【0039】

次に、電解液 (電解質層) 50 を準備する。そして、その電解液 50 を、ディスペンサなどを用いて、下側基板 10 のシール枠部材内側に滴下する。

【0040】

電解液 50 は、たとえば、ED 材料 (AgNO_3 等)、電解質 (TBA Br 等)、メディエータ (CuCl_2 等)、溶媒 (DMSO : dimethyl sulfoxide 等) などにより構成される。なお、さらにゲル化用ポリマ (PVB : polyvinyl butyral 等)などを添加して、ゲル状 (ゼリー状) にしてもよい。実施例においては、溶媒である DMF (dimethyl formamide) 中に、ED 材料として AgNO_3 を 350 mM、支持電解質として LiBr を 700 mM、メディエータとして CuCl_2 を 30 mM 添加したものをを用いた。

10

【0041】

ED 材料は、 AgNO_3 以外にも、たとえば銀を含む AgClO_4 や AgBr などを用いることができる。ここで、ED 材料とは、透明電極 (ないし装飾電極) の表面において、酸化還元反応などにより、その一部が析出・堆積、または、消失する材料をいう。

【0042】

支持電解質は、ED 材料の酸化還元反応等を促進するものであれば限定されない。たとえば、リチウム塩 (LiCl 、 LiBr 、 LiI 、 LiBF_4 、 LiClO_4 等)、カリウム塩 (KCl 、 KBr 、 KI 等)、ナトリウム塩 (NaCl 、 NaBr 、 NaI 等) を好適に用いることができる。

20

【0043】

メディエータは、銅を含む CuCl_2 以外にも、たとえば銅を含む CuSO_4 や CuBr_2 などを用いることができる。ここで、メディエータとは、銀よりも電気化学的に低いエネルギーで酸化・還元する材料をいう。

【0044】

溶媒は、ED 材料等を安定的に保持することができるものであれば限定されない。たとえば、水や炭酸プロピレン等の極性溶媒、極性のない有機溶媒、更にはイオン性液体、イオン導電性高分子、高分子電解質等を用いることができる。具体的には、 DMSO の他、炭酸プロピレン、N, N - ジメチルホルムアミド、テトラヒドロフラン、アセトニトリル、ポリビニル硫酸、ポリスチレンスルホン酸、ポリアクリル酸等を好適に用いることができる。

30

【0045】

次に、透明電極 12, 92 が相対するように、上側基板 90 を、電解液 50 を滴下した下側基板 10 に貼合する。なお、下側および上側基板 10, 20 の貼合は、大気中、真空中ないし窒素雰囲気中で行うことができる。その後、シール枠部材に紫外線を照射して、シール枠部材を硬化させる。

【0046】

最後に、セグメント電極 12 およびコモン電極 92 に、電源装置 (図 1 A 参照) を接続する。電源装置は、たとえば所定の直流電圧を出力する。以上により、ED 素子 101 が完成する。

40

【0047】

ED 素子 101 は、参考例による ED 素子 110 と同様に、定常時には、高光透過状態 (透明状態) である。また、コモン電極 92 表面に ED 材料を堆積させれば、高光反射状態 (鏡面状態) を実現する。

【0048】

コモン電極 92 を基準電位とし、セグメント電極 12 に負の直流電圧 (-3.0 V) を印加すると、セグメント電極 12 表面 (凸凹構造 13 表面) に ED 材料 (銀) が堆積する

50

。E D材料が堆積した領域は、プラズモン吸収（ないし乱反射）により、光吸収状態（遮光／黒色状態）となる。すなわち、E D素子101は、セグメント電極12の平面形状に対応した黒色パターンを表示する。

【0049】

このように、微粒子が堆積してなる装飾電極に換えて、透明電極と一体化した凸凹構造とすることでも、E D素子は光吸収状態（遮光状態）を実現することができる。セグメント電極12表面の凸凹構造13は、当該電極と一体的に設けられているため、剥離等が生じ難いと推察される。このため、E D素子101において、電極表面の剥離等による性能低下が抑制されると考えられる。

【0050】

図3Aは、第2の実施例によるE D素子102を示す断面図である。このE D素子102は、主に、参考例によるE D素子110ないし第1の実施例によるE D素子101の、下側基板の構造を変更したものである。E D素子102は、主に、対向配置される下側基板（セグメント基板）20および上側基板（コモン基板）90と、セグメント基板20およびコモン基板90に挟持される電解質層（電解液）50と、を備える。

【0051】

セグメント基板20は、支持基板21表面に、所定の平面形状にパターニングされたセグメント電極22が形成された構造を有する。支持基板21の表面は、一部、セグメント透明電極22から露出している。

【0052】

セグメント電極22の表面には、当該電極と一体的に形成された凸凹構造23が設けられている。セグメント電極22の表面は、少なくともコモン電極92の表面よりも粗くなっている。より具体的に、セグメント電極22の表面粗さ／凸凹構造23の高低差は、たとえば20nm以上である。

【0053】

支持基板21の表面全面にも、凸凹構造24が設けられている。第1の実施例と違って、セグメント電極22との接触界面も凸凹となっている。支持基板21の表面は、少なくともその裏面や対向する基板（上側支持基板91）の表面よりも粗くなっている。より具体的に、支持基板21の表面粗さ／凸凹構造24の高低差は、たとえば20nm以上である。

【0054】

以下、E D素子102の製造方法について説明する。まず、図3B～図3Dを参照して、セグメント基板20の作製方法について説明する。

【0055】

図3B～図3Dは、セグメント基板20を製造する様子を示す断面図である。最初に、青板ガラスなどの支持基板21を準備する。

【0056】

図3Bに示すように、支持基板21の表面に、ブラスト処理を施す。たとえば、支持基板21から約50mm離れた位置から、平均粒径約3 μ mのアルミナ粒子を、空気圧約0.25MPaで吹き付ける。

【0057】

図3Cに示すように、このようなブラスト処理を行うことで、支持基板21の表面に、多数の微細な凹部が形成される。すなわち、支持基板21の表面に、当該基板と一体的に形成される凸凹構造24が形成される。支持基板21の表面粗さは、たとえば19nm程度である。

【0058】

図3Dに示すように、支持基板21の表面全面に、パターニングされたセグメント電極22を形成する。セグメント電極22は、たとえばITO膜などからなり、スパッタリング法およびフォトリソグラフィ法を用いて作製することができる。

【0059】

10

20

30

40

50

セグメント電極 22 は、表面が凸凹な支持基板 21 上に形成される。このため、セグメント電極 22 の表面も、支持基板 21 の表面と同程度に凸凹となる。すなわち、セグメント電極 22 は、当該電極と一体化した凸凹構造 23 を有する。

【0060】

以上により、セグメント基板 20 が完成する。以降は、第 1 の実施例と同様に、コモン基板 90 を作製し、対向配置したセグメント基板 20 およびコモン基板 90 の間に、電解質層 50 を配置して、ED 素子 102 を完成させる。

【0061】

セグメント基板 20 がこのような構造であっても、電圧を印加してセグメント電極 22 表面（凸凹構造 23 表面）に ED 材料を堆積させれば、その ED 材料が堆積した領域は、光吸収状態（遮光 / 黒色状態）となる。すなわち、ED 素子 102 は、セグメント電極 22 の平面形状に対応した黒色パターンを表示する。なお、セグメント基板 20 を構成する支持基板 21 の表面全面に凸凹構造が設けられるため、セグメント基板側から光を入射させたとき、ED 素子 102 の光反射率は、ED 素子 101 と比べて、全的に低減する。

【0062】

このように、プラスト法などにより透明電極の表面を直接凸凹化することに換えて、支持基板の表面を凸凹化し、その上に透明電極を形成することによって、その透明電極の表面を凸凹化することでも、ED 素子は光吸収状態（遮光状態）を実現することができる。セグメント電極 22 表面の凸凹構造 23 も、当該電極と一体的に設けられているため、剥離等が生じ難く、したがって、ED 素子 102 において、電極表面の剥離等による性能低下が抑制されると考えられる。

【0063】

図 4A は、第 3 の実施例による ED 素子 103 を示す断面図である。この ED 素子 103 は、主に、第 1 ないし第 2 の実施例による ED 素子の、下側基板の構造を変更したものである。ED 素子 103 は、主に、対向配置される下側基板（セグメント基板）30 および上側基板（コモン基板）90 と、セグメント基板 30 およびコモン基板 90 に挟持される電解質層（電解液）50 と、を備える。

【0064】

セグメント基板 30 は、支持基板 31 表面に、所定の平面形状にパターニングされたセグメント電極 32 が形成された構造を有する。支持基板 31 の表面は、一部、セグメント透明電極 32 から露出している。

【0065】

セグメント電極 32 の表面には、当該電極と一体的に形成された凸凹構造 33 が設けられている。セグメント電極 32 の表面は、少なくともコモン電極 92 の表面よりも粗くなっている。より具体的に、セグメント電極 32 の表面粗さ / 凸凹構造 33 の高低差は、たとえば 20 nm 以上である。なお、支持基板 33 の表面は、全体的に比較的平坦である。

【0066】

以下、ED 素子 103 の製造方法について説明する。まず、図 4B ~ 図 4D を参照して、セグメント基板 30 の作製方法について説明する。

【0067】

図 4B ~ 図 4D は、セグメント基板 20 を製造する様子を示す断面図である。最初に、青板ガラスなどの支持基板 31 を準備する。

【0068】

図 4B に示すように、支持基板 31 の表面全面に、スパッタリング法や真空蒸着法などにより、表面が平坦な導電膜を形成する。当該導電膜は、たとえば ITO などにより形成される。続いて、フォトリソグラフィ法などを用いて、導電膜を所定の平面形状に成形（パターニング）して、セグメント電極 32 を形成する。

【0069】

図 4C に示すように、主にセグメント電極 32 に、エッチング処理を施す。エッチャントとして、たとえばシュウ酸の濃度が 5 % 以下の水溶液を用いる。電極 32 付きの基板 3

10

20

30

40

50

1 を、たとえば室温のエッチャントに 900 秒間浸漬する。

【0070】

図 4D に示すように、このようなエッチング処理を行うことで、セグメント電極 32 の表面に、多数の微細な凹部が形成される。すなわち、セグメント電極 32 の表面に、当該電極と一体的に形成される凸凹構造 33 が形成される。なお、ここで用いたエッチャントは、電極 (ITO) に対しては作用するが、基板 (主成分が SiO_2 のガラス) に対しては作用しないため、支持基板 31 の、セグメント電極 32 から露出する領域には、凸凹構造は形成されない。

【0071】

以上により、セグメント基板 30 が完成する。以降は、第 1 の実施例と同様に、コモン基板 90 を作製し、対向配置したセグメント基板 30 およびコモン基板 90 の間に、電解質層 50 を配置して、ED 素子 103 を完成させる。

10

【0072】

セグメント基板 30 がこのような構造であっても、電圧を印加してセグメント電極 32 表面 (凸凹構造 33 表面) に ED 材料を堆積させれば、その ED 材料が堆積した領域は、光吸収状態 (遮光 / 黒色状態) となる。セグメント電極 32 表面の凸凹構造 33 も、当該電極と一体的に設けられているため、剥離等が生じ難く、したがって、ED 素子 103 において、電極表面の剥離等による性能低下が抑制され则认为される。

【0073】

以上、本発明を実施するための形態について説明したが、本発明はこれらに制限されるものではない。たとえば、電極表面に設けられる凸凹構造は、セグメント電極側ではなくコモン電極側に設けてもよい。または、セグメント電極およびコモン電極の両方に設けてもかまわない。その他、種々の変更、改良、組み合わせ等が可能なことは当業者に自明であろう。

20

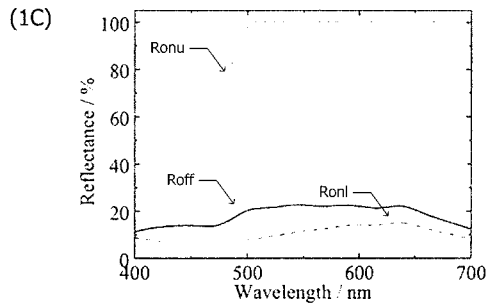
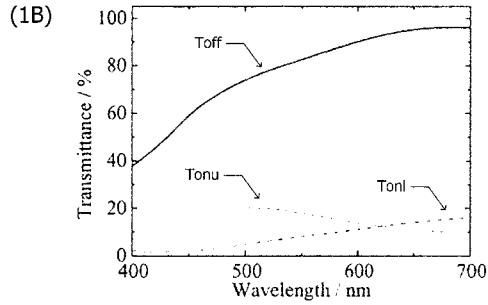
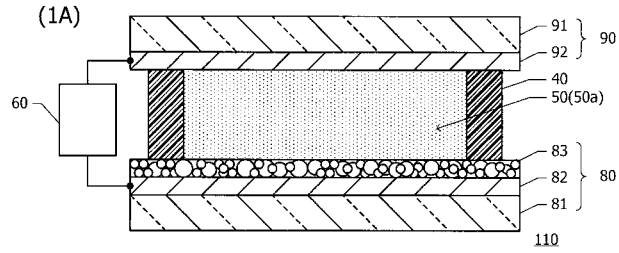
【符号の説明】

【0074】

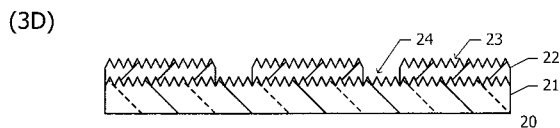
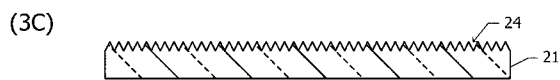
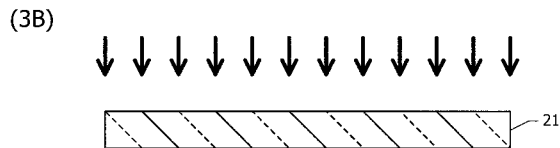
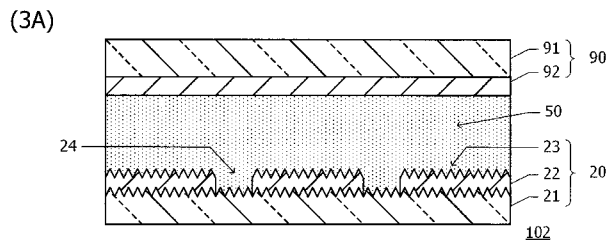
10 ... 下側基板 (第 1 実施例)、11 ... 下側支持基板、12 ... 下側透明電極、13, 14 ... 凸凹構造、20 ... 下側基板 (第 2 実施例)、21 ... 上側支持基板、22 ... 上側透明電極、23, 24 ... 凸凹構造、30 ... 下側基板 (第 3 実施例)、31 ... 下側支持基板、32 ... 下側透明電極、33 ... 凸凹構造、40 ... シール枠部材、50 電解質層 (電解液)、60 ... 電源装置、80 ... 下側基板 (参考例)、81 ... 下側支持基板、82 ... 下側透明電極、83 ... 装飾電極、90 ... 上側基板、91 ... 上側支持基板、92 ... 上側透明電極、101 ... エレクトロデポジション素子 (第 1 実施例)、102 ... エレクトロデポジション素子 (第 2 実施例)、103 ... エレクトロデポジション素子 (第 3 実施例)、110 ... エレクトロデポジション素子 (参考例)。

30

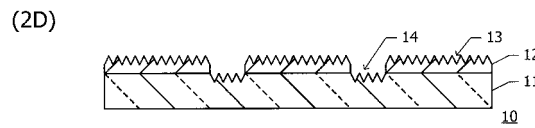
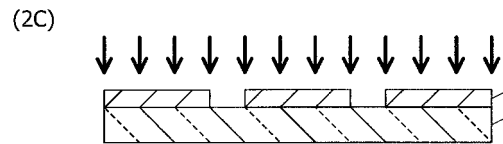
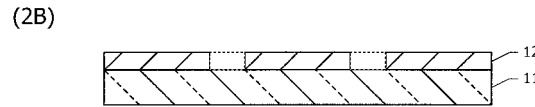
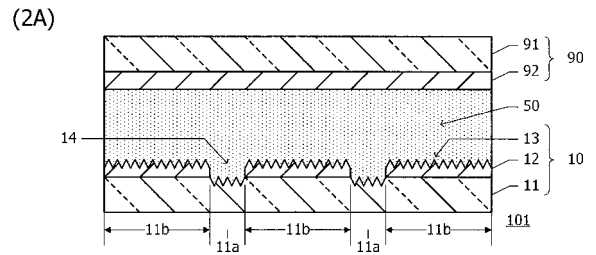
【図 1】



【図 3】



【図 2】



【図 4】

