

(19) 대한민국특허청(KR)
(12) 실용신안공보(Y1)

(51) Int. Cl.⁵
H01L 23/02

(45) 공고일자 1990년01월30일
(11) 공고번호 실 1990-0000826

(21) 출원번호	실 1985-0013150	(65) 공개번호	실 1986-0006725
(22) 출원일자	1985년10월10일	(43) 공개일자	1986년06월25일
(30) 우선권주장	59-177259 1984년11월21일 일본(JP)		
(71) 출원인	미아이 세이이 피로오		
	일본국 도오교오도 다이도오구 네기시 3-1-12		
(72) 고안자	미아이 세이이 피로오		
	일본국 도오교오도 다이도오구 네기시 3-1-12		
(74) 대리인	남계영		

심사관 : 유환열 (책
자공보 제1166호)

(54) 반도체 장치의 팩키지

요약

내용 없음.

대표도

도1

명세서

[고안의 명칭]

반도체 장치의 팩키지

[도면의 간단한 설명]

제1도는 본 고안의 일예에 의한 팩키지를 분해한 상태의 단면도이다.

제2도는 동 팩키지의 평면도이다.

제3도는 그 전면도이다.

제4도는 그 측면도이다.

제5도는 다른 실시예의 전면도이다.

제6도는 다른 실시예의 전면도이다.

제7도는 제6도의 A-A선의 단면도이다.

* 도면의 주요부분에 대한 부호의 설명

1 : 팩키지 본체

2 : 덮개

3 : 표면

4 : 접속용 터미널

5 : 본체의요부

7,9 : 환상의 면

8,10 : 페이스트

[실용신안의 상세한 설명]

본 고안은 IC, LSI 등의 반도체 장치의 팩키지 특히 셀라믹 맥키지에 관한 것이다.

종래에 있어서는 이 종래의 팩키지는 메탈관 모듈드 수지 또는 셀라믹 등으로 구성되고, 어느 경우에 있어서도 접속 터미널이 되는 리이드 프레임은 직선상으로 또는 직각으로 절곡된 상태에서 외부로 돌출하고, 납땜으로 또는 소켓에 삽입함으로써 프린트 기판에 장치되었다.

종래의 팩키지에 둘러싸인 반도체장치는 납땜등으로 취부되기 때문에 프린트 기판에 대한 설치가 쉽지 않았고, 또한 프린트 기판에 설치된 상태에서는 기판의 면으로부터 튀어나오고, 기판의 표면이 평평하게 되지않고 그뒀 만큼 두께가 증가하고, 콤팩트화에 부합하지 않는다는 문제점이 있었다.

거기에다 그대로의 형태로는 조합 카아드에 설치할 수가 없고, 용도가 한정되고 또한 모듈드스지에 의한

팩키지에서는 그 안의 반도체 장치가 습기에 의하여 영향을 받는다는 등의 결점이 있었다.

본 고안의 목적은 상술한 종래 기술의 문제점을 해소하는 것이고, 프린트 기판등에 설치하더라도 튀어나오는 일이 없고, 따라서 종래의 것에 비하여 콤팩트화할 수가 있고, 또한 설치가 용이하고 용도가 넓고 거기에다 습기의 영향을 받지 않도록한 반도체 장치의 팩키지를 제공하는 것이다.

상술한 목적을 달성하기 위하여 본 고안에 의한 팩키지는 외주가 원형인 셀라믹제의 본체(1)와, 마찬가지로 셀라믹제의 덮개(2)로 구성된다.

그 본체의 표면(3)에는 적당한 수의 연속터미널(4)이 설치되는 동시에 그 이면에는 반도체 장치가 수장되도록 되어 있는 요부(5)가 형성된다.

덮개(2)는 본체의 요부(5)에 감합하고 본체의 요부의 내주면에 인접하는 환상의 면(7)과 그 면에 합치하는 덮개(2)의 외주면에 인접하는 환상의 면(9)에는 각각 페이스트(8)(10)가 도포되고, 덮개가 본체의 요부(5)에 감합되면 이들 페이스트 끼리가 서로 융착하여 내부를 밀봉하도록 구성된다.

본 고안의 팩키지에서는 본체(1)및 본체의 요부(5)에 감입되는 덮개(2)가 모두 셀라믹으로 구성되고, 또한 각 측에 도포된 페이스트가 서로 융착함으로써 고정되기 때문에 동 요부의 내부를 완전히 밀봉할 수 있고 온도변화나 기계적 충격등을 받더라도 밀봉상태가 저해되는 일이 없다.

그리고 본체(1)의 외주는 원형이기 때문에 카아드 부재 또는 기판등의 원공에 그 표면에 일치하도록 수장되기 때문에 기판등의 면으로부터 튀어나오는 일이 없고 또 취부도 쉽게 되어 있다.

다음은 도면을 참조하여 본 고안의 실시예에 관하여 설명하기로 한다.

제1도 내지 제4도는 본 고안의 호적인 일 실시예를 표시하는 것이고, 도에서(1)은 팩키지 본체이고, (2)는 덮개이고, 이들은 모두 그리인 셀라믹에 의한 다층구조의 형으로 구성되고 그것들의 층 내부에 회로가 구성된다.

본체(1)의 표면(3)에는 적당한 수의 접속용 터미널(4)이 설치된다.

이들 터미널(4)은 바람직하기는 금 페이스트로 형성되고, 각각 통공에 의하여 내부의 회로에 접속된다. 팩키지 본체(1)의 표면에는 요부(5)가 형성되고, 거기에 반도체 장치(S)또는 반도체 칩(Chip)이 설치된다. 반도체 장치로서는 IC,LSI등 여러가지가 있고, 특별히 한정되는 것은 아니다.

이 본체(1)의 외주면(6)는 제2도 및 제3도에서 볼 수 있는 바와 같이 원형으로 되어 있다.

또한 본체의 요부(5)의 내주 및 덮개(2)의 외주는 제2도에서는 원형으로 되어 있지만 꼭 원형이어야 할 필요는 없다.

또한 각 터미널(4)에 대하여는 대응하는 코넥터 또는 입출력 단자가 접촉한다.

본체의 요부(5)의 내주면에 인접하는 환상의 면(7)에는 페이스트(8)가 도포되는 동시에 덮개(2)쪽의 외주면에 인접하는 환상의 면(9)에도 페이스트(10)가 도포된다.

이들 페이스트는 산화하지 않고 따라서 신뢰성이 높은 면에서 금페이스트일 것이 바람직하지만 은페이스트등 다른 페이스트를 사용할 수 있다.

나아가서 본체(1)의 외주면(6)에는 복수의 적당한 형태의 돌기(11)가 설치되고, 이들 돌기(11)는 이 팩키지가 취부되는 기판등의 원공의 내주에 형성된 홈에 감합하도록 되어 있다.

제5도는 다른 실시예를 표시하는 것이고, 도시한 바와 같이 본체의 요부(5) 및 그곳에 감입되는 덮개(2)는 정방형이라도 좋다.

또한 제6도 및 제7도에 표시하는 바와 같이 본체(1)의 이면에 복수의 요부(5)가 설치되도 무방하며, 이 경우에 각 요부(5)에 반도체 장치(S)가 수장된다.

또한 반도체 장치로부터 케이스에 대한 접속에는 배선제(12)가 사용되고 배선제(12)는 와이어본딩 또는 엠티링리드등으로 구성된다.

또한 소망에 따라서는 자외선 소거를 위하여 덮개(2)에 투명한 유리를 사용하여도 좋다.

따라서 본 고안에 의하면 팩키지는 기판등의 원공에 감입되기 때문에 설치가 용이하고 또한 기판등의 표면과 동일면에 설치할 수 있기 때문에 기판등으로부터 돌출하는 일은 없고, 두께가 얇은 조밀한 것이 된다.

또한 셀라믹제의 팩키지 본체의 이면의 요부에 마찬가지로 셀라믹제의 덮개가 감입되고, 또한 양자에 도포된 페이스트 끼리가 융착하기 때문에 내부는 알맞게 밀봉되고 외기의 영향을 받지 않는다.

또한 기판뿐이 아니고 조합카아드등에도 사용할 수 있고 용도가 광범위하다.

(57) 청구의 범위

청구항 1

조합카아드 또는 프린트 기판등에 형성된 원형의 구멍에 수장되도록 외주가 원형인 셀라믹으로 형성되는 팩키지 본체를 포함하고, 전술한 본체의 표면에는 적당한 수의 접속 터미널이 설치되고 또한 이면에는 반도체 장치가 수장되는 요부가 형성되고, 나아가서 전술한 본체의 요부에 감합하는 셀라믹으로 형성되는 덮개를 포함하고, 전술한 본체 요부의 내주면에 인접하는 환상의 면과 전술한 덮개의 외주의 인접하는 환상의 면에는 각각 페이스트가 도포되고, 전술한 덮개가 전술한 요부에 설치되면 이들 페이스트가

서로 용착하여 밀봉상태로 취부되는 반도체 장치의 팩키지.

청구항 2

청구범위 제1항에 있어서 팩키지에 있어서의 페이스트는 금페이스트인 반도체 장치의 팩키지.

청구항 3

청구범위 제1항에 있어서 팩키지에 있어서의 전술한 요부의 형상은 원형인 반도체 장치의 팩키지.

청구항 4

청구범위 제1항에 있어서 팩키지에 있어서의 전술한 요부의 형상은 정방형 또는 장방형인 반도체 장치의 팩키지.

청구항 5

청구범위 제1항에 있어서의 전술한 본체의 이면에는 하나의 요부가 설치되어 있는 반도체 장치의 팩키지.

청구항 6

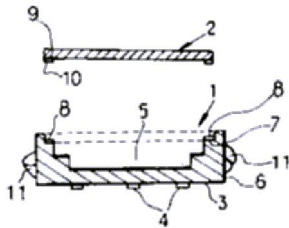
청구범위 제1항에 있어서 팩키지에 있어서의 전술한 본체의 이면에는 복수의 전술한 요부가 설치되어 있는 반도체 장치의 팩키지.

청구항 7

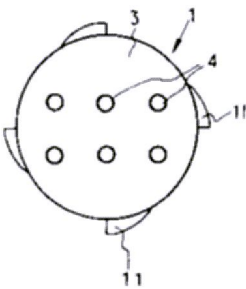
청구범위 제1항에 있어서 팩키지에 있어서의 전술한 유닛(umit)의 외주에는 전술한 조합카드 또는 프린터 기판등의 구멍의 내주의 홈에 계합하는 돌기가 설치되어 있는 반도체 장치의 팩키지.

도면

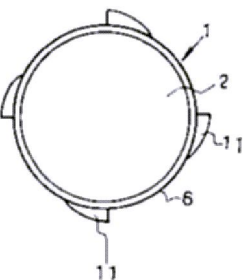
도면1



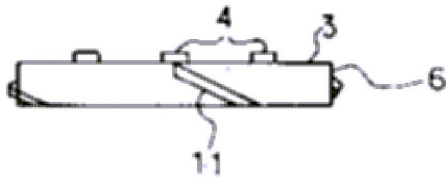
도면2



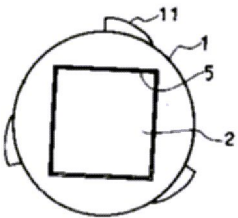
도면3



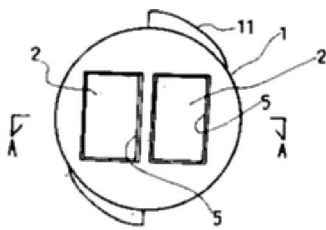
도면4



도면5



도면6



도면7

