

公 告 本

申請日期	90、2、9
案 號	90102851
類 別	H01L 21/288, 21/768

A4
C4

506002

(以上各欄由本局填註)

發明專利說明書

一、發明 新型 名稱	中 文	半導體裝置之製法
	英 文	PROCESS FOR FABRICATING A SEMICONDUCTOR DEVICE
二、發明 創作 人	姓 名	1. 駒井 尚紀 NAOKI KOMAI 2. 濱川 雄司 YUJI SEGAWA 3. 野上 肅 TAKESHI NOGAMI
	國 籍	均日本
	住、居所	均日本東京都品川區北品川六丁目七番35號
三、申請人	姓 名 (名稱)	日商新力股份有限公司 SONY CORPORATION
	國 籍	日本
	住、居所 (事務所)	日本東京都品川區北品川六丁目七番35號
代表人 姓名	田中 啓介 KEISUKE TANAKA	

承辦人代碼：
大類：
I P C 分類：

(由本局填寫)

A6
B6

本案已向：

國（地區） 申請專利，申請日期： 案號： ，有 無主張優先權

日本 2000年02月18日 特願2000-040738 有 無主張優先權

(請先閱讀背面之注意事項再填寫本頁各欄)

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁)

裝
訂

五、發明說明 (1)

發明背景

發明領域

本發明關於一種半導體裝置之製法。更特別地，本發明係關於一種利用溝渠配線技術，如雙重Damascene程序或單Damascene程序製造半導體裝置的方法。

相關技術

習慣上使用鋁合金作為大型積體電路(LSI)中配線的材料。對尺寸進一步降低並可顯現出高速之LSI的強烈需求持續增加，由鋁合金所製得的配線不容易符合此需求且獲得令人滿意的性能(高可靠度及低電阻)。作為解決此問題的方法，注意力放在從與鋁合金相比，對電遷移具有極佳抵抗力且低電阻之銅形成配線的技術上並以將此技術放入實際應用為目標進行研究。

一般而言，銅不容易被乾蝕刻。因此，在銅配線的形成方面，形成溝渠配線的方法是有希望的。此溝渠配線係藉由一方法製造，其中預定的溝渠係事先在包含，例如氧化矽之中間介電層中形成，並且以配線材料填塞溝渠，然後，例如藉由化學機械拋光(下文中，經常相對於簡化為“CMP”)方法除去過多的配線材料，因此以形成配線於溝渠中。

此銅配線一般係以多層配線的形態被使用。當此多層銅配線形成時，銅配線表面上無任何防止銅擴散的隔離膜存在。因此，在銅配線上形成上層配線之前，先在銅配線上形成由氮化矽、氮化碳或類似物所構成的隔離膜以作為銅

五、發明說明(²)

之防擴散膜。氮化矽及碳化矽的相對介電常數比氧化矽大。因此，在一方法中，這些被視為是有利，其中該方法係在CMP程序之後，以這些選擇性地塗布銅的表面。而且，美國專利編號5,695,810揭示一種以鈷鎢磷(CoWP)薄膜塗布銅表面的方法。在此方法中，鈷鎢磷係藉由無電鍍覆法利用銅的表面當為觸媒而沈積。

另外，日本專利申請案揭露的專利說明書編號9-307234(其為USP 5,830,563之基本申請案之一)揭示一種用於印刷配線基質的方法，其中所暴露出的銅表面係進行鉑置換鍍覆並利用所置換的鉑作為觸媒核心進行無電鍍覆。另一方面，一種利用錫離子之氧化反應還原鉑離子的方法、一種利用鉑離子溶液之方法、一種利用矽烷偶合劑的方法及類似方法為已知可作為無電鍍覆之觸媒活化處理方法。

但是，銅的催化活性比金(Au)、鎳(Ni)、鉑(Pd)、鈷(Co)或鉑(Pt)低。因此，利用次磷酸鹽作為還原劑之無電鍍覆法中，當離子化傾向大於銅的金屬被無電鍍覆在銅上時，可能發生不令人喜歡的現象如鍍覆無法完全進行、鍍覆無法均勻地進行、鍍覆速率低或類似情形。

而且，如圖3A中所示，一般無電鍍覆法中所用的鉑觸媒方法中，已知鉑131係以小島形狀形成於整個銅配線121及中間介電膜111表面。在此例中，如圖3B中所示，由鈷鎢磷所組成的隔離層131係利用整個銅配線121及中間介電膜111表面上所形成之小島形狀的鉑作為觸媒核心鍍覆而成的。但是，所形成的鉑不均勻。因此，利用此鉑作為核心生

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明（3）

的隔離層131也可能是不均勻膜。而且，為了在整個銅配線121及中間介電膜111表面上形成所謂連續膜形態之隔離層131，需要增加該隔膜層的厚度，而且該厚度係視所形成小島狀鈀的密度而定。此類問題使其不易控制程序。

另外，在慣用的鈀觸媒方法中，不易選擇性地在銅配線上形成鈀觸媒層，因此，鈀元素不利地吸附在整個欲處理的表面上。而且，在利用錫離子之鈀觸媒方法中，確認錫元素被拉入鈀層且遭遇到錫使配線電阻增加及該配線之長期可靠度變差的問題。

發明概述

在此情況下，本發明曾以解決上述伴隨先前技術而生的問題為目標廣泛且深入地進行半導體裝置之製法的相關研究，其包括藉由無電鍍覆法在銅或銅合金所形成之金屬配線上形成隔離層以作為該金屬配線之防擴散膜。結果，乎意外地發現藉由置換鍍覆法利用置換鍍覆溶液於30°C或更高並低於其沸點的溫度範圍下，在金屬配線上選擇性地形成無電鍍覆法中作為觸媒之催化金屬膜；並藉由無電鍍覆法選擇性地形成隔離層於催化金屬膜上可解決上述伴隨慣用技術而無法避免的問題。基於上面新穎發現完成本發明。

根據上述半導體裝置之製法，因為藉由置換鍍覆法利用置換鍍覆溶液於30°C或更高並低於其沸點的溫度範圍下，在金屬配線上選擇性地形成催化金屬膜，因此可均勻地形成催化金屬膜於金屬配線上，其中該催化金屬膜係反應以作為無電鍍覆用之觸媒。另一方面，在置換鍍覆溶液的溫

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

(請先閱讀背面之注意事項再填寫本頁)

五、發明說明 (4)

度低於30°C的例子中，觸媒金屬傾向不沈積。因此，不易形成均勻地催化金屬膜於金屬配線上。而且，在置換鍍覆溶液的溫度高於其沸點的例子中，置換鍍覆溶液發生汽化現象且該溶液不易保持靜態。或者，汽化可能連續發生在部份金屬配線上。因此，置換鍍覆溶液的溫度被設定在30°C或更高並低於其沸點的範圍內。

需將置換鍍覆溶液的pH範圍設定在0.5至2.5，較佳係0.5至2.0。若置換鍍覆溶液的pH未經適當調整，例如，置換鍍覆溶液的pH低於0.5，催化金屬變得容易物理吸附在異於金屬配線表面，因此，其變得不易進行選擇性置換鍍覆。在置換鍍覆溶液的pH高於2.5的例子中，催化金屬的沈積速率變慢且催化金屬幾乎不沈積。因此，置換鍍覆溶液的pH最好設在0.5至2.5，較佳係0.5至2.0範圍內。

再者，藉由無電鍍覆選擇性地形成用於塗布利用銅或銅合金所形成之金屬配線表面的隔離層時，如上述般，置換鍍覆係利用pH及溫度經過調整之金屬離子溶液來進行，其中該金屬的離子化傾向比銅低且在無電鍍覆中作為觸媒。因此，可均勻製造金屬配線表面以作為觸媒並藉無電鍍覆以選擇性地形成如鈷鎢磷及鎳鎢磷於銅表面上。依此方式，藉利用鈷鎢磷及鎳鎢磷選擇性塗布銅表面可避免銅的擴散。

圖形簡述

這些熟諳此技者從下列相關附圖所採用之本發明目前較佳示範實例的描述將可清楚了解本發明先前及其他目標、

裝

訂

細

五、發明說明 (5)

特徵及優點，其中：

圖 1A 至 1C 為顯示根據一個本發明較佳具體實例之半導體裝置製造方法的圖示截面圖。

圖 2 為顯示 CoWP 膜之沈積速率與置換鍍覆溶液之溫度間的關係圖。

圖 3A 及 3B 係解釋本發明工作之說明圖示截面圖。

圖式元件符號說明

11 代表中間介電膜

12 代表氧化矽膜

13 代表氮化矽膜

14 代表氧化矽膜

15 代表溝渠

21 代表金屬配線

22 代表隔離層

26 代表催化金屬膜

31 代表隔離膜

111 代表中間介電膜

121 代表銅配線

131 代表隔離層

裝
訂
線

五、發明說明 (5a)

具體實例之細節描述

參考圖 1A 至 1C 之圖示截面圖，將詳細描述一個根據本發明製造半導體裝置之方法的較佳具體實例於下文中，但不應將該具體實例視為本發明範圍之限制。

如圖 1A 中所示，利用一般程序方法在半導體基材上形成預定裝置(例如，電晶體、電容器或類似物)(未顯示出)，然後例如，以包含氧化矽膜 12、氮化矽膜 13 及氧化矽膜 14 之壓層結構形式進一步形成中間介電膜 11。然後，例如，在氧化矽膜 14 上形成溝渠 15，金屬配線 21 則在溝渠中形形成。金屬配線 21 的形成方式如下。藉由沈積程序，例如噴濺程序、化學蒸鍍程序(CVD)或類似方法先將氮化鉭沈積在中間介電膜 11 所形成之溝渠 15 的內壁上，因此以形成隔離層 22。然後，藉由電鍍法以銅填塞溝渠 15。實際上，藉由 CMP 程序除去過量銅及隔離層以平面化中間界面層 11 表面，因此形成溝渠 15 內由銅所製成的金屬配線 21。

然後，如圖 1B 中所示，進行 CMP 程序後，利用弱酸水溶液(例如，濃度為 1% 之氫氟酸水溶液)處理金屬配線 21 以除去金屬配線 21 表面上所形成的天然氧化膜。

裝
訂
線

A7

B7

(請先閱讀背面之注意事項再填寫本頁)

裝
訂

五、發明說明⁽⁶⁾

接著，將所得裝置浸在溫度及pH經過控制之鉑鹽水溶液中(例如，氯化鉑($PdCl_2$))。鉑的離子化傾向比銅小。因此，進行由化學式： $Pd^{2+} + Cu \rightarrow Pd + Cu^{2+}$ 所代表的反應，即金屬銅與鉑離子之間發生提供電子與接受電子，因此發生銅與鉑置換鍍覆。此反應只在部份與氯化鉑水溶液接觸的金屬銅上進行。因此，由銅製金屬配線21的表面係被鉑所取代，因此形成含有薄鉑膜之催化金屬膜26。然後，置換反應速率急遽變低，因此銅製金屬配線21無法被大量鉑所取代。而且，催化金屬膜26只選擇性地沈積在金屬配線21表面，所以經由催化金屬膜26，金屬配線21與他物之間不會發生短路。

構成金屬配線表面21上所塗布之催化金屬膜26的金屬不限於鉑，可使用任何離子化傾向小於銅且具有催化作用之金屬(例如，Au、Ni、Co、Pt或類似物)。例如，使用金鹽(例如，氯化金($AuCl_3$))或鉑鹽(例如，氯化鉑($PtCl_4$)或硫酸鉑($Pt(SO_4)_2 \cdot 4H_2O$))時，置換鍍覆發生在金屬銅與金離子或鉑離子之間，因此可獲得相同效果。

如圖1C中所示，金屬配線21表面被催化金屬膜26所塗布之後，藉由無電鍍覆法將含有，例如鈷鎢磷膜之隔離膜31選擇性地沈積在催化金屬膜26上。在此例中，鈷鎢磷只沈積在金屬配線21上的催化金屬膜26上。因此，隔離膜31可選擇性地沈積在金屬配線21上。而且，藉由上面所提及之鉑置換鍍覆方式將催化金屬膜26均勻形成於金屬配線21上，可只在金屬配線上由鈷鎢磷連續形成薄且均勻的隔離膜

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明⁷

31。

藉由無電鍍覆法所沈積之隔離層31的材料不限於鈷鎢磷，可使用任何具有防止銅擴散之隔離作用的材料，例如鎳鎢磷(NiWP)。

作為除去上述氧化物(例如，天然氧化膜)之處理條件的實例，可能提及能使用濃度為1%之水性氫氟酸溶液及處理時間在2至30秒範圍內之條件。

作為置換鍍覆方法之條件實例，可能提及利用氯化鉑(PdCl₂)水溶液與氫氯酸(HCl)所形成的混合溶液作為置換鍍覆溶液，混合溶液中氯化鉑的濃度為0.4克/立方分米，混合溶液中氫氯酸的濃度為10克/立方分米，處理時間係在從1至3分鐘範圍內，處理溫度係在30°C或更高並低於其沸點的範圍內且pH係在0.5至2.5，較佳係0.5至2.0範圍內等條件。

當作鍍覆鈷鎢磷之條件實例，可能提及的條件包括鍍覆溶液具有使鎢酸銨的濃度為10克/立方分米、氯化鉻的濃度為30克/立方分米、膦酸銨的濃度為20克/立方分米、草酸銨的濃度為80克/立方分米及界面活性劑適量之組成，該溶液溫度為90°C該溶液的pH係在8.5至10.5範圍內等條件。

接下來，參考表1及圖2以描述相對於置換鍍覆溶液之條件，其中圖2為顯示CoWP膜之沈積速率與置換鍍覆溶液之溫度間的關係圖。

改變置換鍍覆溶液的pH時，檢測鉑是否選擇性地沈積在銅製的金屬配線上以作為鉑(Pd)選擇性，結果係表示於表1中。

五、發明說明（⁸）

表 1

pH	0.4	0.5	0.8	2.0	3.0
Pd選擇性	×	O	O	O	-
CoWP鍍覆性質	O	O	O	O	×

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

由表1，可發現當置換鍍覆溶液的pH為0.4時，鈀無法選擇性地形成，但當pH為0.5或更高時，鈀可選擇性地形成於金屬配線上。

而且，在形成鈀膜以作為催化金屬膜的例子中，相對於欲鍍覆以作為隔離膜之鈷鎢磷(CoWP)，檢測視置換鍍覆溶液之pH而變的鍍覆性質，也將結果表示於上表1中。從上表1中，可發現當置換鍍覆溶液的pH為係在0.4至2.0範圍中時，CoWP呈現極佳鍍覆性質，而且當pH為3.0時，CoWP無法呈現出令人滿意的鍍覆性質。因此，置換鍍覆溶液的pH最好是在0.5至2.5，較佳係0.5至2.0範圍內。

再者，CoWP膜之沈積速率與置換鍍覆溶液之溫度間的關係係表示於圖2中，而且在圖2中係採用置換鍍覆溶液的溫度作為橫座標，採用CoWP膜之沈積速率作為縱座標。

如圖2中所示，當置換鍍覆溶液的溫度為25°C或20°C時，CoWP膜的沈積速率無法達到20毫微米/分鐘。換言之，當置換鍍覆溶液的溫度低於30°C時，經常會發現無任何催化金屬沈積，因此不容易形成均勻的催化金屬膜於金屬配線上。另一方面，當置換鍍覆溶液的溫度為30°C或更高時，CoWP膜的沈積速率係約100毫微米/分鐘或更多，而且此

五、發明說明 (9)

沈積速率足以形成所需量之商業製造用的催化金屬膜。因此，當置換鍍覆溶液的溫度為 30°C 或更高時，催化金屬係趨向於選擇性地沈積在金屬配線上，另外催化金屬膜以連續膜的方式均勻地形成於金屬配線上。應注意當置換鍍覆溶液的溫度為其沸點或更高時，汽化發生在置換鍍覆溶液中，而且該溶液不易保持靜態，或者汽化可能連續地發生在部份金屬配線上。為此理由，不容易在金屬配線上形成均勻的催化金屬膜。因此，將置換鍍覆溶液的溫度調整在 30°C 或更高並低於其沸點的範圍內。

在本發明製造半導體裝置的方法中，使用置換鍍覆方法利用pH在0.5至2.5，較佳係0.5至2.0範圍內之置換鍍覆溶液，在 30°C 或更高並低於其沸點的溫度範圍下，將無電鍍覆法中擔任觸媒的催化金屬膜26形成於金屬配線21上。因此，可在金屬配線21上均勻地形成催化金屬膜26。

如上述般，在本發明方法中，置換鍍覆溶液係利用pH及溫度經過調整之金屬離子溶液來進行，其中該金屬的離子化傾向比銅低且在無電鍍覆中作為觸媒。因此，金屬配線21的表面均勻且選擇性地作為觸媒，因此催化金屬膜26均勻地且選擇性地形成於金屬配線21上。因此，形成用於塗布由銅或銅合金所形成之金屬配線21表面的隔離層31，其中該隔離層係由鈷鎢磷、鎳鎢磷或類似物所構成的，經由催化金屬膜26可選擇性地將隔離層31形成於金屬配線21表面上。藉由鈷鎢磷、鎳鎢磷或類似物所構成之隔離膜31選擇性地塗布金屬配線21表面，可防止銅擴散。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (10)

如上述般，藉由本發明製造半導體裝置之方法，可選擇性地將催化金屬膜形成於由銅或銅合金所形成之金屬配線上，而且選擇性地只形成隔離層於催化金屬膜上，即只在金屬配線上。結果不需要在整個配線及中間介電層表面上使用具有高介電常數之隔離膜，如氮化矽膜。因此，可抑制同一層之配線間的實際介電常數與配線層間之實際介電常數。

而且，如上述般，可選擇性地及均勻地形成催化金屬膜於金屬配線上。因此，藉由無電鍍覆法可在催化金屬膜形成均勻且薄的隔離膜。結果可減少金屬配線上的隔離膜突起，即隔離膜所造成高度差異，使形成上層配線時的平面化性質獲改善，因此使其可改善上層配線的可靠度。

另外，在一般所用的觸媒活化處理中，不可避免地發生受錫污染，但是，在本發明方法中，無發生被錫所污染。因此，可抑制配線電阻的上升，而且進一步可改善配線的可靠度。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

稿

四、中文發明摘要（發明之名稱： 半導體裝置之製法)

(請先閱讀背面之注意事項再填寫本頁各欄)

一種半導體裝置之製法，其包括藉由無電鍍覆法在由銅或銅合金所形成之金屬配線上形成隔離膜以作為該金屬配線的防擴散膜，其中在無電鍍覆法中作為觸媒之催化金屬膜係利用置換鍍覆溶液在30°C或更高且低於其沸點之範圍的溫度下、藉置換鍍覆法選擇性地形成於金屬配線上，且隔離膜係藉無電鍍覆法選擇性地形成於催化金屬膜上。本發明之一目的為利用鈀對銅或銅合金所製成之金屬配線表面選擇性地並均勻地進行觸媒活化，以改善利用次磷酸鹽作為還原劑之無電鍍覆法的鍍覆性質及該配線的可靠度。

英文發明摘要（發明之名稱： PROCESS FOR FABRICATING A SEMICONDUCTOR DEVICE)

A process for fabricating a semiconductor device, which comprises forming, on a metal wiring formed from copper or a copper alloy, a barrier film which functions as a diffusion-preventing film for the metal wiring by an electroless plating method, wherein a catalytic metal film which serves as a catalyst in the electroless plating method is selectively formed on the metal wiring by a displacement plating method using a displacement plating solution at a temperature in the range of 30°C or more and lower than a boiling point thereof, and the barrier film is selectively formed on the catalytic metal

四、中文發明摘要（發明之名稱： ）

（請先閱讀背面之注意事項再填寫本頁各欄）

裝

訂

線

英文發明摘要（發明之名稱： ）

film by the electroless plating method. It is an object of the present invention, to selectively and uniformly carry out the catalyst activation to the surface of the metal wiring made of copper or a copper alloy by using palladium so as to improve plating property of the electroless plating method using a hypophosphite as a reducing agent and the reliability of the wiring.

六、申請專利範圍

1. 一種製備半導體裝置之方法，其包括藉由無電鍍覆法在由銅或銅合金所形成的金屬配線上形成隔離膜，其中該隔離膜係作為該金屬配線之防擴散膜，該方法包括步驟：

藉由置換鍍覆法利用 pH 在 0.5 至 2.5 的範圍及離子化傾向低於銅之置換鍍覆溶液於 30 °C 或更高並低於其沸點的溫度範圍下選擇性地在該金屬配線上形成該無電鍍覆法中作為觸媒之催化金屬膜；及

藉由無電鍍覆法選擇性地形成該隔離膜於該催化金屬膜上。

2. 根據申請專利範圍第 1 項之方法，其中該催化金屬膜係以連續膜的形式形成於該金屬配線上。
3. 根據申請專利範圍第 1 項之方法，其中該隔離膜係經由該催化金屬膜以連續膜的形式形成於該金屬配線上。

裝訂線

506002

90102851

Seite 1

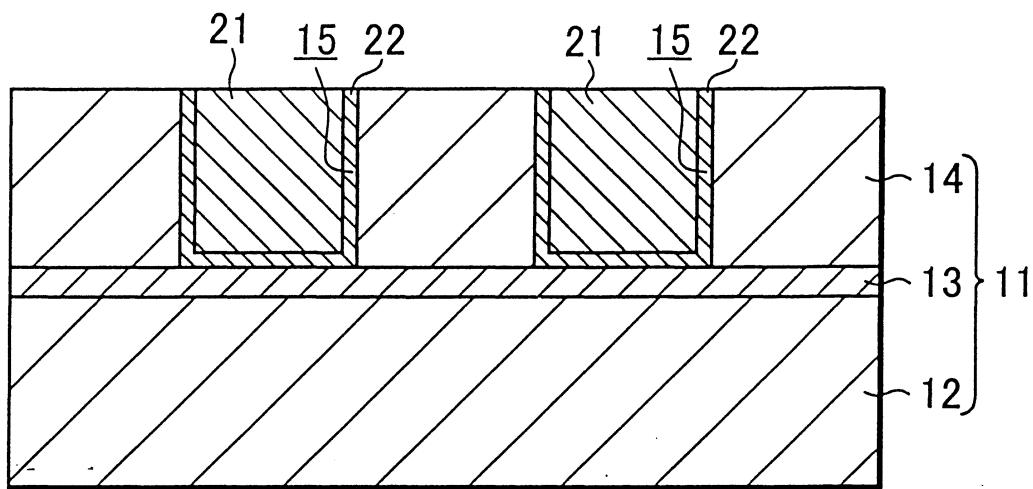


圖 1 A

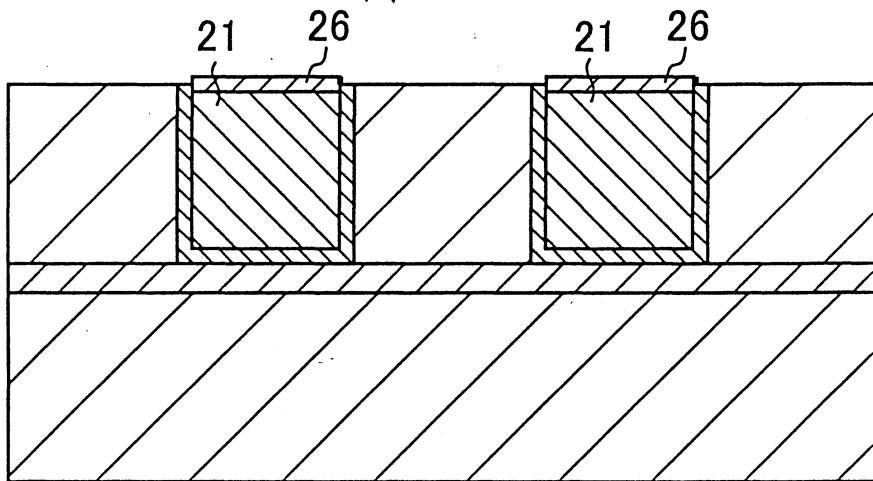


圖 1 B

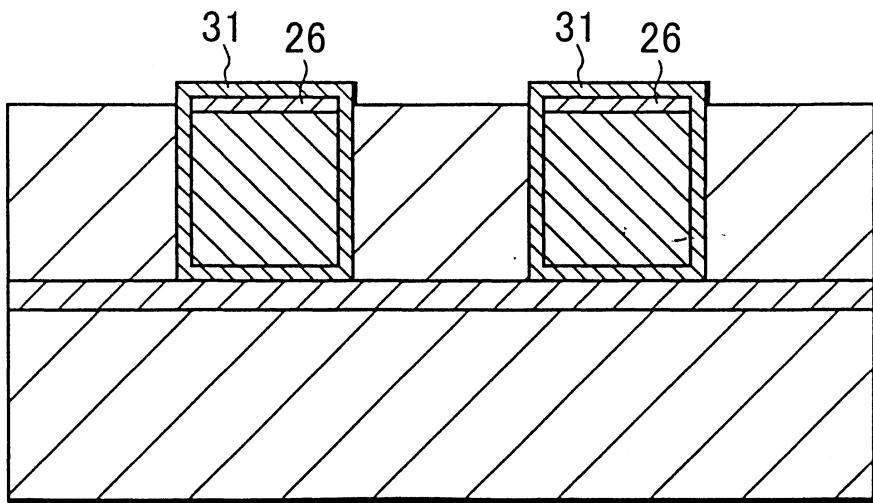


圖 1 C

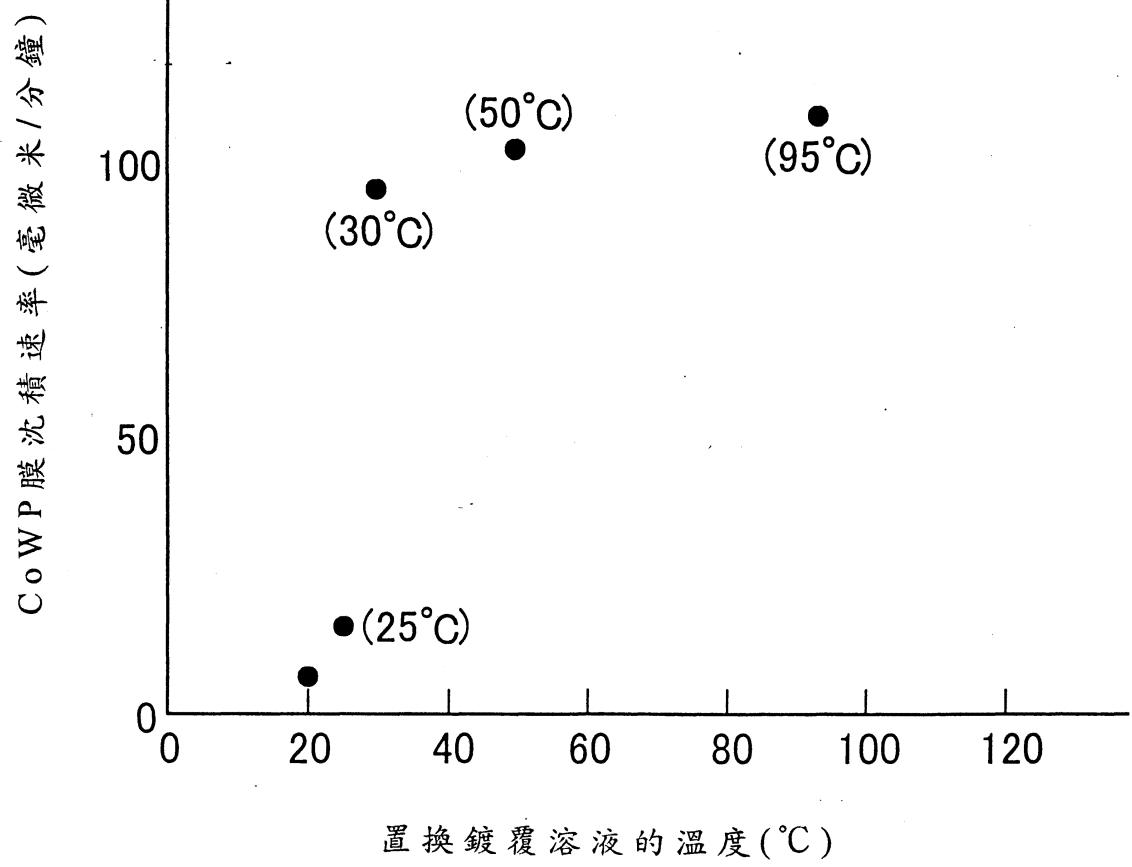


圖 2

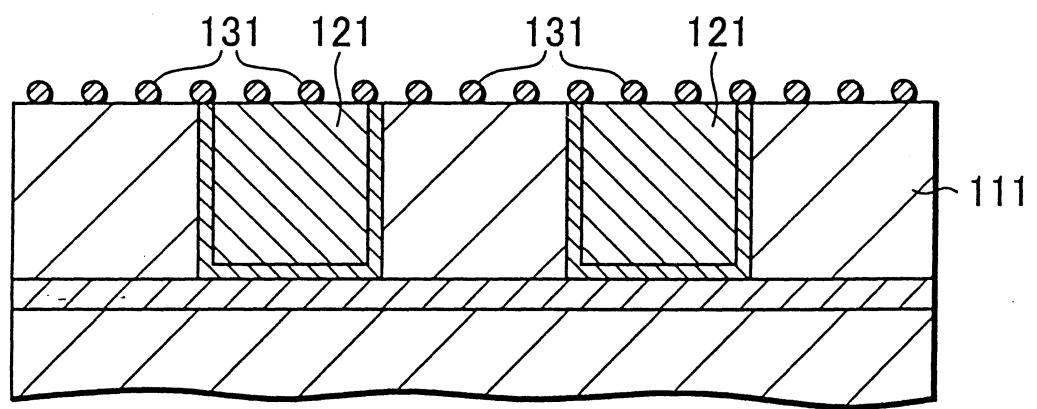


圖 3A

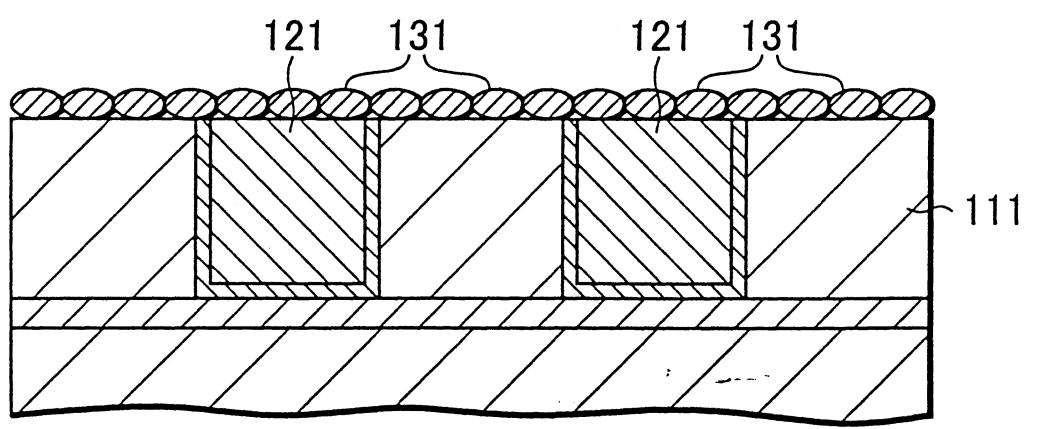


圖 3B