(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年8月30日(30.08.2018)

WIPO | PCT

(10) 国際公開番号
WO 2018/154659 A1

(51) 国際特許分類:
H03F 1/30 (2006.01) *H03F 3/24* (2006.01)

(21) 国際出願番号： PCT/JP2017/006612

(22) 国際出願日： 2017年2月22日(22.02.2017)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(71) 出願人: 住友電気工業株式会社 (SUMITOMO ELECTRIC INDUSTRIES, LTD.) [JP/JP]; 〒5410041 大阪府大阪市中央区北浜四丁目５番３３号 Osaka (JP).

(72) 発明者: 丹後 英樹(TANGO, Hideki); 〒2448588 神奈川県横浜市栄区田谷町１番 住友電気工業株式会社 横浜製作所内 Kanagawa (JP). 橋長 達也(HASHINAGA, Tatsuya); 〒2448588 神奈川県横浜市栄区田谷町１番 住友電気工業株式会社 横浜製作所内 Kanagawa (JP). 辻 晴寿(TSUJI, Harutoshi); 〒2448588 神奈川県横浜市栄区田谷町１番 住友電気工業株式会社 横浜製作所内 Kanagawa (JP).

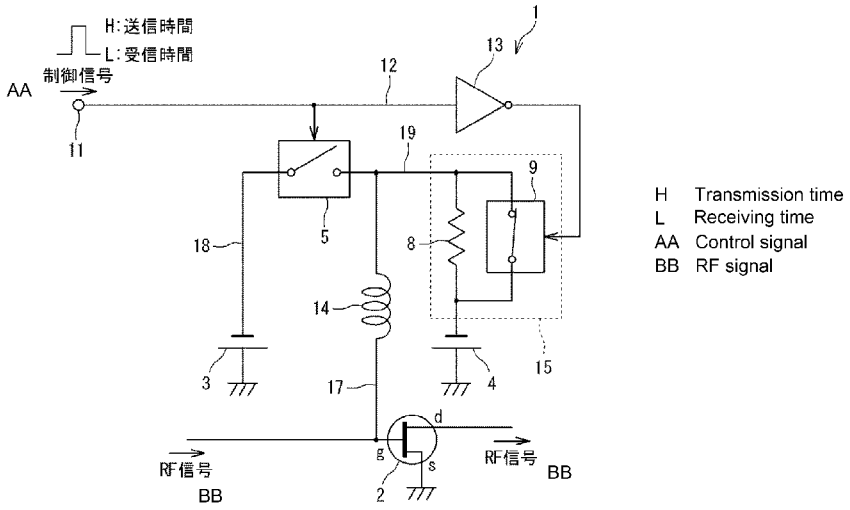
(74) 代理人: 特許業務法人サンクレスト国際特許事務所(SUNCREST PATENT AND TRADEMARK ATTORNEYS); 〒6500023 兵庫県神戸市中央区栄町通四丁目１番１１号 Hyogo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,

(54) **Title:** BIAS CIRCUIT

(54) 発明の名称： バイアス回路

図１



(57) **Abstract:** The present invention is provided with: a first power supply 3 which outputs a voltage required for a first gate bias voltage for turning a power amplifier 2 on; a second power supply 4 which outputs a voltage required for a second gate bias voltage for turning the power amplifier 2 off; a change-over switch 5 which is connected between the first power supply 3 and the power amplifier 2, and supplies, to the power amplifier 2, either of the first gate bias voltage or the second gate bias voltage by changing over a state between the first power supply 3 and the power amplifier 2 to

WO 2018/154659 A1

［続葉有］

DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

any one of an open state or a short-circuited state on the basis of a control signal related to an on/off control of the power amplifier 2; and a resistance value varying unit 15 which is connected between the second power supply 4 and the power amplifier 2, and has a variable resistance value.

(57) 要約:電力増幅器２をオン状態とするための第１ゲートバイアス電圧に必要な電圧を出力する第１電源３と、電力増幅器２をオフ状態とするための第２ゲートバイアス電圧に必要な電圧を出力する第２電源４と、第１電源３と電力増幅器２との間に接続され、電力増幅器２のオンオフ制御に関する制御信号に基づいて第１電源３と電力増幅器２との間を開放状態又は短絡状態のいずれかに切り替わることで、前記第１ゲートバイアス電圧又は前記第２ゲートバイアス電圧のいずれか一方を電力増幅器２へ供給する切替スイッチ５と、第２電源４と、電力増幅器２との間に接続され、抵抗値が可変とされている抵抗値可変部１５と、を備えている。

明　細　書

発明の名称 ： バイアス回路

技術分野

[0001] 本発明は、バイアス回路に関する。

背景技術

[0002] 携帯電話等の無線通信においては、送受信を時分割で切り替えるＴＤＤ（Ｔｉｍｅ　Ｄｉｖｉｓｉｏｎ　Ｄｕｐｌｅｘ）方式が採用されることがある。

ＴＤＤ方式で用いられる無線通信装置用の増幅器は、送受信信号を増幅して出力するオン状態と、送受信信号の出力を停止するオフ状態とが送受信の周期に応じて切り替わるようにオンオフ制御される。

[0003] 下記特許文献１には、電界効果トランジスタ（ＦＥＴ：Ｆｉｅｌｄ　ｅｆｅｃｔ　ｔｒａｎｓｉｓｔｏｒ）を用いた増幅器をオンオフ制御するための方法として、ドレイン電圧を供給する電源とドレイン端子との間にスイッチを設けこのスイッチを断続させることで増幅器をオンオフ制御する方法と、ゲート端子に供給するゲートバイアス電圧を制御することで増幅器をオンオフ制御する方法とが開示されている。

[0004] 電源とドレイン端子との間のスイッチを断続させる方法では、前記スイッチとして大電力を扱える大型で高価なスイッチング素子を使用しなければならない。

その一方、ゲート端子に供給するゲートバイアス電圧を制御する方法では、制御の対象となる電力が比較的小さいため、小型で安価かつ高速なスイッチング素子を用いることができるという利点がある。

先行技術文献

特許文献

[0005] 特許文献1：特開２０１０－１０３７９６号公報

発明の概要

[0006] 一実施形態であるバイアス回路は、増幅器をオンオフ制御するためのゲートバイアス電圧を前記増幅器に供給するバイアス回路であって、前記増幅器のゲート端子に直列接続され、前記増幅器をオン状態とするための第１ゲートバイアス電圧に必要な電圧を出力する第１電源と、前記増幅器のゲート端子に直列接続され、前記増幅器をオフ状態とするための第２ゲートバイアス電圧に必要な電圧を出力する第２電源と、前記第１電源と前記増幅器との間に接続され、前記増幅器のオンオフ制御に関する制御信号に基づいて前記第１電源と前記増幅器との間を開放状態又は短絡状態のいずれかに切り替わることで、前記第１ゲートバイアス電圧又は前記第２ゲートバイアス電圧のいずれか一方を前記増幅器へ供給する切替スイッチと、前記第２電源と前記増幅器との間に接続され、抵抗値が可変とされている抵抗値可変部と、を備えている。

[0007] また、他の実施形態であるバイアス回路は、増幅器をオンオフ制御するためのゲートバイアス電圧を前記増幅器に供給するバイアス回路であって、前記増幅器のゲート端子に直列接続され、前記増幅器をオン状態とするための第１ゲートバイアス電圧に必要な電圧を出力する第１電源と、前記増幅器のゲート端子に直列接続され、前記増幅器をオフ状態とするための第２ゲートバイアス電圧に必要な電圧を出力する第２電源と、前記前記第２電源と前記増幅器との間に接続され、前記増幅器のオンオフ制御に関する制御信号に基づいて前記第２電源と前記増幅器との間を開放状態又は短絡状態のいずれかに切り替わることで、前記第１ゲートバイアス電圧又は前記第２ゲートバイアス電圧のいずれか一方を前記増幅器へ供給する切替スイッチと、前記第１電源と、前記増幅器との間に接続され、抵抗値が可変とされている抵抗値可変部と、を備えている。

図面の簡単な説明

[0008] [図1]図１は、第１実施形態に係るバイアス回路を示す回路図である。

[図2]図２は、電力増幅器２における、ゲート－ソース間電圧と、ドレイン－ソース間電流との関係の一例を示すグラフである。

[図3]図３は、制御信号に基づいて電力増幅器をオンオフ制御したときの電力増幅器の各部の数値変化の一例を示した図である。

[図4]図４は、電力増幅器の内部温度に対するゲート電流の変化を示したグラフである。

[図5]図５は、本実施形態のバイアス回路及び従来のバイアス回路それぞれによって電力増幅器をオンオフ制御したときのゲート－ソース間電圧及びドレイン－ソース間電流の変化を示した図である。

[図6]図６は、第２実施形態に係るバイアス回路を示す回路図である。

[図7]図７は、第３実施形態に係るバイアス回路を示す回路図である。

[図8]図８は、第４実施形態に係るバイアス回路を示す回路図である。

[図9]図９は、第５実施形態に係るバイアス回路を示す回路図である。

[図10]図１０は、第６実施形態に係るバイアス回路を示す回路図である。

[図11]図１１は、第７実施形態に係るバイアス回路を示す回路図である。

[図12]図１２は、第７実施形態のバイアス回路、及び従来のバイアス回路それぞれによって電力増幅器をオンオフ制御したときのゲート－ソース間電圧及びドレイン－ソース間電流の変化を示した図である。

[図13]図１３は、第８実施形態に係るバイアス回路を示す回路図である。

[図14]図１４は、ゲート端子に供給するゲートバイアス電圧を制御するための従来のバイアス回路の一例を示す図である。

発明を実施するための形態

[0009] ［本開示が解決しようとする課題］

図１４は、ゲート端子に供給するゲートバイアス電圧を制御するための従来のバイアス回路の一例を示す図である。

図１４中、バイアス回路１００は、ＲＦ（Ｒａｄｉｏ　Ｆｒｅｑｕｅｎｃｙ）信号を増幅するための増幅器１０１にゲートバイアス電圧を供給する回路であり、増幅器１０１に直列に接続された第１電源１０２と、増幅器１０１に直列に接続された第２電源１０３と、スイッチ１０４と、第１抵抗器１０５と、第２抵抗器１０６と、増幅器１０１のＲＦ信号がバイアス回路１０

０に入り込むのを遮断するコイル１０７とを備えている。

[0010] 増幅器１０１は、ゲート－ソース間電圧がピンチオフ電圧よりも高い電圧Ｖｏｎである場合、オン状態となり、ゲート－ソース間電圧がピンチオフ電圧よりも低い電圧Ｖｏｆｆである場合、オフ状態となる。

スイッチ１０４は、第１電源１０２と増幅器１０１との間に接続されており、増幅器１０１のオンオフ制御のための制御信号に応じて第１電源１０２と増幅器１０１との間を短絡又は開放する。

[0011] 第１電源１０２と増幅器１０１との間を短絡する場合、増幅器１０１には、第１電源１０２と、第２電源１０３の両方が接続されゲートバイアス電圧が供給される。このとき、供給されるゲートバイアス電圧は、増幅器１０１のゲート－ソース間電圧をピンチオフ電圧よりも高い電圧Ｖｏｎにし得る電圧に設定されている。

[0012] また、第１電源１０２と増幅器１０１との間を開放する場合、増幅器１０１には、第２電源１０３のみが接続されゲートバイアス電圧が供給される。このとき、供給されるゲートバイアス電圧は、ゲート－ソース間電圧をピンチオフ電圧よりも低い電圧Ｖｏｆｆにし得る電圧に設定されている。

第１抵抗器１０５、及び第２抵抗器１０６は、両電源を保護するとともに、増幅器１０１に供給されるゲートバイアス電圧が適切な値となるように抵抗値が設定されている。

[0013] スイッチ１０４が開放状態の場合、ゲート－ソース間電圧が電圧Ｖｏｆｆとなり、増幅器１０１はオフ状態となる。

一方、スイッチ１０４が短絡状態の場合、ゲート－ソース間電圧が電圧Ｖｏｎとなり、増幅器１０１はオン状態となる。

このように、バイアス回路１００は、スイッチ１０４を切り替えることで増幅器１０１をオンオフ制御する。

[0014] ここで、オンオフ制御しつつ継続的に増幅器１０１を動作させた場合、増幅器１０１の内部温度が上昇し、ゲート電流が増加する場合がある。

ゲート電流が増加すると、互いに直列に接続されている増幅器１０１と、

抵抗器１０５（抵抗器１０６）との間で分圧が生じ、ゲート－ソース間電圧が予め設定された電圧Ｖｏｎ，Ｖｏｆｆに対して変動してしまうことがあった。

[0015] ゲート－ソース間電圧に変動が生じると、スイッチ１０４が開放状態であっても増幅器１０１がオフ状態にならなかったり、スイッチ１０４が短絡状態の場合にはドレイン－ソース間に過大な電流が流れてしまったりし、増幅器１０１を適切にオンオフ制御することができないおそれが生じる。

[0016] 本開示はこのような事情に鑑みてなされたものであり、増幅器を適切にオンオフ制御することができるバイアス回路を提供することを目的とする。

[0017] ［本開示の効果］

本開示に係るバイアス回路によれば、適切に増幅器をオンオフ制御することができる。

[0018] ［実施形態の説明］

まず最初に実施形態の内容を列記して説明する。

（１）一実施形態であるバイアス回路は、増幅器をオンオフ制御するためのゲートバイアス電圧を前記増幅器に供給するバイアス回路であって、前記増幅器のゲート端子に直列接続（ＲＦ信号がバイアス回路に入り込むことがないように遮断するコイルを介して）され、前記増幅器をオン状態とするための第１ゲートバイアス電圧に必要な電圧を出力する第１電源と、前記増幅器のゲート端子に直列接続（ＲＦ信号がバイアス回路に入り込むことがないように遮断するコイルを介して）され、前記増幅器をオフ状態とするための第２ゲートバイアス電圧に必要な電圧を出力する第２電源と、前記第１電源と前記増幅器との間に接続され、前記増幅器のオンオフ制御に関する制御信号に基づいて前記第１電源と前記増幅器との間を開放状態又は短絡状態のいずれかに切り替わることで、前記第１ゲートバイアス電圧又は前記第２ゲートバイアス電圧のいずれか一方を前記増幅器へ供給する切替スイッチと、前記第２電源と前記増幅器との間に接続され、抵抗値が可変とされている抵抗値可変部と、を備えている。

[0019] （２）また、他の実施形態であるバイアス回路は、増幅器をオンオフ制御するためのゲートバイアス電圧を前記増幅器に供給するバイアス回路であって、前記増幅器のゲート端子に直列接続され、前記増幅器をオン状態とするための第１ゲートバイアス電圧に必要な電圧を出力する第１電源と、前記増幅器のゲート端子に直列接続され、前記増幅器をオフ状態とするための第２ゲートバイアス電圧に必要な電圧を出力する第２電源と、前記前記第２電源と前記増幅器との間に接続され、前記増幅器のオンオフ制御に関する制御信号に基づいて前記第２電源と前記増幅器との間を開放状態又は短絡状態のいずれかに切り替わることで、前記第１ゲートバイアス電圧又は前記第２ゲートバイアス電圧のいずれか一方を前記増幅器へ供給する切替スイッチと、前記第１電源と、前記増幅器との間に接続され、抵抗値が可変とされている抵抗値可変部と、を備えている。

[0020] 上記構成のバイアス回路によれば、抵抗値可変部の抵抗値が可変とされているので、切替スイッチが開放状態のときに増幅器のゲート電流が増加したとしても、抵抗値可変部の抵抗値を小さくすることができ、上記従来例のように電源保護のための抵抗器に起因して分圧が生じるのを抑制することができる。この結果、ゲートバイアス電圧を供給したときのゲート－ソース間電圧に変動が生じるのを抑制することができる。これにより、適切に増幅器をオンオフ制御することができる。

[0021] （３）よって、上記バイアス回路において、前記抵抗値可変部の抵抗値は、前記切替スイッチが開放状態の場合の方が、前記切替スイッチが短絡状態の場合よりも小さくなることが好ましい。

[0022] （４）上記バイアス回路において、前記抵抗値可変部は、前記第１電源又は前記第２電源と前記増幅器との間に接続された抵抗器と、前記制御信号に基づいて前記抵抗器の両端を短絡又は開放する断続スイッチと、を備えていることが好ましい。

[0023] この場合、断続スイッチによって、切替スイッチが開放状態の場合と、短絡状態の場合とで、抵抗値可変部の抵抗値を異なるように切り替えることが

できる。

よって、切替スイッチが開放状態の場合における抵抗値可変部の抵抗値を、切替スイッチが短絡状態の場合における抵抗値可変部の抵抗値よりも小さくすることができる。つまり、切替スイッチが開放状態の場合においては、断続スイッチが抵抗器の両端を短絡することで、増幅器のゲート電流が増加したとしても、増幅器と、抵抗器との間で分圧が生じるのを抑制することができる。この結果、ゲートバイアス電圧を供給したときのゲート－ソース間電圧に変動が生じるのを抑制することができる。

[0024] （５）また、上記バイアス回路において、前記抵抗値可変部は、前記第１電源又は前記第２電源と前記増幅器との間に接続された可変抵抗器と、前記可変抵抗器に並列に接続された抵抗器と、を備え、前記可変抵抗器は、感温抵抗器であってもよい。

この場合、増幅器の内部温度が上昇し、増幅器のゲート電流が増加したとしても、感温抵抗器の抵抗値を内部温度の上昇に応じて低下させれば、増幅器と、抵抗器との間で分圧が生じるのを抑制することができ、ゲート－ソース間電圧に変動が生じるのを抑制することができる。

[0025] （６）上記（１）から（４）のバイアス回路において、前記制御信号に基づいて前記切替スイッチ及び前記抵抗値可変部を制御する制御部をさらに備えていてもよい。

この場合、可変抵抗器の抵抗値を適切に制御することで、ゲート－ソース間電圧に変動が生じるのを抑制することができる。

[0026] （７）上記（５）のバイアス回路において、前記制御信号に基づいて前記切替スイッチを制御する制御部をさらに備えていてもよい。

[0027] （８）上記バイアス回路において、前記第１電源及び前記第２電源は、オペアンプ又はデジタルアナログ変換器によって構成されていてもよい。

[0028] ［実施形態の詳細］

以下、好ましい実施形態について図面を参照しつつ説明する。

なお、以下に記載する各実施形態の少なくとも一部を任意に組み合わせて

もよい。

[0029] 〔バイアス回路の構成〕

図１は、第１実施形態に係るバイアス回路を示す回路図である。

このバイアス回路１は、移動体通信システムにおける基地局装置などの無線通信装置に用いられる回路であり、電力増幅器２を制御するための制御電圧の供給を行う。

[0030] 電力増幅器２は、無線周波数の送信信号（ＲＦ信号）が与えられ、与えられたＲＦ信号を増幅して出力する。

[0031] バイアス回路１は、電力増幅器２のゲート端子ｇに接続されており、電力増幅器２をオンオフ制御するためのゲートバイアス電圧を電力増幅器２へ供給する。

バイアス回路１は、第１電源３と、第２電源４と、切替スイッチ５とを備えている。

第１電源３は、電力増幅器２のゲート端子ｇに直列に接続されている。第２電源４も、第１電源３と同様、ゲート端子ｇに直列に接続されている。

[0032] 第１電源３は、電力増幅器２のゲート端子ｇから延びている線路１７と、線路１７の端部から分岐している第１分岐線路１８とを介して電力増幅器２のゲート端子ｇに接続されている。

第２電源４は、電力増幅器２のゲート端子ｇから延びている線路１７と、線路１７の端部から分岐している第２分岐線路１９とを介して電力増幅器２のゲート端子ｇに接続されている。

第１電源３及び第２電源４は、それぞれ、マイナス端子が電力増幅器２のゲート端子ｇに接続され、プラス端子が接地されている。

[0033] 第１電源３と電力増幅器２との接続、及び第２電源４と電力増幅器２との接続の両方で共用されている線路１７には、電力増幅器２に与えられるＲＦ信号がバイアス回路１に入り込むことがないように当該ＲＦ信号を遮断するコイル１４が接続されている。

[0034] 切替スイッチ５は、第１電源３と、電力増幅器２との間に接続されている

。

切替スイッチ５は、短絡状態又は開放状態のいずれかに切り替え可能に構成されている。切替スイッチ５は、短絡状態で第１電源３と、電力増幅器２との間を短絡し、開放状態で第１電源３と、電力増幅器２との間を開放する。

[0035] 切替スイッチ５が短絡状態の場合、バイアス回路１は、第１電源３及び第２電源４の両方を電力増幅器２に接続した状態で、電力増幅器２をオン状態とするための第１電圧Ｖ１をゲートバイアス電圧（第１ゲートバイアス電圧）として電力増幅器２へ供給する。

また、切替スイッチ５が開放状態の場合、バイアス回路１は、第２電源４を電力増幅器２に接続し、電力増幅器２をオフ状態とするための第２電圧Ｖ２をゲートバイアス電圧（第２ゲートバイアス電圧）として電力増幅器２へ供給する。

[0036] よって、第１電源３は、電力増幅器２をオン状態とするための第１電圧Ｖ１を電力増幅器２へ供給するために必要な電圧（第１電圧Ｖ１に必要な電圧）を出力する。

また、第２電源４は、電力増幅器２をオン状態とするための第１電圧Ｖ１及び電力増幅器２をオフ状態とするための第２電圧Ｖ２を電力増幅器２へ供給するために必要な電圧（第２電圧Ｖ２に必要な電圧）を出力する。

[0037] 図２は、電力増幅器２における、ゲート－ソース間電圧と、ドレイン－ソース間電流との関係の一例を示すグラフである。

図２に示すように、電力増幅器２は、ドレイン－ソース間電流が０となるピンチオフ電圧よりも高いゲート－ソース間電圧の範囲でオン状態となり、ピンチオフ電圧よりも低いゲート－ソース間電圧の範囲でオフ状態となる。

電力増幅器２は、オン状態においては、与えられたＲＦ信号を増幅し出力する一方、オフ状態においては、信号を出力せずに停止状態となる。

[0038] 本実施形態において、第１電圧Ｖ１がゲートバイアス電圧として電力増幅器２へ供給されると、電力増幅器２のゲート－ソース間電圧は、ピンチオフ

電圧よりも高い電圧Ｖｏｎとなる。また、第２電圧Ｖ２がゲートバイアス電圧として電力増幅器２へ供給されると、電力増幅器２のゲート－ソース間電圧は、ピンチオフ電圧よりも低い電圧Ｖｏｆｆとなる。

[0039] バイアス回路１は、電力増幅器２へ供給するゲートバイアス電圧を、切替スイッチ５によって、第１電圧Ｖ１及び第２電圧Ｖ２のいずれかに切り替えることで、電力増幅器２のゲート－ソース間電圧を電圧Ｖｏｎ又は電圧Ｖｏｆｆのいずれかに切り替え、電力増幅器２をオン状態又はオフ状態のいずれかに切り替える。

[0040] 図１に示すように、切替スイッチ５と、第１電源３とは、抵抗器等を介することなく接続されている。

一方、第２電源４と、電力増幅器２との間には、抵抗値可変部１５が接続されている。

抵抗値可変部１５は、第２分岐線路１９に接続されており、第２抵抗器８と、第２バイパススイッチ９とを備えている。

[0041] 第２抵抗器８は、第２電源４と、電力増幅器２との間に直列に接続されている。

第２バイパススイッチ９は、第２抵抗器８の両端をバイパスするバイパス経路に接続されており、第２抵抗器８に並列に接続されている。

第２バイパススイッチ９は、短絡状態又は開放状態のいずれかに切り替え可能に構成されている。第２バイパススイッチ９は、短絡状態で第２抵抗器８の両端を短絡し、開放状態で第２抵抗器８の両端を開放する。

第２バイパススイッチ９が第２抵抗器８の両端を開放する場合、第２電源４と電力増幅器２とが第２抵抗器８を介して接続される。また、第２バイパススイッチ９が第２抵抗器８の両端を短絡する場合、第２電源４と電力増幅器２とが第２抵抗器８を介することなく接続される。

[0042] 切替スイッチ５、及び第２バイパススイッチ９は、入力端子１１へ与えられる電力増幅器２のオンオフ制御に関する制御信号に基づいて短絡状態又は開閉状態のいずれかに切り替わるように構成されている。

[0043] 本実施形態のバイアス回路１が用いられる無線通信装置は、ＴＤＤ方式が採用されている。ＴＤＤ方式では、無線通信装置が無線信号を送信する送信時間と、他の通信装置からの無線信号を受信する受信時間とを時分割で交互に切り替える。

入力端子１１に与えられる制御信号は、無線通信装置の送信時間及び受信時間を示す矩形波の信号であり、ハイレベル（Ｈレベル）の期間が送信時間、ローレベル（Ｌレベル）の期間が受信時間を示している。

[0044] 制御信号は、入力端子１１から延びている信号線路１２を通じて、切替スイッチ５、及び第２バイパススイッチ９に与えられる。

また、信号線路１２において切替スイッチ５へ繋がる分岐点と、第２バイパススイッチ９との間には、反転器１３が接続されている。よって、切替スイッチ５に対しては制御信号が与えられる一方、第２バイパススイッチ９に対しては制御信号を反転した反転信号が与えられる。

[0045] 切替スイッチ５、及び第２バイパススイッチ９は、切替スイッチ５、及び第２バイパススイッチ９それぞれに与えられる制御信号がＬレベルの場合、開放状態となり、Ｈレベルの場合短絡状態となる。よって、ＬレベルからＨレベルへ切り替わると開放状態から短絡状態へ切り替わり、ＨレベルからＬレベルへ切り替わると短絡状態から開放状態へ切り替わる。

よって、制御信号が入力端子１１においてＬレベルの場合、切替スイッチ５は開放状態であり、第２バイパススイッチ９に対しては反転信号が与えられ、第２バイパススイッチ９は短絡状態となる。

逆に、制御信号が入力端子１１においてＨレベルの場合、切替スイッチ５は短絡状態であり、第２バイパススイッチ９は開放状態となる。

[0046] このように、信号線路１２及び反転器１３は、切替スイッチ５、及び第２バイパススイッチ９に制御信号を与え、切替スイッチ５、及び第２バイパススイッチ９の切替動作を制御する制御部を構成している。

[0047] 〔バイアス回路の動作について〕

次に、制御信号に応じたバイアス回路１の動作について説明する。

バイアス回路１に与えられる制御信号が入力端子１１においてＬレベルからＨレベルへ切り替わると、切替スイッチ５は開放状態から短絡状態へ切り替わり、第２バイパススイッチ９は短絡状態から開放状態へ切り替わる。

このとき、第１電源３及び第２電源４の両方を電力増幅器２に接続した状態で、第１電圧Ｖ１がゲートバイアス電圧として電力増幅器２へ供給される。

よって、制御信号がＨレベルに切り替わると、バイアス回路１は、電力増幅器２をオン状態に制御する。

また、第２電源４は、第２抵抗器８を介して電力増幅器２に接続される。なお、第２抵抗器８は、電力増幅器２に供給されるゲートバイアス電圧が第１電圧Ｖ１となるように、抵抗値が設定されている。

[0048] 一方、制御信号が入力端子１１においてＨレベルからＬレベルへ切り替わると、切替スイッチ５は短絡状態から開放状態へ切り替わり、第２バイパススイッチ９は開放状態から短絡状態へ切り替わる。すなわち、各スイッチの状態が図１に示す状態となる。

このとき、第１電源３と、電力増幅器２との間は開放され、第２電源４と、電力増幅器２とが第２抵抗器８を介することなく接続される。この場合、電力増幅器２には、第２電圧Ｖ２が供給される。

よって、制御信号がＬレベルに切り替わると、バイアス回路１は、電力増幅器２をオフ状態に制御する。

[0049] 以上のように、バイアス回路１は、制御信号がＨレベル（送信時間）のときに、切替スイッチ５を短絡状態へ切り替え、電力増幅器２をオン状態にする。また、バイアス回路１は、制御信号がＬレベル（受信時間）のときに、切替スイッチ５を開放状態へ切り替え、電力増幅器２をオフ状態にする。

[0050] また、本実施形態において、切替スイッチ５が短絡状態の場合、第２電源４と、電力増幅器２との間は、第２抵抗器８を介して接続される。

また、切替スイッチ５が開放状態の場合、第２電源４と、電力増幅器２との間は、第２抵抗器８を介することなく接続される。

[0051] つまり、抵抗値可変部１５の両端の抵抗値Ｒ１は、第２バイパススイッチ９が切り替えられることにより、切替スイッチ５が開放状態の場合と、短絡状態の場合とで異なるように切り替えることができる。

このように、抵抗値可変部１５は、切替スイッチ５が開放状態の場合と、短絡状態の場合とで抵抗値Ｒ１が異なっている。

[0052] 本実施形態のバイアス回路１において、切替スイッチ５が開放状態の場合の抵抗値Ｒ１は、第２抵抗器８が第２バイパススイッチ９によってバイパスされるため、切替スイッチ５が短絡状態の場合の抵抗値Ｒ１よりも小さくなるように設定されている。

[0053] これにより、切替スイッチ５が開放状態の場合においては、第２抵抗器８が第２バイパススイッチ９（断続スイッチ）によってバイパスされるので、電力増幅器２の内部温度が上昇し、電力増幅器２のゲート電流が増加したとしても、電力増幅器２と第２抵抗器８との間で分圧が生じるのを抑制することができる。よって、ゲートバイアス電圧を供給したときのゲート－ソース間電圧である電圧Ｖｏｆｆに対して変動が生じるのを抑制することができる。

[0054] また、同様に、切替スイッチ５が短絡状態の場合においては、第１電源３が抵抗器等を介することなく電力増幅器２に接続されるので、電力増幅器２のゲート電流が増加したとしても、上記従来例のように電力増幅器２と抵抗器との間で分圧が生じるのを抑制することができゲートバイアス電圧を供給したときのゲート－ソース間電圧である電圧Ｖｏｎに対して変動が生じるのを抑制することができる。

[0055] 図３は、制御信号に基づいて電力増幅器２をオンオフ制御したときの電力増幅器２の各部の数値変化の一例を示した図である。

図３中、横軸は時間であり、各線図はそれぞれ横軸方向に対応付けて示している。

図３中、線図Ｌ１は制御信号の電圧変化を示している。線図Ｌ２はバイアス回路１によるゲートバイアス電圧の変化、線図Ｌ３は理想的なゲート電流

の絶対値｜Ｉｇ｜の変化、線図Ｌ４は理想的なゲート－ソース間電圧Ｖｇｓの変化、線図Ｌ５は理想的なドレイン－ソース間電流Ｉｄｓの変化、線図Ｌ６は電力増幅器２の内部温度の変化、線図Ｌ７は実際のゲート電流の絶対値｜Ｉｇ｜の変化を示している。

[0056] 本実施形態において、制御信号は、上述したように、電圧レベルがＨレベルとＬレベルとで切り替わる矩形波であり、Ｈレベルの期間は送信時間を示し、Ｌレベルの期間は受信時間を示している。

ゲート端子に流れる電流であるゲート電流の絶対値｜Ｉｇ｜が、線図Ｌ３に示すように制御信号の電圧変化に対応して理想的に変化する場合、ゲート－ソース間電圧Ｖｇｓ及びドレイン－ソース間電流Ｉｄｓは、線図Ｌ４及び線図Ｌ５に示すように制御信号に対応して矩形波状に理想的に変化する。

[0057] ゲート－ソース間電圧Ｖｇｓは、線図Ｌ４に示すように制御信号に応じて電圧Ｖｏｎ及び電圧Ｖｏｆｆに交互に切り替えられる。ドレイン－ソース間電流Ｉｄｓは、ゲート－ソース間電圧Ｖｇｓに応じて、出力と停止を繰り返しており、電力増幅器２が、制御信号のＨレベル及びＬレベルに応じてオン状態と、オフ状態とに適切に切り替えられている。

[0058] ここで、電力増幅器２は、オン状態ではドレイン－ソース間電流Ｉｄｓが流れることで内部温度が上昇し、また、オフ状態では増幅を停止するので内部温度が降下する。このため、電力増幅器２の内部温度は、線図Ｌ６に示すように、オフ状態からオン状態に切り替わると上昇し、オン状態からオフ状態に切り替わると降下する。電力増幅器２の内部温度は、制御信号の電圧変化に応じて上昇、降下を繰り返す。

[0059] また、電力増幅器２は、内部温度が変化すると、ゲート電流Ｉｇに変化が生じる。

図４は、電力増幅器２の内部温度に対するゲート電流Ｉｇの変化を示したグラフである。図４中、横軸はゲート－ソース間電圧Ｖｇｓ、縦軸はゲート電流の絶対値｜Ｉｇ｜を示している。

また、線図Ｌ１１は電力増幅器２の内部温度が２００℃のときの関係を示

している。同様に、線図Ｌ１２は内部温度が１５０℃のときの関係、線図Ｌ１２は内部温度が１５０℃のときの関係、線図Ｌ１３は内部温度が１００℃のときの関係、線図Ｌ１４は内部温度が５０℃のときの関係、線図Ｌ１５は内部温度が２５℃のときの関係、線図Ｌ１６は内部温度が０℃のときの関係、線図Ｌ１７は内部温度が－３０℃のときの関係を示している。

[0060] 図４に示すように、電力増幅器２のゲート電流の絶対値｜Ｉｇ｜は、ゲート－ソース間電圧Ｖｇｓが同じ値であっても、電力増幅器２の内部温度の上昇に伴って大きくなることが判る。

[0061] 従って、図３中の線図Ｌ７に示すように、実際の電力増幅器２のゲート電流の絶対値｜Ｉｇ｜は、制御信号がＬレベルからＨレベルに切り替わり、切替スイッチ５が開放状態から短絡状態へ切り替わった直後から電力増幅器２の内部温度の上昇に伴って漸次増加する。

また、制御信号がＨレベルからＬレベルに切り替わると、実際の電力増幅器２のゲート電流の絶対値｜Ｉｇ｜は、Ｈレベルのときの増加分が内部温度の降下によって漸次減少する。

つまり、図３に示すように、ゲート電流Ｉｇの絶対値｜Ｉｇ｜は、電力増幅器２の内部温度の上昇による増加分が増加と減少を繰り返すことで変動していることが判る。

[0062] 図５は、本実施形態のバイアス回路１及び従来のバイアス回路それぞれによって電力増幅器２をオンオフ制御したときのゲート－ソース間電圧Ｖｇｓ及びドレイン－ソース間電流Ｉｄｓの変化を示した図である。

[0063] 図５中、線図Ｌ２０は制御信号、線図Ｌ２１は実際のゲート電流の絶対値｜Ｉｇ｜の変化を示しており、図３中の線図Ｌ１及び線図Ｌ７と同じ線図である。

線図Ｌ２２は図１４に示した従来のバイアス回路によって電力増幅器をオンオフ制御したときのゲート－ソース間電圧Ｖｇｓの変化、線図Ｌ２３は従来のバイアス回路によって電力増幅器をオンオフ制御したときのドレイン－ソース間電流Ｉｄｓの変化を示している。

[0064] 従来のバイアス回路において、電力増幅器の内部温度の上昇によって、線図Ｌ２１のようにゲート電流Ｉｇの絶対値｜Ｉｇ｜が増加すると、直列に接続されている増幅器１０１と、抵抗器１０５（抵抗器１０６）との間で分圧が生じ（図１４）、ゲートバイアス電圧によって電圧Ｖｏｎ又は電圧Ｖｏｆｆとなるように制御されるゲート－ソース間電圧Ｖｇｓが変動してしまう。

[0065] 図５中の線図Ｌ２２に示すように、ゲート－ソース間電圧Ｖｇｓは、制御信号がＬレベルからＨレベルに切り替わった直後（切替スイッチ５が開放状態から短絡状態へ切り替わった直後）からゲート電流の絶対値｜Ｉｇ｜の増加に応じて漸次増加し、電圧Ｖｏｎよりも高い値となっている。

また、制御信号がＨレベルからＬレベルに切り替わり、切替スイッチ５が短絡状態から開放状態へ切り替わると、ゲート－ソース間電圧Ｖｇｓは、すぐに電圧Ｖｏｆｆに切り替わらずに、電圧Ｖｏｎから電圧Ｖｏｆｆに向かって漸次減少している。これは、制御信号がＨレベルからＬレベルに切り替わっても、Ｈレベルのときのゲート電流の絶対値｜Ｉｇ｜の増加分が漸次減少することに起因している。

[0066] このように、電力増幅器１０１（図１４）は内部温度の上昇によってゲート電流Ｉｇの絶対値｜Ｉｇ｜が増加すると、従来のバイアス回路では、ゲート－ソース間電圧Ｖｇｓが電圧Ｖｏｎ及び電圧Ｖｏｆｆに対して変動してしまう。

より具体的には、切替スイッチ１０４（図１４）が開放状態に切り替えられているときに、電圧Ｖｏｆｆよりも高いゲート－ソース間電圧Ｖｇｓが供給されたり、切替スイッチ５が短絡状態に切り替えられているときに、予め設定した電圧Ｖｏｎよりも高いゲート－ソース間電圧Ｖｇｓが供給されてしまうことがある。

[0067] この結果、図５中の線図Ｌ２３に示すように、制御信号がＬレベルの場合には、本来オフ状態に制御されるにも関わらず電力増幅器１０１が信号を出力してしまったり、制御信号がＨレベルの場合には、過大な電流がドレイン－ソース間に流れてしまうことがあった。

[0068] これに対して、本実施形態のバイアス回路１によれば、切替スイッチ５が開放状態である場合においては、第２抵抗器８がバイパスされるので、電力増幅器２の内部温度が上昇し、電力増幅器２のゲート電流Ｉｇが増加したとしても、電力増幅器２と第２抵抗器８との間で分圧が生じるのを抑制することができ、ゲートバイアス電圧を供給したときのゲート－ソース間電圧Ｖｇｓが増加し変動するのを抑制することができる。

[0069] また、同様に、切替スイッチ５が短絡状態である場合においては、第１電源３が抵抗器等を介することなく電力増幅器２に接続されるので、電力増幅器２の内部温度が上昇し、電力増幅器２のゲート電流Ｉｇが増加したとしても、上記従来例のように電力増幅器２と抵抗器との間で分圧が生じるのを抑制することができ、ゲートバイアス電圧を供給したときのゲート－ソース間電圧Ｖｇｓが増加し変動するのを抑制することができる。

[0070] つまり、本実施形態のバイアス回路１は、抵抗値可変部１５の両端の抵抗値Ｒ１が可変とされているので、切替スイッチ５が開放状態のときに電力増幅器２のゲート電流Ｉｇが増加したとしても、抵抗値Ｒ１を小さくすることができ、上記従来例のように電源保護のための抵抗器に起因して分圧が生じるのを抑制することができる。この結果、ゲートバイアス電圧を供給したときのゲート－ソース間電圧Ｖｇｓに変動が生じるのを抑制でき、ゲート－ソース間電圧Ｖｇｓを電圧Ｖｏｆｆに近い値に設定することができる。

[0071] 一方、切替スイッチ５が短絡状態である場合、第１電源３が電力増幅器２に接続されるとともに第２電源４が第２抵抗器８を介して電力増幅器２に接続されることになる。このとき、第２抵抗器８の抵抗値は、ゲート－ソース間電圧Ｖｇｓが電圧Ｖｏｎになるように適切に設定される。

[0072] このため、本実施形態のゲート－ソース間電圧Ｖｇｓ及びドレイン－ソース間電流Ｉｄｓは、図５中の線図Ｌ２４及び線図Ｌ２５に示すように、制御信号に対応してほぼ矩形波状に変化する。つまり、電力増幅器２は、制御信号のＨレベル及びＬレベルに応じてオン状態と、オフ状態とに適切に切り替えられている。

このように、本実施形態のバイアス回路１によれば、適切に電力増幅器２をオンオフ制御することができる。

[0073] 〔他の実施形態について〕

図６は、第２実施形態に係るバイアス回路１を示す回路図である。

本実施形態は、切替スイッチ５が第２電源４と、電力増幅器２との間に接続されている点、及び抵抗値可変部１６が第１電源３と、電力増幅器２との間に接続されている点において第１実施形態と相違している。

[0074] 図６に示すように、切替スイッチ５と、第２電源４とは、抵抗器等を介することなく接続されている。

一方、第１電源３と、電力増幅器２との間には、抵抗値可変部１６が接続されている。

抵抗値可変部１６は、第１分岐線路１８に接続されており、第１抵抗器６と、第１バイパススイッチ７とを備えている。

[0075] 第１抵抗器６は、第１電源３と、電力増幅器２との間に直列に接続されている。

第１バイパススイッチ７は、第１抵抗器６の両端をバイパスするバイパス経路に接続されており、第１抵抗器６に並列に接続されている。

第１バイパススイッチ７は、短絡状態又は開放状態のいずれかに切り替え可能に構成されている。第１バイパススイッチ７は、短絡状態で第１抵抗器６の両端を短絡し、開放状態で第１抵抗器６の両端を開放する。

第１バイパススイッチ７が第１抵抗器６の両端を開放する場合、第１電源３と電力増幅器２とが第１抵抗器６を介して接続される。また、第１バイパススイッチ７が第１抵抗器６の両端を短絡する場合、第１電源３と電力増幅器２とが第１抵抗器６を介することなく接続される。

[0076] 第１バイパススイッチ７は、切替スイッチ５や第２バイパススイッチ９と同様、当該第１バイパススイッチ７に与えられる制御信号がＬレベルの場合、開放状態となり、Ｈレベルの場合短絡状態となる。

反転器１３は、信号線路１２において抵抗値可変部１６（第１バイパスス

イッチ７）へ繋がる分岐点と、切替スイッチ５との間に接続されている。これにより、抵抗値可変部１６に対しては制御信号が与えられる一方、切替スイッチ５に対しては制御信号を反転した反転信号が与えられる。

[0077] よって、本実施形態のバイアス回路１に与えられる制御信号が入力端子１１においてＨレベルからＬレベルへ切り替わると、切替スイッチ５は開放状態から短絡状態へ切り替わり、第１バイパススイッチ７は短絡状態から開放状態へ切り替わる。すなわち、各スイッチの状態が図６に示す状態となる。

このとき、第１電源３及び第２電源４の両方を電力増幅器２に接続した状態で、第２電圧Ｖ２がゲートバイアス電圧として電力増幅器２へ供給される。よって、バイアス回路１は、電力増幅器２をオフ状態に制御する。

また、第１電源３は、第１抵抗器６を介して電力増幅器２に接続される。なお、第１抵抗器６は、電力増幅器２に供給されるゲートバイアス電圧が第２電圧Ｖ２となるように、抵抗値が設定されている。

[0078] 一方、制御信号が入力端子１１においてＬレベルからＨレベルへ切り替わると、切替スイッチ５は短絡状態から開放状態へ切り替わり、第１バイパススイッチ７は開放状態から短絡状態へ切り替わる。

このとき、第２電源４と、電力増幅器２との間は開放され、第１電源３と、電力増幅器２とが第１抵抗器６を介することなく接続される。この場合、電力増幅器２には、第１電圧Ｖ１が供給される。よって、バイアス回路１は、電力増幅器２をオン状態に制御する。

[0079] よって、本実施形態において、第１電源３は、電力増幅器２をオン状態とするための第１電圧Ｖ１及び電力増幅器２をオフ状態とするための第２電圧Ｖ２を電力増幅器２へ供給するために必要な電圧（第１電圧Ｖ１に必要な電圧）を出力する。

また、第２電源４は、電力増幅器２をオフ状態とするための第２電圧Ｖ２を電力増幅器２へ供給するために必要な電圧（第２電圧Ｖ２に必要な電圧）を出力する。

[0080] 本実施形態のバイアス回路１において、抵抗値可変部１６の両端の抵抗値

Ｒ２は、第１バイパススイッチ７が切り替えられることにより、切替スイッチ５が開放状態の場合と、短絡状態の場合とで異なるように切り替えることができる。

[0081] このように、抵抗値可変部１６は、切替スイッチ５が開放状態の場合と、短絡状態の場合とで抵抗値Ｒ２が異なっている。

本実施形態のバイアス回路１において、切替スイッチ５が開放状態の場合の抵抗値Ｒ２は、第１抵抗器６が第１バイパススイッチ７（断続スイッチ）によってバイパスされるため、切替スイッチ５が短絡状態の場合の抵抗値Ｒ２よりも小さくなるように設定されている。

[0082] 本実施形態のバイアス回路１においても、抵抗値可変部１６の両端の抵抗値Ｒ２が可変とされているので、切替スイッチ５が開放状態である場合に電力増幅器２のゲート電流Ｉｇが増加したとしても、抵抗値Ｒ２を小さくすることができ、上記従来例のように電源保護のための抵抗器に起因して分圧が生じるのを抑制することができる。この結果、ゲートバイアス電圧を供給したときのゲート－ソース間電圧Ｖｇｓに変動が生じるのを抑制することができ、適切に電力増幅器２をオンオフ制御することができる。

[0083] 図７は、第３実施形態に係るバイアス回路１を示す回路図である。

第３実施形態に係るバイアス回路１は、第２電源４に代えてオペアンプ２０が切替スイッチ５に接続されている点において第２実施形態と相違している。その他の点については第２実施形態と同様である。

本実施形態において、オペアンプ２０は、第２実施形態における第２電源４と同様の電圧を出力するように設定されている。

[0084] これら構成においても、第２実施形態と同様、適切に電力増幅器２をオンオフ制御することができる。

[0085] 図８は、第４実施形態に係るバイアス回路１を示す回路図である。

第４実施形態に係るバイアス回路１は、第１電源３に代えてオペアンプ２１が切替スイッチ５に接続されている点において第１実施形態と相違している。その他の点については第１実施形態と同様である。

本実施形態において、オペアンプ２１は、第１実施形態における第１電源と同様の電圧を出力するように設定されている。

[0086] これら構成においても、第１実施形態と同様、適切に電力増幅器２をオンオフ制御することができる。

なお、第３実施形態及び第４実施形態において用いたオペアンプ２０、２１は、一定の電圧を出力することができればよく、例えば、デジタルアナログコンバータを用いてもよい。

[0087] 図９は、第５実施形態に係るバイアス回路１を示す回路図である。

第５実施形態は、第１実施形態のバイアス回路１における切替スイッチ５と第１電源３との間に、第２実施形態において示した抵抗値可変部１６を接続した点において第１実施形態と相違している。その他の点については、第１実施形態と同様である。

[0088] 抵抗値可変部１６の第１バイパススイッチ７には、入力端子１１に与えられる制御信号が反転されることなくそのまま与えられる。よって、第１バイパススイッチ７は、切替スイッチ５が短絡状態であれば短絡状態となり、切替スイッチ５が開放状態であれば開放状態となる。

[0089] 本実施形態において、切替スイッチ５が短絡状態であれば第１バイパススイッチ７も短絡状態となるため、第１電源３による電圧が電力増幅器２へ供給される場合、第１抵抗器６は常にバイパスされることになる。

この場合、抵抗値可変部１６の第１抵抗器６は、何らかの原因によって第１電源３に大きな電流が流れるような事態が生じたときに第１電源３を保護するための保護用の抵抗器として機能させることができる。

[0090] この構成においても、第１実施形態と同様、適切に電力増幅器２をオンオフ制御することができる。

なお、本実施形態では、切替スイッチ５と、第１電源３との間に第１抵抗器６と、第１バイパススイッチ７とを接続した場合を示したが、第１バイパススイッチ７を省略し、第１抵抗器６及び第１抵抗器６の両端をバイパスするバイパス経路を介して切替スイッチ５と、第１電源３とを接続する構成と

してもよい。

[0091] 図１０は、第６実施形態に係るバイアス回路１を示す回路図である。

第６実施形態は、第２実施形態のバイアス回路１における切替スイッチ５と第２電源４との間に、第１実施形態において示した抵抗値可変部１５を接続した点において第２実施形態と相違している。その他の点については、第２実施形態と同様である。

[0092] 抵抗値可変部１５の第２バイパススイッチ９には、入力端子１１に与えられる制御信号が反転された反転信号が与えられる。よって、第２バイパススイッチ９は、切替スイッチ５が短絡状態であれば短絡状態となり、切替スイッチ５が開放状態であれば開放状態となる。

[0093] 本実施形態において、切替スイッチ５が短絡状態であれば第２バイパススイッチ９も短絡状態となるため、第２電源４による電圧が電力増幅器２へ供給される場合、第２抵抗器８は常にバイパスされることになる。

この場合、抵抗値可変部１５の第２抵抗器８は、何らかの原因によって第２電源４に大きな電流が流れるような事態が生じたときに第２電源４を保護するための保護用の抵抗器として機能させることができる。

[0094] この構成においても、第２実施形態と同様、適切に電力増幅器２をオンオフ制御することができる。

なお、本実施形態では、切替スイッチ５と、第２電源４との間に第２抵抗器８と、第２バイパススイッチ９とを接続した場合を示したが、第２バイパススイッチ９を省略し、第２抵抗器８及び第２抵抗器８の両端をバイパスするバイパス経路を介して切替スイッチ５と、第２電源４とを接続する構成としてもよい。

[0095] 図１１は、第７実施形態に係るバイアス回路１を示す回路図である。

第７実施形態は、第５実施形態のバイアス回路１における抵抗値可変部１６が第１バイパススイッチ７に代えて第１感温抵抗器２５を備えるとともに、抵抗値可変部１５が第２バイパススイッチ９に代えて第２感温抵抗器２６を備えている点において第５実施形態と相違している。

[0096] 抵抗値可変部１６は、互いに並列に接続された第２抵抗器８及び第２感温抵抗器２６を含んでいる。また、抵抗値可変部１５は、互いに並列に接続された第１抵抗器６及び第１感温抵抗器２５を含んでいる。

[0097] 第１感温抵抗器２５及び第２感温抵抗器２６は、温度の上昇に応じて抵抗値が低下する特性を有している。

第１感温抵抗器２５及び第２感温抵抗器２６は、例えば常温における抵抗値が第１抵抗器６及び第２抵抗器８とほぼ同じであり、電力増幅器２の内部温度が上昇すると、内部温度の上昇に応じて抵抗値が低下する。

[0098] よって、抵抗値可変部１６の両端の抵抗値Ｒ２は可変とされている。また、抵抗値可変部１５の両端の抵抗値Ｒ１も可変とされている。

[0099] 本実施形態によれば、電力増幅器２の内部温度が上昇し、電力増幅器２のゲート電流Ｉｇが増加したとしても、抵抗値可変部１６の第２感温抵抗器２６によって抵抗値Ｒ２を低下させることができるので、上記従来例のように電源保護のための抵抗器に起因して分圧が生じるのを抑制することができ、ゲート－ソース間電圧Ｖｇｓに変動が生じるのを抑制することができる。

[0100] なお、切替スイッチ５が開放状態である場合において、電力増幅器２の内部温度が低下したときは、電力増幅器２のゲート電流Ｉｇの増加も見られなくなる。よって、電力増幅器２の内部温度が低下し第２感温抵抗器２６の抵抗値が高くなったとしても、そのまま第２電源４によってゲートバイアス電圧を供給すれば、電力増幅器２を適切に制御することができる。

[0101] また、同様に、切替スイッチ５が短絡状態である場合においては、電力増幅器２のゲート電流Ｉｇが増加したとしても、第１感温抵抗器２５によって抵抗値Ｒ１を低下させることができる。これによって、電源保護のための抵抗器に起因して分圧が生じるのを抑制することができ、ゲート－ソース間電圧Ｖｇｓに変動が生じるのを抑制することができる。

[0102] 図１２は、本実施形態のバイアス回路１、及び従来のバイアス回路それぞれによって電力増幅器２をオンオフ制御したときのゲート－ソース間電圧Ｖｇｓ及びドレイン－ソース間電流Ｉｄｓの変化を示した図である。

[0103] 図１２中、線図Ｌ３１は制御信号、線図Ｌ３２は実際のゲート電流の絶対値｜Ｉｇ｜の変化を示しており、図３中の線図Ｌ１及び線図Ｌ７と同じ線図である。

また、図１２中、実線の線図Ｌ３３は本実施形態のゲート－ソース間電圧Ｖｇｓの変化を示している。また、線図Ｌ３３に重ねて示している破線の線図Ｌ３４は理想的なゲート－ソース間電圧Ｖｇｓの変化を示している。

線図Ｌ３３を見ると、理想的な変化に対してやや歪が見られるが、制御信号に対応してほぼ矩形波状に変化することが判る。

[0104] 図１２中、実線の線図Ｌ３５は本実施形態のドレイン－ソース間電流Ｉｄｓの変化を示している。また、線図Ｌ３５に重ねて示している破線の線図Ｌ３６は理想的なドレイン－ソース間電流Ｉｄｓの変化を示している。

ドレイン－ソース間電流Ｉｄｓについても、理想的な変化に対してやや歪が見られるが、制御信号に対応してほぼ矩形波状に変化することが判る。

このように、本実施形態のバイアス回路１においても、適切に電力増幅器２をオンオフ制御することができる。

[0105] 図１３は、第８実施形態に係るバイアス回路１を示す回路図である。

第８実施形態は、第５実施形態のバイアス回路１における抵抗値可変部１５として第１可変抵抗器３１を備えるとともに、抵抗値可変部１６として第２可変抵抗器３２を備えている点において第５実施形態と相違している。

[0106] 本実施形態のバイアス回路１は、さらに第１可変抵抗器３１及び第２可変抵抗器３２を制御するための制御部３３を備えている。

制御部３３は、入力端子１１に与えられる制御信号を受け付け、制御信号に基づいて第１可変抵抗器３１及び第２可変抵抗器３２を制御する。

このように、第２可変抵抗器３２及び制御部３３は、第２電源４と電力増幅器２との間に接続され抵抗値が可変とされている。

[0107] 制御部３３は、切替スイッチ５が開放状態である場合においては、第２可変抵抗器３２の抵抗値をほぼ０にまで低下させる。これにより、電力増幅器２の内部温度が上昇し、電力増幅器２のゲート電流Ｉｇが増加したとしても

、上記従来例のように電源保護のための抵抗器に起因して分圧が生じるのを抑制することができ、ゲート－ソース間電圧Ｖｇｓに変動が生じるのを抑制することができる。

[0108] また、制御部３３は、切替スイッチ５が短絡状態である場合においては、第１可変抵抗器３１の抵抗値をほぼ０にまで低下させるとともに、第２可変抵抗器３２の抵抗値を第２電源４を適切に保護しうる値に上昇させる。これにより、電力増幅器２の内部温度が上昇し、電力増幅器２のゲート電流Ｉｇが増加したとしても、電源保護のための抵抗器に起因して分圧が生じるのを抑制することができ、ゲート－ソース間電圧Ｖｇｓに変動が生じるのを抑制することができる。

[0109] このように、制御部３３が制御信号に基づいて、第１可変抵抗器３１及び第２可変抵抗器３２を適切に制御することで、ゲート－ソース間電圧Ｖｇｓに変動が生じるのを抑制することができる。

[0110] なお、今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。

本実施形態では、送信信号を増幅するための電力増幅器２を制御するバイアス回路１を例示したが、受信信号を増幅する電力増幅器についても本実施形態は適用可能である。

また、本実施形態では、制御信号がＨレベルの期間において電力増幅器２をオン状態に制御しＬレベルの期間において電力増幅器２をオフ状態に制御する場合を示したが、制御信号がＨレベルの期間において電力増幅器２をオフ状態に制御し、Ｌレベルの期間において電力増幅器２をオン状態に制御する場合においても、同様の構成を採用することができる。

[0111] 本発明の範囲は、上記した意味ではなく、特許請求の範囲によって示され、特許請求の範囲と均等の意味、及び範囲内でのすべての変更が含まれることが意図される。

符号の説明

[0112] １　バイアス回路

２　電力増幅器

３　第１電源

４　第２電源

５　切替スイッチ

６　第１抵抗器

７　第１バイパススイッチ

８　第２抵抗器

９　第２バイパススイッチ

１１　入力端子

１２　信号線路

１３　反転器

１４　コイル

１５　抵抗値可変部

１６　抵抗値可変部

１７　線路

１８　第１分岐線路

１９　第２分岐線路

２０　オペアンプ

２１　オペアンプ

２５　第１感温抵抗器

２６　第２感温抵抗器

３１　第１可変抵抗器

３２　第２可変抵抗器

３３　制御部

請求の範囲

[請求項1] 増幅器をオンオフ制御するためのゲートバイアス電圧を前記増幅器に供給するバイアス回路であって、

前記増幅器のゲート端子に直列接続され、前記増幅器をオン状態とするための第１ゲートバイアス電圧に必要な電圧を出力する第１電源と、

前記増幅器のゲート端子に直列接続され、前記増幅器をオフ状態とするための第２ゲートバイアス電圧に必要な電圧を出力する第２電源と、

前記第１電源と前記増幅器との間に接続され、前記増幅器のオンオフ制御に関する制御信号に基づいて前記第１電源と前記増幅器との間を開放状態又は短絡状態のいずれかに切り替わることで、前記第１ゲートバイアス電圧又は前記第２ゲートバイアス電圧のいずれか一方を前記増幅器へ供給する切替スイッチと、

前記第２電源と前記増幅器との間に接続され、抵抗値が可変とされている抵抗値可変部と、を備えている

バイアス回路。

[請求項2] 増幅器をオンオフ制御するためのゲートバイアス電圧を前記増幅器に供給するバイアス回路であって、

前記増幅器のゲート端子に直列接続され、前記増幅器をオン状態とするための第１ゲートバイアス電圧に必要な電圧を出力する第１電源と、

前記増幅器のゲート端子に直列接続され、前記増幅器をオフ状態とするための第２ゲートバイアス電圧に必要な電圧を出力する第２電源と、

前記前記第２電源と前記増幅器との間に接続され、前記増幅器のオンオフ制御に関する制御信号に基づいて前記第２電源と前記増幅器との間を開放状態又は短絡状態のいずれかに切り替わることで、前記第

１ゲートバイアス電圧又は前記第２ゲートバイアス電圧のいずれか一方を前記増幅器へ供給する切替スイッチと、

前記第１電源と、前記増幅器との間に接続され、抵抗値が可変とされている抵抗値可変部と、を備えている

バイアス回路。

[請求項3] 前記抵抗値可変部の抵抗値は、前記切替スイッチが開放状態の場合の方が、前記切替スイッチが短絡状態の場合よりも小さくなる

請求項１又は２に記載のバイアス回路。

[請求項4] 前記抵抗値可変部は、

前記第１電源又は前記第２電源と前記増幅器との間に接続された抵抗器と、

前記制御信号に基づいて前記抵抗器の両端を短絡又は開放する断続スイッチと、を備えている

請求項１から請求項３のいずれか一項に記載のバイアス回路。

[請求項5] 前記抵抗値可変部は、

前記第１電源又は前記第２電源と前記増幅器との間に接続された可変抵抗器と、

前記可変抵抗器に並列に接続された抵抗器と、を備え、

前記可変抵抗器は、感温抵抗器である

請求項１から請求項３のいずれか一項に記載のバイアス回路。

[請求項6] 前記制御信号に基づいて前記切替スイッチ及び前記抵抗値可変部を制御する制御部をさらに備えている

請求項１から請求項４のいずれか一項に記載のバイアス回路。

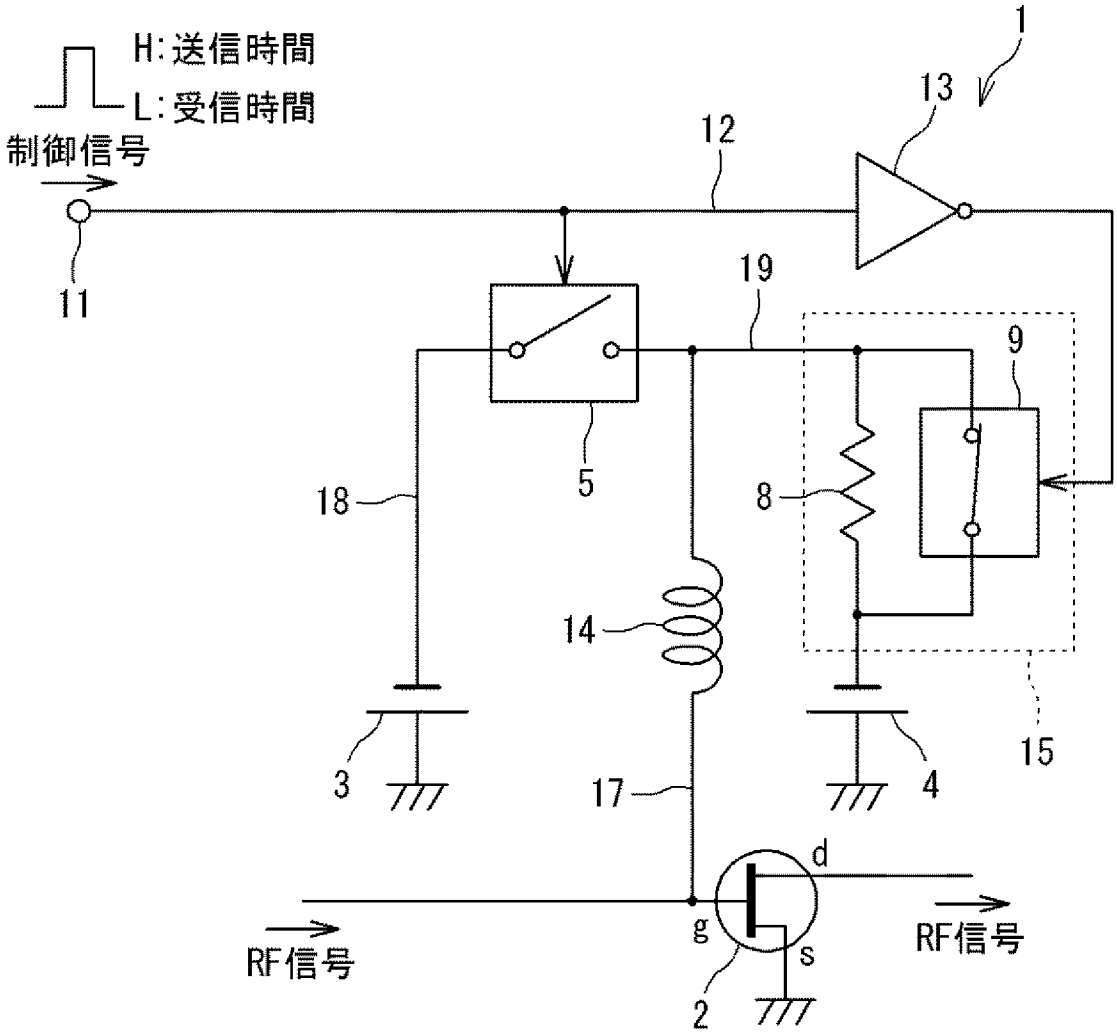
[請求項7] 前記制御信号に基づいて前記切替スイッチを制御する制御部をさらに備えている

請求項５に記載のバイアス回路。

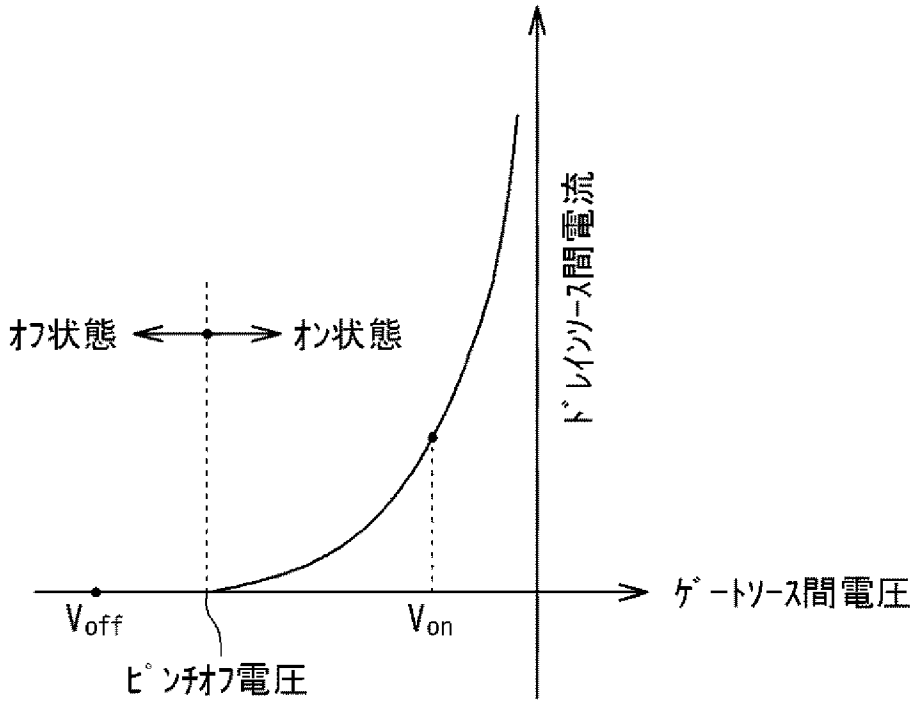
[請求項8] 前記第１電源及び前記第２電源は、オペアンプ又はデジタルアナログ変換器によって構成されている

請求項１から請求項７のいずれか一項に記載のバイアス回路。

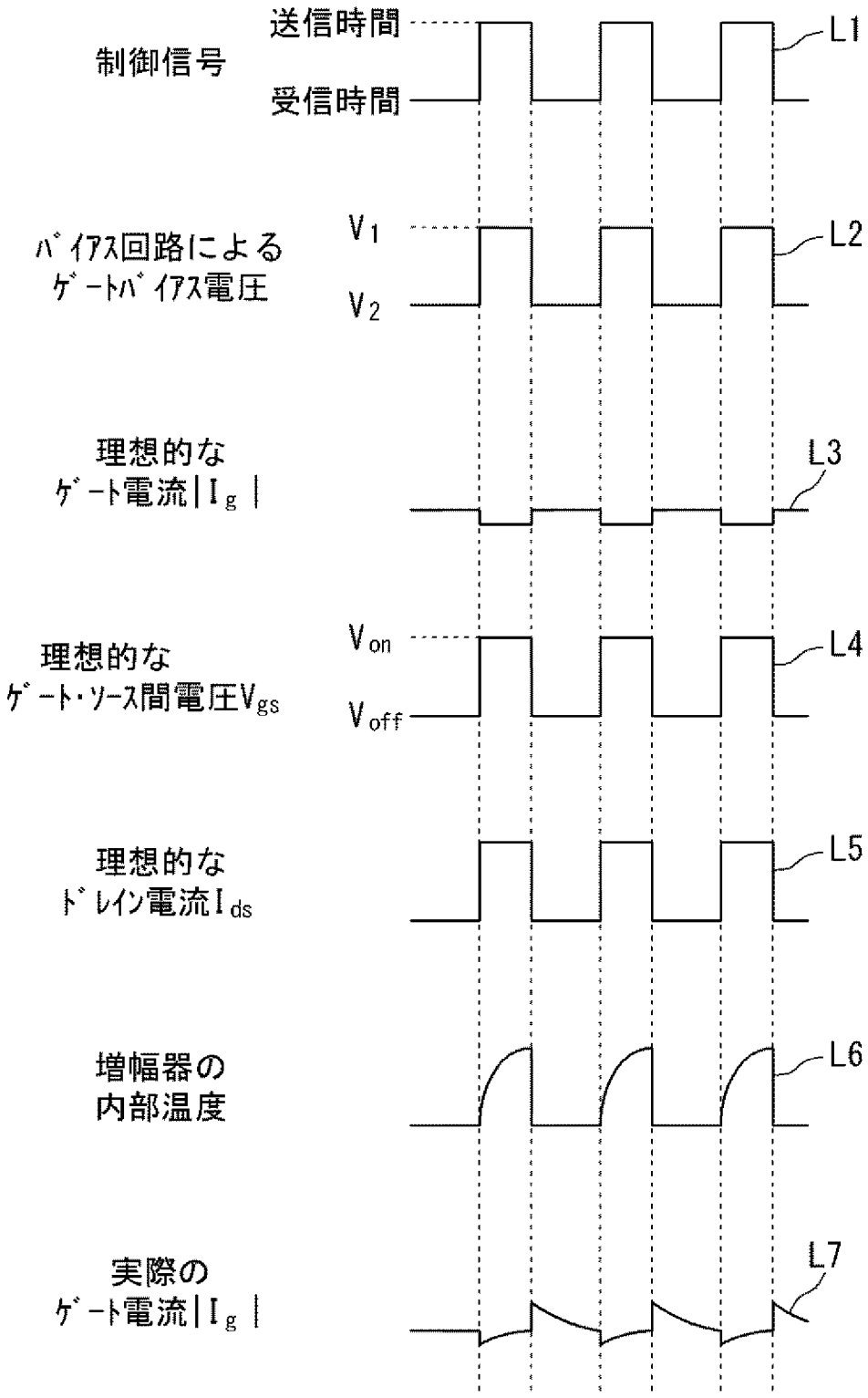
[図1]
図 1



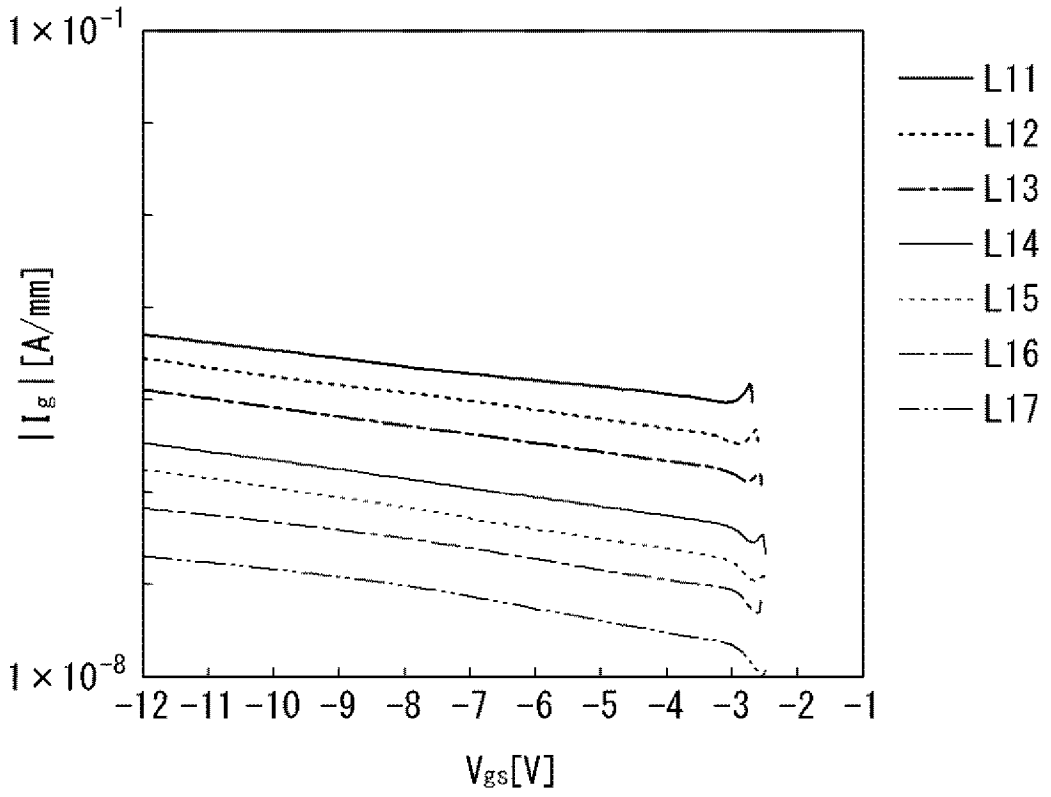
[図2]
図２



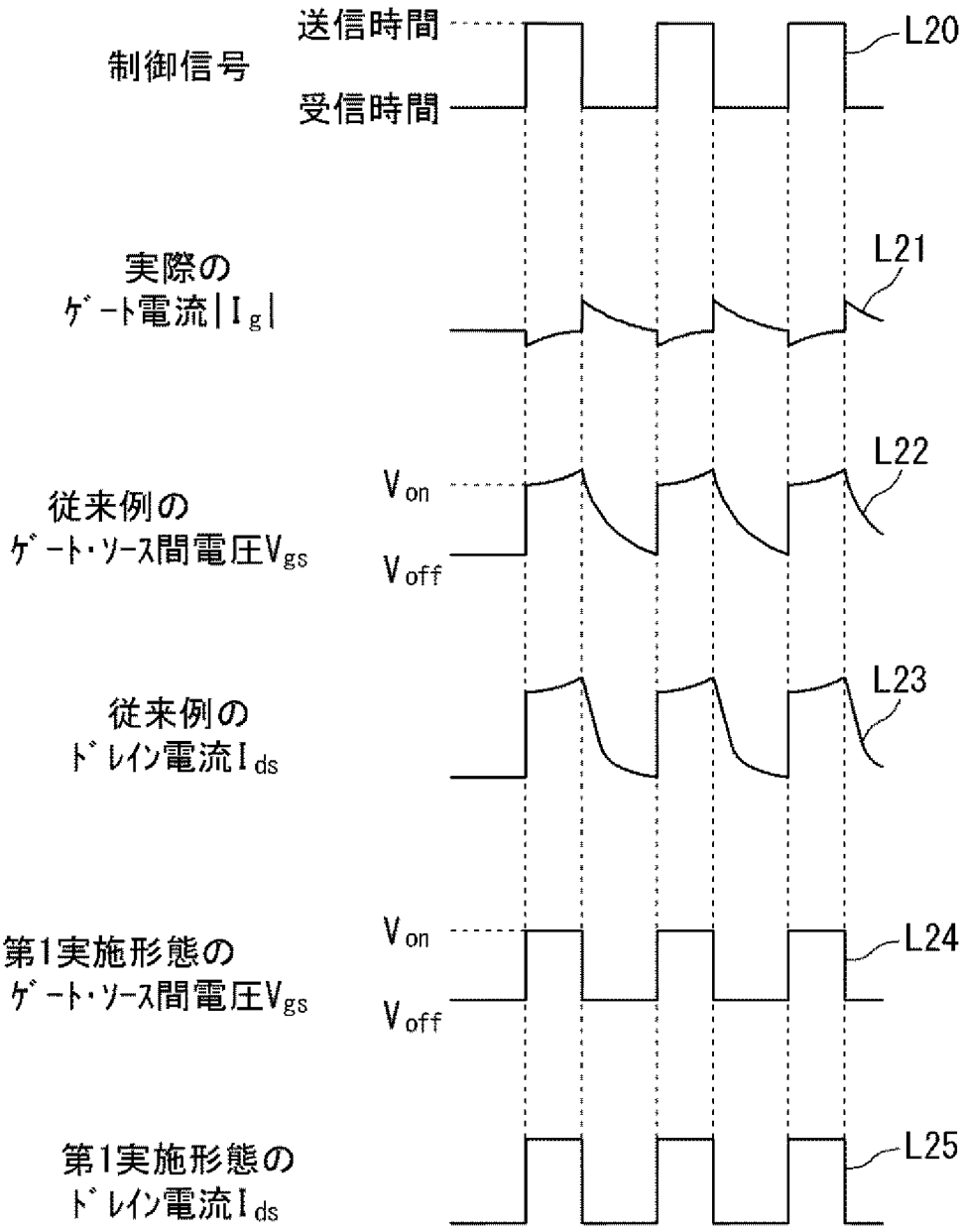
[図3]
図３


制御信号
送信時間
受信時間
L1
バイアス回路による
ゲートバイアス電圧
V1
V2
L2
理想的な
ゲート電流|Ig|
L3
理想的な
ゲート・ソース間電圧Vgs
Von
Voff
L4
理想的な
ドレイン電流Ids
L5
増幅器の
内部温度
L6
実際の
ゲート電流|Ig|
L7

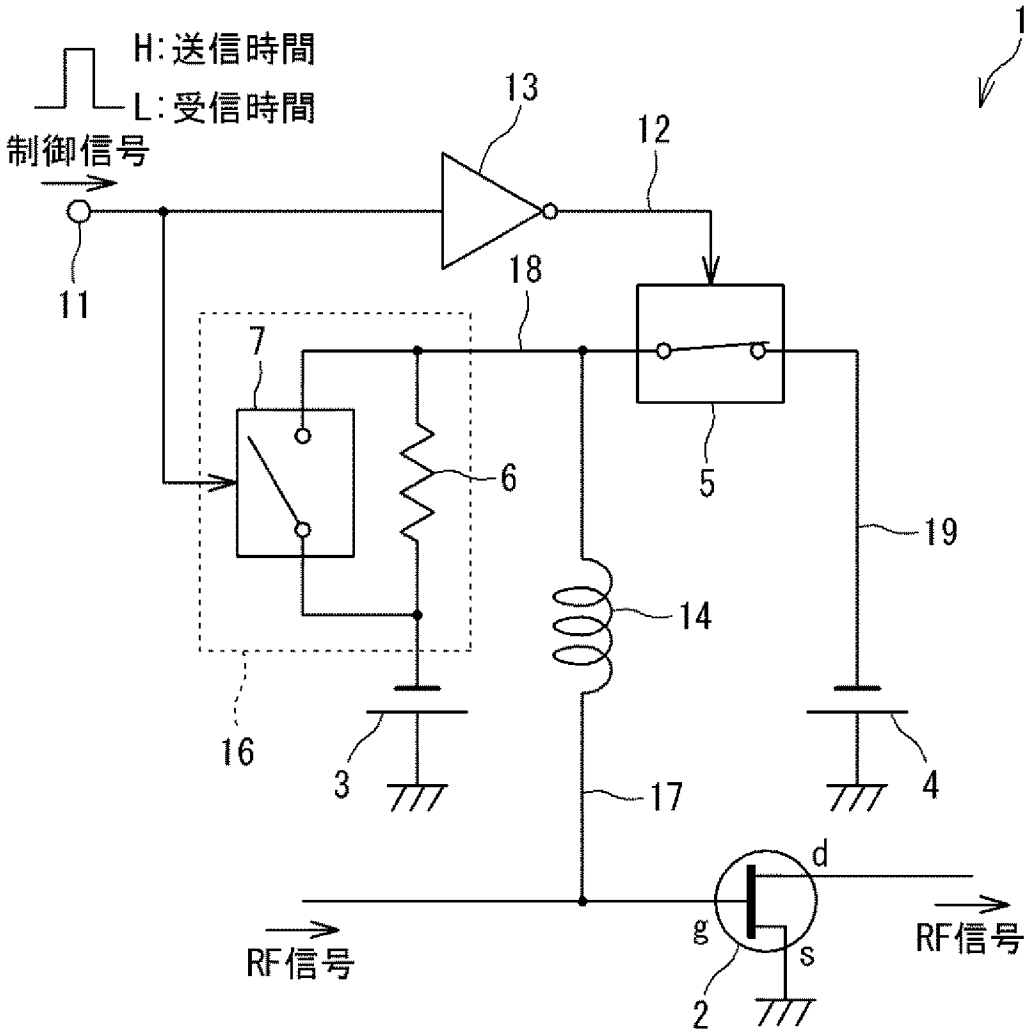
[図4]
図４


1×10⁻¹
1×10⁻⁸
|Ig|[A/mm]
-12 -11 -10 -9 -8 -7 -6 -5 -4 -3 -2 -1
Vgs[V]
L11
L12
L13
L14
L15
L16
L17

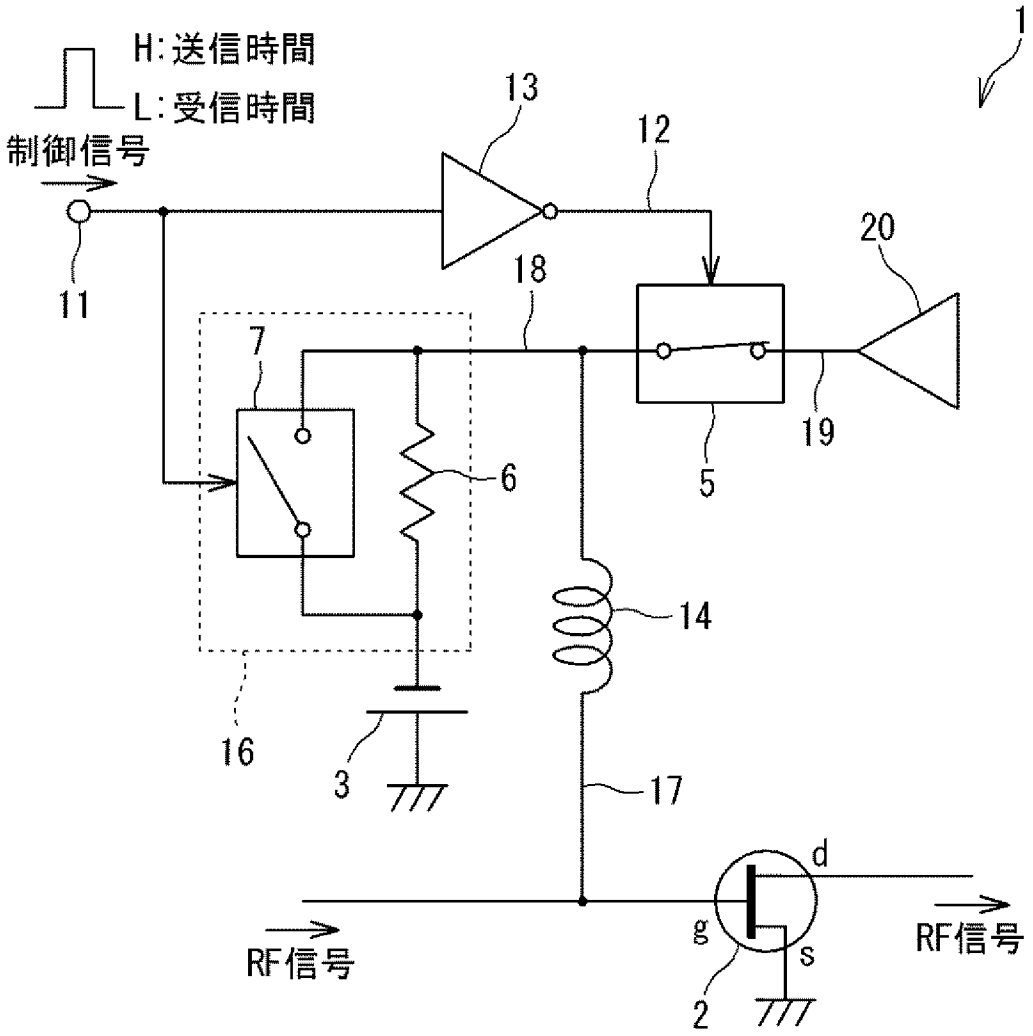
[図5]
図５


制御信号
送信時間
受信時間
L20
実際の
ｹﾞｰﾄ電流|Ig|
L21
従来例の
ｹﾞｰﾄ・ｿｰｽ間電圧Vgs
Von
Voff
L22
従来例の
ﾄﾞﾚｲﾝ電流Ids
L23
第1実施形態の
ｹﾞｰﾄ・ｿｰｽ間電圧Vgs
Von
Voff
L24
第1実施形態の
ﾄﾞﾚｲﾝ電流Ids
L25

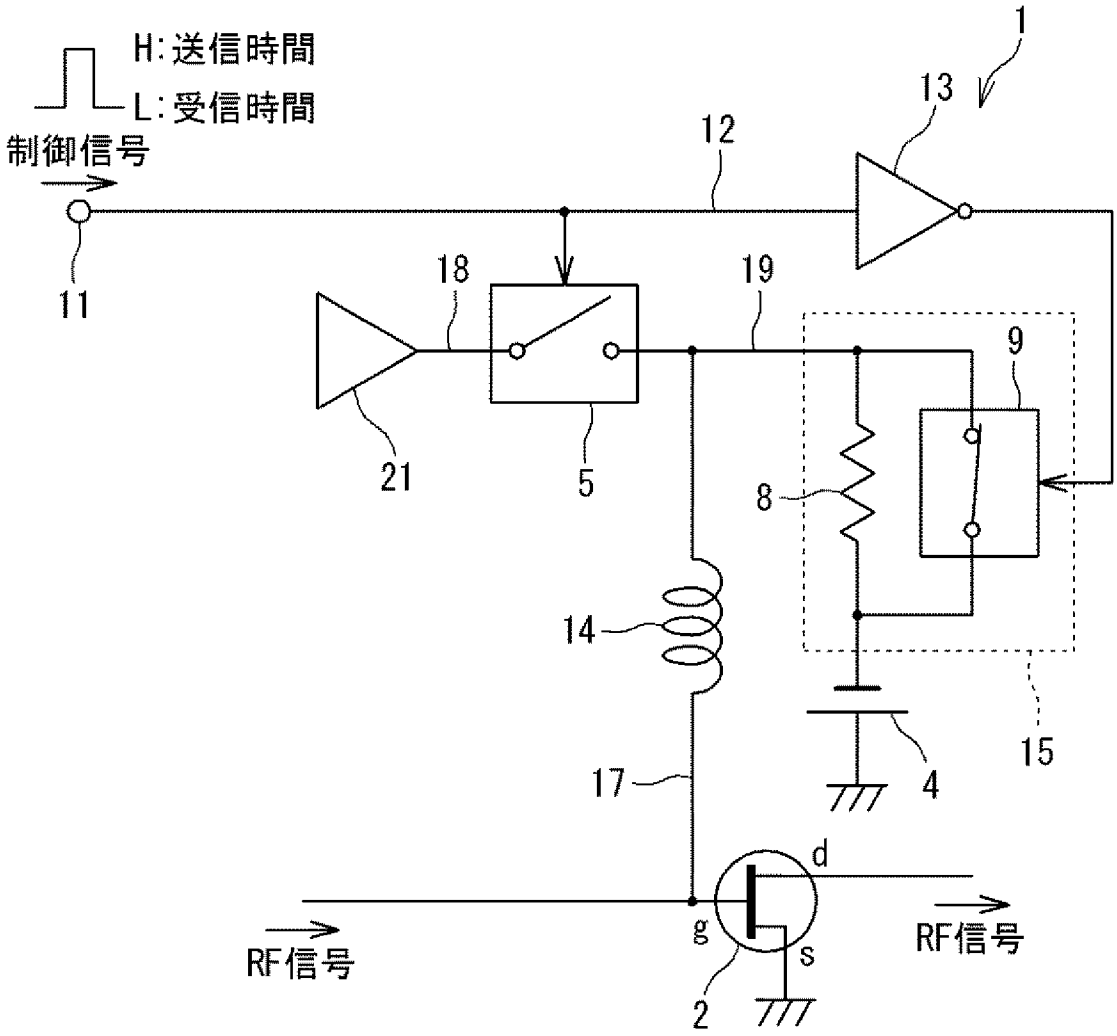
[図6]
図６



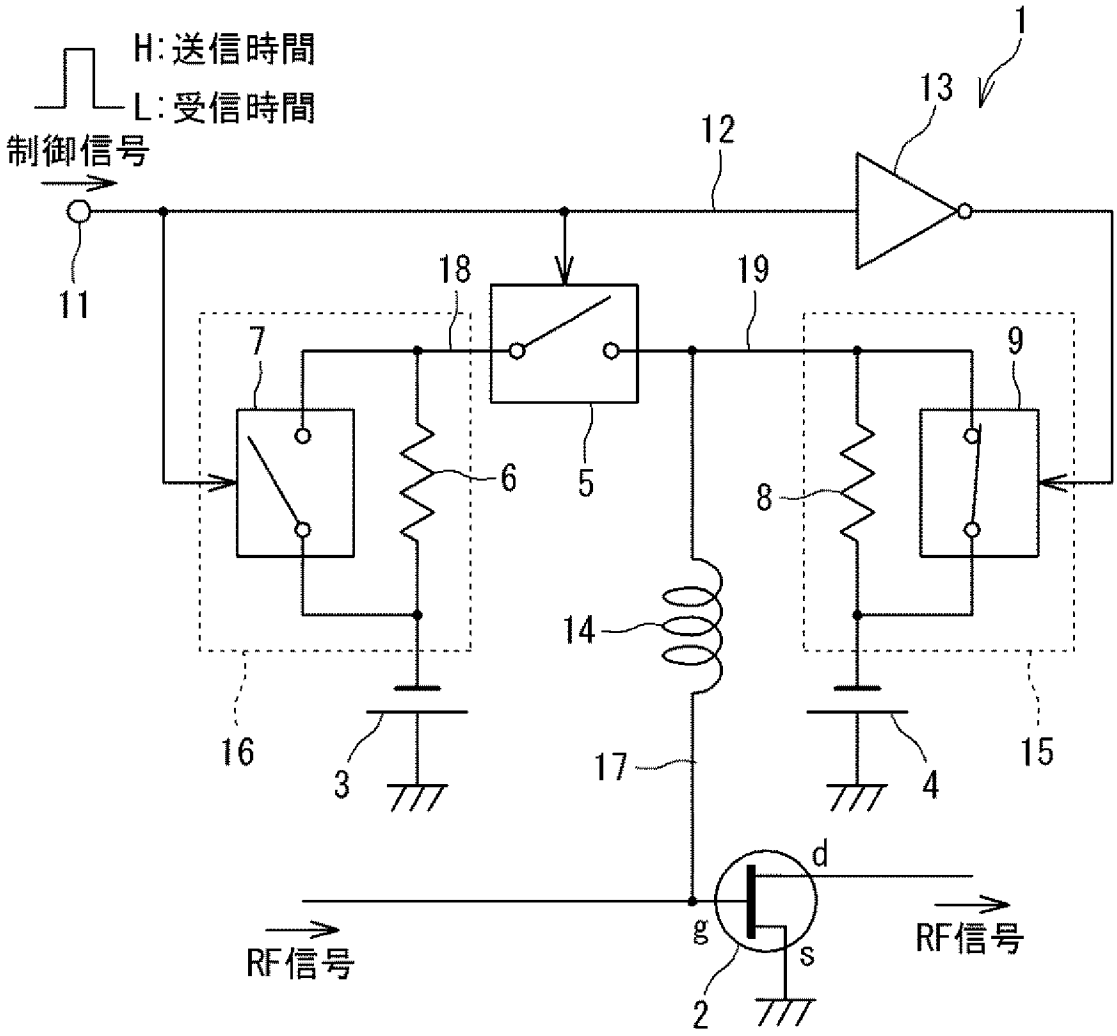
[図7]
図 7



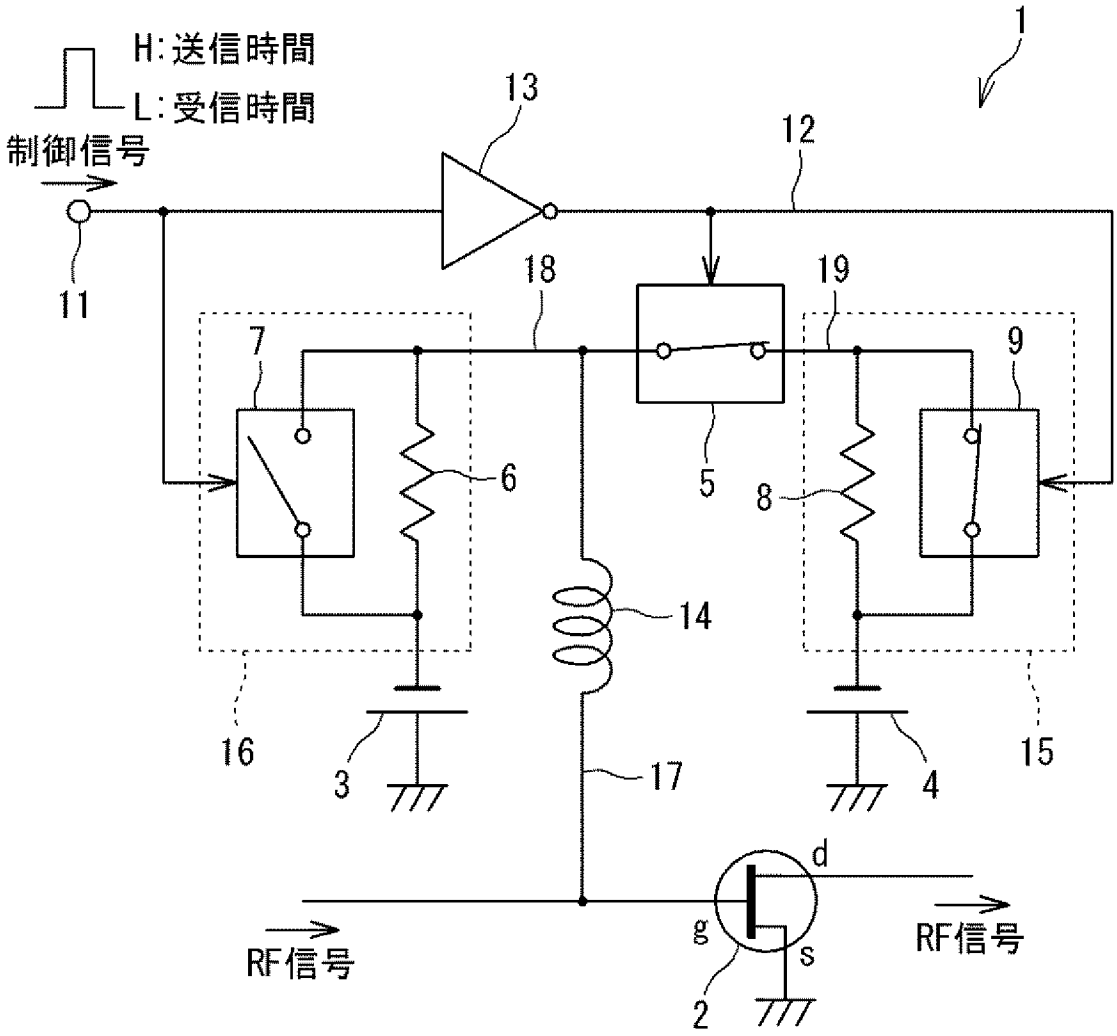
[図8]
図８



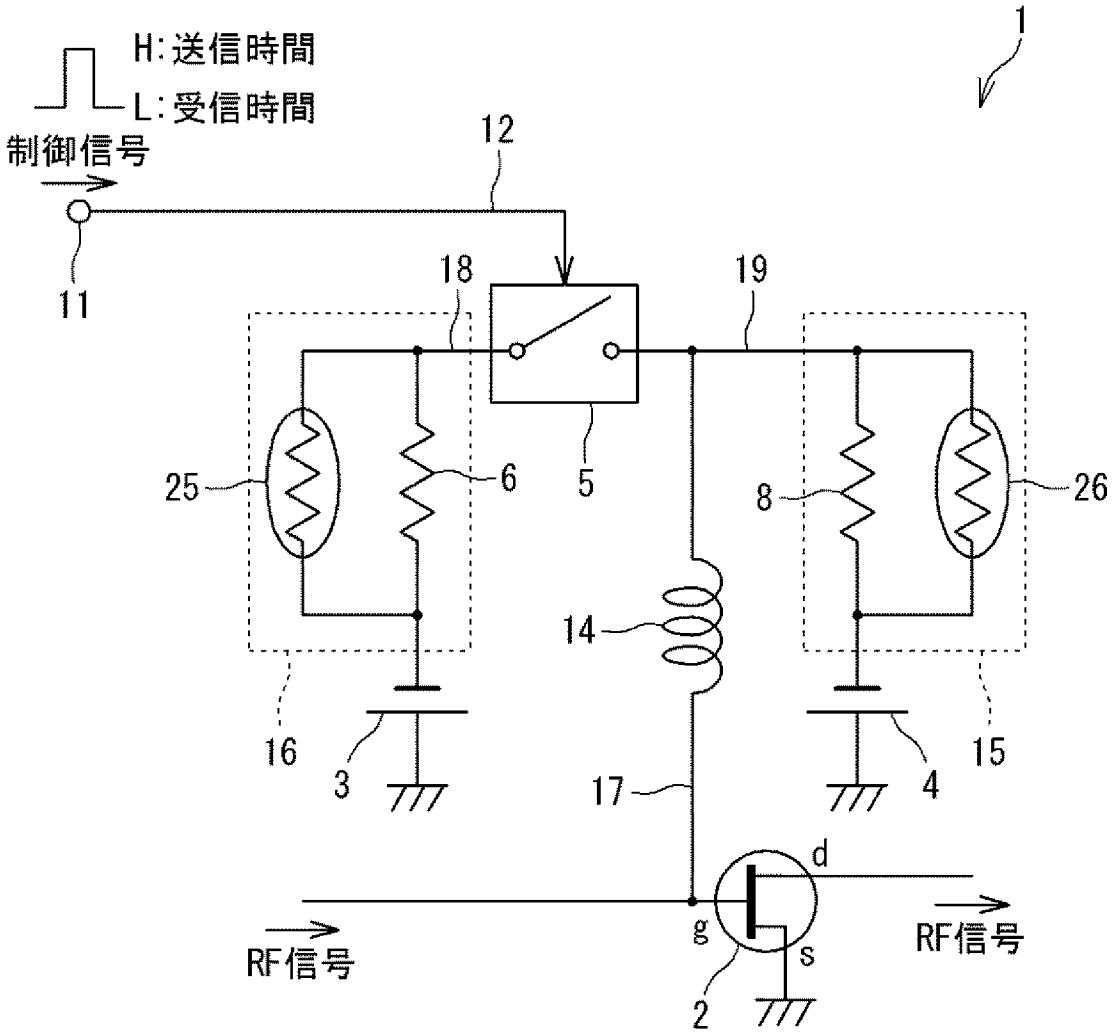
[図9]
図９


H:送信時間
L:受信時間
制御信号
11
12
13
1
18
19
7
9
6
5
8
14
16
3
17
15
4
d
g
s
2
RF信号
RF信号

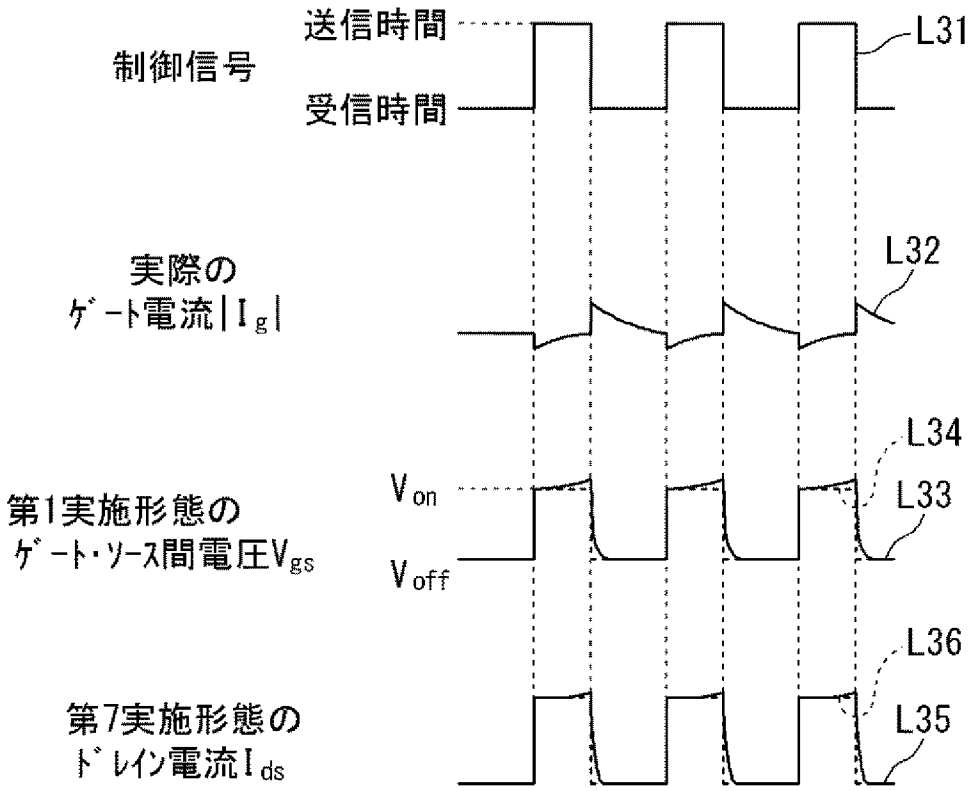
[図10]
図１０


H:送信時間
L:受信時間
制御信号
11
13
12
1
18
19
7
9
6
5
8
14
16
3
17
15
4
d
g
s
2
RF信号
RF信号

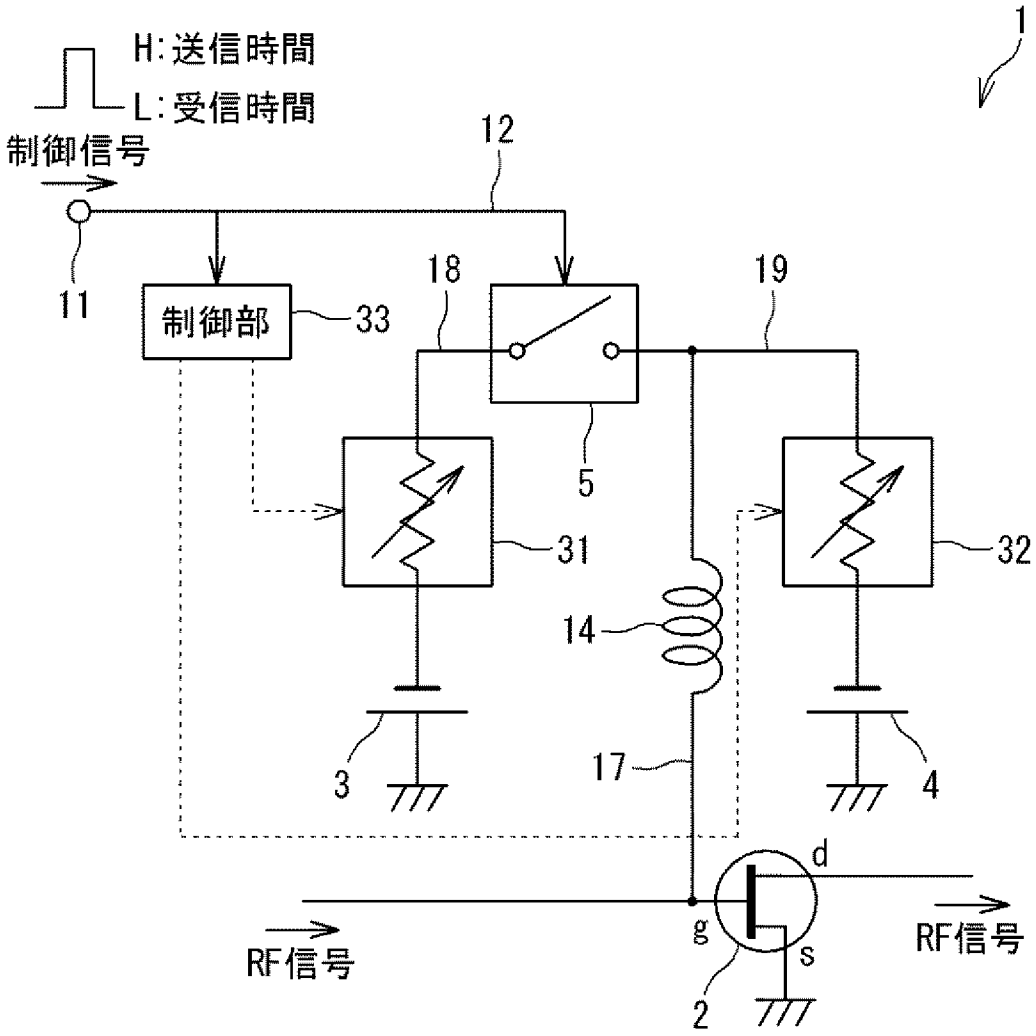
[図11]
図１１


H:送信時間
L:受信時間
制御信号
1
12
11
18
19
25
6
5
8
26
14
16
3
17
15
4
d
g
s
2
RF信号
RF信号

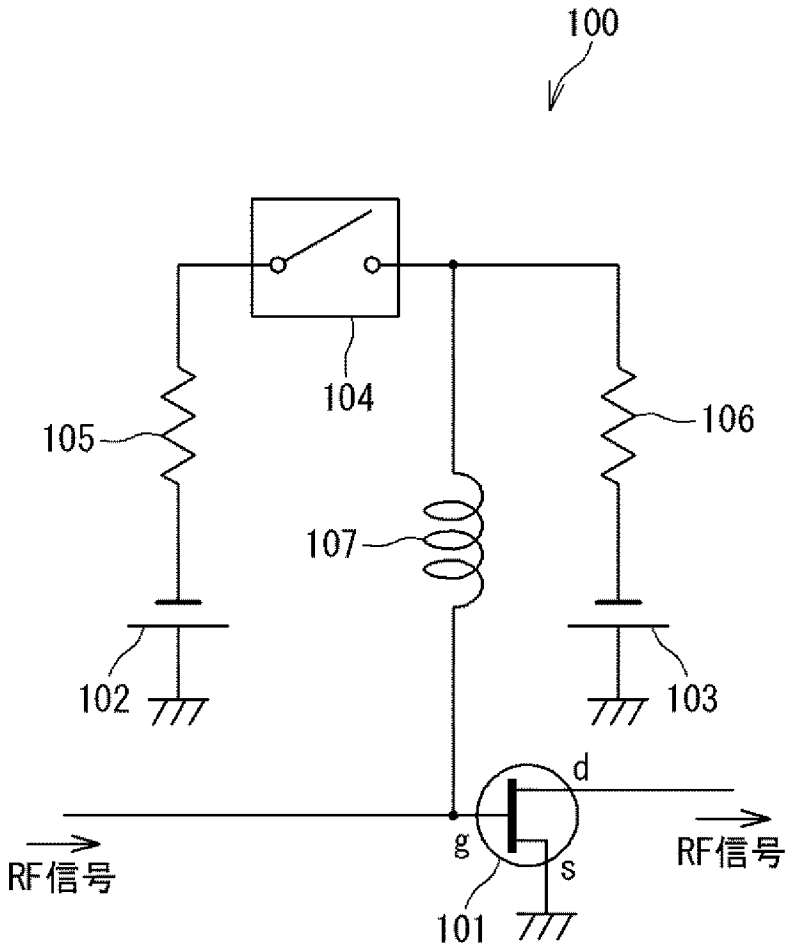
[図12]
図１２


制御信号
送信時間
受信時間
L31
実際の
ｹﾞｰﾄ電流|Ig|
L32
第1実施形態の
ｹﾞｰﾄ･ｿｰｽ間電圧Vgs
Von
Voff
L34
L33
第7実施形態の
ﾄﾞﾚｲﾝ電流Ids
L36
L35

[図13]
図１３


H:送信時間
L:受信時間
制御信号
1
12
11
制御部
33
18
19
5
31
32
14
3
17
4
d
g
s
2
RF信号
RF信号

[図14]
図１４



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2017/006612

A. CLASSIFICATION OF SUBJECT MATTER
H03F1/30(2006.01)i, *H03F3/24*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H03F1/30, H03F3/24

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2001-284974 A (NEC Corp.), 12 October 2001 (12.10.2001), paragraphs [0029] to [0055]; fig. 4 (Family: none)	1-8
A	JP 2009-44281 A (Japan Radio Co., Ltd.), 26 February 2009 (26.02.2009), paragraphs [0001] to [0007]; fig. 2 (Family: none)	1-8
A	JP 2005-524310 A (Raytheon Co.), 11 August 2005 (11.08.2005), paragraphs [0001] to [0021]; fig. 1 & US 6600301 B1 column 1, line 7 to column 4, line 36; fig. 1 & WO 2003/093918 A1 & CN 1647006 A	1-8

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
02 May 2017 (02.05.17)	16 May 2017 (16.05.17)

Name and mailing address of the ISA/	Authorized officer
Japan Patent Office 3-4-3,Kasumigaseki,Chiyoda-ku, Tokyo 100-8915,Japan	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2017/006612

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2003-8358 A (Japan Radio Co., Ltd.), 10 November 2003 (10.11.2003), entire text; all drawings (Family: none)	1-8
A	JP 5-83041 A (NEC Corp.), 02 April 1993 (02.04.1993), paragraphs [0028] to [0030]; fig. 1 & US 5278517 A column 2, line 54 to column 5, line 22; fig. 2 to 3 & EP 488385 A1	1-8

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１７／００６６１２

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H03F1/30(2006.01)i, H03F3/24(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H03F1/30, H03F3/24

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１７年
日本国実用新案登録公報	１９９６－２０１７年
日本国登録実用新案公報	１９９４－２０１７年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2001-284974 A（日本電気株式会社）2001.10.12, 段落［0029］-［0055］, 図４（ファミリーなし）	1-8
A	JP 2009-44281 A（日本無線株式会社）2009.02.26, 段落［0001］-［0007］, 図２（ファミリーなし）	1-8
A	JP 2005-524310 A（レイセオン　カンパニー）2005.08.11, 段落［0001］-［0021］, 図１ & US 6600301 B1, 第１欄第７行-第４欄第36行, 図１ & WO 2003/093918 A1 & CN 1647006 A	1-8

☑　Ｃ欄の続きにも文献が列挙されている。　　☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
０２．０５．２０１７	１６．０５．２０１７

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　５Ｗ　５８８８
及川　尚人
電話番号　０３－３５８１－１１０１　内線　３５７６

C（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2003-8358 A（日本無線株式会社）2003.11.10，全文，全図（ファミリーなし）	1-8
A	JP 5-83041 A（日本電気株式会社）1993.04.02，段落[0028]-[0030]，図1 & US 5278517 A，第2欄第54行-第5欄第22行，図2-3 & EP 488385 A1	1-8