

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4209355号
(P4209355)

(45) 発行日 平成21年1月14日 (2009. 1. 14)

(24) 登録日 平成20年10月31日 (2008. 10. 31)

(51) Int. Cl.

F I

HO 4 B 7/10 (2006. 01)
 HO 4 B 1/707 (2006. 01)
 HO 4 B 7/08 (2006. 01)
 HO 4 J 1/00 (2006. 01)

HO 4 B 7/10 A
 HO 4 J 13/00 D
 HO 4 B 7/08 D
 HO 4 J 1/00

請求項の数 5 (全 23 頁)

(21) 出願番号 特願2004-99260 (P2004-99260)
 (22) 出願日 平成16年3月30日 (2004. 3. 30)
 (65) 公開番号 特開2005-286780 (P2005-286780A)
 (43) 公開日 平成17年10月13日 (2005. 10. 13)
 審査請求日 平成18年7月12日 (2006. 7. 12)

(73) 特許権者 000005223
 富士通株式会社
 神奈川県川崎市中原区上小田中4丁目1番
 1号
 (74) 代理人 100084711
 弁理士 齊藤 千幹
 (72) 発明者 久保 徳郎
 神奈川県川崎市中原区上小田中4丁目1番
 1号 富士通株式会社内
 (72) 発明者 長谷 和男
 神奈川県川崎市中原区上小田中4丁目1番
 1号 富士通株式会社内
 (72) 発明者 濱田 一
 神奈川県川崎市中原区上小田中4丁目1番
 1号 富士通株式会社内

最終頁に続く

(54) 【発明の名称】 位相キャリブレーション方法及び位相キャリブレーション装置

(57) 【特許請求の範囲】

【請求項 1】

主信号にキャリブレーション信号を挿入して所定の回路に入力し、該回路の出力信号に含まれるキャリブレーション信号を用いて前記主信号の位相をキャリブレーションする位相キャリブレーション方法において、

前記回路の出力信号から該回路に入力する前の主信号を減算してキャリブレーション信号を抽出し、

該キャリブレーション信号の位相変化に基づいて該回路の位相特性を推定し、

該位相特性と逆特性の位相調整を前記主信号に施す、

ことを特徴とする位相キャリブレーション方法。

10

【請求項 2】

複数ブランチの主信号に順番にキャリブレーション信号を挿入して各主信号が入力される回路の位相特性を推定して前記各主信号の位相をキャリブレーションする位相キャリブレーション方法において、

全ブランチの前記回路の出力信号を合成して第1の合成信号を出力すると共に、全ブランチの前記主信号を合成して第2の合成信号を出力し、

前記第1の合成信号から第2の合成信号を除去してキャリブレーション信号を抽出し、

該キャリブレーション信号の位相変化に基づいて該キャリブレーション信号が挿入された主信号が入力される前記回路の位相特性を推定し、

該位相特性と逆特性の位相調整を前記主信号に施す、

20

ことを特徴とする位相キャリブレーション方法。

【請求項 3】

前記キャリブレーション信号を拡散符号により拡散して所定の主信号に挿入し、

前記第1合成信号から第2合成信号を除去して得られた信号を前記拡散符号により逆拡散してキャリブレーション信号を抽出する、

ことを特徴とする請求項2記載の位相キャリブレーション方法。

【請求項 4】

複数ブランチの主信号に順番にキャリブレーション信号を挿入して各主信号が入力される回路の位相特性を推定して前記各主信号の位相をキャリブレーションする位相キャリブレーション装置において、

複数ブランチの主信号に順番にキャリブレーション信号を挿入するキャリブレーション信号挿入部、

全ブランチの前記回路の出力信号を合成して第1の合成信号を出力する第1の合成回路、

全ブランチの主信号を合成して第2の合成信号を出力する第2の合成回路、

前記第1の合成信号から第2の合成信号を除去してキャリブレーション信号を出力するキャリブレーション信号抽出部、

該キャリブレーション信号の位相変化に基づいて該キャリブレーション信号が挿入された主信号が入力される前記回路の位相特性を推定し、該位相特性と逆特性の位相調整を前記主信号に施す位相調整部、

を有することを特徴とする位相キャリブレーション装置。

【請求項 5】

前記キャリブレーション信号を拡散符号により拡散する拡散部、

該拡散信号を所定の主信号に挿入する挿入部、

前記第1合成信号から第2合成信号を除去して得られた信号を前記拡散符号により逆拡散してキャリブレーション信号を抽出する逆拡散部、

を有することを特徴とする請求項4記載の位相キャリブレーション装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は位相キャリブレーション方法及び位相キャリブレーション装置に係わり、特に、主信号にキャリブレーション信号を挿入して所定の回路に入力し、該回路の出力信号に含まれるキャリブレーション信号の位相変化に基づいて主信号の位相をキャリブレーションする位相キャリブレーション方法及び位相キャリブレーション装置に関する。

【背景技術】

【0002】

通信システムにおいて、基地局又は移動局装置に複数のアンテナ及び送信機を配置し、各々のアンテナから出力する電波の位相・振幅を独立に制御して、所定方向にピークが向くように送信ビームパターンを形成するアダプティブアレイアンテナシステムが知られている。

図17は基地局のアダプティブアレイアンテナシステムの構成図であり、方向推定部1は移動局から送信された信号を受信して該移動局の方向を推定し、送信ビームフォーマ2はアレイアンテナ3の各アンテナ素子A#1～A#nから出力する電波の位相・振幅を独立に制御して、移動局方向にピークが向くように送信ビームパターンを形成する。送信ビームフォーマ2において、ウェイト制御部2aは移動局方向にピークが向くように各アンテナ素子A#1～A#nの振幅、位相調整値 w_i, φ_i を出力し、振幅、位相調整部2b1～2bnは各アンテナ素子A#1～A#nに入力する送信信号の振幅、位相を w_i, φ_i により調整する。DA変換器4a～4nは振幅、位相調整部2b1～2bnから出力する信号をアナログに変換する。アナログ回路5a～5nはミキサ6a、局部発振器6b、フィルタ6c、高周波増幅器6dを備えている。各アナログ回路5a～5nのミキサ6aは、各DA変換器4a～4nから出力する送信信号に局部発振器6bの出力信号を乗算して周波数をベースバンドから高周波にアッ

10

20

30

40

50

ブコンバートし、フィルタ 6 c は所望の帯域成分を通過し、高周波増幅器 6 d はフィルタ出力を高周波増幅して対応するアンテナ素子 A#1 ~ A#n に入力する。図 17 のアダプティブアレイアンテナシステムによれば、移動局方向にピークが向くように送信ビームパターンを形成することができる。

【0003】

この図 17 のアダプティブアレイアンテナシステムにおいて、問題となるのがアナログ部品の振幅、位相バラツキによる各ブランチの偏差である。この様子を図 18 に示す。ウェイト制御の重み係数を各ブランチ全て同じ値とした場合、図 18 に示す様にウェイト制御後の位相はデジタル部においては全て同じとなるが、DAC 後のアナログ回路 5 a ~ 5 n を通過してアンテナ端に到達する時には、各ブランチの位相は偏差を持つようになる。この偏差を無くすようにアナログ回路 5 a ~ 5 n を作製する事は、不可能ではないが現実的ではない。作製コスト、温度特性及び経年変動による変動を無くすように作るとは相当困難と思われる。そこで必要となってくるのが位相キャリブレーションである。図 19 は位相キャリブレーションを備えたアダプティブアレイアンテナシステムの構成図であり、ウェイト制御を行なう送信ビームフォーマットの後に位相キャリブレーション 7 を設けている。位相キャリブレーション 7 は各アンテナ素子に入力する送信信号の位相を調整する位相調整部 7a1 ~ 7an と位相調整値を発生する位相制御部 7 b を備えている。位相キャリブレーション 7 は、アナログ回路 5 a ~ 5 n での位相変化の補正を行い、すなわち、アナログ回路 5 a ~ 5 n での位相特性と逆特性の位相補正を行なって、アレイアンテナ 3 で結果的に位相が揃うように制御する。

【0004】

図 19 のキャリブレーションを行う為には、アナログ回路 5 a ~ 5 n を通過した信号を観測し、該アナログ回路の位相特性(位相の進み/遅れ特性)を測定する必要があり、図 20、図 21 にその為の構成を備えたアダプティブアレイアンテナシステムを示す。

位相をキャリブレーションするには、各ブランチの送信信号にキャリブレーション信号を順番に挿入してアナログ回路 5 a ~ 5 n に入力し、各アナログ回路の出力信号に含まれるキャリブレーション信号の位相変化を測定する必要がある。この際、各ブランチのアナログ回路 5 a ~ 5 n の出力から取り出した信号を図 20 に示す様にスイッチ 8 により 1 個ずつ選択して AD 変換後器 9 でデジタルに変換して位相キャリブレーション 7 にフィードバックする方法と、図 21 に示す様に合成部 10 で合成した後に位相キャリブレーション 7 にデジタルに変換してフィードバックする方法とがある。

【0005】

図 20、図 21 において、位相キャリブレーション 7 はデジタル構成になっており、各ブランチの送信信号の位相を調整する位相調整部 7a1 ~ 7an、アナログ回路 5 a ~ 5 n の位相特性と逆特性の位相調整をするための位相調整値を発生して位相調整部 7a1 ~ 7an に入力する位相制御部 7 b、キャリブレーション信号を発生するキャリブレーション信号発生部 7 c、キャリブレーション信号を順番に各ブランチの送信信号に挿入する加算部 7d1 ~ 7dn、フィードバックされたキャリブレーション信号を用いて各アナログ回路 5 a ~ 5 n の位相特性を推定する位相推定部 7 e、位相キャリブレーションの全体を制御するキャリブレーション制御部 7 f を有している。

【0006】

図 22 は各ブランチの送信信号にキャリブレーション信号を挿入するタイミング説明図である。キャリブレーション信号 SC は各ブランチの送信信号 SM1 ~ SMn に同時に挿入するのではなく、時間差を持って挿入する。すなわち、キャリブレーション信号 SC が挿入されたブランチの位相を推定しその結果から位相調整を行い、これを各ブランチについて繰り返す。なお、図 22 では各ブランチの位相調整を順番に行なっているが、全ブランチの位相推定を行った後でまとめて位相調整する構成でも問題はない。

図 20 のスイッチ方式では、キャリブレーション信号 SC が挿入されたブランチの送信信号 SMi と該キャリブレーション信号 SC のみが位相推定部 7 e にフィードバックされるが、図 21 の合成方式では図 23 に示すように、全ブランチの送信信号 (SM1 + SM2 + ... SMn)

10

20

30

40

50

とキャリブレーション信号SCが位相推定部7eにフィードバックされる。

【0007】

図24は合成方式の具体例であり、キャリブレーション信号SCを拡散部7gにおいて拡散符号により拡散し、セクタ7hが選択したブランチの送信信号SMiに順番に挿入し、又、復調信号を逆拡散部11において逆拡散してキャリブレーション信号を抽出して位相推定部7eに入力している。アナログ回路5a~5cは変調器MDと高周波増幅器HFAで構成されており、また、アナログ回路出力の一部を方向結合器12a~12cを用いて取り出してハイブリッド構成の合成器10に入力し、合成信号を復調器13でベースバンド信号に復調し、AD変換後に逆拡散器11に入力する構成になっている。

以上の従来技術に加え別の従来技術として、運用を停止すること無くキャリブレーションを行なうアダプティブアレイアンテナシステムがある(たとえば特許文献1参照)。この従来技術は、基準信号Yを送信し、受信信号より該基準信号と相関のある信号成分を抽出し、該信号成分に基づいて送信用重み係数を補正するものである。

【特許文献1】特開2003-143047号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

図20に示す構成では、スイッチでフィードバックするブランチの信号を選択する為、キャリブレーションする上ではある選択したブランチの送信信号とそれに挿入されたキャリブレーション信号のみを位相推定部7eに入力して位相推定を行う事ができる。しかしながら、スイッチ8の各ポート間(P_1Q , P_2Q , P_3Q , ...)の位相偏差がキャリブレーション誤差の要因になる可能性がある。特に、位相キャリブレーションでは位相偏差を数度以内の精度で調整する必要があるが、図20のスイッチ方式では各ポート間の位相偏差が数十度になる場合があり、好ましくない。また、スイッチは外気や温度などにより位相特性が変動するため好ましくない。

図21に示す様な各ブランチの信号を全て合成器10で合成した信号を使用する構成では、位相偏差の問題を無くせ、キャリブレーション誤差を抑えることができる。すなわち、合成器10の使用においてもポート間の位相誤差はキャリブレーション誤差の要因となりうるが、合成器10はたとえばマイクロストリップラインのハイブリッドを用いるためメカ部、半導体部分がなく、スイッチのようなアクティブ素子と比較すると位相偏差は小さい。また、合成器(ハイブリッド)10は受動素子である為、故障という点に関しても信頼度が高いと言える。

【0009】

しかしながら、図21の合成器10による方式では、全てのブランチの送信信号が全てフィードバックされて来る為、図23に示すように挿入されたキャリブレーション信号SCとその他の送信信号($SM1 + SM2 + \dots SMn$)の比において、キャリブレーション信号が小さくなってしまい、位相推定する為の種としてのキャリブレーション信号のSNが悪く、位相推定精度の劣化が起こる可能性がある。すなわち、次式

$$\text{キャリブレーション信号} / \text{送信信号} = SC / (SM1 + SM2 + \dots SMn)$$

で与えられる値が大きいほどキャリブレーション精度が向上するが、図21の方式ではこの値が小さく、位相推定精度の劣化が起こる。

【0010】

図24の方式では、逆拡散によりキャリブレーション信号を抽出できるが、送信信号が依然としてノイズとして残留し、数度以内の高精度のキャリブレーションを実現するには逆拡散結果の積分時間を長くすることにより図25に示すようにキャリブレーション信号の抽出精度を向上させ、キャリブレーション精度を向上させる必要があるが、長い推定時間を必要とし、問題がある。更に、逆拡散結果の積分時間が多くかかる事に加え、積分器のビット数が増える事による回路規模の増加が発生する。なお、ノイズレベルが小さくなると図25の実線で示すように短時間で所望のキャリブレーション精度を得ることができるようになる。

また、特許文献1に示されている従来技術では、ブランチ毎に送信用重み係数を補正するため構成が複雑になる。この従来技術において、重み係数算出／補正部を共通にする場合には図20、図21のスイッチ方式、合成方式と同様の問題が浮上する。

以上から本発明の目的は、各ブランチのキャリブレーションを共通に行なえ、しかも、各ブランチ間の位相偏差を小さくでき、さらには、位相推定精度を向上して、キャリブレーション精度を向上することである。

【課題を解決するための手段】

【0011】

上記課題は本発明によれば、主信号にキャリブレーション信号を挿入して所定の回路に入力し、該回路の出力信号に含まれるキャリブレーション信号を用いて前記主信号の位相をキャリブレーションする位相キャリブレーション方法において、前記回路の出力信号から該回路に入力する前の主信号を減算してキャリブレーション信号を抽出し、該キャリブレーション信号の位相変化に基づいて該回路の位相特性を推定し、該位相特性と逆特性の位相調整を前記主信号に施すことにより達成される。

10

又、上記課題は本発明によれば、複数ブランチの主信号に順番にキャリブレーション信号を挿入して各主信号が入力される回路の位相特性を推定して前記各主信号の位相をキャリブレーションする位相キャリブレーション方法において、全ブランチの前記回路の出力信号を合成して第1の合成信号を出力すると共に、全ブランチの前記主信号を合成して第2の合成信号を出力し、前記第1の合成信号から第2の合成信号を除去してキャリブレーション信号を抽出し、該キャリブレーション信号の位相変化に基づいて該キャリブレーション信号が挿入された主信号が入力される前記回路の位相特性を推定し、該位相特性と逆特性の位相調整を前記主信号に施すことにより達成される。

20

【0012】

キャリブレーション信号を挿入、抽出するには、該キャリブレーション信号を拡散符号により拡散して所定の主信号に挿入し、前記第1合成信号から第2合成信号を除去して得られた信号を前記拡散符号により逆拡散してキャリブレーション信号を抽出する。

上記課題は本発明によれば、複数ブランチの主信号に順番にキャリブレーション信号を挿入して各主信号が入力される回路の位相特性を推定して前記各主信号の位相をキャリブレーションする位相キャリブレーション装置において、複数ブランチの主信号に順番にキャリブレーション信号を挿入するキャリブレーション信号挿入部、全ブランチの前記回路の出力信号を合成して第1の合成信号を出力する第1の合成回路、全ブランチの主信号を合成して第2の合成信号を出力する第2の合成回路、前記第1の合成信号から第2の合成信号を除去してキャリブレーション信号を出力するキャリブレーション信号抽出部、該キャリブレーション信号の位相変化に基づいて該キャリブレーション信号が挿入された主信号が入力される前記回路の位相特性を推定し、該位相特性と逆特性の位相調整を前記主信号に施す位相調整部を有する位相キャリブレーション装置により達成される。

30

キャリブレーション信号を挿入、抽出する手段は、キャリブレーション信号を拡散符号により拡散する拡散部、該拡散信号を所定の主信号に挿入する挿入部、前記第1合成信号から第2合成信号を除去して得られた信号を前記拡散符号により逆拡散してキャリブレーション信号を抽出する逆拡散部を備えている。

40

【発明の効果】

【0013】

本発明によれば、主信号を除去することによりキャリブレーション信号の抽出精度を向上でき、短期間でキャリブレーションを行なうことができる。又、本発明によれば、位相推定精度を向上して、キャリブレーション精度を向上することができる。

又、本発明によれば、各ブランチのキャリブレーションを共通に行なえ、しかも、各ブランチのキャリブレーション信号を精度よく抽出でき、短期間でキャリブレーションを行なうことができる。又、本発明によれば、各ブランチ間の位相偏差を小さくでき、さらには、位相推定精度を向上して、キャリブレーション精度を向上させることができる。

又、本発明によれば、キャリブレーション信号を拡散して主信号に挿入し、逆拡散によ

50

りキャリブレーション信号を抽出することにより、キャリブレーション信号の抽出精度を更に向上できる。

【発明を実施するための最良の形態】

【0014】

図1は本発明の原理図であり、複数ブランチ1～nの送信信号（主信号という）SM1～SMnに順番にキャリブレーション信号SCを挿入して各主信号が入力されるアナログ回路の位相特性を推定して前記各主信号の位相をキャリブレーションする位相キャリブレーション装置の全体構成図を示している。この位相キャリブレーション装置において、キャリブレーション信号挿入部51は複数ブランチ1～nの主信号SM1～SMnに順番にキャリブレーション信号SCを挿入する。第1の合成回路61は全ブランチのアナログ回路62a～62nの出力信号を合成して第1の合成信号を出力する。第2の合成回路63は全ブランチの主信号SM1～SMnを合成して第2の合成信号を出力する。キャリブレーション信号抽出部64は前記第1の合成信号から第2の合成信号を除去してキャリブレーション信号SCを抽出して位相調整部52に入力する。位相調整部52は入力されたキャリブレーション信号SCの位相変化に基づいて該キャリブレーション信号が挿入された主信号が入力されるアナログ回路62a～62nの位相特性を推定し、該位相特性と逆特性の位相調整を前記主信号に施す。

【0015】

キャリブレーション信号挿入部51は、図2(A)に示すように各ブランチ1～nの主信号SM1～SMnにキャリブレーション信号SCを同時に挿入するのではなく、時間差を持って順番に挿入する。すなわち、キャリブレーション信号SCが挿入されたブランチの位相を推定しその結果から位相調整を行い、これを各ブランチ1～nについて順番に繰り返す。1つのブランチの位相調整に際して、第1の合成回路61は全ブランチのアナログ回路62a～62nの出力信号を合成して第1の合成信号($SM1+SM2+\dots+SMn+SC$)を出力し、第2の合成回路63は第2の合成信号($SM1+SM2+\dots+SMn$)を出力し、キャリブレーション信号抽出部64は前記第1の合成信号から第2の合成信号を除去してキャリブレーション信号SCを出力する。キャリブレーション信号抽出部64において、主信号が理想的に除去された場合の信号波形を電力のイメージで図2(B)に示す。なお、主信号をキャンセルしない場合には図23に示すようになる。主信号が理想的に除去されると、キャリブレーション信号が挿入されている期間、主信号が無くなっており、位相推定に使用するキャリブレーション信号のみとなる。よってキャリブレーション信号のS/Nが良くなり、精度良く位相推定が可能となる。主信号除去を行わない場合には(図23)、キャリブレーション信号が入っている間にも主信号が存在しており、キャリブレーション信号を使用して位相推定をする場合の干渉信号となり、キャリブレーション信号のS/Nを劣化させ結果として位相推定誤差を増加させる原因となる。

図2(B)はキャリブレーション信号挿入時のみ主信号をキャンセルした場合であるが、常時キャンセルするようにすることもできる。かかる場合には、キャリブレーション信号抽出部64の出力信号波形は図2(C)に示すようになる。

【実施例1】

【0016】

図3は本発明のアダプティブアレイアンテナシステムにおける位相キャリブレーションの基本構成図であり、図1と同一部分には同一符号を付している。位相キャリブレーション部50は、キャリブレーション信号を発生して所定のブランチに挿入するキャリブレーション信号挿入部51、各ブランチのアナログ回路の位相特性と逆特性の位相調整を該ブランチに施す位相調整部52、キャリブレーションの開始/終了制御、キャリブレーションするブランチの制御等を行なうキャリブレーション制御部53を備えている。

図示しない送信ビームフォーマから出力するブランチ1～nの主信号SM1～SMnは、デジタル構成の位相キャリブレーション部50のキャリブレーション信号挿入部51に入力する。キャリブレーション信号挿入部51はキャリブレーション信号発生部51aとキャ

リブレーション信号を各ブランチの主信号SM1～SMnに挿入する加算部51b1～51bnを備え、ブランチ1～n毎に順番にキャリアブレーション信号を主信号SM1～SMnに挿入して出力する。

【0017】

各主信号SM1～SMnおよび所定のブランチに挿入されたキャリアブレーション信号SCは位相調整部52を介してDA変換器65a～65nに入力し、ここでアナログ信号に変換されて対応するアナログ回路62a～62nに入力する。アナログ回路62a～62nは主信号の周波数をベースバンドから高周波にアップコンバートし、ついで、所望の帯域成分を通過し、高周波増幅してアダプティブアレイアンテナの対応するアンテナ素子A#1～A#nに入力する。

10

第1の合成部61は全ブランチ1～nのアナログ回路62a～62nの出力信号を合成し、AD変換器67でデジタル信号に変換してキャリアブレーション信号抽出部64の減算器64aに入力する。第2の合成部63は全ブランチ1～nの主信号SM1～SMnを合成し、遅延部68は該合成信号を所定時間遅延してキャリアブレーション信号抽出部64の減算器64aに入力する。遅延部68の遅延時間 τ は、主信号SM1～SMnが、位相キャリアブレーション部50→アナログ回路62a～62n→合成部61を介してキャリアブレーション信号抽出部64に到達するまでの時間である。

キャリアブレーション信号抽出部64は合成部61から出力する合成信号から、合成部63から出力する合成信号を減算してキャリアブレーション信号SCを抽出して位相キャリアブレーション部50の位相調整部52に入力する。

20

【0018】

1つのブランチの位相調整に際して、第1の合成部61は全ブランチのアナログ回路62a～62nの出力信号を合成して第1の合成信号($SM1+SM2+\dots+SMn+SC$)を出力し、第2の合成部63は第2の合成信号($SM1+SM2+\dots+SMn$)を出力し、キャリアブレーション信号抽出部64は前記第1の合成信号から第2の合成信号を除去してキャリアブレーション信号SCを出力する。このキャリアブレーション信号SCには理想的に主信号がノイズとして含まれることがなく、又、含まれていても小さい。この結果、SNが良くなり、アナログ回路の位相特性の推定を高精度に行なえ、短時間で高精度のキャリアブレーションが可能となる。

位相調整部52の位相推定部52aは入力されたキャリアブレーション信号SCの位相変化に基づいて該キャリアブレーション信号が挿入された主信号が入力されるアナログ回路62a～62nの位相特性を推定し、位相制御部52bは該位相特性と逆特性の位相調整データを位相調整器53c1～53cnに入力し、位相調整器53c1～53cnは入力された位相調整データに基づいて位相調整する。

30

以上により、主信号SM1～SMnは位相キャリアブレーション部50に入力されたままの位相でアダプティブアレイアンテナA#1～A#nに入力する。

【実施例2】

【0019】

図4はアナログ信号で主信号を除去する実施例の構成例であり、説明の簡単化の為に3ブランチ構成としており、図3の基本構成と同一部分には同一符号を付している。キャリアブレーション信号発生部51aで発生されたキャリアブレーション信号SCは、セレクタ部51cにより選択されたブランチの主信号SM1～SM3と加算器51b～51b3において加算される。各ブランチの信号はDA変換器65a～65cでAD変換された後、アナログ回路62a～62cで変調及び増幅される。アンテナ直下の方向性結合器71a～71cは各ブランチの送信信号の一部を取り出し、ハイブリッド(HYB)61に入力する。ハイブリッド(HYB)61は方向性結合器71a～71cにより取り出された各ブランチの送信信号を合成し、復調器72は合成信号をベースバンド信号に復調してキャリアブレーション信号抽出部64に入力する。

40

ハイブリッド(HYB)63は全ブランチ1～nの主信号SM1～SMnを合成し、遅延部68は該合成信号を所定時間遅延してDA変換器73を介してキャリアブレーション信号抽出部64の減算器64aに入力する。キャリアブレーション信号抽出部64はハイブリッド61か

50

ら出力するアナログ合成信号から、ハイブリッド 6 3 から出力する合成信号をアナログ減算してキャリアレーション信号SCを抽出して、AD変換器 6 7 でデジタルに変換して位相調整部 5 2 に入力する。

【 0 0 2 0 】

位相調整部 5 2 の位相推定部 5 2 a は入力されたキャリアレーション信号SCの位相変化に基づいて該キャリアレーション信号が挿入された主信号が入力されるアナログ回路 6 2 a ~ 6 2 n の位相特性を推定し、位相制御部 5 2 b は該位相特性と逆特性の位相調整データを位相調整器53c1~53cnに入力し、位相調整器53c1~53cnは入力された位相調整データに基づいて位相調整する。

以上により、主信号SM1~SMnは位相キャリアレーション部 5 0 に入力されたままの位相でアダプティブアレイアンテナA#1~A#nに入力する。

【実施例 3】

【 0 0 2 1 】

図 5 はデジタル信号で主信号を除去する実施例の構成例であり、図 4 の第2実施例の構成と同一部分には同一符号を付している。図 4 と異なる点は、(1)ハイブリッド 6 1 から出力する合成信号を復調器 7 2 で復調後、AD変換器 6 7 でデジタルに変換する点、(2)キャリアレーション信号抽出部 6 4 の減算器 6 4 a が、該合成信号からハイブリッド 6 3 から出力する合成信号をデジタル減算してキャリアレーション信号SCを抽出して位相調整部 5 2 に入力する点、である。

第 3 実施例は、主信号除去をアナログ信号においてではなくAD変換後のデジタル信号にて行う事の特徴としており、アナログ信号で行う方法と比較して実現化する上で、集積化を図る事が可能となる。

【実施例 4】

【 0 0 2 2 】

図 6 はキャリアレーション信号を拡散符号により拡散して主信号に加算し、逆拡散によりキャリアレーション信号を抽出する第4実施例の構成例であり、図 5 の第 3 実施例と同一部分には同一符号を付している。異なる点は、(1)キャリアレーション信号挿入部 5 1 に拡散部 5 1 d を設け、該拡散部でキャリアレーション信号SCを拡散符号により拡散して順番に各ブランチの主信号に加えている点、(2)キャリアレーション信号抽出部 6 4 の出力に逆拡散部 7 3 を設け、キャリアレーション信号抽出部 6 4 の出力信号を前記拡散符号により逆拡散してキャリアレーション信号を抽出して位相推定部 5 2 a に入力する点である。第 4 実施例では、位相推定において逆拡散処理が必要となるが、プロセスゲインを上げる事によりキャリアレーション信号のS/Nを向上する事が可能となる。この為、挿入するキャリアレーション信号電力を小さくすることが可能となる。

【実施例 5】

【 0 0 2 3 】

以上の第 1 ~ 第 4 実施例では特にマルチキャリアを意識した構成とはなっていない。しかし、現実の装置としては1ブランチ複数のキャリアにおける稼働が考えられる。キャリア毎に別の送信機を用意する構成であれば、図 6 の構成を有する送信機を複数用意すればよい。しかし、実際には複数キャリアを一括して1つの送信機、1つのアンテナ素子で送信する構成が取られる場合が多い。

図 7 は1ブランチ複数キャリア構成の第 5 実施例構成図であり、各ブランチ各キャリアの主信号の位相をキャリアレーションする構成を有している。なお、図 7 には1ブランチ 2 キャリアの場合を示している。

各ブランチ 1 ~ 3 のキャリア 1 に応じた主信号SM11, SM21, SM31が図6の主信号SM1, SM2, SM3に対応し、新たにキャリア 2 に応じた主信号SM12, SM22, SM32が多重された構成になっている。キャリアレーション信号SCは各ブランチ 1 ~ 3 の各キャリア 1, 2 の主信号に順番に挿入され、各ブランチ各キャリアの主信号の位相を順番に1個づつキャリアレーションする。すなわち、

(1)ブランチ1のキャリア1の主信号にキャリアレーションSCが挿入されて該ブランチ1、

10

20

30

40

50

キャリア1の主信号の位相調整を行い、

(2)ついで、ブランチ1のキャリア2の主信号にキャリアレーションSCが挿入されて該ブランチ1、キャリア2の主信号の位相調整を行い、

(3)ついで、ブランチ2のキャリア1の主信号にキャリアレーションSCが挿入されて該ブランチ2、キャリア1の主信号の位相調整を行い、

(4)以下同様にして、全ブランチ1～3の各キャリア1, 2の主信号の位相調整を行う。

【0024】

各ブランチのフィルタ81a, 81bは、位相キャリアレーション部50から出力するキャリア1, 2の主信号の波形整形及びサンプルレートの変換をし、周波数シフト部82aはキャリア1の主信号をベースバンド周波数から周波数 f_1 アップシフトし、周波数シフト部82bはキャリア2の主信号をベースバンド周波数から周波数 f_2 アップシフトする。キャリア合成部83は各周波数シフト部82a, 82bのキャリア信号を合成し、DA変換器65aはキャリア合成信号をアナログ信号にDA変換し、アナログ回路62aは、キャリア合成信号を変調及び増幅して出力する。アンテナ直下の方向性結合器71a～71cは各ブランチの送信信号の一部を取り出し、ハイブリッド(HYB)61に入力する。ハイブリッド(HYB)61は方向性結合器71a～71cにより取り出された各ブランチの送信信号を合成し、復調器72は合成信号をベースバンド信号に復調し、AD変換器67でAD変換してキャリアレーション信号抽出部64に入力する。

【0025】

各ブランチのフィルタ84a, 84bは、位相キャリアレーション部50に入力する前のキャリア1, 2の主信号SM11, SM12の波形整形及びサンプルレートの変換をし、周波数シフト部85aはキャリア1の主信号をベースバンド周波数から周波数 f_1 アップシフトし、周波数シフト部85bはキャリア2の主信号をベースバンド周波数から周波数 f_2 アップシフトする。キャリア合成部86は各周波数シフト部85a, 85bのキャリア信号を合成し、ブランチ合成部87は各ブランチのキャリア合成信号を合成し、遅延部88はブランチ合成信号を所定時間遅延してキャリアレーション信号抽出部64に入力する。尚、フィルタ84a, 84b、各周波数シフト部85a, 85b、キャリア合成部86は、実際の送信信号のパス上のフィルタ81a, 81b、各周波数シフト部82a, 82b、キャリア合成部83と全く同一の動作を行なう。

キャリアレーション信号抽出部64はハイブリッド61から復調器72、AD変換器67を介して入力された第1の合成信号から、ブランチ合成部87から出力された第2の合成信号をデジタル減算する。これにより、第1の合成信号から主信号がキャンセルされる。周波数シフト部89は、キャリアレーション信号SCが挿入されたキャリアに応じて入力信号の周波数をダウンシフトする。例えば、周波数シフト部89は、キャリアレーション信号SCがキャリア1の主信号に挿入されていれば入力信号の周波数を f_1 ダウンシフトし、キャリアレーション信号SCがキャリア2の主信号に挿入されていれば入力信号の周波数を f_2 ダウンシフトする。キャリア選択部90はベースバンド信号を選択し、逆拡散部73は入力信号を拡散符号により逆拡散してキャリアレーション信号を抽出して位相推定部52aに入力する。

【0026】

位相推定部52aは入力されたキャリアレーション信号SCの位相変化に基づいて該キャリアレーション信号が挿入された主信号が入力されるブランチ1～3、キャリア1～2のアナログ回路の位相特性を推定し、位相制御部52bは該位相特性と逆特性の位相調整データを位相調整器53c11～53c32に入力し、位相調整器53c11～53c32は入力された位相調整データに基づいて位相調整する。

以上により、主信号SM11～SM32は位相キャリアレーション部50に入力されたままの位相でアダプティブアレイアンテナA#1～A#nに入力する。

【0027】

図8は図7の動作説明図であり、ブランチ1のキャリア1, 2についてのみ示している

10

20

30

40

50

。キャリア1の主信号SM11にキャリアブレーション信号SCを挿入して周波数シフト部82a, 82bで周波数シフトすると主信号SM11, SM12は(B)に示すようになる。また、主信号SM11, SM12を周波数シフト部85a, 85bで周波数シフトすると、主信号SM11, SM12は(D)に示すようになる。キャリアブレーション信号抽出部64において(B)より(D)を減算すると、(E)に示すようにキャリア周波数 f_1 のキャリアブレーション信号SCが得られるから、周波数シフト部89で該キャリアブレーション信号SCの周波数を f_1 ダウンシフトすれば、ベースバンドのキャリアブレーション信号SCが得られる。このキャリアブレーション信号SCを逆拡散部73で拡散符号により逆拡散してSNを更に向上する。図9は図7の別の動作説明図でキャリア2の主信号SM12にキャリアブレーション信号SCを挿入した場合を示している。

10

【0028】

図10は図7の複数キャリア主信号除去説明図であり、B1~B3はブランチ1~3を、C1~C2はキャリア1~2を意味している。(A)はハイブリッド61の合成信号を復調後、AD変換したときの各周波数 f_1 , f_2 の主信号SM11~SM32及びキャリアブレーション信号SCの電力を示している。(B)は理想的に全主信号が除去された場合のキャリアブレーション信号抽出部出力を示し、(C)はノイズN1,N2が残っている場合のキャリアブレーション信号抽出部出力を示している。なお、(C)のノイズN2は、キャリア選択フィルタ90により除去される。

【実施例6】

【0029】

20

図11は1ブランチ複数キャリア構成の第6実施例構成図であり、図7の第5実施例と同一部分には同一符号を付している。第5実施例では、除去する主信号を作る為の周波数シフト部85a, 85b、キャリア合成部86が別途必要となり回路規模が大きくなる。そこで、第6実施例では、図11に示す様に送信信号パスのキャリア合成後出力(キャリア合成部83の出力信号)を取り出し、ブランチ合成部87でブランチ合成を行った後、この合成信号に入っているキャリアブレーション信号を減算器91で引き算し、キャリアブレーション信号が含まれない第2の合成信号を作りだしている。

減算器91で引き算するキャリアブレーション信号は以下のようにして作る。すなわち、遅延部92はキャリアブレーション信号SCを所定時間遅延し、フィルタ93はキャリアブレーション信号SCの波形整形及びサンプルレートの変換をし、周波数シフト部94は、キャリアブレーション信号SCが挿入されたキャリアに応じて入力信号の周波数をアップシフトする。例えば、周波数シフト部94は、キャリアブレーション信号SCがキャリア1の主信号SM11に挿入されていれば入力信号の周波数を f_1 アップシフトし、キャリアブレーション信号SCがキャリア2の主信号SM12に挿入されていれば入力信号の周波数を f_2 アップシフトする。減算器91はブランチ合成部87でブランチ合成して得られた合成信号から、周波数シフト部94から出力するキャリアブレーション信号を減算し、キャリアブレーション信号が含まれない第2の合成信号を出力する。キャリアブレーション信号抽出部64はハイブリッド61から復調器72、AD変換器67を介して入力された第1の合成信号から、減算器91から出力される第2の合成信号をデジタル減算する。これにより、第1の合成信号から主信号がキャンセルされる。以後、第5実施例と同様のキャリアブレーションが行われる。

30

40

【実施例7】

【0030】

図12は1ブランチ複数キャリア構成の第7実施例構成図であり、図7の第5実施例と同一部分には同一符号を付している。第5実施例では、除去する主信号を作る為の周波数シフト部85a, 85b、キャリア合成部86が別途必要となり回路規模が大きくなる。そこで、第7実施例ではキャリアブレーションを行うキャリア以外は図中のキャリア選択フィルタ90で除去するように構成して構成を簡略化している。

周波数シフト部89は、キャリアブレーション信号SCが挿入されたキャリアに応じて第1合成信号(ハイブリッド61の合成信号を復調した信号)の周波数をダウンシフトする。例えば、周波数シフト部89は、キャリアブレーション信号SCがキャリア1の主信号SM11に挿

50

入されていれば入力信号の周波数を f_1 ダウンシフトし、キャリアブレーション信号SCがキャリア2の主信号SM12に挿入されていれば入力信号の周波数を f_2 ダウンシフトする。

【0031】

一方、キャリアセクタ95は各ブランチの主信号のうち、キャリアブレーション信号SCが挿入されたキャリアに応じた主信号のみを選択し、ブランチ合成部87はキャリアブレーション信号が挿入されたキャリアに応じた各ブランチ1～3の主信号を合成し、所定時間遅延してキャリアブレーション信号抽出部64に入力する。キャリアブレーション信号抽出部64は、周波数シフト部89の出力からブランチ合成部87の合成信号を減算する。

図13は図12の動作説明図であり、(A)はハイブリッド61の合成信号を復調後、AD変換したときの各周波数 f_1 , f_2 の主信号SM11～SM32及びキャリアブレーション信号SCの電力を示している。(B)は理想的な場合におけるキャリアブレーション信号抽出部64の出力を示している。すなわち、ベースバンド周波数成分としてキャリアブレーション信号SCだけが含まれ、周波数 $f_2 - f_1$ 成分として主信号SM12, SM22, SM32が含まれている。キャリア選択フィルタ90は、ベースバンド成分のみ通過することにより、(C)に示すように周波数 $f_2 - f_1$ 成分を除去してキャリアブレーション信号SCを選択して逆拡散部73に入力する。以後、第5実施例と同様のキャリアブレーション制御が行なわれる。

【実施例8】

【0032】

図14はアダプティブアレイシステムの起動時(電源投入後の運用開始時)におけるキャリアブレーション制御を実現する第8実施例の構成図であり、図3の第1実施例と同一部分には同一符号を付している。異なる点は、(1)各ブランチの主信号、すなわち、図示しない送信ビームフォーマの出力信号のレベルを絞る絞り部99を設けた点、(2)キャリアブレーション制御部53がシステム運用開始時におけるキャリアブレーションを制御している点である。

図15は、キャリアブレーション制御部53による第1のキャリアブレーション制御フローである。初期状態(キャリアブレーションが一度も行われていない状態)において、主信号除去を行う事ができない。この為、第1のキャリアブレーション制御では、フローに示す様に最初は主信号を小さくするもしくはキャリアブレーション信号を大きくする手法を取りキャリアブレーションを行う。一度キャリアブレーションが行われれば、フィードバック信号から主信号の除去が可能となるため、2度目以降においては、第1～第7実施例に従って主信号あるいはキャリアブレーション信号を本来のレベルに戻して高精度のキャリアブレーションを行なう。

【0033】

すなわち、キャリアブレーション制御部53、初期キャリアブレーション状態であるかチェックし(ステップ101)、初期キャリアブレーション状態であれば、各ブランチの位相推定が可能となるまで(1)主信号を小さくするか、もしくは(2)キャリアブレーション信号を大きくする(ステップ102)。主信号を小さくするには、絞り部99に指示して主信号を減衰させる。以上の状態において、図21に示す従来方法と同じ手法で各ブランチ、各キャリアの位相特性を推定し、位相制御する(ステップ103, 104)。各ブランチの各キャリアの位相制御が終了すれば、(1)主信号を本来のレベルに戻し、もしくは(2)キャリアブレーション信号を本来のレベルに戻し(ステップ105)、初期キャリアブレーションを完了する(ステップ106)。

以後、第1実施例で説明したキャリアブレーションをおこなう。すなわち、主信号キャンセル機能を動作し、フィードバック信号から主信号をキャンセルし(ステップ111)、各ブランチ、各キャリアの位相特性を推定し、位相制御する(ステップ112, 113)。各ブランチの各キャリアの位相制御が終了すればキャリアブレーションを終了する(ステップ114)。以後、キャリアブレーション再動作開始条件が成立したか監視し(ステップ115)、再動作開始条件が成立すればステップ111以降の処理によりキャリアブレーションを行なう。再動作開始条件成立とは、定期的に所定時間が経過した時、あるいは、環境変化によるキャリアブレーション要求が発生した場合である。

10

20

30

40

50

【 0 0 3 4 】

図 1 6 はキャリブレーション制御部 5 3 による第 2 のキャリブレーション制御フローである。第 2 のキャリブレーション制御では、起動時において各ブランチから同時に主信号を送出開始するのではなく、順番に信号送出手を始めてキャリブレーションを行っていく。すなわち、位相キャリブレーションを 1 つの主信号づつ順番に行なうと共に、位相キャリブレーション対象の主信号とキャリブレーション済みの主信号のみ送出手することにより各主信号の位相キャリブレーションを順次行なう。この実施例により、第 1 のキャリブレーション制御のように初期の状態においても主信号を小さくしたり、キャリブレーション信号を大きくしたりする必要はなくなる

【 0 0 3 5 】

すなわち、キャリブレーション制御部 5 3、初期キャリブレーション状態であるかチェックし(ステップ 2 0 1)、初期キャリブレーション状態であれば、絞り部 9 9 を制御してブランチ 1 からのみ主信号を送出手する(ステップ 2 0 2)。ついで、キャリブレーション信号挿入部 5 1 を制御してブランチ 1 にキャリブレーション信号 SC を挿入してブランチ 1 のキャリブレーションを実施する(ステップ 2 0 3)。ブランチ 1 のアナログ回路の位相特性を推定し、該位相特性と逆特性となるようにブランチ 1 の位相調整を行なってブランチ 1 のキャリブレーションを終了する(ステップ 2 0 4)。

ついで、絞り部 9 9 を制御してブランチ 2 からも主信号を送出手させる(ステップ 2 0 5)。しかる後、キャリブレーション信号挿入部 5 1 を制御してブランチ 2 にキャリブレーション信号 SC を挿入してブランチ 2 のキャリブレーションを実施する(ステップ 2 0 6)。ブランチ 2 のアナログ回路の位相特性を推定し、該位相特性と逆特性となるようにブランチ 2 の位相調整を行なってブランチ 2 のキャリブレーションを終了する(ステップ 2 0 7)。

【 0 0 3 6 】

ついで、絞り部 9 9 を制御してブランチ 3 からも主信号を送出手させる(ステップ 2 0 8)。しかる後、キャリブレーション信号挿入部 5 1 を制御してブランチ 3 にキャリブレーション信号 SC を挿入してブランチ 3 のキャリブレーションを実施する(ステップ 2 0 9)。ブランチ 3 のアナログ回路の位相特性を推定し、該位相特性と逆特性となるようにブランチ 3 の位相調整を行なってブランチ 3 のキャリブレーションを終了する(ステップ 2 1 0)。以後、同様に全ブランチのキャリブレーションを終了すれば、次に、第 1 実施例で説明したキャリブレーションをおこなう。すなわち、主信号キャンセル機能を動作し、フィードバック信号から主信号をキャンセルし(ステップ 2 1 1)、各ブランチ、各キャリアの位相特性を推定し、位相制御する(ステップ 2 1 2、2 1 3)。各ブランチの各キャリアの位相制御が終了すればキャリブレーションを終了する(ステップ 2 1 4)。以後、キャリブレーション再動作開始条件が成立したか監視し(ステップ 2 1 5)、再動作開始条件が成立すればステップ 2 1 1 以降の処理によりキャリブレーションを行なう。

以上では、本発明をアダプティブアレイアンテナシステムに適用した場合について説明したが、本発明はかかるシステムにのみ限定されるものではない。

【 0 0 3 7 】

・ 付記

(付記 1) 主信号にキャリブレーション信号を挿入して所定の回路に入力し、該回路の出力信号に含まれるキャリブレーション信号を用いて前記主信号の位相をキャリブレーションする位相キャリブレーション方法において、

前記回路の出力信号から該回路に入力する前の主信号を減算してキャリブレーション信号を抽出し、

該キャリブレーション信号の位相変化に基づいて該回路の位相特性を推定し、

該位相特性と逆特性の位相調整を前記主信号に施す、

ことを特徴とする位相キャリブレーション方法。

(付記 2) 複数ブランチの主信号に順番にキャリブレーション信号を挿入して各主信号が入力される回路の位相特性を推定して前記各主信号の位相をキャリブレーションする位相キャリブレーション方法において、

全ブランチの前記回路の出力信号を合成して第1の合成信号を出力すると共に、全ブランチの前記主信号を合成して第2の合成信号を出力し、

前記第1の合成信号から第2の合成信号を除去してキャリアブレーション信号を抽出し、
該キャリアブレーション信号の位相変化に基づいて該キャリアブレーション信号が挿入された主信号が入力される前記回路の位相特性を推定し、

該位相特性と逆特性の位相調整を前記主信号に施す、

ことを特徴とする位相キャリアブレーション方法。

(付記3) 前記回路は変調器及び高周波増幅器を含む高周波回路であり、
前記キャリアブレーション信号の抽出は、第1の合成信号を復調して得られたアナログ信号よりアナログの第2の合成信号を減算して行なう、

10

ことを特徴とする付記2記載の位相キャリアブレーション方法。

(付記4) 前記回路は変調器及び高周波増幅器を含む高周波回路であり、
前記キャリアブレーション信号の抽出は、第1の合成信号を復調後AD変換して得られたデジタル信号よりデジタルの第2の合成信号を減算して行なう、

ことを特徴とする付記2記載の位相キャリアブレーション方法。

(付記5) 前記キャリアブレーション信号を拡散符号により拡散して所定の主信号に挿入し、

前記第1合成信号から第2合成信号を除去して得られた信号を前記拡散符号により逆拡散してキャリアブレーション信号を抽出する、

ことを特徴とする付記2記載の位相キャリアブレーション方法。

20

(付記6) 1ブランチ当り複数の主信号を複数のキャリアを用いてキャリア合成して送信する場合、各ブランチの各主信号に順次キャリアブレーション信号を挿入して各ブランチの各主信号の位相をキャリアブレーションする、

ことを特徴とする付記2記載の位相キャリアブレーション方法。

(付記7) 各ブランチにおいてキャリア合成後に変調し、得られた各ブランチの変調信号を合成し、該合成信号を復調して前記第1の合成信号を作成し、

ブランチ毎に、前記複数の主信号に前記キャリア合成と同一のキャリア合成を施し、得られた各ブランチのキャリア合成信号を合成して前記第2の合成信号を作成する、

ことを特徴とする付記6記載の位相キャリアブレーション方法。

(付記8) 各ブランチにおいてキャリア合成後に変調し、得られた各ブランチの変調信号を合成し、該合成信号を復調して前記第1の合成信号を作成し、

30

前記各ブランチのキャリア合成信号をブランチ合成し、かつ、前記キャリアブレーション信号が挿入される主信号のキャリア周波数まで該キャリアブレーション信号を周波数シフトし、該ブランチ合成信号から該周波数シフトされたキャリアブレーション信号を引き算して前記第2の合成信号を作成する、

ことを特徴とする付記6記載の位相キャリアブレーション方法。

(付記9) 各ブランチにおいてキャリア合成後に変調し、得られた各ブランチの変調信号を合成し、該合成信号を復調して前記第1の合成信号を作成し、

前記キャリアブレーション信号が挿入される主信号のキャリア周波数と同一周波数のキャリアで送信される各ブランチの主信号を選択合成して前記第2の合成信号を作成し、

40

前記第1の合成信号から前記第2の合成信号を減算して得られた信号に含まれる前記キャリア周波数以外の信号成分をキャリア選択フィルタで除去して前記キャリアブレーション信号を抽出する、

ことを特徴とする付記6記載の位相キャリアブレーション方法。

(付記10) 初期キャリアブレーションにおいて、主信号を小さくするもしくはキャリアブレーション信号を大きくして各主信号の位相キャリアブレーションを行ない、

ついで、主信号もしくはキャリアブレーション信号を本来の信号レベルに戻して前記位相キャリアブレーションを行なう、

ことを特徴とする付記2記載の位相キャリアブレーション方法。

(付記11) 初期キャリアブレーションにおいて、位相キャリアブレーションを1つの主

50

信号づつ順番に行なうと共に、位相キャリブレーション対象の主信号とキャリブレーション済みの主信号とを順次送出することにより全主信号の位相キャリブレーションを行ない、

ついで、前記位相キャリブレーション制御を行なう、

ことを特徴とする付記 2 記載の位相キャリブレーション方法。

(付記 1 2) 前記位相キャリブレーション制御を定期的に、あるいは必要に応じて行なう、

ことを特徴とする付記 2 記載の位相キャリブレーション方法。

(付記 1 3) 複数ブランチの主信号に順番にキャリブレーション信号を挿入して各主信号が入力される回路の位相特性を推定して前記各主信号の位相をキャリブレーションする位相キャリブレーション装置において、

10

複数ブランチの主信号に順番にキャリブレーション信号を挿入するキャリブレーション信号挿入部、

全ブランチの前記回路の出力信号を合成して第1の合成信号を出力する第1の合成回路、

全ブランチの主信号を合成して第2の合成信号を出力する第2の合成回路、

前記第1の合成信号から第2の合成信号を除去してキャリブレーション信号を出力するキャリブレーション信号抽出部、

該キャリブレーション信号の位相変化に基づいて該キャリブレーション信号が挿入された主信号が入力される前記回路の位相特性を推定し、該位相特性と逆特性の位相調整を前記主信号に施す位相調整部、

20

を有することを特徴とする位相キャリブレーション装置。

(付記 1 4) 前記回路は、変調器及び増幅器を備えた高周波回路であり、

前記キャリブレーション信号抽出部は、

前記第1の合成信号を復調した信号からアナログの第2の合成信号を減算する減算部、

減算部出力信号をディジタル信号に変換するAD変換器、

を備えた付記 1 3 記載の位相キャリブレーション装置。

(付記 1 5) 前記回路は、変調器及び増幅器を備えた高周波回路であり、

前記キャリブレーション信号抽出部は、

前記第1の合成信号を復調した信号をディジタル信号に変換するAD変換器、

該ディジタルの復調信号からディジタルの第2の合成信号を減算する減算部、

を備えた付記 1 3 記載の位相キャリブレーション装置。

30

(付記 1 6) 前記キャリブレーション信号を拡散符号により拡散する拡散部、

該拡散信号を所定の主信号に挿入する挿入部、

前記第1合成信号から第2合成信号を除去して得られた信号を前記拡散符号により逆拡散してキャリブレーション信号を抽出する逆拡散部、

を有することを特徴とする付記 1 3 記載の位相キャリブレーション装置。

(付記 1 7) 1ブランチ当り複数の主信号を複数のキャリアを用いてキャリア合成して送信する場合、前記キャリブレーション信号挿入部は、各ブランチの各主信号に順次キャリブレーション信号を挿入して各ブランチの各主信号の位相をキャリブレーションする、

40

ことを特徴とする付記 1 3 記載の位相キャリブレーション装置。

(付記 1 8) 前記第1の合成回路は、各ブランチにおいてキャリア合成後に変調して得られた各ブランチの変調信号を合成する合成部、該合成信号を復調して前記第1の合成信号を出力する復調部を備え、

前記第2の合成回路は、ブランチ毎に前記複数の主信号に前記キャリア合成と同一のキャリア合成を施すキャリア合成部、得られた各ブランチのキャリア合成信号を合成して前記第2の合成信号を出力する合成部を備える、

ことを特徴とする付記 1 7 記載の位相キャリブレーション装置。

(付記 1 9) 前記第1の合成回路は、各ブランチにおいてキャリア合成後に変調して得られた各ブランチの変調信号を合成する合成部、該合成信号を復調して前記第1の合成

50

信号を出力する復調部を備え、

前記第2の合成回路は、前記各ブランチのキャリア合成信号をブランチ合成する合成部、前記キャリアブレーション信号が挿入される主信号のキャリア周波数まで該キャリアブレーション信号を周波数シフトする周波数シフト部、前記ブランチ合成信号から該周波数シフトされたキャリアブレーション信号を引き算して前記第2の合成信号を出力する減算器を備える、

ことを特徴とする付記17記載の位相キャリアブレーション装置。

(付記20) 前記第1の合成回路は、各ブランチにおいてキャリア合成後に変調して得られた各ブランチの変調信号を合成する合成部、該合成信号を復調して前記第1の合成信号を出力する復調部を備え、

10

前記第2の合成回路は、前記キャリアブレーション信号が挿入される主信号のキャリア周波数と同一周波数のキャリアで送信される各ブランチの主信号を選択する選択部、選択された主信号を合成して前記第2の合成信号を出力する合成部を備え、

前記キャリアブレーション信号抽出部は、前記第1の合成信号から前記第2の合成信号を減算して得られた信号に含まれる前記キャリア周波数以外の信号成分を除去するキャリア選択フィルタを備える、

ことを特徴とする付記17記載の位相キャリアブレーション装置。

(付記21) 初期キャリアブレーションにおいて、主信号を小さくするもしくはキャリアブレーション信号を大きくして各主信号の位相キャリアブレーションを行ない、ついで、主信号もしくはキャリアブレーション信号を本来の信号レベルに戻して前記位相キャリアブレーションを行なうよう制御する制御部、

20

を備えることを特徴とする付記13記載の位相キャリアブレーション装置。

(付記22) 初期キャリアブレーションにおいて、位相キャリアブレーションを1つの主信号ずつ順番に行なうと共に、位相キャリアブレーション対象の主信号とキャリアブレーション済みの主信号とを順次送出することにより全主信号の位相キャリアブレーションを行なうよう制御する制御部、

を備えることを特徴とする付記13記載の位相キャリアブレーション装置。

(付記23) 前記位相キャリアブレーション制御を定期的に、あるいは必要に応じて行なうよう制御する制御部、

を備えることを特徴とする付記13記載の位相キャリアブレーション装置。

30

【産業上の利用可能性】

【0038】

以上から本発明によれば、各ブランチのキャリアブレーションを共通に行なえ、しかも、各ブランチ間の位相偏差を小さくでき、さらには、位相推定精度を向上して、キャリアブレーション精度を向上させることができる。

また、本発明によれば、マルチキャリア通信に適用することができる。すなわち、マルチキャリア通信においても、各ブランチのキャリアブレーションを共通に行なえ、しかも、各ブランチ間の位相偏差を小さくでき、さらには、位相推定精度を向上して、キャリアブレーション精度を向上させることができる。

また、本発明によれば、起動時にも位相キャリアブレーションができ、しかも、キャリアブレーション精度を向上することができる。

40

【図面の簡単な説明】

【0039】

【図1】本発明の原理図である。

【図2】キャリアブレーション信号挿入タイミングおよびキャリアブレーション信号抽出結果説明図である。

【図3】本発明のアダプティブアレイアンテナシステムにおける位相キャリアブレーションの基本構成図である。

【図4】アナログ信号で主信号を除去する実施例の構成例である。

【図5】デジタル信号で主信号を除去する実施例の構成例である。

50

【図 6】キャリブレーション信号を拡散符号により拡散して主信号に加算し、逆拡散によりキャリブレーション信号を抽出する第 4 実施例の構成例である。

【図 7】1 ブランチ複数キャリア構成の第 5 実施例構成図である。

【図 8】図 7 の動作説明図である。

【図 9】図 7 の別の動作説明図である。

【図 10】複数キャリア主信号除去説明図である。

【図 11】1 ブランチ複数キャリア構成の第 6 実施例構成図である。

【図 12】1 ブランチ複数キャリア構成の第 7 実施例構成図である。

【図 13】図 12 の動作説明図である。

【図 14】アダプティブアレイシステムの起動時(電源投入後の運用開始時)におけるキャリブレーションを実現する第 8 実施例の構成図である。 10

【図 15】第 1 のキャリブレーション制御フローである。

【図 16】第 2 のキャリブレーション制御フローである。

【図 17】基地局のアダプティブアレイアンテナシステムの構成図である。

【図 18】アナログ部品の振幅、位相バラツキによる各ブランチの偏差説明図である。

【図 19】位相キャリブレータを備えたアダプティブアレイアンテナシステムの構成図である。

【図 20】アナログ回路の位相特性(位相の進み/遅れ特性)を測定する構成を備えたアダプティブアレイアンテナシステム(スイッチ方式)である。

【図 21】アナログ回路の位相特性(位相の進み/遅れ特性)を測定する構成を備えたアダプティブアレイアンテナシステム(合成方式)である。 20

【図 22】各ブランチの送信信号にキャリブレーション信号を挿入するタイミング説明図である。

【図 23】合成方式のフィードバック信号説明図である。

【図 24】合成方式のアダプティブアレイアンテナシステムの具体例である。

【図 25】キャリブレーション精度とキャリブレーション時間の関係図である。

【符号の説明】

【0040】

SM1 ~ SMn 複数ブランチ 1 ~ n の送信信号(主信号)

SC キャリブレーション信号 30

51 キャリブレーション信号挿入部

52 位相調整部

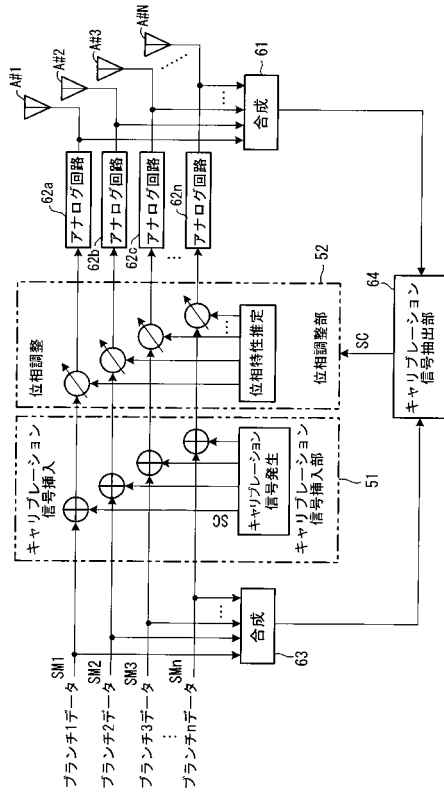
61 第 1 の合成回路

62 a ~ 62 n 全ブランチのアナログ回路

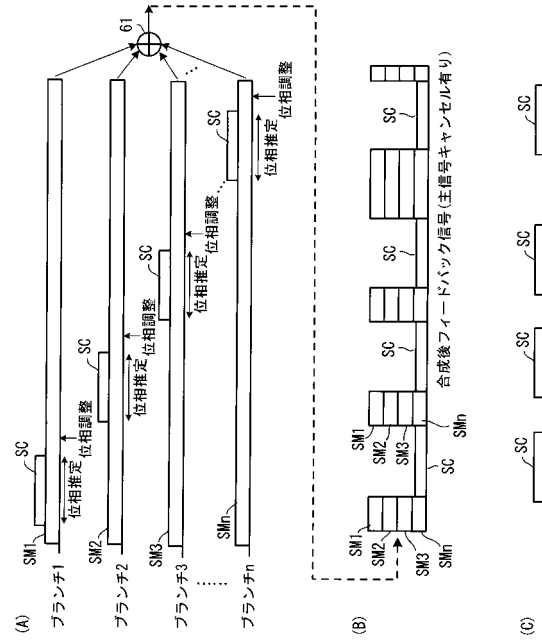
63 第 2 の合成回路

64 キャリブレーション信号抽出部

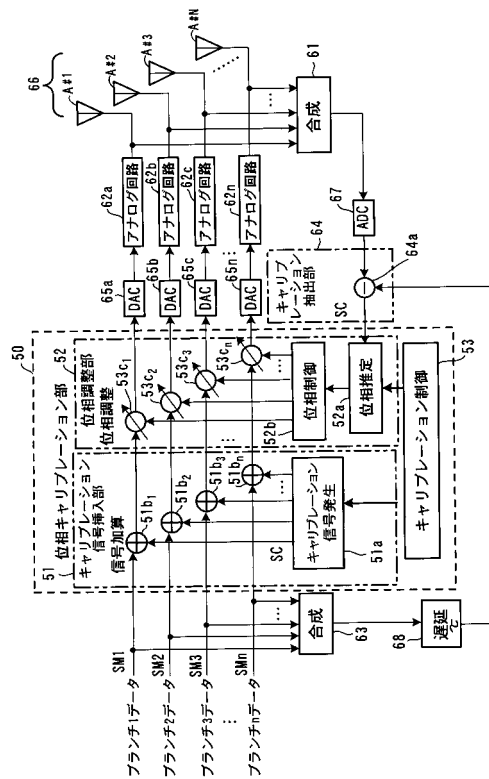
【図 1】



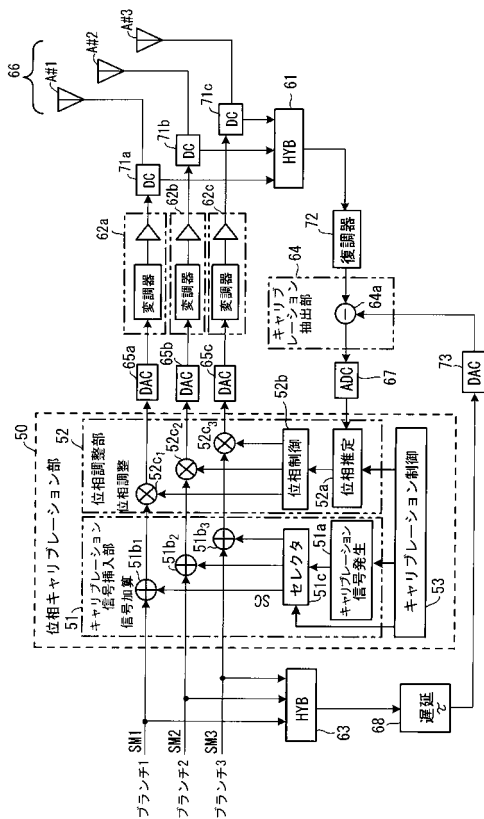
【図 2】



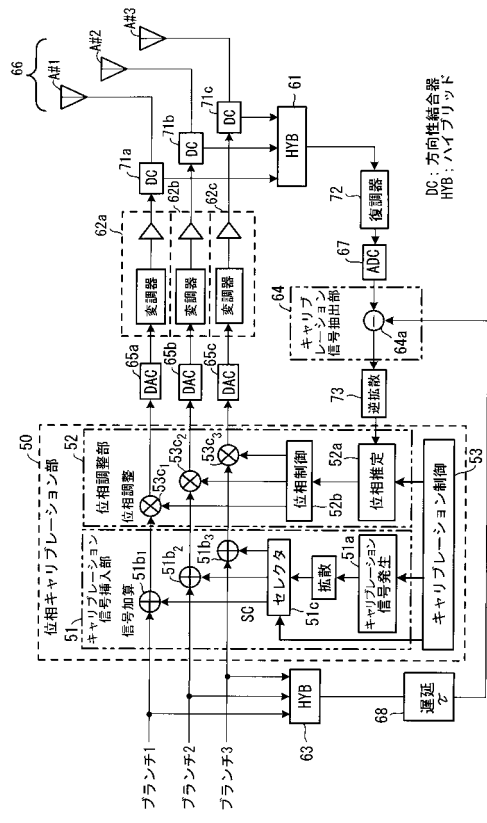
【図 3】



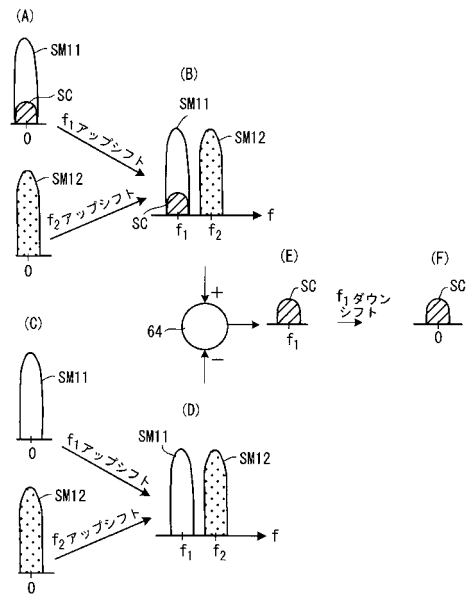
【図 4】



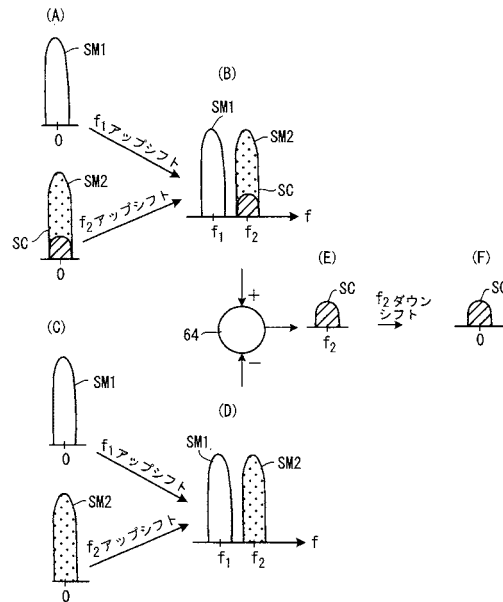
【 図 6 】



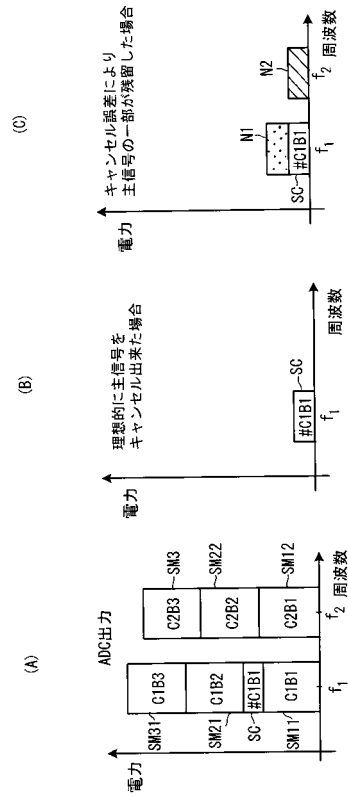
【 図 8 】



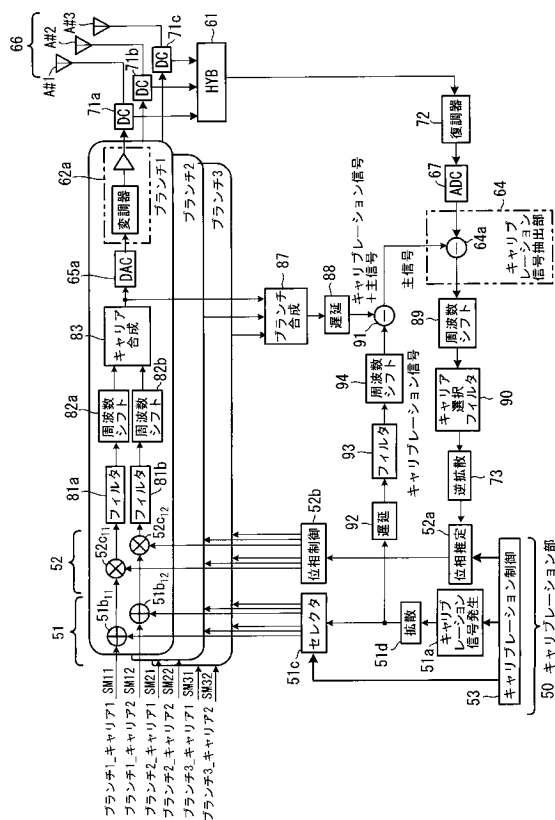
【 図 9 】



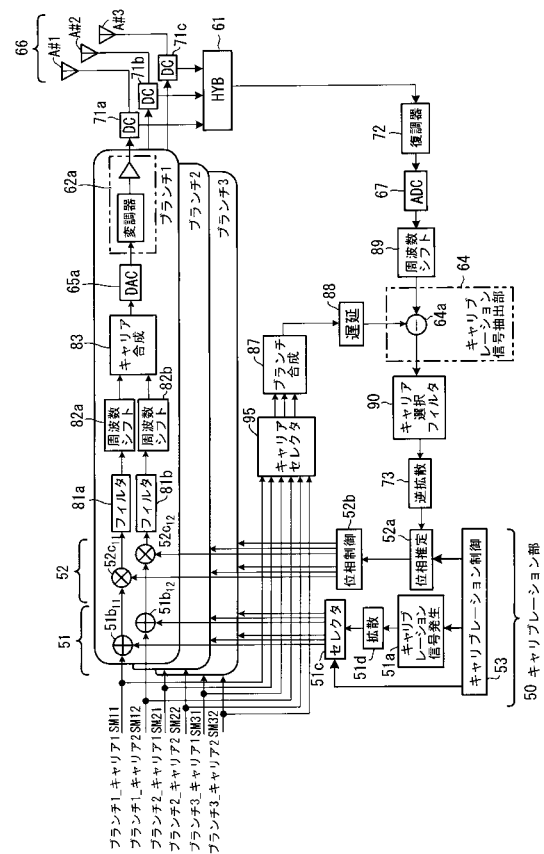
【 図 1 0 】



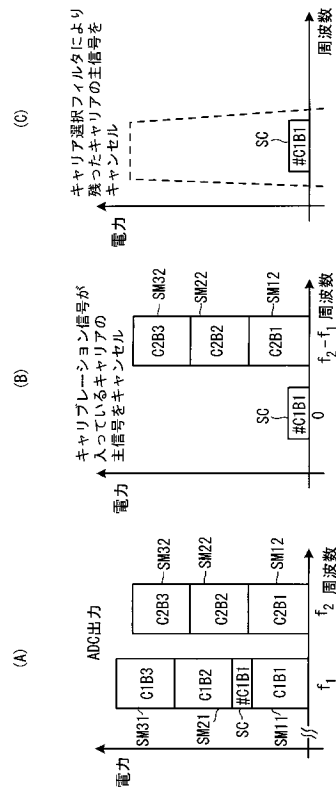
【 図 1 1 】



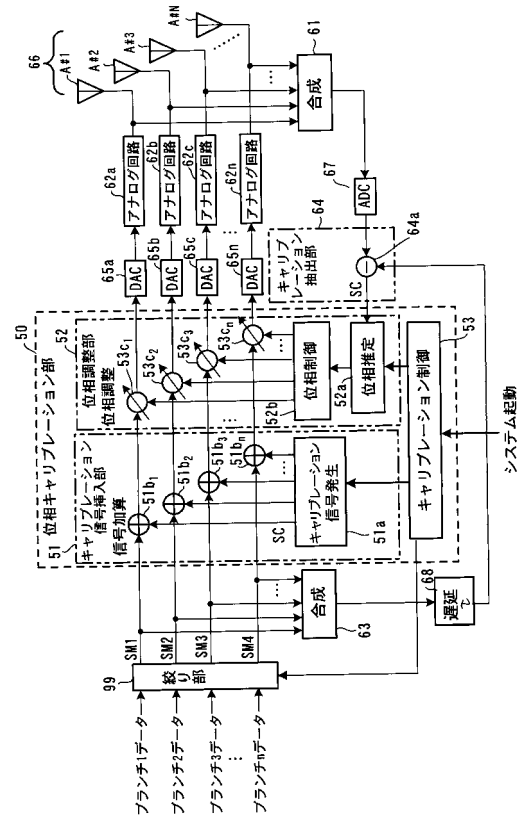
【 図 1 2 】



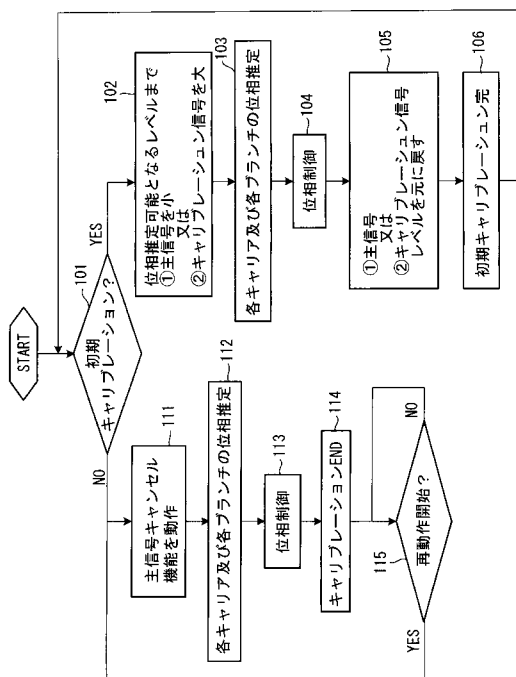
【 図 1 3 】



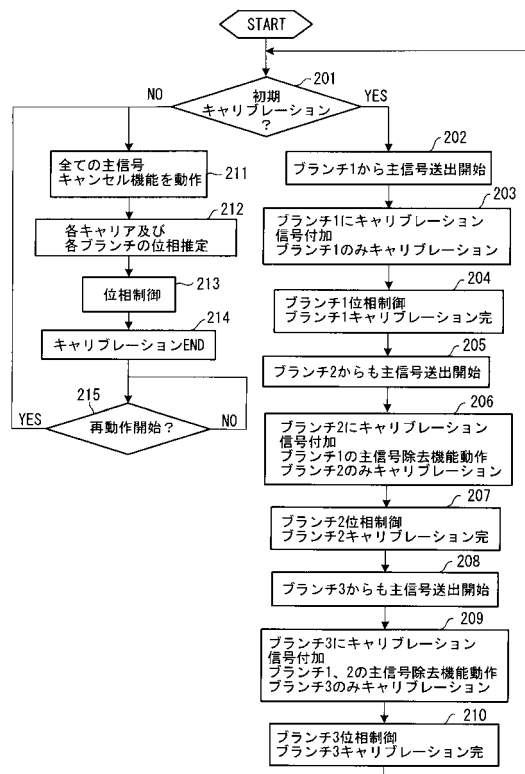
【 図 1 4 】



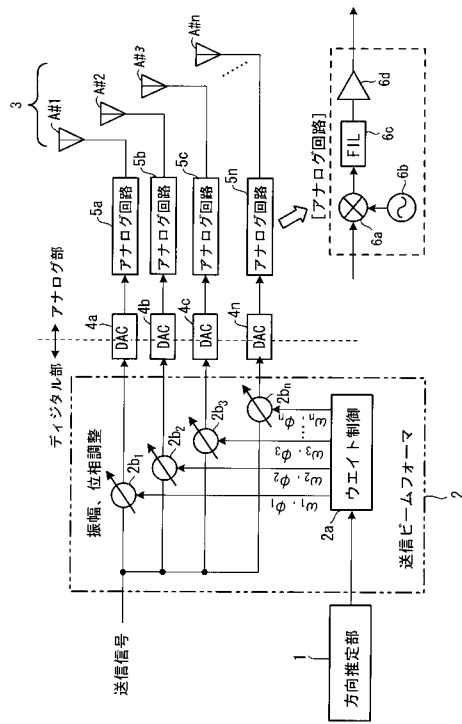
【 ㄨ 1 5 】



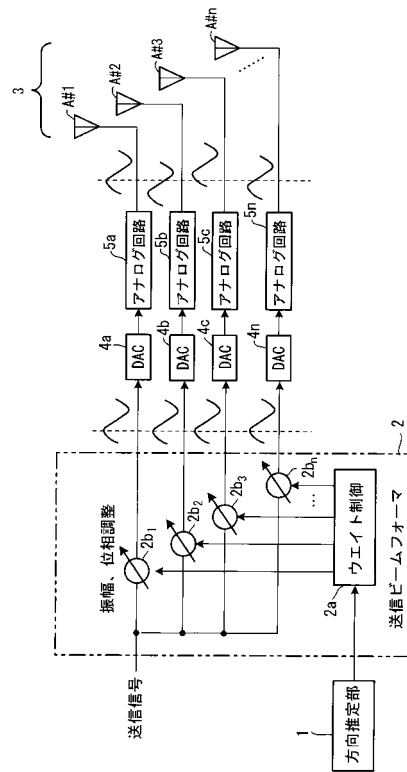
【 図 1 6 】



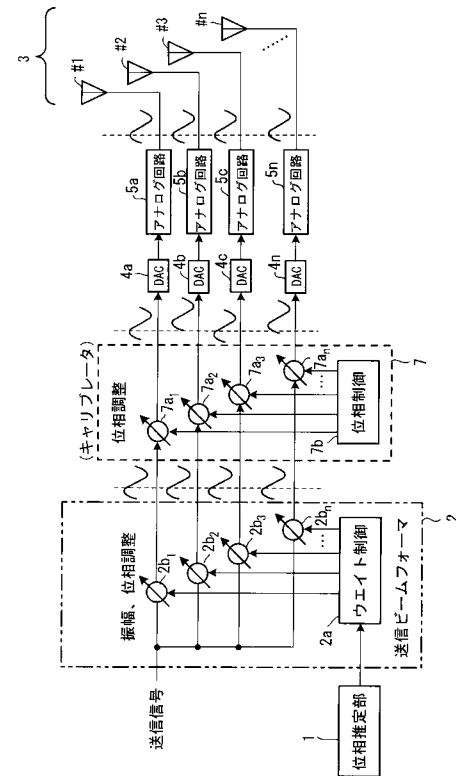
【図 17】



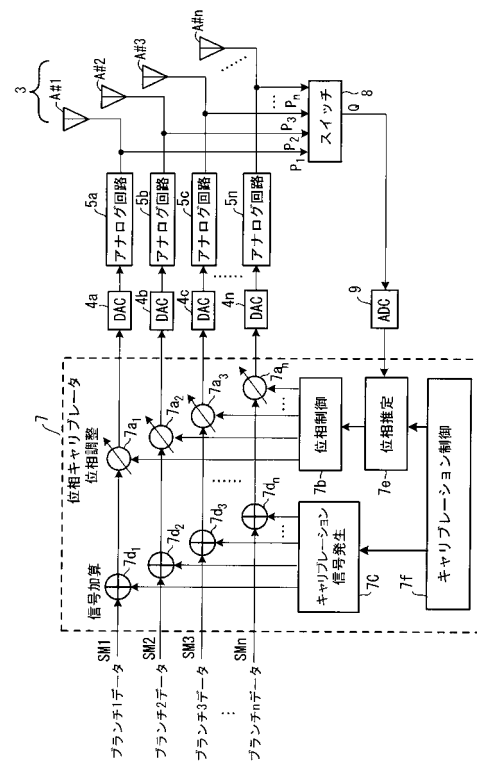
【図 18】



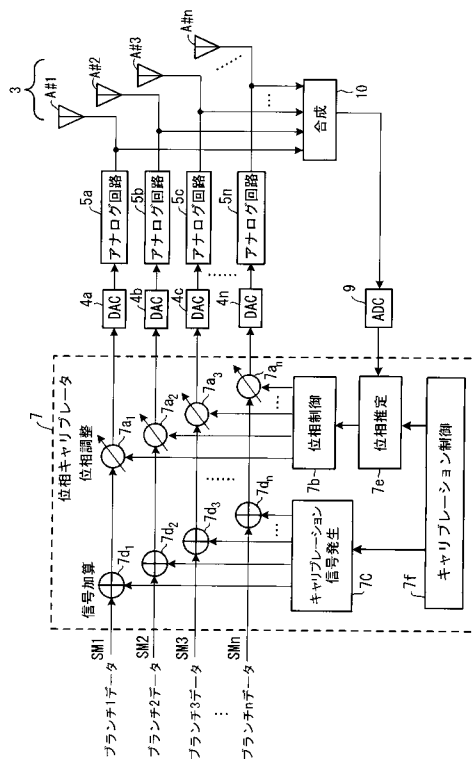
【図 19】



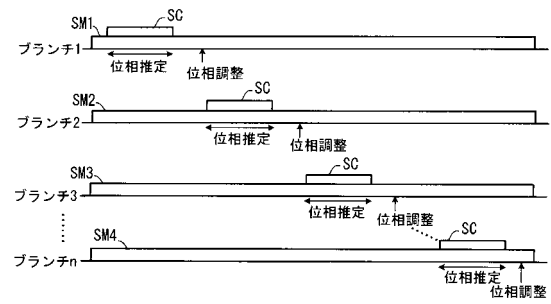
【図 20】



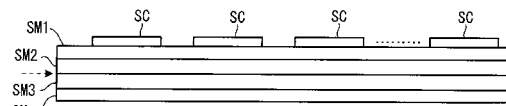
【図 2 1】



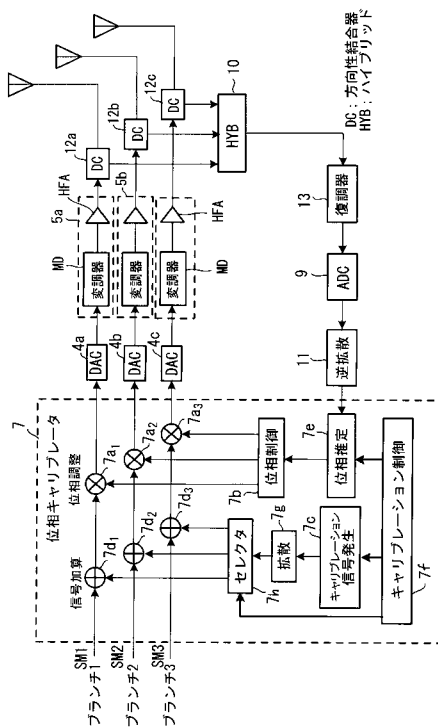
【図 2 2】



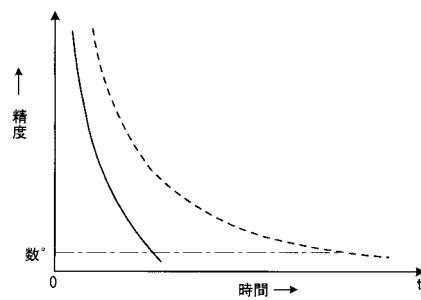
【図 2 3】



【図 2 4】



【図 2 5】



フロントページの続き

- (72)発明者 石川 広吉
神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
- (72)発明者 札幌 伸和
神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

審査官 原田 聖子

- (56)参考文献 国際公開第01/031745(WO, A1)
特開2001-251124(JP, A)
特開2004-23742(JP, A)

(58)調査した分野(Int.Cl., DB名)

H04B	7/02 - 7/12
H04B	1/04 - 1/06
H04B	1/16
H04B	17/00
H01Q	3/00 - 3/46
H01Q	21/00 - 25/04