

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年7月2日(02.07.2020)



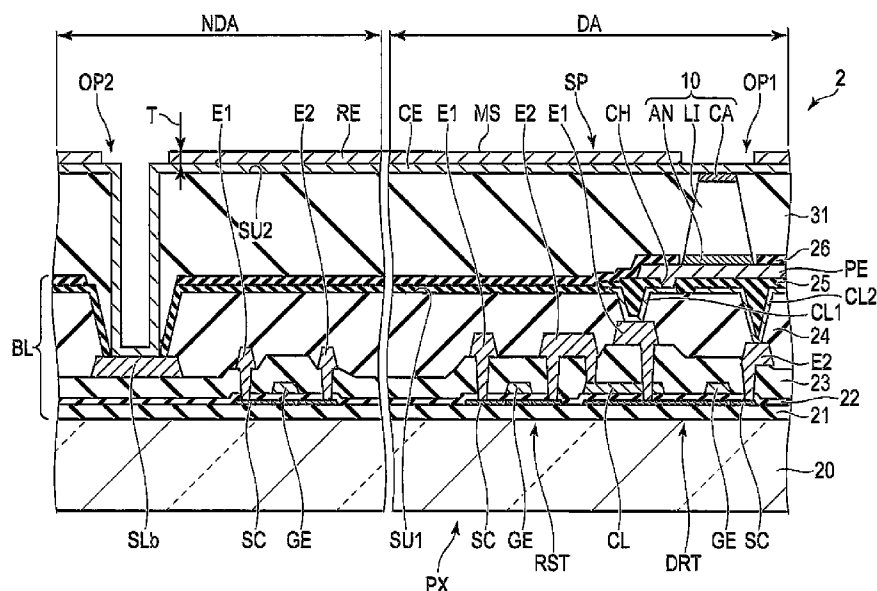
(10) 国際公開番号

WO 2020/137213 A1

- (51) 国際特許分類:
H01L 33/00 (2010.01) *G02F 1/13* (2006.01)
G09F 9/30 (2006.01) *G02F 1/1333* (2006.01)
G09F 9/33 (2006.01) *G02F 1/1335* (2006.01)
- (21) 国際出願番号: PCT/JP2019/044442
- (22) 国際出願日: 2019年11月12日(12.11.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2018-241216 2018年12月25日(25.12.2018) JP
- (71) 出願人: 株式会社ジャパンディスプレイ (**JAPAN DISPLAY INC.**) [JP/JP]; 〒1050003 東京都港区西新橋三丁目7番1号 Tokyo (JP).
- (72) 発明者: 金谷 康弘 (**KANAYA, Yasuhiro**); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP).
- (74) 代理人: 特許業務法人スズエ国際特許事務所 (**S & S INTERNATIONAL PPC**); 〒1050001 東京都港区虎ノ門一丁目12番9号 スズエ・アンド・スズエビル Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,

(54) Title: DISPLAY DEVICE

(54) 発明の名称: 表示装置



(57) **Abstract:** Provided is a display device capable of displaying an image while suppressing a reduction in light reflection characteristics. This display device is provided with: a substrate; a base layer; a plurality of light-emitting elements; a resin layer; and a light reflection layer. The resin layer has a flat surface and is provided on the base layer so as to fill a gap between the light-emitting elements. The light reflection layer has a mirror surface and a plurality of openings and is provided above the flat surface.

NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

(57) 要約: 光反射特性の低下を抑制しつつ画像を表示することが可能な表示装置を提供する。表示装置は、基板と、下地層と、複数の発光素子と、樹脂層と、光反射層と、を備える。上記樹脂層は、上記下地層の上に設けられ、上記複数の発光素子の間の空隙部に充填され、平坦面を有する。上記光反射層は、上記平坦面の上方に設けられ、鏡面と複数の開口とを有する。

明 細 書

発明の名称 : 表示装置

技術分野

[0001] 本発明の実施形態は、表示装置に関する。

背景技術

[0002] 一般に、鏡の中に表示装置を組み入れたミラーディスプレイが知られている。ミラーディスプレイは、液晶表示装置、有機エレクトロルミネッセンス EL 表示装置などの表示装置と、表示装置の画面側に位置した半透明鏡と、を備えている。ユーザは、半透明鏡を介して表示装置が表示する画像を視認することができる。

ところで、反射鏡と比較し半透明鏡の反射率は低い。そのため、半透明鏡による反射像と表示装置が表示する画像とを加算してみることが困難である。また、表示装置が表示する画像の透過率は、半透明鏡によって低下することになる。

先行技術文献

特許文献

[0003] 特許文献1：特表 2 0 1 7 - 5 2 1 8 5 9 号公報

発明の概要

発明が解決しようとする課題

[0004] 本実施形態は、光反射特性の低下を抑制しつつ画像を表示することが可能な表示装置を提供する。

課題を解決するための手段

[0005] 一実施形態に係る表示装置は、

基板と、前記基板の上に設けられた下地層と、前記下地層の上に実装された複数の発光素子と、前記下地層の上に設けられ、前記複数の発光素子の間の空隙部に充填され、前記下地層と対向する側とは反対側に平坦面を有する、樹脂層と、前記平坦面の上方に設けられ、前記平坦面と対向する側とは反

対側に位置した鏡面と前記複数の発光素子に重なった複数の開口とを有する、光反射層と、を備える。

[0006] また、一実施形態に係る表示装置は、

基板と、前記基板の上に設けられた下地層と、前記下地層の上に実装された複数の発光素子と、前記下地層の上方に設けられ、前記下地層と対向する側とは反対側に位置した鏡面と前記複数の発光素子に重なった複数の開口とを有する、光反射層と、前記鏡面と対向し、前記鏡面に隙間を置いて配置された透明導電層と、前記光反射層と前記透明導電層との間に位置した調光層と、を備える。

図面の簡単な説明

[0007] [図1]図1は、第1の実施形態に係る表示装置の構成を示す斜視図である。

[図2]図2は、上記表示装置を示す回路図である。

[図3]図3は、上記第1の実施形態の副画素を示す等価回路図である。

[図4]図4は、図1に示した表示パネルを示す部分断面図である。

[図5]図5は、図1に示した画素のレイアウトを示す平面図であり、各種配線と、画素電極とを示す図である。

[図6]図6は、上記第1の実施形態の複数の発光素子及び光反射層を示す平面図である。

[図7]図7は、上記第1の実施形態の変形例1の複数の発光素子及び光反射層を示す平面図である。

[図8]図8は、上記第1の実施形態の変形例2の複数の発光素子及び光反射層を示す平面図である。

[図9]図9は、上記第1の実施形態の変形例3の複数の発光素子及び光反射層を示す平面図である。

[図10]図10は、上記第1の実施形態の変形例4の複数の発光素子及び光反射層を示す平面図である。

[図11]図11は、第2の実施形態に係る表示装置の表示パネルを示す部分断面図である。

[図12]図12は、第3の実施形態に係る表示装置の表示パネルを示す部分断面図である。

[図13]図13は、第4の実施形態に係る表示装置の表示パネルを示す部分断面図である。

[図14]図14は、第5の実施形態に係る表示装置の表示パネルを示す部分断面図である。

[図15]図15は、上述した表示装置（表示パネル）を化粧台の上の鏡に適用した例を説明するための図である。

[図16]図16は、上述した表示装置（表示パネル）を車のルームミラーに適用した例を説明するための図である。

[図17]図17は、上述した表示装置（表示パネル）を車のサイドミラーに適用した例を説明するための図である。

発明を実施するための形態

[0008] 以下に、本発明の各実施形態について、図面を参照しつつ説明する。なお、開示はあくまで一例にすぎず、当業者において、発明の主旨を保つての適宜変更について容易に想到し得るものについては、当然に本発明の範囲に含有されるものである。また、図面は説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。また、本明細書と各図において、既出の図に関して前述したものと同様の要素には、同一の符号を付して、詳細な説明を適宜省略することがある。

[0009] （第1の実施形態）

まず、第1の実施形態に係る表示装置について説明する。図1は、第1の実施形態に係る表示装置1の構成を示す斜視図である。図1は、本実施形態に係る表示装置1の構成を示す斜視図である。図1は、第1方向Xと、第1方向Xに垂直な第2方向Yと、第1方向X及び第2方向Yに垂直な第3方向Zによって規定される三次元空間を示している。なお、第1方向X及び第2方向Yは、互いに直交しているが、90°以外の角度で交差していてもよい。

。また、本実施形態において、第3方向Zを上と定義し、第3方向Zと反対側の方向を下と定義する。「第1部材の上の第2部材」及び「第1部材の下の第2部材」とした場合、第2部材は、第1部材に接していてもよく、第1部材から離れて位置していてもよい。

[0010] 以下、本実施形態においては、表示装置1が自発光素子であるマイクロ発光ダイオード（以下、マイクロLED（Light Emitting Diode）と称する）を用いたマイクロLED表示装置である場合について主に説明する。

[0011] 図1に示すように、表示装置1は、表示パネル2、第1回路基板3、及び第2回路基板4等を備えている。

表示パネル2は、一例では矩形の形状を有している。図示した例では、表示パネル2の短辺EXは、第1方向Xと平行であり、表示パネル2の長辺EYは、第2方向Yと平行である。第3方向Zは、表示パネル2の厚さ方向に相当する。表示パネル2の主面は、第1方向Xと第2方向Yとにより規定されるX-Y平面に平行である。表示パネル2は、表示領域DA、及び表示領域DA以外の非表示領域NDAを有している。非表示領域NDAは、端子領域MTを有している。図示した例では、非表示領域NDAは、表示領域DAを囲んでいる。

[0012] 表示領域DAは、画像を表示する領域であり、例えばマトリクス状に配置された複数の画素PXを備えている。本実施形態において、表示領域DAの形状は、四角形であるが、これに限らず、四角形以外の多角形、円形などであってもよい。また、表示領域DAのサイズは非表示領域NDAのサイズより大きい、これに限らず、表示領域DAのサイズは非表示領域NDAのサイズより小さくともよい。

端子領域MTは、表示パネル2の短辺EXに沿って設けられ、表示パネル2を外部装置などと電氣的に接続するための端子を含んでいる。

[0013] 第1回路基板3は、端子領域MTの上に実装され、表示パネル2と電氣的に接続されている。第1回路基板3は、例えばフレキシブルプリント回路基板である。第1回路基板3は、表示パネル2を駆動する駆動ICチップ（以

下、パネルドライバと表記) 5などを備えている。なお、図示した例では、パネルドライバ5は、第1回路基板3の上に実装されているが、第1回路基板3の下に実装されていてもよい。又は、パネルドライバ5は、第1回路基板3以外に実装されていてもよく、例えば第2回路基板4に実装されていてもよい。第2回路基板4は、例えばフレキシブルプリント回路基板である。第2回路基板4は、第1回路基板3の例えば下方において第1回路基板3と接続されている。

[0014] 上記したパネルドライバ5は、例えば第2回路基板4を介して制御基板(図示せず)と接続されている。パネルドライバ5は、例えば制御基板から出力される映像信号に基づいて複数の画素PXを駆動することによって表示パネル2に画像を表示する制御を実行する。

[0015] なお、表示パネル2は、斜線を付して示す折り曲げ領域BAを有していてもよい。折り曲げ領域BAは、表示装置1が筐体に収容される際に折り曲げられる領域である。折り曲げ領域BAは、非表示領域NDAのうち端子領域MT側に位置している。折り曲げ領域BAが折り曲げられた状態において、第1回路基板3及び第2回路基板4は、表示パネル2と対向するように、表示パネル2の下方に配置される。

[0016] 図2は、表示装置1を示す回路図である。図3は、本実施形態の副画素SPを示す等価回路図である。なお、図2において、各種の配線の全てについて図示していない。

図2及び図3に示すように、表示パネル2は、光透過性を有する絶縁基板(基板)20、表示領域DAにて絶縁基板20の上にマトリクス状に配列された複数の画素PX、及び各種配線、走査線駆動回路YDR1、YDR2、及び信号線駆動回路XDRを備えている。

[0017] 各種配線は、複数本の第1走査線Sgaと、複数本の第2走査線Sgbと、複数本の第3走査線Sgcと、複数本の第4走査線Sgdと、複数本の映像信号線VLと、複数本の高電位電源線SLaと、複数本のリセット配線Sgrと、複数本の初期化配線Sgiと、を有している。

[0018] 本実施形態において、第1走査線Sg a、第3走査線Sg c、及び第4走査線Sg dは、走査線駆動回路YDR1に接続され、第1方向Xに延出して設けられている。第2走査線Sg bは、走査線駆動回路YDRに接続され、第1方向Xに延出して設けられている。映像信号線VLは、信号線駆動回路XDRに接続され、第2方向Yに延出して設けられている。高電位電源線SL a、リセット配線Sg r、及び初期化配線Sg iは、第2方向Yに延出して設けられている。表示パネル2は、高電位Pv d dに固定される高電位電源線SL aだけでなく、低電位Pv s sに固定される低電位電源線SL bも有している。高電位電源線SL aは高電位電源に接続され、低電位電源線SL bは低電位電源に接続されている。

[0019] 走査線駆動回路YDR1は、第1走査線Sg a、第3走査線Sg c、及び第4走査線Sg dを駆動するように構成されている。走査線駆動回路YDR2は、第2走査線Sg bを駆動するように構成されている。信号線駆動回路XDRは、映像信号線VLを駆動するように構成されている。走査線駆動回路YDR1、YDR2及び信号線駆動回路XDRは、非表示領域NDAにて絶縁基板20の上に形成され、パネルドライバ5とともに駆動部7を構成している。

[0020] 各々の画素PXは、複数の副画素SPを有している。各々の副画素SPは、発光素子10と、発光素子10に駆動電流を与える画素回路と、を含んでいる。発光素子10は、例えば自己発光素子であり、本実施形態では、マイクロ発光ダイオード（以下、マイクロLED（Light Emitting Diode）と称する）である。本実施形態の表示装置1は、マイクロLED表示装置である。

[0021] 各副画素SPの画素回路は、電圧信号からなる映像信号Vsigに応じて発光素子10の発光を制御する電圧信号方式の画素回路であり、リセットスイッチRST、画素スイッチSST、初期化スイッチIST、出力スイッチBCT、駆動トランジスタDRT、保持容量Cs、及び補助容量Cadを有している。保持容量Cs及び補助容量Cadは、キャパシタである。補助容

量 C_{ad} は発光電流量を調整するために設けられる素子であり、場合によっては不要となる場合もある。

[0022] リセットスイッチ RST 、画素スイッチ SST 、初期化スイッチ IST 、出力スイッチ BCT 、及び駆動トランジスタ DRT は、 TFT （薄膜トランジスタ）により構成されている。本実施形態において、リセットスイッチ RST 、画素スイッチ SST 、初期化スイッチ IST 、出力スイッチ BCT 、及び駆動トランジスタ DRT は、同一導電型、例えば N チャネル型の TFT により構成されている。なお、リセットスイッチ RST 、画素スイッチ SST 、初期化スイッチ IST 、出力スイッチ BCT 、及び駆動トランジスタ DRT の一以上は、 P チャネル型の TFT により構成されていてもよい。その場合、 N チャネル型の TFT と P チャネル型の TFT を同時に形成してもよい。リセットスイッチ RST 、画素スイッチ SST 、初期化スイッチ IST 、及び出力スイッチ BCT は、スイッチとして機能すればよく、 TFT で構成されていなくともよい。

[0023] 本実施形態に係る表示装置 1 において、駆動トランジスタ DRT 及び各スイッチをそれぞれ構成した TFT は全て同一工程、同一層構造で形成され、半導体層に多結晶シリコンを用いたトップゲート構造の薄膜トランジスタである。なお、半導体層は、非晶質シリコン、酸化物半導体など、多結晶シリコン以外の半導体を利用してもよい。

[0024] リセットスイッチ RST 、画素スイッチ SST 、初期化スイッチ IST 、出力スイッチ BCT 、及び駆動トランジスタ DRT は、それぞれ、第 1 端子、第 2 端子、及び制御端子を有している。本実施形態では、第 1 端子をソース電極、第 2 端子をドレイン電極、制御端子をゲート電極としている。

[0025] 画素 PX の画素回路において、駆動トランジスタ DRT 及び出力スイッチ BCT は、高電位電源線 SL_a と低電位電源線 SL_b との間で発光素子 IO と直列に接続されている。高電位電源線 SL_a （高電位 P_{vdd} ）は例えば $10V$ の電位に設定され、低電位電源線 SL_b （低電位 P_{vss} ）は、例えば $1.5V$ の電位に設定されている。

- [0026] 出力スイッチBC Tにおいて、ドレイン電極は高電位電源線SL aに接続され、ソース電極は駆動トランジスタD R Tのドレイン電極に接続され、ゲート電極は第2走査線S g bに接続されている。これにより、出力スイッチBC Tは、第2走査線S g bに与えられる制御信号B Gによりオン（導通状態）、オフ（非導通状態）制御される。出力スイッチBC Tは、制御信号B Gに応答して、発光素子10の発光時間を制御する。
- [0027] 駆動トランジスタD R Tにおいて、ドレイン電極は出力スイッチBC Tのソース電極に接続され、ソース電極は発光素子10の一方の電極（ここでは陽極）に接続されている。発光素子10の他方の電極（ここでは陰極）は、低電位電源線SL bに接続されている。駆動トランジスタD R Tは、映像信号V s i gに応じた電流量の駆動電流を発光素子10に出力する。
- [0028] 画素スイッチS S Tにおいて、ソース電極は映像信号線V Lに接続され、ドレイン電極は駆動トランジスタD R Tのゲート電極に接続され、ゲート電極は信号書き込み制御用ゲート配線として機能する第3走査線S g cに接続されている。画素スイッチS S Tは、第3走査線S g cから供給される制御信号S Gによりオン、オフ制御される。そして、画素スイッチS S Tは、制御信号S Gに応答して、画素回路と映像信号線V Lとの接続、非接続を制御し、映像信号線V Lから映像信号V s i gを画素回路に取り込む。
- [0029] 初期化スイッチI S Tにおいて、ソース電極は初期化配線S g iに接続され、ドレイン電極は駆動トランジスタD R Tのゲート電極に接続され、ゲート電極は第1走査線S g aに接続されている。初期化スイッチI S Tは、第1走査線S g aから供給される制御信号I Gによりオン、オフ制御される。そして、初期化スイッチI S Tは、制御信号I Gに応答して、画素回路と初期化配線S g iとの接続、非接続を制御する。画素回路と初期化配線S g iとを初期化スイッチI S Tにて接続することにより、初期化配線S g iから初期化電位（初期化電圧）V i n iを画素回路に取り込むことができる。
- [0030] リセットスイッチR S Tは、駆動トランジスタD R Tのソース電極とリセット配線S g rとの間に接続されている。リセットスイッチR S Tのゲート

電極はリセット制御用ゲート配線として機能する第4走査線S_{gd}に接続されている。上記のように、リセット配線S_{gr}は、リセット電源に接続され、定電位であるリセット電位V_{rst}に固定される。リセットスイッチRSTは、第4走査線S_{gd}を通して与えられる制御信号RGに応じて、導通状態（オン）又は非導通状態（オフ）に切替えられる。リセットスイッチRSTがオン状態に切替えられることにより、駆動トランジスタDRTのソース電極の電位をリセット電位V_{rst}にリセットすることができる。

[0031] 保持容量C_sは、駆動トランジスタDRTのゲート電極とソース電極との間に接続されている。補助容量C_{ad}は、駆動トランジスタDRTのソース電極と定電位の配線としての高電位電源線S_{La}との間に接続されている。

[0032] 一方、図2に示すパネルドライバ5は、走査線駆動回路YDR1、YDR2及び信号線駆動回路XDRを制御する。パネルドライバ5は外部から供給されるデジタル映像信号及び同期信号を受け取り、垂直走査タイミングを制御する垂直走査制御信号、および水平走査タイミングを制御する水平走査制御信号を同期信号に基づいて発生する。

[0033] そして、パネルドライバ5は、これら垂直走査制御信号及び水平走査制御信号をそれぞれ走査線駆動回路YDR1、YDR2及び信号線駆動回路XDRに供給するとともに、水平及び垂直走査タイミングに同期してデジタル映像信号及び初期化信号を信号線駆動回路XDRに供給する。

[0034] 信号線駆動回路XDRは、水平走査制御信号の制御により各水平走査期間において順次得られる映像信号をアナログ形式に変換し階調に応じた映像信号V_{sig}を複数の映像信号線VLに供給する。パネルドライバ5は、高電位電源線S_{La}を高電位P_{vdd}に固定し、リセット配線S_{gr}をリセット電位V_{rst}に固定し、初期化配線S_{gi}を初期化電位V_{ini}に固定する。なお、高電位電源線S_{La}の電位、リセット配線S_{gr}の電位、及び初期化配線S_{gi}の電位は、信号線駆動回路XDRを介して設定されてもよい。

[0035] 走査線駆動回路YDR1、YDR2には、パネルドライバ5よりスタートパルス信号STV、クロック信号CKVなどが与えられる。

走査線駆動回路YDR1、YDR2は、図示しないシフトレジスタ、出力バッファ等を含み、スタートパルス信号STVを順次次段のシフトレジスタに転送し、出力バッファを介して各行の副画素SPに4種類の制御信号、すなわち、制御信号IG、BG、SG、RGを供給する。これにより、第1走査線Sga、第2走査線Sgb、第3走査線Sgc、及び第4走査線Sgdは、それぞれ制御信号IG、BG、SG、RGにより駆動される。

[0036] 次に、図4を参照して、駆動トランジスタDRT、リセットスイッチRST、画素電極PE、発光素子10、低電位電源線SLb、共通電極CE、光反射層REなどの構造について説明する。図4は、図1に示した表示パネル2を示す部分断面図である。なお、図4では、表示パネル2を、表示面、すなわち光出射面が上方を向き、背面が下方を向くように描いている。

[0037] 図4に示すように、表示パネル2は、絶縁基板20と、絶縁基板20の上に設けられた絶縁層21、22、23、24、25、26と、複数の画素PXと、を備えている。複数の画素PXは、絶縁基板20の上に設けられ、表示領域DAに位置し、複数色の副画素SPを含んでいる。

[0038] 絶縁基板20としては、主に、石英、無アルカリガラス等のガラス基板、またはポリイミド等の樹脂基板を用いることができる。絶縁基板20の材質は、TFTを製造する際の処理温度に耐える材質であればよい。絶縁基板20が可撓性を有する樹脂基板である場合、表示装置1をシートディスプレイとして構成することができる。樹脂基板としては、ポリイミドに限らず、他の樹脂材料を用いてもよい。なお、絶縁基板20にポリイミドなどを用いる場合、絶縁基板20を有機絶縁層又は樹脂層と称した方が適当な場合があり得る。

[0039] 絶縁層21は、絶縁基板20の上に設けられている。絶縁層21の上に、各種のTFTが形成されている。表示領域DAにおいて、絶縁層21の上に、駆動トランジスタDRT、リセットスイッチRSTなどが形成され、非表示領域NDAにおいて、絶縁層21の上に走査線駆動回路YDRを構成するTFTなどが形成されている。駆動トランジスタDRTなどのTFTは、半

導体層SCと、ゲート電極GEと、第1電極E1と、第2電極E2と、を備えている。

[0040] 半導体層SCは、絶縁層21の上に配置されている。絶縁層22は、絶縁層21及び半導体層SCの上に設けられている。ゲート電極GEは、絶縁層22の上に配置され、半導体層SCのチャネル領域と対向している。絶縁層23は、絶縁層22及びゲート電極GEの上に設けられている。第1電極E1及び第2電極E2は、絶縁層23の上に配置されている。第1電極E1及び第2電極E2は、それぞれ絶縁層22及び絶縁層23に形成されたコンタクトホールを通り、対応する半導体層SCに電氣的に接続されている。

[0041] 本実施形態において、絶縁層22の上に、導電層CLが形成されている。駆動トランジスタDRTの第1電極E1は、対応する半導体層SCだけではなく、導電層CLにも電氣的に接続されている。リセットスイッチRSTの第2電極E2は、対応する半導体層SCだけではなく、導電層CLにも電氣的に接続されている。そのため、駆動トランジスタDRT及びリセットスイッチRSTは、導電層CLを介して電氣的に接続されている。

非表示領域NDAにおいて、低電位電源線SLbは、絶縁層23の上に配置されている。絶縁層24は、絶縁層23、第1電極E1、第2電極E2、及び低電位電源線SLbの上に設けられている。

[0042] 第1導電層CL1及び第2導電層CL2は、絶縁層24の上に配置されている。第1導電層CL1は、絶縁層24に形成されたコンタクトホールを通り第1電極E1に電氣的に接続されている。第2導電層CL2は、絶縁層24に形成されたコンタクトホールを通り第2電極E2に電氣的に接続されている。

[0043] 絶縁層25は、絶縁層24、第1導電層CL1、及び第2導電層CL2の上に設けられている。画素電極PEは、絶縁層25の上に配置されている。画素電極PEは、絶縁層25に形成されたコンタクトホールCHを通り第1導電層CL1に電氣的に接続されている。画素電極PEは、駆動トランジスタDRTに電氣的に接続され、駆動トランジスタDRTから電流値が制御さ

れた信号が与えられる。

[0044] 絶縁層 26 は、絶縁層 25 及び画素電極 P E の上に設けられている。図示しないが、絶縁層 26 は、複数の画素電極 P E の上に位置し、複数の画素電極 P E を覆っている。絶縁層 26 は、画素電極 P E の表面の一部に発光素子 10 を実装するための開口を有している。絶縁層 26 の上記開口の大きさは、発光素子 10 の実装工程における実装ずれ量等を考慮し、発光素子 10 よりも一回り大きめのサイズである。例えば、発光素子 10 が実質的に $4\ \mu\text{m} \times 4\ \mu\text{m}$ の実装面積、乃至 $5\ \mu\text{m} \times 5\ \mu\text{m}$ の実装面積である場合、上記開口は実質的に $8\ \mu\text{m} \times 8\ \mu\text{m}$ 、乃至 $10\ \mu\text{m} \times 10\ \mu\text{m}$ は確保されることが好ましい。

[0045] 上記のように、絶縁基板 20 の上には、絶縁層 21 から絶縁層 26 までの積層構造を有する下地層 B L が設けられている。下地層 B L は、例えば、複数の画素電極 P E を有している。

[0046] ここで、絶縁層 21, 22, 23, 24, 25, 26 は、無機絶縁材料又は有機絶縁材料で形成されている。本実施形態において、絶縁層 21, 22, 23, 25, 26 は、無機絶縁材料として、例えばシリコン酸化物 (SiO_2)、又はシリコン窒化物 (Si_3N_4) で形成されている。

絶縁層 24 は、樹脂材料として、例えば感光性アクリル樹脂で形成されている。絶縁層 24 は、絶縁層 23 と対向する側とは反対側に平坦面 S U 1 を有している。そのため、絶縁層 24 は、平坦化層である。

[0047] 半導体層 S C は、ポリシリコンとして低温ポリシリコンで形成されている。但し、半導体層 S C は、アモルファスシリコン、酸化物半導体など、ポリシリコン以外の半導体で形成されていてもよい。ゲート電極 G E 及び導電層 C L は、同層に位置し、同一の導電材料として金属で形成されている。例えば、ゲート電極 G E 及び導電層 C L は、M o W (モリブデン・タングステン) で形成されている。

[0048] 第 1 電極 E 1、第 2 電極 E 2、及び低電位電源線 S L b は、同層に位置し、同一の導電材料として金属で形成されている。例えば、第 1 電極 E 1、第 2

電極E 2、及び低電位電源線S L bは、それぞれ三層積層構造（T i系／A l系／T i系）が採用され、T i（チタン）、T iを含む合金などT iを主成分とする金属材料からなる下層と、A l（アルミニウム）、A lを含む合金などA lを主成分とする金属材料からなる中間層と、T i、T iを含む合金などT iを主成分とする金属材料からなる上層と、を有している。ここではトップゲート型のT F Tを例として説明しているが、T F Tはボトムゲート型のT F Tであってもよい。

駆動トランジスタD R Tなどのスイッチは、絶縁層2 4で覆われている。

[0049] 第1導電層C L 1及び第2導電層C L 2は、同層に位置し、同一の導電材料として金属又は透明導電材料で形成されている。画素電極P Eは、導電材料として金属で形成されている。例えば、画素電極P Eは、単一の導電層、三層積層構造、又は二層積層構造を有している。

[0050] 三層積層構造において、画素電極P Eは、T i系／A l系／T i系に限らず、M o系／A l系／M o系であってもよい。M o系／A l系／M o系において、画素電極P Eは、M o（モリブデン）、M oを含む合金などM oを主成分とする金属材料からなる下層と、A l、A lを含む合金などA lを主成分とする金属材料からなる中間層と、M o、M oを含む合金などM oを主成分とする金属材料からなる上層と、を有している。

[0051] 二層積層構造において、画素電極P Eは、A lを主成分とする金属材料からなる下層と、T iを主成分とする金属材料からなる上層と、を有している。又は、画素電極P Eは、M oを主成分とする金属材料からなる下層と、A lを主成分とする金属材料からなる上層と、を有している。なお、画素電極P Eは、透明導電材料で形成されていてもよい。

[0052] 表示領域D Aにおいて、下地層B Lの上に複数の発光素子1 0が実装されている。詳しくは、発光素子1 0は、画素電極P Eの上に実装されている。発光素子1 0は、第1電極としての陽極A Nと、第2電極としての陰極C Aと、光を放出する発光層L 1と、を有している。発光素子1 0は、第1色、第2色、及び第3色の発光色を有するものがそれぞれ用意されており、陽極

A Nは、対応する画素電極P Eに電氣的に接続され、固定されている。本実施形態において、第1色は赤色（R）であり、第2色は緑色（G）であり、第3色は青色（B）である。

[0053] 発光素子10の陽極A Nと画素電極P Eとの間の接合は、両者の間で良好な導通が確保でき、かつ、絶縁基板20から絶縁層26までの積層構造を破損しないものであれば特に限定されるものではない。例えば低温溶融のはんだ材料を用いたリフロー工程や、導電ペーストを介して発光素子10を画素電極P E上に載せた後に焼成結合する等の手法、あるいは画素電極P Eの表面と、発光素子10の陽極A Nとに同系材料を用い、超音波接合等の固相接合の手法を採用することができる。発光素子10は、画素電極P Eに電氣的に接続されている陽極A Nの反対側に陰極C Aを有している。

[0054] 発光素子10が実装された下地層B Lの上に、樹脂層31が設けられている。樹脂層31は、複数の発光素子10の間の空隙部に充填されている。樹脂層31は、下地層B Lと対向する側とは反対側に平坦面S U 2を有している。そのため、樹脂層31は、平坦化層である。樹脂層31は、発光素子10のうち陰極C Aの表面を露出させている。

[0055] 共通電極C Eは、少なくとも表示領域D Aに位置し、平坦面S U 2の上方に設けられている。共通電極C Eは、樹脂層31及び複数の発光素子10の上に配置され、複数の画素の発光素子10を覆っている。共通電極C Eは、複数の陰極C Aに接触し、複数の陰極C Aと電氣的に接続されている。共通電極C Eは、複数の副画素S Pで共用されている。

[0056] 共通電極C Eは、非表示領域N D Aに延在し、非表示領域N D Aにおいて、低電位電源線S L bに電氣的に接続されている。共通電極C Eは、樹脂層31、絶縁層26、絶縁層25、及び絶縁層24に形成されたコンタクトホールを通り低電位電源線S L bにコンタクトしている。そのため、共通電極C Eは、低電位電源線S L bの電位と同一の定電位に保持され、低電位電源線S L bと全ての発光素子10の陰極C Aとを電氣的に接続している。

[0057] 共通電極C Eは、発光素子10からの出射光を取り出すために、透明電極

として形成する必要がある、透明な導電材料として例えばITO（インジウム・ティン・オキサイド）を用いて形成されている。

[0058] なお、樹脂層31は、平坦面SU2を有していればよく、発光素子10の陰極CAまで達しないような膜厚で形成されていてもよい。共通電極CEが形成される表面には発光素子10の実装に伴う凹凸の一部が残存しているが、共通電極CEを形成する材料が段切れすることなく連続的に覆うことができればよい。

[0059] 平坦面SU2の上方に、光反射層REが設けられている。光反射層REは、実質的に、表示パネル2の全域に位置している。光反射層REは、少なくとも表示領域DAに位置している。光反射層REは、平坦面SU2と対向する側とは反対側に位置した鏡面MSと、複数の発光素子10に重なった複数の開口OP1と、開口OP2と、を有している。光反射層REは、平坦面SU2の上方に配置されているため、鏡面MSは平坦である。開口OP2は、共通電極CEと低電位電源線SLbとのコンタクト部を囲んでいる。

[0060] 本実施形態において、光反射層REは、共通電極CEの上に位置し、共通電極CEに接している。光反射層REは、光反射性の材料として、銀（Ag）、Alなどの金属材料で形成されている。そのため、光反射層REは、共通電極CEに電氣的に接続されている。なお、光反射層REは、平坦面SU2と共通電極CEとの間に位置していてもよい。

上記のように、光反射層REは、共通電極CEに電氣的に接続されていた方が望ましい。なぜなら、共通電極CEの単独の電気抵抗より、共通電極CE及び光反射層REの積層体の電気抵抗を低くすることができるためである。

[0061] 光反射層REの厚みTは、特に限定されるものではないが、外光を十分に反射することができるように設定されていた方が望ましい。また、厚みTは、樹脂層31及び共通電極CEを介した発光素子10からの光を十分に反射することができるように設定されていた方が望ましい。例えば、光反射層REをAgで形成する場合、厚みTが200nmあれば、上記外光や上記発光

素子 10 からの光を十分に反射することが可能である。

また、光反射層 RE は、反射鏡を構成している。そのため、半透明鏡と比較して、光反射層 RE は、高い光反射率を得ることができる。

[0062] 上記のように、表示パネル 2 は、絶縁基板 20 から光反射層 RE までの構造を有している。本実施形態に係る発光素子 10 を表示素子として用いる表示装置 1 は、例えば以上のように構成されている。なお、必要に応じて、共通電極 CE の上にカバーガラスなどのカバー部材やタッチパネル基板等が設けられてもよい。

[0063] 次に、画素 PX のレイアウトについて説明する。図 5 は、図 1 に示した画素 PX のレイアウトを示す平面図であり、各種配線と、画素電極 PE とを示す図である。

図 5 に示すように、各々の画素 PX は、複数の副画素 SP を有している。本実施形態において、各々の画素 PX は、第 1 色の副画素 SP a、第 2 色の副画素 SP b、及び第 3 色の副画素 SP c の 3 色の副画素 SP を有している。副画素 SP a は画素電極 PE a を有し、副画素 SP b は画素電極 PE b を有し、副画素 SP c は画素電極 PE c を有している。画素電極 PE a は、第 1 方向 X にて、距離を置いて画素電極 PE c と隣り合っている。画素電極 PE b は、第 2 方向 Y にて、距離を置いて画素電極 PE c と隣り合っている。

[0064] 次に、発光素子 10 及び光反射層 RE について説明する。図 6 は、本実施形態の複数の発光素子 10 及び光反射層 RE を示す平面図である。ここでは、第 1 方向 X 及び第 2 方向 Y に隣合う 4 個の画素 PX を示している。図中、光反射層 RE には斜線を付している。

図 6 に示すように、各々の画素 PX は、第 1 色の発光素子 10 a、第 2 色の発光素子 10 b、及び第 3 色の発光素子 10 c を備えている。発光素子 10 a は上記画素電極 PE a の上に実装され、発光素子 10 b は上記画素電極 PE b の上に実装され、発光素子 10 c は上記画素電極 PE c の上に実装されている（図 5）。

[0065] 本実施形態において、開口 OP 1 は、発光素子 10 に一対一で対応してい

る。平面視にて、一の開口OP1は、対応する一の発光素子10を完全に露出させている。言い換えると、平面視にて、光反射層REは、各々の発光素子10に重なっていない。上記のことから、本実施形態では、発光素子10の発光が光反射層REによって遮蔽される事態を回避することができる。表示画像の輝度レベルは光反射層REによって低下しないため、ユーザは、表示装置1が表示する画像を良好に視認することができる。

[0066] 本実施形態において、発光素子10は、平面視にて四角形の形状を有している。発光素子10の各辺は、第1方向X又は第2方向Yに平行である。発光素子10の各辺の幅W1は、例えば4乃至5 μ mである。開口OP1は、平面視にて四角形の形状を有している。開口OP1の各辺は、第1方向X又は第2方向Yに平行である。開口OP1の各辺の幅W2は、上記幅W1よりも大きい。

[0067] 上記のように構成された第1の実施形態に係る表示装置1によれば、表示装置1は、絶縁基板20、下地層BL、複数の発光素子10、樹脂層31、及び光反射層REを備えている。樹脂層31は、下地層BLの上に設けられ、複数の発光素子10の間の空隙部に充填され、平坦面SU2を有している。光反射層REは、平坦面SU2の上方に設けられ、鏡面MSと複数の開口OP1とを有している。

光反射層REに開口OP1を設けることで、鏡面MSにより外光を反射する領域と、発光素子10が発光する領域とを独立させることができる。上記のことから、光反射特性の低下を抑制しつつ画像を表示することが可能な表示装置1を得ることができる。

[0068] (第1の実施形態の変形例1)

次に、上記第1の実施形態の変形例1について説明する。図7は、上記第1の実施形態の変形例1の複数の発光素子10及び光反射層REを示す平面図である。

図7に示すように、本変形例1において、各々の開口OP1は、複数の発光素子10のうち2以上の発光素子10に重なっている点で、上記第1の実

施形態と相違している。各々の開口OP1は、複数の画素PXのうち対応する一画素PXの発光素子（第1発光素子）10a、発光素子（第2発光素子）10b、及び発光素子（第3発光素子）10cに重なっている。そして、本変形例1においても、平面視にて、光反射層REは、各々の発光素子10に重なっていない。

[0069] 本変形例1において、発光素子10の幅W1は、例えば4乃至5 μ mである。開口OP1の幅W2は、上記幅W1よりも大きい。上記幅W2は、例えば、10乃至20 μ mである。好ましくは、上記幅W2は、15乃至20 μ mである。

[0070] 上記のように構成された第1の実施形態の変形例1に係る表示装置1においても、上記第1の実施形態と同様の効果を得ることができる。上記第1の実施形態と比較し、変形例1では、画素PX毎に3個の発光素子10を密集させ、光反射層REに設ける開口OP1の個数を減少させ、鏡面MSの面積を増大させることができる。上記のことから、光反射特性の低下を、一層、抑制することができる。

[0071] （第1の実施形態の変形例2）

次に、上記第1の実施形態の変形例2について説明する。図8は、上記第1の実施形態の変形例2の複数の発光素子10及び光反射層REを示す平面図である。

図8に示すように、本変形例2において、光反射層REが発光素子10に重なっている点で、上記第1の実施形態と相違している。

平面視にて、開口OP1における光反射層REの内周INの少なくとも一部は、発光素子10に重なっている。本変形例2において、内周INの全体が、発光素子10に重なっている。

[0072] 上記のように構成された第1の実施形態の変形例2に係る表示装置1においても、上記第1の実施形態と同様の効果を得ることができる。上記第1の実施形態と比較し、本変形例2では、鏡面MSの面積を増大させることができる。上記のことから、一層、光反射特性に優れた表示装置1を得ることが

できる。

[0073] (第1の実施形態の変形例3)

次に、上記第1の実施形態の変形例3について説明する。図9は、上記第1の実施形態の変形例3の複数の発光素子10及び光反射層REを示す平面図である。

図9に示すように、本変形例3において、光反射層REが発光素子10に重なっている点で、上記変形例1(図7)と相違している。

平面視にて、開口OP1における光反射層REの内周INの少なくとも一部は、発光素子10に重なっている。本変形例3において、内周INは、画素PXの3個の発光素子10に重なっている。

[0074] 上記のように構成された第1の実施形態の変形例3に係る表示装置1においても、上記変形例1と同様の効果を得ることができる。上記変形例1と比較し、本変形例3では、鏡面MSの面積を増大させることができる。上記のことから、一層、光反射特性に優れた表示装置1を得ることができる。

[0075] (第1の実施形態の変形例4)

次に、上記第1の実施形態の変形例4について説明する。図10は、上記第1の実施形態の変形例4の複数の発光素子10及び光反射層REを示す平面図である。

図10に示すように、画素PXの発光素子10a, 10b, 10c(画素電極PEa, PEb, PEc)は、第1方向Xに並べられ、第2方向Yに延在し、ストライプ状(縦ストライプ状)に配置されていてもよい。

[0076] 開口OP1は、一画素PXの発光素子10a, 10b, 10cに重なっている。平面視にて、光反射層REは各々の発光素子10に重なっていない。但し、開口OP1と発光素子10との関係はこの例に限定されるものではない。上記第1の実施形態(図6)のように、開口OP1は、発光素子10に一対一で対応していてもよい。又は、上記変形例2(図8)及び上記変形例3(図9)のように、光反射層REは、各々の発光素子10に重なっていてもよい。

上記のように構成された第1の実施形態の変形例4に係る表示装置1においても、上記第1の実施形態と同様の効果を得ることができる。

[0077] (第2の実施形態)

次に、第2の実施形態に係る表示装置について説明する。図11は、第2の実施形態に係る表示装置1の表示パネル2を示す部分断面図である。

図11に示すように、共通電極CEを設ける位置及び発光素子10の構成に関して、上記第1の実施形態と相違している。共通電極CEは、絶縁層25の上に位置している。共通電極CEは、例えば、画素電極PEと同じ材料で形成されている。共通電極CEは、低電位電源線SLbに接続されている。絶縁層26は、絶縁層25、画素電極PE、及び共通電極CEの上に設けられている。絶縁層26は、発光素子10を画素電極PE及び共通電極CEに接続するための開口を有している。

[0078] 発光素子10において、陽極ANだけではなく陰極CAも下地層BL側に位置している。陽極ANは画素電極PEに接続され、陰極CAは共通電極CEに接続されている。

光反射層REは、樹脂層31の平坦面SU2の上に設けられている。本第2の実施形態において、光反射層REに関する電氣的な制限はない。例えば、光反射層REは、接地電位などの低電位に固定されていてもよい。又は、光反射層REは、電氣的にフローティング状態にあってもよい。

[0079] 上記のように構成された第2の実施形態に係る表示装置1においても、上記第1の実施形態と同様の効果を得ることができる。

[0080] (第3の実施形態)

次に、第3の実施形態に係る表示装置について説明する。図12は、第3の実施形態に係る表示装置1の表示パネル2を示す部分断面図である。

図12に示すように、表示パネル2が透明導電層51、調光層LDなどをさらに備えている点で、本第3の実施形態は、上述した実施形態と相違している。

[0081] 光反射層REは、下地層BLの上方に設けられている。本第3の実施形態

において、光反射層 R E は、樹脂層 3 1 の上方に設けられている。詳しくは、光反射層 R E は共通電極 C E の上に設けられている。光反射層 R E は、下地層 B L と対向する側とは反対側に位置した鏡面 M S と、複数の発光素子 1 0 に重なった複数の開口 O P 1 とを有している。

[0082] 表示パネル 2 は、配向膜 A F 1、透明な絶縁基板 5 0、透明導電層 5 1、配向膜 A F 2、調光層 L D、及び偏光板 P O をさらに備えている。本実施形態において、調光層 L D は液晶材料で形成された液晶層である。配向膜 A F 1 は、共通電極 C E 及び光反射層 R E の上に設けられている。

[0083] 絶縁基板 5 0 は、配向膜 A F 1 に隙間を置いて対向配置されている。絶縁基板 5 0 の配向膜 A F 1 側の面には、透明導電層 5 1 及び配向膜 A F 2 が順に配置されている。絶縁基板 5 0 としては、主に、石英、無アルカリガラス等のガラス基板、またはポリイミド等の樹脂基板を用いることができる。絶縁基板 5 0 が可撓性を有する樹脂基板である場合、表示装置 1 をシートディスプレイとして構成することができる。樹脂基板としては、ポリイミドに限らず、他の樹脂材料を用いてもよい。

[0084] 透明導電層 5 1 は、光反射層 R E の鏡面 M S と対向し、鏡面 M S に隙間を置いて配置されている。透明導電層 5 1 は、透明な導電材料として例えば I T O を用いて形成されている。絶縁基板 5 0 と透明導電層 5 1 との間に、絶縁層を付加してもよい。例えば、絶縁基板 5 0 が樹脂基板である場合、絶縁基板 5 0 と透明導電層 5 1 との間に無機絶縁膜を付加してもよい。

[0085] 調光層 L D は、光反射層 R E と透明導電層 5 1 との間に位置している。そして、調光層 L D は、配向膜 A F 1 と配向膜 A F 2 との間に保持されている。配向膜 A F 1 及び配向膜 A F 2 は、調光層 L D に接している。

本実施形態と異なり、調光層 L D が電気泳動分散液で形成されていてもよい。その場合、配向膜 A F 1 及び配向膜 A F 2 を絶縁層（無機絶縁層）に置き換えたりすればよい。

[0086] 調光層 L D は、明るさを調整する調光機能を有している。透明導電層 5 1 は、駆動部 7 によって駆動される。調光層 L D には、光反射層 R E （共通電

極C E)と透明導電層5 1との間に印加される電圧をかけることができる。
偏光板P Oは、絶縁基板5 0の透明導電層5 1側とは反対側に配置されている。

[0087] 調光層(液晶層)6 0の液晶分子は、光(偏光)の変調率に寄与し、上記変調率を高くしたり、低くしたり、することができる。これにより、調光層L Dは、鏡面M Sに入射され、鏡面M Sで反射される光の透過率を調整することができる。光反射層R Eは、調光層L D、偏光板P Oなどとともに防眩ミラーとして機能することもできるため、ユーザは、表示装置1が表示する画像を、一層、良好に視認することができる。

[0088] 上記のように構成された第2の実施形態に係る表示装置1においても、上述した第1の実施形態と同様の効果を得ることができる。表示装置1は、透明導電層5 1、調光層L Dなどをさらに備えているため、防眩ミラーとして機能することも可能である。

[0089] (第4の実施形態)

次に、第4の実施形態に係る表示装置について説明する。図1 3は、第4の実施形態に係る表示装置1の表示パネル2を示す部分断面図である。

図1 3に示すように、本第4の実施形態の技術は、上記第2の実施形態(図1 1)の技術と、上記第3の実施形態(図1 2)の技術との組み合わせに相当している。

[0090] 共通電極C Eは、絶縁層2 5の上に位置している。絶縁層2 6は、絶縁層2 5、画素電極P E、及び共通電極C Eの上に設けられている。絶縁層2 6は、発光素子1 0を画素電極P E及び共通電極C Eに接続するための開口を有している。発光素子1 0において、陽極A Nは画素電極P Eに接続され、陰極C Aは共通電極C Eに接続されている。光反射層R Eは、樹脂層3 1の平坦面S U 2の上に設けられている。本第4の実施形態において、光反射層R Eは、駆動部7によって駆動される。

[0091] 表示パネル2は、配向膜A F 1、絶縁基板5 0、透明導電層5 1、配向膜A F 2、調光層L D、及び偏光板P Oをさらに備えている。調光層L Dには

、光反射層 R E と透明導電層 5 1 との間に印加される電圧をかけることができる。調光層 L D は、調光機能を有している。光反射層 R E は、調光層 L D 、偏光板 P O などとともに防眩ミラーとして機能することもできるため、ユーザは、表示装置 1 が表示する画像を、一層、良好に視認することができる。

[0092] なお、光反射層 R E は、発光素子 1 0 に重なる領域に形成されておらず、発光素子 1 0 に重なる領域に開口 O P 1 を有している。そのため、光反射層 R E と透明導電層 5 1 との間に電圧が印加されても、調光層 L D のうち発光素子 1 0 に重なる領域の配向状態は変化し難いものである。

上記のように構成された第 4 の実施形態に係る表示装置 1 においても、上記第 3 の実施形態と同様の効果を得ることができる。

[0093] (第 5 の実施形態)

次に、第 5 の実施形態に係る表示装置について説明する。図 1 4 は、第 5 の実施形態に係る表示装置 1 の表示パネル 2 を示す部分断面図である。

図 1 4 に示すように、本第 5 の実施形態の表示パネル 2 は、樹脂層 3 1 無しに形成されている点で、上記第 3 の実施形態（図 1 2）と相違している。光反射層 R E は、平坦面 S U 2 の上方に配置されているため、鏡面 M S は平坦である。下地層 B L の絶縁層 2 4 は、樹脂層であり、絶縁基板 2 0 と対向する側とは反対側に平坦面 S U 1 を有している。

[0094] 透明導電層 5 1 は、共通電極 C E である。配向膜 A F 2 は、発光素子 1 0 に重なった領域に開口 O P 3 を有している。開口 O P 3 は、透明導電層 5 1 を露出させている。調光層 L D は、複数の発光素子 1 0 の間の空隙部に充填されている。各々の発光素子 1 0 において、陽極 A N は複数の画素電極 P E のうち対応する一画素電極 P E に電氣的に接続され、陰極 C A は陽極 A N とは反対側に位置し、発光層 L I は陽極 A N と陰極 C A との間に位置している。透明導電層 5 1 は、複数の発光素子 1 0 の陰極 C A に電氣的に接続されている。

[0095] 透明導電層 5 1 は、低電位電源線 S L b の電位と同一の定電位に保持され

、低電位電源線 S L b と全ての発光素子 1 0 の陰極 C A とを電氣的に接続している。光反射層 R E は、駆動部 7 によって駆動される。調光層 L D には、光反射層 R E と透明導電層 5 1 との間に印加される電圧をかけることができる。

上記のように構成された第 5 の実施形態に係る表示装置 1 においても、上記第 3 の実施形態と同様の効果を得ることができる。

[0096] 次に、上述した表示装置 1 の用途について説明する。

図 1 5 に示すように、化粧台 1 1 の上の鏡 1 2 を上記表示装置 1 (表示パネル 2) で構成してもよい。鏡 1 2 は、鏡本来の機能だけではなく、外光に起因していない画像 P I を表示する機能も備えている。ここでは、鏡 1 2 が、「A B C」の文字列の画像 P I を表示している例を示している。

[0097] 図 1 6 に示すように、車のルームミラー 1 3 を上記表示装置 1 (表示パネル 2) で構成してもよい。ルームミラー 1 3 は、鏡としての機能だけではなく、画像 P I を表示する機能も備えている。ここでは、ルームミラー 1 3 が、「A B C」の文字列の画像 P I を表示している例を示している。

[0098] 図 1 7 に示すように、車のサイドミラー 1 4 を上記表示装置 1 (表示パネル 2) で構成してもよい。ここでは、サイドミラー 1 4 が、「A B C」の文字列の画像 P I を表示している例を示している。

[0099] 本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形例は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。必要に応じて、複数の実施形態及び複数の変形例の 2 以上を組合せることも可能である。

[0100] 例えば、発光素子 1 0 は、ミニ L E D などのマイクロ L E D 以外の自発光素子であってもよい。なお、マイクロ L E D は上記幅 W 1 が 1 0 0 μ m 以下

のLEDであり、ミニLEDは上記幅W1が100 μ mを超え200 μ m以下であるLEDである。

請求の範囲

- [請求項1] 基板と、
前記基板の上に設けられた下地層と、
前記下地層の上に実装された複数の発光素子と、
前記下地層の上に設けられ、前記複数の発光素子の間の空隙部に充填され、前記下地層と対向する側とは反対側に平坦面を有する、樹脂層と、
前記平坦面の上方に設けられ、前記平坦面と対向する側とは反対側に位置した鏡面と前記複数の発光素子に重なった複数の開口とを有する、光反射層と、を備える、表示装置。
- [請求項2] 基板と、
前記基板の上に設けられた下地層と、
前記下地層の上に実装された複数の発光素子と、
前記下地層の上方に設けられ、前記下地層と対向する側とは反対側に位置した鏡面と前記複数の発光素子に重なった複数の開口とを有する、光反射層と、
前記鏡面と対向し、前記鏡面に隙間を置いて配置された透明導電層と、
前記光反射層と前記透明導電層との間に位置した調光層と、を備える、表示装置。
- [請求項3] 前記下地層と前記光反射層との間に位置し、前記複数の発光素子の間の空隙部に充填され、前記光反射層と対向する側に平坦面を有する、樹脂層をさらに備える、請求項2に記載の表示装置。
- [請求項4] 前記下地層は、前記基板と対向する側とは反対側に平坦面を有する樹脂層を有し、
前記調光層は、前記複数の発光素子の間の空隙部に充填されている、請求項2に記載の表示装置。
- [請求項5] 前記下地層は、前記複数の発光素子が実装された複数の画素電極を

有し、

各々の前記発光素子は、

前記複数の画素電極のうち対応する一画素電極に電氣的に接続された第1電極と、

前記第1電極とは反対側の第2電極と、

前記第1電極と前記第2電極との間に位置した発光層と、を有し

、

前記透明導電層は、共通電極であり、前記複数の発光素子の前記第2電極に電氣的に接続されている、請求項4に記載の表示装置。

[請求項6] 各々の前記開口は、前記複数の発光素子のうち2以上の発光素子に重なっている、請求項1又は2に記載の表示装置。

[請求項7] 前記複数の発光素子のうち、第1色の第1発光素子、第2色の第2発光素子、及び第3色の第3発光素子をそれぞれ有する複数の画素をさらに備え、

各々の前記開口は、前記複数の画素のうち対応する一画素の前記第1発光素子、前記第2発光素子、及び前記第3発光素子に重なっている、請求項6に記載の表示装置。

[請求項8] 平面視にて、前記光反射層は、各々の前記発光素子に重なっていない、請求項1又は2に記載の表示装置。

[請求項9] 平面視にて、前記開口における前記光反射層の内周の少なくとも一部は、前記発光素子に重なっている、請求項1又は3に記載の表示装置。

[請求項10] 前記平坦面の上方に設けられ、透明な導電材料で形成された共通電極をさらに備え、

前記下地層は、前記複数の発光素子を実装された複数の画素電極を有し、

各々の前記発光素子は、

前記複数の画素電極のうち対応する一画素電極に電氣的に接続さ

れた第 1 電極と、

前記第 1 電極とは反対側の第 2 電極と、

前記第 1 電極と前記第 2 電極との間に位置した発光層と、を有し

、

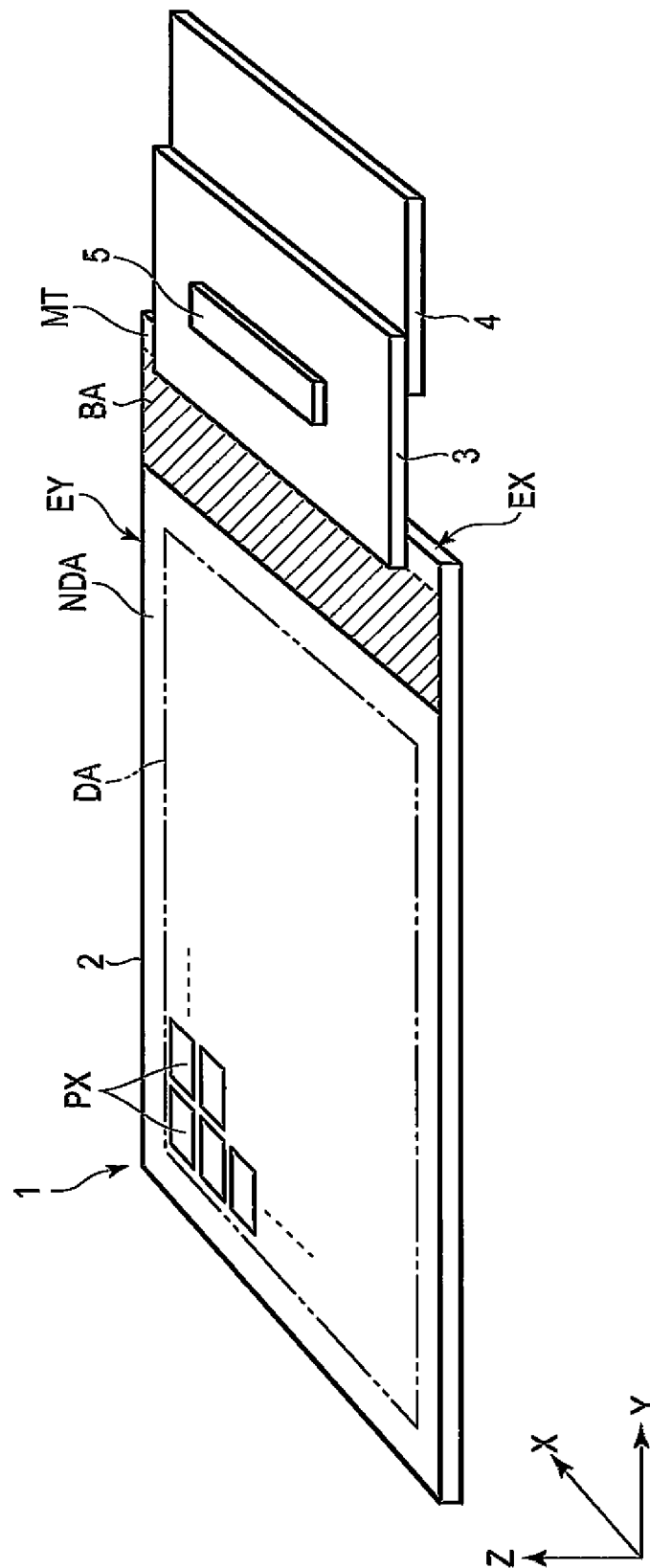
前記樹脂層は、前記複数の発光素子の前記第 2 電極を露出させ、

前記共通電極は、前記複数の発光素子の前記第 2 電極に電氣的に接続されている、請求項 1 又は 3 に記載の表示装置。

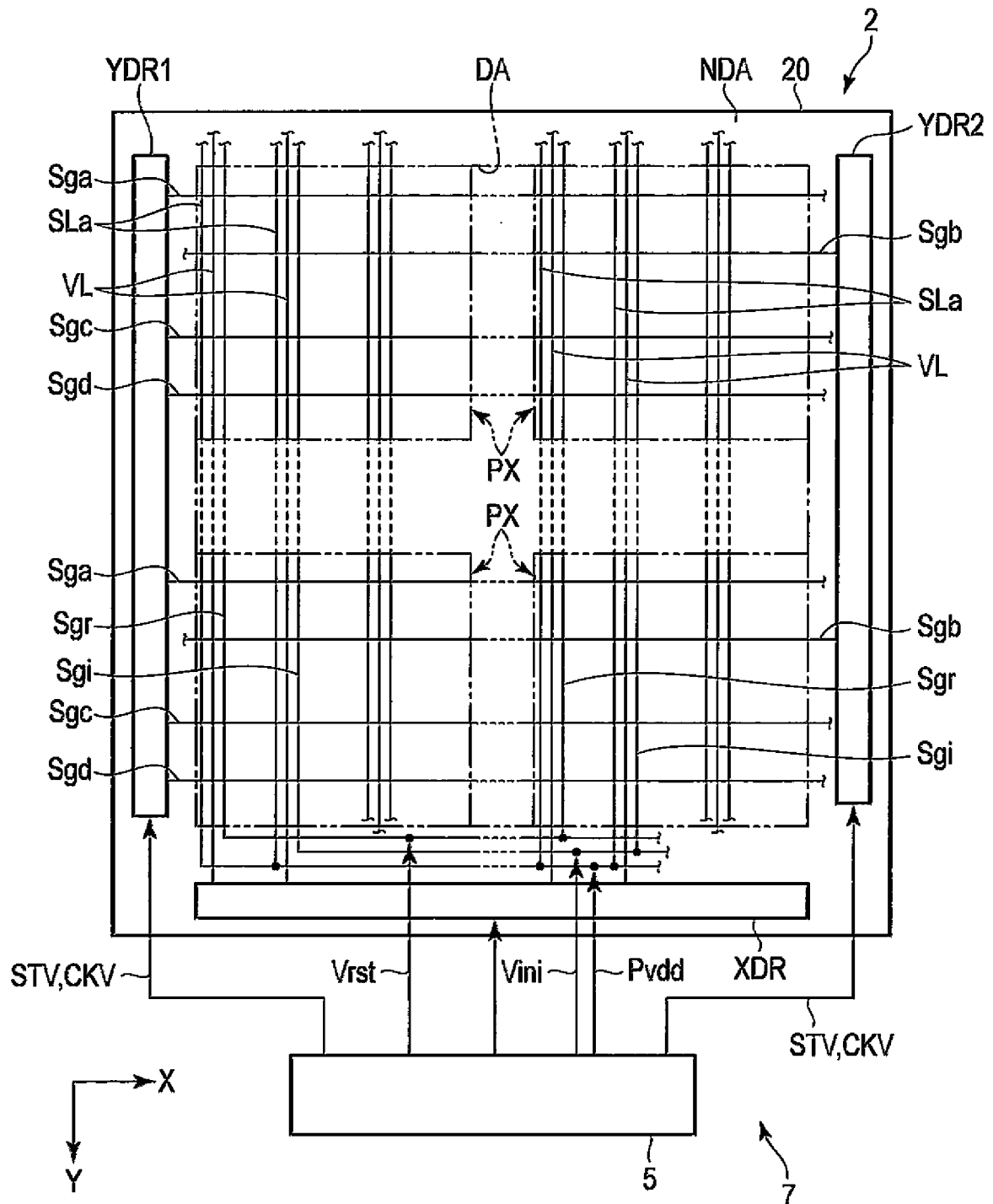
[請求項 11] 前記光反射層は、金属で形成され、前記共通電極に接している、請求項 10 に記載の表示装置。

[請求項 12] 前記複数の発光素子は、それぞれ、マイクロ発光ダイオードである、請求項 1 又は 2 に記載の表示装置。

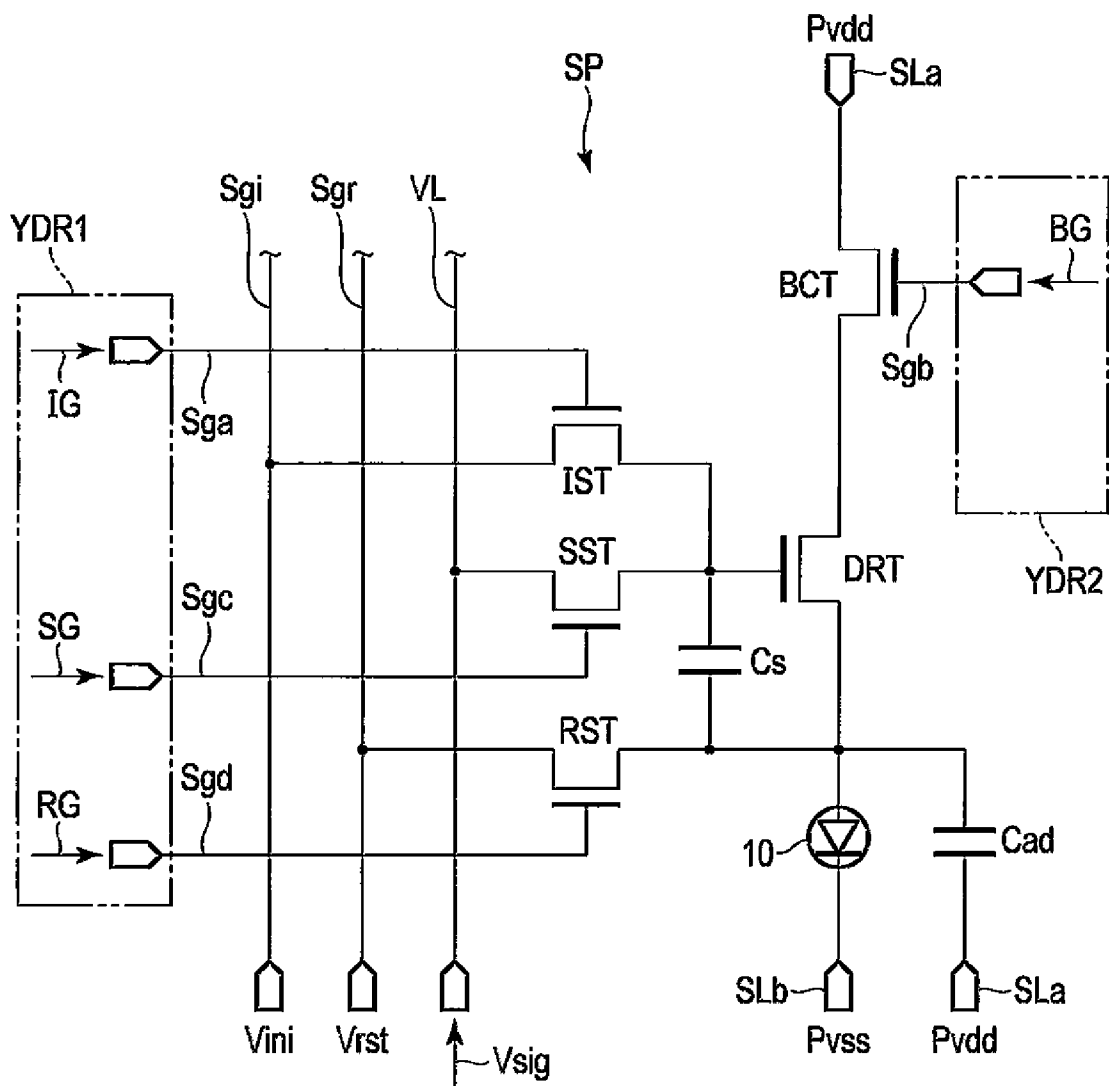
[図1]



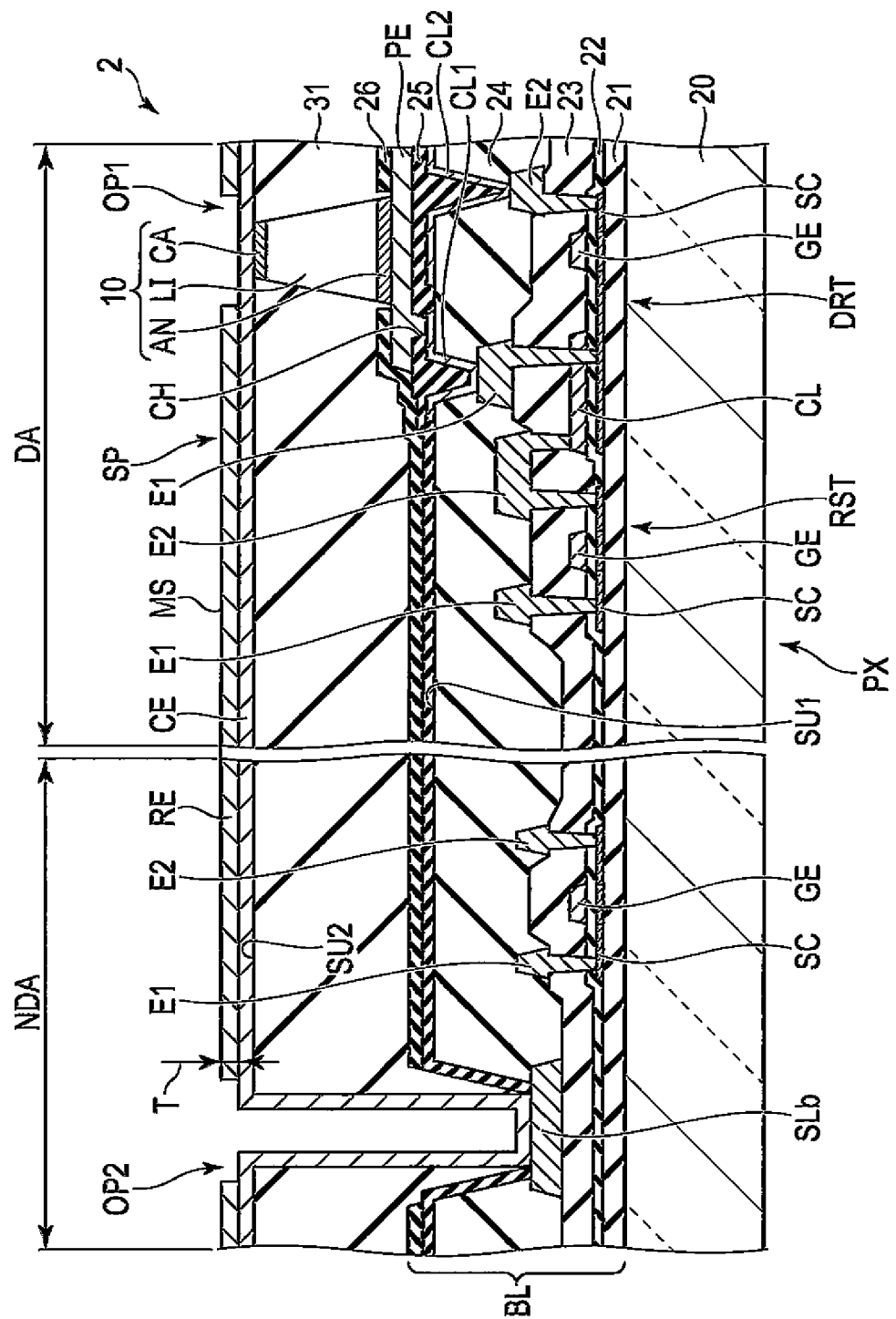
[図2]



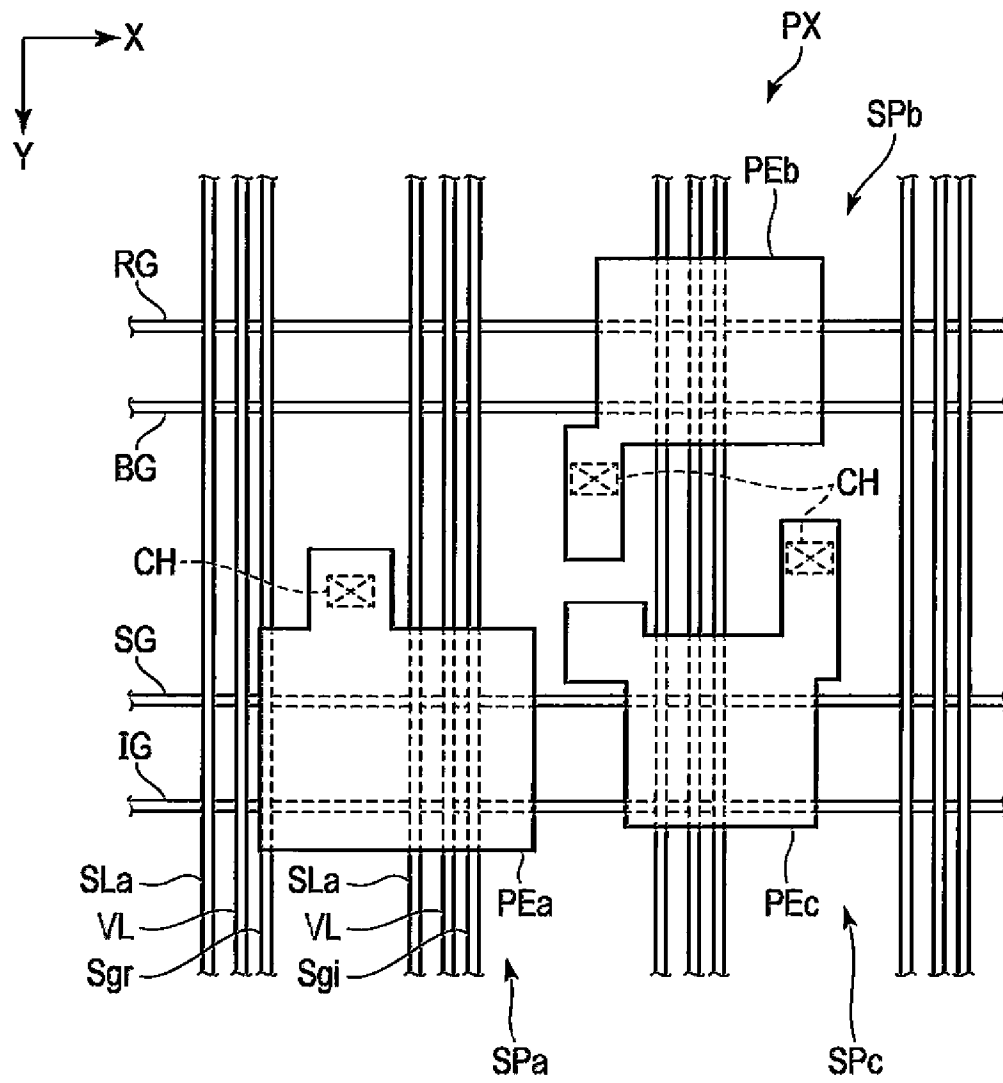
[図3]



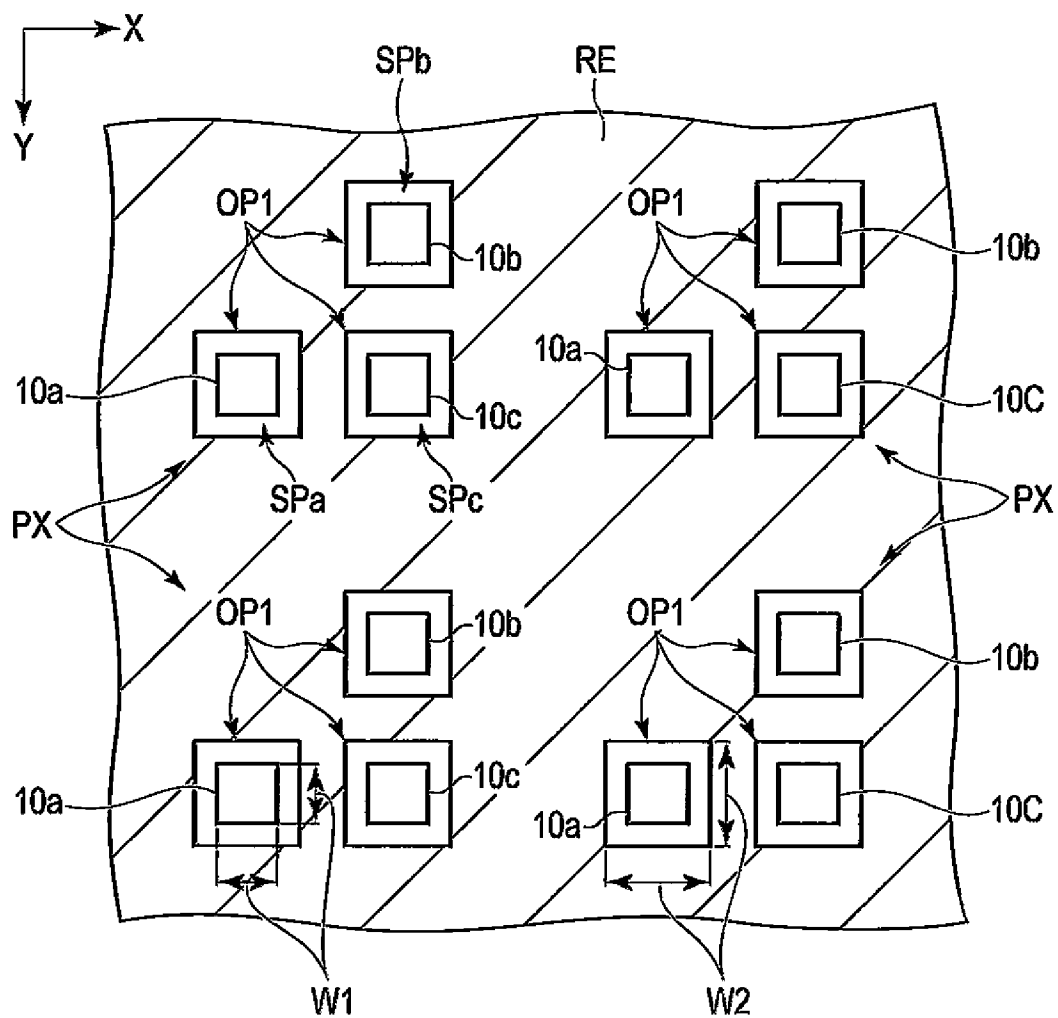
[図4]



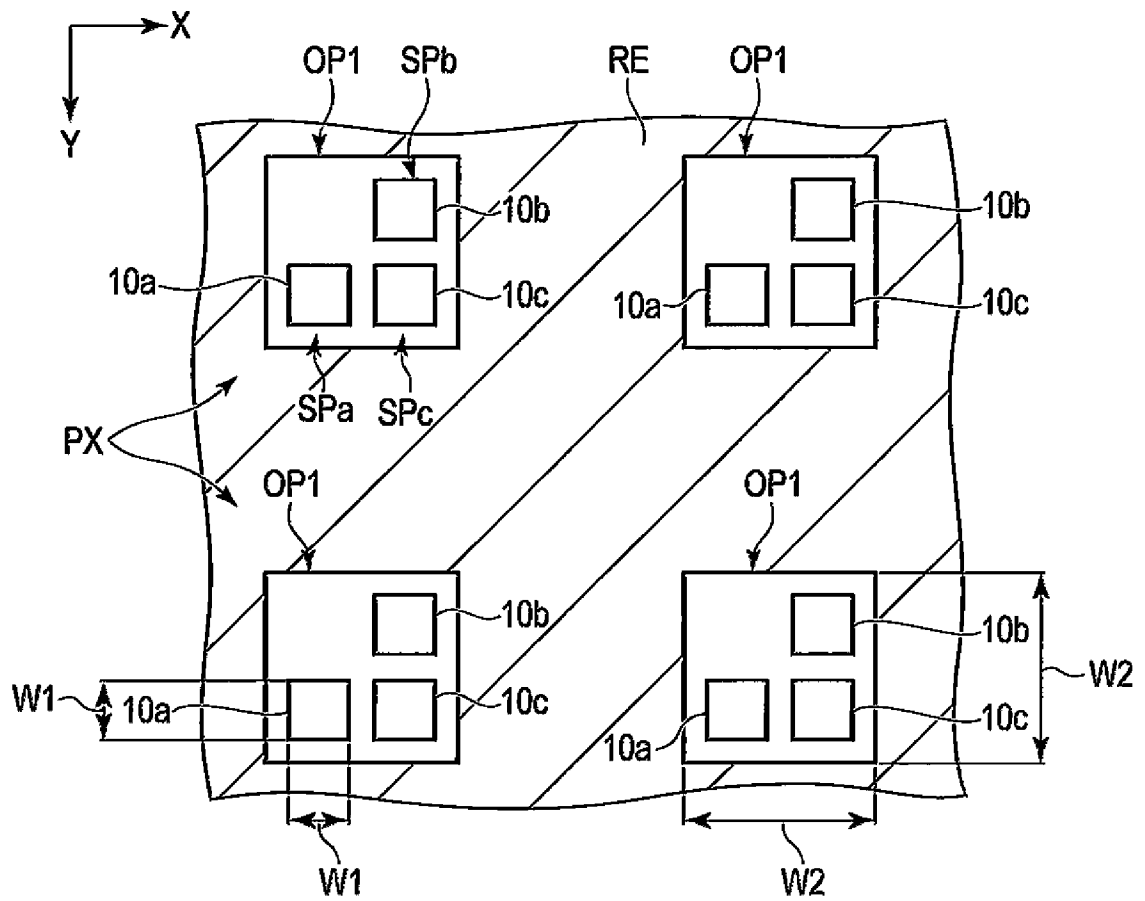
[図5]



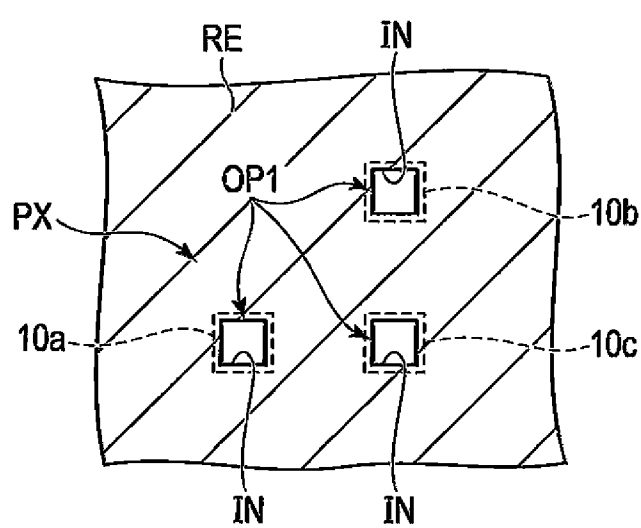
[図6]



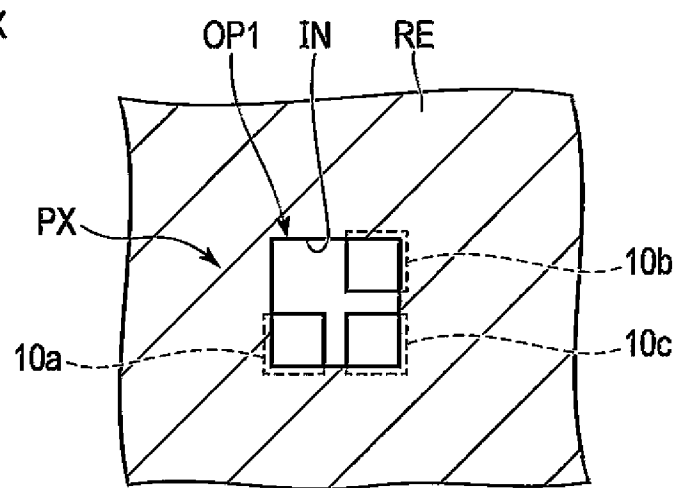
[図7]



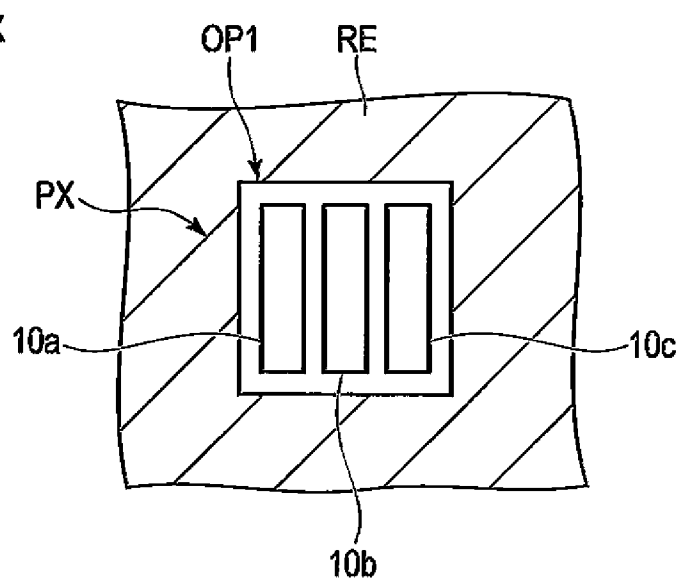
[図8]



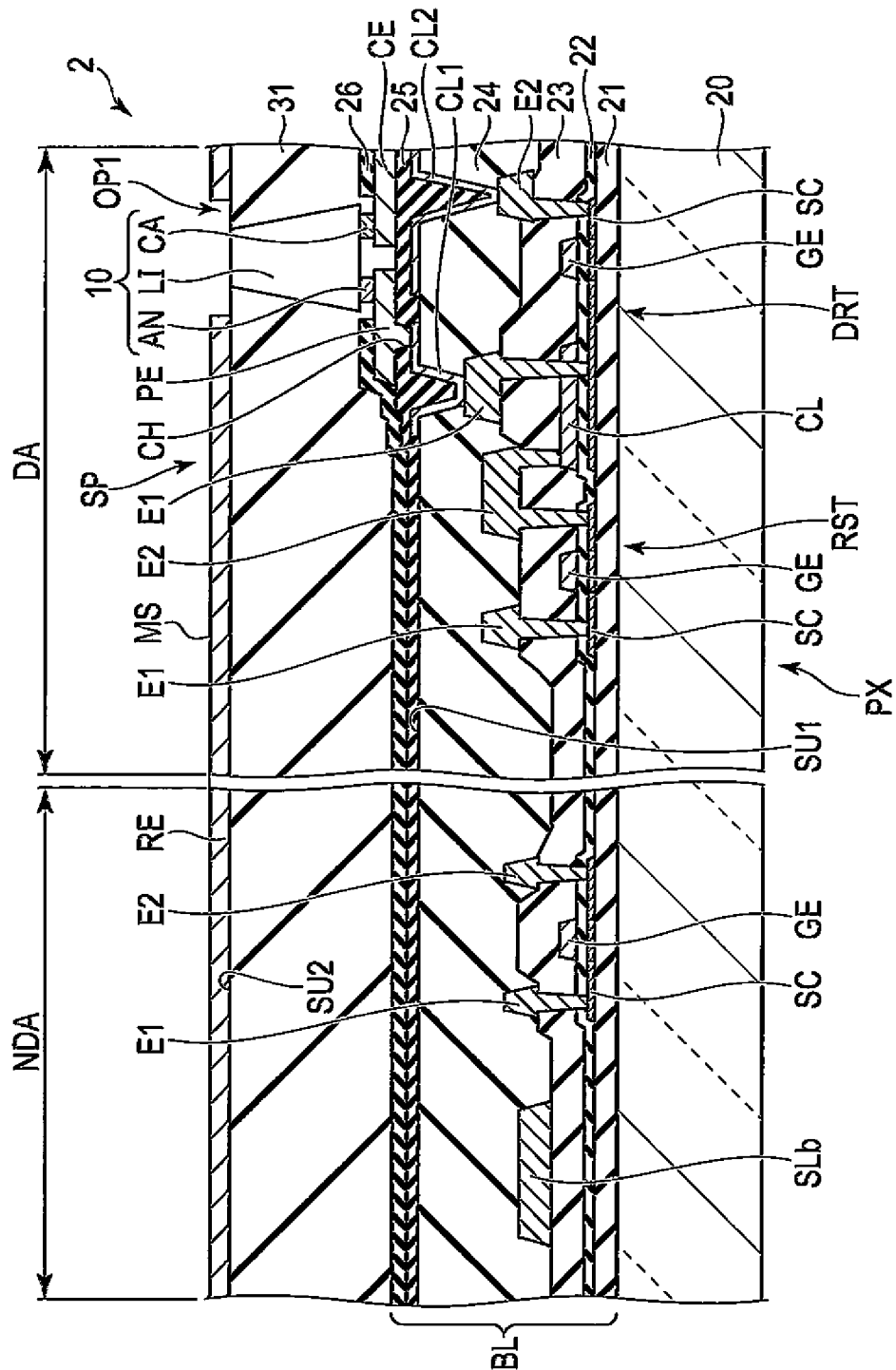
[図9]



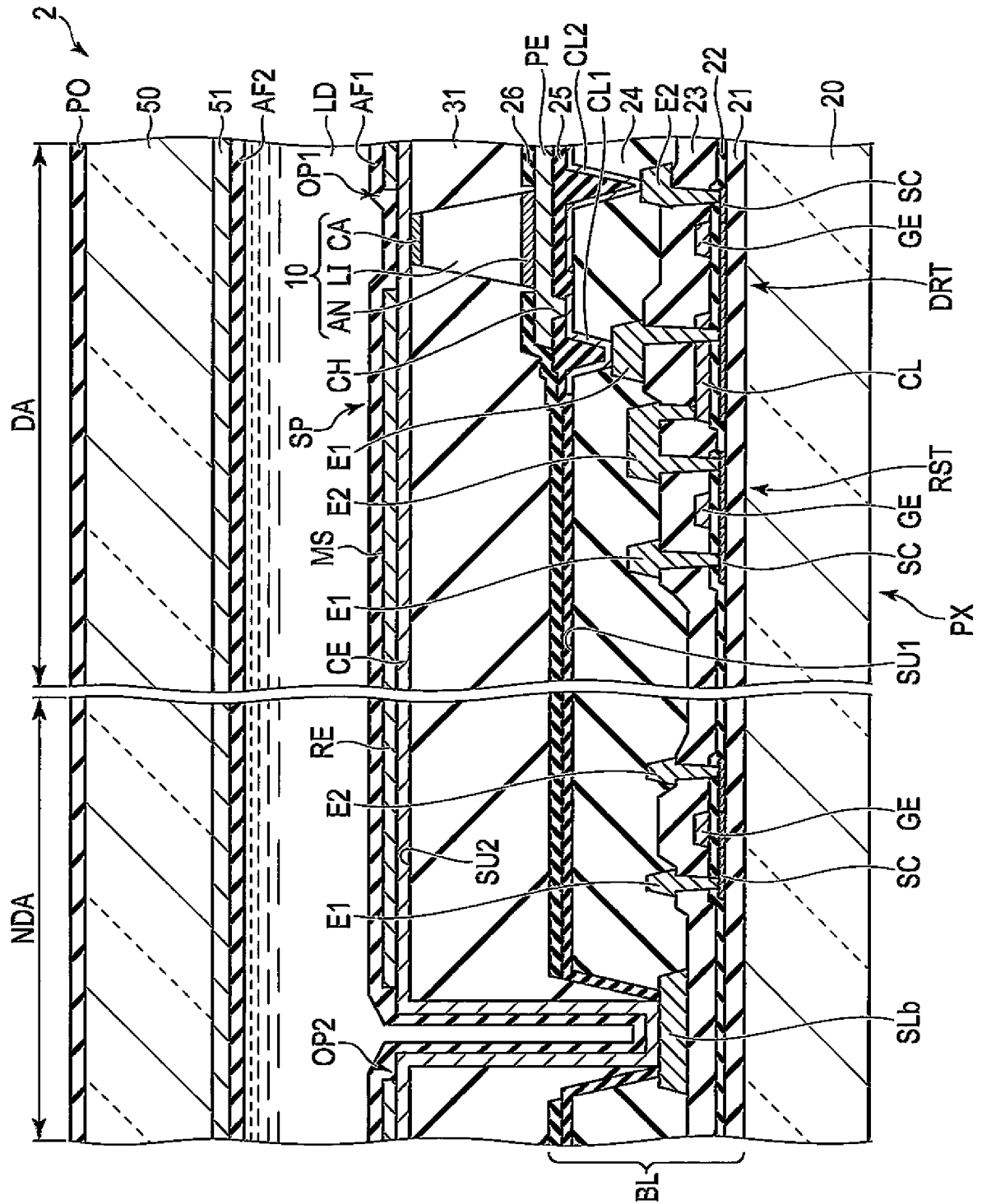
[図10]



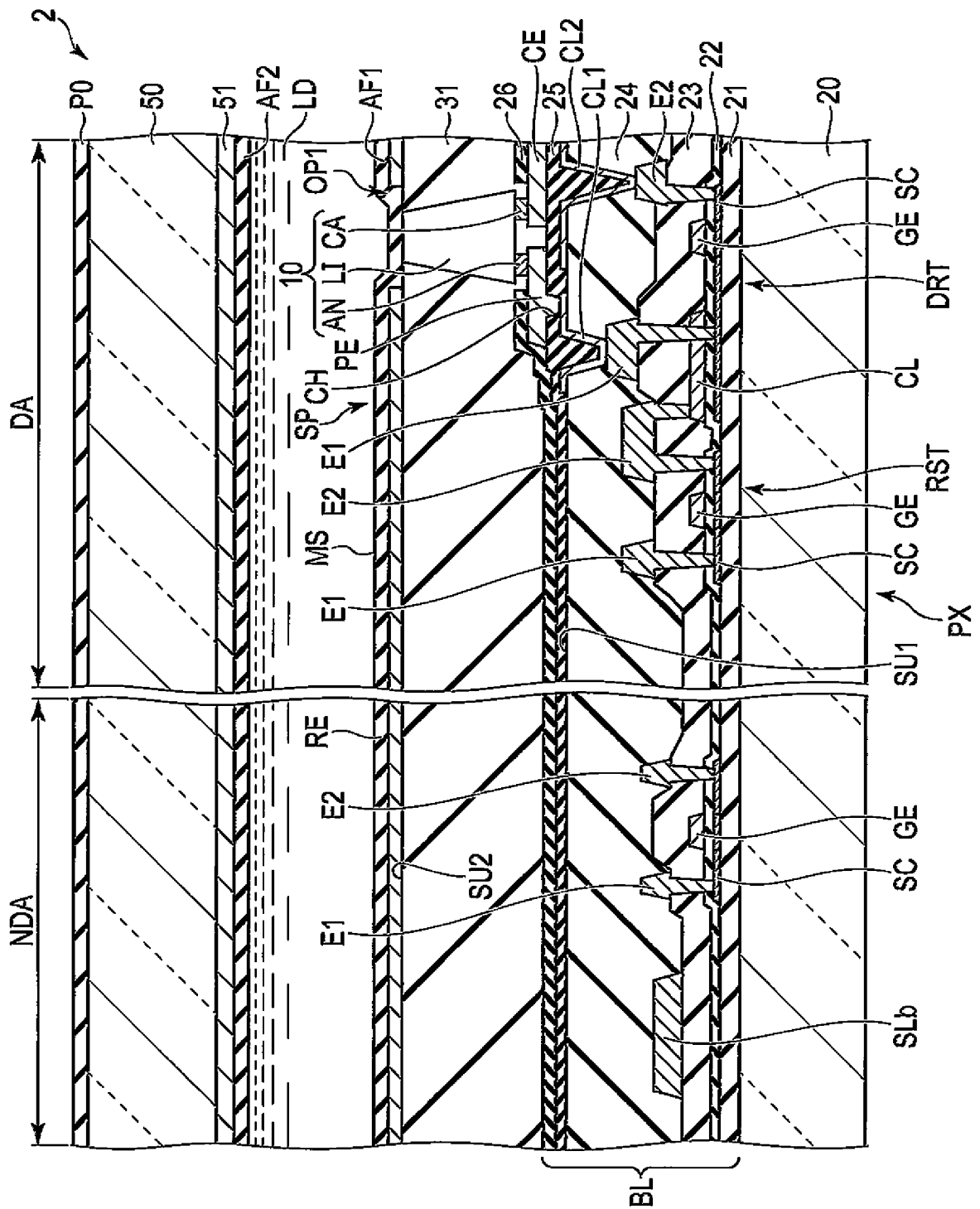
[図11]



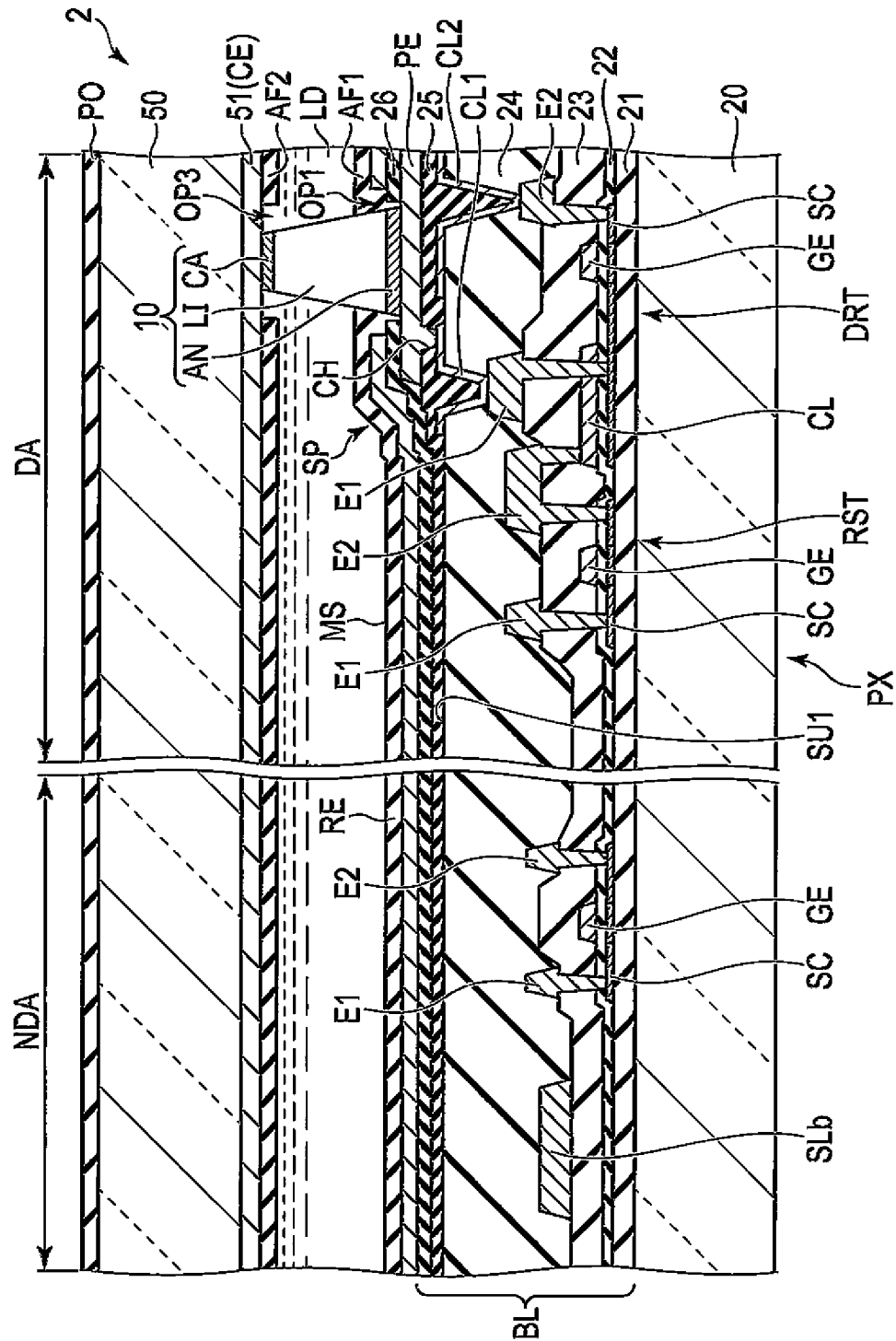
[図12]



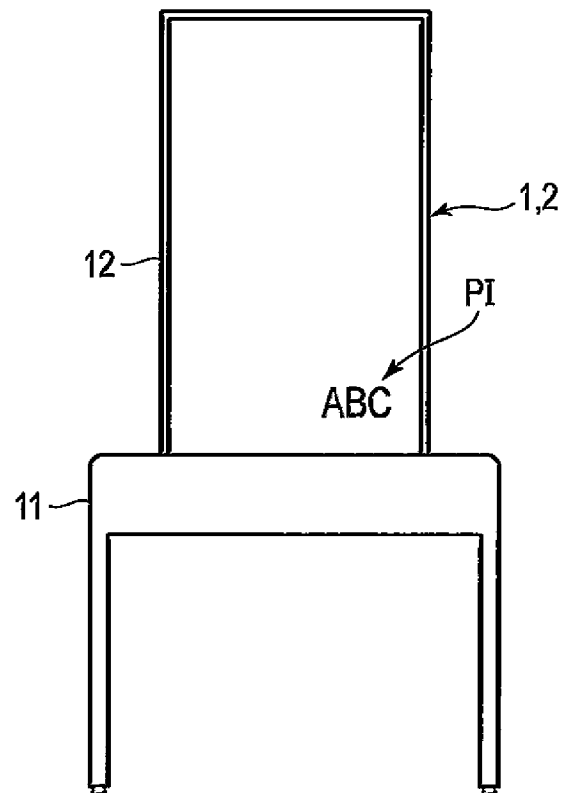
[図13]



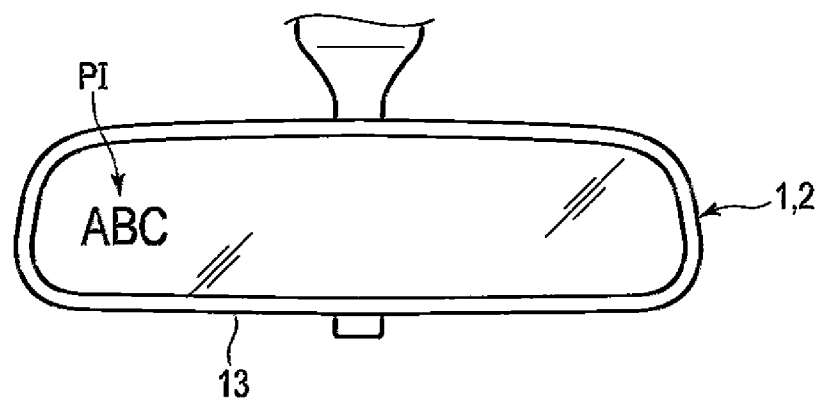
[図14]



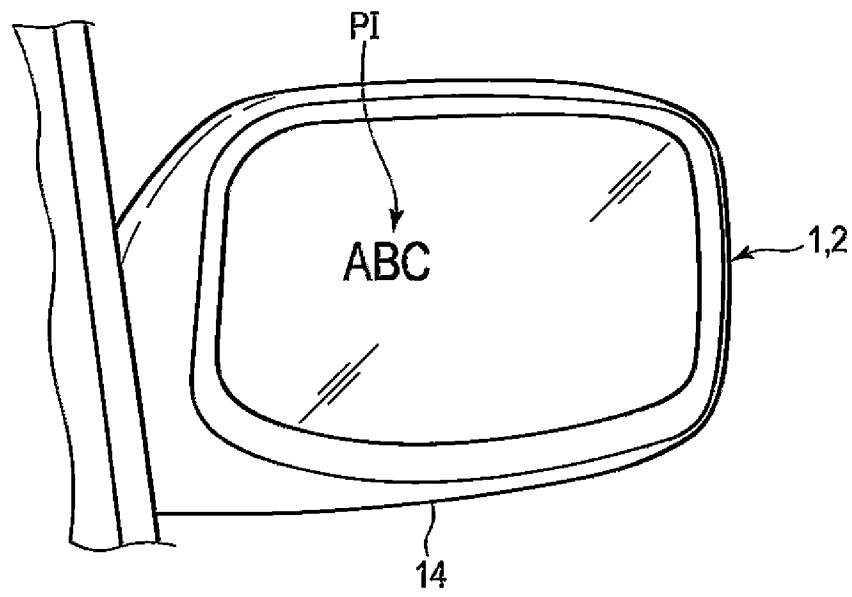
[図15]



[図16]



[図17]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/044442

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H01L33/00 (2010.01)i, G09F9/30 (2006.01)i, G09F9/33 (2006.01)i, G02F1/13 (2006.01)i, G02F1/1333 (2006.01)i, G02F1/1335 (2006.01)i
FI: G09F9/33, G09F9/30349D, H01L33/00L, G02F1/13505, G02F1/1335520, G02F1/1333

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H01L33/00, G09F9/30, G09F9/33, G02F1/13, G02F1/1333, G02F1/1335

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2020

Registered utility model specifications of Japan 1996-2020

Published registered utility model applications of Japan 1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	US 2010/0201609 A1 (SAMSUNG MOBILE DISPLAY CO., LTD.) 12.08.2010 (2010-08-12), paragraphs [0023]-[0047], fig. 1, 2	1, 8, 10-12 2-7, 9
X Y	JP 2003-76302 A (SHARP CORPORATION) 14.03.2003 (2003-03-14), paragraphs [0049]-[0096], fig. 1, 4-11	2, 9, 12 2-5
Y	JP 2003-316295 A (INDUSTRIAL TECHNOLOGY RESEARCH INSTITUTE) 07.11.2003 (2003-11-07), paragraphs [0012]-[0025], fig. 1-5	2-5
Y	US 2017/0338292 A1 (SAMSUNG DISPLAY CO., LTD.) 23.11.2017 (2017-11-23), fig. 1, 2	6-7
Y	US 2016/0308168 A1 (SAMSUNG DISPLAY CO., LTD.) 20.10.2016 (2016-10-20), fig. 5-7B	9

☒ Further documents are listed in the continuation of Box C.	☒ See patent family annex.
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family

Date of the actual completion of the international search 04.02.2020	Date of mailing of the international search report 18.02.2020
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/044442

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2017-117787 A (LG DISPLAY CO., LTD.) 29.06.2017 (2017-06-29), entire text, all drawings	1-12

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2019/044442

US 2010/0201609 A1	12.08.2010	KR 10-2010-0090448 A
JP 2003-76302 A	14.03.2003	TW 588185 B KR 10-2003-0022049 A CN 1403856 A
JP 2003-316295 A	07.11.2003	US 2003/0193457 A1 paragraphs [0018]-[0031], fig. 1a-4 TW 544944 B
US 2017/0338292 A1	23.11.2017	KR 10-2017-0130019 A CN 107394053 A
US 2016/0308168 A1	20.10.2016	KR 10-2016-0124362 A
JP 2017-117787 A	29.06.2017	US 2017/0179437 A1 entire text, all drawings EP 3185326 A KR 10-2017-0074312 A CN 107026240 A

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 33/00(2010.01)i; G09F 9/30(2006.01)i; G09F 9/33(2006.01)i; G02F 1/13(2006.01)i; G02F 1/1333(2006.01)i; G02F 1/1335(2006.01)i FI: G09F9/33; G09F9/30 349D; H01L33/00 L; G02F1/13 505; G02F1/1335 520; G02F1/1333		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） H01L33/00; G09F9/30; G09F9/33; G02F1/13; G02F1/1333; G02F1/1335		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2020年 日本国実用新案登録公報 1996-2020年 日本国登録実用新案公報 1994-2020年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	US 2010/0201609 A1 (SAMSUNG MOBILE DISPLAY CO., LTD.) 12.08.2010 (2010-08-12)	1, 8, 10-12
Y	[0023]-[0047], FIGS. 1-2	
Y	[0023]-[0047], FIGS. 1-2	2-7, 9
X	JP 2003-76302 A (シャープ株式会社) 14.03.2003 (2003-03-14)	2, 9, 12
Y	[0049]-[0096], 図1, 4-11	
Y	[0049]-[0096], 図1, 4-11	2-5
Y	JP 2003-316295 A (財団法人工業技術研究院) 07.11.2003 (2003-11-07)	2-5
Y	[0012]-[0025], 図1-5	
Y	US 2017/0338292 A1 (SAMSUNG DISPLAY CO., LTD) 23.11.2017 (2017-11-23)	6-7
Y	FIGS. 1-2	
Y	US 2016/0308168 A1 (SAMSUNG DISPLAY CO., LTD) 20.10.2016 (2016-10-20)	9
Y	FIGS. 5-7B	
☒ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 04.02.2020		国際調査報告の発送日 18.02.2020
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 橋本 直明 21 9707 電話番号 03-3581-1101 内線 3273

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2017-117787 A (エルジー ディスプレイ カンパニー リミテッド) 29.06.2017 (2017 - 06 - 29) 全文全図	1-12

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2019/044442

引用文献			公表日	パテントファミリー文献		公表日
US	2010/0201609	A1	12.08.2010	KR 10-2010-0090448	A	
JP	2003-76302	A	14.03.2003	TW 588185	B	
				KR 10-2003-0022049	A	
				CN 1403856	A	
JP	2003-316295	A	07.11.2003	US 2003/0193457	A1	
				[0018]-[0031], FIGS. 1a-4		
				TW 544944	B	
US	2017/0338292	A1	23.11.2017	KR 10-2017-0130019	A	
				CN 107394053	A	
US	2016/0308168	A1	20.10.2016	KR 10-2016-0124362	A	
JP	2017-117787	A	29.06.2017	US 2017/0179437	A1	
				全文全図		
				EP 3185326	A	
				KR 10-2017-0074312	A	
				CN 107026240	A	