

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4771787号
(P4771787)

(45) 発行日 平成23年9月14日(2011.9.14)

(24) 登録日 平成23年7月1日(2011.7.1)

(51) Int. Cl. F I
 HO 1 G 4/12 (2006.01) HO 1 G 4/12 3 4 9
 HO 1 G 4/30 (2006.01) HO 1 G 4/30 3 O 1 A
 HO 1 G 4/30 3 O 1 E

請求項の数 4 (全 14 頁)

(21) 出願番号 特願2005-310957 (P2005-310957)
 (22) 出願日 平成17年10月26日(2005.10.26)
 (65) 公開番号 特開2007-123389 (P2007-123389A)
 (43) 公開日 平成19年5月17日(2007.5.17)
 審査請求日 平成20年6月16日(2008.6.16)

(73) 特許権者 000006633
 京セラ株式会社
 京都府京都市伏見区竹田鳥羽殿町6番地
 (72) 発明者 西垣 政浩
 鹿児島県国分市山下町1番4号 京セラ株式会社総合研究所内
 (72) 発明者 杉本 幸史郎
 鹿児島県国分市山下町1番4号 京セラ株式会社総合研究所内
 審査官 酒井 朋広

最終頁に続く

(54) 【発明の名称】 積層型電子部品

(57) 【特許請求の範囲】

【請求項1】

セラミック層および内部電極層が交互に積層された機能部と該機能部の上下面に設けられた保護層とにより構成された電子部品本体と、
 該電子部品本体の前記内部電極層が導出された端面に接続された外部電極と、
 を具備する積層型電子部品において、
 前記電子部品本体の積層方向の厚み t_0 を 1 としたときに、上下合わせた前記保護層の同方向の厚み t_{01} が 0.15 以下の割合であり、
 前記機能部における前記内部電極層が前記セラミック層を電圧印加時に対極的に挟持して静電容量発現に寄与する容量電極部と該容量電極部から延長され前記外部電極側に形成された引出電極部とから構成されており、
 前記引出電極部が前記機能部の積層方向の最上下層側から中央部側に向けて凸状に湾曲し、かつ前記機能部における前記引出電極部側に位置する前記保護層の厚みが前記容量電極部側の前記保護層の厚みよりも厚いととも、
前記機能部における積層方向の上面側および下面側の少なくとも一方側の前記セラミック層を構成するセラミック粒子の平均粒径が、前記機能部における積層方向中央部の前記セラミック層を構成するセラミック粒子の平均粒径よりも小さいことを特徴とする積層型電子部品。

10

【請求項2】

前記引出電極部側の前記保護層の厚みを t_1 、前記容量電極部側の前記保護層の厚みを

20

t 2としたときに、 $t_1 / t_2 = 1.5$ の関係を満足する請求項1記載の積層型電子部品。

【請求項3】

前記機能部における積層方向中央部の前記セラミック層を構成するセラミック粒子の平均粒径の平均粒径をa、前記機能部における積層方向の上面側および下面側の少なくとも一方側の前記セラミック層を構成するセラミック粒子の平均粒径をbとしたとき、 $1.3 < a / b < 2.7$ の範囲にある請求項1に記載の積層型電子部品。

【請求項4】

前記機能部における前記積層方向中央部から上面側および下面側へ向けて、前記セラミック粒子の平均粒径を漸次小さくした請求項3に記載の積層型電子部品。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は積層型電子部品に関し、特に、セラミック層および内部電極層を薄層、高積層化して得られるセラミックコンデンサ、アクチュエータ、インダクタなどの積層型電子部品に関する。

【背景技術】

【0002】

図4は、積層型電子部品の代表例であり、従来の積層セラミックコンデンサを示す断面模式図である。例示した積層セラミックコンデンサは、強誘電性を示すセラミック層101と内部電極層103とが交互に積層されて静電容量に寄与する機能部105と、この機能部105の上下面にセラミック層101からなる保護層107とから構成されたコンデンサ本体109が形成され、さらに、このコンデンサ本体109の端面に外部電極111が形成され構成されている。

20

【0003】

このような積層セラミックコンデンサは、近年、小型、高容量化が要求されており、このためセラミック層および内部電極層の薄層化とそれらの多層化が図られているが、セラミック層101上に形成される内部電極層に起因する段差の解消（例えば、特許文献1）や容量部の上下面に形成された保護層を構成するセラミック粒子にも工夫を凝らし、特性の改善が図られている（例えば、特許文献2）

30

また、積層セラミックコンデンサにおける薄層化および高積層化への対応は各社目を見張るものがあるが、これに加えて各メーカーでは電子部品の規格で規定された外形寸法を満足させつつ、より高い静電容量を得るために、コンデンサ本体の上下面に積層された保護層の厚みを薄くし、逆にコンデンサ本体を構成する容量部の体積比率を高める工夫が行われている。

【特許文献1】特開2003-17356号公報

【特許文献2】特願2004-356305号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

40

積層セラミックコンデンサなどの表面実装型の電子部品は、通常、配線基板上に半田接合により実装されて各種電子機器に搭載されている。通常、このような電子部品は製造工程の評価段階において、半田接合条件に耐えうるかどうかの評価手法として半田耐熱試験が行われている。半田耐熱試験は積層セラミックコンデンサなどの積層型電子部品を溶融した半田浴中に浸漬してクラックなどの外観的欠陥の発生の有無を調べるものである。

【0005】

ここで、セラミック層や内部電極層が上述のように薄層、高積層化され、コンデンサ本体の全体積に対して保護層の体積割合が小さいような小型の積層セラミックコンデンサについて、上記のような半田耐熱試験を行うと、図4に示したように、外部電極の際から端面の方向に保護層を斜めに貫通するようにクラックCRが発生することがある。

50

【 0 0 0 6 】

積層セラミックコンデンサにこのようなクラックCRが発生すると、このクラックCRから浸入した水分などによって積層セラミックコンデンサは絶縁性が低下したり、短絡したりするという問題がある。

【 0 0 0 7 】

従って本発明は、セラミック層や内部電極層が薄層、高積層化され、電子部品本体の全体積に対して保護層の体積割合を小さくしても半田耐熱試験において保護層に発生するクラックの発生を防止できる小型の積層型電子部品を提供することを目的とする。

【課題を解決するための手段】

【 0 0 0 8 】

本発明の積層型電子部品は、
 (1) セラミック層および内部電極層が交互に積層された機能部と該機能部の上下面に設けられた保護層とにより構成された電子部品本体と、
 該電子部品本体の前記内部電極層が導出された端面に接続された外部電極と、
 を具備する積層型電子部品において、
 前記電子部品本体の積層方向の厚み t_0 を1としたときに、上下合わせた前記保護層の同方向の厚み t_{01} が0.15以下の割合であり、
 前記機能部における前記内部電極層が前記セラミック層を電圧印加時に対極的に挟持して静電容量発現に寄与する容量電極部と該容量電極部から延長され前記外部電極側に形成された引出電極部とから構成されており、
 前記引出電極部が前記機能部の積層方向の最上下層側から中央部側に向けて凸状に湾曲し、かつ前記機能部における前記引出電極部側に位置する前記保護層の厚みが前記容量電極部側の前記保護層の厚みよりも厚いととも、
前記機能部における積層方向の上面側および下面側の少なくとも一方側の前記セラミック層を構成するセラミック粒子の平均粒径が、前記機能部における積層方向中央部の前記セラミック層を構成するセラミック粒子の平均粒径よりも小さいことを特徴とする。

【 0 0 0 9 】

また上記積層型電子部品では、(2) 前記引出電極部側の前記保護層の厚みを t_1 、前記容量電極部側の前記保護層の厚みを t_2 としたときに、 $t_1 / t_2 \geq 1.5$ の関係を満足すること、
 (3) 前記機能部における積層方向中央部の前記セラミック層を構成するセラミック粒子の平均粒径の平均粒径を a 、前記機能部における積層方向の上面側および下面側の少なくとも一方側の前記セラミック層を構成するセラミック粒子の平均粒径を b としたとき、 $1.3 < a / b < 2.7$ の範囲にあること、
 (4) 前記機能部における前記積層方向中央部から上面側および下面側へ向けて、前記セラミック粒子の平均粒径を漸次小さくしたことが望ましい。

【発明の効果】

【 0 0 1 0 】

上述した本発明の積層型電子部品の構成によれば、セラミック層や内部電極層が薄層、高積層化され、電子部品本体の全体積に対して保護層の体積割合を小さくしても半田耐熱試験において保護層に発生するクラックの発生を防止できる。

【 0 0 1 1 】

また、本発明の積層型電子部品では、電子部品本体を構成する一部のセラミック層についてそのセラミック層を構成するセラミック粒子の平均粒径を小さくすることによりセラミック層の強度が高まり耐熱衝撃性をさらに高めることができるとともに、セラミック層中のセラミック粒子の平均粒径を小さくしたことにより薄層化しても高い絶縁性を確保でき高温負荷寿命を向上でき、静電容量の温度特性を平坦化できる。

【発明を実施するための最良の形態】

【 0 0 1 2 】

本発明の積層型電子部品に関し積層セラミックコンデンサを例として説明する。図1は

本発明の積層型電子部品の断面模式図である。

【0013】

本発明の積層型電子部品は電子部品本体1の端面に外部電極3が形成されている。電子部品本体1はセラミック層5および内部電極層7が交互に積層された機能部9と該機能部9の上下面に設けられたセラミック層5からなる保護層11により構成されている。外部電極3は電子部品本体1の前記内部電極層が導出された端面に接続されている。

【0014】

ここで、本発明の電子部品本体1においては、その積層方向の厚み t_0 を1としたときに、上下合わせた保護層11の同方向の厚み $t_{01} (= t_2 + t_2')$ が0.15以下の割合であることが重要である。つまり本発明は保護層11の厚みが薄くなり、耐熱衝撃試験に対して弱くなるような構造になる場合に耐熱衝撃試験に効果がある。保護層11の厚みの割合が高い場合には耐熱衝撃試験に対して強化される構造となるからである。

【0015】

この機能部9において、それを構成する内部電極層7はセラミック層5を挟持し、電圧印加時に対極的に静電容量発現に寄与する容量電極部7aと、この容量電極部7aから延長され外部電極3側に形成された引出電極部7bとから構成されている。

【0016】

本発明では、引出電極部7bを機能部9の積層方向の最上下層13aから中央部(積層中層)13bに向けて凸状に湾曲(w)させて、機能部9における引出電極部7b側に位置する保護層11の厚み t_1 を容量電極部7aの上下面に設けられた保護層11の厚み t_2 よりも厚くしたことが重要である。

【0017】

本発明の形態によると、機能部9内における引出電極部7bが積層方向の中央側に湾曲して、この引出電極部7bのある保護層11の厚み t_1 が、他の容量電極部7a側に位置する保護層11の厚み t_2 よりも厚くなることから、例えば、半田耐熱試験などの耐熱衝撃試験において、前述の図4に示したように、外部電極の際から端面に向けてクラックが発生しても、保護層11の厚み t_1 の許容厚みのおかげで、クラックの発生により容量電極部7aや引出電極部7bを寸断することが防止されるという利点がある。

【0018】

特に本発明では、容量電極部7aや引出電極部7bを寸断するクラックを防止できるといって、機能部9における引出電極部7b側に位置する保護層11の厚み t_1 および容量電極部の上下面に設けられた前記保護層11の厚み t_2 に関し、 $t_1/t_2 \geq 1.5$ の関係を満足することが望ましい。また t_1/t_2 比は1.9以下が好ましい。

【0019】

また本発明の積層型電子部品はセラミック層5や内部電極層7が薄層化され多層化されるような高積層型の電子部品に好適であり、この場合、積層数は内部電極層7による電子部品本体1への応力が高まり、耐熱衝撃試験においてクラックが発生しやすいとされる100層以上が望ましい。また、セラミック層の厚みは絶縁性の確保および高容量化という点で $0.5 \mu\text{m}$ 以上 $3 \mu\text{m}$ 以下が望ましい。

【0020】

さらに、内部電極層7はセラミック層5上における段差を低減し、高積層を可能としつつ有効面積を確保するという点で $0.3 \mu\text{m}$ 以上 $1.5 \mu\text{m}$ 以下が望ましい。

【0021】

また、上記保護層11における引出電極部7bに湾曲(w)を有する本発明の積層型電子部品は積層中層よりも最上下層側のセラミック層5を構成するセラミック粒子を微粒化する。

【0022】

このようにセラミック層5を構成するセラミック粒子の大きさに変化のある積層型電子部品では以下の対策を施すことによって、保護層11におけるクラック発生を抑制できることに加え、セラミック層5を薄層化しても絶縁性を確保し、高温負荷寿命試験での信頼

10

20

30

40

50

性を高めることができる。それは機能部 9 の積層方向の上面側および下面側の少なくとも一方側のセラミック層 5 を構成するセラミック粒子 5 b の平均粒径を前記機能部 9 の積層方向中央部のセラミック層 5 を構成するセラミック粒子 5 a の平均粒径よりも小さくする。

【 0 0 2 3 】

この場合、機能部 9 における積層中層におけるセラミック粒子 5 a の平均粒径を D_a 、最上下層におけるセラミック粒子 5 b の平均粒径を D_b としたとき、 $1.3 < D_a / D_b < 2.7$ の範囲にあることがより望ましい。

【 0 0 2 4 】

そして本発明では、機能部 9 の積層中層から最上下層へ向かって、セラミック粒子 5 a、5 b の平均粒径が漸次小さくすることがより望ましい。 10

【 0 0 2 5 】

このように積層中層のセラミック粒子 5 a に対して最上下層のセラミック層 5 を構成するセラミック粒子 5 b を小さくすると積層セラミックコンデンサにおいては粒径の小さい方が静電容量の温度特性（温度依存性）を小さくできるという利点がある。

【 0 0 2 6 】

ここで、本発明に係るセラミック粒子の平均粒径は比誘電率を高めつつ絶縁性を確保するという理由から $0.1 \mu\text{m}$ 以上 $0.4 \mu\text{m}$ 以下であることが望ましい。

【 0 0 2 7 】

本発明に係るセラミック粒子 5 a、5 b はチタン酸バリウムを主成分とし、Ca、Mg、希土類元素、Mn などの添加物を含んでいることが絶縁性、耐還元性、温度特性、比誘電率向上の点で好ましく、さらには、チタン酸バリウム系の誘電体として、Ba、Sr および Ca などアルカリ土類元素の合計量を A モルとし、Ti を B モルとしたときに、A/B 比が 1.003 以上であると粒成長を抑制して高強度を得ることができ、耐熱衝撃性を高めることができる。このような理由から A/B 比が 1.003 以上のセラミック粒子によってセラミック層 5 が形成されていることが好ましい。また、上記 A/B 比を変えることに加えて、粒成長抑制剤として微粒の BaCO_3 を添加することがさらに好ましい。 20

【 0 0 2 8 】

本発明において、上記構成のセラミック層を用いると耐熱衝撃性に加えて高温負荷寿命を向上できるのは、セラミック粒子が小さいと、焼結後においては微粒なセラミック粒子を有するセラミック層が積層方向の最上下層側に配置されているために、その微粒のセラミック粒子による高い焼結性のために高強度となり、引出電極部 7 b の位置にある保護層 1 1 に発生するクラックをさらに防止できるとともに、セラミック粒子の微粒化のために高い絶縁性となり、このため高温負荷寿命を向上できる。 30

【 0 0 2 9 】

また、保護層に近い方の最上下層のセラミック層のセラミック粒子の平均粒径を小さくすると静電容量の温度特性を平坦化できる。

【 0 0 3 0 】

本発明において、機能部 9 の積層方向中央部および最上下層の各セラミック粒子の平均粒径を指すのはコンデンサ本体 1 内で電位的に対極の内部電極層 7 が交互に積層されている容量電極部 7 a の範囲内である。 40

【 0 0 3 1 】

内部電極層 7 は低コスト化という点で Ni や Cu またはこれらの合金が好ましいが、セラミック層 5 にチタン酸バリウム系の誘電体材料を用い、それとの同時焼成を可能とする点で Ni を主成分とするものがより好ましい。

【 0 0 3 2 】

次に、本発明の積層型電子部品の製法について説明する。図 2 は、本発明の積層型電子部品の製造するための工程を示す模式図である。本発明の積層型電子部品は以下の工程を具備することを特徴とする。まず (a) 工程として、平均粒径 D_M のセラミック粉末を含む複数のセラミックグリーンシート 3 1 を形成する。次に、(b) 工程として、複数のセ 50

ラミックグリーンシート 31 のそれぞれの一方主面に複数の内部電極パターン 33 を形成する。

【0033】

次に、(c) 工程として、平均粒径 DM のセラミック粉末を含むセラミックグリーンシート 31 の内部電極パターン 33 の周囲に、平均粒径 DM のセラミック粉末を含むセラミックパターン 35 a を形成した基準のパターンシート SMM を形成するとともに、平均粒径 DM のセラミック粉末を含むセラミックグリーンシート 31 の内部電極パターン 33 の周囲に、平均粒径 DM よりも平均粒径の大きい平均粒径 DL のセラミック粉末を含むセラミックパターン 35 b を形成したパターンシート SML を形成する。

【0034】

次に、(d) 工程として、パターンシート SMM を積層方向の中央部に、パターンシート SML を積層方向の最上下層側に積層し、この上下面に平均粒径 DM のセラミック粉末を含むセラミックグリーンシート 31 を複数積層し、加圧加熱して積層体を形成する。図 2 (d) はサイドマージン方向の状態である。

【0035】

次に、(e) 工程として、この積層体を焼成して端面に内部電極パターン 33 が露出した電子部品本体 37 を形成する。図の (e) はサイドマージン方向とエンドマージン方向の状態を示す。

【0036】

次に、(f) 工程として、前記電子部品本体 37 の端面に外部電極 39 を形成する工程を経て製造される。

【0037】

ここで、セラミック粉末の平均粒径 DM は、セラミック粉末の比誘電率の確保および粒成長の抑制ならびにより薄層化した高密度のセラミックグリーンシートを形成できるという点で $0.1 \mu\text{m}$ 以上 $0.5 \mu\text{m}$ 以下が望ましい。

【0038】

セラミックパターンに用いられる平均粒径 DM よりも平均粒径の大きいセラミック粉末の平均粒径 DL は $0.2 \mu\text{m}$ 以上 $0.7 \mu\text{m}$ 以下が好ましい。

【0039】

平均粒径の大きいセラミック粉末を用いて形成されたセラミックグリーンシートは同じバインダを用いた場合、加圧加熱の変形能は平均粒径の小さいセラミック粉末の場合よりも大きくなる。本発明では、内部電極パターンの周囲に形成するセラミックパターンに平均粒径の大きいセラミック粉末を用いることでセラミックパターンのある領域の変形を助長するものであるが、セラミック粉末の粒径を制限することにより高温負荷試験等での信頼性を向上できる。

【0040】

即ち本発明では、セラミックパターンが形成されたセラミックグリーンシートの部分の変形を内部電極パターンが形成されたセラミックグリーンシートの部分よりも高い変形能を持たせることで、上述した引出電極部 7 b 側の部分だけを湾曲させた積層型電子部品を形成できるのである。

【0041】

なお、セラミックグリーンシートの厚みは上述のセラミック層 5 における理由から $1 \mu\text{m}$ 以上 $4 \mu\text{m}$ 以下が好ましい。

【0042】

本発明の製法における加圧加熱はセラミックグリーンシートに用いているバインダの量を適正化しセラミックグリーンシートが接着力を有する程度の添加量を加え、そのバインダのガラス転移点よりも高い温度の条件で行うことで達成される。

【0043】

焼成温度は用いるセラミック粉末の平均粒径や、添加剤の組成および量によって条件を適正化することによって高密度の焼結体を得ることができる。

10

20

30

40

50

【0044】

次に、耐熱衝撃試験に加えて高温負荷寿命の特性に優れた積層型電子部品は以下の製法により得られる。高温負荷寿命試験に優れた積層型電子部品にするために、本発明では、上述したように電子部品本体1を構成する機能部9の積層中層に位置するセラミック層5に用いるセラミックグリーンシートのセラミック粉末に比較して、積層方向の最上下層側のセラミック層5を形成するセラミックグリーンシートに用いるセラミック粉末を小さい粒径とすることにより、焼結後は積層方向の最上下層側のセラミック粒子の高い焼結性のために内部電極層が接合したセラミック層を高強度にでき、このため引出電極部7bの位置にある保護層11に発生するクラックの進展をさらに防止できるとともに、セラミック粒子の微粒化のために高い絶縁性となり、このため高温負荷寿命(HALT試験)を向上

10

【0045】

即ち本発明の積層型電子部品の製法は、以下の工程を具備することを特徴とする。図3は、本発明の別の製法を示すための工程図である。まず、(a)工程として、平均粒径DMのセラミック粉末を基準としたセラミックグリーンシート31とともに、ここでは平均粒径DMよりも平均粒径の小さい平均粒径DSのセラミック粉末を用いて、セラミック粉末の平均粒径がDSと異なるように形成された複数のセラミックグリーンシート32を形成する。

【0046】

次に、(b)工程として、前記セラミック粉末の平均粒径がDM、DSと異なるように形成された複数のセラミックグリーンシート31、32のそれぞれの一方主面に複数の内部電極パターン33を形成する。

20

【0047】

次に、(c)工程として、平均粒径DMのセラミック粉末を含むセラミックグリーンシート31の前記内部電極パターン33の周囲に、前記平均粒径DMのセラミック粉末を含むセラミックパターン35aを形成した基準のパターンシートSMMを形成する。それとともに、前記平均粒径DSのセラミック粉末を含むセラミックグリーンシート上に平均粒径DMよりも平均粒径の大きい平均粒径DLのセラミック粉末を含むようにセラミックパターン35bを形成したパターンシートSSLを形成する。

【0048】

次に、(d)工程として、パターンシートSMMを積層方向の中央部に、パターンシートSSLを積層方向の最上下層側に積層し加圧加熱して積層体を形成する。

30

【0049】

次に、(e)工程として、この積層体を焼成して端面に内部電極パターン33が露出した電子部品本体37を形成する。

【0050】

次に、(f)工程として、電子部品本体37の端面に外部電極39を形成する工程を経て得られる。

【0051】

ここで、平均粒径DMよりも平均粒径の大きい平均粒径DLのセラミック粉末の平均粒径DLは、過度の変形を抑制しつつ焼結性を高めて耐熱衝撃試験に対して高い強度が得られるという点で0.5~0.7μmであることが望ましい。

40

【0052】

平均粒径DMよりも平均粒径の小さい平均粒径DSのセラミック粉末の平均粒径DSは異常粒成長を抑制し、高い絶縁性および高強度が得られるという点で0.15~0.3μmであることが望ましい。この場合も積層条件、焼成条件は上述した電子部品本体37の場合と同じである。

【実施例】

【0053】

本発明に係る積層セラミックコンデンサを以下のようにして作製した。ここではチタン

50

酸バリウム系粉末としてBT（チタン酸バリウム）およびBCT（チタン酸バリウムカルシウム、 $Ba_{0.95}Ca_{0.05}TiO_3$ ）粉末を等モルずつ混合して、そのA/Bモル比は1および1.003とした。

【0054】

添加物は平均粒径がともに $0.5\mu m$ のMgO、 Y_2O_3 、MnOを用いた。これらの添加量はチタン酸バリウム粉末100モルに対して、ともに0.5モルとした。その他に、 SiO_2 50モル%、 Li_2O 10モル%、BaO 20モル%、CaO 20モル%で構成されたガラス粉末をチタン酸バリウム系粉末100質量部に対して1.2質量部添加した。ガラス粉末の平均粒径も $0.5\mu m$ とした。また、粒径制御剤として平均粒径 $0.1\mu m$ の $BaCO_3$ を用いた。

10

【0055】

用いたセラミック粉末について平均粒径DMを $0.4\mu m$ とし、平均粒径DLは $0.5\mu m$ 、 $0.6\mu m$ 、 $0.7\mu m$ の3種類のチタン酸バリウム系粉末とした。

【0056】

平均粒径DSは 0.15 、 0.2 、 $0.26\mu m$ の3種類のチタン酸バリウム粉末とした。

【0057】

上記各DM、DSのチタン酸バリウム系粉末に対して、上記MgO、 Y_2O_3 、MnO（ $MnCO_3$ として添加）を加えた混合粉末を直径5mmのジルコニアボールを用いて、溶媒としてトルエンとアルコールとの混合溶媒を添加し湿式混合した。

20

【0058】

次に、湿式混合した粉末にポリビニルブチラール樹脂およびトルエン・アルコールの混合溶媒を添加し、同じく直径5mmのジルコニアボールを用いて湿式混合しセラミックスラリーを調製し、ドクターブレード法により厚み $3\mu m$ のセラミックグリーンシートを作製した。

【0059】

また、上記と同様の手順で原料粒径の異なるセラミックグリーンシート（平均粒径DS）を作製した。

【0060】

次に、平均粒径DM、DSのセラミックグリーンシートの上面にNiを主成分とする矩形形状の内部電極パターンを複数形成した。内部電極パターンを印刷したセラミックグリーンシートの内部電極パターンの周囲に平均粒径DMまたはDLのチタン酸バリウム系粉末を含むセラミックスラリーを用いてセラミックパターンを形成した。セラミックパターンは内部電極パターンと実質的に同一厚みとした。

30

【0061】

次に、上記の平均粒径がDMまたはDSのセラミックグリーンシート上に上記の内部電極パターンおよびセラミックパターンを形成したパターンシートSMM、SMLおよびSSLを表1の層構成になるように一括積層し、加圧加熱して母体の積層体を形成し、この後、母体の積層体を切断して電子部品本体成形体を作製した。機能部の積層数は120層、保護層はセラミック粉末の平均粒径がDM、厚み $3\mu m$ のセラミックグリーンシートを上下層に各々の厚み比率になるように積層した。加圧加熱条件は温度 60 、圧力 $10^7 Pa$ 、時間10分の条件とした。

40

【0062】

次に、電子部品本体成形体を 10 / hの昇温速度で大気中で 300 / hにて脱バインダ処理を行い、 500 からの昇温速度が 300 / hの昇温速度で、 1170 （酸素分圧 $10^{-6} Pa$ で2時間焼成し、続いて 300 / hの降温速度で 1000 まで冷却し、窒素雰囲気中 1000 で7.5時間再酸化処理をし、 300 / hの降温速度で冷却し、コンデンサ本体を作製した。このコンデンサ本体の大きさは $2 \times 1 mm^2$ の面積で厚みは $0.7 \sim 0.8 mm$ とした。誘電体層の厚みは $2.5\mu m$ であった。

【0063】

50

次に、焼成した電子部品本体をバレル研磨した後、電子部品本体の両端部にCu粉末とガラスを含んだ外部電極ペーストを塗布し、850 で焼き付けを行い外部電極を形成した。その後、電解バレル機を用いて、この外部電極の表面に、順にNiメッキ及びSnメッキを行い、積層セラミックコンデンサを作製した。

【0064】

次に、これらの積層セラミックコンデンサについて以下の評価を行った。

【0065】

電子部品本体の全厚みに対する保護層の厚み比率は得られた積層セラミックコンデンサについて積層方向の断面研磨を行い、コンデンサ本体の全厚みと、容量電極部の上下に位置する保護層の厚み(上下層の合計厚み)比を測定した。

10

【0066】

湾曲した引出電極部部分の保護層の厚み容量電極部に挟まれた保護層の厚みの比はコンデンサ本体の機能部における保護層の引出電極部部分の湾曲した最大厚みと容量電極部に挟まれた保護層の厚みを測定しその比を求めた。

【0067】

磁器粒径比の算出は下記の手法を用いて行った。まず、積層セラミックコンデンサの外部電極面を下にして樹脂に埋め、研磨紙を用いて磁器の中央部まで研磨した。次に溶液(HCl = 0.09%、HF = 0.04%)を用いてケミカルエッチングを25 で5秒間行い、粒界を露出させた。粒界の露出した研磨面の積層中層と上層または下層を電子顕微鏡(SEM)で撮影し、磁器粒子断面の面積を直径に換算し、粒径比の算出に用いた。ここで積層中層は中央層±5層、上層または下層は機能部の最外層1から5層以内、6~10層以内、11~15層の部分とし、その左右中央部分を観察した。また、粒径計算に用いた磁器の粒子数はn = 100とした。

20

【0068】

静電容量の温度特性は得られた積層セラミックコンデンサについて25 と85 における静電容量を測定し、85 / 25 での比率を評価した。試料数は各30個とした。

【0069】

耐熱衝撃試験は温度320 および350 の半田浴を用いて、得られた積層セラミックコンデンサの試料をこの半田浴中に1分間浸漬して浸漬後の積層セラミックコンデンサに発生しているクラックを実体顕微鏡を用いて確認した。試料数は各100個とした。

30

【0070】

HALT(高温高電圧加速信頼性)試験は、125 および145 で直流電圧を22V印可した状態で行い、漏れ電流が10mAを超えた時間を故障時間とした。測定終了後、DC=9.45Vにおける換算を行い、0.3%累積故障1000時間での判定を行った。

【表 1】

試料No.	厚み比 保護層/電 子部品本体	層構成*2					備考
		A/B	最上下層(1~5層)	最上下層(6~10層)	最上下層(11~15層)	積層中層(最上下層以外)	
* 1	0.2	1.003	0.2/0.5	0.4/0.4	0.4/0.4	0.4/0.4	保護層比率が0.2であり、本発明の範囲外
* 2	0.14	1.003	0.4/0.4	0.4/0.4	0.4/0.4	0.4/0.4	全層0.4μm
3	0.14	1.003	0.4/0.5	0.4/0.4	0.4/0.4	0.4/0.4	最上下層1~5層に0.5μmのセラミックパターンの仕様
4	0.14	1.003	0.4/0.5	0.4/0.5	0.4/0.4	0.4/0.4	最上下層1~10層に0.5μmのセラミックパターンの仕様
5	0.14	1.003	0.4/0.5	0.4/0.5	0.4/0.5	0.4/0.4	最上下層1~15層に0.5μmのセラミックパターンの仕様
6	0.14	1.003	0.4/0.6	0.4/0.4	0.4/0.4	0.4/0.4	最上下層1~5層に0.6μmのセラミックパターンの仕様
7	0.14	1.003	0.4/0.7	0.4/0.4	0.4/0.4	0.4/0.4	最上下層1~5層に0.7μmのセラミックパターンの仕様
8	0.14	1.003	0.4/0.8	0.4/0.4	0.4/0.4	0.4/0.4	最上下層1~5層に0.8μmのセラミックパターンの仕様
9	0.14	1.003	0.2/0.5	0.4/0.4	0.4/0.4	0.4/0.4	最上下層1~5層に粗径が0.2μmのセラミック粉末を用いてグリーンシートを形成し、かつ0.5μmのセラミックパターンの仕様
10	0.14	1.003	0.2/0.6	0.4/0.4	0.4/0.4	0.4/0.4	最上下層1~5層に粗径が0.2μmのセラミック粉末を用いてグリーンシートを形成し、かつ0.6μmのセラミックパターンの仕様
11	0.14	1.003	0.2/0.7	0.4/0.4	0.4/0.4	0.4/0.4	最上下層1~5層に粗径が0.2μmのセラミック粉末を用いてグリーンシートを形成し、かつ0.7μmのセラミックパターンの仕様
12	0.14	1.003	0.15/0.5	0.2/0.5	0.4/0.4	0.4/0.4	最上下層1~10層に粗径が0.15、0.2μmのセラミック粉末を用いてグリーンシートを形成し、かつ0.5μmのセラミックパターンの仕様(漸次変化)
13	0.14	1.003	0.15/0.5	0.2/0.5	0.26/0.5	0.4/0.4	最上下層1~15層に粗径が0.15、0.2、0.26μmのセラミック粉末を用いてグリーンシートを形成し、かつ0.5μmのセラミックパターンの仕様(漸次変化)
14	0.14	1.003	0.15/0.5	0.2/0.5	0.26/0.5	0.4/0.4	最上下層1~15層に粗径が0.15、0.2、0.26μmのセラミック粉末を用いてグリーンシートを形成し、かつ0.5μmのセラミックパターンの仕様(漸次変化)、各シートにBaCO ₃ セラミック粉末100質量部あたり0.4質量部添加。
15	0.14	1	0.4/0.5	0.4/0.4	0.4/0.4	0.4/0.4	最上下層1~5層に0.5μmのセラミックパターンの仕様 A/B=1

* 印は本発明の範囲外の材料を示す。

* 2: (セラミックグリーンシートに用いるセラミック粉末の平均粒径)/(セラミックパターンの用いるセラミック粉末の平均粒径)

【表 2】

試料No.	庫み比 保護層/電 子部品本体	容量電極部と 引出電極部の 保護層の厚み 比	容量電極部と 引出電極部の 保護層の厚み 比	容量電極部に挟まれたセラミック層中のセラミック粒子の平均粒径				静電容量の温度特 性(85℃/25℃)	耐熱衝撃試験 でのクラック発 生数(320℃)	耐熱衝撃試験 でのクラック発 生数(350℃)	HALT試験 125℃、1000 時間での不良 のあり、なし	HALT試験 145℃、1000 時間での不良 のあり、なし
				最上下層(1~5層)	最上下層(6~10層)	最上下層(11~15層)	積層中層(最上下層以外)					
* 1	0.2	1.1	あり	0.26	0.46	0.46	0.46	-9.5	0	1	なし	なし
* 2	0.14	1.2	なし	0.46	0.46	0.46	0.46	-12	7	13	なし	あり
3	0.14	1.3	あり	0.46	0.46	0.46	0.46	-12.5	0	4	なし	あり
4	0.14	1.5	あり	0.46	0.46	0.46	0.46	-12.1	0	3	なし	あり
5	0.14	1.6	あり	0.46	0.46	0.46	0.46	-12.3	0	2	なし	あり
6	0.14	1.7	あり	0.46	0.46	0.46	0.46	-12	0	1	なし	あり
7	0.14	1.9	あり	0.46	0.46	0.46	0.46	-12.1	0	0	なし	あり
8	0.14	2.1	あり	0.46	0.46	0.46	0.46	-12.1	0	0	あり	あり
9	0.14	1.45	あり	0.26	0.46	0.46	0.46	-9.5	0	3	なし	あり
10	0.14	1.55	あり	0.26	0.46	0.46	0.46	-9.3	0	2	なし	あり
11	0.14	1.6	あり	0.26	0.46	0.46	0.46	-9.5	0	1	なし	あり
12	0.14	1.42	あり	0.16	0.26	0.46	0.46	-7.2	0	0	なし	なし
13	0.14	1.43	あり	0.16	0.26	0.31	0.46	-5	0	0	なし	なし
14	0.14	1.43	あり	0.15	0.25	0.3	0.45	-4	0	0	なし	なし
15	0.14	1.3	あり	0.5	0.5	0.5	0.53	-14	0	6	なし	あり

*印は本発明の範囲外の試料を示す。

表 1、2 の結果から、コンデンサ本体の最上下層側から積層中層にかけたセラミック層に、セラミックパターン用のセラミック粉末として、セラミックグリーンシート用のセラミック粉末よりも粒径の大きい粉末を用いた試料 No. 3 ~ 15 では、保護層に引出電極部の湾曲が形成され、その部分の厚みが 1.3 ~ 2.1 倍に厚くなったことにより、コンデンサ本体の積層方向の厚みに対する上下の保護層の厚みが 0.14 であっても 320 での耐熱衝撃試験においてクラックが無かった。

【0073】

これらの試料は 350 での耐熱衝撃試験では 100 個中 1 ~ 4 個の不良が見られたが、セラミックパターンに用いるセラミック粉末を大きくして湾曲を大きくして、その部分の厚みを大きくしたものでは 350 での耐熱衝撃試験での不良数が減少した。

10

【0074】

また、粒径の小さいセラミック粉末によって形成されたセラミックグリーンシートを最上下層に用いた試料 No. 9 ~ 15 では、セラミックグリーンシートに用いるセラミック粉末の粒径が同じ場合の試料 (No. 3 ~ 8) に比較して 350 での耐熱衝撃試験での不良数も減少し、静電容量の温度依存性が小さくなり、特に、最上下層 1 ~ 5、6 ~ 10 層、さらには 11 ~ 15 層にかけて漸次、セラミック粉末の粒径を小さくしたものは HALT 試験での不良も見られなかった。

【0075】

これに対して、保護層の厚みの割合を 0.14 としても、セラミックパターンとセラミックグリーンシートを同じ粒径のセラミック粉末によってセラミック層を形成した試料 No. 2 では引出電極部に湾曲が形成されず耐熱衝撃試験での不良が多かった。

20

【図面の簡単な説明】

【0076】

【図 1】本発明の積層型電子部品の断面図である。

【図 2】本発明の積層型電子部品の製法を示す工程図である。

【図 3】本発明の別の積層型電子部品の製法を示す工程図である。

【図 4】従来の積層セラミックコンデンサを示す断面模式図である。

【符号の説明】

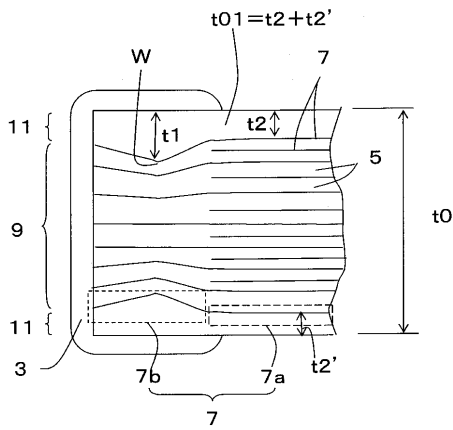
【0077】

- 1 電子部品本体
- 3 外部電極
- 5 セラミック層
- 5 a、5 b セラミック粒子
- 7 内部電極層
- 7 a 容量電極部
- 7 b 引出電極部
- 9 機能部
- 11 保護層
- 13 a 最上下層
- 13 b 積層中層
- t 1、t 2 保護層の厚み
- 31 セラミックグリーンシート
- 33 内部電極パターン
- 35 a、35 b セラミックパターン
- 37、37 a 電子部品本体成形体

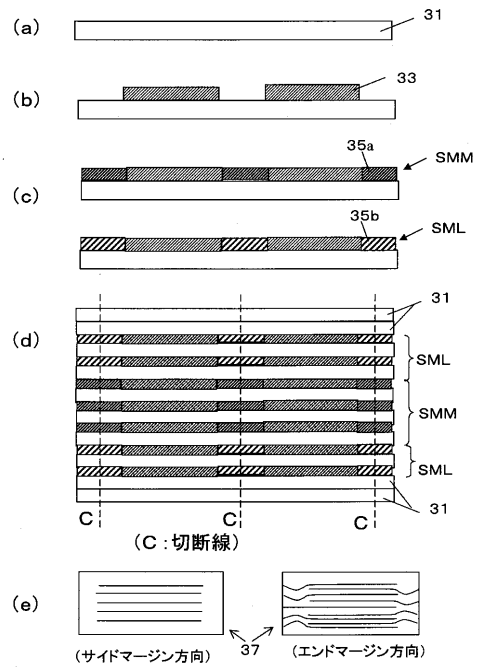
30

40

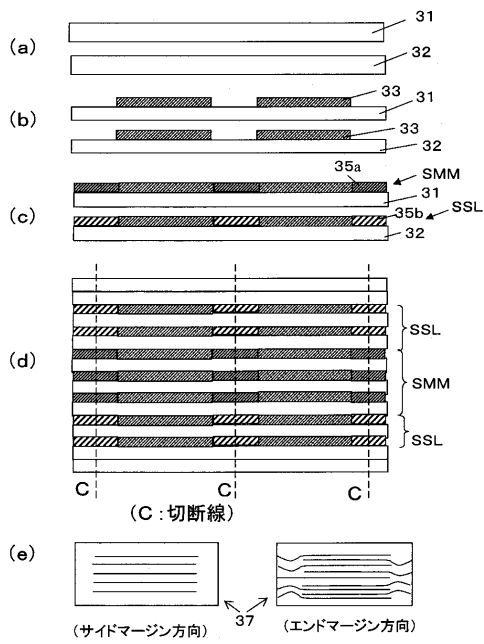
【図1】



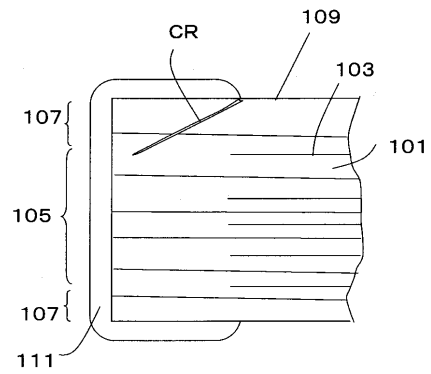
【図2】



【図3】



【図4】



フロントページの続き

- (56)参考文献 特開2000-353636(JP,A)
特開平09-260193(JP,A)
特開平05-129152(JP,A)
特開2004-342846(JP,A)
特開2003-045740(JP,A)
特開2002-299145(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01G 4/12
H01G 4/30