

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年1月9日(09.01.2020)



(10) 国際公開番号

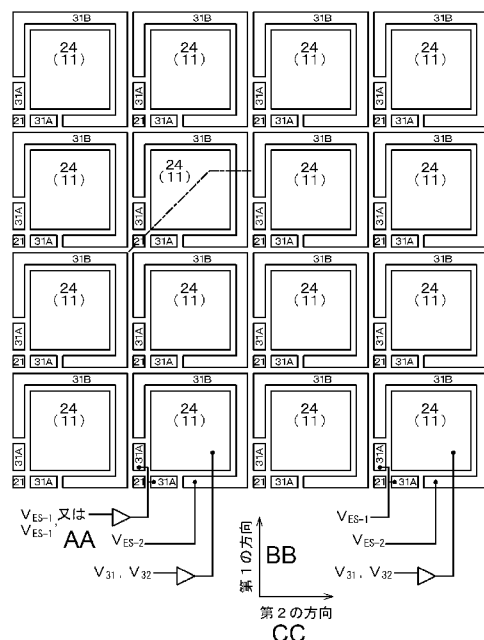
WO 2020/008801 A1

- (51) 国際特許分類:
H01L 27/146 (2006.01) H04N 5/374 (2011.01)
H04N 5/369 (2011.01)
- (21) 国際出願番号: PCT/JP2019/022702
- (22) 国際出願日: 2019年6月7日(07.06.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2018-126650 2018年7月3日(03.07.2018) JP
- (71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).
- (72) 発明者: 兼田 有希央 (KANEDA Yukio); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 古閑 史彦(KOGA Fumihiko); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).
- (74) 代理人: 山本 孝久, 外(YAMAMOTO Takahisa et al.); 〒1410032 東京都品川区大崎4丁目3番2号 秋葉ビル301号 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,

(54) Title: IMAGE CAPTURE ELEMENT AND SOLID-STATE IMAGE CAPTURE DEVICE

(54) 発明の名称: 撮像素子及び固体撮像装置

[図1]



(57) Abstract: An image capture element comprises: a first electrode 21; a charge storage electrode 24 disposed away from the first electrode 21; a separation electrode disposed away from the first electrode 21 and the charge storage electrode 24 to surround the charge storage electrode 24; a photoelectric conversion layer in contact with the first electrode 21 and formed above the charge storage electrode 24 with an insulating layer interposed therebetween; and a second electrode formed on the photoelectric conversion layer. The separation electrode includes a first separation electrode 31A and a

BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

second separation electrode 31B disposed away from the first separation electrode 31A. The first separation electrode 31A is located between the first electrode 21 and the second separation electrode 31B.

(57) 要約: 撮像素子は、第1電極、第1電21極と離間して配置された電荷蓄積用電極24、第1電極21及び電荷蓄積用電極24と離間して配置され、電荷蓄積用電極24を取り囲む分離電極、第1電極21と接し、絶縁層を介して電荷蓄積用電極の上方に形成された光電変換層、並びに、光電変換層上に形成された第2電極を備えており、分離電極は、第1分離電極31A、及び、第1分離電極31Aと離間して配置された第2分離電極31Bから構成されており、第1分離電極31Aは、第1電極21と第2分離電極31Bとの間に位置する。

明 細 書

発明の名称：撮像素子及び固体撮像装置

技術分野

[0001] 本開示は、撮像素子、及び、係る撮像素子を備えた固体撮像装置に関する。

背景技術

[0002] 光電変換層に有機半導体材料を用いる撮像素子は、特定の色（波長帯）を光電変換することが可能である。そして、このような特徴を有するが故に、固体撮像装置における撮像素子として用いる場合、オンチップ・カラーフィルタ（OCCF）と撮像素子との組合せから副画素が成り、副画素が2次元配列されている、従来の固体撮像装置では不可能な、副画素を積層した構造（積層型撮像素子）を得ることが可能である（例えば、特開2017-157816号公報参照）。また、デモザイク処理を必要としないことから、偽色が発生しないといった利点がある。尚、以下の説明において、半導体基板の上あるいは上方に設けられた光電変換部を備えた撮像素子を、便宜上、『第1タイプの撮像素子』と呼び、第1タイプの撮像素子を構成する光電変換部を、便宜上、『第1タイプの光電変換部』と呼び、半導体基板内に設けられた撮像素子を、便宜上、『第2タイプの撮像素子』と呼び、第2タイプの撮像素子を構成する光電変換部を、便宜上、『第2タイプの光電変換部』と呼ぶ場合がある。

[0003] 図57に、特開2017-157816号公報に開示された積層型撮像素子（積層型固体撮像装置）の構造例を示す。図57に示す例では、半導体基板70内に、第2タイプの撮像素子である第3撮像素子15及び第2撮像素子13を構成する第2タイプの光電変換部である第3光電変換部43及び第2光電変換部41が積層され、形成されている。また、半導体基板70の上方（具体的には、第2撮像素子13の上方）には、第1タイプの光電変換部である第1光電変換部11'が配置されている。ここで、第1光電変換部1

1' は、第1電極21、有機材料から成る光電変換層23、第2電極22を備えており、第1タイプの撮像素子である第1撮像素子11を構成する。また、第1電極21と離間して電荷蓄積用電極24が設けられており、電荷蓄積用電極24の上方には、絶縁層82を介して光電変換層23が位置している。第2光電変換部41及び第3光電変換部43においては、吸収係数の違いにより、それぞれ、例えば、青色光及び赤色光が光電変換される。また、第1光電変換部11'においては、例えば、緑色光が光電変換される。

[0004] 第2光電変換部41及び第3光電変換部43において光電変換によって生成した電荷は、これらの第2光電変換部41及び第3光電変換部43に一旦蓄積された後、それぞれ、縦型トランジスタ（ゲート部45を図示する）と転送トランジスタ（ゲート部46を図示する）によって第2浮遊拡散層（Floating Diffusion）FD₂及び第3浮遊拡散層FD₃に転送され、更に、外部の読み出し回路（図示せず）に出力される。これらのトランジスタ及び浮遊拡散層FD₂、FD₃も半導体基板70に形成されている。

[0005] 第1光電変換部11'において光電変換によって生成した電荷は、電荷蓄積時、電荷蓄積用電極24に引き付けられ、光電変換層23に蓄積される。電荷転送時、光電変換層23に蓄積された電荷は、第1電極21、コンタクトホール部61、配線層62を介して、半導体基板70に形成された第1浮遊拡散層FD₁に蓄積される。また、第1光電変換部11'は、コンタクトホール部61、配線層62を介して、電荷量を電圧に変換する増幅トランジスタのゲート部52にも接続されている。そして、第1浮遊拡散層FD₁は、リセット・トランジスタ（ゲート部51を図示する）の一部を構成している。尚、参照番号63、64、65、66、71、72、76、81、83、90等については、実施例1において説明する。

先行技術文献

特許文献

[0006] 特許文献1：特開2017-157816号公報

発明の概要

発明が解決しようとする課題

[0007] ところで、このような第1撮像素子11において、光電変換層23に蓄積された電荷が、第1撮像素子11の動作中に、隣接する第1撮像素子11に移動する可能性が皆無とは云えない。また、光電変換層23に蓄積された電荷が、第1電極21にスムーズに転送されない可能性が皆無とは云えない。そして、このような現象が発生すると、固体撮像装置の特性劣化へと繋がる。

[0008] 従って、本開示の目的は、撮像素子の動作中、隣接する撮像素子間における電荷の移動を確実に抑制することができ、しかも、光電変換層に蓄積された電荷が、第1電極にスムーズに転送される構成、構造を有する撮像素子、係る撮像素子を備えた固体撮像装置を提供することにある。

課題を解決するための手段

[0009] 上記の目的を達成するための本開示の撮像素子は、
第1電極、
第1電極と離間して配置された電荷蓄積用電極、
第1電極及び電荷蓄積用電極と離間して配置され、電荷蓄積用電極を取り囲む分離電極、
第1電極と接し、絶縁層を介して電荷蓄積用電極の上方に形成された光電変換層、並びに、
光電変換層上に形成された第2電極、
を備えており、
分離電極は、第1分離電極、及び、第1分離電極と離間して配置された第2分離電極から構成されており、
第1分離電極は、第1電極と第2分離電極との間に位置する。

[0010] 上記の目的を達成するための本開示の第1の態様に係る固体撮像装置は、
第1の方向に沿ってP個、第1の方向とは異なる第2の方向に沿ってQ個の、 $P \times Q$ 個（但し、 $P \geq 2$ 、 $Q \geq 1$ ）の撮像素子から構成された撮像素子ブロックを、複数、有しており、

各撮像素子は、
第 1 電極、
第 1 電極と離間して配置された電荷蓄積用電極、
第 1 電極及び電荷蓄積用電極と離間して配置され、電荷蓄積用電極を取り
囲む分離電極、
第 1 電極と接し、絶縁層を介して電荷蓄積用電極の上方に形成された光電
変換層、並びに、
光電変換層上に形成された第 2 電極、
を備えており、
分離電極は、第 1 分離電極、第 2 分離電極及び第 3 分離電極から構成され
ており、
第 1 分離電極は、撮像素子ブロックにおける、少なくとも第 2 の方向に沿
って並置された撮像素子と撮像素子の間に、第 1 電極と隣接して、且つ、離
間して配置されており、
第 2 分離電極は、撮像素子ブロックにおける撮像素子と撮像素子の間に配
置されており、
第 3 分離電極は、撮像素子ブロックと撮像素子ブロックの間に配置されて
いる。

[0011] 上記の目的を達成するための本開示の第 2 の態様に係る固体撮像装置は、
本開示の撮像素子を少なくとも 1 つ有する積層型撮像素子を備えている。

図面の簡単な説明

[0012] [図1]図 1 は、実施例 1 の固体撮像装置における電荷蓄積用電極、第 1 分離電
極、第 2 分離電極及び第 1 電極の配置状態を模式的に示す図である。

[図2]図 2 A 及び図 2 B は、実施例 1 の撮像素子における各電極の電位を模式
的に示す図である。

[図3]図 3 A 及び図 3 B は、実施例 1 の撮像素子における各電極の電位を模式
的に示す図である。

[図4]図 4 A 及び図 4 B は、実施例 1 の撮像素子における各電極の電位を模式

的に示す図である。

[図5]図5 A、図5 B及び図5 Cは、実施例1の撮像素子における各電極の電位を模式的に示す図である。

[図6]図6 A及び図6 Bは、実施例1の撮像素子における各電極の電位を模式的に示す図である。

[図7]図7 A及び図7 Bは、実施例1の撮像素子における各電極の位置関係を説明するための各電極の一部を拡大した図、及び、第1分離電極を設けない撮像素子における各電極の位置関係を説明するための各電極の一部を拡大した図である。

[図8]図8は、実施例1の撮像素子、積層型撮像素子の1つの模式的な一部断面図である。

[図9]図9は、実施例1の撮像素子、積層型撮像素子の等価回路図である。

[図10]図10は、実施例1の撮像素子、積層型撮像素子の等価回路図である。

[図11]図11は、実施例1の固体撮像装置の概念図である。

[図12]図12は、実施例1の撮像素子、積層型撮像素子の変形例（実施例1の変形例1）の等価回路図である。

[図13]図13は、実施例1の撮像素子（並置された2つの撮像素子を図示する）の変形例（実施例1の変形例2）の模式的な断面図である。

[図14]図14は、実施例2の固体撮像装置における電荷蓄積用電極、第1分離電極、第2分離電極、第3分離電極及び第1電極の配置状態を模式的に示す図である。

[図15]図15は、実施例2の固体撮像装置の変形例における電荷蓄積用電極、第1分離電極、第2分離電極、第3分離電極及び第1電極の配置状態を模式的に示す図である。

[図16]図16 A及び図16 Bは、実施例3の撮像素子（並置された2つの撮像素子）及びその変形例の模式的な一部断面図である。

[図17]図17 A及び図17 Bは、実施例3の撮像素子（並置された2つの撮

像素子)の別の变形例の模式的な一部断面図である。

[図18]図18は、実施例4の撮像素子、積層型撮像素子の模式的な一部断面図である。

[図19]図19は、実施例5の撮像素子、積層型撮像素子の模式的な一部断面図である。

[図20]図20は、実施例5の撮像素子、積層型撮像素子の变形例の模式的な一部断面図である。

[図21]図21は、実施例5の撮像素子の別の变形例の模式的な一部断面図である。

[図22]図22は、実施例5の撮像素子の更に別の变形例の模式的な一部断面図である。

[図23]図23は、実施例6の撮像素子、積層型撮像素子の模式的な一部断面図である。

[図24]図24は、実施例6の撮像素子、積層型撮像素子の等価回路図である。

[図25]図25は、実施例6の撮像素子、積層型撮像素子の等価回路図である。

[図26]図26は、実施例7の撮像素子、積層型撮像素子の模式的な一部断面図である。

[図27]図27は、実施例7の撮像素子、積層型撮像素子の等価回路図である。

[図28]図28は、実施例7の撮像素子、積層型撮像素子の等価回路図である。

[図29]図29は、実施例7の撮像素子を構成する第1電極及び電荷蓄積用電極の模式的な配置図である。

[図30]図30は、実施例8の撮像素子、積層型撮像素子の模式的な一部断面図である。

[図31]図31は、実施例8の撮像素子における電荷蓄積用電極、光電変換層

及び第2電極が積層された部分を拡大した模式的な一部断面図である。

[図32]図32は、実施例9の撮像素子における電荷蓄積用電極、光電変換層及び第2電極が積層された部分を拡大した模式的な一部断面図である。

[図33]図33は、実施例10の撮像素子、積層型撮像素子の模式的な一部断面図である。

[図34]図34は、実施例11及び実施例12の撮像素子、積層型撮像素子の模式的な一部断面図である。

[図35]図35A及び図35Bは、実施例12における電荷蓄積用電極セグメントの模式的な平面図である。

[図36]図36A及び図36Bは、実施例12における電荷蓄積用電極セグメントの模式的な平面図である。

[図37]図37は、実施例13及び実施例12の撮像素子、積層型撮像素子の模式的な一部断面図である。

[図38]図38A及び図38Bは、実施例13における電荷蓄積用電極セグメントの模式的な平面図である。

[図39]図39は、実施例1の撮像素子、積層型撮像素子の別の変形例の模式的な一部断面図である。

[図40]図40は、実施例1の撮像素子、積層型撮像素子の更に別の変形例の模式的な一部断面図である。

[図41]図41A、図41B及び図41Cは、実施例1の撮像素子、積層型撮像素子の更に別の変形例の第1電極の部分等の拡大された模式的な一部断面図である。

[図42]図42は、実施例1の撮像素子、積層型撮像素子の更に別の変形例の模式的な一部断面図である。

[図43]図43は、実施例1の撮像素子、積層型撮像素子の更に別の変形例の模式的な一部断面図である。

[図44]図44は、実施例1の撮像素子、積層型撮像素子の更に別の変形例の模式的な一部断面図である。

[図45]図45は、実施例6の撮像素子、積層型撮像素子の別の変形例の模式的な一部断面図である。

[図46]図46は、実施例1の撮像素子、積層型撮像素子の更に別の変形例の模式的な一部断面図である。

[図47]図47は、実施例6の撮像素子、積層型撮像素子の更に別の変形例の模式的な一部断面図である。

[図48]図48は、実施例8の撮像素子の変形例における電荷蓄積用電極、光電変換層及び第2電極が積層された部分を拡大した模式的な一部断面図である。

[図49]図49は、実施例9の撮像素子の変形例における電荷蓄積用電極、光電変換層及び第2電極が積層された部分を拡大した模式的な一部断面図である。

[図50]図50は、実施例1の固体撮像装置の変形例における電荷蓄積用電極、第1分離電極、第2分離電極及び第1電極の配置状態を模式的に示す図である。

[図51]図51A及び図51Bは、実施例1の固体撮像装置の変形例における電荷蓄積用電極、第1分離電極、第2分離電極及び第1電極の配置状態を模式的に示す図である。

[図52]図52は、実施例2の固体撮像装置の変形例における電荷蓄積用電極、第1分離電極、第2分離電極、第3分離電極及び第1電極の配置状態を模式的に示す図である。

[図53]図53は、電荷排出電極を備えた実施例2の固体撮像装置における電荷蓄積用電極、第1分離電極、第2分離電極、第3分離電極、電荷排出電極及び第1電極の配置状態を模式的に示す図である。

[図54]図54は、実施例2の固体撮像装置の変形例における電荷蓄積用電極、第1分離電極、第2分離電極、第3分離電極及び第1電極の模式的な平面図である。

[図55]図55A、図55B及び図55Cは、図54に示した実施例2の固体

撮像装置の変形例における読み出し駆動例を示すチャートである。

[図56]図56は、本開示の撮像素子、積層型撮像素子から構成された固体撮像装置を電子機器（カメラ）を用いた例の概念図である。

[図57]図57は、従来の積層型撮像素子（積層型固体撮像装置）の概念図である。

[図58]図58は、車両制御システムの概略的な構成の一例を示すブロック図である。

[図59]図59は、車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

[図60]図60は、内視鏡手術システムの概略的な構成の一例を示す図である。

[図61]図61は、カメラヘッド及びCCUの機能構成の一例を示すブロック図である。

発明を実施するための形態

[0013] 以下、図面を参照して、実施例に基づき本開示を説明するが、本開示は実施例に限定されるものではなく、実施例における種々の数値や材料は例示である。尚、説明は、以下の順序で行う。

1. 本開示の撮像素子、本開示の第1の態様～第2の態様に係る固体撮像装置、全般に関する説明
2. 実施例1（本開示の撮像素子、及び、本開示の第2の態様に係る固体撮像装置）
3. 実施例2（本開示の第1の態様に係る固体撮像装置）
4. 実施例3（実施例1～実施例2の変形）
5. 実施例4（実施例1～実施例3の変形）
6. 実施例5（実施例1～実施例4の変形）
7. 実施例6（実施例1～実施例5の変形、転送制御用電極を備えた撮像素子）
8. 実施例7（実施例1～実施例6の変形、複数の電荷蓄積用電極セグメン

トを備えた本開示の撮像素子)

9. 実施例 8 (実施例 1 ~ 実施例 6 の変形、第 1 構成及び第 6 構成の撮像素子)

10. 実施例 9 (本開示の第 2 構成及び第 6 構成の撮像素子)

11. 実施例 10 (第 3 構成の撮像素子)

12. 実施例 11 (第 4 構成の撮像素子)

13. 実施例 12 (第 5 構成の撮像素子)

14. 実施例 13 (第 6 構成の撮像素子)

15. その他

[0014] <本開示の撮像素子、本開示の第 1 の態様～第 2 の態様に係る固体撮像装置、全般に関する説明>

本開示の第 2 の態様に係る固体撮像装置において、撮像素子の下方には、少なくとも 1 つの下方撮像素子が設けられており、撮像素子が受光する光の波長と、下方撮像素子が受光する光の波長とは、異なる形態とすることができる。そして、この場合、2 つの下方撮像素子が積層されている形態とすることができる。

[0015] 本開示の撮像素子、あるいは又、上記の好ましい形態を含む本開示の第 2 の態様に係る固体撮像装置を構成する本開示の撮像素子において、第 1 分離電極の電位は一定の値 V_{ES-1} であり、第 2 分離電極の電位も一定の値 V_{ES-2} である形態とすることができるし、あるいは又、第 1 分離電極の電位は一定の値 V_{ES-1} から変化し (具体的には、値 V_{ES-1}' へと変化し)、第 2 分離電極の電位は一定の値 V_{ES-2} である形態とすることができる。そして、これらの形態にあつては、蓄積すべき電荷が電子の場合、 $V_{ES-1} > V_{ES-2}$ 、蓄積すべき正孔が電子の場合、 $V_{ES-1} < V_{ES-2}$ を満足する形態とすることができるし、あるいは又、 $V_{ES-2} = V_{ES-1}$ を満足する形態とすることができる。

[0016] 本開示の第 1 の態様に係る固体撮像装置において、第 3 分離電極は、隣接する撮像素子ブロックにおいて共有されている形態とすることができる。

[0017] そして、上記の好ましい形態を含む本開示の第 1 の態様に係る固体撮像装

置において、

第1分離電極は、撮像素子ブロックにおける、第2の方向に沿って並置された撮像素子と撮像素子の間に、第1電極と隣接して、且つ、離間して配置されており、

第2分離電極は、第1の方向に沿って並置された撮像素子と撮像素子の間に配置されており、且つ、第2の方向に沿って並置された撮像素子と撮像素子の間に、第1分離電極と離間して配置されている構成とすることができる。そして、この場合、第2分離電極と第3分離電極とは繋がっている構成とすることができる。

[0018] あるいは又、上記の好ましい形態を含む本開示の第1の態様に係る固体撮像装置において、

第1分離電極は、撮像素子ブロックにおける、第2の方向に沿って並置された撮像素子と撮像素子の間に、第1電極と隣接して、且つ、離間して配置されており、更に、第1の方向に沿って並置された撮像素子と撮像素子の間に、第1電極と隣接して、且つ、離間して配置されており、

第2分離電極は、第2の方向に沿って並置された撮像素子と撮像素子の間に、第1分離電極と離間して配置されており、更に、第1の方向に沿って並置された撮像素子と撮像素子の間に、第1分離電極と離間して配置されている構成とすることができる。そして、この場合、第2分離電極と第3分離電極とは繋がっている構成とすることができる。

[0019] 更には、以上に説明した好ましい形態、構成を含む本開示の第1の態様に係る固体撮像装置において、第1分離電極の電位は一定の値 V_{ES-1} であり、第2分離電極及び第3分離電極の電位も一定の値 V_{ES-2} である形態とすることができるし、あるいは又、第1分離電極の電位は一定の値 V_{ES-1} から変化し（具体的には、値 V_{ES-1}' へと変化し）、第2分離電極及び第3分離電極の電位は一定の値 V_{ES-2} である形態とすることができる。そして、これらの形態にあつては、蓄積すべき電荷が電子の場合、 $V_{ES-1} > V_{ES-2}$ 、蓄積すべき正孔が電子の場合、 $V_{ES-1} < V_{ES-2}$ を満足する形態とすることができるし、あるいは又、 V_{ES-2}

$= V_{ES-1}$ を満足する形態とすることができる。

[0020] 更には、以上に説明した好ましい形態、構成を含む本開示の第1の態様に係る固体撮像装置にあっては、撮像素子ブロックを構成する $P \times Q$ 個の撮像素子において、第1電極は共有されている形態とすることができる。そして、各撮像素子ブロックは、制御部を有しており、制御部は、少なくとも浮遊拡散層及び増幅トランジスタから構成されており、共有された第1電極は、制御部に接続されている形態とすることができる。

[0021] このように、本開示の第1の態様に係る固体撮像装置にあっては、1つの撮像素子ブロックを構成する $P \times Q$ 個の撮像素子において第1電極を共有化することで、撮像素子が複数配列された画素領域における構成、構造を簡素化、微細化することができる。そして、 $P \times Q$ 個の撮像素子によって構成された1つの撮像素子ブロックに対して1つの浮遊拡散層が設けられている。ここで、1つの浮遊拡散層に対して設けられる $P \times Q$ 個の撮像素子は、後述する第1タイプの撮像素子の複数から構成されていてもよいし、少なくとも1つの第1タイプの撮像素子と、1又は2以上の後述する第2タイプの撮像素子とから構成されていてもよい。

[0022] 更には、以上に説明した好ましい形態、構成を含む本開示の第1の態様に係る固体撮像装置において、限定するものではないが、 $P = 2$ ， $Q = 2$ とすることができる。

[0023] 更には、以上に説明した好ましい形態、構成を含む本開示の第1の態様に係る固体撮像装置は、本開示の撮像素子を少なくとも1つ有する積層型撮像素子を備えている形態とすることができる。そして、このような形態の本開示の第1の態様に係る固体撮像装置において、複数の撮像素子ブロックの下方には、少なくとも1層の下方撮像素子ブロックが設けられており、

下方撮像素子ブロックは、複数（具体的には、第1の方向に沿って P 個、第2の方向に沿って Q 個の $P \times Q$ 個）の撮像素子から構成されており、

撮像素子ブロックを構成する撮像素子が受光する光の波長と、下方撮像素子ブロックを構成する撮像素子が受光する光の波長とは、異なる形態とする

ことができる。そして、このような好ましい形態を含む本開示の第1の態様に係る固体撮像装置において、下方撮像素子ブロックは、2層、設けられている形態とすることができる。更には、以上に説明した好ましい形態を含む本開示の第1の態様に係る固体撮像装置において、下方撮像素子ブロックを構成する複数（具体的には、 $P \times Q$ 個）の撮像素子は、共有された浮遊拡散層を備えている形態とすることができる。

[0024] 本開示の第1の態様に係る固体撮像装置において、撮像素子ブロックを構成する4個の撮像素子において第1電極が共有されている場合、各種分離電極の制御下、4つの撮像素子に蓄積された電荷を、別々に、都合4回で読み出す読み出し方式を採用してもよいし、4つの撮像素子に蓄積された電荷を、同時に、都合1回で読み出す読み出し方式を採用してもよい。前者を、便宜上、『第1モードの読み出し方法』と呼び、後者を、便宜上、『第2モードの読み出し方法』と呼ぶ場合がある。第1モードの読み出し方法にあつては、固体撮像装置によって得られる画像の高精細化を図ることができる。第2モードの読み出し方法にあつては、感度の増加を図るために4つの撮像素子によって得られた信号が加算される。第1モードの読み出し方法と第2モードの読み出し方法との切替は、固体撮像装置に適切な切替手段を設けることで達成することができる。第1モードの読み出し方法にあつては、電荷転送期間のタイミングを適切に制御することで、 $P \times Q$ 個の撮像素子が1つの浮遊拡散層を共有することが可能であり、撮像素子ブロックを構成する $P \times Q$ 個の撮像素子が1つの駆動回路に接続されている。但し、電荷蓄積用電極の制御は、撮像素子毎に行われる。

[0025] 本開示の撮像素子、あるいは又、上記の好ましい形態を含む本開示の第1の態様～第2の態様に係る固体撮像装置を構成する本開示の撮像素子（以下、これらを総称して、『本開示の撮像素子等』と呼ぶ場合がある）において、第1分離電極、第2分離電極、第3分離電極は、絶縁層を介して光電変換層の領域に対向した領域に設けられている形態とすることができる。尚、これらの分離電極を、便宜上、『下方第1分離電極』、『下方第2分離電極』

、『下方第3分離電極』と呼ぶ場合があるし、これらを総称して、『下方分離電極』と呼ぶ場合がある。あるいは又、第1分離電極、第2分離電極、第3分離電極は、光電変換層の上に、第2電極と離間して設けられている形態とすることができる。尚、これらの分離電極を、便宜上、『上方第1分離電極』、『上方第2分離電極』、『上方第3分離電極』と呼ぶ場合があるし、これらを総称して、『上方分離電極』と呼ぶ場合がある。

[0026] 本開示の撮像素子等において、分離電極は、第1電極及び電荷蓄積用電極と離間して配置され、電荷蓄積用電極を取り囲んでおり、第1分離電極は、第1電極と第2分離電極との間に位置するが、上方分離電極の場合にあっては、分離電極の正射影像が、第1電極及び電荷蓄積用電極の正射影像と離間して位置し、電荷蓄積用電極の正射影像を取り囲んでおり、第1分離電極の正射影像は、第1電極の正射影像と第2分離電極の正射影像との間に位置する。場合によっては、第2分離電極の正射影像の一部と電荷蓄積用電極の正射影像の一部が重なっていてもよい。あるいは又、第1分離電極の正射影像は、撮像素子ブロックにおける、少なくとも第2の方向に沿って並置された撮像素子と撮像素子の間に、第1電極の正射影像と隣接して、且つ、離間して位置しており、第2分離電極は、撮像素子ブロックにおける撮像素子と撮像素子の間に配置されており、第3分離電極は、撮像素子ブロックと撮像素子ブロックの間に配置されている。

[0027] 以下の説明において各種電極に印加される電位を表す符号を、以下の表1に示す。

[0028] 〈表1〉

	電荷蓄積期間	電荷転送期間
第1電極	V_{11}	V_{12}
第2電極	V_{21}	V_{22}
電荷蓄積用電極	V_{31}	V_{32}
第1分離電極		
ケースー1	V_{ES-1}	V_{ES-1}

ケースー 2	V_{ES-1}	V_{ES-1}'
第 2 分離電極	V_{ES-2}	V_{ES-2}
第 3 分離電極	V_{ES-3}	V_{ES-3}
転送制御用電極	V_{41}	V_{42}
電荷排出電極	V_{51}	V_{52}

[0029] 以上に説明した好ましい形態、構成を含む本開示の撮像素子等は、半導体基板を更に備えており、光電変換部は、半導体基板の上方に配置されている形態とすることができる。尚、第 1 電極、電荷蓄積用電極、第 2 電極、各種分離電極や各種電極は、後述する駆動回路に接続されている。

[0030] 更には、以上に説明した各種の好ましい形態、構成を含む本開示の撮像素子等において、電荷蓄積用電極の大きさは第 1 電極よりも大きい形態とすることができる。電荷蓄積用電極の面積を s_1' 、第 1 電極の面積を s_1 としたとき、限定するものではないが、

$$4 \leq s_1' / s_1$$

を満足することが好ましい。

[0031] 光入射側に位置する第 2 電極は、上方分離電極が形成されている場合を除き、複数の撮像素子において共通化されていてもよい。即ち、第 2 電極を所謂ベタ電極とすることができる。光電変換層は、複数の撮像素子において共通化することができる。即ち、複数の撮像素子において 1 層の光電変換層が形成されている形態とすることができる。

[0032] 更には、以上に説明した各種の好ましい形態、構成を含む本開示の撮像素子等において、第 1 電極は、絶縁層に設けられた開口部内を延在し、光電変換層と接続されている形態とすることができる。あるいは又、光電変換層は、絶縁層に設けられた開口部内を延在し、第 1 電極と接続されている形態とすることができ、この場合、

第 1 電極の頂面の縁部は絶縁層で覆われており、

開口部の底面には第 1 電極が露出しており、

第 1 電極の頂面と接する絶縁層の面を第 1 面、電荷蓄積用電極と対向する

光電変換層の部分と接する絶縁層の面を第2面としたとき、開口部の側面は、第1面から第2面に向かって広がる傾斜を有する形態とすることができ、更には、第1面から第2面に向かって広がる傾斜を有する開口部の側面は、電荷蓄積用電極側に位置する形態とすることができる。尚、光電変換層と第1電極との間に他の層が形成されている形態（例えば、光電変換層と第1電極との間に電荷蓄積に適した材料層が形成されている形態）を包含する。

[0033] 更には、以上に説明した各種の好ましい形態、構成を含む本開示の撮像素子等において、

半導体基板に設けられ、駆動回路を有する制御部を更に備えており、

第1電極及び電荷蓄積用電極は、駆動回路に接続されており、

電荷蓄積期間において、駆動回路から、第1電極に電位 V_{11} が印加され、電荷蓄積用電極に電位 V_{31} が印加され、光電変換層に電荷が蓄積され、

電荷転送期間において、駆動回路から、第1電極に電位 V_{12} が印加され、電荷蓄積用電極に電位 V_{32} が印加され、光電変換層に蓄積された電荷が第1電極を経由して制御部に読み出される構成とすることができる。但し、第1電極の電位が第2電極の電位よりも高い場合、

$$V_{31} \geq V_{11}、\text{且つ、} V_{32} < V_{12}$$

であり、第1電極の電位が第2電極の電位よりも低い場合、

$$V_{31} \leq V_{11}、\text{且つ、} V_{32} > V_{12}$$

である。

[0034] 更には、以上に説明した各種の好ましい形態、構成を含む本開示の撮像素子等は、第1電極と電荷蓄積用電極との間に、第1電極及び電荷蓄積用電極と離間して配置され、且つ、絶縁層を介して光電変換層と対向して配置された転送制御用電極（電荷転送電極）を更に備えている形態とすることができる。尚、このような形態の本開示の撮像素子等を、便宜上、『転送制御用電極を備えた本開示の撮像素子等』と呼ぶ場合がある。そして、転送制御用電極を備えた本開示の撮像素子等にあつては、電荷蓄積期間において、転送制御用電極に印加される電位を V_{41} としたとき、第1電極の電位が第2電極の電

位よりも高い場合、 $V_{41} \leq V_{11}$, $V_{41} < V_{31}$ を満足するが好ましい。また、電荷転送期間において、転送制御用電極に印加される電位を V_{42} としたとき、第1電極の電位が第2電極の電位よりも高い場合、 $V_{32} \leq V_{42} \leq V_{12}$ を満足するが好ましい。

[0035] 更には、以上に説明した各種の好ましい形態、構成を含む本開示の撮像素子等にあつては、光電変換層に接続され、第1電極及び電荷蓄積用電極と離間して配置された電荷排出電極を更に備えている形態とすることができる。尚、このような形態の本開示の撮像素子等を、便宜上、『電荷排出電極を備えた本開示の撮像素子等』と呼ぶ。そして、電荷排出電極を備えた本開示の撮像素子等において、電荷排出電極は、第1電極及び電荷蓄積用電極を取り囲むように（即ち、額縁状に）配置されている形態とすることができる。電荷排出電極は、複数の撮像素子において共有化（共通化）することができる。電荷排出電極を設ける場合、各種分離電極を上方分離電極から構成することが好ましい。そして、この場合、

光電変換層は、絶縁層に設けられた第2開口部内を延在し、電荷排出電極と接続されており、

電荷排出電極の頂面の縁部は絶縁層で覆われており、

第2開口部の底面には電荷排出電極が露出しており、

電荷排出電極の頂面と接する絶縁層の面を第3面、電荷蓄積用電極と対向する光電変換層の部分と接する絶縁層の面を第2面としたとき、第2開口部の側面は、第3面から第2面に向かって広がる傾斜を有する形態とすることができる。

[0036] 更には、電荷排出電極を備えた本開示の撮像素子等にあつては、

半導体基板に設けられ、駆動回路を有する制御部を更に備えており、

第1電極、電荷蓄積用電極及び電荷排出電極は、駆動回路に接続されており、

電荷蓄積期間において、駆動回路から、第1電極に電位 V_{11} が印加され、電荷蓄積用電極に電位 V_{31} が印加され、電荷排出電極に電位 V_{51} が印加され、光

電変換層に電荷が蓄積され、

電荷転送期間において、駆動回路から、第1電極に電位 V_{12} が印加され、電荷蓄積用電極に電位 V_{32} が印加され、電荷排出電極に電位 V_{52} が印加され、光電変換層に蓄積された電荷が第1電極を介して制御部に読み出される構成とすることができる。但し、第1電極の電位が第2電極の電位よりも高い場合、

$$V_{51} > V_{11}, \text{ 且つ, } V_{52} < V_{12}$$

であり、第1電極の電位が第2電極の電位よりも低い場合、

$$V_{51} < V_{11}, \text{ 且つ, } V_{52} > V_{12}$$

である。

[0037] 更には、以上に説明した各種の好ましい形態、構成を含む本開示の撮像素子等において、電荷蓄積用電極は、複数の電荷蓄積用電極セグメントから構成されている形態とすることができる。尚、このような形態の本開示の撮像素子等を、便宜上、『複数の電荷蓄積用電極セグメントを備えた本開示の撮像素子等』と呼ぶ場合がある。電荷蓄積用電極セグメントの数は、2以上であればよい。そして、複数の電荷蓄積用電極セグメントを備えた本開示の撮像素子等にあっては、N個の電荷蓄積用電極セグメントのそれぞれに、異なる電位を加える場合、

第1電極の電位が第2電極の電位よりも高い場合、電荷転送期間において、第1電極に最も近い所に位置する電荷蓄積用電極セグメント（第1番目の光電変換部セグメント）に印加される電位は、第1電極に最も遠い所に位置する電荷蓄積用電極セグメント（第N番目の光電変換部セグメント）に印加される電位よりも高く、

第1電極の電位が第2電極の電位よりも低い場合、電荷転送期間において、第1電極に最も近い所に位置する電荷蓄積用電極セグメント（第1番目の光電変換部セグメント）に印加される電位は、第1電極に最も遠い所に位置する電荷蓄積用電極セグメント（第N番目の光電変換部セグメント）に印加される電位よりも低い形態とすることができる。

[0038] 更には、以上に説明した各種の好ましい形態、構成を含む本開示の撮像素子等において、

半導体基板には、制御部を構成する少なくとも浮遊拡散層及び増幅トランジスタが設けられており、

第1電極は、浮遊拡散層及び増幅トランジスタのゲート部に接続されている形態とすることができる。そして、この場合、更には、

半導体基板には、更に、制御部を構成するリセット・トランジスタ及び選択トランジスタが設けられており、

浮遊拡散層は、リセット・トランジスタの一方のソース／ドレイン領域に接続されており、

増幅トランジスタの一方のソース／ドレイン領域は、選択トランジスタの一方のソース／ドレイン領域に接続されており、選択トランジスタの他方のソース／ドレイン領域は信号線に接続されている形態とすることができる。

[0039] あるいは又、以上に説明した各種の好ましい形態、構成を含む本開示の撮像素子等の変形例として、以下に説明する第1構成～第6構成の撮像素子を挙げることができる。即ち、以上に説明した各種の好ましい形態、構成を含む本開示の撮像素子等における第1構成～第6構成の撮像素子において、

光電変換部は、 N 個（但し、 $N \geq 2$ ）の光電変換部セグメントから構成されており、

光電変換層は、 N 個の光電変換層セグメントから構成されており、

絶縁層は、 N 個の絶縁層セグメントから構成されており、

第1構成～第3構成の撮像素子にあっては、電荷蓄積用電極は、 N 個の電荷蓄積用電極セグメントから構成されており、

第4構成～第5構成の撮像素子にあっては、電荷蓄積用電極は、相互に離間されて配置された、 N 個の電荷蓄積用電極セグメントから構成されており、

第 n 番目（但し、 $n = 1, 2, 3 \cdots N$ ）の光電変換部セグメントは、第 n 番目の電荷蓄積用電極セグメント、第 n 番目の絶縁層セグメント及び第

n 番目の光電変換層セグメントから構成されており、

n の値が大きい光電変換部セグメントほど、第 1 電極から離れて位置する。

[0040] そして、第 1 構成の撮像素子にあっては、第 1 番目の光電変換部セグメントから第 N 番目の光電変換部セグメントに互り、絶縁層セグメントの厚さが、漸次、変化している。また、第 2 構成の撮像素子にあっては、第 1 番目の光電変換部セグメントから第 N 番目の光電変換部セグメントに互り、光電変換層セグメントの厚さが、漸次、変化している。更には、第 3 構成の撮像素子にあっては、隣接する光電変換部セグメントにおいて、絶縁層セグメントを構成する材料が異なる。また、第 4 構成の撮像素子にあっては、隣接する光電変換部セグメントにおいて、電荷蓄積用電極セグメントを構成する材料が異なる。更には、第 5 構成の撮像素子にあっては、第 1 番目の光電変換部セグメントから第 N 番目の光電変換部セグメントに互り、電荷蓄積用電極セグメントの面積が、漸次、小さくなっている。尚、面積は、連続的に小さくなっているてもよいし、階段状に小さくなっているてもよい。

[0041] あるいは又、以上に説明した各種の好ましい形態、構成を含む本開示の撮像素子等における第 6 構成の撮像素子において、電荷蓄積用電極と絶縁層と光電変換層の積層方向を Z 方向、第 1 電極から離れる方向を X 方向としたとき、YZ 仮想平面で電荷蓄積用電極と絶縁層と光電変換層が積層された積層部分を切断したときの積層部分の断面積は、第 1 電極からの距離に依存して変化する。尚、断面積の変化は、連続的な変化であってもよいし、階段状の変化であってもよい。

[0042] 第 1 構成～第 2 構成の撮像素子において、N 個の光電変換層セグメントは連続して設けられており、N 個の絶縁層セグメントも連続して設けられており、N 個の電荷蓄積用電極セグメントも連続して設けられている。第 3 構成～第 5 構成の撮像素子において、N 個の光電変換層セグメントは連続して設けられている。また、第 4 構成、第 5 構成の撮像素子において、N 個の絶縁層セグメントは連続して設けられている一方、第 3 構成の撮像素子において

、N個の絶縁層セグメントは、光電変換部セグメントのそれぞれに対応して設けられている。更には、第4構成～第5構成の撮像素子において、場合によっては、第3構成の撮像素子において、N個の電荷蓄積用電極セグメントは、光電変換部セグメントのそれぞれに対応して設けられている。そして第1構成～第6構成の撮像素子にあっては、電荷蓄積用電極セグメントの全てに同じ電位が加えられる。あるいは又、第4構成～第5構成の撮像素子において、場合によっては、第3構成の撮像素子において、N個の電荷蓄積用電極セグメントのそれぞれに、異なる電位を加えてもよい。

[0043] 第1構成～第6構成の撮像素子、係る撮像素子を適用した本開示の第1の態様～第2の態様に係る固体撮像装置にあっては、絶縁層セグメントの厚さが規定され、あるいは又、光電変換層セグメントの厚さが規定され、あるいは又、絶縁層セグメントを構成する材料が異なり、あるいは又、電荷蓄積用電極セグメントを構成する材料が異なり、あるいは又、電荷蓄積用電極セグメントの面積が規定され、あるいは又、積層部分の断面積が規定されているので、一種の電荷転送勾配が形成され、光電変換によって生成した電荷を、一層容易に、且つ、確実に、第1電極へ転送することが可能となる。そして、その結果、残像の発生や電荷転送残しの発生を防止することができる。

[0044] 本開示の第1の態様に係る固体撮像装置の変形例として、上述した第1構成～第6構成の撮像素子を、複数、備えている固体撮像装置とすることができるし、本開示の第2の態様に係る固体撮像装置の変形例として、上述した第1構成～第6構成の撮像素子を少なくとも1つ有する積層型撮像素子を、複数、備えている固体撮像装置とすることができる。

[0045] 第1構成～第5構成の撮像素子にあっては、 n の値が大きい光電変換部セグメントほど第1電極から離れて位置するが、第1電極から離れて位置するか否かは、 X 方向を基準として判断する。また、第6構成の撮像素子にあっては、第1電極から離れる方向を X 方向としているが、『 X 方向』を以下のとおり、定義する。即ち、撮像素子あるいは積層型撮像素子が複数配列された画素領域は、2次元アレイ状に、即ち、 X 方向及び Y 方向に規則的に複数

配列された画素から構成される。画素の平面形状を矩形とした場合、第1電極に最も近い辺が延びる方向をY方向とし、Y方向と直交する方向をX方向とする。あるいは又、画素の平面形状を任意の形状とした場合、第1電極に最も近い線分や曲線が含まれる全体的な方向をY方向とし、Y方向と直交する方向をX方向とする。

[0046] 以下、第1構成～第6構成の撮像素子に関して、第1電極の電位が第2電極の電位よりも高い場合についての説明を行うが、第1電極の電位が第2電極の電位よりも低い場合は、電位の高低を逆にすればよい。

[0047] 第1構成の撮像素子にあっては、第1番目の光電変換部セグメントから第N番目の光電変換部セグメントに互り、絶縁層セグメントの厚さが、漸次、変化しているが、絶縁層セグメントの厚さは、漸次、厚くなっていてもよいし、薄くなっていてもよく、これによって、一種の電荷転送勾配が形成される。

[0048] 蓄積すべき電荷を電子とする場合、絶縁層セグメントの厚さが、漸次、厚くなる構成を採用すればよいし、蓄積すべき電荷を正孔とする場合、絶縁層セグメントの厚さが、漸次、厚くなる構成を採用すればよい。そして、これらの場合、電荷蓄積期間において、 $|V_{31}| \geq |V_{11}|$ といった状態になると、第n番目の光電変換部セグメントの方が、第(n+1)番目の光電変換部セグメントよりも、多くの電荷を蓄積することができるし、強い電界が加わり、第1番目の光電変換部セグメントから第1電極への電荷の流れを確実に防止することができる。そして、電荷転送期間において、 $|V_{32}| < |V_{12}|$ といった状態になると、第1番目の光電変換部セグメントから第1電極への電荷の流れ、第(n+1)番目の光電変換部セグメントから第n番目の光電変換部セグメントへの電荷の流れを、確実に確保することができる。

[0049] 第2構成の撮像素子にあっては、第1番目の光電変換部セグメントから第N番目の光電変換部セグメントに互り、光電変換層セグメントの厚さが、漸次、変化しているが、光電変換層セグメントの厚さは、漸次、厚くなっていてもよいし、薄くなっていてもよく、これによって、一種の電荷転送勾

配が形成される。

[0050] 蓄積すべき電荷を電子とする場合、光電変換層セグメントの厚さが、漸次、厚くなる構成を採用すればよいし、蓄積すべき電荷を正孔とする場合、光電変換層セグメントの厚さが、漸次、厚くなる構成を採用すればよい。そして、光電変換層セグメントの厚さが、漸次、厚くなる場合、電荷蓄積期間において $V_{31} \geq V_{11}$ といった状態になると、また、光電変換層セグメントの厚さが、漸次、薄くなる場合、電荷蓄積期間において $V_{31} \leq V_{11}$ といった状態になると、第 n 番目の光電変換部セグメントの方が、第 $(n+1)$ 番目の光電変換部セグメントよりも強い電界が加わり、第 1 番目の光電変換部セグメントから第 1 電極への電荷の流れを確実に防止することができる。そして、電荷転送期間において、光電変換層セグメントの厚さが、漸次、厚くなる場合、 $V_{32} < V_{12}$ といった状態になると、また、光電変換層セグメントの厚さが、漸次、薄くなる場合、 $V_{32} > V_{12}$ といった状態になると、第 1 番目の光電変換部セグメントから第 1 電極への電荷の流れ、第 $(n+1)$ 番目の光電変換部セグメントから第 n 番目の光電変換部セグメントへの電荷の流れを、確実に確保することができる。

[0051] 第 3 構成の撮像素子にあっては、隣接する光電変換部セグメントにおいて、絶縁層セグメントを構成する材料が異なり、これによって、一種の電荷転送勾配が形成されるが、第 1 番目の光電変換部セグメントから第 N 番目の光電変換部セグメントに互り、絶縁層セグメントを構成する材料の比誘電率の値が、漸次、小さくなるのが好ましい。そして、このような構成を採用することで、電荷蓄積期間において、 $V_{31} \geq V_{11}$ といった状態になると、第 n 番目の光電変換部セグメントの方が、第 $(n+1)$ 番目の光電変換部セグメントよりも多くの電荷を蓄積することができる。そして、電荷転送期間において、 $V_{32} < V_{12}$ といった状態になると、第 1 番目の光電変換部セグメントから第 1 電極への電荷の流れ、第 $(n+1)$ 番目の光電変換部セグメントから第 n 番目の光電変換部セグメントへの電荷の流れを、確実に確保することができる。

- [0052] 第4構成の撮像素子にあっては、隣接する光電変換部セグメントにおいて、電荷蓄積用電極セグメントを構成する材料が異なり、これによって、一種の電荷転送勾配が形成されるが、第1番目の光電変換部セグメントから第N番目の光電変換部セグメントに互り、絶縁層セグメントを構成する材料の仕事関数の値が、漸次、大きくなることが好ましい。そして、このような構成を採用することで、電圧（電位）の正負に依存すること無く、信号電荷転送に有利な電位勾配を形成することができる。
- [0053] 第5構成の撮像素子にあっては、第1番目の光電変換部セグメントから第N番目の光電変換部セグメントに互り、電荷蓄積用電極セグメントの面積が、漸次、小さくなっており、これによって、一種の電荷転送勾配が形成されるので、電荷蓄積期間において、 $V_{31} \geq V_{11}$ といった状態になると、第n番目の光電変換部セグメントの方が、第(n+1)番目の光電変換部セグメントよりも多くの電荷を蓄積することができる。そして、電荷転送期間において、 $V_{32} < V_{12}$ といった状態になると、第1番目の光電変換部セグメントから第1電極への電荷の流れ、第(n+1)番目の光電変換部セグメントから第n番目の光電変換部セグメントへの電荷の流れを、確実に確保することができる。
- [0054] 第6構成の撮像素子において、積層部分の断面積は第1電極からの距離に依存して変化し、これによって、一種の電荷転送勾配が形成される。具体的には、積層部分の断面の厚さを一定とし、積層部分の断面の幅を第1電極から離れるほど狭くする構成を採用すれば、第5構成の撮像素子において説明したと同様に、電荷蓄積期間において、 $V_{31} \geq V_{11}$ といった状態になると、第1電極に近い領域の方が、遠い領域よりも多くの電荷を蓄積することができる。従って、電荷転送期間において、 $V_{32} < V_{12}$ といった状態になると、第1電極に近い領域から第1電極への電荷の流れ、遠い領域から近い領域への電荷の流れを、確実に確保することができる。一方、積層部分の断面の幅を一定とし、積層部分の断面の厚さ、具体的には、絶縁層セグメントの厚さを、漸次、厚くする構成を採用すれば、第1構成の撮像素子において説明したと

同様に、電荷蓄積期間において、 $V_{31} \geq V_{11}$ といった状態になると、第1電極に近い領域の方が、遠い領域よりも、多くの電荷を蓄積することができるし、強い電界が加わり、第1電極に近い領域から第1電極への電荷の流れを確実に防止することができる。そして、電荷転送期間において、 $V_{32} < V_{12}$ といった状態になると、第1電極に近い領域から第1電極への電荷の流れ、遠い領域から近い領域への電荷の流れを、確実に確保することができる。また、光電変換層セグメントの厚さを、漸次、厚くする構成を採用すれば、第2構成の撮像素子において説明したと同様に、電荷蓄積期間において、 $V_{31} \geq V_{11}$ といった状態になると、第1電極に近い領域の方が、遠い領域よりも強い電界が加わり、第1電極に近い領域から第1電極への電荷の流れを確実に防止することができる。そして、電荷転送期間において、 $V_{32} < V_{12}$ といった状態になると、第1電極に近い領域から第1電極への電荷の流れ、遠い領域から近い領域への電荷の流れを、確実に確保することができる。

[0055] 更には、以上に説明した各種の好ましい形態、構成を含む本開示の撮像素子等において、第2電極側から光が入射し、第2電極よりの光入射側には遮光層が形成されている形態とすることができる。あるいは又、第2電極側から光が入射し、第1電極（場合によっては、第1電極及び転送制御用電極）には光が入射しない形態とすることができる。そして、この場合、第2電極よりの光入射側であって、第1電極（場合によっては、第1電極及び転送制御用電極）の上方には遮光層が形成されている形態とすることができるし、あるいは又、電荷蓄積用電極及び第2電極の上方にはオンチップ・マイクロ・レンズが設けられており、オンチップ・マイクロ・レンズに入射する光は、電荷蓄積用電極に集光される形態とすることができる。ここで、遮光層は、第2電極の光入射側の面よりも上方に配設されてもよいし、第2電極の光入射側の面の上に配設されてもよい。場合によっては、第2電極に遮光層が形成されていてもよい。遮光層を構成する材料として、クロム（Cr）や銅（Cu）、アルミニウム（Al）、タングステン（W）、光を通さない樹脂（例えば、ポリイミド樹脂）を例示することができる。

[0056] 本開示の撮像素子等として、具体的には、青色光（425 nm乃至495 nmの光）を吸収する光電変換層（便宜上、『第1タイプの青色光電変換層』と呼ぶ）を備えた青色光に感度を有する撮像素子（便宜上、『第1タイプの青色光用撮像素子』と呼ぶ）、緑色光（495 nm乃至570 nmの光）を吸収する光電変換層（便宜上、『第1タイプの緑色光電変換層』と呼ぶ）を備えた緑色光に感度を有する撮像素子（便宜上、『第1タイプの緑色光用撮像素子』と呼ぶ）、赤色光（620 nm乃至750 nmの光）を吸収する光電変換層（便宜上、『第1タイプの赤色光電変換層』と呼ぶ）を備えた赤色光に感度を有する撮像素子（便宜上、『第1タイプの赤色光用撮像素子』と呼ぶ）を挙げることができる。また、電荷蓄積用電極を備えていない従来の撮像素子であって、青色光に感度を有する撮像素子を、便宜上、『第2タイプの青色光用撮像素子』と呼び、緑色光に感度を有する撮像素子を、便宜上、『第2タイプの緑色光用撮像素子』と呼び、赤色光に感度を有する撮像素子を、便宜上、『第2タイプの赤色光用撮像素子』と呼び、第2タイプの青色光用撮像素子を構成する光電変換層を、便宜上、『第2タイプの青色光電変換層』と呼び、第2タイプの緑色光用撮像素子を構成する光電変換層を、便宜上、『第2タイプの緑色光電変換層』と呼び、第2タイプの赤色光用撮像素子を構成する光電変換層を、便宜上、『第2タイプの赤色光電変換層』と呼ぶ。

[0057] 本開示における積層型撮像素子は、少なくとも本開示の撮像素子等（光電変換素子）を1つ有するが、具体的には、例えば、

[A] 第1タイプの青色光用光電変換部、第1タイプの緑色光用光電変換部及び第1タイプの赤色光用光電変換部が、垂直方向に積層され、

第1タイプの青色光用撮像素子、第1タイプの緑色光用撮像素子及び第1タイプの赤色光用撮像素子の制御部のそれぞれが、半導体基板に設けられた構成、構造

[B] 第1タイプの青色光用光電変換部及び第1タイプの緑色光用光電変換部が、垂直方向に積層され、

これらの2層の第1タイプの光電変換部の下方に、第2タイプの赤色光用光電変換部が配置され、

第1タイプの青色光用撮像素子、第1タイプの緑色光用撮像素子及び第2タイプの赤色光用撮像素子の制御部のそれぞれが、半導体基板に設けられた構成、構造

[C] 第1タイプの緑色光用光電変換部の下方に、第2タイプの青色光用光電変換部及び第2タイプの赤色光用光電変換部が配置され、

第1タイプの緑色光用撮像素子、第2タイプの青色光用撮像素子及び第2タイプの赤色光用撮像素子の制御部のそれぞれが、半導体基板に設けられた構成、構造

[D] 第1タイプの青色光用光電変換部の下方に、第2タイプの緑色光用光電変換部及び第2タイプの赤色光用光電変換部が配置され、

第1タイプの青色光用撮像素子、第2タイプの緑色光用撮像素子及び第2タイプの赤色光用撮像素子の制御部のそれぞれが、半導体基板に設けられた構成、構造

を挙げることができる。尚、これらの撮像素子の光電変換部の垂直方向における配置順は、光入射方向から青色光用光電変換部、緑色光用光電変換部、赤色光用光電変換部の順、あるいは、光入射方向から緑色光用光電変換部、青色光用光電変換部、赤色光用光電変換部の順であることが好ましい。これは、より短い波長の光がより入射表面側において効率良く吸収されるからである。赤色は3色の中では最も長い波長であるので、光入射面から見て赤色光用光電変換部を最下層に位置させることが好ましい。これらの撮像素子の積層構造によって、1つの画素が構成される。また、第1タイプの赤外線用光電変換部を備えていてもよい。ここで、第1タイプの赤外線用光電変換部の光電変換層は、例えば、有機系材料から構成され、第1タイプの撮像素子の積層構造の最下層であって、第2タイプの撮像素子よりも上に配置することが好ましい。あるいは又、第1タイプの光電変換部の下方に、第2タイプの赤外線用光電変換部を備えていてもよい。

[0058] 第1タイプの撮像素子にあっては、例えば、第1電極が、半導体基板の上に設けられた層間絶縁層上に形成されている。半導体基板に形成された撮像素子は、裏面照射型とすることもできるし、表面照射型とすることもできる。

[0059] 光電変換層を有機系材料から構成する場合、光電変換層を、

(1) p型有機半導体から構成する。

(2) n型有機半導体から構成する。

(3) p型有機半導体層／n型有機半導体層の積層構造から構成する。p型有機半導体層／p型有機半導体とn型有機半導体との混合層（バルクヘテロ構造）／n型有機半導体層の積層構造から構成する。p型有機半導体層／p型有機半導体とn型有機半導体との混合層（バルクヘテロ構造）の積層構造から構成する。n型有機半導体層／p型有機半導体とn型有機半導体との混合層（バルクヘテロ構造）の積層構造から構成する。

(4) p型有機半導体とn型有機半導体の混合（バルクヘテロ構造）から構成する。

の4態様のいずれかとすることができる。但し、積層順は任意に入れ替えた構成とすることができる。

[0060] p型有機半導体として、ナフタレン誘導体、アントラセン誘導体、フェナントレン誘導体、ピレン誘導体、ペリレン誘導体、テトラセン誘導体、ペンタセン誘導体、キナクリドン誘導体、チオフェン誘導体、チエノチオフェン誘導体、ベンゾチオフェン誘導体、ベンゾチエノベンゾチオフェン誘導体、トリアリルアミン誘導体、カルバゾール誘導体、ペリレン誘導体、ピセン誘導体、クリセン誘導体、フルオランテン誘導体、フタロシアニン誘導体、サブフタロシアニン誘導体、サブポルフィラジン誘導体、複素環化合物を配位子とする金属錯体、ポリチオフェン誘導体、ポリベンゾチアジアゾール誘導体、ポリフルオレン誘導体等を挙げることができる。n型有機半導体として、フラーレン及びフラーレン誘導体（例えば、C₆₀や、C₇₀、C₇₄等のフラーレン（高次フラーレン）、内包フラーレン等）又はフラーレン誘導

体（例えば、フラーレンフッ化物やPCBMフラーレン化合物、フラーレン多量体等））、p型有機半導体よりもHOMO及びLUMOが大きい（深い）有機半導体、透明な無機金属酸化物を挙げることができる。n型有機半導体として、具体的には、窒素原子、酸素原子、硫黄原子を含有する複素環化合物、例えば、ピリジン誘導体、ピラジン誘導体、ピリミジン誘導体、トリアジン誘導体、キノリン誘導体、キノキサリン誘導体、イソキノリン誘導体、アクリジン誘導体、フェナジン誘導体、フェナントロリン誘導体、テトラゾール誘導体、ピラゾール誘導体、イミダゾール誘導体、チアゾール誘導体、オキサゾール誘導体、イミダゾール誘導体、ベンゾイミダゾール誘導体、ベンゾトリアゾール誘導体、ベンゾオキサゾール誘導体、ベンゾオキサゾール誘導体、カルバゾール誘導体、ベンゾフラン誘導体、ジベンゾフラン誘導体、サブポルフィラジン誘導体、ポリフェニレンビニレン誘導体、ポリベンゾチアジアゾール誘導体、ポリフルオレン誘導体等を分子骨格の一部に有する有機分子、有機金属錯体やサブフタロシアニン誘導体を挙げることができる。フラーレン誘導体に含まれる基等として、ハロゲン原子；直鎖、分岐若しくは環状のアルキル基若しくはフェニル基；直鎖若しくは縮環した芳香族化合物を有する基；ハロゲン化物を有する基；パーシャルフルオロアルキル基；パーフルオロアルキル基；シリルアルキル基；シリルアルコキシ基；アリールシリル基；アリールスルファニル基；アルキルスルファニル基；アリールスルホニル基；アルキルスルホニル基；アリールスルフィド基；アルキルスルフィド基；アミノ基；アルキルアミノ基；アリールアミノ基；ヒドロキシ基；アルコキシ基；アシルアミノ基；アシルオキシ基；カルボニル基；カルボキシ基；カルボキソアミド基；カルボアルコキシ基；アシル基；スルホニル基；シアノ基；ニトロ基；カルコゲン化物を有する基；ホスフィン基；ホスホン基；これらの誘導体を挙げることができる。有機系材料から構成された光電変換層（『有機光電変換層』と呼ぶ場合がある）の厚さは、限定するものではないが、例えば、 $1 \times 10^{-8} \text{m}$ 乃至 $5 \times 10^{-7} \text{m}$ 、好ましくは $2.5 \times 10^{-8} \text{m}$ 乃至 $3 \times 10^{-7} \text{m}$ 、より好ましくは $2.5 \times 10^{-8} \text{m}$ 乃至 $2 \times 10^{-7} \text{m}$ 。

0^{-7}m 、一層好ましくは $1 \times 10^{-7}\text{m}$ 乃至 $1.8 \times 10^{-7}\text{m}$ を例示することができる。尚、有機半導体は、p 型、n 型と分類されることが多いが、p 型とは正孔を輸送し易いという意味であり、n 型とは電子を輸送し易いという意味であり、無機半導体のように熱励起の多数キャリアとして正孔又は電子を有しているという解釈に限定されない。

[0061] あるいは又、緑色光を光電変換する有機光電変換層を構成する材料として、例えば、ローダミン系色素、メラシアニン系色素、キナクリドン誘導体、サブフタロシアニン系色素（サブフタロシアニン誘導体）等を挙げることができるし、青色光を光電変換する有機光電変換層を構成する材料として、例えば、クマリン酸色素、トリスー８－ヒドリキシキノリアルミニウム（Alq3）、メラシアニン系色素等を挙げることができるし、赤色光を光電変換する有機光電変換層を構成する材料として、例えば、フタロシアニン系色素、サブフタロシアニン系色素（サブフタロシアニン誘導体）を挙げることができる。

[0062] あるいは又、光電変換層を構成する無機系材料として、結晶シリコン、アモルファスシリコン、微結晶シリコン、結晶セレン、アモルファスセレン、及び、カルコパライト系化合物である CIGS (CuInGaSe)、 CIS (CuInSe_2)、 CuInS_2 、 CuAlS_2 、 CuAlSe_2 、 CuGaS_2 、 CuGaSe_2 、 AgAlS_2 、 AgAlSe_2 、 AgInS_2 、 AgInSe_2 、あるいは又、III-V 族化合物である GaAs 、 InP 、 AlGaAs 、 InGaP 、 AlGaInP 、 InGaAsP 、更には、 CdSe 、 CdS 、 In_2Se_3 、 In_2S_3 、 Bi_2Se_3 、 Bi_2S_3 、 ZnSe 、 ZnS 、 PbSe 、 PbS 等の化合物半導体を挙げることができる。加えて、これらの材料から成る量子ドットを光電変換層に使用することも可能である。

[0063] あるいは又、光電変換層を、下層半導体層と、上層光電変換層の積層構造とすることができる。このように下層半導体層を設けることで、例えば、電荷蓄積時の再結合を防止することができる。また、光電変換層に蓄積した電荷の第1電極への電荷転送効率を増加させることができる。更には、光電変

換層で生成された電荷を一時的に保持し、転送のタイミング等を制御することができる。また、暗電流の生成を抑制することができる。上層光電変換層を構成する材料は、上記の光電変換層を構成する各種材料から、適宜、選択すればよい。一方、下層半導体層を構成する材料として、バンドギャップエネルギーの値が大きく（例えば、 3.0 eV 以上のバンドギャップエネルギーの値）、しかも、光電変換層を構成する材料よりも高い移動度を有する材料を用いることが好ましい。具体的には、酸化物半導体材料；遷移金属ダイカルコゲナイド；シリコンカーバイド；ダイヤモンド；グラフェン；カーボンナノチューブ；縮合多環炭化水素化合物や縮合複素環化合物等の有機半導体材料を挙げることができ、より具体的には、酸化物半導体材料として、インジウム酸化物、ガリウム酸化物、亜鉛酸化物、スズ酸化物や、これらの酸化物が少なくとも1種類含まれる材料、これらの材料にドーパントを添加した材料、具体的には、例えば、 IGZO 、 ITZO 、 IWZO 、 IWO 、 ZTO 、 ITO-SiO_x 系材料、 GZO 、 IGO 、 ZnSnO_3 、 AlZnO 、 GaZnO 、 InZnO を挙げることができるし、また、 CuI 、 InSbO_4 、 ZnMgO 、 CuInO_2 、 MgIn_2O_4 、 CdO 等を含む材料を挙げることができるが、これらの材料に限定するものではない。あるいは又、下層半導体層を構成する材料として、蓄積すべき電荷が電子である場合、光電変換層を構成する材料のイオン化ポテンシャルよりも大きなイオン化ポテンシャルを有する材料を挙げることができるし、蓄積すべき電荷が正孔である場合、光電変換層を構成する材料の電子親和力よりも小さな電子親和力を有する材料を挙げることができる。あるいは又、下層半導体層を構成する材料における不純物濃度は $1 \times 10^{18} \text{ cm}^{-3}$ 以下であることが好ましい。下層半導体層は、単層構成であってもよいし、多層構成であってもよい。また、電荷蓄積用電極の上方に位置する下層半導体層を構成する材料と、第1電極の上方に位置する下層半導体層を構成する材料とを、異ならせてもよい。

[0064] 本開示の第1の態様～第2の態様に係る固体撮像装置によって、単板式カラー固体撮像装置を構成することができる。

[0065] 積層型撮像素子を備えた本開示の第1の態様～第2の態様に係る固体撮像装置にあっては、ベイヤ配列の撮像素子を備えた固体撮像装置と異なり（即ち、カラーフィルタを用いて青色、緑色、赤色の分光を行うのではなく）、同一画素内で光の入射方向において、複数種の波長の光に対して感度を有する撮像素子を積層して1つの画素を構成するので、感度の向上及び単位体積当たりの画素密度の向上を図ることができる。また、有機系材料は吸収係数が高いため、有機光電変換層の膜厚を従来のSi系光電変換層と比較して薄くすることができ、隣接画素からの光漏れや、光の入射角の制限が緩和される。更には、従来のSi系撮像素子では3色の画素間で補間処理を行って色信号を作成するために偽色が生じるが、積層型撮像素子を備えた本開示の第2の態様に係る固体撮像装置にあっては、偽色の発生が抑えられる。有機光電変換層それ自体がカラーフィルタとしても機能するので、カラーフィルタを配設しなくとも色分離が可能である。

[0066] 一方、積層型撮像素子ではなく撮像素子を備えた本開示の第1の態様に係る固体撮像装置にあっては、カラーフィルタを用いることで、青色、緑色、赤色の分光特性への要求を緩和することができるし、また、高い量産性を有する。本開示の第1の態様に係る固体撮像装置における撮像素子の配列として、ベイヤ配列の他、インターライン配列、GストライプRB市松配列、GストライプRB完全市松配列、市松補色配列、ストライプ配列、斜めストライプ配列、原色色差配列、フィールド色差順次配列、フレーム色差順次配列、MOS型配列、改良MOS型配列、フレームインターリーブ配列、フィールドインターリーブ配列を挙げることができる。ここで、1つの撮像素子によって1つの画素（あるいは副画素）が構成される。

[0067] 本開示の撮像素子等あるいは本開示における積層型撮像素子が複数配列された画素領域は、2次元アレイ状に規則的に複数配列された画素から構成される。画素領域は、通常、実際に光を受光し光電変換によって生成された信号電荷を増幅して駆動回路に読み出す有効画素領域と、黒レベルの基準になる光学的黒を出力するための黒基準画素領域とから構成されている。黒基準

画素領域は、通常は、有効画素領域の外周部に配置されている。

[0068] 以上に説明した各種の好ましい形態、構成を含む本開示の撮像素子等において、光が照射され、光電変換層で光電変換が生じ、正孔（ホール）と電子がキャリア分離される。そして、正孔が取り出される電極を陽極、電子が取り出される電極を陰極とする。第1電極が陽極を構成し、第2電極が陰極を構成する形態もあるし、逆に、第1電極が陰極を構成し、第2電極が陽極を構成する形態もある。

[0069] 積層型撮像素子を構成する場合、第1電極、電荷蓄積用電極、各種分離電極、転送制御用電極、電荷排出電極及び第2電極は透明導電材料から成る構成とすることができる。尚、第1電極、電荷蓄積用電極、各種分離電極、転送制御用電極及び電荷排出電極を総称して、『第1電極等』と呼ぶ場合がある。あるいは又、本開示の撮像素子等が、例えばベイヤ配列のように平面に配される場合には、第2電極は透明導電材料から成り、第1電極や電荷蓄積用電極等は金属材料から成る構成とすることができ、この場合、具体的には、光入射側に位置する第2電極は透明導電材料から成り、第1電極等は、例えば、Al-Nd（アルミニウム及びネオジウムの合金）又はAl-Si（アルミニウム、サマリウム及び銅の合金）から成る構成とすることができる。尚、透明導電材料から成る電極を『透明電極』と呼ぶ場合がある。ここで、透明導電材料のバンドギャップエネルギーは、 2.5 eV 以上、好ましくは 3.1 eV 以上であることが望ましい。透明電極を構成する透明導電材料として、導電性のある金属酸化物を挙げることができ、具体的には、酸化インジウム、インジウム-錫酸化物（ITO, Indium Tin Oxide, Snドープの In_2O_3 、結晶性ITO及びアモルファスITOを含む）、酸化亜鉛にドーパントとしてインジウムを添加したインジウム-亜鉛酸化物（IZO, Indium Zinc Oxide）、酸化ガリウムにドーパントとしてインジウムを添加したインジウム-ガリウム酸化物（IGO）、酸化亜鉛にドーパントとしてインジウムとガリウムを添加したインジウム-ガリウム-亜鉛酸化物（IGZO, In-Ga-ZnO_4 ）、酸化亜鉛にドーパントとしてインジウムと錫を添加したイ

ンジウム－錫－亜鉛酸化物（ITO）、ITO（Fドーパの In_2O_3 ）、酸化錫（ SnO_2 ）、ATO（Sbドーパの SnO_2 ）、FTO（Fドーパの SnO_2 ）、酸化亜鉛（他元素をドーパした ZnO を含む）、酸化亜鉛にドーパントとしてアルミニウムを添加したアルミニウム－亜鉛酸化物（AZO）、酸化亜鉛にドーパントとしてガリウムを添加したガリウム－亜鉛酸化物（GZO）、酸化チタン（ TiO_2 ）、酸化チタンにドーパントとしてニオブを添加したニオブ－チタン酸化物（TNO）、酸化アンチモン、スピネル型酸化物、 YbFe_2O_4 構造を有する酸化物を例示することができる。あるいは又、ガリウム酸化物、チタン酸化物、ニオブ酸化物、ニッケル酸化物等を母層とする透明電極を挙げることができる。透明電極の厚さとして、 $2 \times 10^{-8}\text{m}$ 乃至 $2 \times 10^{-7}\text{m}$ 、好ましくは $3 \times 10^{-8}\text{m}$ 乃至 $1 \times 10^{-7}\text{m}$ を挙げることができる。第1電極が透明性を要求される場合、製造プロセスの簡素化といった観点から、他の電極も透明導電材料から構成することが好ましい。

[0070] あるいは又、透明性が不要である場合、正孔を取り出す電極としての機能を有する陽極を構成する導電材料として、高仕事関数（例えば、 $\phi = 4.5\text{ eV} \sim 5.5\text{ eV}$ ）を有する導電材料から構成することが好ましく、具体的には、金（Au）、銀（Ag）、クロム（Cr）、ニッケル（Ni）、パラジウム（Pd）、白金（Pt）、鉄（Fe）、イリジウム（Ir）、ゲルマニウム（Ge）、オスミウム（Os）、レニウム（Re）、テルル（Te）を例示することができる。一方、電子を取り出す電極としての機能を有する陰極を構成する導電材料として、低仕事関数（例えば、 $\phi = 3.5\text{ eV} \sim 4.5\text{ eV}$ ）を有する導電材料から構成することが好ましく、具体的には、アルカリ金属（例えばLi、Na、K等）及びそのフッ化物又は酸化物、アルカリ土類金属（例えばMg、Ca等）及びそのフッ化物又は酸化物、アルミニウム（Al）、亜鉛（Zn）、錫（Sn）、タリウム（Tl）、ナトリウム－カリウム合金、アルミニウム－リチウム合金、マグネシウム－銀合金、インジウム、イッテリビウム等の希土類金属、あるいは、これらの合金を挙げることができる。あるいは又、陽極や陰極を構成する材料として、白金（

Pt)、金(Au)、パラジウム(Pd)、クロム(Cr)、ニッケル(Ni)、アルミニウム(Al)、銀(Ag)、タンタル(Ta)、タングステン(W)、銅(Cu)、チタン(Ti)、インジウム(In)、錫(Sn)、鉄(Fe)、コバルト(Co)、モリブデン(Mo)等の金属、あるいは、これらの金属元素を含む合金、これらの金属から成る導電性粒子、これらの金属を含む合金の導電性粒子、不純物を含有したポリシリコン、炭素系材料、酸化物半導体、カーボン・ナノ・チューブ、グラフェン等の導電性材料を挙げることができるし、これらの元素を含む層の積層構造とすることもできる。更には、陽極や陰極を構成する材料として、ポリ(3,4-エチレンジオキシチオフェン)/ポリスチレンスルホン酸[PEDOT/PSS]といった有機材料(導電性高分子)を挙げることができる。また、これらの導電性材料をバインダー(高分子)に混合してペースト又はインクとしたものを硬化させ、電極として用いてもよい。

[0071] 第1電極等や第2電極(陽極や陰極)の成膜方法として、乾式法あるいは湿式法を用いることが可能である。乾式法として、物理的気相成長法(PVD法)及び化学的気相成長法(CVD法)を挙げることができる。PVD法の原理を用いた成膜方法として、抵抗加熱あるいは高周波加熱を用いた真空蒸着法、EB(電子ビーム)蒸着法、各種スパッタリング法(マグネトロンスパッタリング法、RF-DC結合形バイアスパッタリング法、ECRスパッタリング法、対向ターゲットスパッタリング法、高周波スパッタリング法)、イオンプレーティング法、レーザーアブレーション法、分子線エピタキシー法、レーザー転写法を挙げることができる。また、CVD法として、プラズマCVD法、熱CVD法、有機金属(MO)CVD法、光CVD法を挙げることができる。一方、湿式法として、電解メッキ法や無電解メッキ法、スピンコート法、インクジェット法、スプレーコート法、スタンプ法、マイクロコンタクトプリント法、フレキソ印刷法、オフセット印刷法、グラビア印刷法、ディップ法等の方法を挙げることができる。パターニング法として、シャドーマスク、レーザー転写、フォトリソグラフィー等の化学的エッ

チング、紫外線やレーザー等による物理的エッチング等を挙げることができる。第1電極等や第2電極の平坦化技術として、レーザー平坦化法、リフロー法、CMP（Chemical Mechanical Polishing）法等を用いることができる。

[0072] 絶縁層や各種層間絶縁層、絶縁膜を構成する材料として、酸化ケイ素系材料；窒化ケイ素（ Si_3N_4 ）；酸化アルミニウム（ Al_2O_3 ）等の金属酸化物高誘電絶縁材料に例示される無機系絶縁材料だけでなく、ポリメチルメタクリレート（PMMA）；ポリビニルフェノール（PVP）；ポリビニルアルコール（PVA）；ポリイミド；ポリカーボネート（PC）；ポリエチレンテレフタレート（PET）；ポリスチレン；N-2（アミノエチル）3-アミノプロピルトリメトキシシラン（AEAPTMS）、3-メルカプトプロピルトリメトキシシラン（MPTMS）、オクタデシルトリクロロシラン（OTS）等のシラノール誘導体（シランカップリング剤）；ノボラック型フェノール樹脂；フッ素系樹脂；オクタデカンチオール、ドデシルイソシアネイト等の一端に制御電極と結合可能な官能基を有する直鎖炭化水素類にて例示される有機系絶縁材料（有機ポリマー）を挙げることができるし、これらの組み合わせを用いることもできる。尚、酸化ケイ素系材料として、酸化シリコン（ SiO_x ）、BPSG、PSG、BSG、AsSG、PbSG、酸化窒化シリコン（ SiON ）、SOG（スピノングラス）、低誘電率材料（例えば、ポリアリールエーテル、シクロパーフルオロカーボンポリマー及びベンゾシクロブテン、環状フッ素樹脂、ポリテトラフルオロエチレン、フッ化アリールエーテル、フッ化ポリイミド、アモルファスカーボン、有機SOG）を例示することができる。

[0073] 制御部を構成する浮遊拡散層、増幅トランジスタ、リセット・トランジスタ及び選択トランジスタの構成、構造は、従来の浮遊拡散層、増幅トランジスタ、リセット・トランジスタ及び選択トランジスタの構成、構造と同様とすることができる。駆動回路も周知の構成、構造とすることができる。

[0074] 第1電極は、浮遊拡散層及び増幅トランジスタのゲート部に接続されてい

るが、第1電極と浮遊拡散層及び増幅トランジスタのゲート部との接続のためにコンタクトホール部を形成すればよい。コンタクトホール部を構成する材料として、不純物がドーピングされたポリシリコンや、タングステン、Ti、Pt、Pd、Cu、TiW、TiN、TiNW、WSi₂、MoSi₂等の高融点金属や金属シリサイド、これらの材料から成る層の積層構造（例えば、Ti/TiN/W）を例示することができる。

[0075] 有機光電変換層と第1電極との間に、第1キャリアブロッキング層を設けてもよいし、有機光電変換層と第2電極との間に、第2キャリアブロッキング層を設けてもよい。また、第1キャリアブロッキング層と第1電極との間に第1電荷注入層を設けてもよいし、第2キャリアブロッキング層と第2電極との間に第2電荷注入層を設けてもよい。例えば、電子注入層を構成する材料として、例えば、リチウム（Li）、ナトリウム（Na）、カリウム（K）といったアルカリ金属及びそのフッ化物や酸化物、マグネシウム（Mg）、カルシウム（Ca）といったアルカリ土類金属及びそのフッ化物や酸化物を挙げることができる。

[0076] 各種有機層の成膜方法として、乾式成膜法及び湿式成膜法を挙げることができる。乾式成膜法として、抵抗加熱あるいは高周波加熱、電子ビーム加熱を用いた真空蒸着法、フラッシュ蒸着法、プラズマ蒸着法、EB蒸着法、各種スパッタリング法（2極スパッタリング法、直流スパッタリング法、直流マグネトロンスパッタリング法、高周波スパッタリング法、マグネトロンスパッタリング法、RF-DC結合形バイアスパッタリング法、ECRスパッタリング法、対向ターゲットスパッタリング法、高周波スパッタリング法、イオンビームスパッタリング法）、DC（Direct Current）法、RF法、多陰極法、活性化反応法、電界蒸着法、高周波イオンプレーティング法や反応性イオンプレーティング法等の各種イオンプレーティング法、レーザーアブレーション法、分子線エピタキシー法、レーザー転写法、分子線エピタキシー法（MBE法）を挙げることができる。また、CVD法として、プラズマCVD法、熱CVD法、MOCVD法、光CVD法を挙げることができる。

。一方、湿式法として、具体的には、スピンコート法；浸漬法；キャスト法；マイクロコンタクトプリント法；ドロップキャスト法；スクリーン印刷法やインクジェット印刷法、オフセット印刷法、グラビア印刷法、フレキソ印刷法といった各種印刷法；スタンプ法；スプレー法；エアドクタコーター法、ブレードコーター法、ロッドコーター法、ナイフコーター法、スクイズコーター法、リバースロールコーター法、トランスファーロールコーター法、グラビアコーター法、キスコーター法、キャストコーター法、スプレーコーター法、スリットオリフィスコーター法、カレンダーコーター法といった各種コーティング法を例示することができる。尚、塗布法においては、溶媒として、トルエン、クロロホルム、ヘキサン、エタノールといった無極性又は極性の低い有機溶媒を例示することができる。パターニング法として、シャドーマスク、レーザー転写、フォトリソグラフィー等の化学的エッチング、紫外線やレーザー等による物理的エッチング等を挙げることができる。各種有機層の平坦化技術として、レーザー平坦化法、リフロー法等を用いることができる。

[0077] 以上に説明した好ましい形態、構成を含む第1構成～第6構成の撮像素子の2種類あるいはそれ以上を、所望に応じて、適宜、組み合わせることができる。

[0078] 撮像素子あるいは固体撮像装置には、前述したとおり、必要に応じて、オンチップ・マイクロ・レンズや遮光層を設けてもよいし、撮像素子を駆動するための駆動回路や配線が設けられている。必要に応じて、撮像素子への光の入射を制御するためのシャッターを配設してもよいし、固体撮像装置の目的に応じて光学カットフィルタを具備してもよい。

[0079] 例えば、固体撮像装置を讀出し用集積回路（ROIC）と積層する場合、讀出し用集積回路及び銅（Cu）から成る接続部が形成された駆動用基板と、接続部が形成された撮像素子とを、接続部同士が接するように重ね合わせ、接続部同士を接合することで、積層することができるし、接続部同士をハンダバンプ等を用いて接合することもできる。

[0080] また、本開示の第1の態様～第2の態様に係る固体撮像装置を駆動するための駆動方法にあつては、

全ての撮像素子において、一斉に、光電変換層に電荷を蓄積しながら、第1電極における電荷を系外に排出し、その後、

全ての撮像素子において、一斉に、光電変換層に蓄積された電荷を第1電極に転送し、転送完了後、順次、各撮像素子において第1電極に転送された電荷を読み出す、

各工程を繰り返す固体撮像装置の駆動方法とすることができる。

[0081] このような固体撮像装置の駆動方法にあつては、各撮像素子は、第2電極側から入射した光が第1電極には入射しない構造を有し、全ての撮像素子において、一斉に、光電変換層に電荷を蓄積しながら、第1電極における電荷を系外に排出するので、全撮像素子において同時に第1電極のリセットを確実に行うことができる。そして、その後、全ての撮像素子において、一斉に、光電変換層に蓄積された電荷を第1電極に転送し、転送完了後、順次、各撮像素子において第1電極に転送された電荷を読み出す。それ故、所謂グローバルシャッター機能を容易に実現することができる。

実施例 1

[0082] 実施例1は、本開示の撮像素子及び本開示の第2の態様に係る固体撮像装置に関する。実施例1の固体撮像装置における電荷蓄積用電極、第1分離電極、第2分離電極及び第1電極の配置状態を模式的に図1に示す。また、実施例1の撮像素子、積層型撮像素子の模式的な一部断面図を図8に示し、実施例1の撮像素子、積層型撮像素子の等価回路図を図9及び図10に示す。尚、図8は、図1に示す一点鎖線A-Aに沿った模式的な一部断面図である。尚、後述する層間絶縁層より下方に位置する各種の撮像素子構成要素を、図面を簡素化するために、便宜上、纏めて、参照番号91で示す場合がある。また、図1において、1つの撮像素子に駆動回路（但し、値 V_{ES-1} は一定）を書き加え、別の1つの撮像素子に駆動回路（但し、値 V_{ES-1} から値 V_{ES-1}' に変化）を書き加えた。

- [0083] 実施例１の撮像素子（光電変換素子）１１は、
第１電極２１、
第１電極２１と離間して配置された電荷蓄積用電極２４、
第１電極２１及び電荷蓄積用電極２４と離間して配置され、電荷蓄積用電極２４を取り囲む分離電極３０、
第１電極２１と接し、絶縁層８２を介して電荷蓄積用電極２４の上方に形成された光電変換層２３、並びに、
光電変換層２３上に形成された第２電極２２、
を備えており、
分離電極３０は、第１分離電極３１Ａ、及び、第１分離電極３１Ａと離間して配置された第２分離電極３１Ｂから構成されており、
第１分離電極３１Ａは、第１電極２１と第２分離電極３１Ｂとの間に位置する。
- [0084] また、実施例１の固体撮像装置は、実施例１の撮像素子１１を少なくとも１つ有する積層型撮像素子を備えている。具体的には、実施例１の撮像素子１１の下方には、少なくとも１つの下方撮像素子１３、１５が設けられており、撮像素子１１が受光する光の波長と、下方撮像素子１３、１５が受光する光の波長とは、異なり、この場合、２つの下方撮像素子１３、１５が積層されている。
- [0085] 光入射側に位置する第２電極２２は、後述する実施例３の撮像素子を除き、複数の撮像素子１１において共通化されている。即ち、第２電極２２は所謂ベタ電極とされている。光電変換層２３は、複数の撮像素子１１において共通化されている。即ち、複数の撮像素子１１において１層の光電変換層２３が形成されている。
- [0086] 実施例１の積層型撮像素子は、実施例１の撮像素子１１あるいは後述する実施例３の撮像素子を少なくとも１つ（具体的には、実施例１にあっては実施例１の撮像素子１１あるいは後述する実施例３の撮像素子１１を１つ）、有する。

[0087] 第1分離電極31A及び第2分離電極31Bは、隣接する撮像素子11の間に位置する光電変換層23の領域に絶縁層82を介して対向する領域に設けられている。即ち、第1分離電極31A及び第2分離電極31Bは、下方第1分離電極及び下方第2分離電極である。第1分離電極31A、第2分離電極31Bは、第1電極21あるいは電荷蓄積用電極24と同じレベルに形成されているが、異なるレベルに形成されていてもよい。

[0088] 更には、半導体基板に設けられ、駆動回路を有する制御部を更に備えており、第1電極21、第2電極22、電荷蓄積用電極24、第1分離電極31A及び第2分離電極31Bは、駆動回路に接続されている。第2分離電極31Bに接続された配線は、適宜、複数の撮像素子において共通化されており、第2分離電極31Bは、複数の撮像素子において同時に制御される。あるいは又、第2分離電極31Bは、適宜、複数の撮像素子において共通化されており、第2分離電極31Bは、複数の撮像素子において同時に制御されてもよい。一方、第1分離電極31Aは、撮像素子において別々に制御される。

[0089] 例えば、第1電極21を正の電位とし、第2電極22を負の電位とし、光電変換層23において光電変換によって生成した電子が第1浮遊拡散層FD₁に読み出される。他の実施例においても同様とする。尚、第1電極21を負の電位とし、第2電極22を正の電位とし、光電変換層23において光電変換に基づき生成した正孔が第1浮遊拡散層FD₁に読み出される形態にあっては、以下の述べる電位の高低を逆にすればよい。

[0090] そして、撮像素子11の動作中、即ち、電荷蓄積期間、リセット動作期間及び電荷転送期間において、第1分離電極31Aの電位は一定の値 V_{ES-1} であり、第2分離電極31Bの電位も一定の値 V_{ES-2} である。あるいは又、第1分離電極31Aの電位は一定の値 V_{ES-1} から値 V_{ES-1}' に変化し、第2分離電極31Bの電位は一定の値 V_{ES-2} である。具体的には、電荷蓄積期間及びリセット動作期間において、第1分離電極31Aの電位は一定の値 V_{ES-1} であり、電荷転送期間において、第1分離電極31Aの電位は値 V_{ES-1}' [$V_{ES-1}' > V_{ES-1}$ 、

あるいは又、 $(V_{32} - V_{ES-1}') < (V_{31} - V_{ES-1})]$ である。一方、電荷蓄積期間、リセット動作期間及び電荷転送期間において、第2分離電極31Bの電位は一定の値 V_{ES-2} である。更には、これらの場合、 $V_{ES-1} > V_{ES-2}$ を満足するし、あるいは又、 $V_{ES-2} = V_{ES-1}$ を満足する。

[0091] 尚、抵抗器等を用いて電圧を制御することで、1つの電源から、各種電極に印加する電位を得ることが可能であるし、適切な電位の高低の制御を行う装置（例えば、オペアンプ）を用いる場合でも、1つの電源から、各種電極に印加する電位を得ることが可能である。

[0092] また、実施例1の撮像素子11は、
半導体基板70に設けられ、駆動回路を有する制御部を更に備えており、
第1電極21及び電荷蓄積用電極24は、駆動回路に接続されており、
電荷蓄積期間において、駆動回路から、第1電極21に電位 V_{11} が印加され、
電荷蓄積用電極24に電位 V_{31} が印加され、光電変換層23に電荷が蓄積され、

電荷転送期間において、駆動回路から、第1電極21に電位 V_{12} が印加され、
電荷蓄積用電極24に電位 V_{32} が印加され、光電変換層23に蓄積された電荷が第1電極21を経由して制御部に読み出される。但し、第1電極21の電位を第2電極22の電位よりも高くしたので、

$$V_{31} \geq V_{11}、且つ、V_{32} < V_{12}$$

である。

[0093] 以下、図2A、図2B、図3A、図3B、図4A、図4B、図5A、図5B、図5C、図6A及び図6Bに基づき、実施例1の固体撮像装置の動作の説明を行うが、読み出し方式は第1モードの読み出し方法である。尚、これらの図において、電位を縦方向の高さで示し、高さが低いほど、高い電位である。

[0094] 〈電荷蓄積期間〉

具体的には、電荷蓄積期間においては、駆動回路から、第1電極21に電位 V_{11} が印加され、電荷蓄積用電極24に電位 V_{31} が印加され、第1分離電極

3 1 Aに電位 V_{ES-1} が印加され、第2分離電極3 1 Bに電位 V_{ES-2} が印加される。また、第2電極2 2に電位 V_{21} が印加される。こうして、光電変換層2 3に電荷（電子であり、模式的に黒点で示す）が蓄積される。電荷蓄積期間の終了直前における電荷の蓄積状態を模式的に図2 Aあるいは図5 Aに示す。光電変換によって生成した電子は、電荷蓄積用電極2 4に引き付けられ、電荷蓄積用電極2 4と対向した光電変換層2 3の領域に止まる。即ち、光電変換層2 3に電荷が蓄積される。 $V_{31} > V_{11}$ であるが故に、光電変換層2 3の内部に生成した電子が、第1電極2 1に向かって移動することはない。また、電荷蓄積用電極2 4の電位 V_{31} は、第1分離電極3 1 Aの電位 V_{ES-1} 及び第2分離電極3 1 Bの電位 V_{ES-2} よりも高いので、光電変換層2 3の内部に生成した電子が、第1分離電極3 1 A及び第2分離電極3 1 Bに向かって移動することもない。即ち、光電変換によって生成した電荷が隣接する撮像素子1 1に流れ込むことを抑制することができる。光電変換の時間経過に伴い、電荷蓄積用電極2 4と対向した光電変換層2 3の領域における電位は、より負側の値となる。電荷蓄積期間の後期において、リセット動作がなされる。これによって、第1浮遊拡散層 FD_1 の電位がリセットされ、第1浮遊拡散層 FD_1 の電位（ V_{FD} ）は電源の電位 V_{DD} となる。

[0095] ここで、図2 Aに示す例にあっては、 $V_{ES-1} > V_{ES-2}$ を満足しており、図5 Aに示す例にあっては、 $V_{ES-1} = V_{ES-2}$ を満足している。

[0096] 〈電荷転送期間〉

リセット動作の完了後、電荷転送期間が開始される。電荷転送期間においては、駆動回路から、第1電極2 1に電位 V_{12} が印加され、電荷蓄積用電極2 4に電位 V_{32} が印加され、第1分離電極3 1 Aに電位 V_{ES-1} あるいは電位 V_{ES-1}' が印加され、第2分離電極3 1 Bに電位 V_{ES-2} が印加される。また、第2電極2 2に電位 V_{22} が印加される。こうして、撮像素子1 1の光電変換層2 3に蓄積された電荷が、読み出される。電荷転送期間の終了直前における電荷の蓄積状態を模式的に図2 B、図3 A、図3 B、図4 A、図4 B、図5 B、図5 B、図6 A、図6 Bに示す。即ち、電荷蓄積用電極2 4と対向した光電変換

層 2 3 の領域に止まっていた電子は、第 1 電極 2 1、更には、第 1 浮遊拡散層 FD_1 へと読み出される。言い換えれば、光電変換層 2 3 に蓄積された電荷は制御部に読み出される。第 1 分離電極 3 1 A の電位は、第 1 電極 2 1 の電位よりも低いが、電荷蓄積用電極 2 4 の電位よりも高いので、光電変換層 2 3 の内部に生成した電子は、第 1 電極 2 1 へと流れ、第 2 分離電極 3 1 B に向かって移動することがない。即ち、光電変換によって生成した電荷が隣接する撮像素子 1 1 に流れ込むことを抑制することができる。

[0097] ここで、図 2 B に示す例にあっては、

$$V_{FD} > V_{12} = V_{ES-1} > V_{32} > V_{ES-2}, \quad V_{31} > V_{32}$$

を満足する。また、図 3 A に示す例にあっては、

$$V_{FD} > V_{12} > V_{ES-1} > V_{32} > V_{ES-2}, \quad V_{31} > V_{32}$$

を満足する。更には、図 3 B に示す例にあっては、

$$V_{FD} > V_{12} > V_{ES-1}' > V_{32} > V_{ES-2}, \quad V_{ES-1}' > V_{ES-1}, \quad V_{31} > V_{32}$$

を満足する。また、図 4 A に示す例にあっては、

$$V_{FD} > V_{12} = V_{ES-1}' > V_{32} (= V_{31}) > V_{ES-2}, \quad V_{ES-1}' > V_{ES-1}$$

を満足する。また、図 4 B に示す例にあっては、

$$V_{FD} > V_{12} > V_{ES-1}' > V_{32} > V_{ES-2}, \quad V_{ES-1}' > V_{ES-1}, \quad V_{31} > V_{32}$$

を満足する。

[0098] 一方、図 5 B に示す例にあっては、

$$V_{FD} > V_{12} = V_{ES-1}' > V_{32} (= V_{31}) > V_{ES-2}$$

を満足する。また、図 5 C に示す例にあっては、

$$V_{FD} > V_{12} > V_{ES-1}' > V_{32} (= V_{31}) > V_{ES-2}$$

を満足する。更には、図 6 A に示す例にあっては、

$$V_{FD} > V_{12} (= V_{11}) = V_{ES-1}' > V_{32} > V_{ES-2}, \quad V_{31} > V_{32}$$

を満足する。また、図 6 B に示す例にあっては、

$$V_{FD} > V_{12} (= V_{11}) > V_{ES-1}' > V_{32} > V_{ES-2}, \quad V_{31} > V_{32}$$

を満足する。

[0099] 以上で、電荷蓄積、リセット動作、電荷転送といった一連の動作が完了す

る。

[0100] 第1浮遊拡散層 FD_1 へ電子が読み出された後の増幅トランジスタ TR_{1amp} 、選択トランジスタ TR_{1sel} の動作は、従来のこれらのトランジスタの動作と同じである。第2撮像素子13、第3撮像素子15の電荷蓄積、リセット動作、電荷転送といった一連の動作は、従来の電荷蓄積、リセット動作、電荷転送といった一連の動作と同様である。第1浮遊拡散層 FD_1 のリセットノイズは、従来と同様に、相関2重サンプリング(CDS, Correlated Double Sampling)処理によって除去することができる。

[0101] 以上のとおり、実施例1の撮像素子あるいは固体撮像装置において、分離電極は、第1分離電極、及び、第1分離電極と離間して配置された第2分離電極から構成されており、第1分離電極は、第1電極と第2分離電極との間に位置するので、第1分離電極及び第2分離電極の制御下、撮像素子の動作中、隣接する撮像素子間における電荷の移動を確実に抑制することができ、しかも、光電変換層に蓄積された電荷を、第1電極にスムーズに転送することができ、また、飽和電荷量が低減することが無いといった飽和電荷量の改善、電荷転送残りの減少とブルーミングの発生抑制との両立を図ることができ、撮影された映像(画像)に品質劣化が生じることが無い。

[0102] 実施例1の撮像素子における各電極の位置関係を説明するための各電極の一部を拡大した図を図7Aに示す。また、第1分離電極31Aを設けない撮像素子における各電極の位置関係を説明するための各電極の一部を拡大した図を図7Bに示す。図7Bに示す例では、電荷転送期間において、 $V_{12} > V_{32} > V_{ES-2}$ の関係にある。従って、第1電極21と電荷蓄積用電極24とによって挟まれた領域(図7A及び図7Bでは「領域A」で示す)における電位の変化は、シミュレーションの結果、電荷蓄積用電極24から領域Aに向かって、一旦、減少し、次いで、領域Aから第1電極21に向かって増加する変化となった。即ち、領域Aには、電子が乗り越えられない電位障壁(電子から見た場合、「電位の山」)が生成される。従って、電荷蓄積用電極24から第1電極21への電子の移動は滑らかにはならない虞がある。一方、図7

Aに示す例では、電荷転送期間において、 $V_{12} > V_{ES-1} > V_{32} > V_{ES-2}$ あるいは $V_{12} > V_{ES-1}' > V_{32} > V_{ES-2}$ の関係にある。従って、第1電極21と電荷蓄積用電極24とによって挟まれた領域Aにおける電位の変化は、シミュレーションの結果、電荷蓄積用電極24から領域A、第1電極21へと滑らかに増加する変化となる結果が得られた。従って、撮像素子の動作中、隣接する撮像素子間における電荷（電子）の移動を確実に抑制することができ、しかも、光電変換層23に蓄積された電荷を、第1電極21にスムーズに転送することができ、撮影された映像（画像）に品質劣化が生じることが無い。

[0103] しかも、実施例1あるいは後述する実施例2～実施例13の撮像素子においては、第1電極と離間して配置され、且つ、絶縁層を介して光電変換層と対向して配置された電荷蓄積用電極が備えられているので、光電変換部に光が照射され、光電変換部において光電変換されるとき、光電変換層と絶縁層と電荷蓄積用電極とによって一種のキャパシタが形成され、光電変換層に電荷を蓄えることができる。それ故、露光開始時、電荷蓄積部を完全空乏化し、電荷を消去することが可能となる。その結果、kTCノイズが大きくなり、ランダムノイズが悪化し、撮像画質の低下をもたらすといった現象の発生を抑制することができる。しかも、全画素を一斉にリセットすることができるので、所謂グローバルシャッター機能を実現することができる。

[0104] 実施例1の撮像素子11において、隣接する撮像素子11の間に位置する光電変換層23の領域23'に絶縁層82を介して対向する領域には、第1分離電極31A及び第2分離電極31Bが形成されている。尚、以下の説明においては、第1分離電極31A及び第2分離電極31Bを総称して、『分離電極30』と呼ぶ場合がある。云い換えれば、隣接する撮像素子のそれぞれを構成する電荷蓄積用電極24と電荷蓄積用電極24とによって挟まれた領域における絶縁層82の部分82'の下に、分離電極30が形成されている。分離電極30は、電荷蓄積用電極24と離間して設けられているし、第1電極21とも離間して設けられている。あるいは又、云い換えれば、分離電極30は、電荷蓄積用電極24と離間して設けられており、分離電極30

は絶縁層 8 2 を介して、光電変換層の領域 2 3' と対向して配置されている。
。

[0105] 分離電極 3 0、並びに、後述する接続孔 3 4、パッド部 3 3 及び配線 V_{OB} が図示されていない撮像素子を、便宜上、『本開示の基礎構造を有する撮像素子』と呼ぶ。図 8 は、本開示の基礎構造を有する撮像素子の模式的な一部断面図であり、図 1 6 A、図 1 6 B、図 1 7 A、図 1 7 B、図 1 8、図 1 9、図 2 0、図 2 1、図 2 2、図 2 3、図 2 6、図 3 0、図 3 3、図 3 4、図 3 7、図 3 9、図 4 0、図 4 2、図 4 3、図 4 4、図 4 5、図 4 6、図 4 7 は、図 8 に示す本開示の基礎構造を有する撮像素子の各種変形例の模式的な一部断面図であり、分離電極等の図示は省略している。

[0106] そして、半導体基板（より具体的には、シリコン半導体層）7 0 を更に備えており、光電変換部は、半導体基板 7 0 の上方に配置されている。また、半導体基板 7 0 に設けられ、第 1 電極 2 1 や第 2 電極 2 2、電荷蓄積用電極 2 4、分離電極 3 0 が接続された駆動回路を有する制御部を更に備えている。ここで、半導体基板 7 0 における光入射面を上方とし、半導体基板 7 0 の反対側を下方とする。半導体基板 7 0 の下方には複数の配線から成る配線層 6 2 が設けられている。

[0107] 半導体基板 7 0 には、制御部を構成する少なくとも浮遊拡散層 FD_1 及び増幅トランジスタ $TR1_{amp}$ が設けられており、第 1 電極 2 1 は、浮遊拡散層 FD_1 及び増幅トランジスタ $TR1_{amp}$ のゲート部に接続されている。半導体基板 7 0 には、更に、制御部を構成するリセット・トランジスタ $TR1_{rst}$ 及び選択トランジスタ $TR1_{sel}$ が設けられている。浮遊拡散層 FD_1 は、リセット・トランジスタ $TR1_{rst}$ の一方のソース／ドレイン領域に接続されており、増幅トランジスタ $TR1_{amp}$ の他方のソース／ドレイン領域は、選択トランジスタ $TR1_{sel}$ の一方のソース／ドレイン領域に接続されており、選択トランジスタ $TR1_{sel}$ の他方のソース／ドレイン領域は信号線 $VS L_1$ に接続されている。これらの増幅トランジスタ $TR1_{amp}$ 、リセット・トランジスタ $TR1_{rst}$ 及び選択トランジスタ $TR1_{sel}$ は、駆動回路を構成する。

[0108] 図示した例では、1つの撮像素子11に対して浮遊拡散層FD₁等が設けられている状態を示しているが、後述する実施例2には、4つの撮像素子11に対して浮遊拡散層FD₁等が共有されている。

[0109] 具体的には、実施例1の撮像素子、積層型撮像素子は、裏面照射型の撮像素子、積層型撮像素子であり、緑色光を吸収する第1タイプの緑色光電変換層を備えた緑色光に感度を有する第1タイプの実施例1の緑色光用撮像素子（以下、『第1撮像素子』と呼ぶ）、青色光を吸収する第2タイプの青色光電変換層を備えた青色光に感度を有する第2タイプの従来の青色光用撮像素子（以下、『第2撮像素子』と呼ぶ）、赤色光を吸収する第2タイプの赤色光電変換層を備えた赤色光に感度を有する第2タイプの従来の赤色光用撮像素子（以下、『第3撮像素子』と呼ぶ）の3つの撮像素子11, 13, 15が積層された構造を有する。ここで赤色光用撮像素子（第3撮像素子）15及び青色光用撮像素子（第2撮像素子）13は、半導体基板70内に設けられており、第2撮像素子13の方が、第3撮像素子15よりも光入射側に位置する。また、緑色光用撮像素子（第1撮像素子）11は、青色光用撮像素子（第2撮像素子）13の上方に設けられている。第1撮像素子11、第2撮像素子13及び第3撮像素子15の積層構造によって、1画素が構成される。カラーフィルタは設けられていない。

[0110] 第1撮像素子11にあっては、層間絶縁層81上に、第1電極21及び電荷蓄積用電極24が、離間して形成されている。また、層間絶縁層81上に、分離電極30が、電荷蓄積用電極24と離間して形成されている。層間絶縁層81、電荷蓄積用電極24及び分離電極30は、絶縁層82によって覆われている。絶縁層82上には光電変換層23が形成され、光電変換層23上には第2電極22が形成されている。第2電極22を含む全面には、保護層83が形成されており、保護層83上にオンチップ・マイクロ・レンズ90が設けられている。第1電極21、電荷蓄積用電極24、分離電極30及び第2電極22は、例えば、ITO（仕事関数：約4.4 eV）から成る透明電極から構成されている。光電変換層23は、少なくとも緑色光に感度を

有する周知の有機光電変換材料（例えば、ローダミン系色素、メラシアニン系色素、キナクリドン等の有機系材料）を含む層から構成されている。また、光電変換層 23 は、更に、電荷蓄積に適した材料層を含む構成であってもよい。即ち、光電変換層 23 と第 1 電極 21 との間に（例えば、接続部 67 内に）、更に、電荷蓄積に適した材料層が形成されていてもよい。層間絶縁層 81 や絶縁層 82、保護層 83 は、周知の絶縁材料（例えば、 SiO_2 や SiN ）から構成されている。光電変換層 23 と第 1 電極 21 とは、絶縁層 82 に設けられた接続部 67 によって接続されている。接続部 67 内には、光電変換層 23 が延在している。即ち、光電変換層 23 は、絶縁層 82 に設けられた開口部 84 内を延在し、第 1 電極 21 と接続されている。

[0111] 電荷蓄積用電極 24 は駆動回路に接続されている。具体的には、電荷蓄積用電極 24 は、層間絶縁層 81 内に設けられた接続孔 66、パッド部 64 及び配線 V_{0A} を介して、駆動回路を構成する垂直駆動回路 112 に接続されている。

[0112] 分離電極 30 も駆動回路に接続されている。具体的には、分離電極 30 は、層間絶縁層 81 内に設けられた接続孔 34、パッド部 33 及び配線 V_{0B} を介して、駆動回路を構成する垂直駆動回路 112 に接続されている。より具体的には、分離電極 30 は、光電変換層 23 の領域 23' に絶縁層 82 を介して対向する領域（絶縁層の領域 82'）に形成されている。云い換えれば、隣接する撮像素子のそれぞれを構成する電荷蓄積用電極 24 と電荷蓄積用電極 24 とによって挟まれた領域における絶縁層 82 の部分 82' の下に、分離電極 30 が形成されている。分離電極 30 は、電荷蓄積用電極 24 と離間して設けられている。あるいは又、云い換えれば、分離電極 30 は、電荷蓄積用電極 24 と離間して設けられており、分離電極 30 は絶縁層 82 を介して、光電変換層 23 の領域 23' と対向して配置されている。

[0113] 電荷蓄積用電極 24 の大きさは第 1 電極 21 よりも大きい。電荷蓄積用電極 24 の面積を s_1' 、第 1 電極 21 の面積を s_1 としたとき、限定するものではないが、

$$4 \leq s_1' / s_1$$

を満足することが好ましく、実施例 1 あるいは後述する各種実施例の撮像素子にあっては、限定するものではないが、例えば、

$$s_1' / s_1 = 8$$

とした。尚、後述する実施例 7～実施例 10 にあっては、3つの光電変換部セグメント 20_1 , 20_2 , 20_3) の大きさを同じ大きさとし、平面形状も同じとした。

[0114] 半導体基板 70 の第 1 面（おもて面）70A の側には素子分離領域 71 が形成され、また、半導体基板 70 の第 1 面 70A には酸化膜 72 が形成されている。更には、半導体基板 70 の第 1 面側には、第 1 撮像素子 11 の制御部を構成するリセット・トランジスタ $TR1_{rst}$ 、増幅トランジスタ $TR1_{amp}$ 及び選択トランジスタ $TR1_{sel}$ が設けられ、更に、第 1 浮遊拡散層 FD_1 が設けられている。

[0115] リセット・トランジスタ $TR1_{rst}$ は、ゲート部 51、チャネル形成領域 51A、及び、ソース／ドレイン領域 51B, 51C から構成されている。リセット・トランジスタ $TR1_{rst}$ のゲート部 51 はリセット線 RST_1 に接続され、リセット・トランジスタ $TR1_{rst}$ の一方のソース／ドレイン領域 51C は、第 1 浮遊拡散層 FD_1 を兼ねており、他方のソース／ドレイン領域 51B は、電源 V_{DD} に接続されている。

[0116] 第 1 電極 21 は、層間絶縁層 81 内に設けられた接続孔 65、パッド部 63、半導体基板 70 及び層間絶縁層 76 に形成されたコンタクトホール部 61、層間絶縁層 76 に形成された配線層 62 を介して、リセット・トランジスタ $TR1_{rst}$ の一方のソース／ドレイン領域 51C（第 1 浮遊拡散層 FD_1 ）に接続されている。

[0117] 増幅トランジスタ $TR1_{amp}$ は、ゲート部 52、チャネル形成領域 52A、及び、ソース／ドレイン領域 52B, 52C から構成されている。ゲート部 52 は配線層 62 を介して、第 1 電極 21 及びリセット・トランジスタ $TR1_{rst}$ の一方のソース／ドレイン領域 51C（第 1 浮遊拡散層 FD_1 ）に接続されて

いる。また、一方のソース／ドレイン領域 5 2 B は、電源 V_{DD} に接続されている。

[0118] 選択トランジスタ $TR_{1_{sel}}$ は、ゲート部 5 3、チャネル形成領域 5 3 A、及び、ソース／ドレイン領域 5 3 B、5 3 C から構成されている。ゲート部 5 3 は、選択線 SEL_1 に接続されている。また、一方のソース／ドレイン領域 5 3 B は、増幅トランジスタ $TR_{1_{amp}}$ を構成する他方のソース／ドレイン領域 5 2 C と、領域を共有しており、他方のソース／ドレイン領域 5 3 C は、信号線（データ出力線） $VS L_1$ (1 1 7) に接続されている。

[0119] 第 2 撮像素子 1 3 は、半導体基板 7 0 に設けられた n 型半導体領域 4 1 を光電変換層として備えている。縦型トランジスタから成る転送トランジスタ $TR_{2_{trs}}$ のゲート部 4 5 が、n 型半導体領域 4 1 まで延びており、且つ、転送ゲート線 TG_2 に接続されている。また、転送トランジスタ $TR_{2_{trs}}$ のゲート部 4 5 の近傍の半導体基板 7 0 の領域 4 5 C には、第 2 浮遊拡散層 FD_2 が設けられている。n 型半導体領域 4 1 に蓄積された電荷は、ゲート部 4 5 に沿って形成される転送チャネルを介して第 2 浮遊拡散層 FD_2 に読み出される。

[0120] 第 2 撮像素子 1 3 にあっては、更に、半導体基板 7 0 の第 1 面側に、第 2 撮像素子 1 3 の制御部を構成するリセット・トランジスタ $TR_{2_{rst}}$ 、増幅トランジスタ $TR_{2_{amp}}$ 及び選択トランジスタ $TR_{2_{sel}}$ が設けられている。

[0121] リセット・トランジスタ $TR_{2_{rst}}$ は、ゲート部、チャネル形成領域、及び、ソース／ドレイン領域から構成されている。リセット・トランジスタ $TR_{2_{rst}}$ のゲート部はリセット線 RST_2 に接続され、リセット・トランジスタ $TR_{2_{rst}}$ の一方のソース／ドレイン領域は電源 V_{DD} に接続され、他方のソース／ドレイン領域は、第 2 浮遊拡散層 FD_2 を兼ねている。

[0122] 増幅トランジスタ $TR_{2_{amp}}$ は、ゲート部、チャネル形成領域、及び、ソース／ドレイン領域から構成されている。ゲート部は、リセット・トランジスタ $TR_{2_{rst}}$ の他方のソース／ドレイン領域（第 2 浮遊拡散層 FD_2 ）に接続されている。また、一方のソース／ドレイン領域は、電源 V_{DD} に接続されている。

[0123] 選択トランジスタ $TR_{2_{sel}}$ は、ゲート部、チャネル形成領域、及び、ソース

／ドレイン領域から構成されている。ゲート部は、選択線SEL₂に接続されている。また、一方のソース／ドレイン領域は、増幅トランジスタTR_{2_amp}を構成する他方のソース／ドレイン領域と、領域を共有しており、他方のソース／ドレイン領域は、信号線（データ出力線）VSL₂に接続されている。

[0124] 第3撮像素子15は、半導体基板70に設けられたn型半導体領域43を光電変換層として備えている。転送トランジスタTR_{3_trs}のゲート部46は転送ゲート線TG₃に接続されている。また、転送トランジスタTR_{3_trs}のゲート部46の近傍の半導体基板70の領域46Cには、第3浮遊拡散層FD₃が設けられている。n型半導体領域43に蓄積された電荷は、ゲート部46に沿って形成される転送チャネル46Aを介して第3浮遊拡散層FD₃に読み出される。

[0125] 第3撮像素子15にあっては、更に、半導体基板70の第1面側に、第3撮像素子15の制御部を構成するリセット・トランジスタTR_{3_rst}、増幅トランジスタTR_{3_amp}及び選択トランジスタTR_{3_sel}が設けられている。

[0126] リセット・トランジスタTR_{3_rst}は、ゲート部、チャネル形成領域、及び、ソース／ドレイン領域から構成されている。リセット・トランジスタTR_{3_rst}のゲート部はリセット線RS_{T3}に接続され、リセット・トランジスタTR_{3_rst}の一方のソース／ドレイン領域は電源V_{DD}に接続され、他方のソース／ドレイン領域は、第3浮遊拡散層FD₃を兼ねている。

[0127] 増幅トランジスタTR_{3_amp}は、ゲート部、チャネル形成領域、及び、ソース／ドレイン領域から構成されている。ゲート部は、リセット・トランジスタTR_{3_rst}の他方のソース／ドレイン領域（第3浮遊拡散層FD₃）に接続されている。また、一方のソース／ドレイン領域は、電源V_{DD}に接続されている。

[0128] 選択トランジスタTR_{3_sel}は、ゲート部、チャネル形成領域、及び、ソース／ドレイン領域から構成されている。ゲート部は、選択線SEL₃に接続されている。また、一方のソース／ドレイン領域は、増幅トランジスタTR_{3_amp}を構成する他方のソース／ドレイン領域と、領域を共有しており、他方のソース／ドレイン領域は、信号線（データ出力線）VSL₃に接続されている。

- [0129] リセット線 RST_1 , RST_2 , RST_3 、選択線 SEL_1 , SEL_2 , SEL_3 、転送ゲート線 TG_2 , TG_3 は、駆動回路を構成する垂直駆動回路112に接続され、信号線（データ出力線） VSL_1 , VSL_2 , VSL_3 は、駆動回路を構成するカラム信号処理回路113に接続されている。
- [0130] n型半導体領域43と半導体基板70の表面70Aとの間には p^+ 層44が設けられており、暗電流発生を抑制している。n型半導体領域41とn型半導体領域43との間には、 p^+ 層42が形成されており、更には、n型半導体領域43の側面の一部は p^+ 層42によって囲まれている。半導体基板70の裏面70Bの側には、 p^+ 層73が形成されており、 p^+ 層73から半導体基板70の内部のコンタクトホール部61を形成すべき部分には、 HfO_2 膜74及び絶縁膜75が形成されている。層間絶縁層76には、複数の層に互配線が形成されているが、図示は省略した。
- [0131] HfO_2 膜74は、負の固定電荷を有する膜であり、このような膜を設けることによって、暗電流の発生を抑制することができる。尚、 HfO_2 膜の代わりに、酸化アルミニウム(Al_2O_3)膜、酸化ジルコニウム(ZrO_2)膜、酸化タンタル(Ta_2O_5)膜、酸化チタン(TiO_2)膜、酸化ランタン(La_2O_3)膜、酸化プラセオジウム(Pr_2O_3)膜、酸化セリウム(CeO_2)膜、酸化ネオジウム(Nd_2O_3)膜、酸化プロメチウム(Pm_2O_3)膜、酸化サマリウム(Sm_2O_3)膜、酸化ユウロピウム(Eu_2O_3)膜、酸化ガドリニウム(Gd_2O_3)膜、酸化テルビウム(Tb_2O_3)膜、酸化ジスプロシウム(Dy_2O_3)膜、酸化ホルミウム(Ho_2O_3)膜、酸化ツリウム(Tm_2O_3)膜、酸化イットルビウム(Yb_2O_3)膜、酸化ルテチウム(Lu_2O_3)膜、酸化イットリウム(Y_2O_3)膜、窒化ハフニウム膜、窒化アルミニウム膜、酸窒化ハフニウム膜、酸窒化アルミニウム膜を用いることもできる。これらの膜の成膜方法として、例えば、CVD法、PVD法、ALD法が挙げることができる。
- [0132] 図11に、実施例1の固体撮像装置の概念図を示す。実施例1の固体撮像装置100は、積層型撮像素子101が2次元アレイ状に配列された撮像領域111、並びに、その駆動回路（周辺回路）としての垂直駆動回路112

、カラム信号処理回路 113、水平駆動回路 114、出力回路 115 及び駆動制御回路 116 等から構成されている。尚、これらの回路は周知の回路から構成することができるし、また、他の回路構成（例えば、従来の CCD 型固体撮像装置や CMOS 型固体撮像装置にて用いられる各種の回路）を用いて構成することができることは云うまでもない。尚、図 11 において、積層型撮像素子 101 における参照番号「101」の表示は、1 行のみとした。

[0133] 駆動制御回路 116 は、垂直同期信号、水平同期信号及びマスター・クロックに基づいて、垂直駆動回路 112、カラム信号処理回路 113 及び水平駆動回路 114 の動作の基準となるクロック信号や制御信号を生成する。そして、生成されたクロック信号や制御信号は、垂直駆動回路 112、カラム信号処理回路 113 及び水平駆動回路 114 に入力される。

[0134] 垂直駆動回路 112 は、例えば、シフトレジスタによって構成され、撮像領域 111 の各積層型撮像素子 101 を行単位で順次垂直方向に選択走査する。そして、各積層型撮像素子 101 における受光量に応じて生成した電流（信号）に基づく画素信号（画像信号）は、信号線（データ出力線）117，VSL を介してカラム信号処理回路 113 に送られる。

[0135] カラム信号処理回路 113 は、例えば、積層型撮像素子 101 の列毎に配置されており、1 行分の積層型撮像素子 101 から出力される画像信号を撮像素子毎に黒基準画素（図示しないが、有効画素領域の周囲に形成される）からの信号によって、ノイズ除去や信号増幅の信号処理を行う。カラム信号処理回路 113 の出力段には、水平選択スイッチ（図示せず）が水平信号線 118 との間に接続されて設けられる。

[0136] 水平駆動回路 114 は、例えばシフトレジスタによって構成され、水平走査パルスを順次出力することによって、カラム信号処理回路 113 の各々を順次選択し、カラム信号処理回路 113 の各々から信号を水平信号線 118 に出力する。

[0137] 出力回路 115 は、カラム信号処理回路 113 の各々から水平信号線 118 を介して順次供給される信号に対して、信号処理を行って出力する。

- [0138] 実施例1の撮像素子、積層型撮像素子の変形例（実施例1の変形例1）の等価回路図を図12に示すように、リセット・トランジスタ TR_{rst} の他方のソース／ドレイン領域51Bを、電源 V_{DD} に接続する代わりに、接地してもよい。
- [0139] 実施例1の撮像素子、積層型撮像素子は、例えば、以下の方法で作製することができる。即ち、先ず、SOI基板を準備する。そして、SOI基板の表面に第1シリコン層をエピタキシャル成長法に基づき形成し、この第1シリコン層に、 p^+ 層73、 n 型半導体領域41を形成する。次いで、第1シリコン層上に第2シリコン層をエピタキシャル成長法に基づき形成し、この第2シリコン層に、素子分離領域71、酸化膜72、 p^+ 層42、 n 型半導体領域43、 p^+ 層44を形成する。また、第2シリコン層に、撮像素子の制御部を構成する各種トランジスタ等を形成し、更にその上に、配線層62や層間絶縁層76、各種配線を形成した後、層間絶縁層76と支持基板（図示せず）とを貼り合わせる。その後、SOI基板を除去して第1シリコン層を露出させる。尚、第2シリコン層の表面が半導体基板70の表面70Aに該当し、第1シリコン層の表面が半導体基板70の裏面70Bに該当する。また、第1シリコン層と第2シリコン層を纏めて半導体基板70と表現している。次いで、半導体基板70の裏面70Bの側に、コンタクトホール部61を形成するための開口部を形成し、 HfO_2 膜74、絶縁膜75及びコンタクトホール部61を形成し、更に、パッド部63、64、33、層間絶縁層81、接続孔65、66、34、第1電極21、電荷蓄積用電極24、分離電極30、絶縁層82を形成する。次に、接続部67を開口し、光電変換層23、第2電極22、保護層83及びオンチップ・マイクロ・レンズ90を形成する。以上によって、実施例1の撮像素子、積層型撮像素子を得ることができる。
- [0140] あるいは又、実施例1の撮像素子（並置された2つの撮像素子を図示する）の変形例（実施例1の変形例2）の模式的な一部断面図を図13に示すが、光電変換層を、下層半導体層23_{DN}と、上層光電変換層23_{UP}の積層構造と

することができる。上層光電変換層 23_{UP} 及び下層半導体層 23_{DN} は、複数の撮像素子において共通化されている。即ち、複数の撮像素子において1層の上層光電変換層 23_{UP} 及び下層半導体層 23_{DN} が形成されている。このように下層半導体層 23_{DN} を設けることで、例えば、電荷蓄積時の再結合を防止することができる。また、光電変換層 23 に蓄積した電荷の第1電極 21 への電荷転送効率を増加させることができる。更には、光電変換層 23 で生成された電荷を一時的に保持し、転送のタイミング等を制御することができる。また、暗電流の生成を抑制することができる。上層光電変換層 23_{UP} を構成する材料は、光電変換層 23 を構成する各種材料から、適宜、選択すればよい。一方、下層半導体層 23_{DN} を構成する材料として、バンドギャップエネルギーの値が大きく（例えば、 3.0 eV 以上のバンドギャップエネルギーの値）、しかも、光電変換層を構成する材料よりも高い移動度を有する材料を用いることが好ましく、具体的には、例えば、 IGZO 等の酸化物半導体材料を挙げることができる。あるいは又、下層半導体層 23_{DN} を構成する材料として、蓄積すべき電荷が電子である場合、光電変換層を構成する材料のイオン化ポテンシャルよりも大きなイオン化ポテンシャルを有する材料を挙げることができる。あるいは又、下層半導体層を構成する材料における不純物濃度は $1 \times 10^{18} \text{ cm}^{-3}$ 以下であることが好ましい。尚、この実施例1の変形例2の構成、構造は、他の実施例に適用することができる。

実施例 2

[0141] 実施例2は、本開示の第1の態様に係る固体撮像装置に関する。実施例2の固体撮像装置における電荷蓄積用電極、第1分離電極、第2分離電極、第2分離電極及び第1電極の配置状態を模式的に図14及び図15に示す。尚、実施例2の撮像素子、積層型撮像素子の模式的な一部断面図は、実質的に、図8と同様であるし、実施例2の撮像素子、積層型撮像素子の等価回路図は、実質的に、図9及び図10と同様である。図15において、1つの撮像素子ブロックに駆動回路（但し、値 V_{ES-1} から値 V_{ES-1}' に変化）を書き加えた。

[0142] 実施例 2 の固体撮像装置は、

第 1 の方向に沿って P 個、第 1 の方向とは異なる第 2 の方向に沿って Q 個の、 $P \times Q$ 個（但し、 $P \geq 2$ 、 $Q \geq 1$ であり、実施例 2 においては、 $P = 2$ 、 $Q = 2$ ）の撮像素子（光電変換素子）から構成された撮像素子ブロック 10 を、複数、有しており、

各撮像素子 11 は、

第 1 電極 21、

第 1 電極 21 と離間して配置された電荷蓄積用電極 24、

第 1 電極 21 及び電荷蓄積用電極 24 と離間して配置され、電荷蓄積用電極 24 を取り囲む分離電極 30、

第 1 電極 21 と接し、絶縁層 82 を介して電荷蓄積用電極 24 の上方に形成された光電変換層 23、並びに、

光電変換層 23 上に形成された第 2 電極 22、
を備えており、

分離電極 30 は、第 1 分離電極 31 A、第 2 分離電極 31 B 及び第 3 分離電極 32 から構成されており、

第 1 分離電極 31 A は、撮像素子ブロックにおける、少なくとも第 2 の方向に沿って並置された撮像素子と撮像素子の間に、第 1 電極 21 と隣接して、且つ、離間して配置されており、

第 2 分離電極 31 B は、撮像素子ブロックにおける撮像素子と撮像素子の間に配置されており、

第 3 分離電極 32 は、撮像素子ブロックと撮像素子ブロックの間に配置されている。

[0143] そして、実施例 2 の固体撮像装置において、第 3 分離電極 32 は、隣接する撮像素子ブロックにおいて共有されている。

[0144] また、図 14 に示すように、実施例 2 の固体撮像装置において、

第 1 分離電極 31 A は、撮像素子ブロックにおける、第 2 の方向に沿って並置された撮像素子と撮像素子の間に、第 1 電極 21 と隣接して、且つ、離

間して配置されており、

第2分離電極31Bは、第1の方向に沿って並置された撮像素子と撮像素子の間に配置されており、且つ、第2の方向に沿って並置された撮像素子と撮像素子の間に、第1分離電極31Aと離間して配置されている。そして、この場合、第2分離電極31Bと第3分離電極32とは繋がっている。

[0145] あるいは又、図15に示すように、実施例2の固体撮像装置の変形例において、

第1分離電極31Aは、撮像素子ブロックにおける、第2の方向に沿って並置された撮像素子と撮像素子の間に、第1電極21と隣接して、且つ、離間して配置されており、更に、第1の方向に沿って並置された撮像素子と撮像素子の間に、第1電極21と隣接して、且つ、離間して配置されており、

第2分離電極31Bは、第2の方向に沿って並置された撮像素子と撮像素子の間に、第1分離電極31Aと離間して配置されており、更に、第1の方向に沿って並置された撮像素子と撮像素子の間に、第1分離電極31Aと離間して配置されている。そして、この場合、第2分離電極31Bと第3分離電極32とは繋がっている。

[0146] 第2分離電極31B及び第3分離電極32は、適宜、複数の撮像素子において共有化されており、第2分離電極31B及び第3分離電極32は、複数の撮像素子において同時に制御される。一方、第1分離電極31Aは、撮像素子において別々に制御される。固体撮像装置の駆動形態によっては、撮像素子ブロックにおける第1分離電極31Aは、複数の撮像素子において同時に制御される場合もある。

[0147] また、実施例2の固体撮像装置においても、実施例1において説明したと同様に、第1分離電極31Aの電位は一定の値 V_{ES-1} であり、第2分離電極31B及び第3分離電極32の電位も一定の値 V_{ES-2} であるし、あるいは又、第1分離電極31Aの電位は一定の値 V_{ES-1} から変化し（具体的には、値 V_{ES-1}' へと変化し）、第2分離電極31B及び第3分離電極32の電位は一定の値 V_{ES-2} である。そして、 $|V_{ES-2}| > |V_{ES-1}|$ を満足し、あるいは又、 $|V_{ES-2}|$

$= |V_{ES-1}|$ を満足する。

[0148] 第1分離電極31A、第2分離電極31B及び第3分離電極32は、隣接する撮像素子11の間に位置する光電変換層23の領域に絶縁層82を介して対向する領域に設けられている。即ち、第1分離電極31A、第2分離電極31B及び第3分離電極32は、下方第1分離電極、下方第2分離電極及び下方第3分離電極である。第1分離電極31A、第2分離電極31B、第3分離電極32は、第1電極21あるいは電荷蓄積用電極24と同じレベルに形成されているが、異なるレベルに形成されていてもよい。

[0149] 更には、実施例2の固体撮像装置において、撮像素子ブロックを構成する $P \times Q$ 個の撮像素子において、第1電極21は共有されている。そして、各撮像素子ブロックは、制御部を有しており、制御部は、少なくとも浮遊拡散層及び増幅トランジスタから構成されており、共有された第1電極21は、制御部に接続されている。これによって、撮像素子が複数配列された画素領域における構成、構造を簡素化、微細化することができる。1つの浮遊拡散層に対して設けられる $P \times Q$ 個の撮像素子は、第1タイプの撮像素子の複数から構成されていてもよいし、少なくとも1つの第1タイプの撮像素子と、1又は2以上の後述する第2タイプの撮像素子とから構成されていてもよい。

[0150] 更には、実施例2の固体撮像装置にあっては、実施例1において説明した撮像素子11を少なくとも1つ有する積層型撮像素子を備えている。そして、このような実施例2の固体撮像装置において、複数の撮像素子ブロックの下方には、少なくとも1層（具体的には、2層）の下方撮像素子ブロックが設けられており、

下方撮像素子ブロックは、複数（具体的には、第1の方向に沿って P 個、第2の方向に沿って Q 個の $P \times Q$ 個）の撮像素子から構成されており、

撮像素子ブロックを構成する撮像素子が受光する光の波長と、下方撮像素子ブロックを構成する撮像素子が受光する光の波長とは、異なる。下方撮像素子ブロックを構成する複数（具体的には、 $P \times Q$ 個）の撮像素子は、共有

された浮遊拡散層を備えている。そして、第3分離電極32の制御下、隣接する撮像素子ブロック間における撮像素子の間での、光電変換層23に蓄積された電荷の移動は禁止される。

[0151] 実施例2の固体撮像装置の動作は、実質的に、実施例1の固体撮像装置の動作と同様とすることができるので、詳細な説明は省略するが、分離電極30の制御下、4つの撮像素子に蓄積された電荷を、別々に、都合4回で読み出す第1モードの読み出し方式を採用する場合、3つの撮像素子を電荷蓄積状態とし、残りの1つの撮像素子を読み出すとき、電荷を読み出すべき撮像素子における各種電極の電位を $V_{12} > V_{ES-1} > V_{32} > V_{ES-2}$ あるいは $V_{12} > V_{ES-1}' > V_{32} > V_{ES-2}$ とし、電荷を読み出さない撮像素子における各種電極の電位を $V_{12} > V_{32} > V_{ES-1} > V_{ES-2}$ あるいは $V_{12} > V_{32} > V_{ES-1}' > V_{ES-2}$ とする。尚、図5B、図5C、図6A及び図6Bにおいて、このような電荷を読み出さない撮像素子における電荷蓄積用電極24の電位を一点鎖線で示す。こうして、電荷を読み出さない撮像素子に蓄積された電荷が第1電極21へと移動することを禁止する。1つの撮像素子の電荷読み出しが完了したならば、残り3つの撮像素子の内の1つの撮像素子を同様にして動作させ、電荷を読み出す。このような操作を、合計、4回、行えばよい。

[0152] 一方、4つの撮像素子に蓄積された電荷を、同時に、都合1回で読み出す第2モードの読み出し方式を採用する場合、4つの電荷蓄積状態にある撮像素子における各種電極の電位を、同時に、 $V_{12} > V_{ES-1} > V_{32} > V_{ES-2}$ あるいは $V_{12} > V_{ES-1}' > V_{32} > V_{ES-2}$ とする。これによって、4つの撮像素子に蓄積された電荷を、同じタイミングで、第1電極21へと移動させることができる。

[0153] 実施例2の固体撮像装置において、第1分離電極は、撮像素子ブロックにおける、少なくとも第2の方向に沿って並置された撮像素子と撮像素子の間に、第1電極と隣接して、且つ、離間して配置されており、第2分離電極は、撮像素子ブロックにおける撮像素子と撮像素子の間に配置されており、第3分離電極は、撮像素子ブロックと撮像素子ブロックの間に配置されているので、第1分離電極、第2分離電極及び第3分離電極の制御下、撮像素子の

動作中、隣接する撮像素子間における電荷の移動を確実に抑制することができ、しかも、光電変換層に蓄積された電荷を、第1電極にスムーズに転送することができ、また、飽和電荷量が低減することが無いといった飽和電荷量の改善、電荷転送残りの減少とブルーミングの発生抑制との両立を図ることができる。

実施例 3

[0154] 実施例3は、実施例1～実施例2の変形である。実施例3において、第1分離電極31A及び第2分離電極31B、あるいは又、第1分離電極31A、第2分離電極31B及び第3分離電極32は、光電変換層23の上に、第2電極22と離間して設けられている形態とすることができる。即ち、分離電極は、上方分離電極である。

[0155] 実施例3の撮像素子（並置された2つの撮像素子）の模式的な一部断面図を図16Aに示す。実施例3の撮像素子において、隣接する撮像素子との間に位置する光電変換層23の領域23'の上には、第2電極22が形成される代わりに、上方第1分離電極及び上方第2分離電極（これらを総称して、『分離電極35』と呼ぶ）が形成されている。分離電極35は、第2電極22と離間して設けられている。言い換えれば、第2電極22は撮像素子毎に設けられており、分離電極35は、第2電極22の少なくとも一部を取り囲んで、第2電極22と離間して、光電変換層23の一部の上に設けられている。分離電極35は、第2電極22と同じレベルに形成されている。分離電極35は、例えば、分離電極30と同様の平面形状を有していればよい。

[0156] 即ち、分離電極30の正射影像が、第1電極21及び電荷蓄積用電極24の正射影像と離間して位置し、電荷蓄積用電極24の正射影像を取り囲んでおり、第1分離電極31Aの正射影像は、第1電極21の正射影像と第2分離電極31Bの正射影像との間に位置する。場合によっては、第2分離電極31Bの正射影像の一部と電荷蓄積用電極24の正射影像の一部が重なっていてもよい。あるいは又、第1分離電極31Aの正射影像は、撮像素子ブロックにおける、少なくとも第2の方向に沿って並置された撮像素子と撮像素

子の間に、第1電極21の正射影像と隣接して、且つ、離間して位置しており、第2分離電極31Bは、撮像素子ブロックにおける撮像素子と撮像素子の間に配置されており、第3分離電極32は、撮像素子ブロックと撮像素子ブロックの間に配置されている。

[0157] 第2電極22及び分離電極35は、光電変換層23の上に第2電極22及び分離電極35を構成する材料層を成膜した後、この材料層をパターニングすることで得ることができる。第2電極22、分離電極35のそれぞれは、別々に配線（図示せず）に接続されており、これらの配線は駆動回路に接続されている。第2電極22に接続された配線は、複数の撮像素子において共通化されている。分離電極35に接続された配線も、実施例1～実施例2において説明した分離電極と同様に、適宜、複数の撮像素子において共通化されている。

[0158] 第2電極22及び分離電極35を含む光電変換層23上には絶縁膜（図示せず）が形成されており、第2電極22の上方の絶縁膜には、第2電極22と接続されたコンタクトホール（図示せず）が形成されており、絶縁膜上には、コンタクトホールと接続された配線 V_{00} （図示せず）が設けられている。

[0159] 実施例3の固体撮像装置の動作も、実質的に、実施例1の固体撮像装置の動作と同様とすることができるので、詳細な説明は省略する。但し、分離電極35に印加される電位は、第2電極22に印加される電位よりも低くする。

[0160] 以上のとおり、実施例3の撮像素子にあっては、隣接する撮像素子との間に位置する光電変換層の領域の上には、第2電極が形成される代わりに、分離電極が形成されているが故に、光電変換によって生成した電荷が隣接する撮像素子に流れ込むことを分離電極によって抑制することができるので、撮影された映像（画像）に品質劣化が生じることが無い。

[0161] 実施例3の撮像素子（並置された2つの撮像素子）の変形例（変形例1）の模式的な一部断面図を図16Bに示す。この変形例1において、第2電極22は撮像素子毎に設けられており、分離電極35は、第2電極22の少な

くとも一部を取り囲んで、第2電極22と離間して設けられており、分離電極35の下方には、電荷蓄積用電極24の一部が存在し、しかも、分離電極（上部分離電極）35の下方には、分離電極（下部分離電極）30が設けられている。分離電極35と対向する第2電極22の領域は、第1電極側に位置する。電荷蓄積用電極24は、分離電極35によって囲まれている。

[0162] また、実施例3の撮像素子（並置された2つの撮像素子）の模式的な一部断面図を図17Aに示すように、第2電極22が複数に分割され、各分割された第2電極22に個別に異なる電位を印加してもよい。更には、図17Bに示すように、分割された第2電極22と第2電極22との間に分離電極35が設けられていてもよい。

実施例 4

[0163] 実施例4は、実施例1～実施例3の変形である。図18に模式的な一部断面図を示す実施例4の撮像素子、積層型撮像素子は、表面照射型の撮像素子、積層型撮像素子であり、緑色光を吸収する第1タイプの緑色光電変換層を備えた緑色光に感度を有する第1タイプの実施例1の緑色光用撮像素子（第1撮像素子）、青色光を吸収する第2タイプの青色光電変換層を備えた青色光に感度を有する第2タイプの従来の青色光用撮像素子（第2撮像素子）、赤色光を吸収する第2タイプの赤色光電変換層を備えた赤色光に感度を有する第2タイプの従来の赤色光用撮像素子（第3撮像素子）の3つの撮像素子が積層された構造を有する。ここで赤色光用撮像素子（第3撮像素子）及び青色光用撮像素子（第2撮像素子）は、半導体基板70内に設けられており、第2撮像素子の方が、第3撮像素子よりも光入射側に位置する。また、緑色光用撮像素子（第1撮像素子）は、青色光用撮像素子（第2撮像素子）の上方に設けられている。

[0164] 半導体基板70の表面70A側には、実施例1と同様に制御部を構成する各種トランジスタが設けられている。これらのトランジスタは、実質的に実施例1において説明したトランジスタと同様の構成、構造とすることができる。また、半導体基板70には、第2撮像素子、第3撮像素子が設けられて

いるが、これらの撮像素子も、実質的に実施例 1 において説明した第 2 撮像素子、第 3 撮像素子と同様の構成、構造とすることができる。

[0165] 半導体基板 70 の表面 70A の上には、層間絶縁層 77, 78 が形成されており、層間絶縁層 78 の上に、実施例 1 の撮像素子を構成する光電変換部（第 1 電極 21、光電変換層 23 及び第 2 電極 22）、並びに、電荷蓄積用電極 24 等が設けられている。

[0166] このように、表面照射型である点を除き、実施例 4 の撮像素子、積層型撮像素子の構成、構造は、実施例 1～実施例 3 の撮像素子、積層型撮像素子の構成、構造と同様とすることができるので、詳細な説明は省略する。

実施例 5

[0167] 実施例 5 は、実施例 1～実施例 4 の変形である。

[0168] 図 19 に模式的な一部断面図を示す実施例 5 の撮像素子、積層型撮像素子は、裏面照射型の撮像素子、積層型撮像素子であり、第 1 タイプの実施例 1 の第 1 撮像素子、及び、第 2 タイプの第 2 撮像素子の 2 つの撮像素子が積層された構造を有する。また、図 20 に模式的な一部断面図を示す実施例 5 の撮像素子、積層型撮像素子の変形例は、表面照射型の撮像素子、積層型撮像素子であり、第 1 タイプの実施例 1 の第 1 撮像素子、及び、第 2 タイプの第 2 撮像素子の 2 つの撮像素子が積層された構造を有する。ここで、第 1 撮像素子は原色の光を吸収し、第 2 撮像素子は補色の光を吸収する。あるいは又、第 1 撮像素子は白色の光を吸収し、第 2 撮像素子は赤外線を吸収する。

[0169] 図 21 に模式的な一部断面図を示す実施例 5 の撮像素子の変形例は、裏面照射型の撮像素子であり、第 1 タイプの実施例 1 の第 1 撮像素子から構成されている。また、図 22 に模式的な一部断面図を示す実施例 5 の撮像素子の変形例は、表面照射型の撮像素子であり、第 1 タイプの実施例 1 の第 1 撮像素子から構成されている。ここで、第 1 撮像素子は、赤色光を吸収する撮像素子、緑色光を吸収する撮像素子、青色光を吸収する撮像素子の 3 種類の撮像素子から構成されている。

[0170] 更には、これらの撮像素子の複数から、本開示の第 1 の態様に係る固体撮

像装置が構成される。複数のこれらの撮像素子の配置として、ベイヤ配列を挙げることができる。各撮像素子の光入射側には、必要に応じて、青色、緑色、赤色の分光を行うためのカラーフィルタが配設されている。

[0171] 尚、第1タイプの実施例1の撮像素子を1つ、設ける代わりに、2つ、積層する形態（即ち、光電変換部を2つ、積層し、半導体基板に2つの撮像素子の制御部を設ける形態）、あるいは又、3つ、積層する形態（即ち、光電変換部を3つ、積層し、半導体基板に3つの撮像素子の制御部を設ける形態）とすることもできる。第1タイプの撮像素子と第2タイプの撮像素子の積層構造例を、以下の表に例示する。

[0172]

	第1タイプ	第2タイプ
裏面照射型 及び 表面照射型	1 緑色	2 青色＋赤色
	1 原色	1 補色
	1 白色	1 赤外線
	1 青色又は緑色又は赤色	0
	2 緑色＋赤外光	2 青色＋赤色
	2 緑色＋青色	1 赤色
	2 白色＋赤外光	0
	3 緑色＋青色＋赤色	2 青緑色（エメラルド色） ＋赤外光
	3 緑色＋青色＋赤色	1 赤外光
	3 青色＋緑色＋赤色	0

実施例 6

[0173] 実施例6は、実施例1～実施例5の変形であり、転送制御用電極（電荷転送電極）を備えた本開示の撮像素子に関する。実施例6の撮像素子、積層型撮像素子の一部分の模式的な一部断面図を図23に示し、実施例6の撮像素子、積層型撮像素子の等価回路図を図24及び図25に示す。

[0174] 実施例6の撮像素子、積層型撮像素子にあっては、第1電極21と電荷蓄積用電極24との間に、第1電極21及び電荷蓄積用電極24と離間して配置され、且つ、絶縁層82を介して光電変換層23と対向して配置された転送制御用電極（電荷転送電極）25を更に備えている。転送制御用電極25は、層間絶縁層81内に設けられた接続孔68B、パッド部68A及び配線 V_{OT} を介して、駆動回路を構成する画素駆動回路に接続されている。

[0175] 電荷蓄積期間において、駆動回路から、第1電極21に電位 V_{11} が印加され、電荷蓄積用電極24に電位 V_{31} が印加され、転送制御用電極25に電位 V_{41} が印加される。光電変換層23に入射された光によって光電変換層23において光電変換が生じる。光電変換によって生成した正孔は、第2電極22から配線 V_{00} を介して駆動回路へと送出される。一方、第1電極21の電位を第2電極22の電位よりも高くしたので、即ち、例えば、第1電極21に正の電位が印加され、第2電極22に負の電位が印加されるとしたので、 $V_{31} > V_{41}$ （例えば、 $V_{31} > V_{11} > V_{41}$ 、又は、 $V_{11} > V_{31} > V_{41}$ ）とする。これによって、光電変換によって生成した電子は、電荷蓄積用電極24に引き付けられ、電荷蓄積用電極24と対向した光電変換層23の領域に止まる。即ち、光電変換層23に電荷が蓄積される。 $V_{31} > V_{41}$ であるが故に、光電変換層23の内部に生成した電子が、第1電極21に向かって移動することを確実に防止することができる。光電変換の時間経過に伴い、電荷蓄積用電極24と対向した光電変換層23の領域における電位は、より負側の値となる。

[0176] 電荷蓄積期間の後期において、リセット動作がなされる。これによって、第1浮遊拡散層 FD_1 の電位がリセットされ、第1浮遊拡散層 FD_1 の電位は電源の電位 V_{DD} となる。

[0177] リセット動作の完了後、電荷の読み出しを行う。即ち、電荷転送期間にお

いて、駆動回路から、第1電極21に電位 V_{12} が印加され、電荷蓄積用電極24に電位 V_{32} が印加され、転送制御用電極25に電位 V_{42} が印加される。ここで、 $V_{32} \leq V_{42} \leq V_{12}$ とする。これによって、電荷蓄積用電極24と対向した光電変換層23の領域に止まっていた電子は、第1電極21、更には、第1浮遊拡散層 FD_1 へと確実に読み出される。即ち、光電変換層23に蓄積された電荷が制御部に読み出される。

[0178] 以上で、電荷蓄積、リセット動作、電荷転送といった一連の動作が完了する。

[0179] 第1浮遊拡散層 FD_1 へ電子が読み出された後の増幅トランジスタ TR_{1amp} 、選択トランジスタ TR_{1sel} の動作は、従来のこれらのトランジスタの動作と同じである。また、例えば、第2撮像素子、第3撮像素子の電荷蓄積、リセット動作、電荷転送といった一連の動作は、従来の電荷蓄積、リセット動作、電荷転送といった一連の動作と同様である。

[0180] リセット・トランジスタ TR_{1rst} の他方のソース／ドレイン領域51Bを、電源 V_{DD} に接続する代わりに、接地してもよい。

実施例 7

[0181] 実施例7は、実施例1～実施例6の変形であり、複数の電荷蓄積用電極セグメントを備えた本開示の撮像素子に関する。

[0182] 実施例7の撮像素子の一部分の模式的な一部断面図を図26に示し、実施例7の撮像素子、積層型撮像素子の等価回路図を図27及び図28に示し、実施例7の撮像素子を構成する第1電極及び電荷蓄積用電極の模式的な配置図を図29に示す。

[0183] 実施例7において、電荷蓄積用電極24は、複数の電荷蓄積用電極セグメント24A、24B、24Cから構成されている。電荷蓄積用電極セグメントの数は、2以上であればよく、実施例7においては「3」とした。そして、実施例7の撮像素子、積層型撮像素子にあつては、N個の電荷蓄積用電極セグメントのそれぞれに、異なる電位を加えるが、第1電極21の電位が第2電極22の電位よりも高いので、即ち、例えば、第1電極21に正の電位

が印加され、第2電極22に負の電位が印加されるので、電荷転送期間において、第1電極21に最も近い所に位置する電荷蓄積用電極セグメント（第1番目の光電変換部セグメント）24Aに印加される電位は、第1電極21に最も遠い所に位置する電荷蓄積用電極セグメント（第N番目の光電変換部セグメント）24Cに印加される電位よりも高い。このように、電荷蓄積用電極24に電位勾配を付与することで、電荷蓄積用電極24と対向した光電変換層23の領域に止まっていた電子は、第1電極21、更には、第1浮遊拡散層FD₁へと一層確実に読み出される。即ち、光電変換層23に蓄積された電荷が制御部に読み出される。

[0184] リセット・トランジスタTR_{1rst}の他方のソース／ドレイン領域51Bを、電源V_{DD}に接続する代わりに、接地してもよい。

実施例 8

[0185] 実施例8は、実施例1～実施例7の変形であり、第1構成及び第6構成の撮像素子に関する。

[0186] 実施例8の撮像素子、積層型撮像素子の模式的な一部断面図を図30に示し、電荷蓄積用電極、光電変換層及び第2電極が積層された部分を拡大した模式的な一部断面図を図31に示す。

[0187] ここで、実施例8の撮像素子あるいは後述する実施例9～実施例13の撮像素子において、

光電変換部は、N個（但し、 $N \geq 2$ ）の光電変換部セグメント（具体的には、3つの光電変換部セグメント20₁、20₂、20₃）から構成されており、

光電変換層23は、N個の光電変換層セグメント（具体的には、3つの光電変換層セグメント23₁、23₂、23₃）から構成されており、

絶縁層82は、N個の絶縁層セグメント（具体的には、3つの絶縁層セグメント82₁、82₂、82₃）から構成されており、

実施例8～実施例10において、電荷蓄積用電極24は、N個の電荷蓄積用電極セグメント（具体的には、各実施例にあつては、3つの電荷蓄積用電極セグメント24₁、24₂、24₃）から構成されており、

実施例 11～実施例 12 において、場合によっては、実施例 10 において、電荷蓄積用電極 24 は、相互に離間されて配置された、N 個の電荷蓄積用電極セグメント（具体的には、3 つの電荷蓄積用電極セグメント 24_1 , 24_2 , 24_3 ）から構成されており、

第 n 番目（但し、 $n = 1, 2, 3 \cdots N$ ）の光電変換部セグメント 20_n は、第 n 番目の電荷蓄積用電極セグメント 24_n 、第 n 番目の絶縁層セグメント 82_n 及び第 n 番目の光電変換層セグメント 23_n から構成されており、

n の値が大きい光電変換部セグメントほど、第 1 電極 21 から離れて位置する。

[0188] あるいは又、実施例 8 の撮像素子あるいは後述する実施例 9、実施例 12 の撮像素子は、

第 1 電極 21、光電変換層 23 及び第 2 電極 22 が積層されて成る光電変換部を備えており、

光電変換部は、更に、第 1 電極 21 と離間して配置され、且つ、絶縁層 82 を介して光電変換層 23 と対向して配置された電荷蓄積用電極 24 を備えており、

電荷蓄積用電極 24 と絶縁層 82 と光電変換層 23 の積層方向を Z 方向、第 1 電極 21 から離れる方向を X 方向としたとき、YZ 仮想平面で電荷蓄積用電極 24 と絶縁層 82 と光電変換層 23 が積層された積層部分を切断したときの積層部分の断面積は、第 1 電極 21 からの距離に依存して変化する。

[0189] 更に、実施例 8 の撮像素子にあっては、第 1 番目の光電変換部セグメント 20_1 から第 N 番目の光電変換部セグメント 20_N に互り、絶縁層セグメントの厚さが、漸次、変化している。具体的には、絶縁層セグメントの厚さは、漸次、厚くなっている。あるいは又、実施例 8 の撮像素子にあっては、積層部分の断面の幅は一定であり、積層部分の断面の厚さ、具体的には、絶縁層セグメントの厚さは、第 1 電極 21 からの距離に依存して、漸次、厚くなっている。尚、絶縁層セグメントの厚さは、階段状に厚くなっている。第 n 番目の光電変換部セグメント 20_n 内における絶縁層セグメント 82_n の厚さは一定

とした。第 n 番目の光電変換部セグメント 20_n における絶縁層セグメント 82_n の厚さを「1」としたとき、第 $(n+1)$ 番目の光電変換部セグメント $20_{(n+1)}$ における絶縁層セグメント $82_{(n+1)}$ の厚さとして、2乃至10を例示することができるが、このような値に限定するものではない。実施例8にあっては、電荷蓄積用電極セグメント 24_1 , 24_2 , 24_3 の厚さを漸次薄くすることで、絶縁層セグメント 82_1 , 82_2 , 82_3 の厚さを漸次厚くしている。光電変換層セグメント 23_1 , 23_2 , 23_3 の厚さは一定である。

[0190] 以下、実施例8の撮像素子の動作を説明する。

[0191] 電荷蓄積期間においては、駆動回路から、第1電極21に電位 V_{11} が印加され、電荷蓄積用電極24に電位 V_{31} が印加される。光電変換層23に入射された光によって光電変換層23において光電変換が生じる。光電変換によって生成した正孔は、第2電極22から配線 V_{00} を介して駆動回路へと送出される。一方、第1電極21の電位を第2電極22の電位よりも高くしたので、即ち、例えば、第1電極21に正の電位が印加され、第2電極22に負の電位が印加されるとしたので、 $V_{31} \geq V_{11}$ 、好ましくは、 $V_{31} > V_{11}$ とする。これによって、光電変換によって生成した電子は、電荷蓄積用電極24に引き付けられ、電荷蓄積用電極24と対向した光電変換層23の領域に止まる。即ち、光電変換層23に電荷が蓄積される。 $V_{31} > V_{11}$ であるが故に、光電変換層23の内部に生成した電子が、第1電極21に向かって移動することはない。光電変換の時間経過に伴い、電荷蓄積用電極24と対向した光電変換層23の領域における電位は、より負側の値となる。

[0192] 実施例8の撮像素子にあっては、絶縁層セグメントの厚さが、漸次、厚くなる構成を採用しているので、電荷蓄積期間において、 $V_{31} \geq V_{11}$ といった状態になると、第 n 番目の光電変換部セグメント 20_n の方が、第 $(n+1)$ 番目の光電変換部セグメント $20_{(n+1)}$ よりも、多くの電荷を蓄積することができるし、強い電界が加わり、第1番目の光電変換部セグメント 20_1 から第1電極21への電荷の流れを確実に防止することができる。

[0193] 電荷蓄積期間の後期において、リセット動作がなされる。これによって、

第1浮遊拡散層FD₁の電位がリセットされ、第1浮遊拡散層FD₁の電位は電源の電位V_{DD}となる。

[0194] リセット動作の完了後、電荷の読み出しを行う。即ち、電荷転送期間において、駆動回路から、第1電極21に電位V₁₂が印加され、電荷蓄積用電極24に電位V₃₂が印加される。ここで、 $V_{12} > V_{32}$ とする。これによって、電荷蓄積用電極24と対向した光電変換層23の領域に止まっていた電子は、第1電極21、更には、第1浮遊拡散層FD₁へと読み出される。即ち、光電変換層23に蓄積された電荷が制御部に読み出される。

[0195] より具体的には、電荷転送期間において、 $V_{12} > V_{32}$ といった状態になると、第1番目の光電変換部セグメント20₁から第1電極21への電荷の流れ、第(n+1)番目の光電変換部セグメント20_(n+1)から第n番目の光電変換部セグメント20_nへの電荷の流れを、確実に確保することができる。

[0196] 以上で、電荷蓄積、リセット動作、電荷転送といった一連の動作が完了する。

[0197] 実施例8の撮像素子にあっては、第1番目の光電変換部セグメントから第N番目の光電変換部セグメントに亙り、絶縁層セグメントの厚さが、漸次、変化しているので、あるいは又、YZ仮想平面で電荷蓄積用電極と絶縁層と光電変換層が積層された積層部分を切断したときの積層部分の断面積は、第1電極からの距離に依存して変化するので、一種の電荷転送勾配が形成され、光電変換によって生成した電荷を、一層容易に、且つ、確実に転送することが可能となる。

[0198] 実施例8の撮像素子、積層型撮像素子は、実質的に、実施例1の撮像素子と同様の方法で作製することができるので、詳細な説明は省略する。

[0199] 尚、実施例8の撮像素子にあっては、第1電極21、電荷蓄積用電極24及び絶縁層82の形成において、先ず、層間絶縁層81上に、電荷蓄積用電極24₃を形成するための導電材料層を成膜し、導電材料層をパターンニングして光電変換部セグメント20₁、20₂、20₃及び第1電極21を形成すべき領域に導電材料層を残すことで、第1電極21の一部及び電荷蓄積用電極24₃

を得ることができる。次に、全面に、絶縁層セグメント 8 2₃を形成するための絶縁層を成膜し、絶縁層をパターニングし、平坦化処理を行うことで、絶縁層セグメント 8 2₃を得ることができる。次に、全面に、電荷蓄積用電極 2 4₂を形成するための導電材料層を成膜し、導電材料層をパターニングして、光電変換部セグメント 2 0₁、2 0₂及び第 1 電極 2 1 を形成すべき領域に導電材料層を残すことで、第 1 電極 2 1 の一部及び電荷蓄積用電極 2 4₂を得ることができる。次に、全面に絶縁層セグメント 8 2₂を形成するための絶縁層を成膜し、絶縁層をパターニングし、平坦化処理を行うことで、絶縁層セグメント 8 2₂を得ることができる。次に、全面に、電荷蓄積用電極 2 4₁を形成するための導電材料層を成膜し、導電材料層をパターニングして、光電変換部セグメント 2 0₁及び第 1 電極 2 1 を形成すべき領域に導電材料層を残すことで、第 1 電極 2 1 及び電荷蓄積用電極 2 4₁を得ることができる。次に、全面に絶縁層を成膜し、平坦化処理を行うことで、絶縁層セグメント 8 2₁（絶縁層 8 2）を得ることができる。そして、絶縁層 8 2 上に光電変換層 2 3 を形成する。こうして、光電変換部セグメント 2 0₁、2 0₂、2 0₃を得ることができる。

[0200] リセット・トランジスタ $T R_{rst}$ の他方のソース／ドレイン領域 5 1 B を、電源 V_{DD} に接続する代わりに、接地してもよい。

実施例 9

[0201] 実施例 9 の撮像素子は、本開示の第 2 構成及び第 6 構成の撮像素子に関する。電荷蓄積用電極、光電変換層及び第 2 電極が積層された部分を拡大した模式的な一部断面図を図 3 2 に示すように、実施例 9 の撮像素子にあっては、第 1 番目の光電変換部セグメント 2 0₁ から第 N 番目の光電変換部セグメント 2 0_N に互い、光電変換層セグメントの厚さが、漸次、変化している。あるいは又、実施例 9 の撮像素子にあっては、積層部分の断面の幅は一定であり、積層部分の断面の厚さ、具体的には、光電変換層セグメントの厚さを、第 1 電極 2 1 からの距離に依存して漸次、厚くする。より具体的には、光電変換層セグメントの厚さは、漸次、厚くなっている。尚、光電変換層セグメン

トの厚さは、階段状に厚くなっている。第 n 番目の光電変換部セグメント 20_n 内における光電変換層セグメント 23_n の厚さは一定とした。第 n 番目の光電変換部セグメント 20_n における光電変換層セグメント 23_n の厚さを「1」としたとき、第 $(n+1)$ 番目の光電変換部セグメント $20_{(n+1)}$ における光電変換層セグメント $23_{(n+1)}$ の厚さとして、2乃至10を例示することができるが、このような値に限定するものではない。実施例9にあっては、電荷蓄積用電極セグメント 24_1 , 24_2 , 24_3 の厚さを漸次薄くすることで、光電変換層セグメント 23_1 , 23_2 , 23_3 の厚さを漸次厚くしている。絶縁層セグメント 82_1 , 82_2 , 82_3 の厚さは一定である。

[0202] 実施例9の撮像素子にあっては、光電変換層セグメントの厚さが、漸次、厚くなるので、電荷蓄積期間において、 $V_{31} \geq V_{11}$ といった状態になると、第 n 番目の光電変換部セグメント 20_n の方が、第 $(n+1)$ 番目の光電変換部セグメント $20_{(n+1)}$ よりも強い電界が加わり、第1番目の光電変換部セグメント 20_1 から第1電極21への電荷の流れを確実に防止することができる。そして、電荷転送期間において、 $V_{32} < V_{12}$ といった状態になると、第1番目の光電変換部セグメント 20_1 から第1電極21への電荷の流れ、第 $(n+1)$ 番目の光電変換部セグメント $20_{(n+1)}$ から第 n 番目の光電変換部セグメント 20_n への電荷の流れを、確実に確保することができる。

[0203] このように、実施例9の撮像素子にあっては、第1番目の光電変換部セグメントから第 N 番目の光電変換部セグメントに互り、光電変換層セグメントの厚さが、漸次、変化しているので、あるいは又、YZ仮想平面で電荷蓄積用電極と絶縁層と光電変換層が積層された積層部分を切断したときの積層部分の断面積は、第1電極からの距離に依存して変化するので、一種の電荷転送勾配が形成され、光電変換によって生成した電荷を、一層容易に、且つ、確実に転送することが可能となる。

[0204] 実施例9の撮像素子にあっては、第1電極21、電荷蓄積用電極24、絶縁層82及び光電変換層23の形成において、先ず、層間絶縁層81上に、電荷蓄積用電極24₃を形成するための導電材料層を成膜し、導電材料層をパ

ターニングして、光電変換部セグメント 20_1 , 20_2 , 20_3 及び第1電極 21 を形成すべき領域に導電材料層を残すことで、第1電極 21 の一部及び電荷蓄積用電極 24_3 を得ることができる。次いで、全面に、電荷蓄積用電極 24_2 を形成するための導電材料層を成膜し、導電材料層をパターニングして、光電変換部セグメント 20_1 , 20_2 及び第1電極 21 を形成すべき領域に導電材料層を残すことで、第1電極 21 の一部及び電荷蓄積用電極 24_2 を得ることができる。次いで、全面に、電荷蓄積用電極 24_1 を形成するための導電材料層を成膜し、導電材料層をパターニングして、光電変換部セグメント 20_1 及び第1電極 21 を形成すべき領域に導電材料層を残すことで、第1電極 21 及び電荷蓄積用電極 24_1 を得ることができる。次に、全面に絶縁層 82 をコンフォーマルに成膜する。そして、絶縁層 82 の上に光電変換層 23 を形成し、光電変換層 23 に平坦化処理を施す。こうして、光電変換部セグメント 20_1 , 20_2 , 20_3 を得ることができる。

実施例 10

[0205] 実施例 10 は、第3構成の撮像素子に関する。実施例 10 の撮像素子、積層型撮像素子の模式的な一部断面図を図 33 に示す。実施例 10 の撮像素子にあっては、隣接する光電変換部セグメントにおいて、絶縁層セグメントを構成する材料が異なる。ここで、第1番目の光電変換部セグメント 20_1 から第 N 番目の光電変換部セグメント 20_N に互い、絶縁層セグメントを構成する材料の比誘電率の値を、漸次、小さくしている。実施例 10 の撮像素子にあっては、 N 個の電荷蓄積用電極セグメントの全てに同じ電位を加えてもよいし、 N 個の電荷蓄積用電極セグメントのそれぞれに、異なる電位を加えてもよい。後者の場合、実施例 11 において説明すると同様に、相互に離間されて配置された電荷蓄積用電極セグメント 24_1 , 24_2 , 24_3 を、パッド部 64_1 , 64_2 , 64_3 を介して、駆動回路を構成する垂直駆動回路 112 に接続すればよい。

[0206] そして、このような構成を採用することで、一種の電荷転送勾配が形成され、電荷蓄積期間において、 $V_{31} \geq V_{11}$ といった状態になると、第 n 番目の光

電変換部セグメントの方が、第 $(n+1)$ 番目の光電変換部セグメントよりも多くの電荷を蓄積することができる。そして、電荷転送期間において、 $V_{32} < V_{12}$ といった状態になると、第1番目の光電変換部セグメントから第1電極への電荷の流れ、第 $(n+1)$ 番目の光電変換部セグメントから第 n 番目の光電変換部セグメントへの電荷の流れを、確実に確保することができる。

実施例 11

[0207] 実施例11は、第4構成の撮像素子に関する。実施例11の撮像素子、積層型撮像素子の模式的な一部断面図を図34に示す。実施例11の撮像素子にあっては、隣接する光電変換部セグメントにおいて、電荷蓄積用電極セグメントを構成する材料が異なる。ここで、第1番目の光電変換部セグメント 20_1 から第 N 番目の光電変換部セグメント 20_N に互り、絶縁層セグメントを構成する材料の仕事関数の値を、漸次、大きくしている。実施例11の撮像素子にあっては、 N 個の電荷蓄積用電極セグメントの全てに同じ電位を加えてもよいし、 N 個の電荷蓄積用電極セグメントのそれぞれに、異なる電位を加えてもよい。後者の場合、電荷蓄積用電極セグメント 24_1 、 24_2 、 24_3 は、パッド部 64_1 、 64_2 、 64_3 を介して、駆動回路を構成する垂直駆動回路112に接続されている。

実施例 12

[0208] 実施例12の撮像素子は、第5構成の撮像素子に関する。実施例12における電荷蓄積用電極セグメントの模式的な平面図を図35A、図35B、図36A及び図36Bに示す。実施例12の撮像素子、積層型撮像素子の模式的な一部断面図は、図34あるいは図37に示すと同様である。実施例12の撮像素子にあっては、第1番目の光電変換部セグメント 20_1 から第 N 番目の光電変換部セグメント 20_N に互り、電荷蓄積用電極セグメントの面積が、漸次、小さくなっている。実施例12の撮像素子にあっては、 N 個の電荷蓄積用電極セグメントの全てに同じ電位を加えてもよいし、 N 個の電荷蓄積用電極セグメントのそれぞれに、異なる電位を加えてもよい。具体的には、実施例11において説明したと同様に、相互に離間されて配置された電荷蓄積

用電極セグメント 24_1 , 24_2 , 24_3 を、パッド部 64_1 , 64_2 , 64_3 を介して、駆動回路を構成する垂直駆動回路112に接続すればよい。

[0209] 実施例12において、電荷蓄積用電極24は、複数の電荷蓄積用電極セグメント 24_1 , 24_2 , 24_3 から構成されている。電荷蓄積用電極セグメントの数は、2以上であればよく、実施例12においては「3」とした。そして、実施例12の撮像素子、積層型撮像素子にあっては、第1電極21の電位が第2電極22の電位よりも高いので、即ち、例えば、第1電極21に正の電位が印加され、第2電極22に負の電位が印加されるので、電荷転送期間において、第1電極21に最も近い所に位置する電荷蓄積用電極セグメント 24_1 に印加される電位は、第1電極21に最も遠い所に位置する電荷蓄積用電極セグメント 24_3 に印加される電位よりも高い。このように、電荷蓄積用電極24に電位勾配を付与することで、電荷蓄積用電極24と対向した光電変換層23の領域に止まっていた電子は、第1電極21、更には、第1浮遊拡散層 FD_1 へと一層確実に読み出される。即ち、光電変換層23に蓄積された電荷が制御部に読み出される。

[0210] そして、電荷転送期間において、電荷蓄積用電極セグメント 24_3 の電位<電荷蓄積用電極セグメント 24_2 の電位<電荷蓄積用電極セグメント 24_1 の電位とすることで、光電変換層23の領域に止まっていた電子を、一斉に、第1浮遊拡散層 FD_1 へと読み出すことができる。あるいは又、電荷転送期間において、電荷蓄積用電極セグメント 24_3 の電位、電荷蓄積用電極セグメント 24_2 の電位、電荷蓄積用電極セグメント 24_1 の電位を段々と変化させることで（即ち、階段状あるいはスロープ状に変化させることで）、電荷蓄積用電極セグメント 24_3 と対向する光電変換層23の領域に止まっていた電子を、電荷蓄積用電極セグメント 24_2 と対向する光電変換層23の領域に移動させ、次いで、電荷蓄積用電極セグメント 24_2 と対向する光電変換層23の領域に止まっていた電子を、電荷蓄積用電極セグメント 24_1 と対向する光電変換層23の領域に移動させ、次いで、電荷蓄積用電極セグメント 24_1 と対向する光電変換層23の領域に止まっていた電子を、第1浮遊拡散層 FD_1 へと確

実に読み出すことができる。

[0211] リセット・トランジスタ TR_{rst} の他方のソース／ドレイン領域 51B を、電源 V_{DD} に接続する代わりに、接地してもよい。

[0212] 実施例 12 の撮像素子にあっても、このような構成を採用することで、一種の電荷転送勾配が形成される。即ち、第 1 番目の光電変換部セグメント 20₁ から第 N 番目の光電変換部セグメント 20_N に互り、電荷蓄積用電極セグメントの面積が、漸次、小さくなっているため、電荷蓄積期間において、 $V_{31} \geq V_{11}$ といった状態になると、第 n 番目の光電変換部セグメントの方が、第 (n + 1) 番目の光電変換部セグメントよりも多くの電荷を蓄積することができる。そして、電荷転送期間において、 $V_{32} < V_{12}$ といった状態になると、第 1 番目の光電変換部セグメントから第 1 電極への電荷の流れ、第 (n + 1) 番目の光電変換部セグメントから第 n 番目の光電変換部セグメントへの電荷の流れを、確実に確保することができる。

実施例 13

[0213] 実施例 13 は、第 6 構成の撮像素子に関する。実施例 13 の撮像素子、積層型撮像素子の模式的な一部断面図を、図 37 に示す。また、実施例 13 における電荷蓄積用電極セグメントの模式的な平面図を図 38A 及び図 38B に示す。実施例 13 の撮像素子は、第 1 電極 21、光電変換層 23 及び第 2 電極 22 が積層されて成る光電変換部を備えており、光電変換部は、更に、第 1 電極 21 と離間して配置され、且つ、絶縁層 82 を介して光電変換層 23 と対向して配置された電荷蓄積用電極 24 を備えている。そして、電荷蓄積用電極 24 と絶縁層 82 と光電変換層 23 の積層方向を Z 方向、第 1 電極 21 から離れる方向を X 方向としたとき、YZ 仮想平面で電荷蓄積用電極 24 と絶縁層 82 と光電変換層 23 が積層された積層部分を切断したときの積層部分の断面積は、第 1 電極 21 からの距離に依存して変化する。

[0214] 具体的には、実施例 13 の撮像素子にあつては、積層部分の断面の厚さは一定であり、積層部分の断面の幅は、第 1 電極 21 から離れるほど狭くなっている。尚、幅は、連続的に狭くなっているもよいし（図 38A 参照）、階

段状に狭くなっている（図 38B 参照）。

[0215] このように、実施例 12 の撮像素子にあっては、YZ 仮想平面で電荷蓄積用電極 24 と絶縁層 82 と光電変換層 23 が積層された積層部分を切断したときの積層部分の断面積は、第 1 電極からの距離に依存して変化するので、一種の電荷転送勾配が形成され、光電変換によって生成した電荷を、一層容易に、且つ、確実に転送することが可能となる。

[0216] 以上、本開示を好ましい実施例に基づき説明したが、本開示はこれらの実施例に限定されるものではない。実施例にて説明した撮像素子、積層型撮像素子、固体撮像装置の構造や構成、製造条件、製造方法、使用した材料は例示であり、適宜変更することができる。各実施例の撮像素子を、適宜、組み合わせることができる。例えば、実施例 8 の撮像素子と実施例 9 の撮像素子と実施例 10 の撮像素子と実施例 11 の撮像素子と実施例 12 の撮像素子を任意に組み合わせることができるし、実施例 8 の撮像素子と実施例 9 の撮像素子と実施例 10 の撮像素子と実施例 11 の撮像素子と実施例 13 の撮像素子を任意に組み合わせることができる。

[0217] 実施例においては、1 つの撮像素子ブロックを 2×2 の撮像素子から構成したが、1 つの撮像素子ブロックの数はこれに限定するものではなく、例えば、 2×1 の撮像素子、 3×3 の撮像素子、 4×4 の撮像素子等から構成することもできる。第 1 の方向は、固体撮像装置の撮像素子配列における行方向であってもよいし、列方向であってもよい。

[0218] 場合によっては、浮遊拡散層 FD_1 、 FD_2 、 FD_3 、リセット・トランジスタ TR_{rst} の一方のソース／ドレイン領域 51C、転送トランジスタ TR_{trs} のゲート部 45 の近傍の半導体基板 70 の領域 45C、転送トランジスタ TR_{trs} のゲート部 46 の近傍の半導体基板 70 の領域 46C を、複数の撮像素子において共有化することもできる。

[0219] 図 39 に、例えば、実施例 1 において説明した撮像素子、積層型撮像素子の変形例を示すように、第 1 電極 21 は、絶縁層 82 に設けられた開口部 84A 内を延在し、光電変換層 23 と接続されている構成とすることもできる。

。

[0220] あるいは又、図40に、例えば、実施例1において説明した撮像素子、積層型撮像素子の変形例を示し、図41Aに第1電極の部分等の拡大された模式的な一部断面図を示すように、第1電極21の頂面の縁部は絶縁層82で覆われており、開口部84Bの底面には第1電極21が露出しており、第1電極21の頂面と接する絶縁層82の面を第1面82p、電荷蓄積用電極24と対向する光電変換層23の部分と接する絶縁層82の面を第2面82qとしたとき、開口部84Bの側面は、第1面82pから第2面82qに向かって広がる傾斜を有する。このように、開口部84Bの側面に傾斜を付けることで、光電変換層23から第1電極21への電荷の移動がより滑らかとなる。尚、図41Aに示した例では、開口部84Bの軸線を中心として、開口部84Bの側面は回転対称であるが、図41Bに示すように、第1面82pから第2面82qに向かって広がる傾斜を有する開口部84Cの側面が電荷蓄積用電極24側に位置するように、開口部84Cを設けてもよい。これによって、開口部84Cを挟んで電荷蓄積用電極24とは反対側の光電変換層23の部分からの電荷の移動が行われ難くなる。また、開口部84Bの側面は、第1面82pから第2面82qに向かって広がる傾斜を有するが、第2面82qにおける開口部84Bの側面の縁部は、図41Aに示したように、第1電極21の縁部よりも外側に位置してもよいし、図41Cに示すように、第1電極21の縁部よりも内側に位置してもよい。前者の構成を採用することで、電荷の転送が一層容易になるし、後者の構成を採用することで、開口部の形成時の形状バラツキを小さくすることができる。

[0221] これらの開口部84B、84Cは、絶縁層に開口部をエッチング法に基づき形成するときに形成するレジスト材料から成るエッチング用マスクをリフローすることで、エッチング用マスクの開口側面に傾斜を付け、このエッチング用マスクを用いて絶縁層82をエッチングすることで、形成することができる。

[0222] また、図42に、例えば、実施例1において説明した撮像素子、積層型撮

像素子の変形例を示すように、第2電極22の側から光が入射し、第2電極22よりの光入射側には遮光層92が形成されている構成とすることもできる。尚、光電変換層よりも光入射側に設けられた各種配線を遮光層として機能させることもできる。

[0223] 尚、図42に示した例では、遮光層92は、第2電極22の上方に形成されているが、即ち、第2電極22よりの光入射側であって、第1電極21の上方に遮光層92が形成されているが、図43に示すように、第2電極22の光入射側の面の上に配設されてもよい。また、場合によっては、図44に示すように、第2電極22に遮光層92が形成されていてもよい。

[0224] あるいは又、第2電極22側から光が入射し、第1電極21には光が入射しない構造とすることもできる。具体的には、図42に示したように、第2電極22よりの光入射側であって、第1電極21の上方には遮光層92が形成されている。あるいは又、図46に示すように、電荷蓄積用電極24及び第2電極22の上方にはオンチップ・マイクロ・レンズ90が設けられており、オンチップ・マイクロ・レンズ90に入射する光は、電荷蓄積用電極24に集光され、第1電極21には到達しない構造とすることもできる。尚、実施例6において説明したように、転送制御用電極25が設けられている場合、第1電極21及び転送制御用電極25には光が入射しない形態とすることができ、具体的には、図45に図示するように、第1電極21及び転送制御用電極25の上方には遮光層92が形成されている構成とすることもできる。あるいは又、オンチップ・マイクロ・レンズ90に入射する光は、第1電極21あるいは第1電極21及び転送制御用電極25には到達しない構造とすることもできる。

[0225] これらの構成、構造を採用することで、あるいは又、電荷蓄積用電極24の上方に位置する光電変換層23の部分のみに光が入射するように遮光層92を設け、あるいは又、オンチップ・マイクロ・レンズ90を設計することで、第1電極21の上方（あるいは、第1電極21及び転送制御用電極25の上方）に位置する光電変換層23の部分は光電変換に寄与しなくなるので

、全画素をより確実に一齐にリセットすることができ、グローバルシャッター機能を一層容易に実現することができる。即ち、これらの構成、構造を有する撮像素子を、複数、備えた固体撮像装置の駆動方法にあっては、

全ての撮像素子において、一齐に、光電変換層 23 に電荷を蓄積しながら、第 1 電極 21 における電荷を系外に排出し、その後、

全ての撮像素子において、一齐に、光電変換層 23 に蓄積された電荷を第 1 電極 21 に転送し、転送完了後、順次、各撮像素子において第 1 電極 21 に転送された電荷を読み出す、

各工程を繰り返す。

[0226] このような固体撮像装置の駆動方法にあっては、各撮像素子は、第 2 電極側から入射した光が第 1 電極には入射しない構造を有し、全ての撮像素子において、一齐に、光電変換層に電荷を蓄積しながら、第 1 電極における電荷を系外に排出するので、全撮像素子において同時に第 1 電極のリセットを確実に行うことができる。そして、その後、全ての撮像素子において、一齐に、光電変換層に蓄積された電荷を第 1 電極に転送し、転送完了後、順次、各撮像素子において第 1 電極に転送された電荷を読み出す。それ故、所謂グローバルシャッター機能を容易に実現することができる。

[0227] また、実施例 6 の変形例として、図 47 に示すように、第 1 電極 21 に最も近い位置から電荷蓄積用電極 24 に向けて、複数の転送制御用電極を設けてもよい。尚、図 47 には、2 つの転送制御用電極 25 A, 25 B を設けた例を示した。そして、電荷蓄積用電極 24 及び第 2 電極 22 上方にはオンチップ・マイクロ・レンズ 90 が設けられており、オンチップ・マイクロ・レンズ 90 に入射する光は、電荷蓄積用電極 24 に集光され、第 1 電極 21 及び転送制御用電極 25 A, 25 B には到達しない構造とすることもできる。

[0228] 図 30 及び図 31 に示した実施例 8 にあっては、電荷蓄積用電極セグメント 24₁, 24₂, 24₃ の厚さを漸次薄くすることで、絶縁層セグメント 82₁, 82₂, 82₃ の厚さを漸次厚くしている。一方、実施例 8 の変形例における電荷蓄積用電極、光電変換層及び第 2 電極が積層された部分を拡大した模式

的な一部断面図を図48に示すように、電荷蓄積用電極セグメント 24_1 , 24_2 , 24_3 の厚さを一定とし、絶縁層セグメント 82_1 , 82_2 , 82_3 の厚さを漸次厚くしてもよい。尚、光電変換層セグメント 23_1 , 23_2 , 23_3 の厚さは一定である。

[0229] また、図32に示した実施例9にあっては、電荷蓄積用電極セグメント 24_1 , 24_2 , 24_3 の厚さを漸次薄くすることで、光電変換層セグメント 23_1 , 23_2 , 23_3 の厚さを漸次厚くしている。一方、実施例9の変形例における電荷蓄積用電極、光電変換層及び第2電極が積層された部分を拡大した模式的な一部断面図を図49に示すように、電荷蓄積用電極セグメント 24_1 , 24_2 , 24_3 の厚さを一定とし、絶縁層セグメント 82_1 , 82_2 , 82_3 の厚さを漸次薄くすることで、光電変換層セグメント 23_1 , 23_2 , 23_3 の厚さを漸次厚くしてもよい。

[0230] 実施例1において説明した撮像素子や固体撮像装置において、第2分離電極31Bは、適宜、複数の撮像素子において共通化されており、第2分離電極31Bは、複数の撮像素子において同時に制御されてもよい。図50に、このような実施例1の固体撮像装置の変形例における電荷蓄積用電極、第1分離電極、第2分離電極及び第1電極の配置状態を模式的に示す。

[0231] 実施例1において説明した撮像素子の更なる変形例における電荷蓄積用電極、第1分離電極、第2分離電極及び第1電極の配置状態を模式的に図51A及び図51Bに示す。これらの変形例では、電荷蓄積用電極24の平面形状は、4つのコーナー部を有する矩形であり、第1電極21と対向するコーナー部は切り欠かれている。そして、図51Aに示す例では、第1分離電極31Aの第1電極21と対向する部分は、電荷蓄積用電極24の切欠き部へと延びている。また、図51Bに示す例では、第1分離電極31Aは、第1電極21と電荷蓄積用電極24の切欠き部の間に位置する。このような構造にすることで、電荷蓄積用電極24と第1電極21との間のポテンシャルを一層高い精度で制御することができる。尚、これらの変形例は、実施例2あるいはその他の実施例に適用することができる。

[0232] 実施例2において説明した撮像素子の更なる変形例における電荷蓄積用電極、第1分離電極、第2分離電極、第3分離電極及び第1電極の配置状態を模式的に図52に示す。これらの変形例では、電荷蓄積用電極24の平面形状は、4つのコーナー部を有する矩形であり、第1電極21と対向するコーナー部は切り欠かれている。そして、第1分離電極31Aは、第1電極21と電荷蓄積用電極24の切欠き部の間に位置する。また、各撮像素子を構成する第1分離電極31Aは繋がっている。このような構造にすることで、電荷蓄積用電極24と第1電極21との間のポテンシャルを一層高い精度で制御することができる。尚、これらの変形例は、その他の実施例に適用することができる。

[0233] 実施例2において説明した固体撮像装置の更に別の変形例を、図53に示す。具体的には、4つの撮像素子において、4つの電荷蓄積用電極24に対応して共通の1つの第1電極21が設けられており、4つの電荷蓄積用電極24によって囲まれた領域における絶縁層82の部分の下に、分離電極30（第1分離電極31A、第2分離電極31B、第3分離電極32）が形成されており、更には、4つの電荷蓄積用電極24によって囲まれた領域における絶縁層82の部分の下に電荷排出電極26が形成されている。電荷排出電極26と光電変換層23とは、絶縁層82に設けられた開口部を介して接続されている。即ち、光電変換層23と第1電極21との関係と同様に、絶縁層82に設けられた開口部内を光電変換層23が延在し、この光電変換層23の延在部が電荷排出電極26と接している。このような電荷排出電極26は他の実施例にも適用することができる。

[0234] あるいは又、実施例2の固体撮像装置の更に別の変形例における第1電極及び電荷蓄積用電極の模式的な平面図を図54に示す。この固体撮像装置にあっては、2個の撮像素子から撮像素子ブロックが構成されている。そして、撮像素子ブロックの上方に1つのオンチップ・マイクロ・レンズ90が配設されている。撮像素子ブロックを構成する2つの撮像素子の間に第1分離電極31A、第2分離電極31Bが配設されており、撮像素子ブロックと撮

像素子ブロックの間に第3分離電極32が配設されている。

[0235] 例えば、撮像素子ブロックを構成する電荷蓄積用電極 24_{11} , 24_{21} , 24_{31} , 24_{41} に対応する光電変換層は、図面、右斜め上からの入射光に対して高い感度を有する。また、撮像素子ブロックを構成する電荷蓄積用電極 24_{12} , 24_{22} , 24_{32} , 24_{42} に対応する光電変換層は、図面、左斜め上からの入射光に対して高い感度を有する。従って、例えば、電荷蓄積用電極 24_{11} を有する撮像素子と電荷蓄積用電極 24_{12} を有する撮像素子と組み合わせることで、像面位相差信号の取得が可能となる。また、電荷蓄積用電極 24_{11} を有する撮像素子からの信号と電荷蓄積用電極 24_{12} を有する撮像素子からの信号を加算すれば、これらの撮像素子との組合せによって、1つの撮像素子を構成することができる。

[0236] 図55Aに、図54に示した実施例2の撮像素子ブロックにおける読み出し駆動例を示すが、

[ステップーA]

コンパレータへのオートゼロ信号入力

[ステップーB]

共有された1つの浮遊拡散層のリセット動作

[ステップーC]

電荷蓄積用電極 24_{21} に対応した撮像素子におけるP相読み出し及び第1電極 21_2 への電荷の移動

[ステップーD]

電荷蓄積用電極 24_{21} に対応した撮像素子におけるD相読み出し及び第1電極 21_2 への電荷の移動

[ステップーE]

共有された1つの浮遊拡散層のリセット動作

[ステップーF]

コンパレータへのオートゼロ信号入力

[ステップーG]

電荷蓄積用電極 2 4₂₂に対応した撮像素子における P 相読み出し及び第 1 電極 2 1₂への電荷の移動

[ステップー H]

電荷蓄積用電極 2 4₂₂に対応した撮像素子における D 相読み出し及び第 1 電極 2 1₂への電荷の移動

という流れで、電荷蓄積用電極 2 4₂₁及び電荷蓄積用電極 2 4₂₂に対応した 2 つの撮像素子からの信号を読み出す。相関 2 重サンプリング (CDS) 処理に基づき、[ステップー C]における P 相読み出しと [ステップー D]における D 相読み出しとの差分が、電荷蓄積用電極 2 4₂₁に対応した撮像素子からの信号であり、[ステップー G]における P 相読み出しと [ステップー H]における D 相読み出しとの差分が、電荷蓄積用電極 2 4₂₂に対応した撮像素子からの信号である。

[0237] 尚、[ステップー E]の動作を省略してもよい (図 5 5 B 参照)。また、[ステップー F]の動作を省略してもよく、この場合、更には、[ステップー G]を省略することができ (図 5 5 C 参照)、[ステップー C]における P 相読み出しと [ステップー D]における D 相読み出しとの差分が、電荷蓄積用電極 2 4₂₁に対応した撮像素子からの信号であり、[ステップー D]における D 相読み出しと [ステップー H]における D 相読み出しとの差分が、電荷蓄積用電極 2 4₂₂に対応した撮像素子からの信号となる。

[0238] 尚、図 5 4 に示した 2 つの撮像素子から構成された撮像素子ブロックの動作は、上記の動作に限定されるものではなく、実施例 2 において説明した 4 つの撮像素子から構成された撮像素子ブロックの動作と同様とすることもできる。

[0239] 以上に説明した各種の実施例の変形例は、他の実施例に対して、適宜、適用することができることは云うまでもない。

[0240] 実施例においては、電子を信号電荷としており、半導体基板に形成された光電変換層の導電型を n 型としたが、正孔を信号電荷とする固体撮像装置にも適用できる。この場合には、各半導体領域を逆の導電型の半導体領域で構

成すればよく、半導体基板に形成された光電変換層の導電型はp型とすればよい。

[0241] また、実施例にあっては、入射光量に応じた信号電荷を物理量として検知する単位画素が行列状に配置されて成るCMOS型固体撮像装置に適用した場合を例に挙げて説明したが、CMOS型固体撮像装置への適用に限られるものではなく、CCD型固体撮像装置に適用することもできる。後者の場合、信号電荷は、CCD型構造の垂直転送レジスタによって垂直方向に転送され、水平転送レジスタによって水平方向に転送され、増幅されることにより画素信号（画像信号）が出力される。また、画素が2次元マトリクス状に形成され、画素列毎にカラム信号処理回路を配置して成るカラム方式の固体撮像装置全般に限定するものでもない。更には、場合によっては、選択トランジスタを省略することもできる。

[0242] 更には、本開示の撮像素子、積層型撮像素子は、可視光の入射光量の分布を検知して画像として撮像する固体撮像装置への適用に限らず、赤外線やX線、あるいは、粒子等の入射量の分布を画像として撮像する固体撮像装置にも適用可能である。また、広義には、圧力や静電容量等、他の物理量の分布を検知して画像として撮像する指紋検出センサ等の固体撮像装置（物理量分布検知装置）全般に対して適用可能である。

[0243] 更には、撮像領域の各単位画素を行単位で順に走査して各単位画素から画素信号を読み出す固体撮像装置に限られるものではない。画素単位で任意の画素を選択して、選択画素から画素単位で画素信号を読み出すX-Yアドレス型の固体撮像装置に対しても適用可能である。固体撮像装置はワンチップとして形成された形態であってもよいし、撮像領域と、駆動回路又は光学系とを纏めてパッケージングされた撮像機能を有するモジュール状の形態であってもよい。

[0244] また、固体撮像装置への適用に限られるものではなく、撮像装置にも適用可能である。ここで、撮像装置とは、デジタルスチルカメラやビデオカメラ等のカメラシステムや、携帯電話機等の撮像機能を有する電子機器を指す。

電子機器に搭載されるモジュール状の形態、即ち、カメラモジュールを撮像装置とする場合もある。

[0245] 本開示の撮像素子、積層型撮像素子から構成された固体撮像装置 201 を電子機器（カメラ）200 に用いた例を、図 56 に概念図として示す。電子機器 200 は、固体撮像装置 201、光学レンズ 210、シャッタ装置 211、駆動回路 212、及び、信号処理回路 213 を有する。光学レンズ 210 は、被写体からの像光（入射光）を固体撮像装置 201 の撮像面上に結像させる。これにより固体撮像装置 201 内に、一定期間、信号電荷が蓄積される。シャッタ装置 211 は、固体撮像装置 201 への光照射期間及び遮光期間を制御する。駆動回路 212 は、固体撮像装置 201 の転送動作等及びシャッタ装置 211 のシャッタ動作を制御する駆動信号を供給する。駆動回路 212 から供給される駆動信号（タイミング信号）により、固体撮像装置 201 の信号転送を行う。信号処理回路 213 は、各種の信号処理を行う。信号処理が行われた映像信号は、メモリ等の記憶媒体に記憶され、あるいは、モニタに出力される。このような電子機器 200 では、固体撮像装置 201 における画素サイズの微細化及び転送効率の向上を達成することができるので、画素特性の向上が図られた電子機器 200 を得ることができる。固体撮像装置 201 を適用できる電子機器 200 としては、カメラに限られるものではなく、デジタルスチルカメラ、携帯電話機等のモバイル機器向けカメラモジュール等の撮像装置に適用可能である。

[0246] 本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0247] 図 58 は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0248] 車両制御システム 12000 は、通信ネットワーク 12001 を介して接

続された複数の電子制御ユニットを備える。図58に示した例では、車両制御システム12000は、駆動系制御ユニット12010、ボディ系制御ユニット12020、車外情報検出ユニット12030、車内情報検出ユニット12040、及び統合制御ユニット12050を備える。また、統合制御ユニット12050の機能構成として、マイクロコンピュータ12051、音声画像出力部12052、及び車載ネットワークI/F(interface)12053が図示されている。

[0249] 駆動系制御ユニット12010は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット12010は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0250] ボディ系制御ユニット12020は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット12020は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウinker又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット12020には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット12020は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0251] 車外情報検出ユニット12030は、車両制御システム12000を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット12030には、撮像部12031が接続される。車外情報検出ユニット12030は、撮像部12031に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット12030は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処

理を行ってもよい。

[0252] 撮像部12031は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部12031は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部12031が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0253] 車内情報検出ユニット12040は、車内の情報を検出する。車内情報検出ユニット12040には、例えば、運転者の状態を検出する運転者状態検出部12041が接続される。運転者状態検出部12041は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット12040は、運転者状態検出部12041から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0254] マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット12010に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むADAS (Advanced Driver Assistance System) の機能実現を目的とした協調制御を行うことができる。

[0255] また、マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0256] また、マイクロコンピュータ12051は、車外情報検出ユニット120

30で取得される車外の情報に基づいて、ボディ系制御ユニット12020に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車外情報検出ユニット12030で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0257] 音声画像出力部12052は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図58の例では、出力装置として、オーディオスピーカ12061、表示部12062及びインストルメントパネル12063が例示されている。表示部12062は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。

[0258] 図59は、撮像部12031の設置位置の例を示す図である。

[0259] 図59では、車両12100は、撮像部12031として、撮像部12101、12102、12103、12104、12105を有する。

[0260] 撮像部12101、12102、12103、12104、12105は、例えば、車両12100のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部12101及び車室内のフロントガラスの上部に備えられる撮像部12105は、主として車両12100の前方の画像を取得する。サイドミラーに備えられる撮像部12102、12103は、主として車両12100の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部12104は、主として車両12100の後方の画像を取得する。撮像部12101及び12105で取得される前方の画像は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0261] なお、図59には、撮像部12101ないし12104の撮影範囲の一例が示されている。撮像範囲12111は、フロントノーズに設けられた撮像

部 1 2 1 0 1 の撮像範囲を示し、撮像範囲 1 2 1 1 2, 1 2 1 1 3 は、それぞれサイドミラーに設けられた撮像部 1 2 1 0 2, 1 2 1 0 3 の撮像範囲を示し、撮像範囲 1 2 1 1 4 は、リアバンパ又はバックドアに設けられた撮像部 1 2 1 0 4 の撮像範囲を示す。例えば、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 で撮像された画像データが重ね合わせられることにより、車両 1 2 1 0 0 を上方から見た俯瞰画像が得られる。

[0262] 撮像部 1 2 1 0 1 ないし 1 2 1 0 4 の少なくとも 1 つは、距離情報を取得する機能を有していてもよい。例えば、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 の少なくとも 1 つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0263] 例えば、マイクロコンピュータ 1 2 0 5 1 は、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 から得られた距離情報を基に、撮像範囲 1 2 1 1 1 ないし 1 2 1 1 4 内における各立体物までの距離と、この距離の時間的变化（車両 1 2 1 0 0 に対する相対速度）を求めることにより、特に車両 1 2 1 0 0 の進行路上にある最も近い立体物で、車両 1 2 1 0 0 と略同じ方向に所定の速度（例えば、0 k m / h 以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ 1 2 0 5 1 は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0264] 例えば、マイクロコンピュータ 1 2 0 5 1 は、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 から得られた距離情報を元に、立体物に関する立体物データを、2 輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ 1 2 0 5 1 は、車両 1 2 1 0 0 の周辺の障害物を、車両 1 2 1 0 0 のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ 1 2 0 5 1 は、各障害物との衝突の危険度を示す衝突リスク

を判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ 12061 や表示部 12062 を介してドライバに警報を出力することや、駆動系制御ユニット 12010 を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0265] 撮像部 12101 ないし 12104 の少なくとも 1 つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部 12101 ないし 12104 の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ 12051 が、撮像部 12101 ないし 12104 の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部 12052 は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部 12062 を制御する。また、音声画像出力部 12052 は、歩行者を示すアイコン等を所望の位置に表示するように表示部 12062 を制御してもよい。

[0266] また、例えば、本開示に係る技術は、内視鏡手術システムに適用されてもよい。

[0267] 図 60 は、本開示に係る技術（本技術）が適用され得る内視鏡手術システムの概略的な構成の一例を示す図である。

[0268] 図 60 では、術者（医師） 11131 が、内視鏡手術システム 11000 を用いて、患者ベッド 11133 上の患者 11132 に手術を行っている様子が図示されている。図示するように、内視鏡手術システム 11000 は、内視鏡 11100 と、気腹チューブ 11111 やエネルギー処置具 11112 等の、その他の術具 11110 と、内視鏡 11100 を支持する支持アーム装置 11120 と、内視鏡下手術のための各種の装置が搭載されたカート 11200 と、から構成される。

- [0269] 内視鏡 1 1 1 0 0 は、先端から所定の長さの領域が患者 1 1 1 3 2 の体腔内に挿入される鏡筒 1 1 1 0 1 と、鏡筒 1 1 1 0 1 の基端に接続されるカメラヘッド 1 1 1 0 2 と、から構成される。図示する例では、硬性の鏡筒 1 1 1 0 1 を有するいわゆる硬性鏡として構成される内視鏡 1 1 1 0 0 を図示しているが、内視鏡 1 1 1 0 0 は、軟性の鏡筒を有するいわゆる軟性鏡として構成されてもよい。
- [0270] 鏡筒 1 1 1 0 1 の先端には、対物レンズが嵌め込まれた開口部が設けられている。内視鏡 1 1 1 0 0 には光源装置 1 1 2 0 3 が接続されており、当該光源装置 1 1 2 0 3 によって生成された光が、鏡筒 1 1 1 0 1 の内部に延設されるライトガイドによって当該鏡筒の先端まで導光され、対物レンズを介して患者 1 1 1 3 2 の体腔内の観察対象に向かって照射される。なお、内視鏡 1 1 1 0 0 は、直視鏡であってもよいし、斜視鏡又は側視鏡であってもよい。
- [0271] カメラヘッド 1 1 1 0 2 の内部には光学系及び撮像素子が設けられており、観察対象からの反射光（観察光）は当該光学系によって当該撮像素子に集光される。当該撮像素子によって観察光が光電変換され、観察光に対応する電気信号、すなわち観察像に対応する画像信号が生成される。当該画像信号は、RAWデータとしてカメラコントロールユニット（CCU： Camera Control Unit）1 1 2 0 1 に送信される。
- [0272] CCU 1 1 2 0 1 は、CPU（Central Processing Unit）やGPU（Graphics Processing Unit）等によって構成され、内視鏡 1 1 1 0 0 及び表示装置 1 1 2 0 2 の動作を統括的に制御する。さらに、CCU 1 1 2 0 1 は、カメラヘッド 1 1 1 0 2 から画像信号を受け取り、その画像信号に対して、例えば現像処理（デモザイク処理）等の、当該画像信号に基づく画像を表示するための各種の画像処理を施す。
- [0273] 表示装置 1 1 2 0 2 は、CCU 1 1 2 0 1 からの制御により、当該CCU 1 1 2 0 1 によって画像処理が施された画像信号に基づく画像を表示する。

- [0274] 光源装置 11203 は、例えば LED (Light Emitting Diode) 等の光源から構成され、術部等を撮影する際の照射光を内視鏡 11100 に供給する。
- [0275] 入力装置 11204 は、内視鏡手術システム 11000 に対する入力インタフェースである。ユーザは、入力装置 11204 を介して、内視鏡手術システム 11000 に対して各種の情報の入力や指示入力を行うことができる。例えば、ユーザは、内視鏡 11100 による撮像条件（照射光の種類、倍率及び焦点距離等）を変更する旨の指示等を入力する。
- [0276] 処置具制御装置 11205 は、組織の焼灼、切開又は血管の封止等のためのエネルギー処置具 11112 の駆動を制御する。気腹装置 11206 は、内視鏡 11100 による視野の確保及び術者の作業空間の確保の目的で、患者 11132 の体腔を膨らめるために、気腹チューブ 11111 を介して当該体腔内にガスを送り込む。レコーダ 11207 は、手術に関する各種の情報を記録可能な装置である。プリンタ 11208 は、手術に関する各種の情報を、テキスト、画像又はグラフ等各種の形式で印刷可能な装置である。
- [0277] なお、内視鏡 11100 に術部を撮影する際の照射光を供給する光源装置 11203 は、例えば LED、レーザ光源又はこれらの組み合わせによって構成される白色光源から構成することができる。RGB レーザ光源の組み合わせにより白色光源が構成される場合には、各色（各波長）の出力強度及び出力タイミングを高精度に制御することができるため、光源装置 11203 において撮像画像のホワイトバランスの調整を行うことができる。また、この場合には、RGB レーザ光源それぞれからのレーザ光を時分割で観察対象に照射し、その照射タイミングに同期してカメラヘッド 11102 の撮像素子の駆動を制御することにより、RGB それぞれに対応した画像を時分割で撮像することも可能である。当該方法によれば、当該撮像素子にカラーフィルタを設けなくても、カラー画像を得ることができる。
- [0278] また、光源装置 11203 は、出力する光の強度を所定の時間ごとに変更するようにその駆動が制御されてもよい。その光の強度の変更のタイミング

に同期してカメラヘッド11102の撮像素子の駆動を制御して時分割で画像を取得し、その画像を合成することにより、いわゆる黒つぶれ及び白とびのない高ダイナミックレンジの画像を生成することができる。

[0279] また、光源装置11203は、特殊光観察に対応した所定の波長帯域の光を供給可能に構成されてもよい。特殊光観察では、例えば、体組織における光の吸収の波長依存性を利用して、通常の観察時における照射光（すなわち、白色光）に比べて狭帯域の光を照射することにより、粘膜表層の血管等の所定の組織を高コントラストで撮影する、いわゆる狭帯域光観察（Narrow Band Imaging）が行われる。あるいは、特殊光観察では、励起光を照射することにより発生する蛍光により画像を得る蛍光観察が行われてもよい。蛍光観察では、体組織に励起光を照射し当該体組織からの蛍光を観察すること（自家蛍光観察）、又はインドシアニンググリーン（ICG）等の試薬を体組織に局注するとともに当該体組織にその試薬の蛍光波長に対応した励起光を照射し蛍光像を得ること等を行うことができる。光源装置11203は、このような特殊光観察に対応した狭帯域光及び／又は励起光を供給可能に構成され得る。

[0280] 図61は、図60に示すカメラヘッド11102及びCCU11201の機能構成の一例を示すブロック図である。

[0281] カメラヘッド11102は、レンズユニット11401と、撮像部11402と、駆動部11403と、通信部11404と、カメラヘッド制御部11405と、を有する。CCU11201は、通信部11411と、画像処理部11412と、制御部11413と、を有する。カメラヘッド11102とCCU11201とは、伝送ケーブル11400によって互いに通信可能に接続されている。

[0282] レンズユニット11401は、鏡筒11101との接続部に設けられる光学系である。鏡筒11101の先端から取り込まれた観察光は、カメラヘッド11102まで導光され、当該レンズユニット11401に入射する。レンズユニット11401は、ズームレンズ及びフォーカスレンズを含む複数

のレンズが組み合わされて構成される。

[0283] 撮像部 1 1 4 0 2 は、撮像素子で構成される。撮像部 1 1 4 0 2 を構成する撮像素子は、1 つ（いわゆる単板式）であってもよいし、複数（いわゆる多板式）であってもよい。撮像部 1 1 4 0 2 が多板式で構成される場合には、例えば各撮像素子によって R G B それぞれに対応する画像信号が生成され、それらが合成されることによりカラー画像が得られてもよい。あるいは、撮像部 1 1 4 0 2 は、3 D (D i m e n s i o n a l) 表示に対応する右目用及び左目用の画像信号をそれぞれ取得するための 1 対の撮像素子を有するように構成されてもよい。3 D 表示が行われることにより、術者 1 1 1 3 1 は術部における生体組織の奥行きをより正確に把握することが可能になる。なお、撮像部 1 1 4 0 2 が多板式で構成される場合には、各撮像素子に対応して、レンズユニット 1 1 4 0 1 も複数系統設けられ得る。

[0284] また、撮像部 1 1 4 0 2 は、必ずしもカメラヘッド 1 1 1 0 2 に設けられなくてもよい。例えば、撮像部 1 1 4 0 2 は、鏡筒 1 1 1 0 1 の内部に、対物レンズの直後に設けられてもよい。

[0285] 駆動部 1 1 4 0 3 は、アクチュエータによって構成され、カメラヘッド制御部 1 1 4 0 5 からの制御により、レンズユニット 1 1 4 0 1 のズームレンズ及びフォーカスレンズを光軸に沿って所定の距離だけ移動させる。これにより、撮像部 1 1 4 0 2 による撮像画像の倍率及び焦点が適宜調整され得る。

[0286] 通信部 1 1 4 0 4 は、C C U 1 1 2 0 1 との間で各種の情報を送受信するための通信装置によって構成される。通信部 1 1 4 0 4 は、撮像部 1 1 4 0 2 から得た画像信号を R A W データとして伝送ケーブル 1 1 4 0 0 を介して C C U 1 1 2 0 1 に送信する。

[0287] また、通信部 1 1 4 0 4 は、C C U 1 1 2 0 1 から、カメラヘッド 1 1 1 0 2 の駆動を制御するための制御信号を受信し、カメラヘッド制御部 1 1 4 0 5 に供給する。当該制御信号には、例えば、撮像画像のフレームレートを指定する旨の情報、撮像時の露出値を指定する旨の情報、並びに／又は撮像

画像の倍率及び焦点を指定する旨の情報等、撮像条件に関する情報が含まれる。

[0288] なお、上記のフレームレートや露出値、倍率、焦点等の撮像条件は、ユーザによって適宜指定されてもよいし、取得された画像信号に基づいてCCU 11201の制御部11413によって自動的に設定されてもよい。後者の場合には、いわゆるAE (Auto Exposure) 機能、AF (Auto Focus) 機能及びAWB (Auto White Balance) 機能が内視鏡11100に搭載されていることになる。

[0289] カメラヘッド制御部11405は、通信部11404を介して受信したCCU 11201からの制御信号に基づいて、カメラヘッド11102の駆動を制御する。

[0290] 通信部11411は、カメラヘッド11102との間で各種の情報を送受信するための通信装置によって構成される。通信部11411は、カメラヘッド11102から、伝送ケーブル11400を介して送信される画像信号を受信する。

[0291] また、通信部11411は、カメラヘッド11102に対して、カメラヘッド11102の駆動を制御するための制御信号を送信する。画像信号や制御信号は、電気通信や光通信等によって送信することができる。

[0292] 画像処理部11412は、カメラヘッド11102から送信されたRAWデータである画像信号に対して各種の画像処理を施す。

[0293] 制御部11413は、内視鏡11100による術部等の撮像、及び、術部等の撮像により得られる撮像画像の表示に関する各種の制御を行う。例えば、制御部11413は、カメラヘッド11102の駆動を制御するための制御信号を生成する。

[0294] また、制御部11413は、画像処理部11412によって画像処理が施された画像信号に基づいて、術部等が映った撮像画像を表示装置11202に表示させる。この際、制御部11413は、各種の画像認識技術を用いて撮像画像内における各種の物体を認識してもよい。例えば、制御部1141

3は、撮像画像に含まれる物体のエッジの形状や色等を検出することにより、鉗子等の術具、特定の生体部位、出血、エネルギー処置具11112の使用時のミスト等を認識することができる。制御部11413は、表示装置11202に撮像画像を表示させる際に、その認識結果を用いて、各種の手術支援情報を当該術部の画像に重畳表示させてもよい。手術支援情報が重畳表示され、術者11131に提示されることにより、術者11131の負担を軽減することや、術者11131が確実に手術を進めることが可能になる。

[0295] カメラヘッド11102及びCCU11201を接続する伝送ケーブル11400は、電気信号の通信に対応した電気信号ケーブル、光通信に対応した光ファイバ、又はこれらの複合ケーブルである。

[0296] ここで、図示する例では、伝送ケーブル11400を用いて有線で通信が行われていたが、カメラヘッド11102とCCU11201との間の通信は無線で行われてもよい。

[0297] なお、ここでは、一例として内視鏡手術システムについて説明したが、本開示に係る技術は、その他、例えば、顕微鏡手術システム等に適用されてもよい。

[0298] 尚、本開示は、以下のような構成を取ることもできる。

[A01] 《撮像素子》

第1電極、

第1電極と離間して配置された電荷蓄積用電極、

第1電極及び電荷蓄積用電極と離間して配置され、電荷蓄積用電極を取り囲む分離電極、

第1電極と接し、絶縁層を介して電荷蓄積用電極の上方に形成された光電変換層、並びに、

光電変換層上に形成された第2電極、
を備えており、

分離電極は、第1分離電極、及び、第1分離電極と離間して配置された第2分離電極から構成されており、

第1分離電極は、第1電極と第2分離電極との間に位置する撮像素子。

[A02] 第1分離電極の電位は一定の値 V_{ES-1} であり、第2分離電極の電位も一定の値 V_{ES-2} である [A01] に記載の撮像素子。

[A03] 第1分離電極の電位は一定の値 V_{ES-1} から変化し、第2分離電極の電位は一定の値 V_{ES-2} である [A01] に記載の撮像素子。

[A04] 蓄積すべき電荷が電子の場合、 $V_{ES-1} > V_{ES-2}$ 、蓄積すべき正孔が電子の場合、 $V_{ES-1} < V_{ES-2}$ を満足する [A02] 又は [A03] に記載の撮像素子。

[A05] $V_{ES-2} = V_{ES-1}$ を満足する [A02] 又は [A03] に記載の撮像素子。

[A06] 《固体撮像装置：第1の態様》

第1の方向に沿ってP個、第1の方向とは異なる第2の方向に沿ってQ個の、 $P \times Q$ 個（但し、 $P \geq 2$ 、 $Q \geq 1$ ）の撮像素子から構成された撮像素子ブロックを、複数、有しており、

各撮像素子は、

第1電極、

第1電極と離間して配置された電荷蓄積用電極、

第1電極及び電荷蓄積用電極と離間して配置され、電荷蓄積用電極を取り囲む分離電極、

第1電極と接し、絶縁層を介して電荷蓄積用電極の上方に形成された光電変換層、並びに、

光電変換層上に形成された第2電極、
を備えており、

分離電極は、第1分離電極、第2分離電極及び第3分離電極から構成されており、

第1分離電極は、撮像素子ブロックにおける、少なくとも第2の方向に沿って並置された撮像素子と撮像素子の間に、第1電極と隣接して、且つ、離間して配置されており、

第2分離電極は、撮像素子ブロックにおける撮像素子と撮像素子の間に配置されており、

第3分離電極は、撮像素子ブロックと撮像素子ブロックの間に配置されている固体撮像装置。

[A07] 第3分離電極は、隣接する撮像素子ブロックにおいて共有されている[A06]に記載の固体撮像装置。

[A08] 第1分離電極は、撮像素子ブロックにおける、第2の方向に沿って並置された撮像素子と撮像素子の間に、第1電極と隣接して、且つ、離間して配置されており、

第2分離電極は、第1の方向に沿って並置された撮像素子と撮像素子の間に配置されており、且つ、第2の方向に沿って並置された撮像素子と撮像素子の間に、第1分離電極と離間して配置されている[A06]又は[A07]に記載の固体撮像装置。

[A09] 第2分離電極と第3分離電極とは繋がっている[A08]に記載の固体撮像装置。

[A10] 第1分離電極は、撮像素子ブロックにおける、第2の方向に沿って並置された撮像素子と撮像素子の間に、第1電極と隣接して、且つ、離間して配置されており、更に、第1の方向に沿って並置された撮像素子と撮像素子の間に、第1電極と隣接して、且つ、離間して配置されており、

第2分離電極は、第2の方向に沿って並置された撮像素子と撮像素子の間に、第1分離電極と離間して配置されており、更に、第1の方向に沿って並置された撮像素子と撮像素子の間に、第1分離電極と離間して配置されている[A06]又は[A07]に記載の固体撮像装置。

[A11] 第2分離電極と第3分離電極とは繋がっている[A10]に記載の固体撮像装置。

[A12] 第1分離電極の電位は一定の値 V_{ES-1} であり、第2分離電極及び第3分離電極の電位も一定の値 V_{ES-2} である[A11]に記載の固体撮像装置。

[A13] 第1分離電極の電位は一定の値 V_{ES-1} から変化し、第2分離電極及

び第3分離電極の電位は一定の値 V_{ES-2} である [A 1 1] に記載の固体撮像装置。

[A 1 4] 蓄積すべき電荷が電子の場合、 $V_{ES-1} > V_{ES-2}$ 、蓄積すべき正孔が電子の場合、 $V_{ES-1} < V_{ES-2}$ を満足する [A 1 2] 又は [A 1 3] に記載の固体撮像装置。

[A 1 5] $V_{ES-2} = V_{ES-1}$ を満足する [A 1 2] 又は [A 1 3] に記載の固体撮像装置。

[A 1 6] 撮像素子ブロックを構成する $P \times Q$ 個の撮像素子において、第1電極は共有されている [A 0 6] 乃至 [A 1 5] のいずれか1項に記載の固体撮像装置。

[A 1 7] $P = 2$ 、 $Q = 2$ である [A 0 6] 乃至 [A 1 6] のいずれか1項に記載の固体撮像装置。

[A 1 8] 半導体基板を更に備えており、

光電変換部は、半導体基板の上方に配置されている [A 0 1] 乃至 [A 1 7] のいずれか1項に記載の固体撮像装置。

[A 1 9] 第1電極と電荷蓄積用電極との間に、第1電極及び電荷蓄積用電極と離間して配置され、且つ、絶縁層を介して光電変換層と対向して配置された転送制御用電極を更に備えている [A 0 1] 乃至 [A 1 8] のいずれか1項に記載の固体撮像装置。

[A 2 0] 電荷蓄積用電極は、複数の電荷蓄積用電極セグメントから構成されている [A 0 1] 乃至 [A 1 9] のいずれか1項に記載の固体撮像装置。

[A 2 1] 電荷蓄積用電極の大きさは第1電極よりも大きい [A 0 1] 乃至 [A 2 0] のいずれか1項に記載の固体撮像装置。

[A 2 2] 第1電極は、絶縁層に設けられた開口部内を延在し、光電変換層と接続されている [A 0 1] 乃至 [A 2 1] のいずれか1項に記載の固体撮像装置。

[A 2 3] 光電変換層は、絶縁層に設けられた開口部内を延在し、第1電極と接続されている [A 0 1] 乃至 [A 2 1] のいずれか1項に記載の固体撮

像装置。

[A 2 4] 第 1 電極の頂面の縁部は絶縁層で覆われており、

開口部の底面には第 1 電極が露出しており、

第 1 電極の頂面と接する絶縁層の面を第 1 面、電荷蓄積用電極と対向する光電変換層の部分と接する絶縁層の面を第 2 面としたとき、開口部の側面は、第 1 面から第 2 面に向かって広がる傾斜を有する [A 2 3] に記載の固体撮像装置。

[A 2 5] 第 1 面から第 2 面に向かって広がる傾斜を有する開口部の側面は、電荷蓄積用電極側に位置する [A 2 4] に記載の固体撮像装置。

[A 2 6] 《第 1 電極及び電荷蓄積用電極の電位の制御》

半導体基板に設けられ、駆動回路を有する制御部を更に備えており、

第 1 電極及び電荷蓄積用電極は、駆動回路に接続されており、

電荷蓄積期間において、駆動回路から、第 1 電極に電位 V_{11} が印加され、電荷蓄積用電極に電位 V_{12} が印加され、光電変換層に電荷が蓄積され、

電荷転送期間において、駆動回路から、第 1 電極に電位 V_{21} が印加され、電荷蓄積用電極に電位 V_{22} が印加され、光電変換層に蓄積された電荷が第 1 電極を経由して制御部に読み出される [A 0 1] 乃至 [A 2 5] のいずれか 1 項に記載の固体撮像装置。

但し、第 1 電極の電位が第 2 電極より高い場合、

$$V_{12} \geq V_{11}、\text{且つ、} V_{22} < V_{21}$$

であり、第 1 電極の電位が第 2 電極より低い場合、

$$V_{12} \leq V_{11}、\text{且つ、} V_{22} > V_{21}$$

である。

[A 2 7] 《電荷蓄積用電極セグメント》

電荷蓄積用電極は、複数の電荷蓄積用電極セグメントから構成されている

[A 0 1] 乃至 [A 1 9] のいずれか 1 項に記載の固体撮像装置。

[A 2 8] 第 1 電極の電位が第 2 電極より高い場合、電荷転送期間において、第 1 電極に最も近い所に位置する電荷蓄積用電極セグメントに印加される

電位は、第1電極に最も遠い所に位置する電荷蓄積用電極セグメントに印加される電位よりも高く、

第1電極の電位が第2電極より低い場合、電荷転送期間において、第1電極に最も近い所に位置する電荷蓄積用電極セグメントに印加される電位は、第1電極に最も遠い所に位置する電荷蓄積用電極セグメントに印加される電位よりも低い〔A27〕に記載の固体撮像装置。

〔A29〕半導体基板には、制御部を構成する少なくとも浮遊拡散層及び増幅トランジスタが設けられており、

第1電極は、浮遊拡散層及び増幅トランジスタのゲート部に接続されている〔A01〕乃至〔A28〕のいずれか1項に記載の固体撮像装置。

〔A30〕半導体基板には、更に、制御部を構成するリセット・トランジスタ及び選択トランジスタが設けられており、

浮遊拡散層は、リセット・トランジスタの一方のソース／ドレイン領域に接続されており、

増幅トランジスタの一方のソース／ドレイン領域は、選択トランジスタの一方のソース／ドレイン領域に接続されており、選択トランジスタの他方のソース／ドレイン領域は信号線に接続されている〔A29〕に記載の固体撮像装置。

〔A31〕第2電極側から光が入射し、第2電極よりの光入射側には遮光層が形成されている〔A01〕乃至〔A30〕のいずれか1項に記載の固体撮像装置。

〔A32〕第2電極側から光が入射し、第1電極には光が入射しない〔A01〕乃至〔A30〕のいずれか1項に記載の固体撮像装置。

〔A33〕第2電極よりの光入射側であって、第1電極の上方には遮光層が形成されている〔A32〕に記載の固体撮像装置。

〔A34〕電荷蓄積用電極及び第2電極の上方にはオンチップ・マイクロ・レンズが設けられており、

オンチップ・マイクロ・レンズに入射する光は、電荷蓄積用電極に集光さ

れる [A 3 2] に記載の固体撮像装置。

[B 0 1] 《撮像素子：第 1 構成》

光電変換部は、 N 個（但し、 $N \geq 2$ ）の光電変換部セグメントから構成されており、

光電変換層は、 N 個の光電変換層セグメントから構成されており、

絶縁層は、 N 個の絶縁層セグメントから構成されており、

電荷蓄積用電極は、 N 個の電荷蓄積用電極セグメントから構成されており、

第 n 番目（但し、 $n = 1, 2, 3 \cdots N$ ）の光電変換部セグメントは、第 n 番目の電荷蓄積用電極セグメント、第 n 番目の絶縁層セグメント及び第 n 番目の光電変換層セグメントから構成されており、

n の値が大きい光電変換部セグメントほど、第 1 電極から離れて位置し、

第 1 番目の光電変換部セグメントから第 N 番目の光電変換部セグメントに互り、絶縁層セグメントの厚さが、漸次、変化している [A 0 1] 乃至 [A 3 4] のいずれか 1 項に記載の固体撮像装置。

[B 0 2] 《撮像素子：第 2 構成》

光電変換部は、 N 個（但し、 $N \geq 2$ ）の光電変換部セグメントから構成されており、

光電変換層は、 N 個の光電変換層セグメントから構成されており、

絶縁層は、 N 個の絶縁層セグメントから構成されており、

電荷蓄積用電極は、 N 個の電荷蓄積用電極セグメントから構成されており、

第 n 番目（但し、 $n = 1, 2, 3 \cdots N$ ）の光電変換部セグメントは、第 n 番目の電荷蓄積用電極セグメント、第 n 番目の絶縁層セグメント及び第 n 番目の光電変換層セグメントから構成されており、

n の値が大きい光電変換部セグメントほど、第 1 電極から離れて位置し、

第 1 番目の光電変換部セグメントから第 N 番目の光電変換部セグメントに互り、光電変換層セグメントの厚さが、漸次、変化している [A 0 1] 乃至

[A 3 4] のいずれか 1 項に記載の固体撮像装置。

[B 0 3] 《撮像素子：第 3 構成》

光電変換部は、 N 個（但し、 $N \geq 2$ ）の光電変換部セグメントから構成されており、

光電変換層は、 N 個の光電変換層セグメントから構成されており、

絶縁層は、 N 個の絶縁層セグメントから構成されており、

電荷蓄積用電極は、 N 個の電荷蓄積用電極セグメントから構成されており、

第 n 番目（但し、 $n = 1, 2, 3 \cdots N$ ）の光電変換部セグメントは、第 n 番目の電荷蓄積用電極セグメント、第 n 番目の絶縁層セグメント及び第 n 番目の光電変換層セグメントから構成されており、

n の値が大きい光電変換部セグメントほど、第 1 電極から離れて位置し、

隣接する光電変換部セグメントにおいて、絶縁層セグメントを構成する材料が異なる [A 0 1] 乃至 [A 3 4] のいずれか 1 項に記載の固体撮像装置。

[B 0 4] 《撮像素子：第 4 構成》

光電変換部は、 N 個（但し、 $N \geq 2$ ）の光電変換部セグメントから構成されており、

光電変換層は、 N 個の光電変換層セグメントから構成されており、

絶縁層は、 N 個の絶縁層セグメントから構成されており、

電荷蓄積用電極は、相互に離間されて配置された、 N 個の電荷蓄積用電極セグメントから構成されており、

第 n 番目（但し、 $n = 1, 2, 3 \cdots N$ ）の光電変換部セグメントは、第 n 番目の電荷蓄積用電極セグメント、第 n 番目の絶縁層セグメント及び第 n 番目の光電変換層セグメントから構成されており、

n の値が大きい光電変換部セグメントほど、第 1 電極から離れて位置し、

隣接する光電変換部セグメントにおいて、電荷蓄積用電極セグメントを構成する材料が異なる [A 0 1] 乃至 [A 3 4] のいずれか 1 項に記載の固体

撮像装置。

[B 0 5] 《撮像素子：第 5 構成》

光電変換部は、 N 個（但し、 $N \geq 2$ ）の光電変換部セグメントから構成されており、

光電変換層は、 N 個の光電変換層セグメントから構成されており、

絶縁層は、 N 個の絶縁層セグメントから構成されており、

電荷蓄積用電極は、相互に離間されて配置された、 N 個の電荷蓄積用電極セグメントから構成されており、

第 n 番目（但し、 $n = 1, 2, 3 \cdots N$ ）の光電変換部セグメントは、第 n 番目の電荷蓄積用電極セグメント、第 n 番目の絶縁層セグメント及び第 n 番目の光電変換層セグメントから構成されており、

n の値が大きい光電変換部セグメントほど、第 1 電極から離れて位置し、

第 1 番目の光電変換部セグメントから第 N 番目の光電変換部セグメントに互い、電荷蓄積用電極セグメントの面積が、漸次、小さくなっている [A 0 1] 乃至 [A 3 4] のいずれか 1 項に記載の固体撮像装置。

[B 0 6] 《撮像素子：第 6 構成》

電荷蓄積用電極と絶縁層と光電変換層の積層方向を Z 方向、第 1 電極から離れる方向を X 方向としたとき、 YZ 仮想平面で電荷蓄積用電極と絶縁層と光電変換層が積層された積層部分を切断したときの積層部分の断面積は、第 1 電極からの距離に依存して変化する [A 0 1] 乃至 [A 3 4] のいずれか 1 項に記載の固体撮像装置。

[C 0 1] 《積層型撮像素子》

[A 0 1] 乃至 [B 0 6] のいずれか 1 項に記載の撮像素子を少なくとも 1 つ有する積層型固体撮像装置。

[D 0 1] 《固体撮像装置：第 2 の態様》

[A 0 1] 乃至 [B 0 6] のいずれか 1 項に記載の撮像素子を少なくとも 1 つ有する積層型撮像素子を備えている固体撮像装置。

[D 0 2] 撮像素子の下方には、少なくとも 1 つの下方撮像素子が設けられ

ており、

撮像素子が受光する光の波長と、下方撮像素子が受光する光の波長とは、異なる [D 0 1] に記載の固体撮像装置。

[D 0 3] 2つの下方撮像素子が積層されている [D 0 2] の記載の固体撮像装置。

[D 0 4] 下方撮像素子ブロックは、2層、設けられている [D 0 2] 又は [D 0 3] の記載の固体撮像装置。

[D 0 5] 下方撮像素子ブロックを構成する複数の撮像素子は、共有された浮遊拡散層を備えている [D 0 1] 乃至 [D 0 4] のいずれか1項に記載の固体撮像装置。

符号の説明

[0299] 1 0 . . . 撮像素子ブロック、1 1 . . . 撮像素子、1 3, 1 5 . . . 撮像素子、2 0₁, 2 0₂, 2 0₃ . . . 光電変換部セグメント、2 1 . . . 第1電極、2 2 . . . 第2電極、2 3 . . . 光電変換層、2 3' . . . 隣接する撮像素子との間に位置する光電変換層の領域、2 3_{DN} . . . 光電変換層の下層、2 3_{UP} . . . 光電変換層の上層、2 4 . . . 電荷蓄積用電極、2 4 A, 2 4 B, 2 4 C . . . 電荷蓄積用電極セグメント、2 5, 2 5 A, 2 5 B . . . 転送制御用電極（電荷転送電極）、2 6 . . . 電荷排出電極、3 0, 3 5 . . . 分離電極、3 1 A . . . 第1分離電極、3 1 B . . . 第2分離電極、3 2 . . . 第3分離電極、3 3 . . . パッド部、3 4 . . . 接続孔、4 1 . . . 第2撮像素子を構成するn型半導体領域、4 3 . . . 第3撮像素子を構成するn型半導体領域、4 2, 4 4, 7 3 . . . p⁺層、4 5 . . . 転送トランジスタのゲート部、4 6 . . . 転送トランジスタのゲート部、5 1 . . . リセット・トランジスタ T R 1_{rst}のゲート部、5 1 A . . . リセット・トランジスタ T R 1_{rst}のチャネル形成領域、5 1 B, 5 1 C . . . リセット・トランジスタ T R 1_{rst}のソース／ドレイン領域、5 2 . . . 増幅トランジスタ T R 1_{amp}のゲート部、5 2 A . . . 増幅トランジスタ T R 1_{amp}チャネル形成領域、5 2 B, 5 2 C . . . 増幅トランジスタ T R 1_{amp}のソース／ドレイン領域、5 3 . . .

選択トランジスタ $TR1_{sel}$ のゲート部、53A・・・選択トランジスタ $TR1_{sel}$ のチャネル形成領域、53B, 53C・・・選択トランジスタ $TR1_{sel}$ のソース／ドレイン領域、 FD_1 , FD_2 , FD_3 , 45C, 46C・・・浮遊拡散層、 $TR1_{amp}$ ・・・増幅トランジスタ、 $TR1_{rst}$ ・・・リセット・トランジスタ、 $TR1_{sel}$ ・・・選択トランジスタ、 $TR2_{trs}$ ・・・転送トランジスタ、 $TR2_{rst}$ ・・・リセット・トランジスタ、 $TR2_{amp}$ ・・・増幅トランジスタ、 $TR2_{sel}$ ・・・選択トランジスタ、 $TR3_{trs}$ ・・・転送トランジスタ、 $TR3_{rst}$ ・・・リセット・トランジスタ、 $TR3_{amp}$ ・・・増幅トランジスタ、 $TR3_{sel}$ ・・・選択トランジスタ、 V_{DD} ・・・電源、 RST_1 , RST_2 , RST_3 ・・・リセット線、 SEL_1 , SEL_2 , SEL_3 ・・・選択線、117, VSL_1 , VSL_2 , VSL_3 ・・・信号線、 TG_2 , TG_3 ・・・転送ゲート線、 V_{0A} , V_{0B} , V_{0T} , V_{0U} ・・・配線、61・・・コンタクトホール部、62・・・配線層、63, 64, 64_1 , 64_2 , 64_3 , 68A・・・パッド部、65, 68B・・・接続孔、66, 67・・・接続部、70・・・半導体基板、70A・・・半導体基板の第1面（おもて面）、70B・・・半導体基板の第2面（裏面）、71・・・素子分離領域、72・・・酸化膜、74・・・ HfO_2 膜、75・・・絶縁膜、76・・・層間絶縁層、77, 78, 81・・・層間絶縁層、82・・・絶縁層、82'・・・隣接する撮像素子との間の領域、82p・・・絶縁層の第1面、82q・・・絶縁層の第2面、83・・・保護層、84, 84A, 84B, 84C・・・開口部、90・・・オンチップ・マイクロ・レンズ、91・・・層間絶縁層より下方に位置する各種の撮像素子構成要素、92・・・遮光層、100・・・固体撮像装置、101・・・積層型撮像素子、111・・・撮像領域、112・・・垂直駆動回路、113・・・カラム信号処理回路、114・・・水平駆動回路、115・・・出力回路、116・・・駆動制御回路、118・・・水平信号線、200・・・電子機器（カメラ）、201・・・固体撮像装置、210・・・光学レンズ、211・・・シャッタ装置、212・・・駆動回路、213・・・信号処理回路

請求の範囲

- [請求項1] 第1電極、
第1電極と離間して配置された電荷蓄積用電極、
第1電極及び電荷蓄積用電極と離間して配置され、電荷蓄積用電極を取り囲む分離電極、
第1電極と接し、絶縁層を介して電荷蓄積用電極の上方に形成された光電変換層、並びに、
光電変換層上に形成された第2電極、
を備えており、
分離電極は、第1分離電極、及び、第1分離電極と離間して配置された第2分離電極から構成されており、
第1分離電極は、第1電極と第2分離電極との間に位置する撮像素子。
- [請求項2] 第1分離電極の電位は一定の値 V_{ES-1} であり、第2分離電極の電位も一定の値 V_{ES-2} である請求項1に記載の撮像素子。
- [請求項3] 第1分離電極の電位は一定の値 V_{ES-1} から変化し、第2分離電極の電位は一定の値 V_{ES-2} である請求項1に記載の撮像素子。
- [請求項4] 蓄積すべき電荷が電子の場合、 $V_{ES-1} > V_{ES-2}$ 、蓄積すべき正孔が電子の場合、 $V_{ES-1} < V_{ES-2}$ を満足する請求項2又は請求項3に記載の撮像素子。
- [請求項5] $V_{ES-2} = V_{ES-1}$ を満足する請求項2又は請求項3に記載の撮像素子。
- [請求項6] 第1の方向に沿ってP個、第1の方向とは異なる第2の方向に沿ってQ個の、 $P \times Q$ 個（但し、 $P \geq 2$ ， $Q \geq 1$ ）の撮像素子から構成された撮像素子ブロックを、複数、有しており、
各撮像素子は、
第1電極、
第1電極と離間して配置された電荷蓄積用電極、
第1電極及び電荷蓄積用電極と離間して配置され、電荷蓄積用電極

を取り囲む分離電極、

第1電極と接し、絶縁層を介して電荷蓄積用電極の上方に形成された光電変換層、並びに、

光電変換層上に形成された第2電極、
を備えており、

分離電極は、第1分離電極、第2分離電極及び第3分離電極から構成されており、

第1分離電極は、撮像素子ブロックにおける、少なくとも第2の方向に沿って並置された撮像素子と撮像素子の間に、第1電極と隣接して、且つ、離間して配置されており、

第2分離電極は、撮像素子ブロックにおける撮像素子と撮像素子の間に配置されており、

第3分離電極は、撮像素子ブロックと撮像素子ブロックの間に配置されている固体撮像装置。

[請求項7] 第3分離電極は、隣接する撮像素子ブロックにおいて共有されている請求項6に記載の固体撮像装置。

[請求項8] 第1分離電極は、撮像素子ブロックにおける、第2の方向に沿って並置された撮像素子と撮像素子の間に、第1電極と隣接して、且つ、離間して配置されており、

第2分離電極は、第1の方向に沿って並置された撮像素子と撮像素子の間に配置されており、且つ、第2の方向に沿って並置された撮像素子と撮像素子の間に、第1分離電極と離間して配置されている請求項6に記載の固体撮像装置。

[請求項9] 第2分離電極と第3分離電極とは繋がっている請求項8に記載の固体撮像装置。

[請求項10] 第1分離電極は、撮像素子ブロックにおける、第2の方向に沿って並置された撮像素子と撮像素子の間に、第1電極と隣接して、且つ、離間して配置されており、更に、第1の方向に沿って並置された撮像

素子と撮像素子の間に、第1電極と隣接して、且つ、離間して配置されており、

第2分離電極は、第2の方向に沿って並置された撮像素子と撮像素子の間に、第1分離電極と離間して配置されており、更に、第1の方向に沿って並置された撮像素子と撮像素子の間に、第1分離電極と離間して配置されている請求項6に記載の固体撮像装置。

[請求項11] 第2分離電極と第3分離電極とは繋がっている請求項10に記載の固体撮像装置。

[請求項12] 第1分離電極の電位は一定の値 V_{ES-1} であり、第2分離電極及び第3分離電極の電位も一定の値 V_{ES-2} である請求項11に記載の固体撮像装置。

[請求項13] 第1分離電極の電位は一定の値 V_{ES-1} から変化し、第2分離電極及び第3分離電極の電位は一定の値 V_{ES-2} である請求項11に記載の固体撮像装置。

[請求項14] 蓄積すべき電荷が電子の場合、 $V_{ES-1} > V_{ES-2}$ 、蓄積すべき正孔が電子の場合、 $V_{ES-1} < V_{ES-2}$ を満足する請求項12に記載の固体撮像装置。

[請求項15] $V_{ES-2} = V_{ES-1}$ を満足する請求項12に記載の固体撮像装置。

[請求項16] 撮像素子ブロックを構成する $P \times Q$ 個の撮像素子において、第1電極は共有されている請求項6に記載の固体撮像装置。

[請求項17] $P = 2$ 、 $Q = 2$ である請求項6に記載の固体撮像装置。

[請求項18] 請求項1乃至請求項17のいずれか1項に記載の撮像素子を少なくとも1つ有する積層型撮像素子を備えている固体撮像装置。

[請求項19] 撮像素子の下方には、少なくとも1つの下方撮像素子が設けられており、

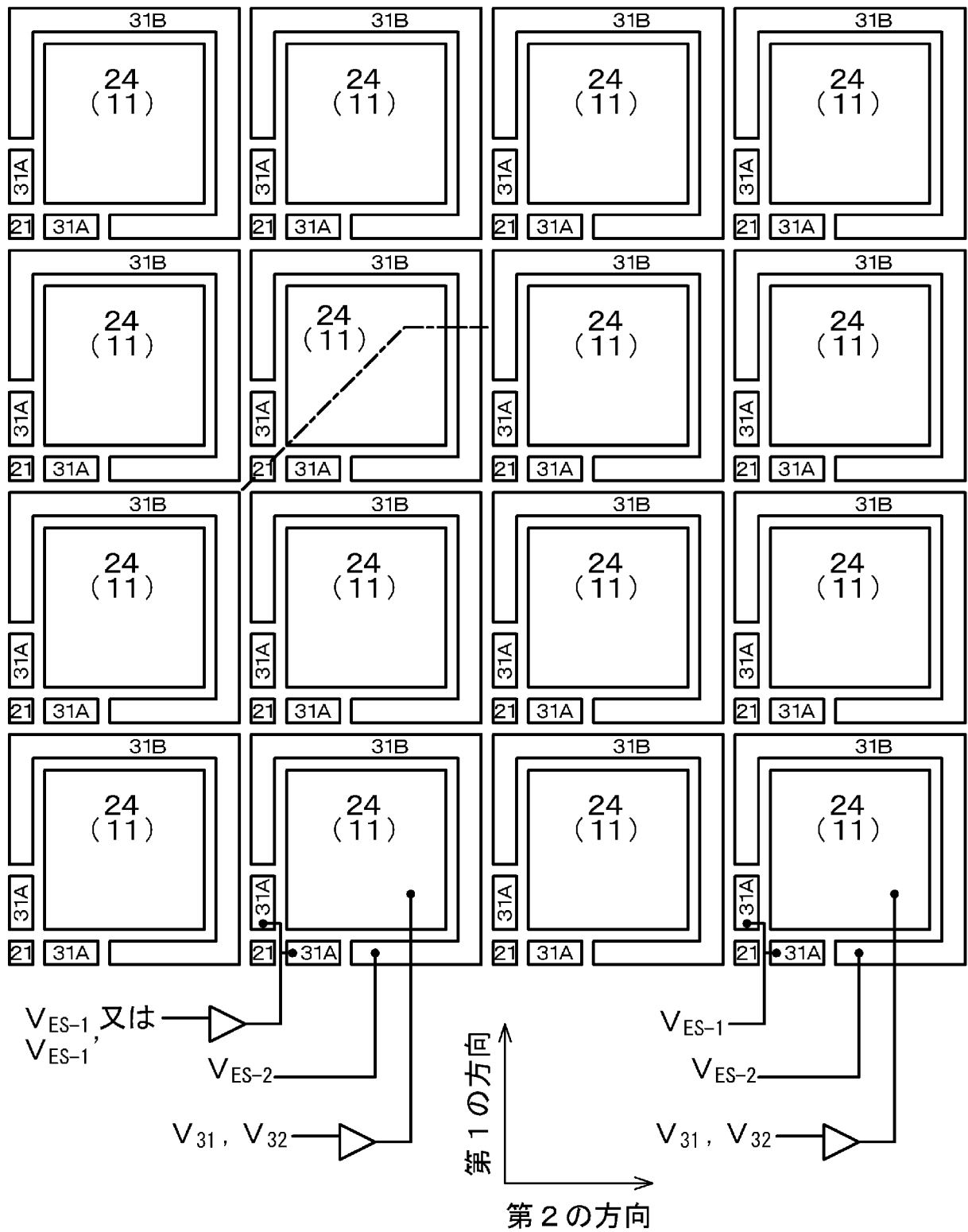
撮像素子が受光する光の波長と、下方撮像素子が受光する光の波長とは、異なる請求項18に記載の固体撮像装置。

[請求項20] 2つの下方撮像素子が積層されている請求項19に記載の固体撮像

装置。

[図1]

図 1



[図2]

図 2 A

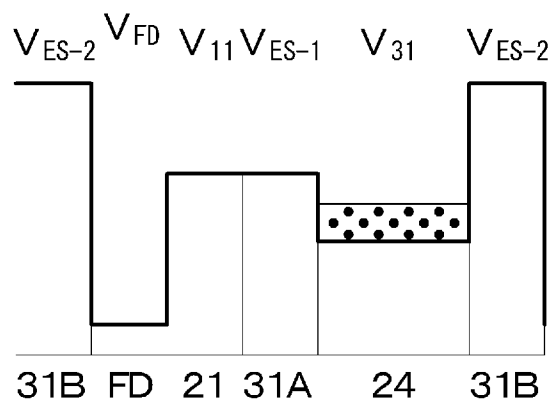
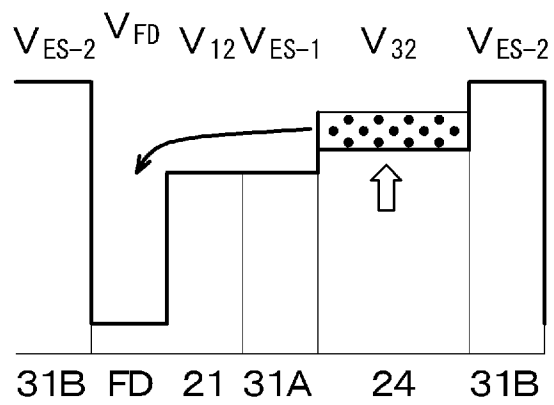


図 2 B



[図3]

図 3 A

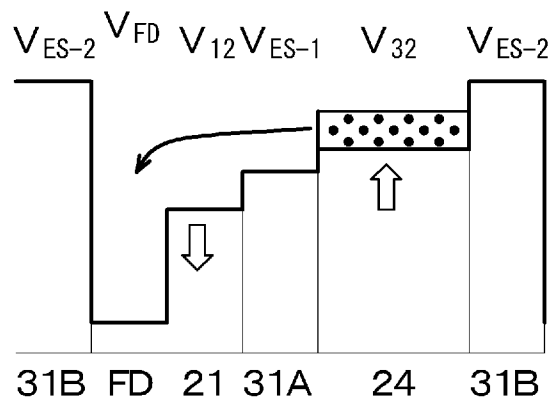
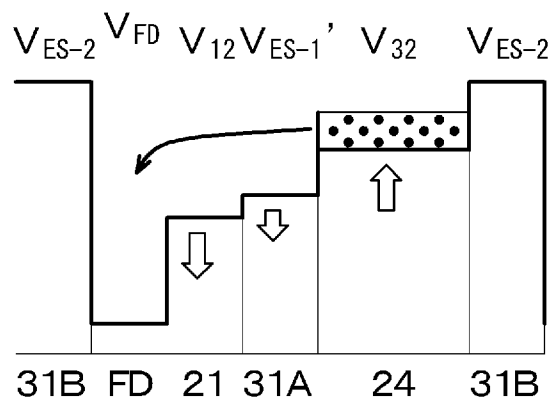


図 3 B



[図4]

図 4 A

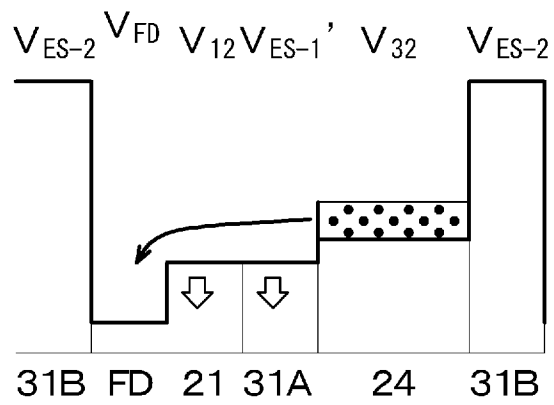
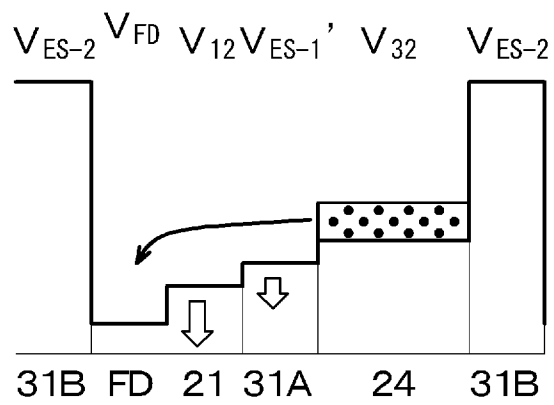


図 4 B



[図5]

図 5 A

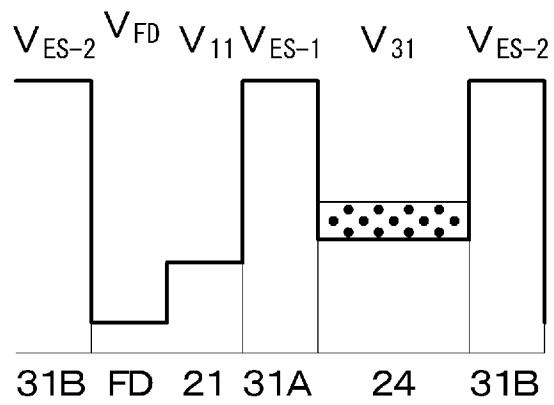


図 5 B

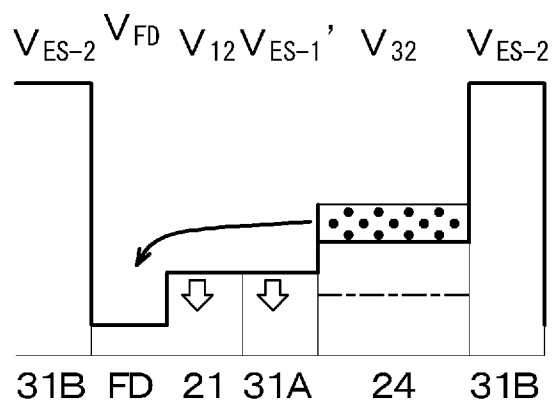
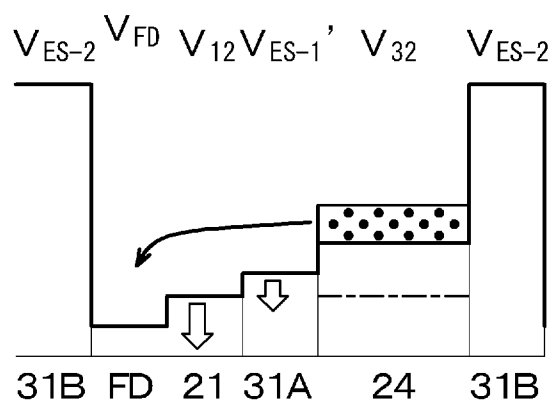


図 5 C



[図6]

図 6 A

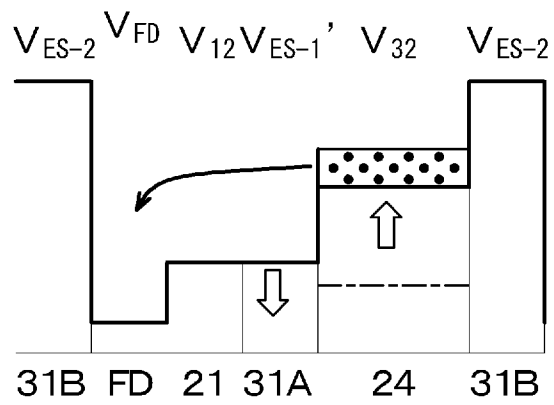
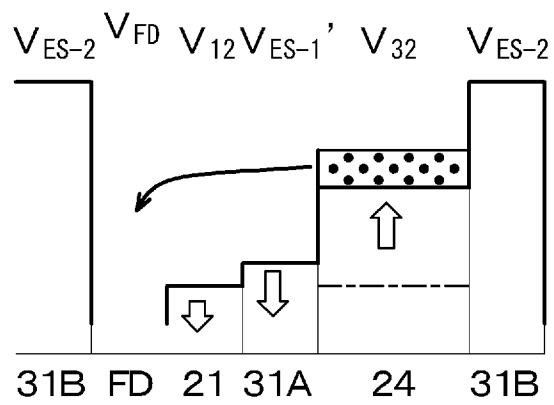


図 6 B



[図7]

図 7 A

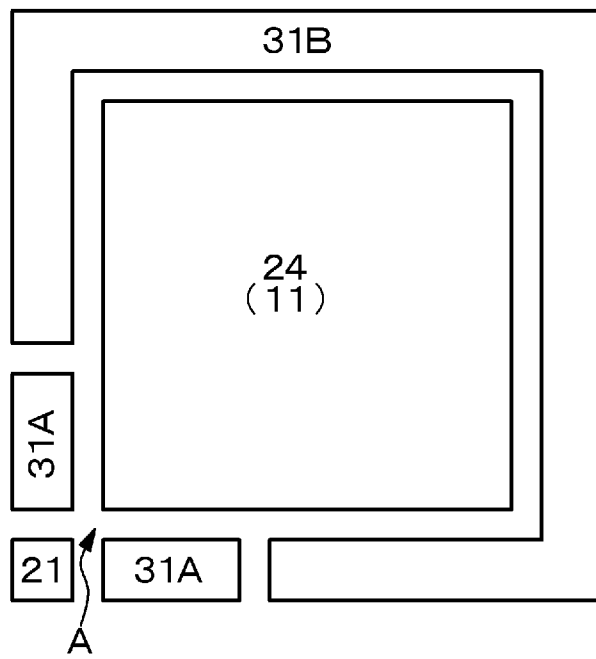
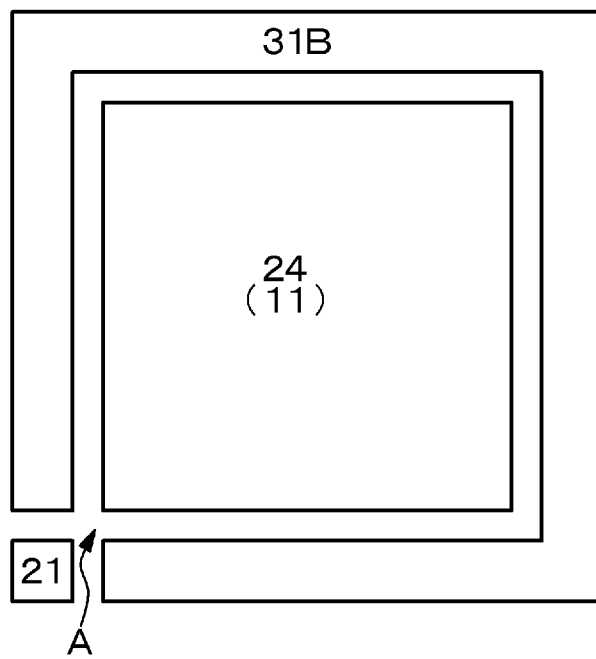
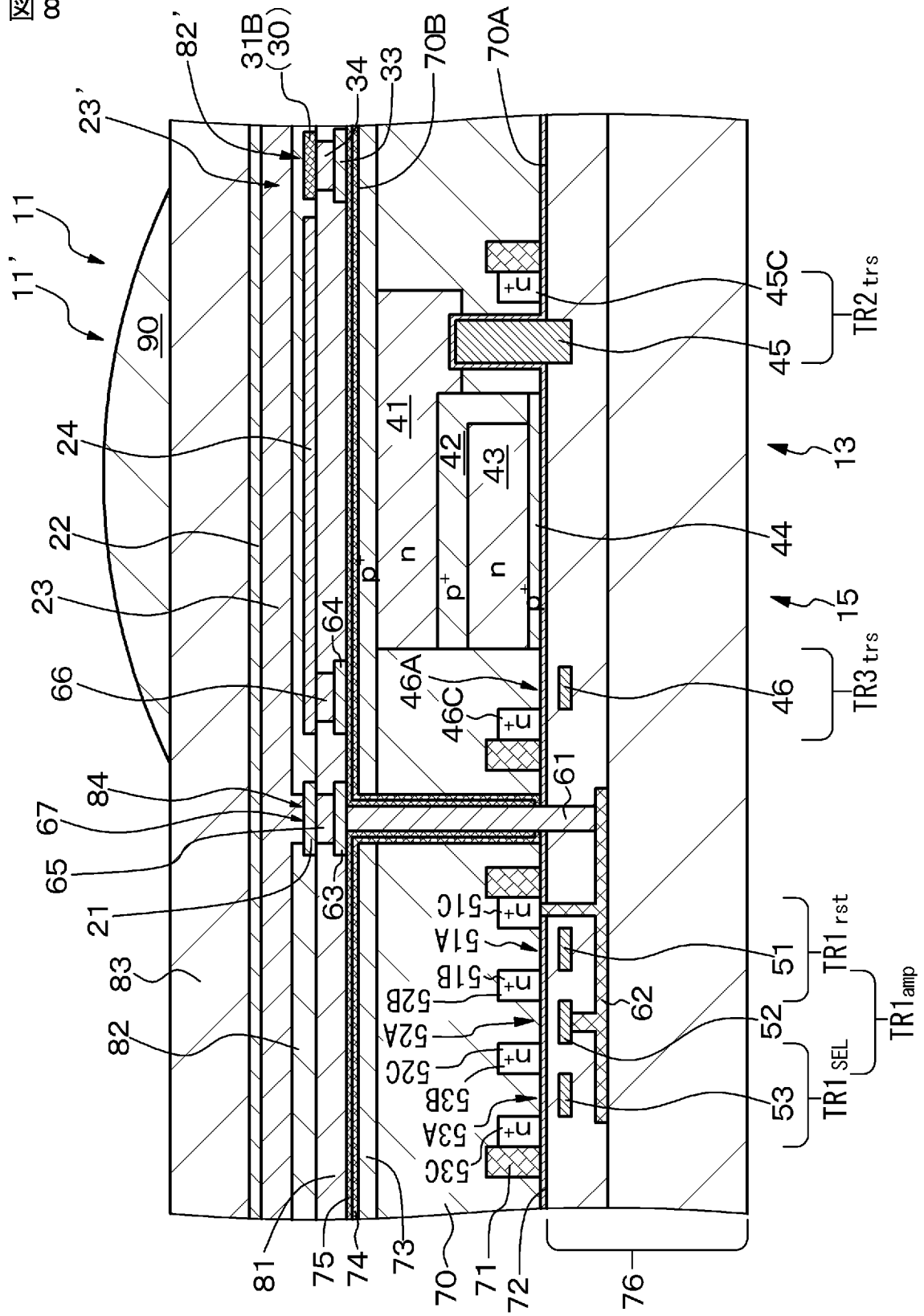


図 7 B

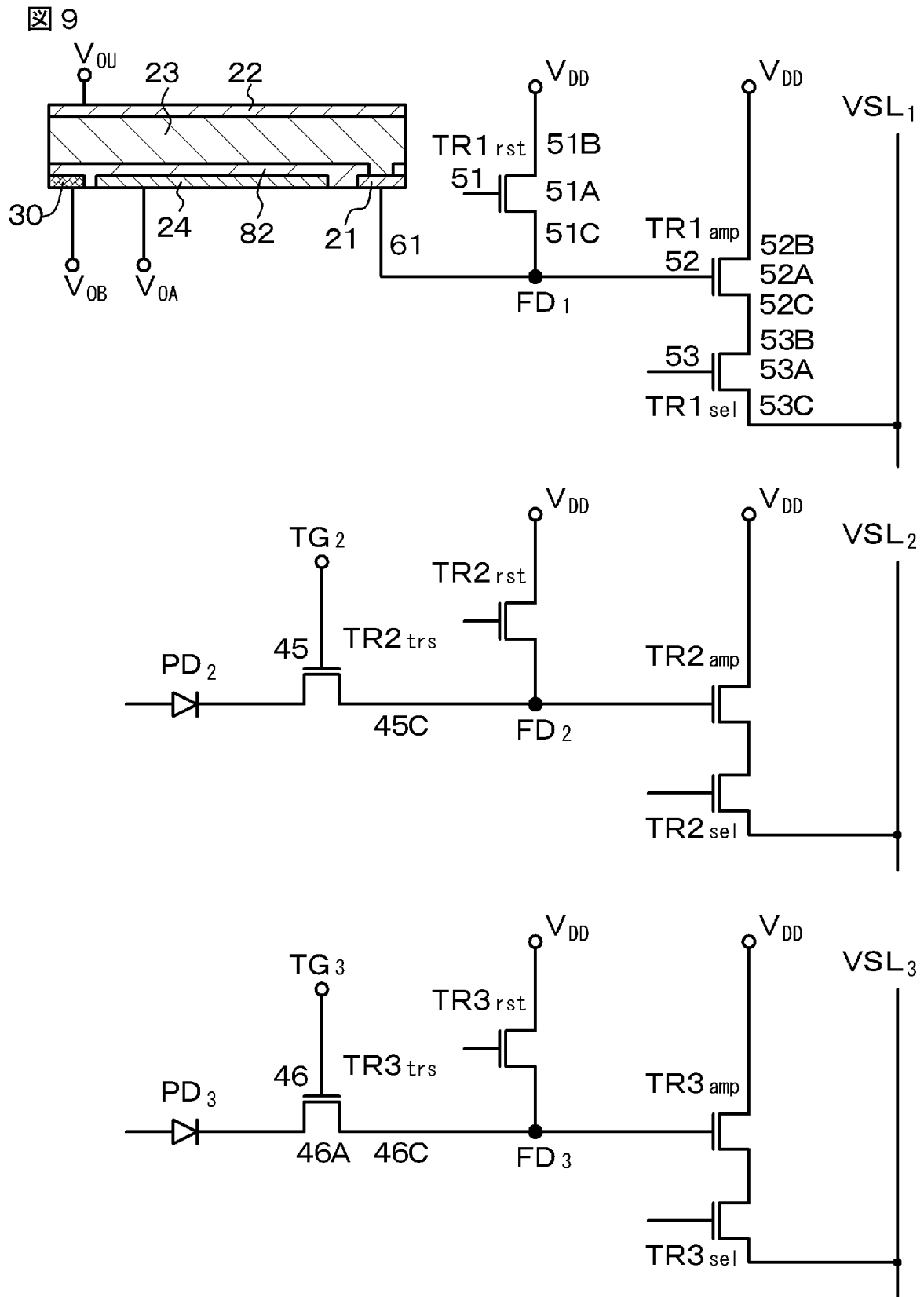


[図8]

図 8



[図9]



[図10]

図 10

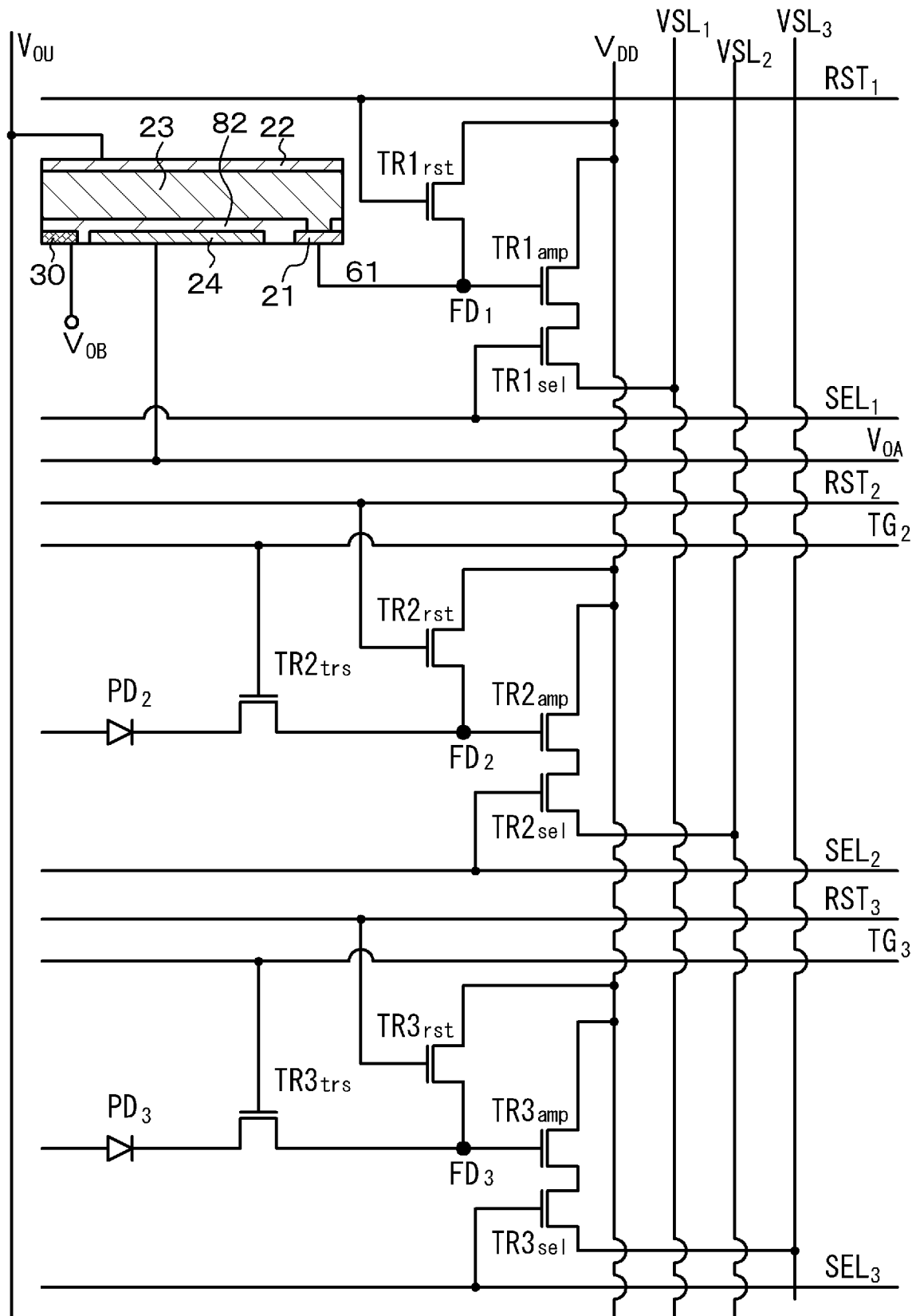
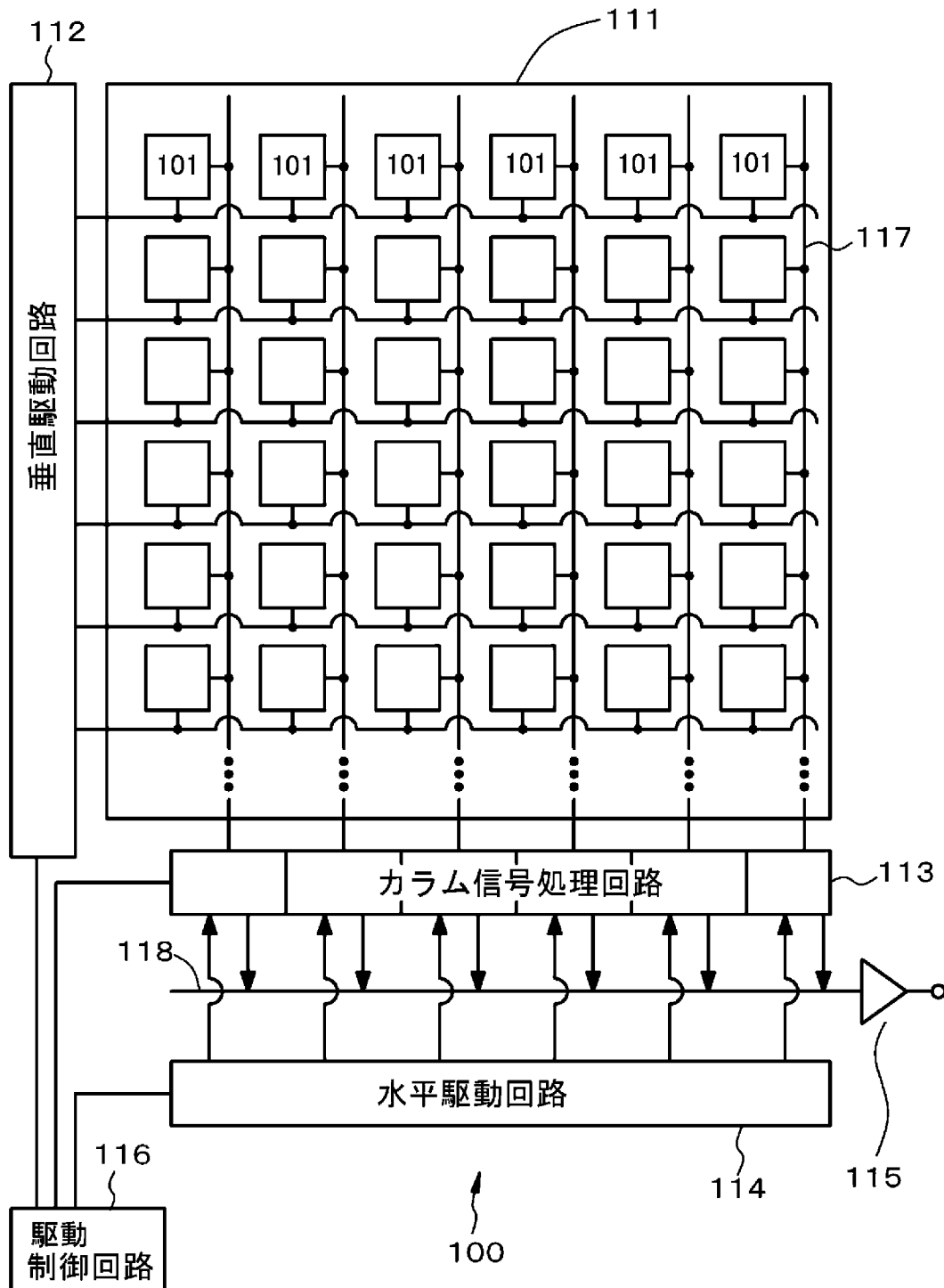


图 11



[図12]

図 1 2

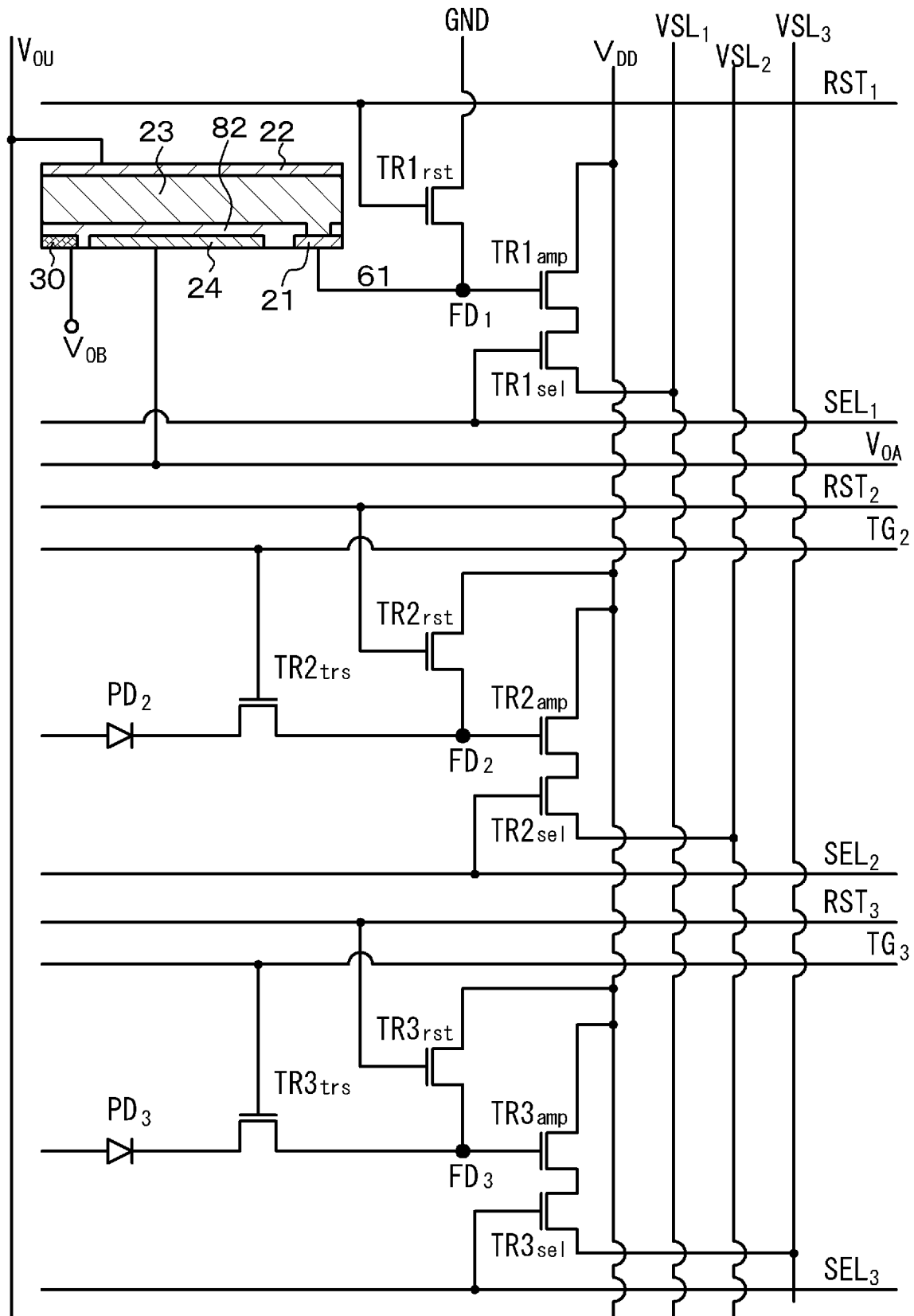
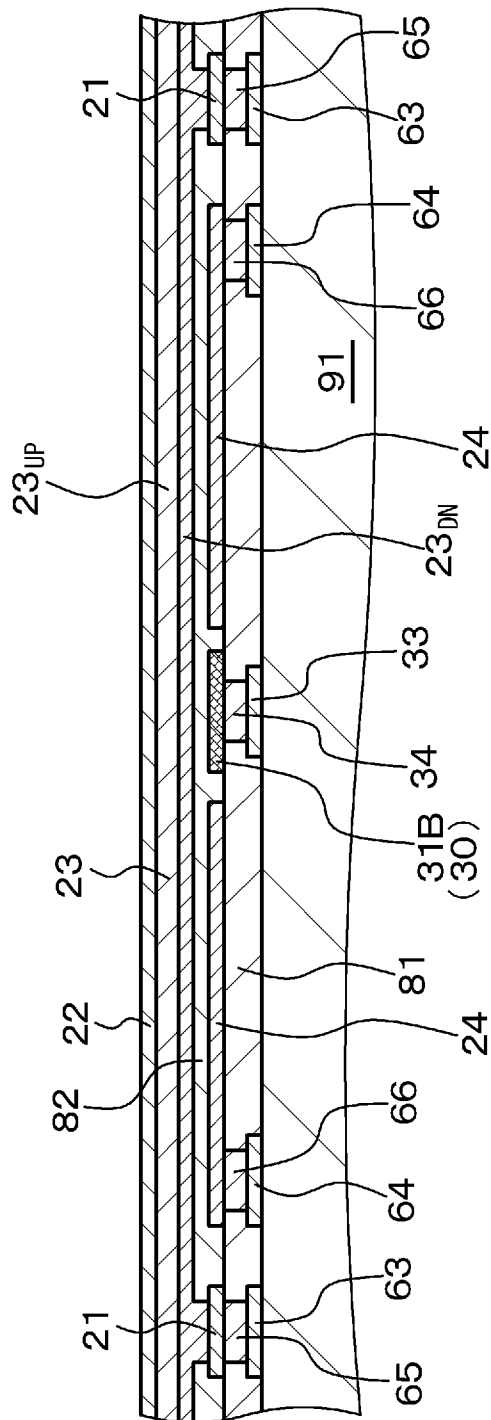


图 13



[図14]

図 1 4 第 2 の方向 ↑ 第 1 の方向 →

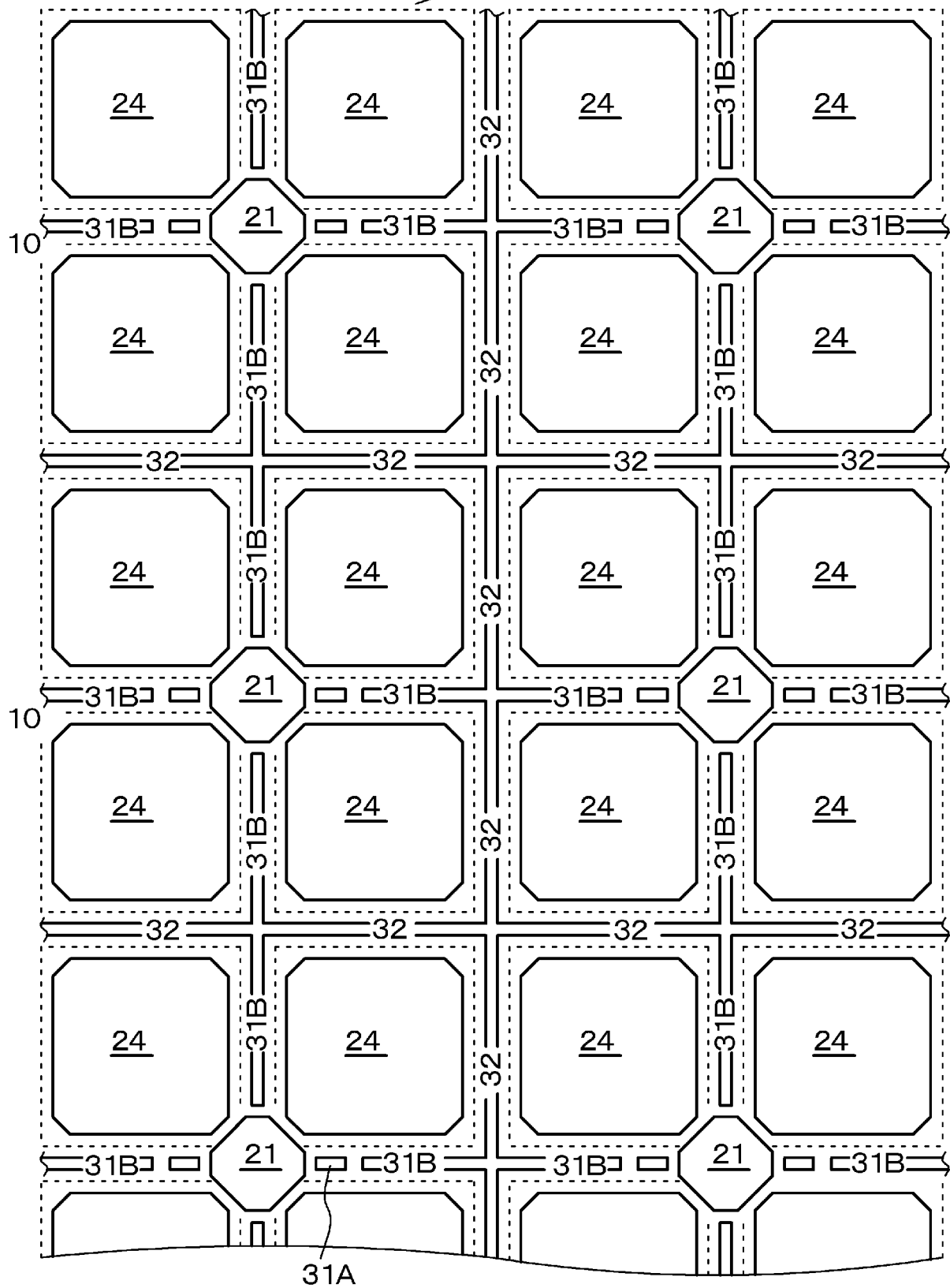
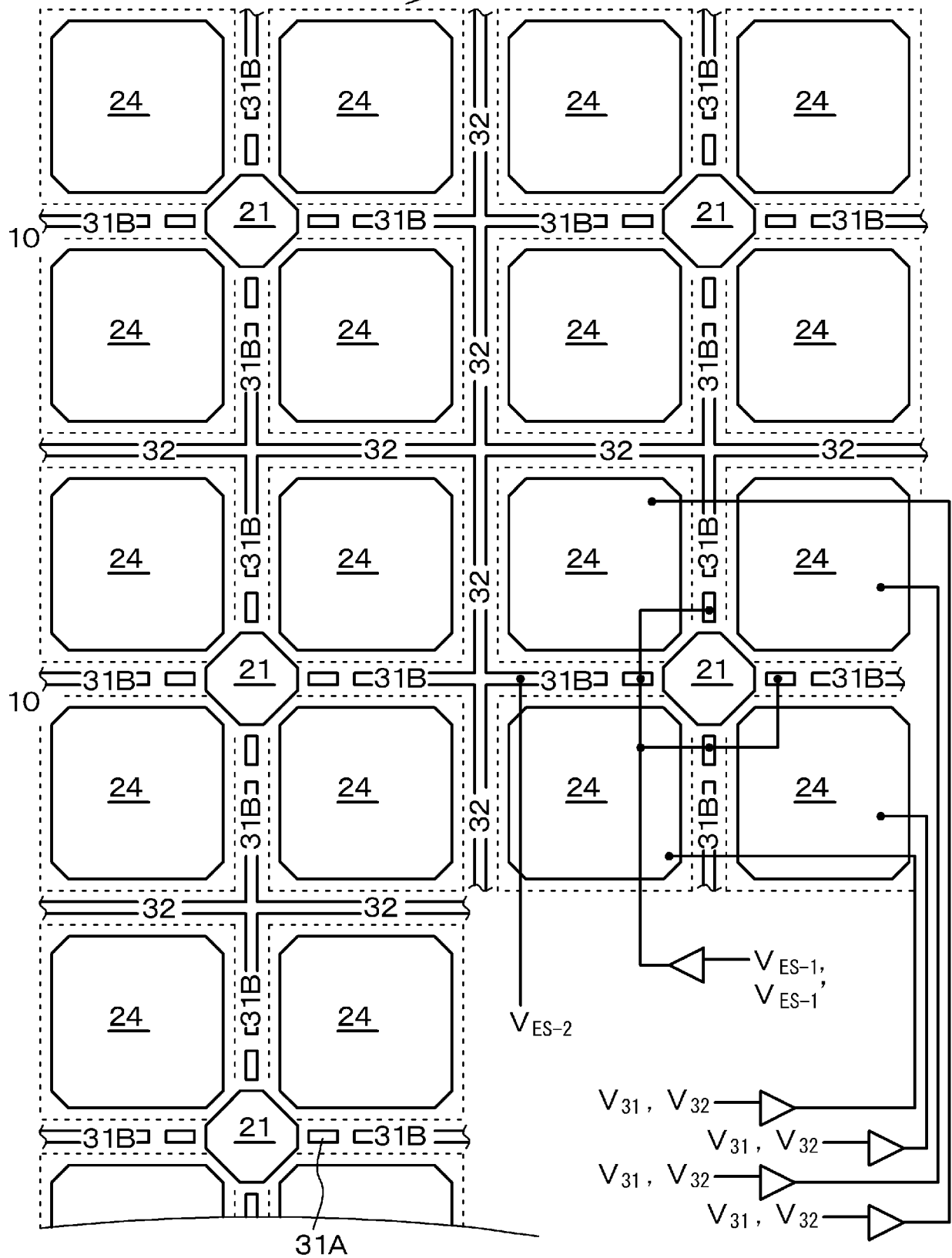


図 15

第2の方向 ↑

第1の方向 →



[図16]

図16A

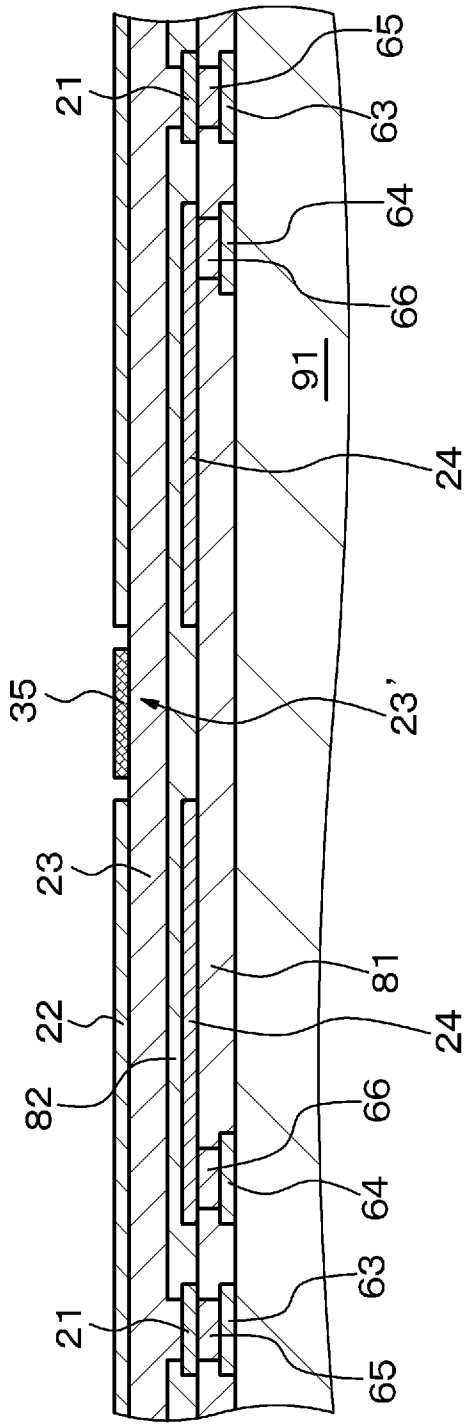
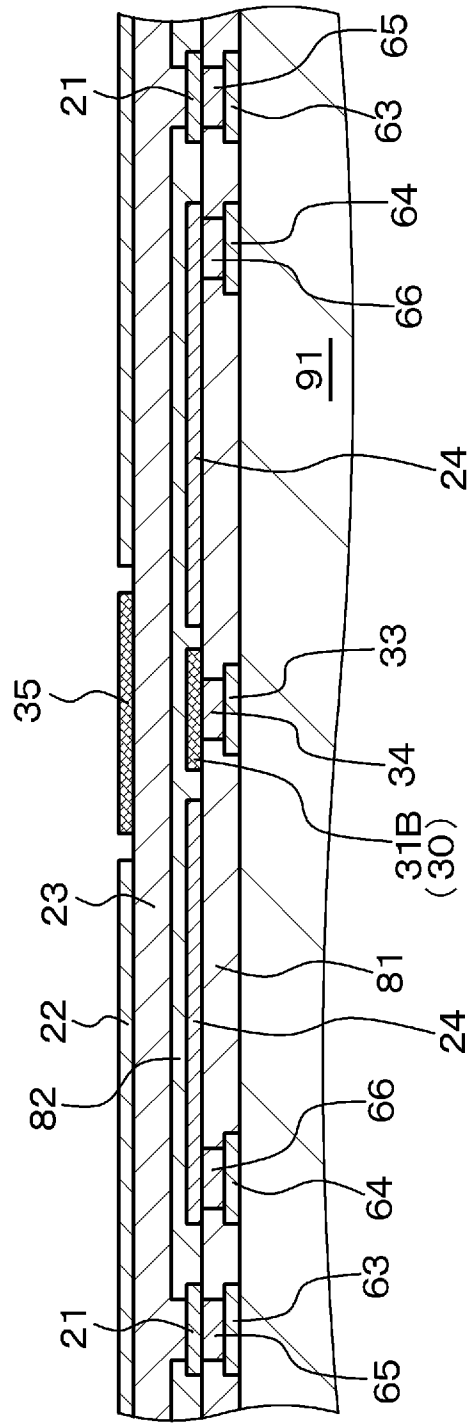


図16B



[図17]

図17A

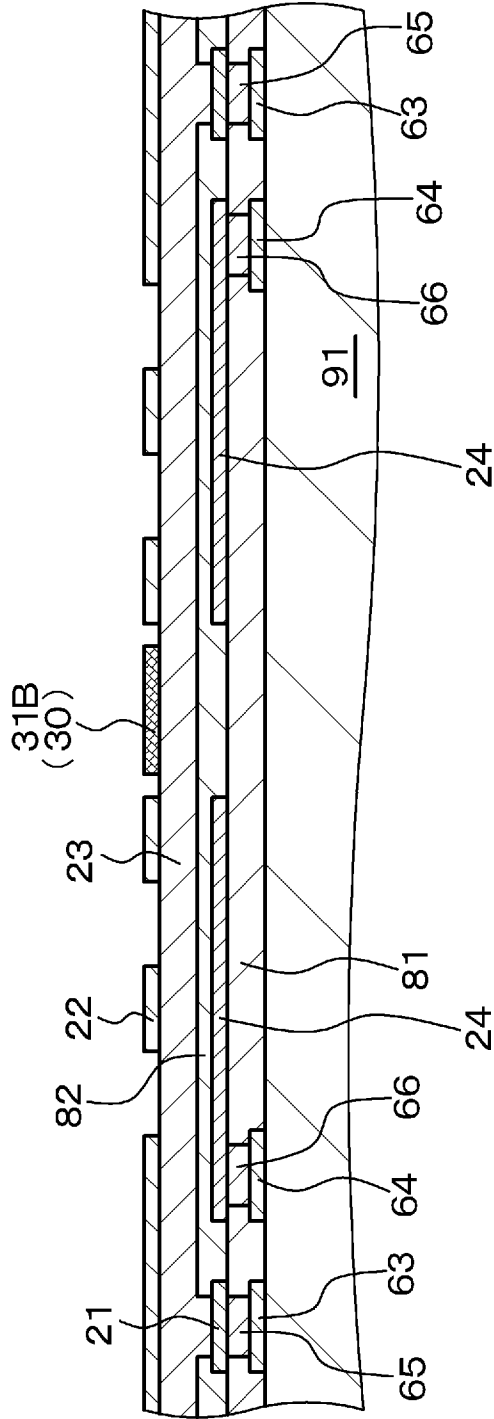


図17B

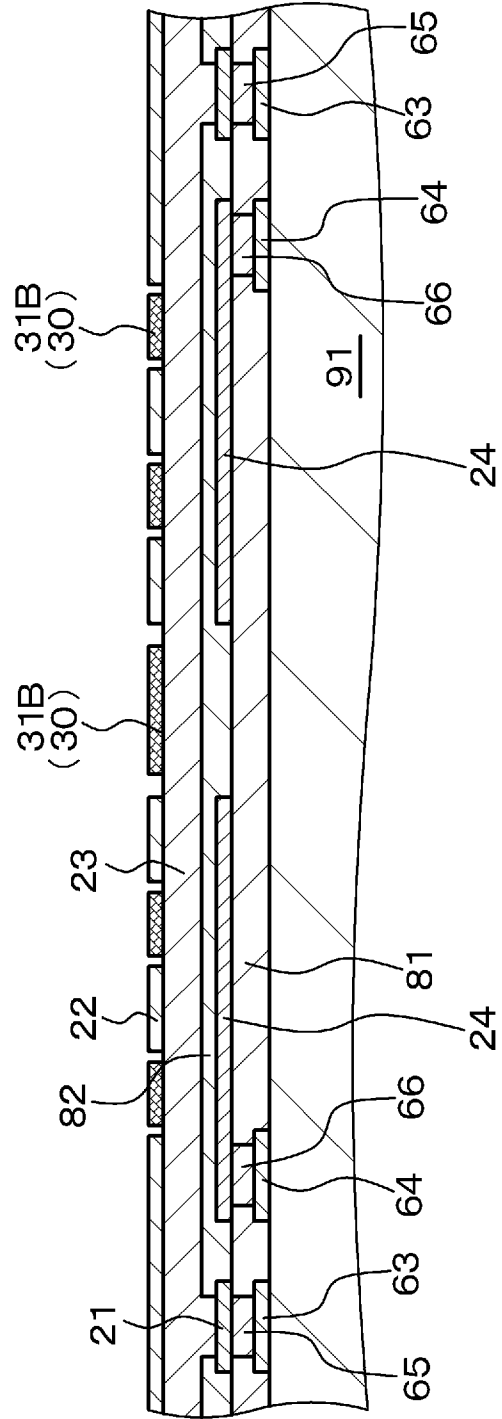
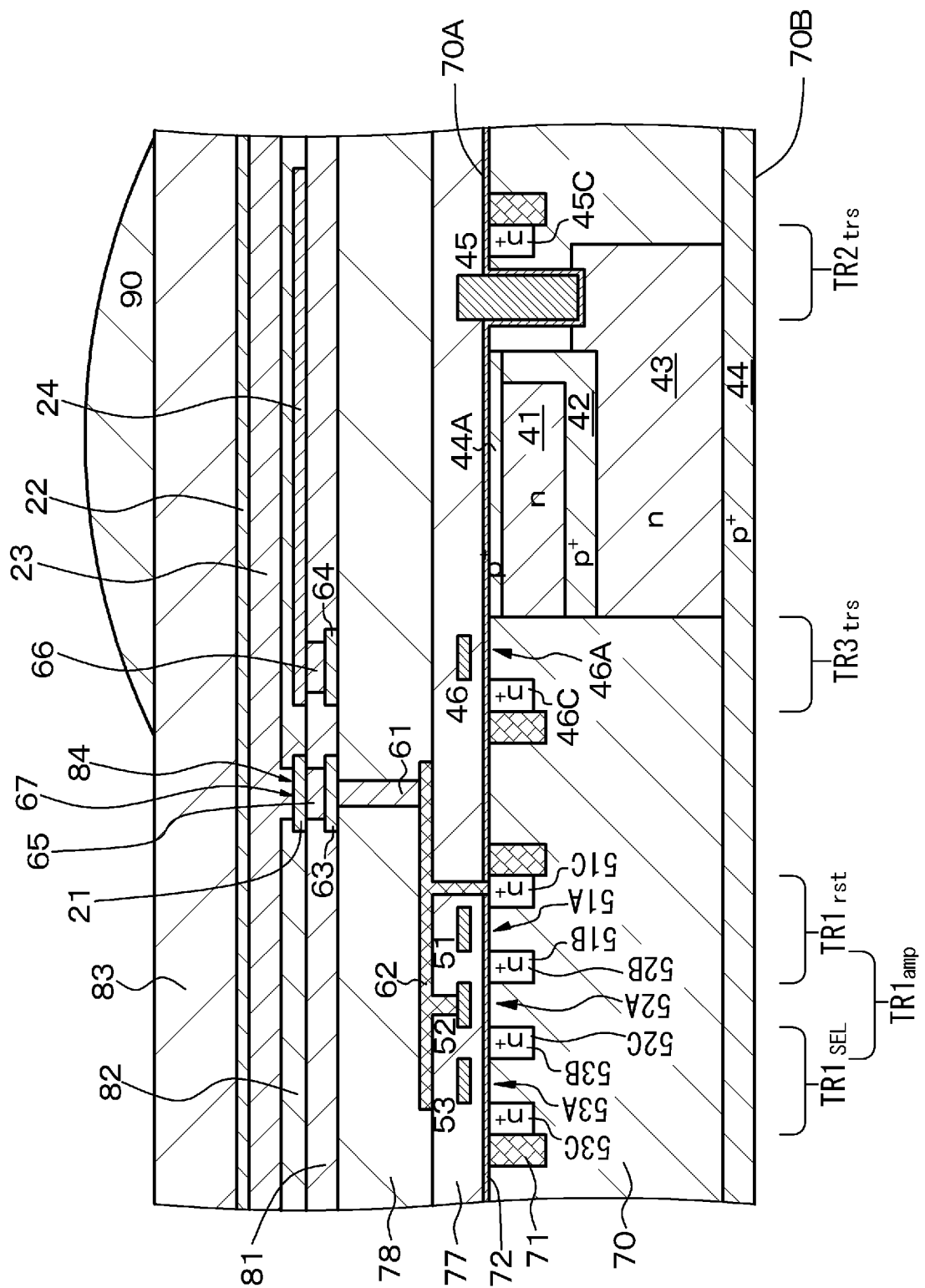
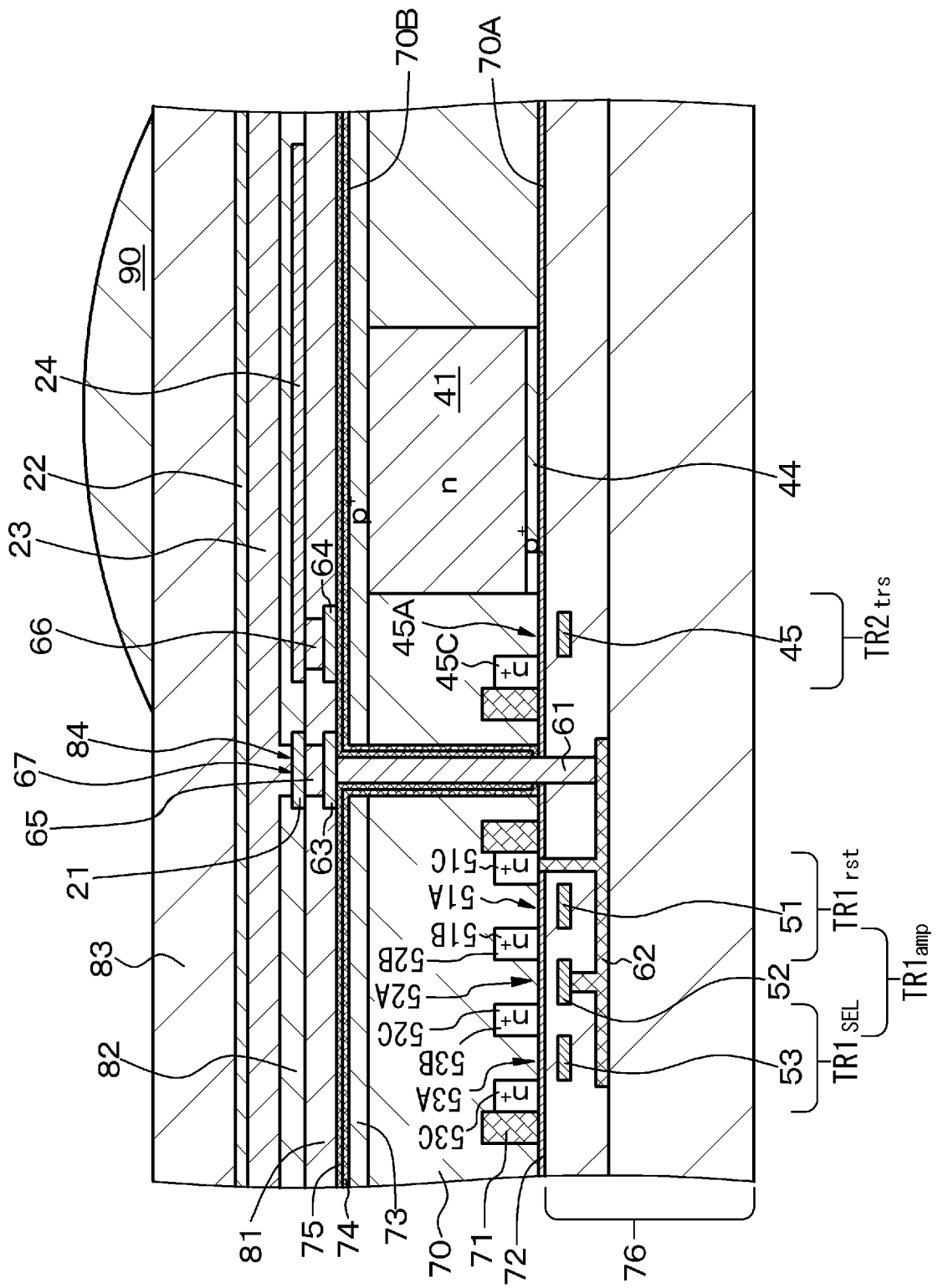


图 18



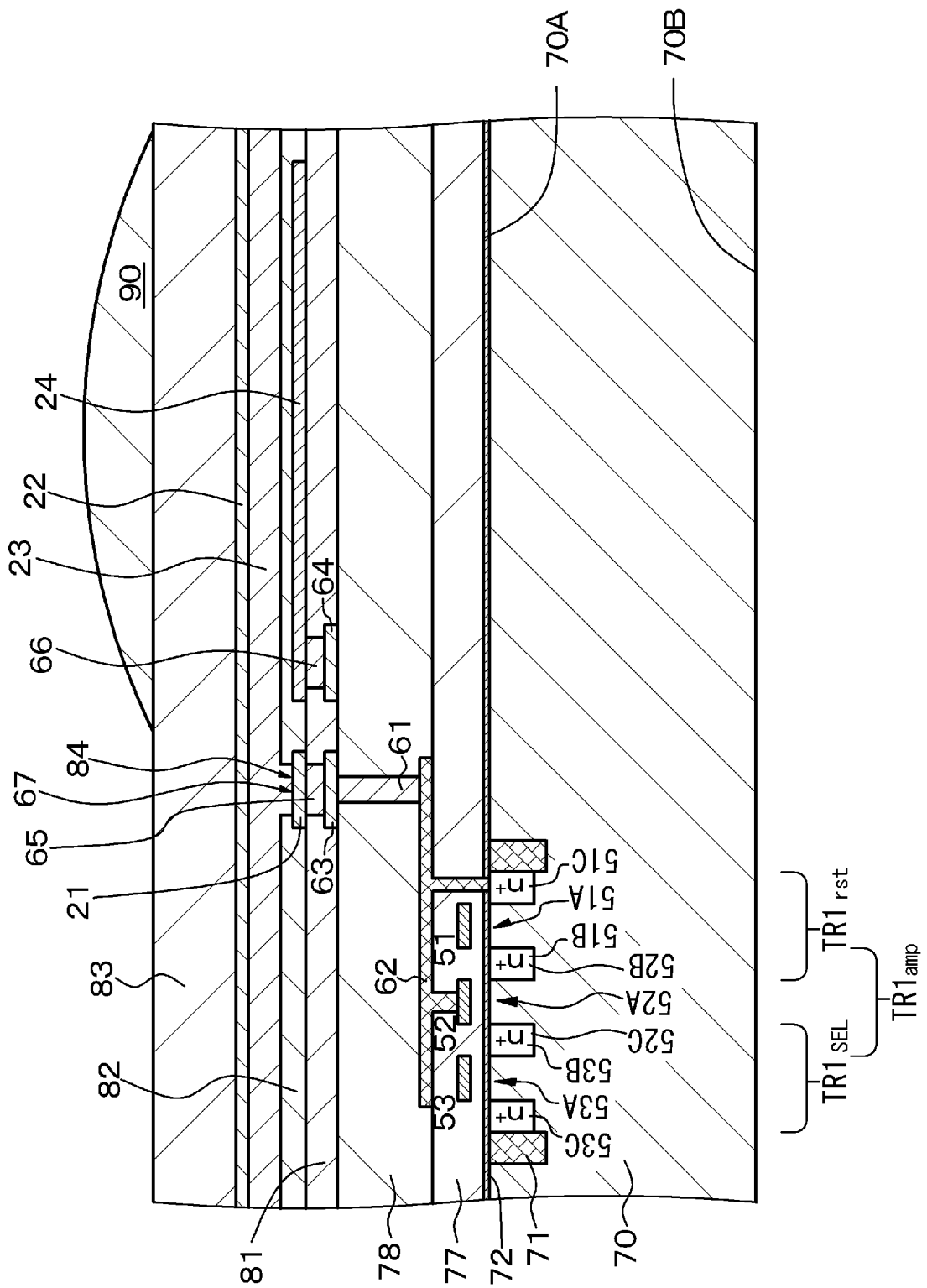
[図19]

図 19



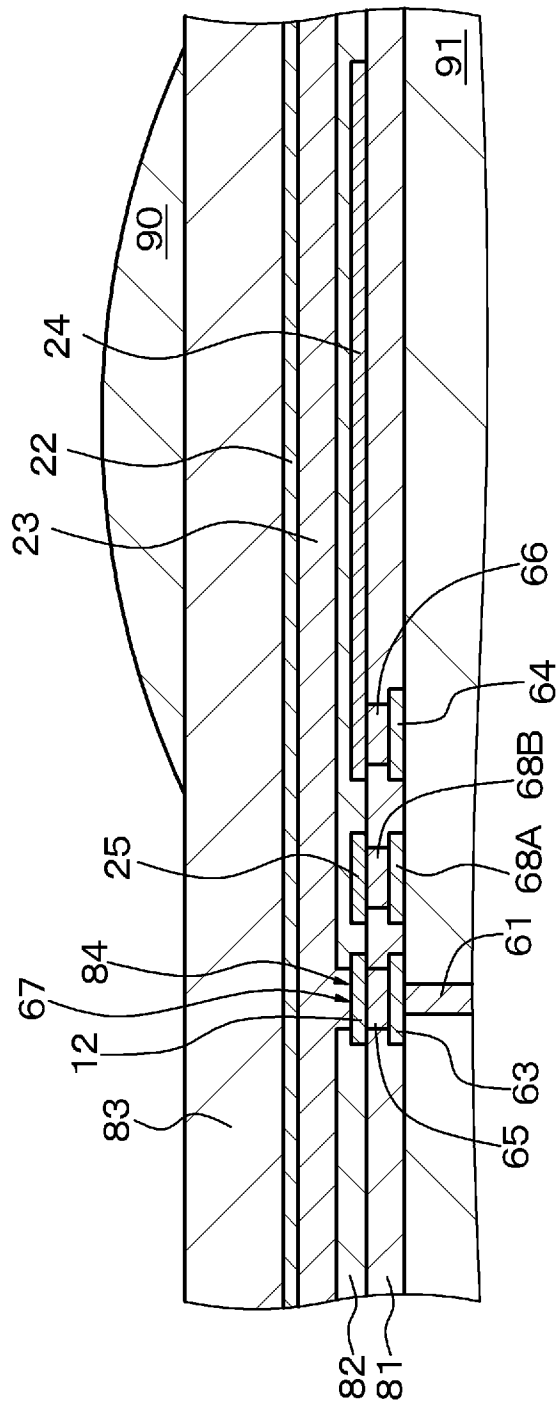
[図22]

図 2 2

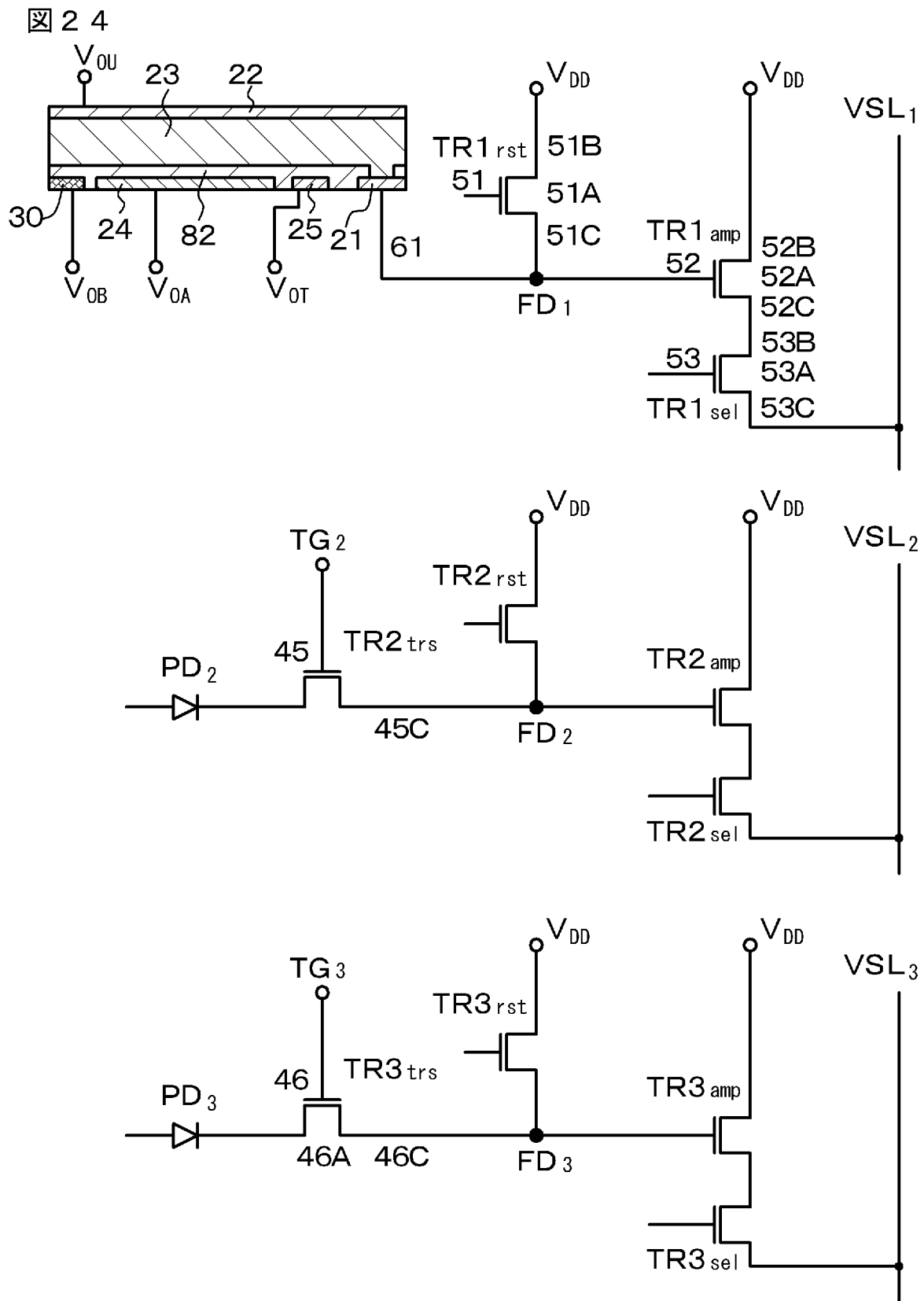


[図23]

図 23

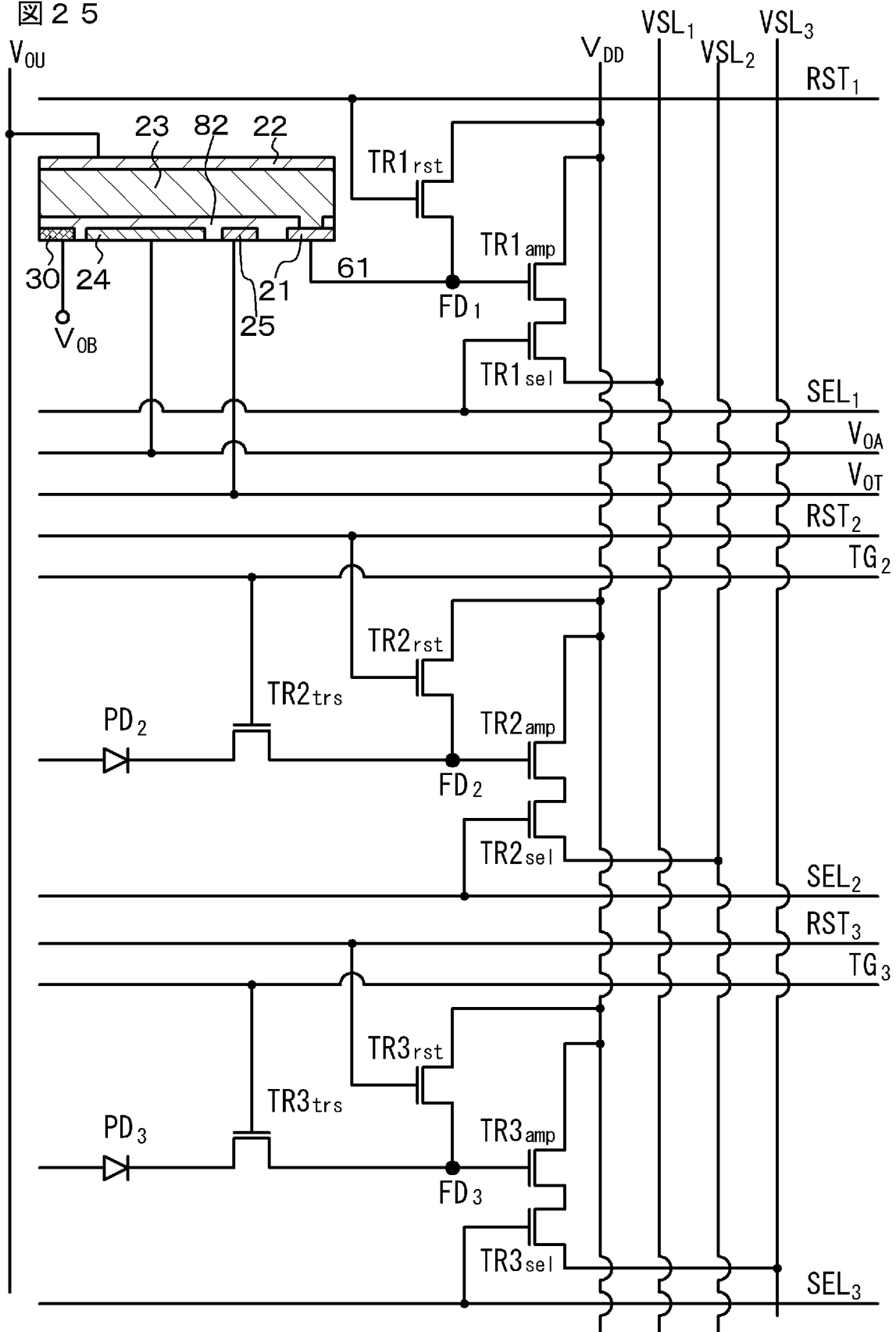


[図24]



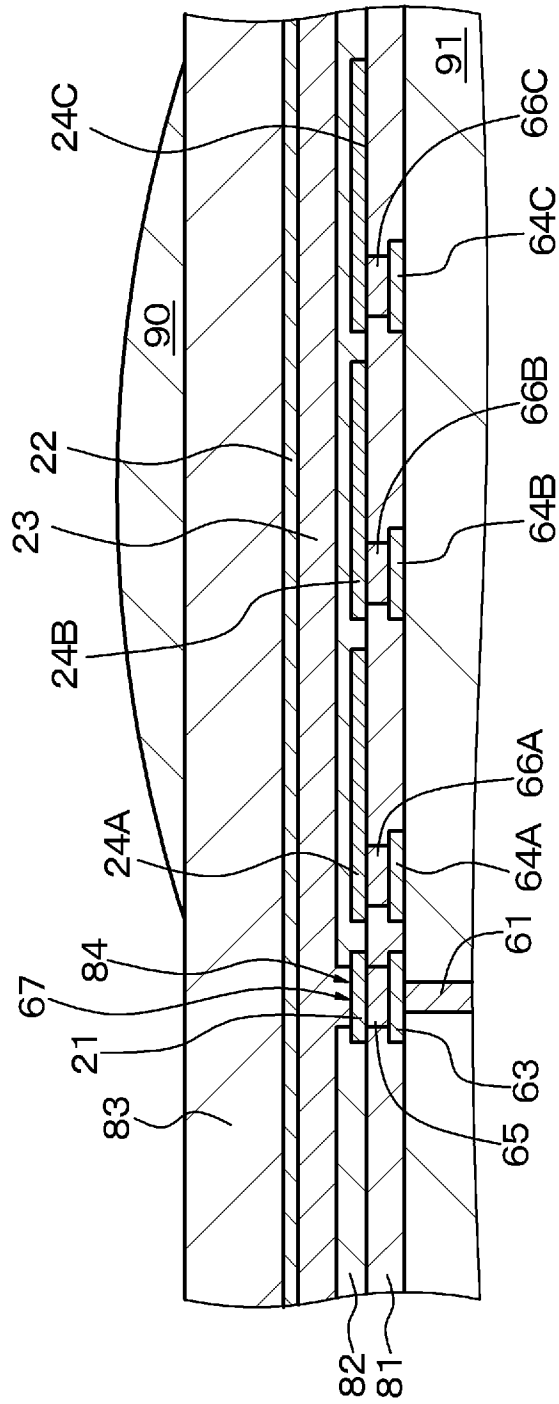
[図25]

図 25

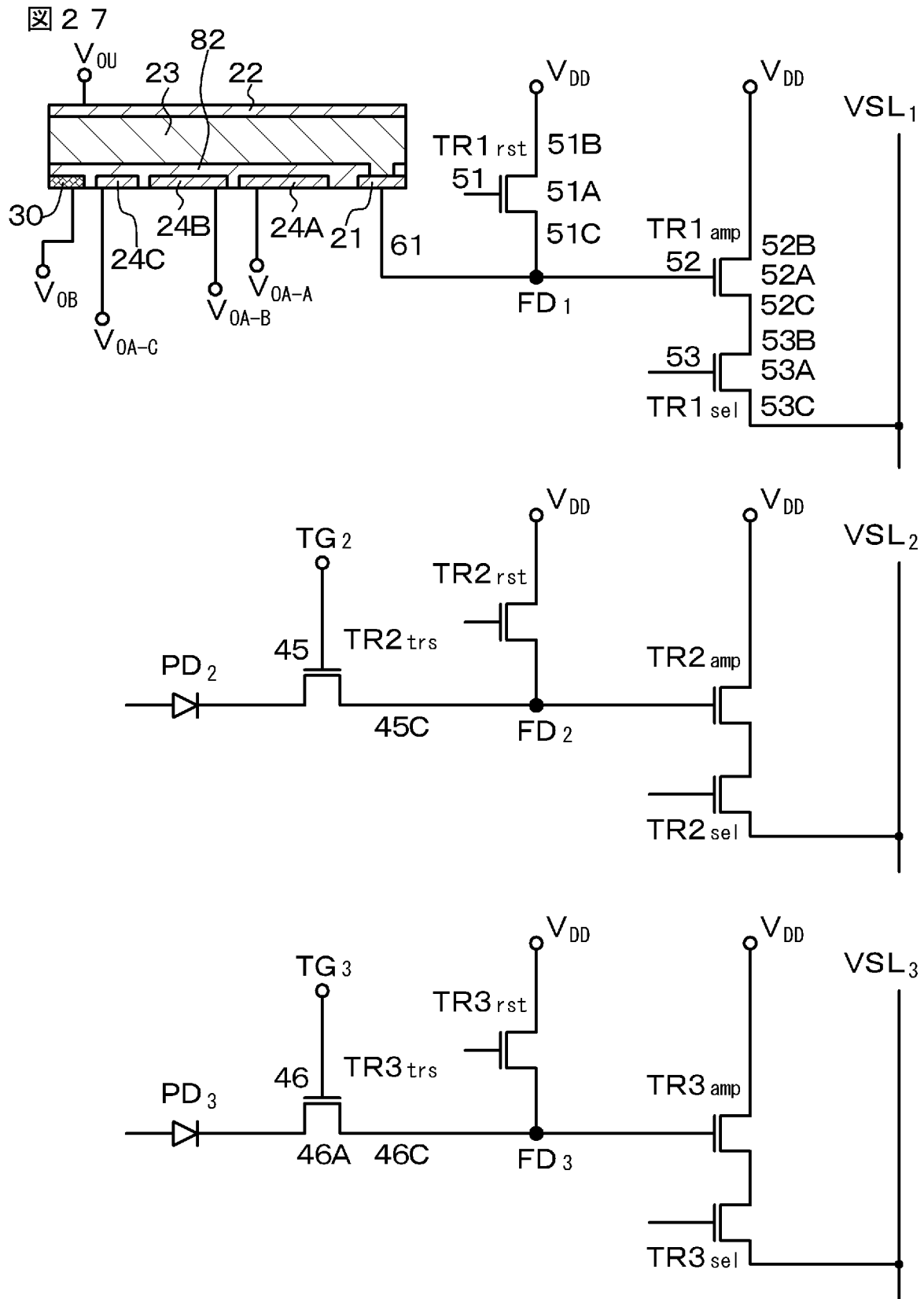


[図26]

図 26

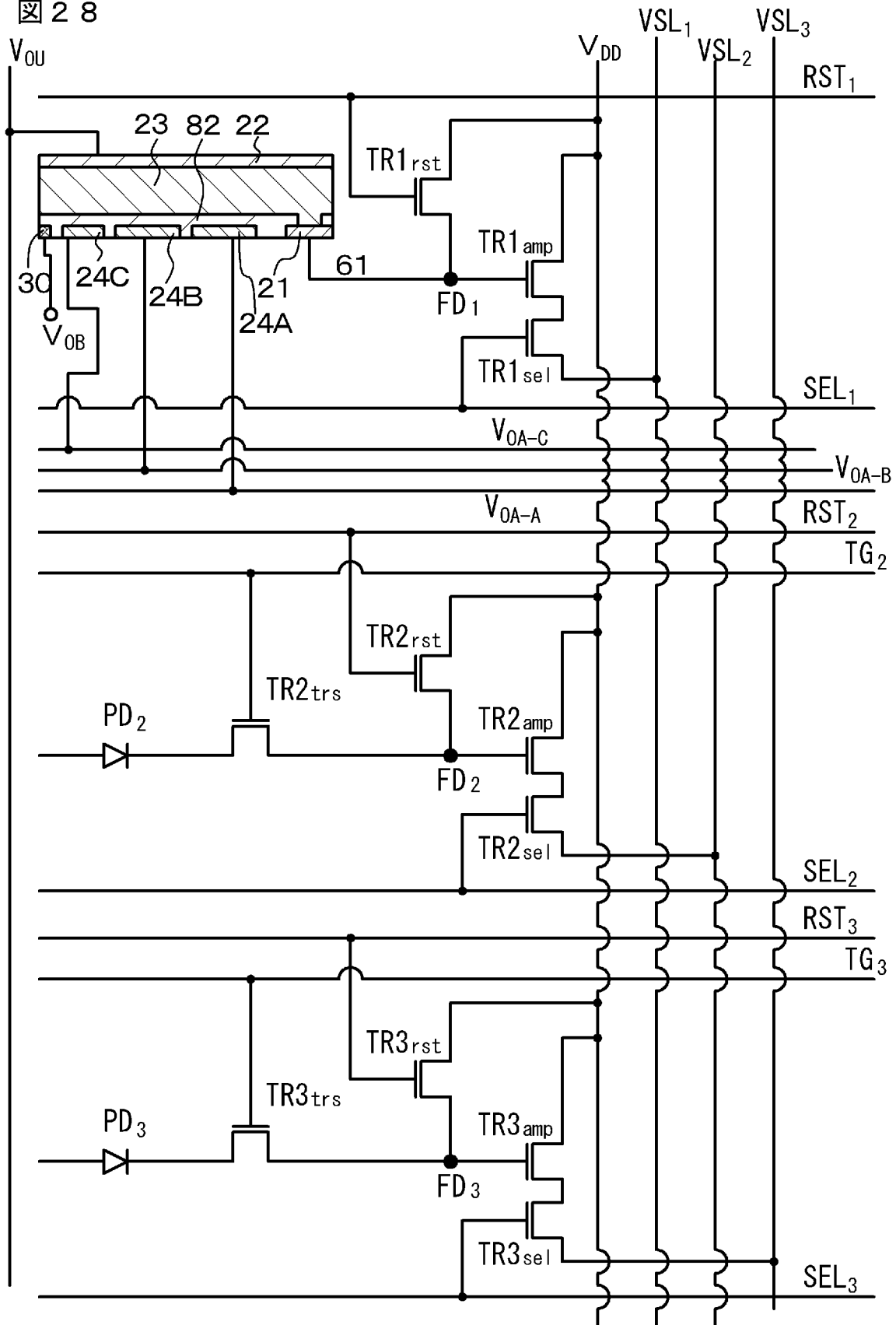


[図27]



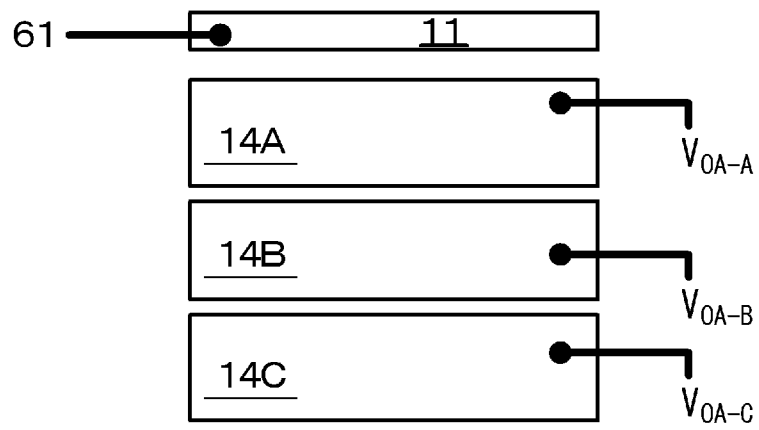
[図28]

図 28



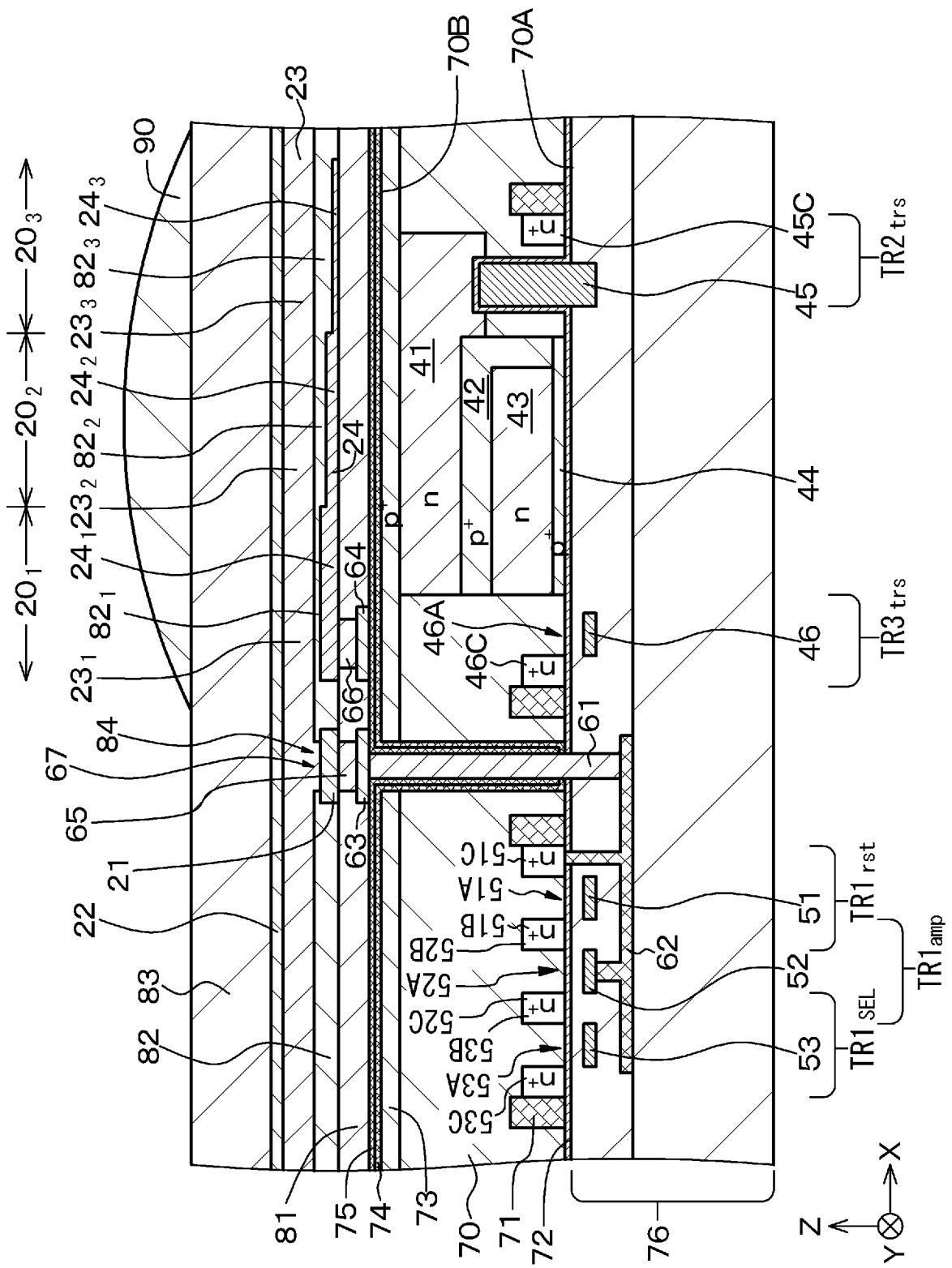
[図29]

図 29



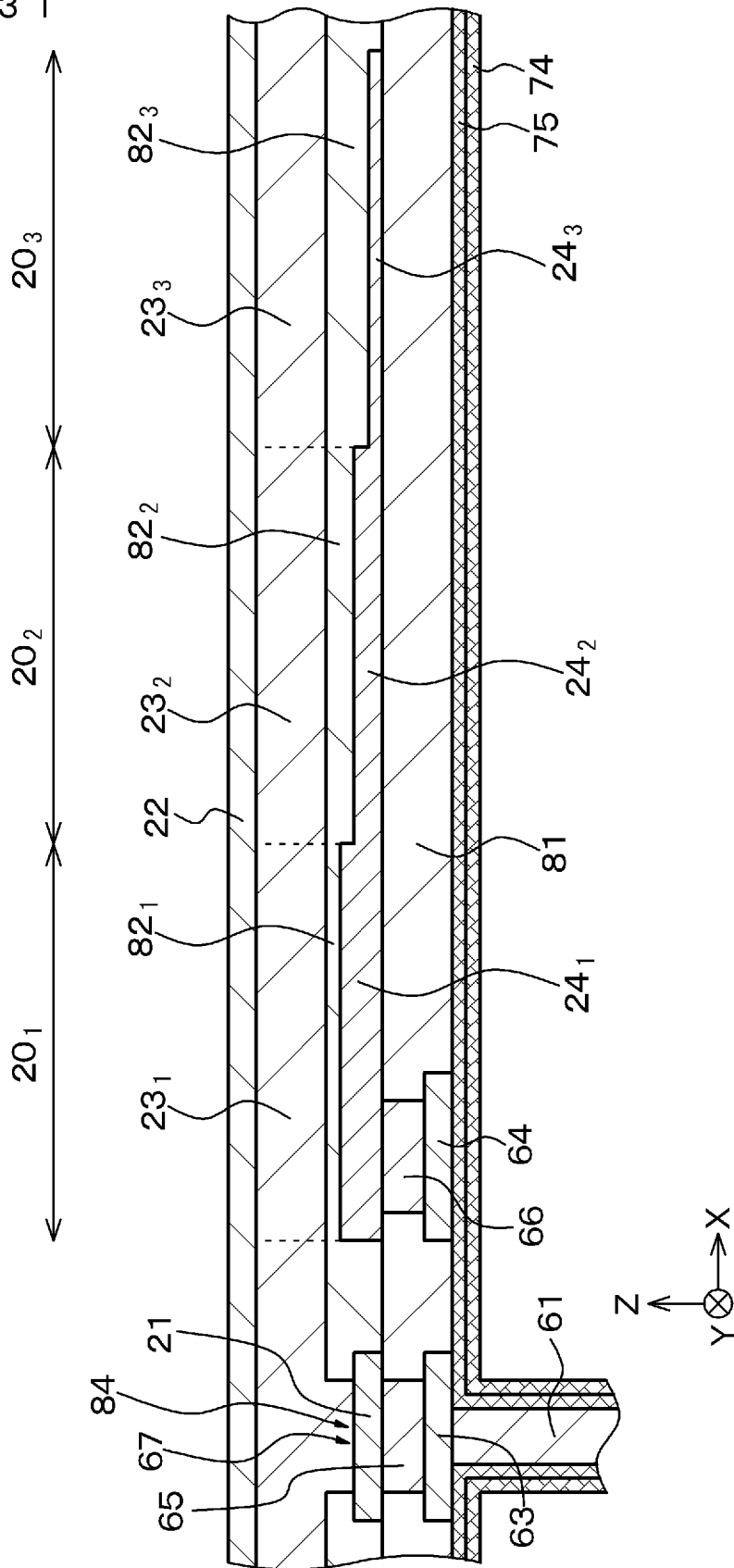
[図30]

図 30



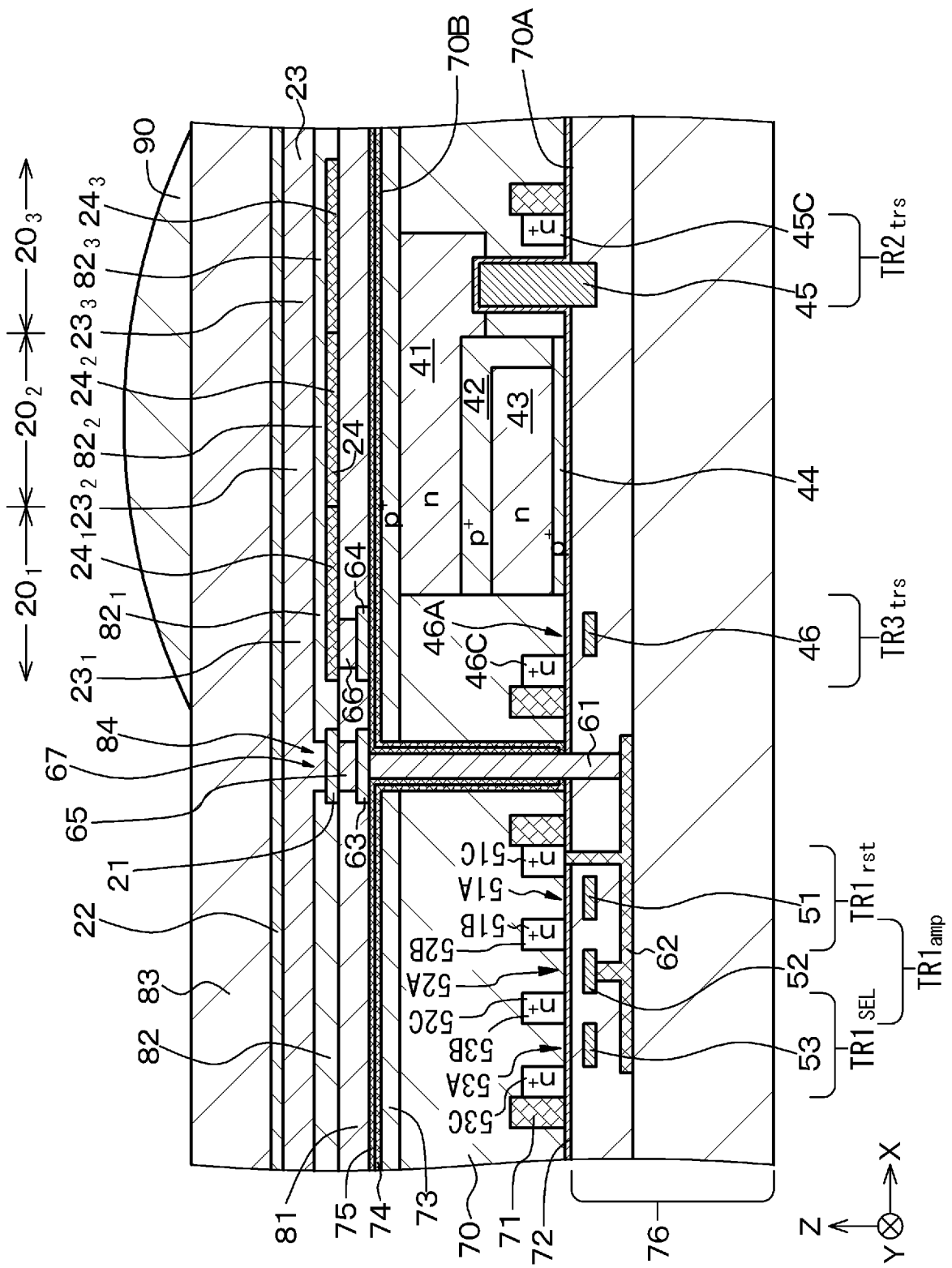
[図31]

図 3 1



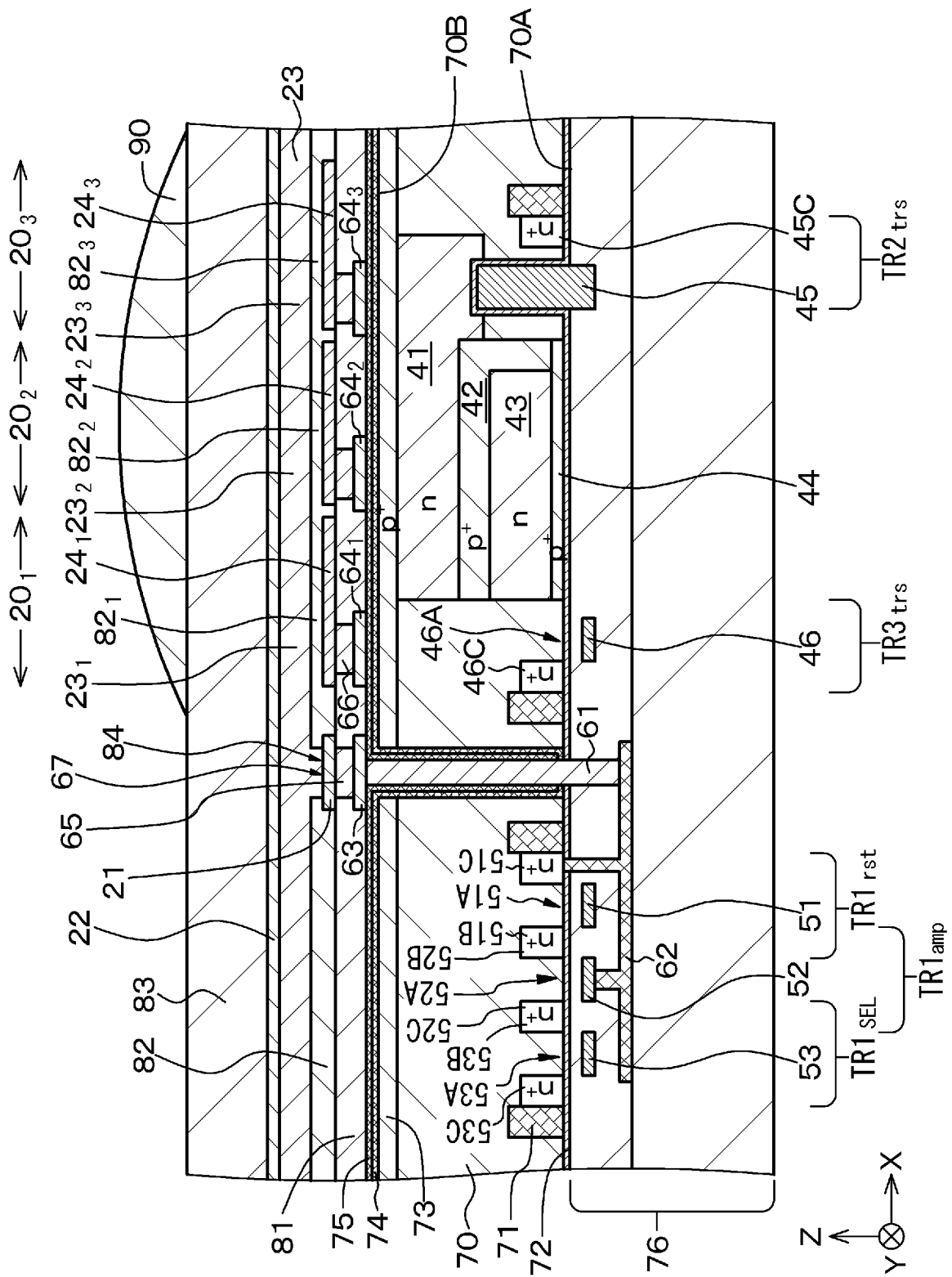
[図33]

図 33



[図34]

図 34



[図35]

図 3 5 A

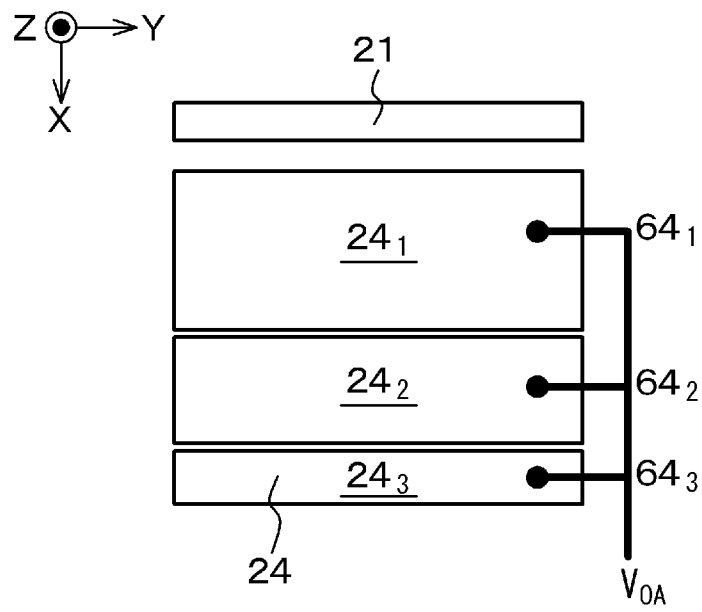
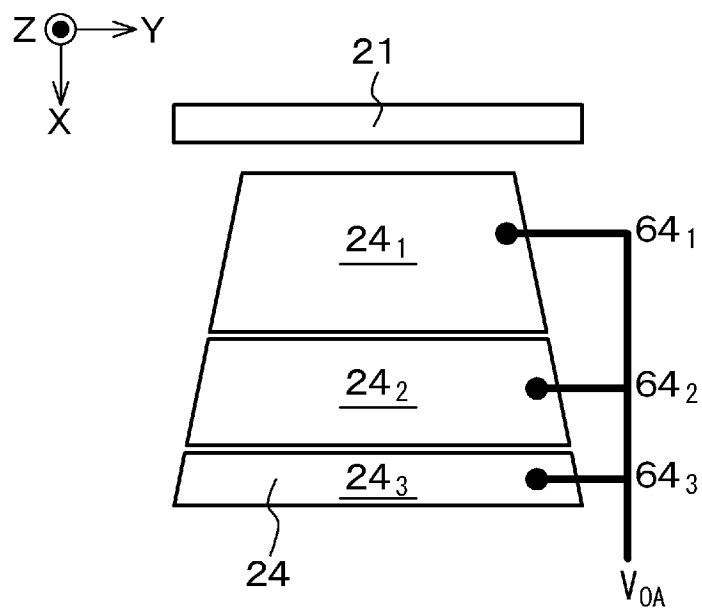


図 3 5 B



[図36]

図 3 6 A

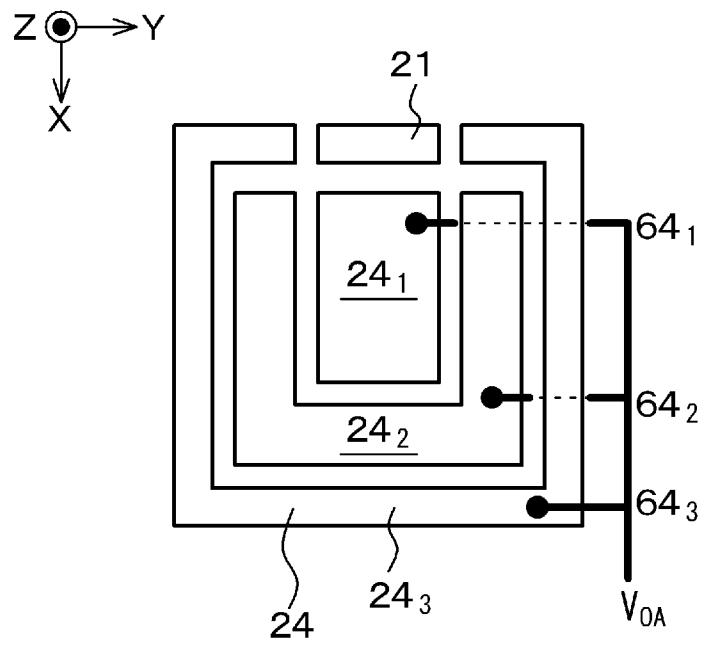
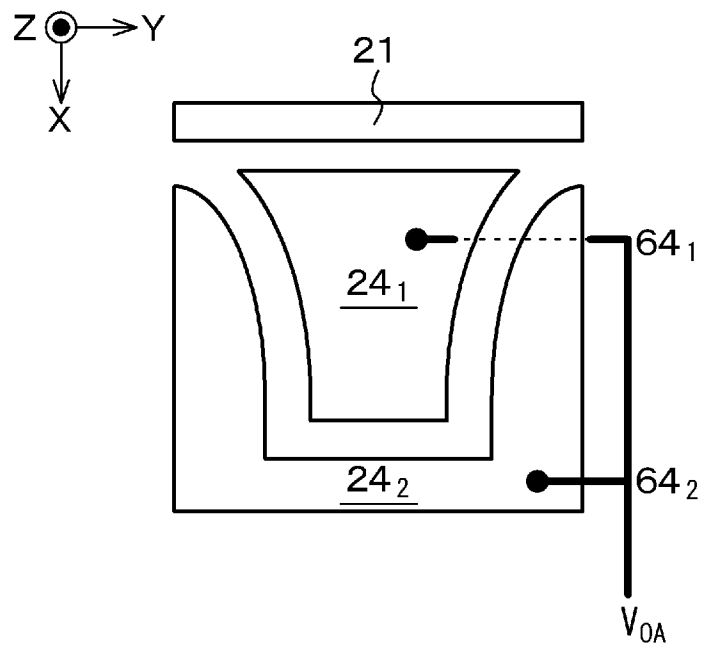
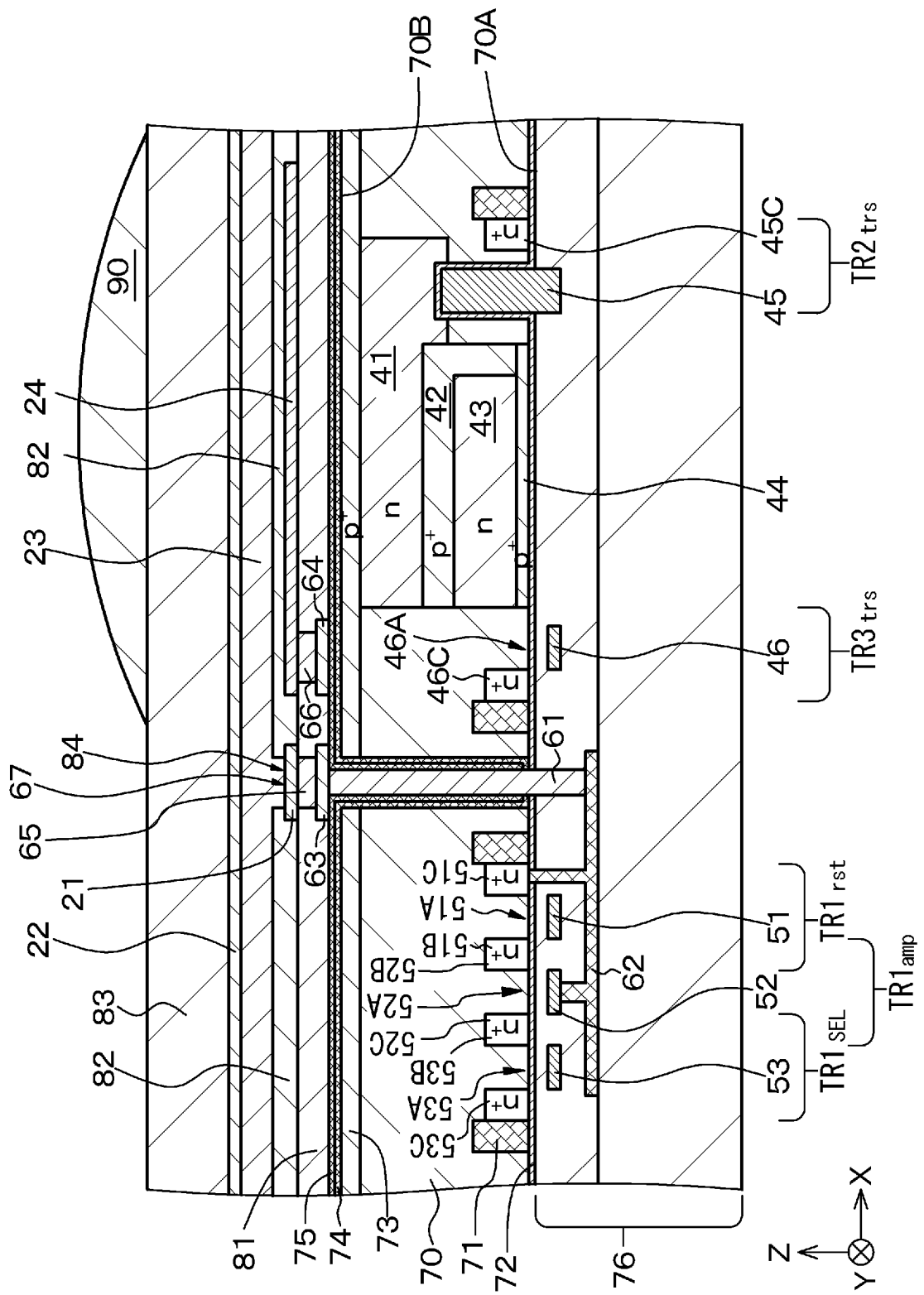


図 3 6 B



[図37]

図 37



[図38]

図 3 8 A

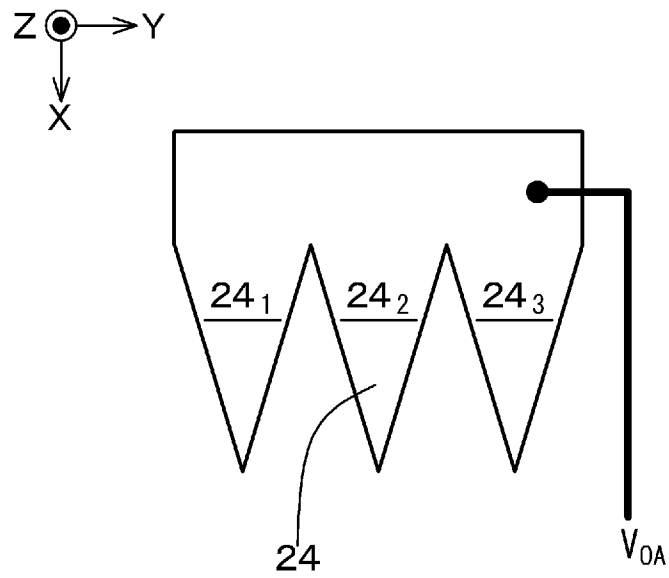
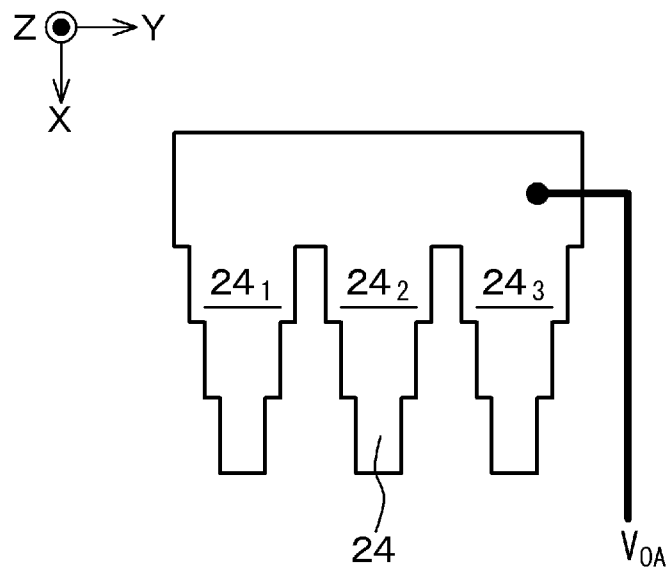
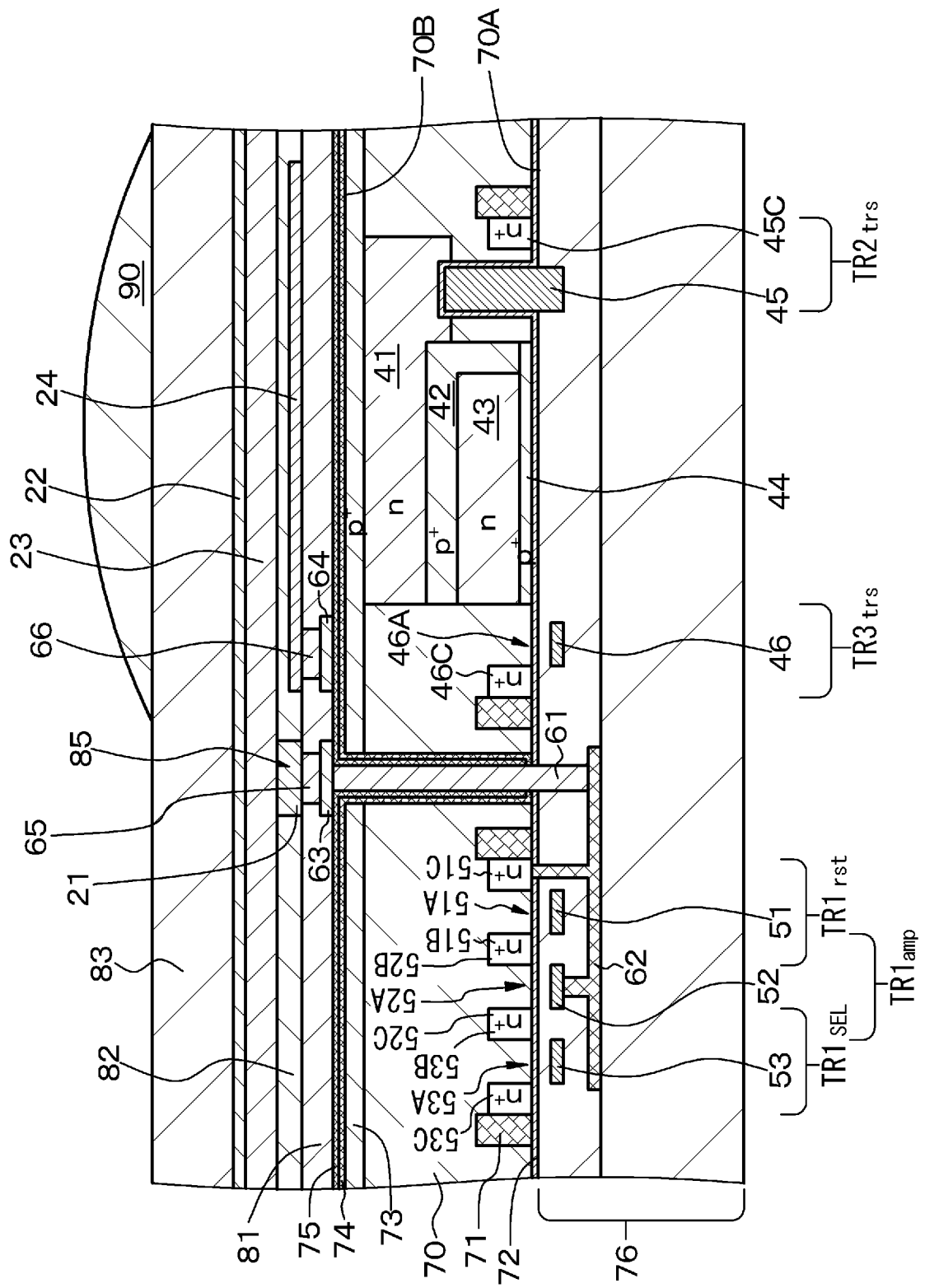


図 3 8 B



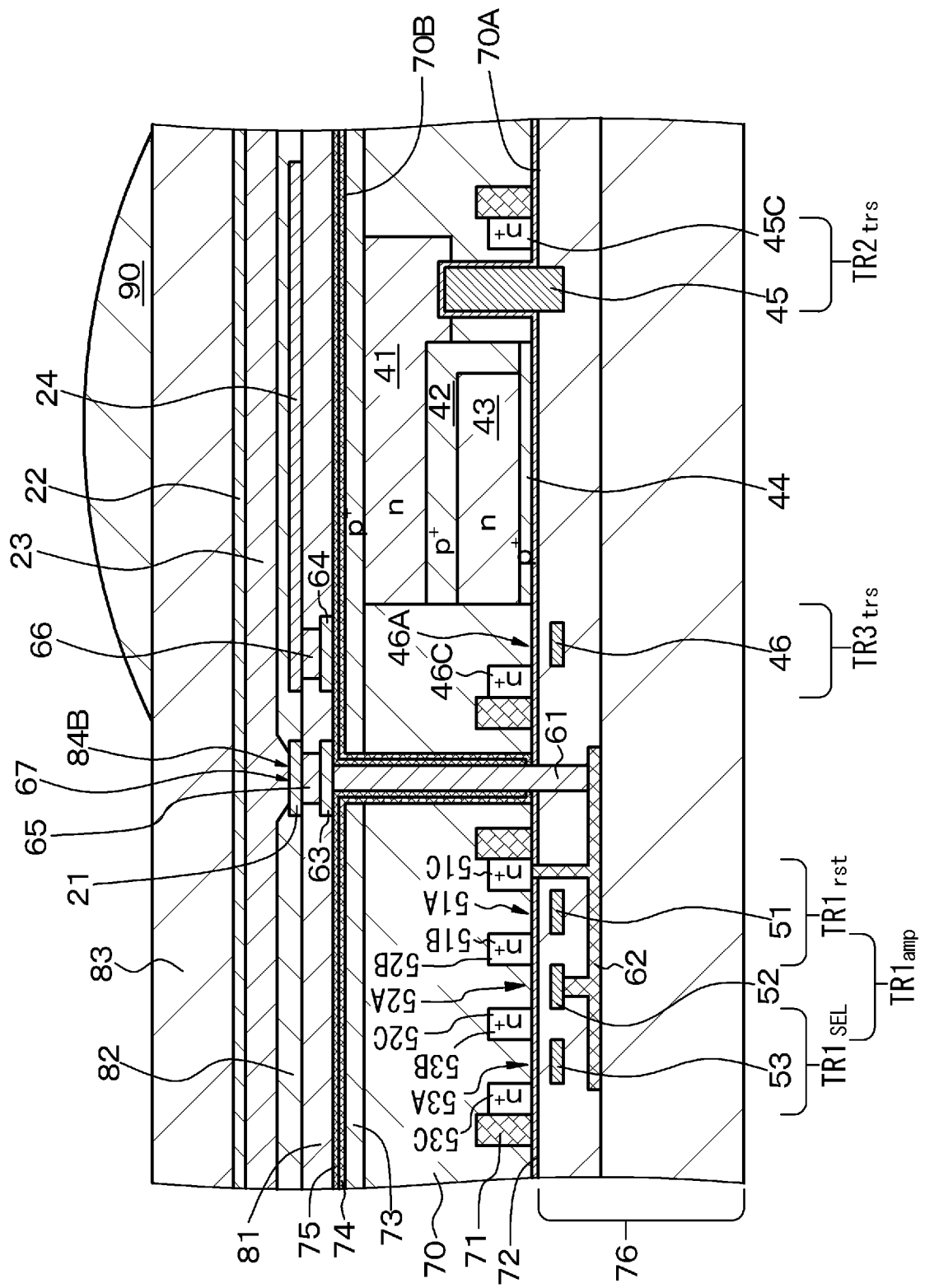
[図39]

図 39



[図40]

図 40



[図41]

図 4 1 A

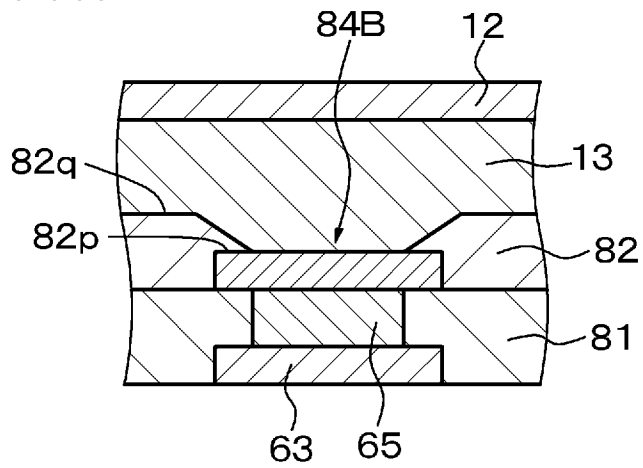


図 4 1 B

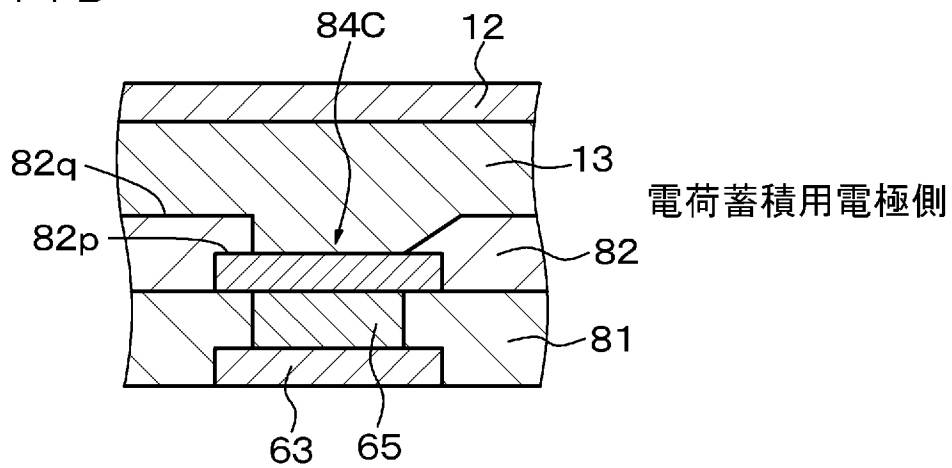


図 4 1 C

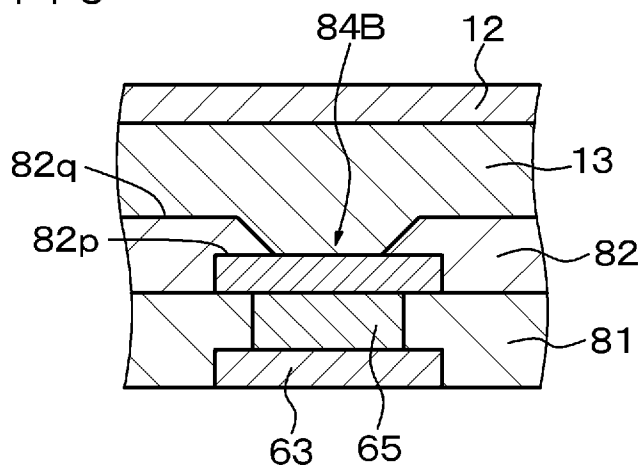
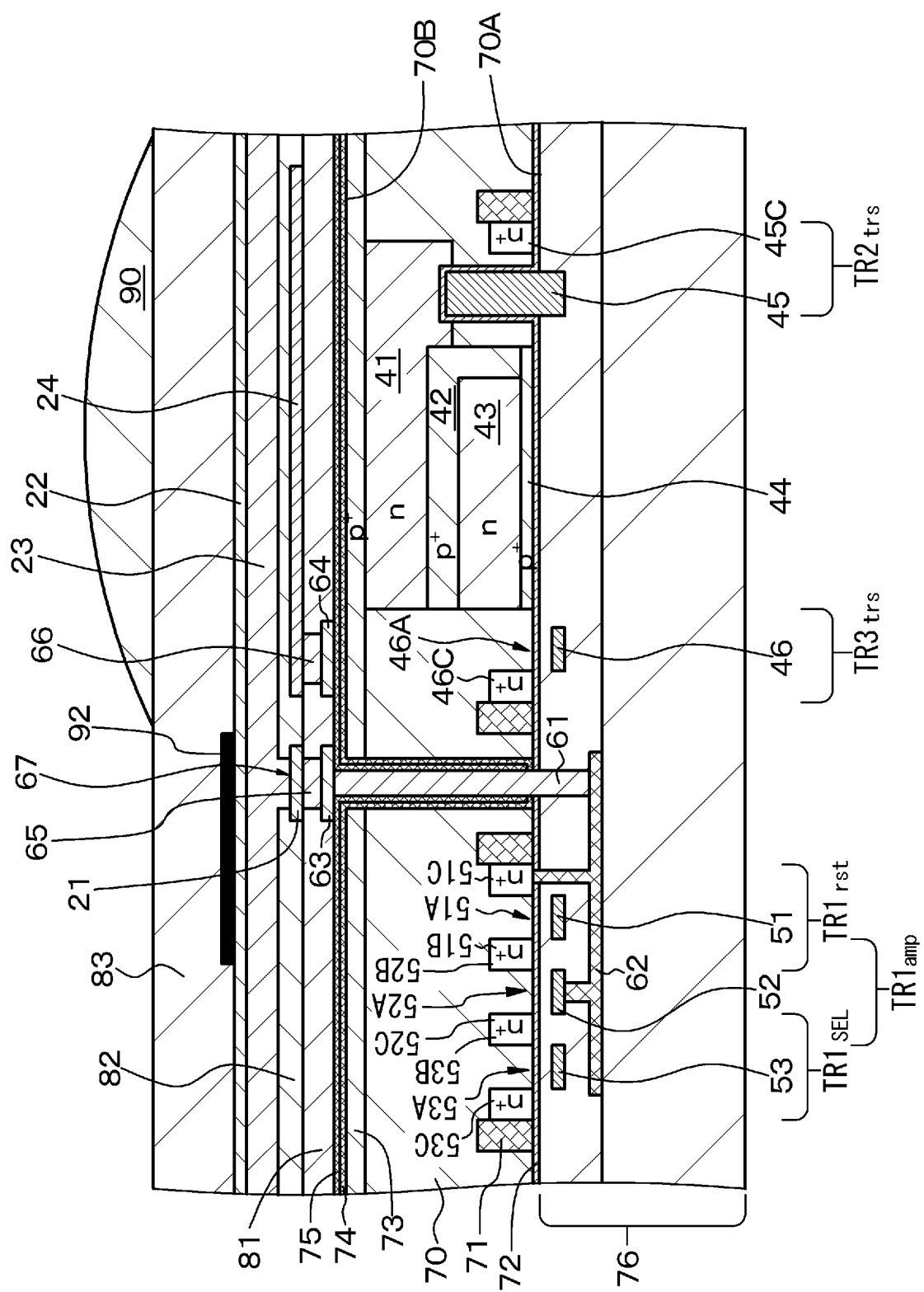
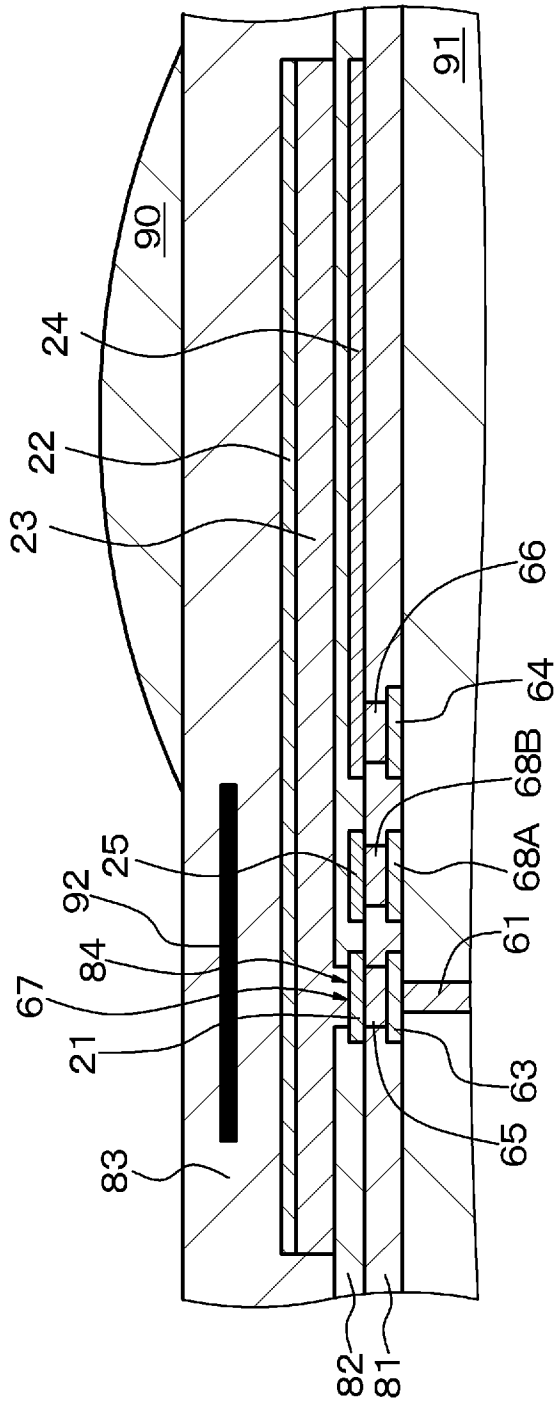


图 4-3



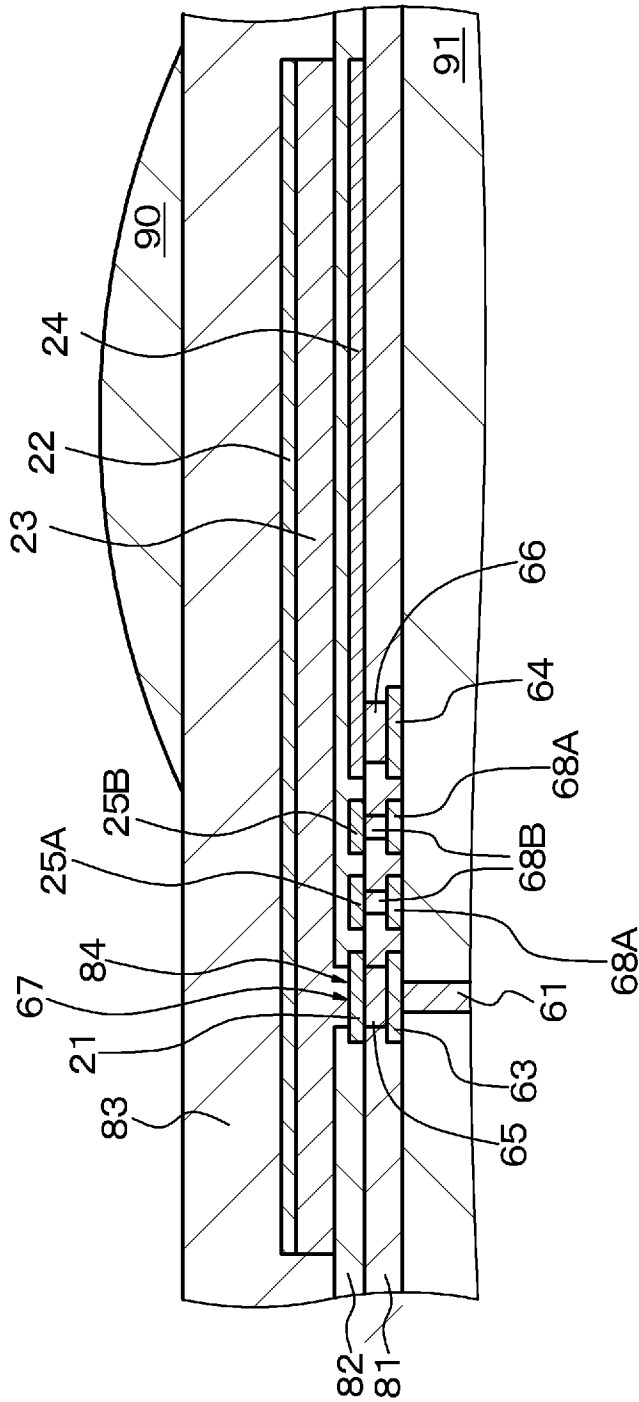
[図45]

図 4 5



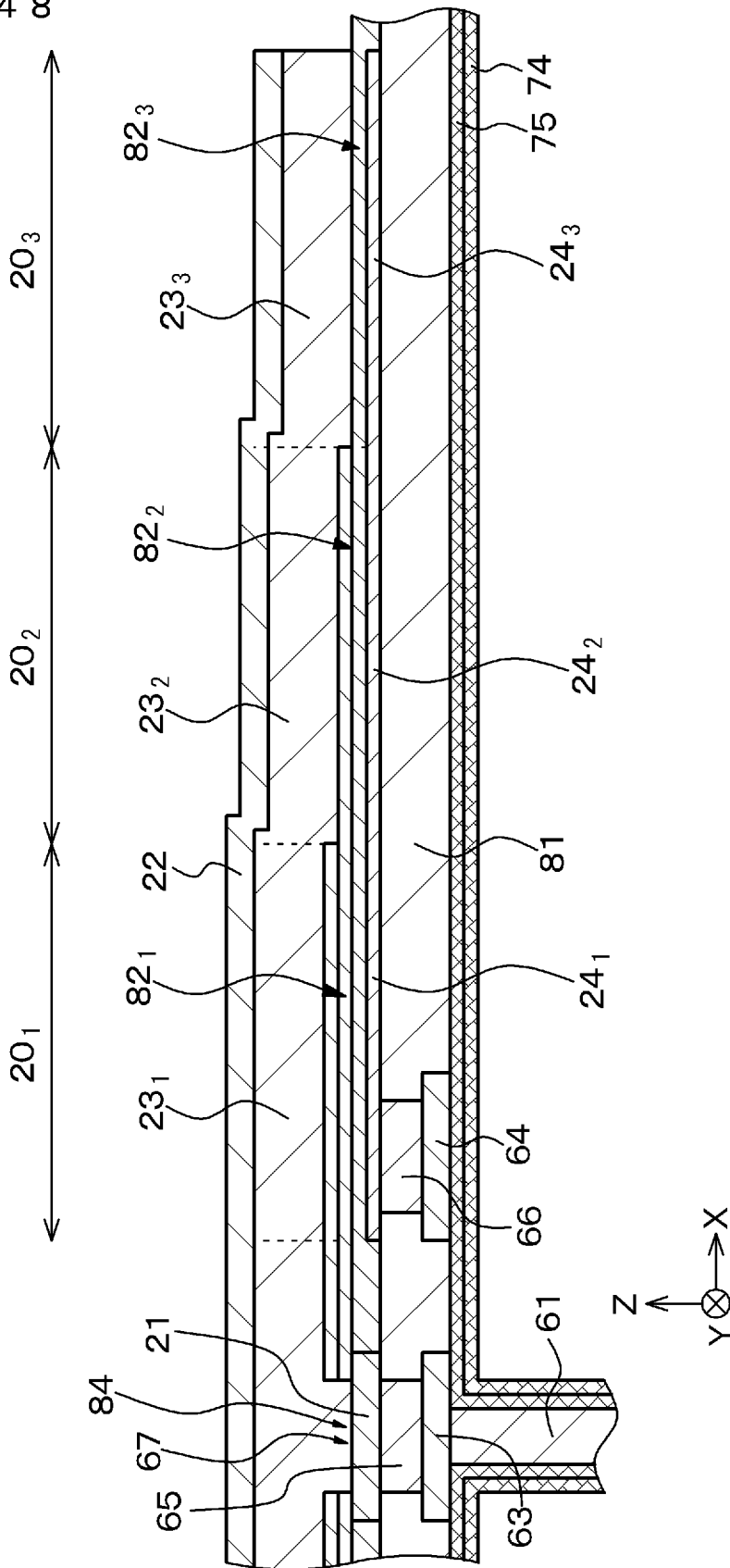
[図47]

図 4 7



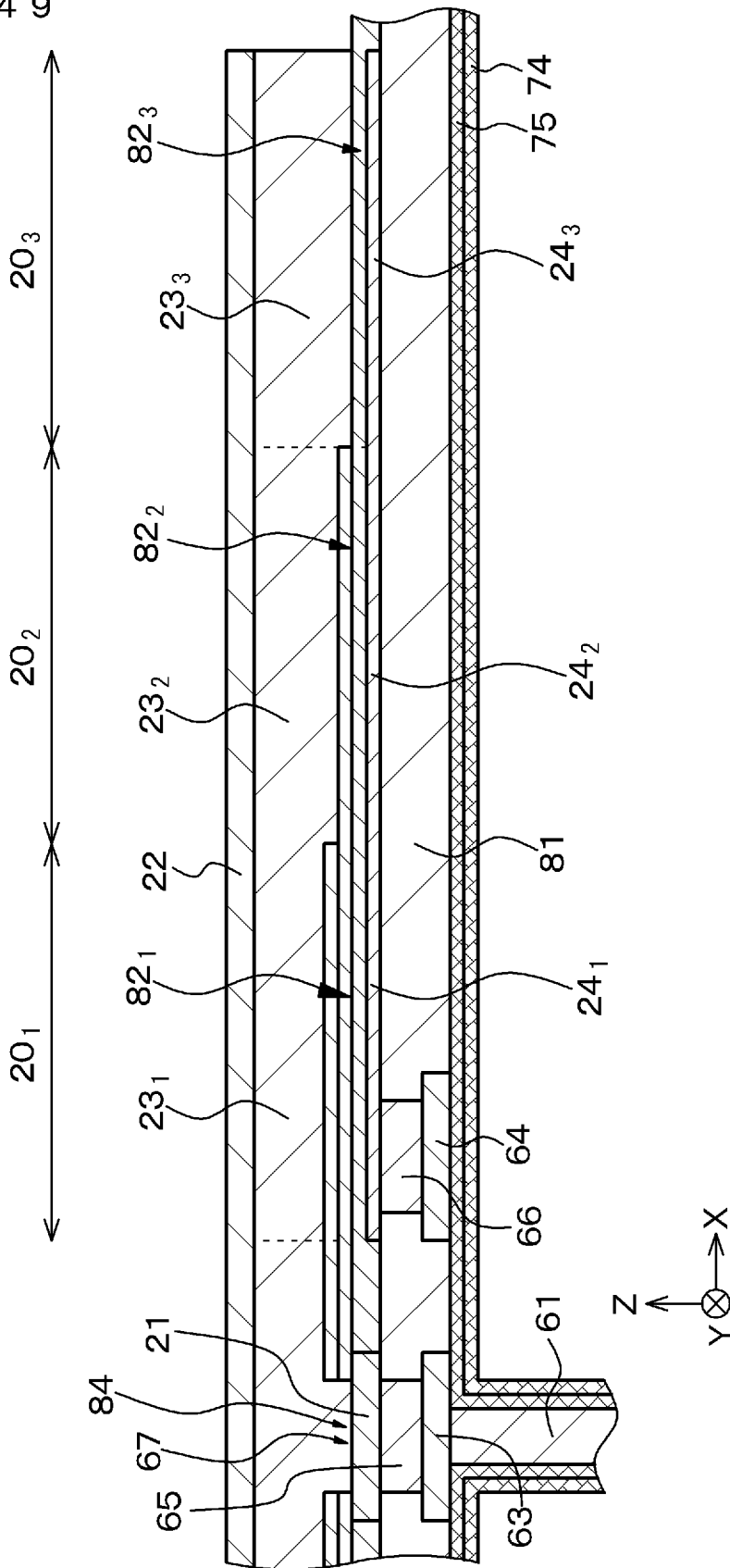
[図48]

図 48



[図49]

図 49



[図51]

図 5 1 A

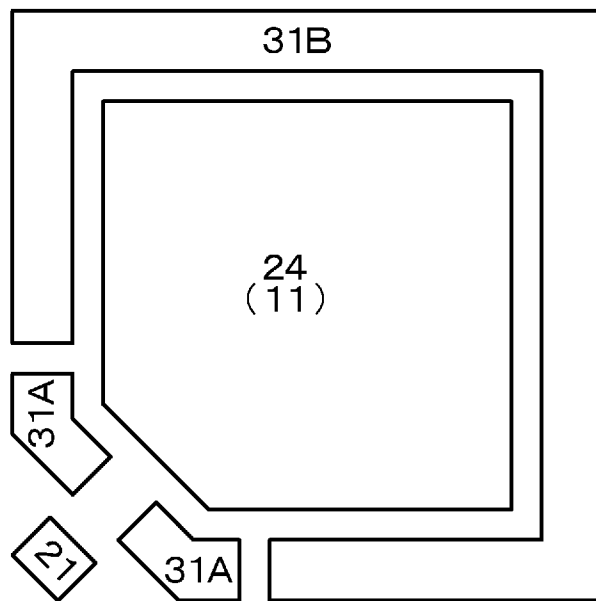
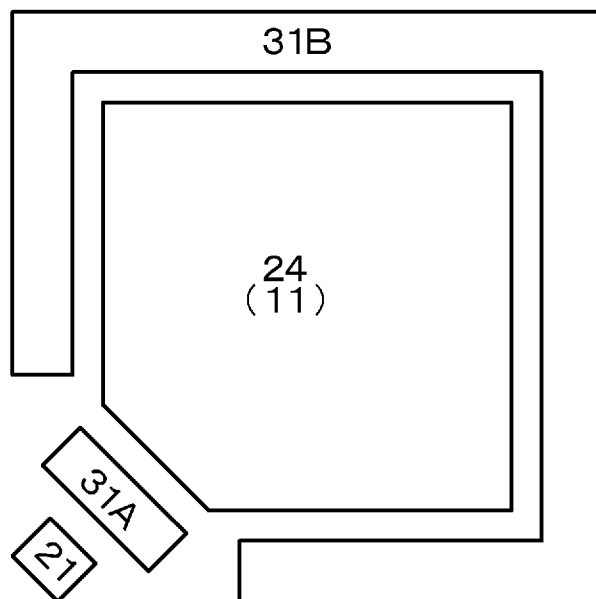
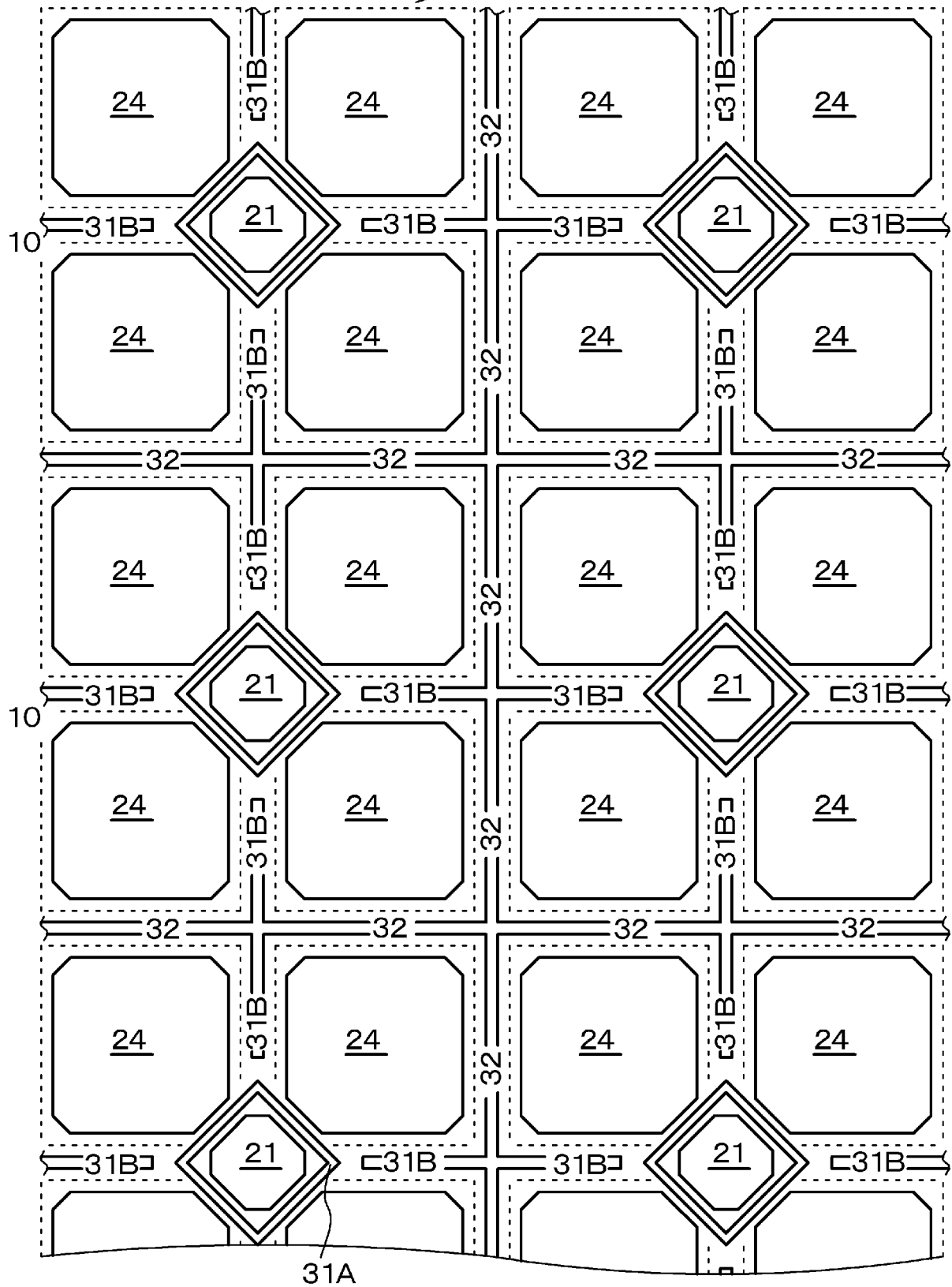


図 5 1 B



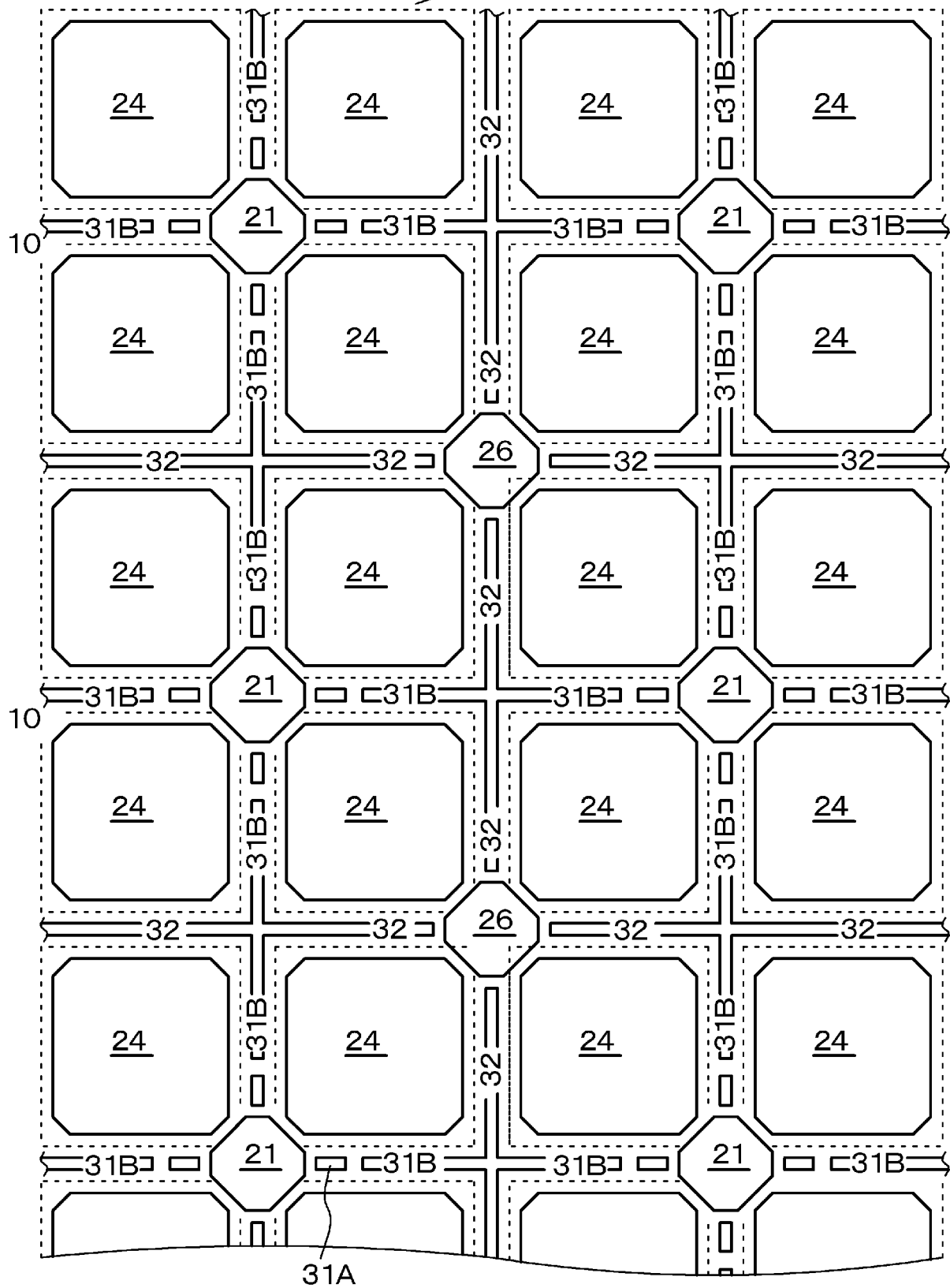
[図52]

図 5 2 第 2 の方向 ↑ 第 1 の方向 →



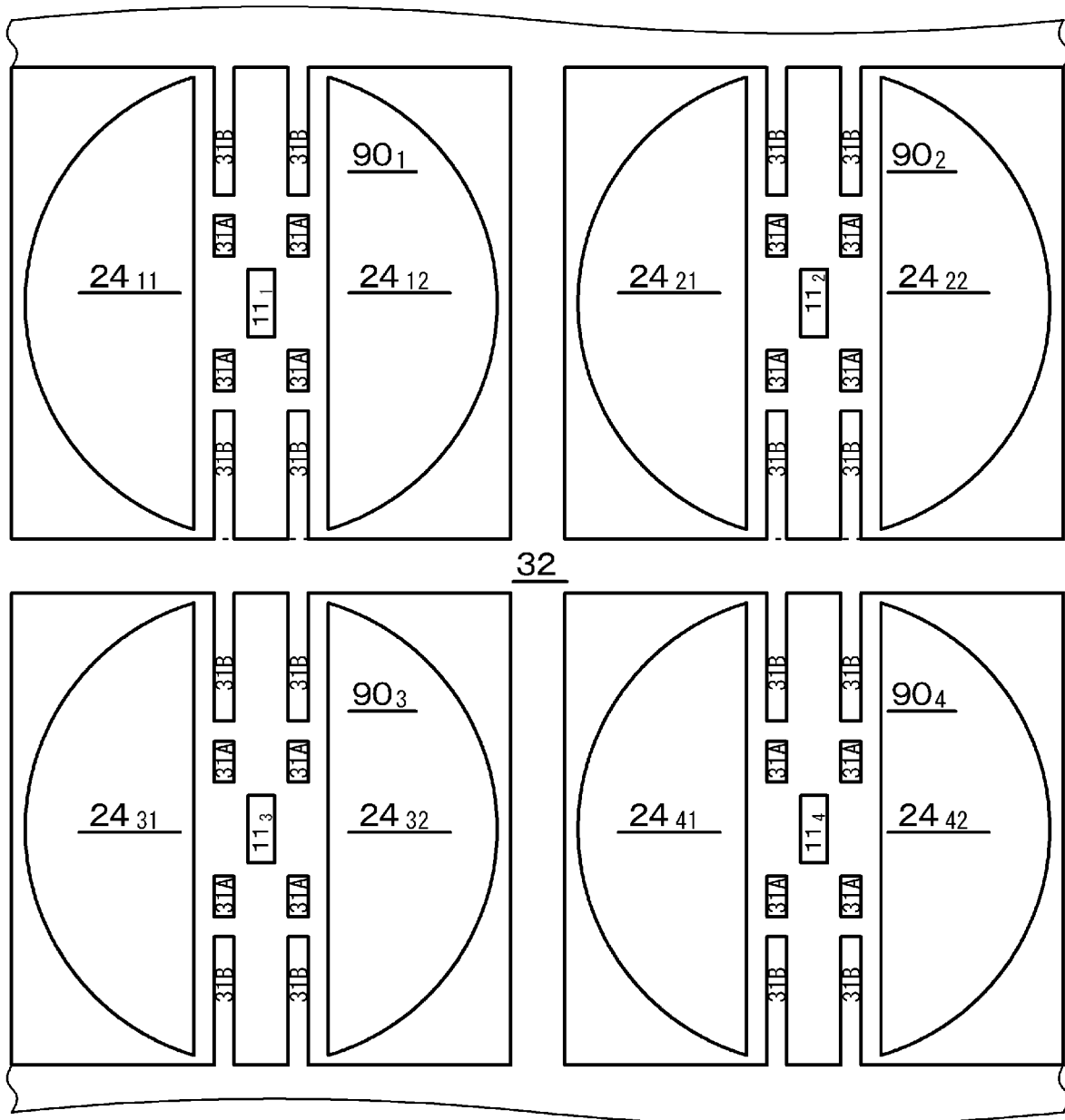
[図53]

図 5 3 第 2 の方向 ↑ 第 1 の方向 →



[図54]

図 5 4



[図55]

図55A

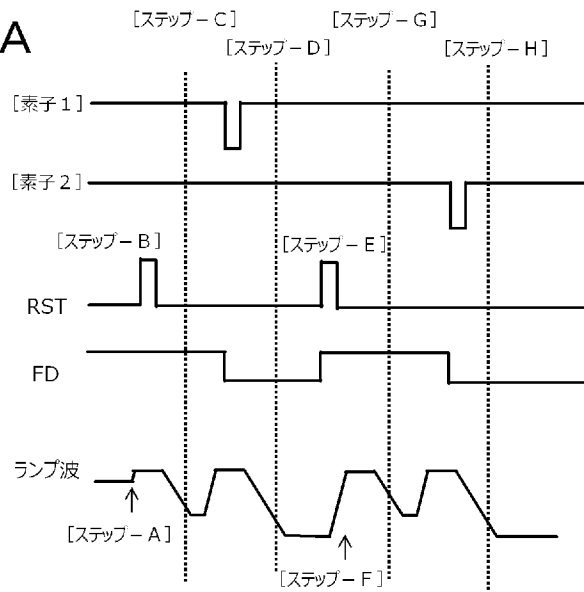


図55B

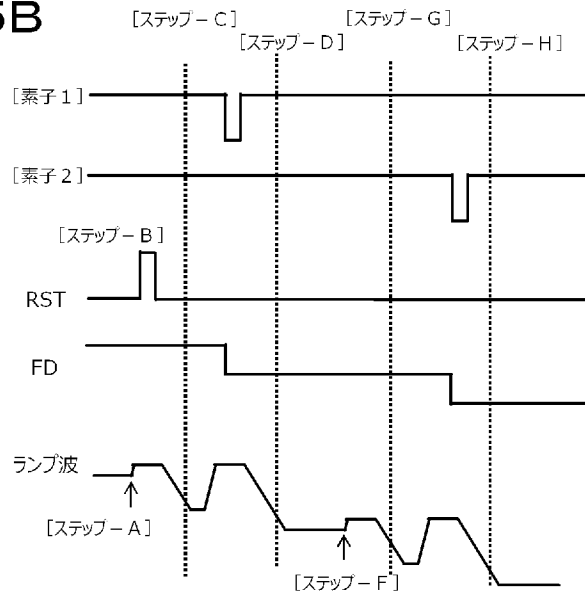
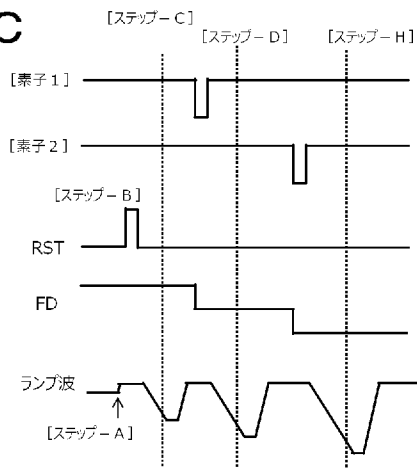
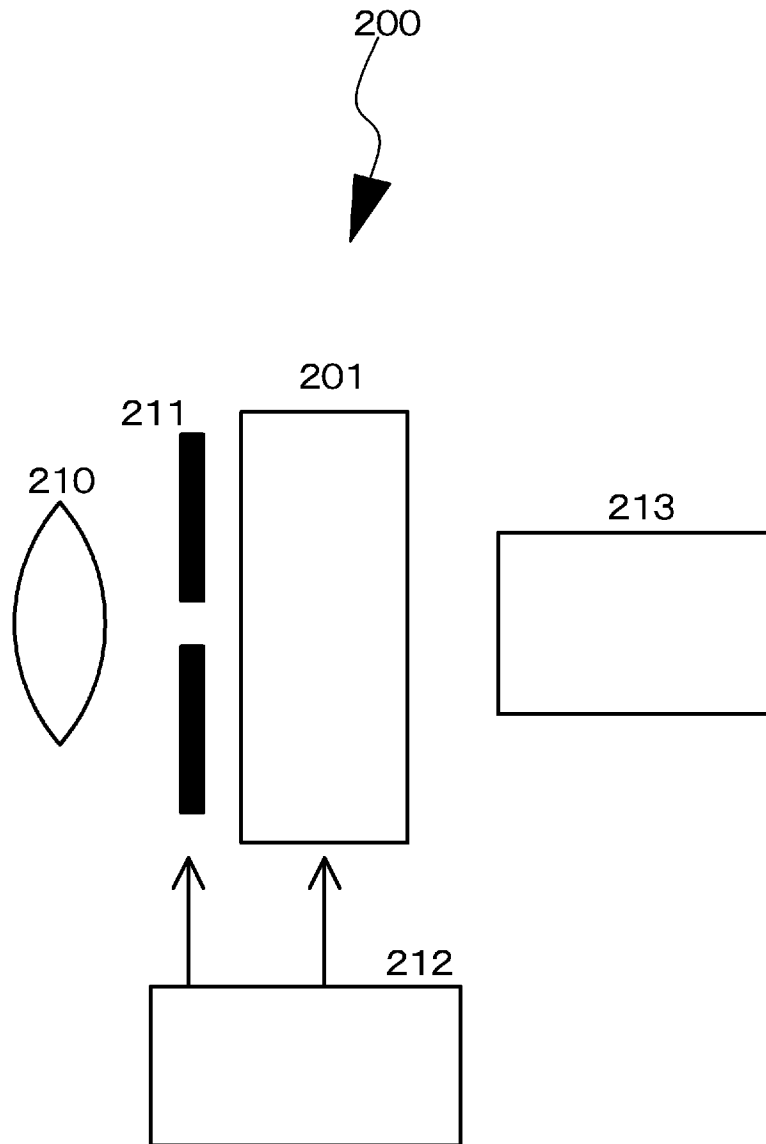


図55C



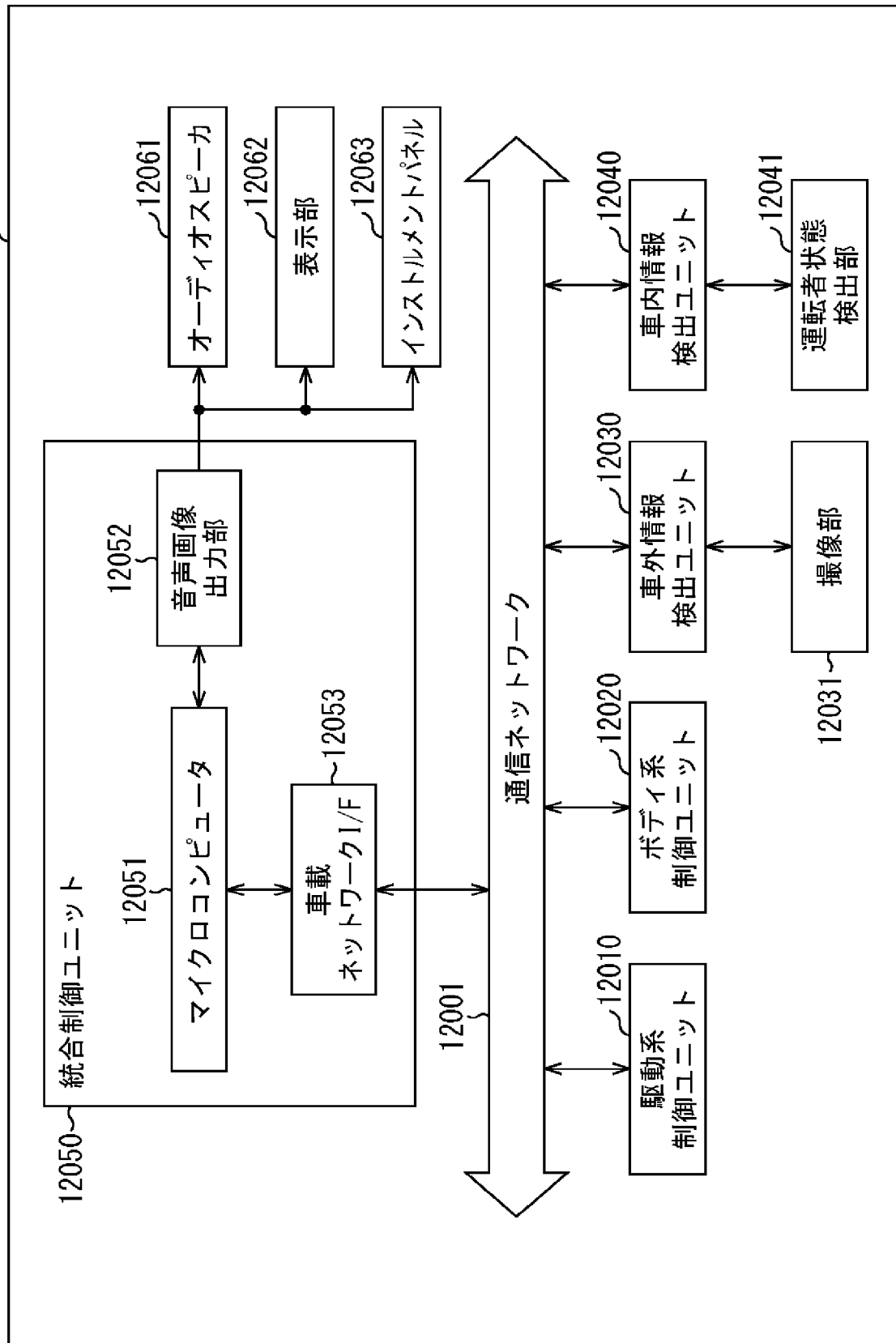
[図56]

図 5 6



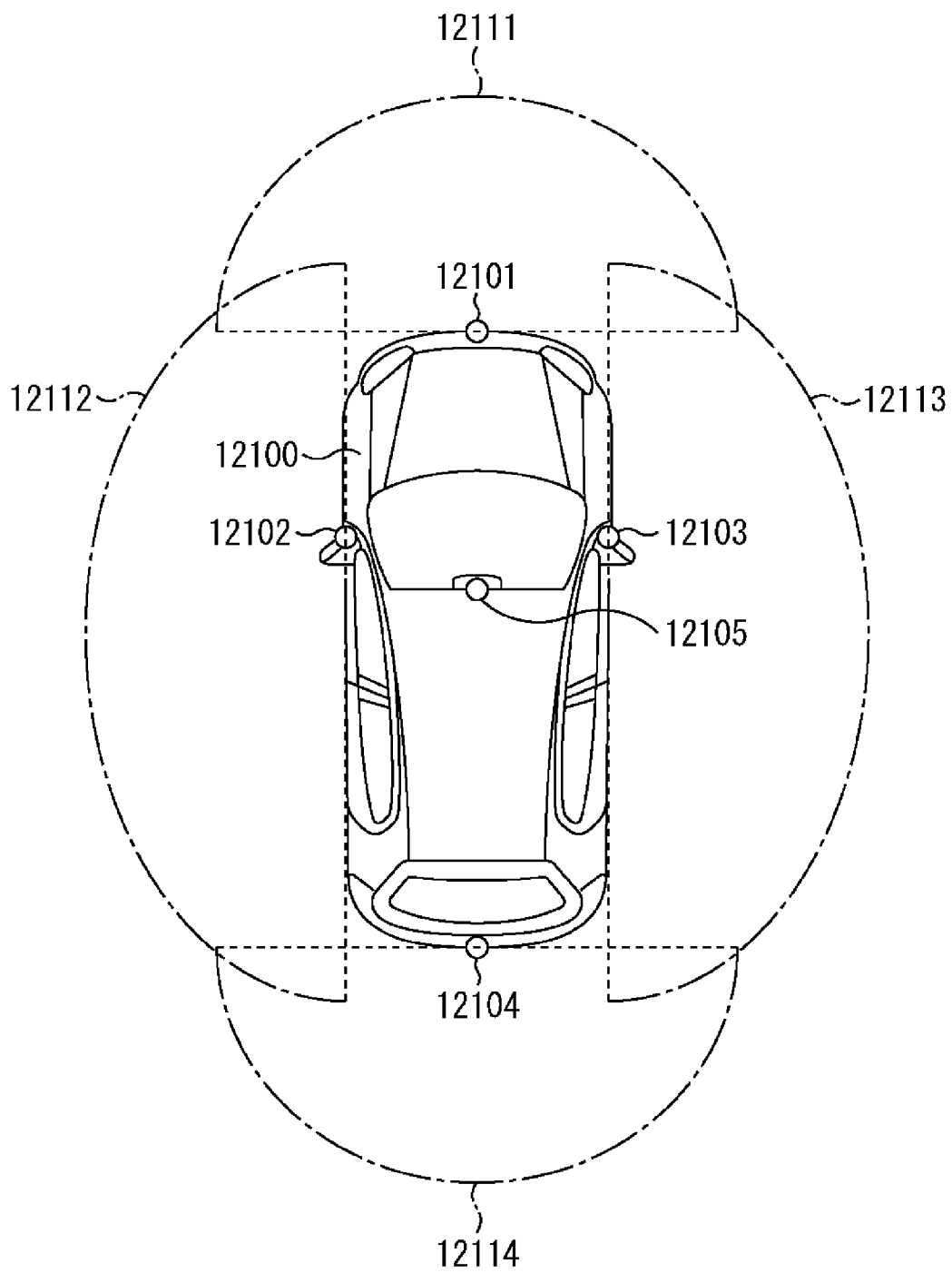
[図58]

図58



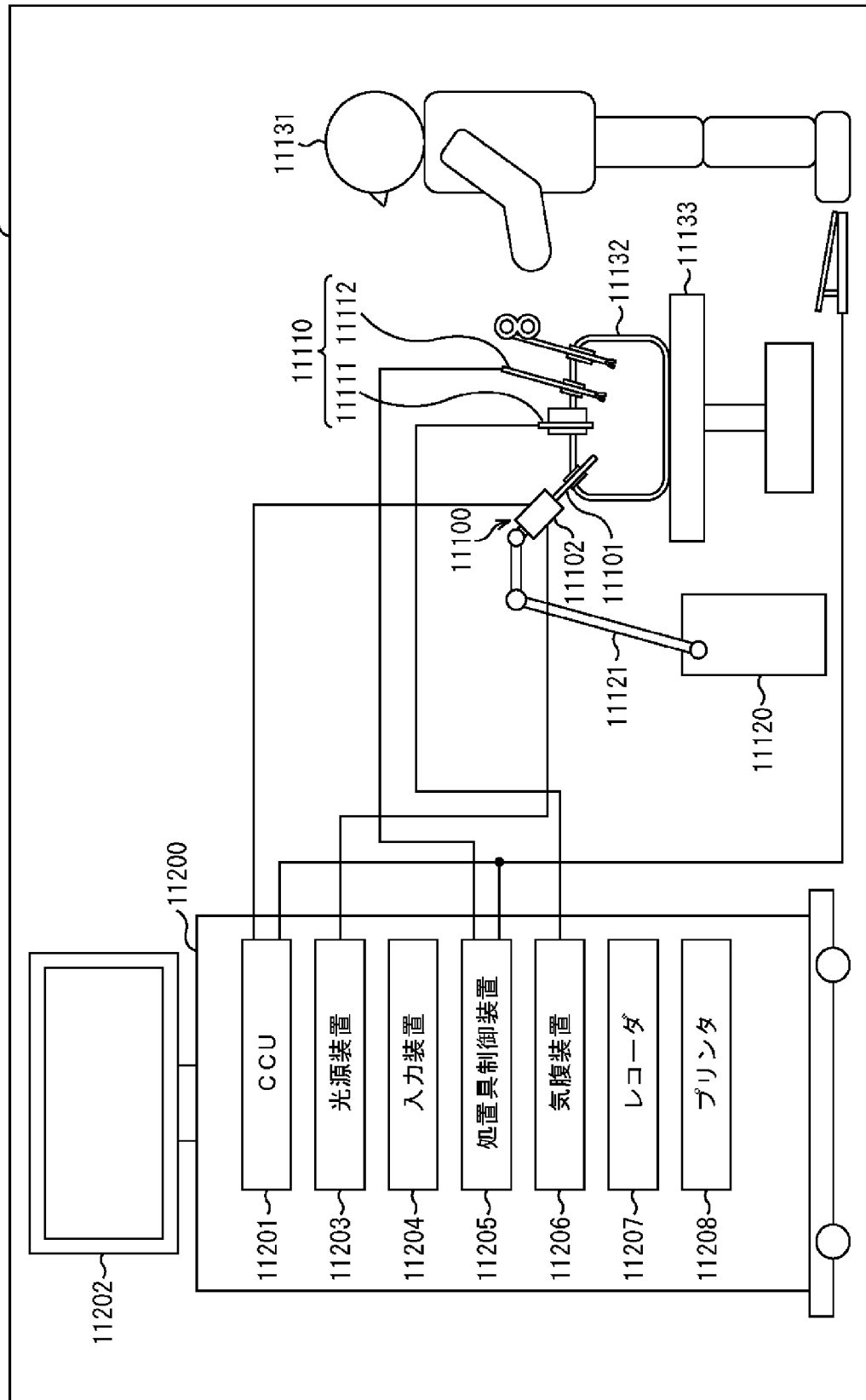
[図59]

図59



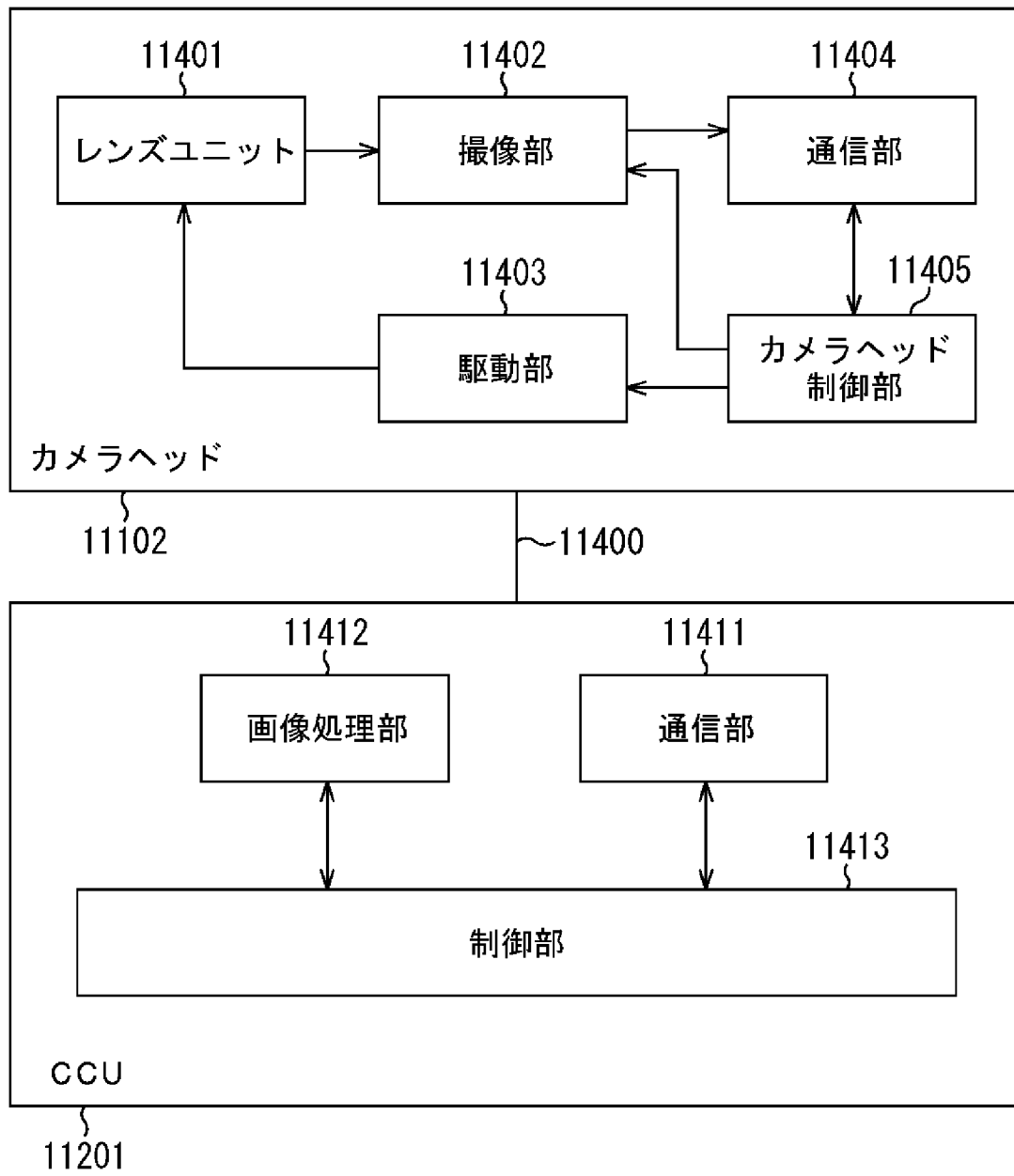
[図60]

図60



[図61]

図61



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/022702

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H01L27/146 (2006.01) i, H04N5/369 (2011.01) i, H04N5/374 (2011.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H01L27/146, H04N5/369, H04N5/374

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2019

Registered utility model specifications of Japan 1996-2019

Published registered utility model applications of Japan 1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2018-85402 A (SONY CORPORATION) 31 May 2018, paragraphs [0069]-[0099], [0135]-[0141], fig. 1-5, 26, 31 & WO 2018/096980 A2, paragraphs [0077]-[0107], [0143]-[0149], fig. 1-5, 26, 31 & TW 201834227 A	1-12, 15-20 13, 14



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
31.07.2019

Date of mailing of the international search report
13.08.2019

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/022702

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2017-157816 A (SONY CORPORATION) 07 September 2017, paragraphs [0104]-[0112], fig. 16-24 & WO 2017/150540 A1, paragraphs [0105]-[0113], fig. 16-24 & US 2018/0076252 A1 & EP 3424089 A1 & CN 107146850 A & KR 10-2018-0121330 A & TW 201801297 A	1, 3-9, 16-20
Y	JP 2017-108101 A (CANON INC.) 15 June 2017, paragraphs [0156]-[0161], fig. 14, 15 & US 2017/0162617 A1, paragraphs [0173]-[0178], fig. 14, 15 & GB 2545101 A & DE 102016122658 A1 & CN 106847844 A	1, 3-9, 16-20
Y	US 2016/0037098 A1 (SAMSUNG ELECTRONICS CO., LTD.) 04 February 2016, paragraphs [0114]-[0117], fig. 18, 19 & KR 10-2016-0017168 A	1, 3-9, 16-20
Y	JP 2017-55085 A (TOSHIBA CORPORATION) 16 March 2017, paragraphs [0020]-[0045], fig. 4-6 (Family: none)	1, 3-9, 16-20
Y	JP 2016-127264 A (SONY CORPORATION) 11 July 2016, paragraphs [0027]-[0056], [0067]-[0070], fig. 6, 7 & US 2018/0342558 A1, paragraphs [0078]-[0110], [0121]-[0125], fig. 6, 7 & WO 2016/104177 A1	1, 2, 5-12, 15-20
A	WO 2010/116974 A1 (ROHM CO., LTD.) 14 October 2010, entire text, all drawings & US 2012/0086095 A1, entire text, all drawings	1-20

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01L27/146(2006.01)i, H04N5/369(2011.01)i, H04N5/374(2011.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01L27/146, H04N5/369, H04N5/374

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2018-85402 A（ソニー株式会社）2018.05.31, [0069] - [0099], [0135] - [0141], 図1-5, 26, 31 & WO 2018/096980 A2, [0077]-[0107], [0143]-[0149], Figs.1-5, 26, 31 & TW 201834227 A	1-12, 15-20 13, 14

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

31.07.2019

国際調査報告の発送日

13.08.2019

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

柴山 将隆

5 F

3035

電話番号 03-3581-1101 内線 3516

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2017-157816 A (ソニー株式会社) 2017. 09. 07, [0 1 0 4] - [0 1 1 2], 図 1 6 - 2 4 & WO 2017/150540 A1, [0105]-[0113], Figs. 16-24 & US 2018/0076252 A1 & EP 3424089 A1 & CN 107146850 A & KR 10-2018-0121330 A & TW 201801297 A	1, 3-9, 16-20
Y	JP 2017-108101 A (キヤノン株式会社) 2017. 06. 15, [0 1 5 6] - [0 1 6 1], 図 1 4 , 1 5 & US 2017/0162617 A1, [0173]-[0178], Figs. 14, 15 & GB 2545101 A & DE 102016122658 A1 & CN 106847844 A	1, 3-9, 16-20
Y	US 2016/0037098 A1 (SAMSUNG ELECTRONICS CO., LTD.) 2016. 02. 04, [0114] -[0117], Figs. 18, 19 & KR 10-2016-0017168 A	1, 3-9, 16-20
Y	JP 2017-55085 A (株式会社東芝) 2017. 03. 16, [0 0 2 0] - [0 0 4 5], 図 4 - 6 (ファミリーなし)	1, 3-9, 16-20
Y	JP 2016-127264 A (ソニー株式会社) 2016. 07. 11, [0 0 2 7] - [0 0 5 6], [0 0 6 7] - [0 0 7 0], 図 6 , 7 & US 2018/0342558 A1, [0078]-[0110], [0121]-[0125], Figs. 6, 7 & WO 2016/104177 A1	1, 2, 5-12, 15-20
A	WO 2010/116974 A1 (ローム株式会社) 2010. 10. 14, 全文, 全図 & US 2012/0086095 A1, 全文, 全図	1-20