



特許協力条約に基づいて公開された国際出願

(51) 国際特許分類 ³ H01L 31/10	A1	(11) 国際公開番号 WO 84/ 01056 (43) 国際公開日 1984年3月15日 (15. 03. 84)
(21) 国際出願番号 PCT/JP83/00295 (22) 国際出願日 1983年9月2日 (02. 09. 83) (31) 優先権主張番号 特願昭57-153429 (32) 優先日 1982年9月3日 (03. 09. 82) (33) 優先権主張国 JP (71) 出願人; および (72) 発明者 西澤潤一 (NISHIZAWA, Jun-ichi) [JP/JP] 〒980 宮城県仙台市米ヶ袋1丁目6番16号 Miyagi, (JP) (74) 代理人 弁理士 玉蟲久五郎 (TAMAMUSHI, Kyugoro) 〒171 東京都豊島区南長崎2丁目5番2号 Tokyo, (JP) (81) 指定国 DE (欧州特許), GB (欧州特許), NL (欧州特許), US. 添付公開書類 国際調査報告書		
(54) Title: SEMICONDUCTOR PHOTOELECTRIC CONVERTER (54) 発明の名称 半導体光電変換装置 (57) Abstract Improvements on a field effect or static induction transistor type photoelectric converter having a plurality of gate regions for controlling a main current at both sides of a source region. The distance between the gate regions at each side of the source region and the source region are different, thereby isolating the functions of the gates in high performance. (57) 要約 ソース領域の両側に主電流を制御するための複数のゲート領域を具えた電界効果トランジスタ又は静電誘導トランジスタ型光電変換装置に関する改良であって、前記ソース領域の両側のゲート領域のそれぞれと該ソース領域との距離を異ならしめることにより、両ゲートの機能を分離せしめて高性能化を図った半導体光電変換装置。		

情報としての用途のみ

PCTに基づいて公開される国際出願のパンフレット第1頁にPCT加盟国を同定するために使用されるコード

AT	オーストリア	LI	リヒテンシュタイン
AU	オーストラリア	LK	スリランカ
BE	ベルギー	LU	ルクセンブルグ
BR	ブラジル	MC	モナコ
CF	中央アフリカ共和国	MG	マダガスカル
CG	コンゴ	MR	モーリタニア
CH	スイス	MX	マラウイ
CM	カメルーン	NL	オランダ
DE	西ドイツ	NO	ノルウエー
DK	デンマーク	RO	ルーマニア
FI	フィンランド	SE	スウェーデン
FR	フランス	SN	セネガル
GA	ガボン	SU	ソビエト連邦
GB	イギリス	TD	チャード
HU	ハンガリー	TO	トーゴ
JP	日本	US	米国
KP	朝鮮民主主義人民共和国		

(1)

明 細 書

半 導 体 光 電 変 換 装 置

技 術 分 野

本発明は半導体光電変換装置に関するものである。

技 術 背 景

従来の半導体光電変換装置としては、本発明者による *p-i-n* フォトダイオード、アバランシェフォトダイオードというダイオードの他に、バイポーラフォトトランジスタ等が知られている。高感度、高速で低雑音のフォトトランジスタとして既に本発明者による、低不純物密度又は真性半導体のチャンネルを有する電界効果トランジスタ及び静電誘導トランジスタ（以下 *SIT* と呼ぶ）が特願昭 53-86572 号及び特願昭 53-87988 号に開示されている。これらは、非常に高感度、高速であるために、従来のバイポーラフォトトランジスタよりも特性が非常に良い。

従来の複数のゲートを有する半導体光電変換装置を第 1 図 A に示す。

1 は n^+Si 基板、2 はチャンネルとなるべき抵抗の n^- 層又は真性半導体の i 層、3 はチャンネル層とは反対導電型の高不純物密度の第 1 のゲート領域、4 は 3 と同様にチャンネルとは反対導電型の高不純物密度の第 2 のゲ-

(2)

ト領域, 5は基板1と同一導電型の高不純物密度の領域, 7, 10はそれぞれチャンネルの主電流通路を形成する n^+ 基板1と高不純物密度領域5に対する電極, 8は第1のゲート領域3に対するゲート電極, 9は第2のゲート領域4に対するゲート電極, 6は各電極7, 8, 9を分離するためのたとえば SiO_2 , Si_3N_4 等の周知の絶縁と表面保護の作用を有する, 絶縁膜層乃至は絶縁膜の多層膜である。

第1図Bは第1図Aの表面図である。この装置は, マルチチャンネルの構造にすることができる。

第1図C及びDは従来の他の半導体光電変換装置で, 第2のゲート領域4をクロス・ストライプ状(格子状)にしたものである。いずれの符号も第1図Aと同一である。

従来の第1図に示された半導体光電変換装置は, 2の高抵抗層の不純物密度, 第1, 第2のゲート3, 4の領域の間隔 W_g 及びゲートの拡散深さ l を選択することにより, ノーマリオン又はノーマリオフ, あるいはノーマリオンとノーマリオフの中間の機能を有するものを製作できる。第1図において主電極領域5とそれぞれ第1のゲート3, 第2のゲート4との間にそれぞれチャンネル層2を介して形成される $n^+n^-p^+$ 接合の拡散電位を $V_{bi}(5-3)$, $V_{bi}(5-4)$ とするとこれらの値は等しくなる。これは第1図A, Cに示されるように、主電極領域5と第1, 第2ゲ

(3)

ト領域 3, 4 との距離が等しくかつチャンネル 2 の不純物密度が主電極領域 5 のまわりに対称であることによる。

従つて第 1 図のような構造の複数のゲートを有する半導体光電変換装置では、光入力 11 に対して光によつて発生したキャリアが第 1, 第 2 のゲートに同程度の確率で蓄積されるため第 1, 第 2 のゲートの機能を分離することが困難である。

発 明 の 開 示

本発明の一つの目的は、第 1, 第 2 ゲートの機能を分離することができる半導体光電変換装置を提供することにある。

本発明の他の目的は、一方のゲートにのみ光によるキャリアが蓄積され易い構造とすることにより、他方のゲートを単に一定電位を与える手段として用いることにより実質的にゲート容量を減少せしめて周波数の特性の改善された光トランジスタを提供することにある。

上記目的は、高不純物密度の主電極領域を形成するソース領域及びドレイン領域並びにこれら主電極領域間の主電流通路を形成する主電極領域と同一導電型の高抵抗又は真性半導体領域を具え、かつ前記電流通路中に前記主電極領域とは反対導電型の高不純物密度領域からなる主電流を制御するための複数のゲート領域をソース領域の両側に具えた電界効果トランジスタ又は静電誘導トラ

(4)

ンジスタ型光電変換装置において、前記ソース領域の両側のゲート領域のそれぞれと該ソース領域との距離を異ならしめた本発明によつて達成される。

図面の簡単な説明

第1図A乃至Dは従来の半導体光電変換装置を説明するための図、第2図のA乃至Cは本発明の一実施例、第3図は本発明の別の実施例、第4図A及びBは本発明の更に別の実施例であり、第2ゲートに工夫が施されている図、第5図A乃至Dは更に本発明の別の実施例であり、ゲートがソースよりも深い所に設けられた構造、第6図は本発明の実施例に基づく光入射強度と出力電圧の関係を示す図である。

発明を実施するための最良の形態

第2図Aは本発明の半導体光電変換装置の一実施例の基本構造を示す断面図である。第2図Aの構造において、各構成部分は、ともに不純物密度が 10^{17}cm^{-3} 以上の第1ゲート3とソース5の距離 W_1 及び第2ゲート4とソース5の距離 W_2 が等しくないことを除き、第1図Aの各構成部分の符号と対応している。 $W_1 > W_2$ とすることによりソース5とゲート3の間の $p^+-n^-(i)-n^+$ ダイオードの受光面積は、第2ゲート4とソース5間の $p^+-n^-(i)-n^+$ ダイオードの受光面積よりも大きくできる。 $W_1 > W_2$ と選ばれることによつて光入力11の信号による $p^+-n^-(i)-n^+$ ダイオ

(5)

ドの拡散電位 V_{bi} の変化量は、第2ゲート4とソース5間の拡散電位 $V_{bi}(5-4)$ が変化する量よりも第1ゲート3とソース5間の拡散電位 $V_{bi}(5-3)$ が変化する量の方が小さい。

光入力11による光電変換作用は、第1ゲート3近傍とソース5領域の $p^+-n^-(i)-n^+$ ダイオードの電圧変化によつてより多く起きやすくなっている。

第1ゲート3とソース5間の距離 W_1 は第2ゲート4とソース5間の距離 W_2 よりも大きいから、ソース5、ドレイン1間の電流は、第1ゲート3側のチャンネル領域に流れ易い。

第2図Bに示す実施例は第2ゲート4とソース5の領域が光入力11に対してのしや光膜12を備えているものである。しや光膜12としては例えば Al, Au のような金属、樹脂もしくは照射されるべき波長の光をフィルタできる膜であればよい。

光入力信号11によつて第2図Bの $B-B'$ の一点鎖線に沿つてのポテンシャルダイアグラムを第2図Cに示す。

光入力11によつて主として第1ゲート3とソース5間の拡散電位は減少し、光入力11による電流は、第1ゲート3とソース5の間を主として流れ、第2ゲート4とソース5間には生じにくいことにより、第1ゲート3と第2ゲート4は従来の半導体光電変換装置に比較して光電

(6)

変換効率及び周波数特性がより効率的になつている。

第3図に示す実施例は、第2ゲート4とソース5間の拡散電位 $V_{bi}(5-4)$ を第1ゲート3とソース5間の拡散電位 $V_{bi}(5-3)$ よりも大きくするために、チャンネルの第2ゲート4とソース5近傍の不純物密度を高くしたものの断面図である。領域20はイオン注入でリンを打ち込むことによつて形成できる。

断面図中のC-C'の一点鎖線に沿つて、第1ゲート3とソース5間の拡散電位 $V_{bi}(5-3)$ は第2ゲート4とソース5間の拡散電位 $V_{bi}(5-4)$ よりも小さくなる。

第4図Aに示す実施例は第2ゲート4の不純物密度を第1ゲート3の不純物密度よりも一桁以上高くして、第2ゲート4とソース5間の拡散電位 $V_{bi}(5-4)$ を第1ゲート3とソース5間の拡散電位 $V_{bi}(5-3)$ よりも高くしたものの断面図である。これは、第1ゲート3と第2ゲート4の p^+ 拡散をそれぞれ別に行なうこと、または選択的にイオン注入をして、第1ゲート3と第2ゲート4のドーズ量を変えることによつて実施することができる。第4図Bは、Aの実施例に更に第2ゲート4とソース5の間の領域をチャンネルよりも不純物密度の高い領域20を設けた実施例の断面図である。

第5図A~Dはソース領域5よりもゲート領域3,4を掘下げたところに形成し、各々のゲート、ソース間の浮

(7)

遊容量を減少させた構造の実施例を示す。ゲート領域を掘下げるには、化学エッチング、プラズマエッチング、酸化膜と窒化膜による加工等の方法によることができる。 A は第1ゲートとソース間距離を第2ゲートとソース間距離よりも広くとつた実施例、 B は A と同じ構造のものに、第2ゲート近傍にしや光膜12を形成したことを特徴とした実施例、 C は第2ゲート領域4の不純物密度を第1ゲート領域3よりも高くしたことを特徴とした実施例、 D は C の実施例で更に第2ゲートとソース間の領域をチャンネル領域よりも不純物密度を高くしたことを特徴とする実施例である。

第2図乃至第5図に示された実施例の如く、ゲートが分割され、第1のゲートとソースの距離 W_1 が第2のゲートとソースの距離 W_2 に比べ単に $W_1 > W_2$ となされたデバイスの試作実験結果では $W_1 = W_2$ のものに比べ $W_1 - W_2 = 1\mu$ 、 $W_1 - W_2 = 2.0\mu$ とするに従い、より低い光強度まで出力感度が大きくなり易い結果を得ている。

第6図は本発明の実施例のうち、第2図 B に示した最も製造容易な構造のデバイスにおいて 4×4 セルのマトリックス構造を製造した場合のデバイスにおける16ビット中の3ビットのセルについて光入射強度と出力電圧の関係をとつたものである。 A のラインは $W_1 - W_2 = 2.0\mu$ の場合であり、 B のラインは $W_1 - W_2 = 1.0\mu$ の場合に対応

(8)

している。明らかにAのラインの方が低い光強度まで出力感度がある。各デバイスセルの第1のゲート上には $\text{SnO}_2/\text{SiN}/p^+$ ゲート Si からなる内部キャパシタが設けられている。この試作デバイスは第2の p^+ ゲートは格子状に同時拡散で共通電位となされている。高抵抗 n^- エピタキシャル技術と p^+ ゲート拡散(第1及び第2のゲート用)及び n^+ ソース拡散の2回の拡散技術で製造されており、本実験データでは第2のゲートには $R_{\text{SG}}=1\text{M}\Omega$ の抵抗を介して $V_{\text{SG}}=-1.8\text{V}(A)$, $-1.5\text{V}(B)$ なるバイアスが加えられており、第1ゲートのみ $\text{SnO}_2/\text{SiN}/p^+$ ゲート Si で形成されたキャパシタを介して高さ 5V , 幅 $1\mu\text{sec}$, パルス ϕ_g を 10msec の光照射時間毎に加えることにより波長 $6550\text{\AA}$ の光情報の積分値を読み出している。 n^- 高抵抗エピタキシャル層の不純物密度は $\sim 10^{13}\text{cm}^{-3}$ 程度、ゲートの拡散深さは $6\sim 8\mu$ 程度である。第6図のデバイスは1セルの寸法は $100\mu\times 100\mu$ の例であるが、 $30\mu\times 30\mu$ 程度の寸法のものまでは容易に製造可能である。

以上第2図～第6図まで示した本発明の実施例は製造が容易であることとほぼ縦型に形成されるためデバイスの大きさを小さくできること、ゲートが分割されかつ、特定のゲートにのみ感度を持たせる構造の導入により従来のものに比べてより微弱光側の感度が良好となっている。



(9)

上述した本発明の要旨の範囲内で、デバイス構造の変形は各種考えられ、第6図において説明したように第1のゲート上にコンデンサを設定してもよく、また他の *MOS Tr* もしくは *FET* を接続した高速な光検出器もありうる。

第2のゲートにはフローティングとする方式、一定バイアスを加える方式、高い抵抗を付加してバイアスをかける方式もしくは大きなコンデンサを付加する方式等々と可能である。

本発明によれば、静電誘導型トランジスタ又は *FET* の光検出器のうち新規な光感度検出器が提供された。



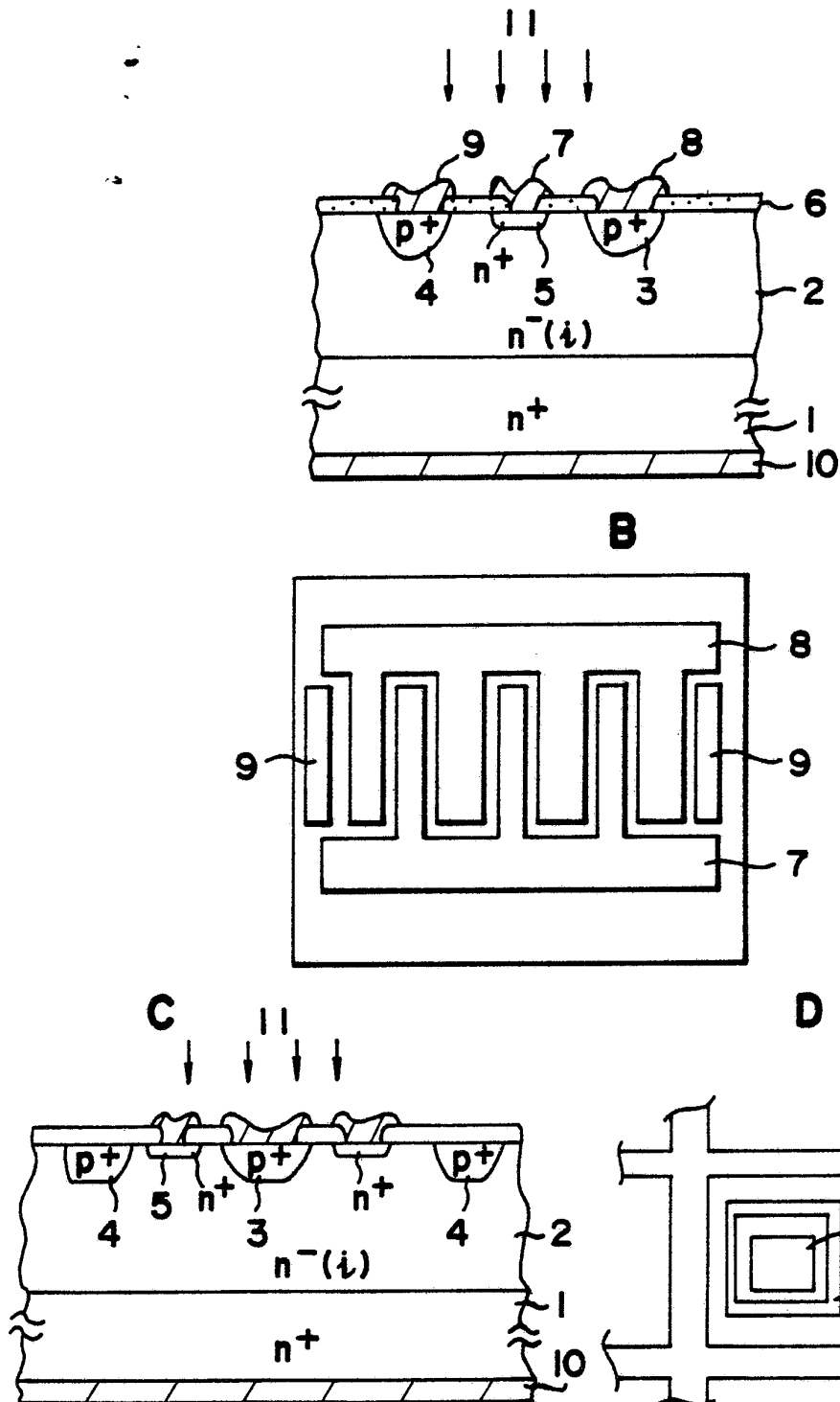
(10)

請 求 の 範 囲

1. 高不純物密度の主電極領域を形成するソース領域及びドレイン領域並びにこれら主電極領域間の主電流通路を形成する主電極領域と同一導電型の高抵抗又は真性半導体領域を具え、かつ前記電流通路中に前記主電極領域とは反対導電型の高不純物密度領域からなる主電流を制御するための複数のゲート領域をソース領域の両側に具えた電界効果トランジスタ又は静電誘導トランジスタ型光電変換装置において、前記ソース領域の両側のゲート領域のそれぞれと該ソース領域との距離を異ならしめたことを特徴とする半導体光電変換装置。
2. 前記ソース領域に近い側のゲート上に SnO_2 / シリコン窒化膜 / Si からなるキャパシタを内蔵させた請求の範囲第1項記載の半導体光電変換装置。

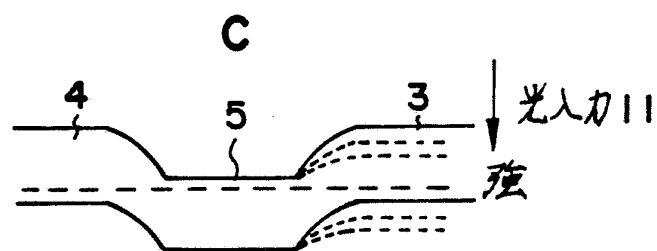
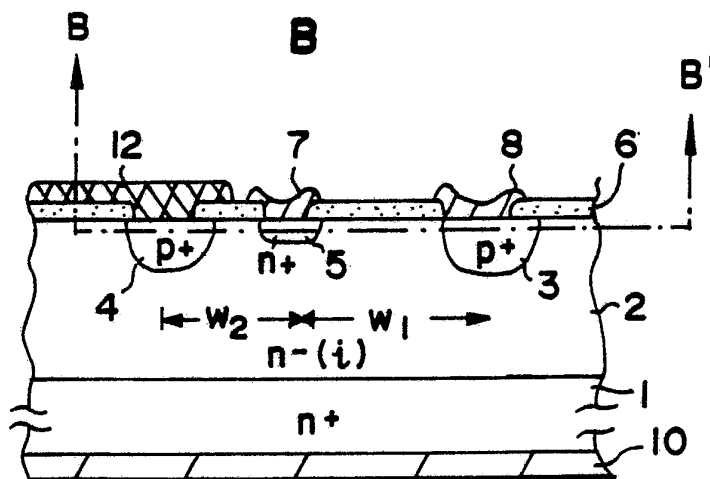
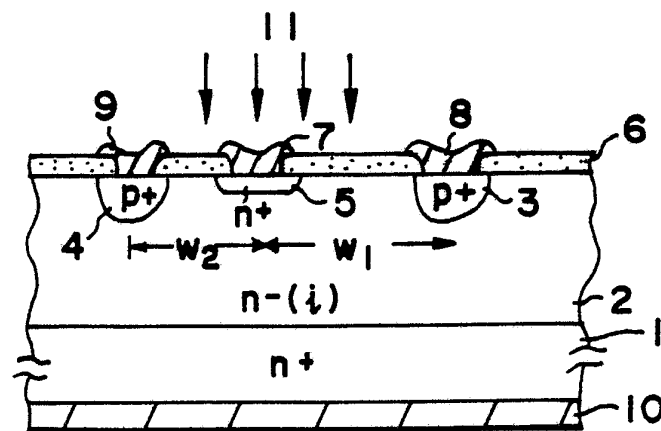


第 1 圖 A



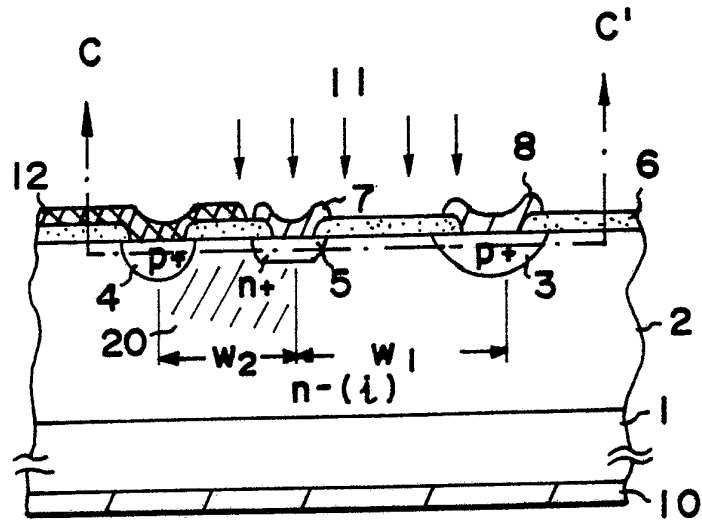
2

第 2 図 A

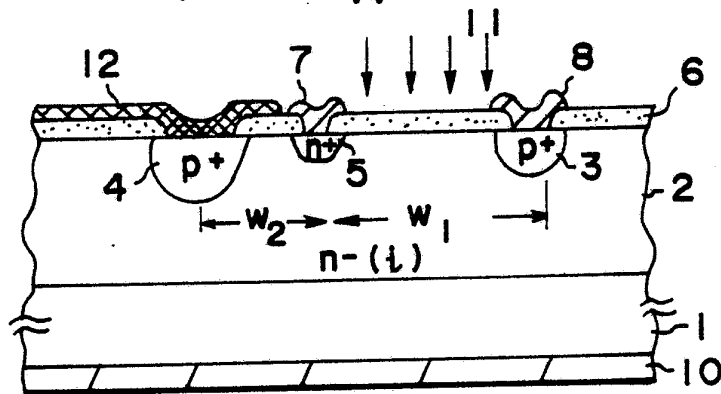


3

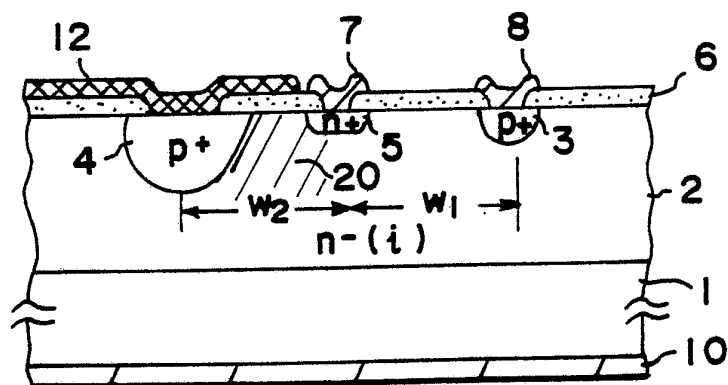
第 3 圖



第 4 题 A

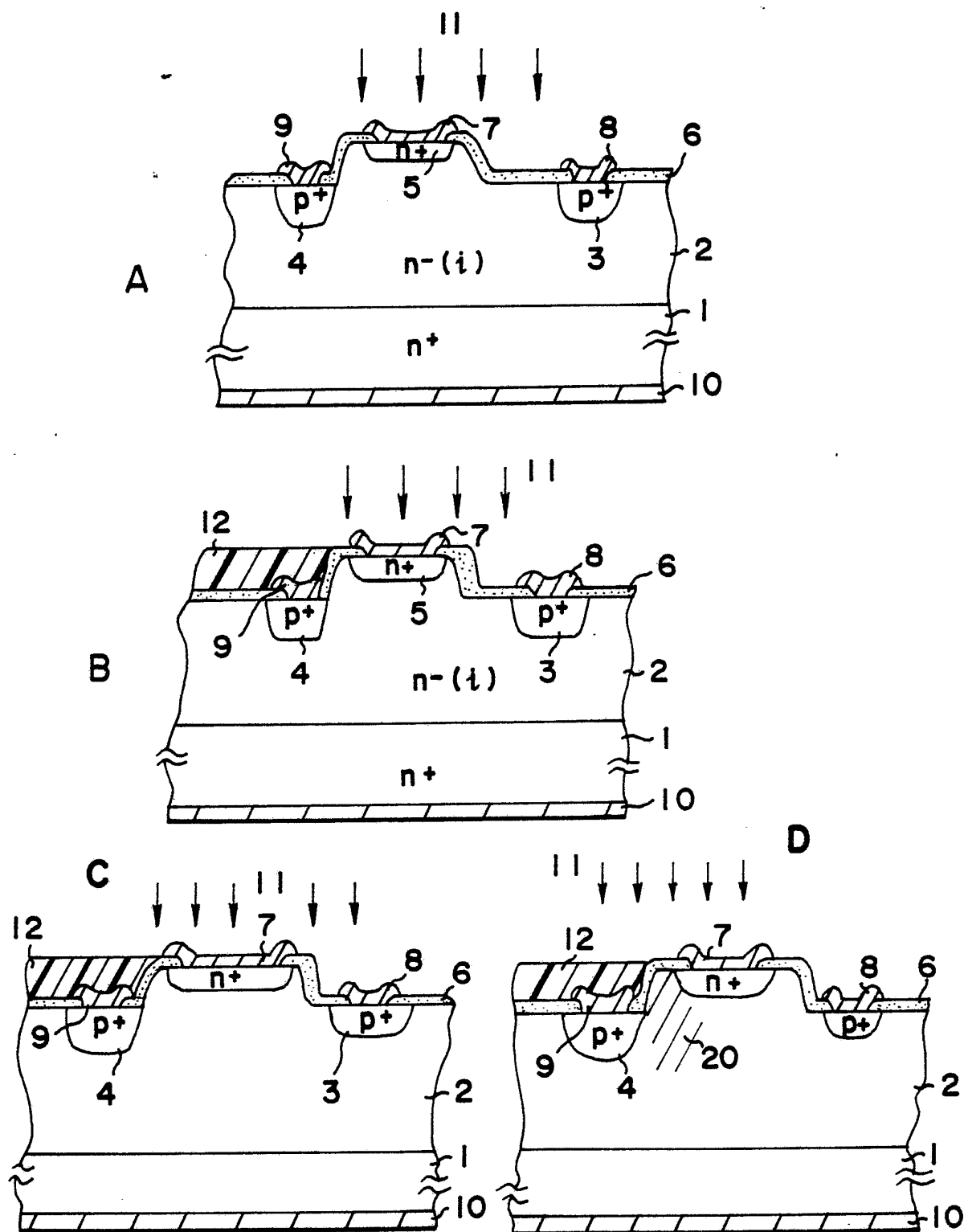


B

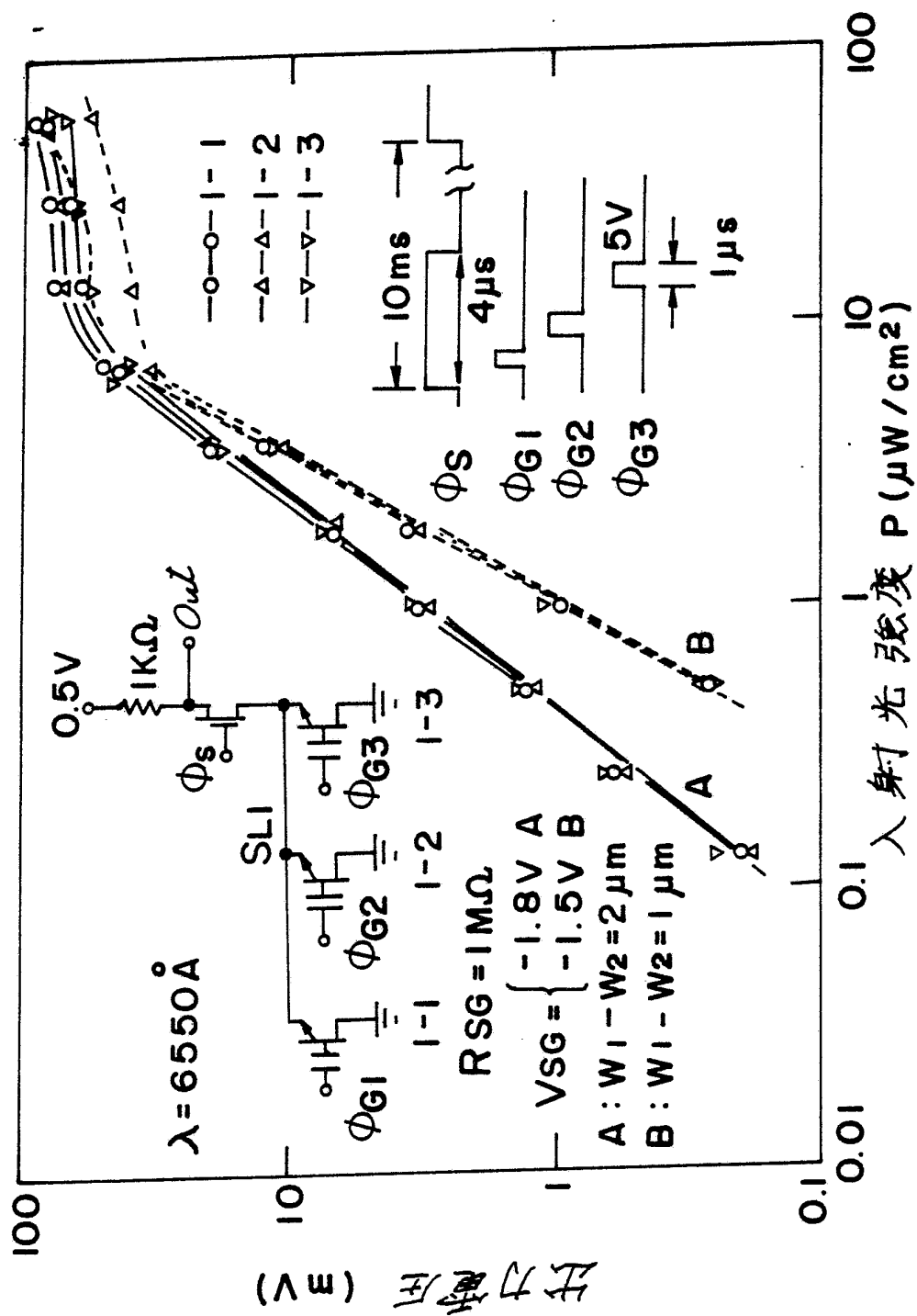


4

第 5 図



三



INTERNATIONAL SEARCH REPORT

International Application No. PCT/JP83/00295

I. CLASSIFICATION OF SUBJECT MATTER (if several classification symbols apply, indicate all) ³		
According to International Patent Classification (IPC) or to both National Classification and IPC Int. Cl. ³ H01L 31/10		
II. FIELDS SEARCHED		
Minimum Documentation Searched ⁴		
Classification System	Classification Symbols	
I P C	H01L 31/10	
Documentation Searched other than Minimum Documentation to the Extent that such Documents are included in the Fields Searched ⁵		
III. DOCUMENTS CONSIDERED TO BE RELEVANT ¹⁴		
Category*	Citation of Document, ¹⁵ with indication, where appropriate, of the relevant passages ¹⁷	Relevant to Claim No. ¹⁸
X	JP, A2, 54-16985 (Zaidan Hojin Handotai Kenkyu Shinkokai) 7. February. 1979 (07. 02. 79)	1, 2
P	WO, A, 83/02037 (SEMICONDUCTOR RESEARCH FOUNDATION) 9. June. 1983 (09. 06. 83)	1, 2
* Special categories of cited documents: ¹⁵ "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "G" document member of the same patent family		
IV. CERTIFICATION		
Date of the Actual Completion of the International Search ²		Date of Mailing of this International Search Report ²
December 5, 1983 (05. 12. 83)		December 19, 1983 (19.12.83)
International Searching Authority ¹		Signature of Authorized Officer ²⁰
Japanese Patent Office		

I. 発明の属する分野の分類		
国際特許分類 (IPC) Int. Cl. H01L31/10		
II. 国際調査を行った分野		
調 査 を 行 っ た 最 小 限 資 料		
分 類 体 系	分 類 記 号	
I P C	H01L31/10	
最小限資料以外の資料で調査を行ったもの		
III. 関連する技術に関する文献		
引用文献の カテゴリー *	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	請求の範囲の番号
X	JP, A2, 54-16985 (財団法人 半導体研究振興会) 7. 2月. 1979 (07. 02. 79)	1, 2
P	WO, A, 83/02037 (SEMICONDUCTOR RE- SEARCH FOUNDATION) 9. 6月. 1983 (09. 06. 83)	1, 2
※引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 先行文献ではあるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 「T」 国際出願日又は優先日の後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリーの文献		
IV. 認 証		
国際調査を完了した日 05. 12. 83	国際調査報告の発送日 19. 12. 83	
国際調査機関 日本国特許庁 (ISA/JP)	権限のある職員 特許庁審査官 沢田雅男	5 F 7 0 2 1