

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2014年12月11日 (11.12.2014)



(10) 国际公布号
WO 2014/194669 A1

- (51) 国际专利分类号:
H01L 29/43 (2006.01) H01L 21/28 (2006.01)
H01L 29/49 (2006.01)
- (21) 国际申请号: PCT/CN2014/070150
- (22) 国际申请日: 2014年1月6日 (06.01.2014)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201310223571.7 2013年6月6日 (06.06.2013) CN
- (71) 申请人: 苏州晶湛半导体有限公司 (ENKRIS SEMICONDUCTOR, INC.) [CN/CN]; 中国江苏省苏州市工业园区仁爱路99号, Jiangsu 215124 (CN)。
- (72) 发明人: 程凯 (CHENG, Kai); 中国江苏省苏州市工业园区仁爱路99号, Jiangsu 215124 (CN)。
- (74) 代理人: 北京集佳知识产权代理有限公司 (UNITALEN ATTORNEYS AT LAW); 中国北京市朝阳区建国门外大街22号赛特广场7层, Beijing 100004 (CN)。

- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(54) Title: SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD THEREFOR

(54) 发明名称: 半导体器件及其制作方法

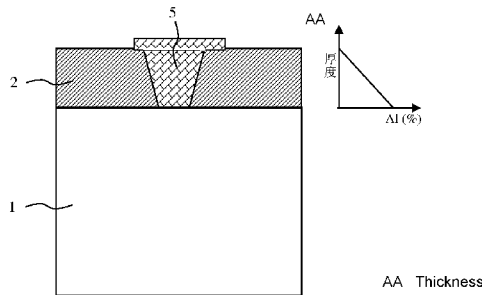


图 2/Fig. 2

(57) Abstract: Provided are a semiconductor device and a manufacturing method therefor. The semiconductor device comprises: an active area (1) of the semiconductor device; an electrode shape control layer (2) located on the active area (1) of the semiconductor device, wherein the electrode shape control layer (2) contains an aluminum element, and the content of the aluminum element gradually decreases from bottom to top from the active area (1) of the semiconductor device, an electrode area being provided on the electrode shape control layer (2), the electrode area being provided with a groove which extends to the active area (1) of the semiconductor device and vertically penetrates through the electrode shape control layer (2), and some or all of the side surfaces of the groove being slopes, arc slopes being sunken towards the two sides, or arc slopes protruding to the middle; and an electrode (5) which is entirely or partially located in the groove in the electrode area, wherein the electrode (5) is arranged corresponding to the groove in shape, and the bottom of the electrode (5) comes into contact with the active area (1) of the semiconductor device. By controlling the shape of the electrode (5), the distribution of electric field intensities in the proximity of the electrode (5) is changed, and the breakdown voltage and performance such as reliability of the semiconductor device are improved.

(57) 摘要:

[见续页]

WO 2014/194669 A1



提供一种半导体器件及其制作方法。该半导体器件包括：半导体器件有源区（1）；位于半导体器件有源区（1）上的电极形状控制层（2），电极形状控制层（2）中含有铝元素，铝元素的含量从半导体器件有源区（1）由下至上逐渐减少；电极形状控制层（2）上设有电极区，电极区设有向半导体器件有源区（1）延伸并纵向贯穿所述电极形状控制层（2）的凹槽，凹槽的侧面全部或部分为斜坡、或向两侧凹陷的弧形坡、或向中间凸出的弧形坡；全部或部分位于电极区中凹槽内的电极（5），电极（5）形状与凹槽形状对应设置，电极（5）底部与半导体器件有源区（1）相接触。通过控制电极（5）的形状，改变电极（5）附近电场强度的分布，提高半导体器件的击穿电压和可靠性等性能。

半导体器件及其制作方法

本申请要求于 2013 年 6 月 6 日提交中国专利局、申请号为 201310223571.7、发明名称为“半导体器件及其制作方法”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

5 技术领域

本发明涉及半导体技术领域，特别是涉及一种半导体器件及其制作方法。

背景技术

10 在半导体器件中，为了提高器件的击穿电压，改善器件的可靠性，电场强度如何分布，如何避免局部电场强度过大，是半导体器件设计中必须要考虑的问题之一。电场的分布可以通过很多办法控制，比如说对有源区进行调制掺杂，添加场板减小电场的最大值，也可以通过控制电极的形状对电场的分布进行约束。

15 例如：氮化镓基高电子迁移率晶体管，属于一种平面沟道场效应晶体管，其栅极形状的控制是非常重要的器件制造工艺之一。高电子迁移率晶体管的平面结构会引起电场强度的非均匀分布，特别是在源极和漏极之间的电压较高的情况下，在靠近漏极的栅极的边缘会产生极高的电场强度。图 1 示出了氮化镓基高电子迁移率晶体管工作时源极和漏极之间的电场强度分布，在靠近漏极的栅极的边缘电场强度很高，一旦该峰值电场超过氮化镓材料的临界电场，器件就会被击穿。由于器件的耐受电压是栅极和漏极间电场的积分，相对于均匀分布的电场，栅极边缘的电场越高，器件承受的电压就越小。此种现象会大大降低器件的工作性能，如导致器件的击穿电压降低和器件的可靠性下降等。

25 对于肖特基二极管来说，在其电极边缘的电场也存在一个局部的极大值，需要构建一个场板或者在边缘处形成耗尽层，改善电场的分布。

对于平面结构的 LDMOS，以及具有垂直结构的 MOSFET，如 UMOS，电极边缘也存在峰值电场，也需要控制电极的形状或者添加边缘处场板等

方法来改善电场的分布。对于具有垂直结构的 UMOS 或者 VDMOS，边缘处的电场也同样需要加以控制。

5 为了改变电场强度的分布，改善器件的工作性能，电场的分布可以通过很多办法控制，比如说对有源区进行调制掺杂，使用场板减小电场的最大值，也可以通过控制电极的形状对电场的分布进行约束。

场板是通过通过对平面器件有源区的垂直耗尽来扩展平面器件的水平耗尽区，从而引起平面器件电场强度分布的改变。场板的位置可以在源极、栅极或漏极处，在器件中可以采用单个或多个场板，以改变电场强度的分布，降低靠近漏极的栅极边缘处的最大电场强度。

10 T 型栅极 (T-gate) 通过把栅极形状制作成 T 型，利用 T 型栅极本身的形状特征来改变栅极处的电场分布。

在制作场板和 T 型栅极的工艺过程中，介质层是必不可少的，最常用的介质层是氮化硅。受到制作工艺的限制，复杂形状的场板在工艺上实现起来比较困难，要么制作工艺比较复杂，要么就根本无法实现。受到制作工艺的限制，栅极的形状也一直比较单一，多种形状的栅极同样制作起来比较困难，要么制作工艺比较复杂，要么也是根本无法实现。因此，迫切

15 需要开发新的制作工艺来实现复杂形状的场板和多种形状的栅极。

因此，针对上述技术问题，有必要提供一种半导体器件及其制作方法。

20 发明内容

有鉴于此，本发明的目的在于提供一种新的半导体器件及其制作方法，采用了一种新的制作工艺使多种形状的电极的实现成为了可能。

本发明揭示了一种电极形状控制层，该电极形状控制层中含有铝元素，该层中铝元素的含量是可以调节的，电极形状控制层被刻蚀时，横向和纵向的刻蚀速度是随着铝元素的含量而变化的，这样可以控制刻蚀截面的形状，设计制作出不同形状的刻蚀截面，沉积电极后就制作出了相应形状的

25 电极，从而达到了控制电极形状的目的。

调节电极形状控制层中铝元素的含量由下至上逐渐减少，例如：当下降趋势呈线性下降时，凹槽的侧面为斜坡，刻蚀截面的形状为梯形，沉积

电极后，电极截面也为梯形，分散了电场峰值的分布；当下降趋势呈减速下降时，凹槽的侧面为向两侧凹陷的弧形坡，刻蚀截面的形状为 U 形，沉积电极后，电极截面也为 U 形，电极边缘的电场分布就发生了相应的变化，平缓了电场分布；当下降趋势呈加速下降时，凹槽的侧面为向中间凸出的弧形坡，沉积电极后，电极截面也凹槽界面相同，电极边缘的电场分布就发生了相应的变化，平缓了电场分布。

为了实现上述目的，本发明实施例提供的技术方案如下：

一种半导体器件，所述半导体器件包括：

半导体器件有源区；

10 位于所述半导体器件有源区上的电极形状控制层，所述电极形状控制层中含有铝元素，所述全部或部分电极形状控制层中铝元素的含量从半导体器件有源区由下至上逐渐减少，所述电极形状控制层上设有电极区，所述电极区设有向半导体器件有源区延伸并纵向贯穿所述电极形状控制层的凹槽，所述凹槽的侧面全部或部分为斜坡、或向两侧凹陷的弧形坡、或向
15 中间凸出的弧形坡；

全部或部分位于所述电极区中凹槽内的电极，所述电极形状与凹槽形状对应设置，所述电极底部与半导体器件有源区相接触。

作为本发明的进一步改进，所述电极形状控制层为半导体层、第一介质层中一种或两种的组合。

20 作为本发明的进一步改进，所述半导体器件有源区和电极形状控制层中的半导体层为三族氮化物、硅、锗、锗硅、III-V 族化合物、氧化物中一种或多种的组合。

作为本发明的进一步改进，所述第一介质层包括 SiN、SiAlN、SiAlGaN、SiAlO_x、AlMgON、HfAlO_x 中一种或多种的组合。

25 作为本发明的进一步改进，所述电极形状控制层为半导体层和第一介质层时，第一介质层位于半导体层的上方，所述半导体层中任意一处铝元素的含量高于第一介质层中任意一处铝元素的含量。

作为本发明的进一步改进，所述全部或部分电极形状控制层中铝元素的含量从半导体器件有源区由下至上呈线性下降、或加速下降、或减速下

降、或先线性下降再保持不变、或先减速下降再保持不变、或先加速下降再保持不变。

作为本发明的进一步改进，所述电极形状控制层中的凹槽部分延伸至半导体器件有源区中。

- 5 作为本发明的进一步改进，所述电极形状控制层中的凹槽内壁及电极形状控制层表面上全部或部分沉积有第二介质层，所述电极全部或部分位于所述第二介质层上。

作为本发明的进一步改进，所述第二介质层包括 Al_2O_3 、 AlON 、 SiN 、 SiON 、 SiO_2 、 HfAlO_x 、 HfO_2 中一种或多种的组合。

- 10 作为本发明的进一步改进，所述半导体器件包括二极管和三极管，所述电极包括二极管的阳极和阴极以及三极管的源极、漏极和栅极。

- 作为本发明的进一步改进，所述半导体器件有源区包括：铝镓氮/氮化镓异质结构成的高电子迁移率晶体管、铝镓铟氮/氮化镓异质结构成的高电子迁移率晶体管、氮化铝/氮化镓异质结构成的高迁移率三极管、氮化镓 MOSFET、含有铟镓氮/镓氮多量子阱结构的器件、p 型氮化物构成的发光二极管、UV-LED、光电探测器、氢气产生器、太阳能电池、LDMOS、UMOSFET、肖特基二极管或者雪崩击穿二极管。
- 15

相应地，一种半导体器件制作方法，所述方法包括：

- S1、提供半导体器件有源区；
- 20 S2、在所述半导体器件有源区上形成电极形状控制层，所述电极形状控制层中含有铝元素，所述全部或部分电极形状控制层中铝元素的含量从半导体器件有源区由下至上逐渐减少，所述电极形状控制层上设有电极区；
- S3、在所述电极区上形成向半导体器件有源区延伸并纵向贯穿所述电极形状控制层的凹槽，所述凹槽的侧面全部或部分为斜坡、或向两侧凹陷的弧形坡、或向中间凸出的弧形坡；
- 25 S4、在所述电极区中凹槽内的形成电极，所述电极全部或部分位于电极区中凹槽内，所述电极形状与凹槽形状对应设置，所述电极底部与半导体器件有源区相接触。

作为本发明的进一步改进，所述步骤 S3 和 S4 具体为：

S31、在所述电极形状控制层上涂上第一掩膜层，进行光刻，露出电极区；

S32、刻蚀所述电极区，形成向半导体器件有源区延伸的凹槽；

S33、去除第一掩膜层；

5 S41、在所述电极形状控制层上涂上第二掩膜层，进行光刻，露出电极区；

S42、沉积电极，去除第二掩膜层，形成电极。

作为本发明的进一步改进，所述步骤 S2 中的电极形状控制层为半导体层、第一介质层中一种或两种的组合，第一介质层的生长方式包括
10 MOCVD、PECVD、LPCVD、MBE、CVD、或 GCIB。

作为本发明的进一步改进，所述步骤 S4 前还包括：

在所述电极形状控制层中的凹槽内壁及电极形状控制层表面上全部或部分沉积第二介质层，第二介质层包括 Al_2O_3 、AlON、SiN、SiON、 SiO_2 、 $HfAlO_x$ 、 HfO_2 中一种或多种的组合。

15 本发明的有益效果是：本发明半导体器件及其制作方法在半导体器件中有源区上采用了一种电极形状控制层，电极形状控制层中的铝元素的含量是随着厚度的变化而变化的，通过控制电极形状控制层中所述元素的含量变化，来控制刻蚀过程中横向和纵向刻蚀速度的比例，从而改变刻蚀过程中的刻蚀截面形状，达到控制电极形成过程中电极的形状，从工艺上实
20 现了对多种电极形状的控制。

由于刻蚀的速度是由材料的材质来控制，无需改变刻蚀过程中的工艺参数，因此控制性、重复性好，简单易行。另外，可以实现一些特殊的形状，这是普通刻蚀工艺无法实现的。通过控制电极的形状，改变电极附近电场强度的分布，提高半导体器件的击穿电压和可靠性等性能。

25

附图说明

为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明中记载的一些实施例，对于本领域普通技

术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

图 1 为氮化镓基高电子迁移率晶体管工作时源极和漏极之间的电场强度分布的示意图；

5 图 2 为本发明实施例一中半导体器件的结构示意图；

图 3A 至图 3G 所示为本发明实施例一中半导体器件的制作方法的流程示意图；

图 4A 至图 4H 所示为本发明实施例二中半导体器件的制作方法的流程示意图；

10 图 5 所示为本发明实施例三中半导体器件的示意图；

图 6 所示为本发明实施例四中半导体器件的示意图；

图 7 所示为本发明实施例五中半导体器件的示意图；

图 8 所示为本发明实施例六中半导体器件的示意图；

图 9 所示为本发明实施例七中半导体器件的示意图；

15 图 10 所示为本发明实施例八中半导体器件的示意图；

图 11 所示为本发明实施例九中半导体器件的示意图；

图 12 所示为本发明实施例十中半导体器件的示意图。

具体实施方式

20 以下将结合附图所示的具体实施方式对本发明进行详细描述。但这些实施方式并不限制本发明，本领域的普通技术人员根据这些实施方式所做出的结构、方法、或功能上的变换均包含在本发明的保护范围内。

此外，在不同的实施例中可能使用重复的标号或标示。这些重复仅为简单清楚地叙述本发明，不代表所讨论的不同实施例及/或结构之间具有
25 任何关联性。

本发明实施例公开了一种半导体器件，包括：

半导体器件有源区；

位于半导体器件有源区上的电极形状控制层，电极形状控制层中含有铝元素，全部或部分电极形状控制层中铝元素的含量从半导体器件有源区

由下至上逐渐减少，电极形状控制层上设有电极区，电极区设有向半导体器件有源区延伸并纵向贯穿电极形状控制层的凹槽，凹槽的侧面全部或部分为斜坡、或向两侧凹陷的弧形坡、或向中间凸出的弧形坡；

全部或部分位于电极区中凹槽内的电极，电极形状与凹槽形状对应设置，所述电极底部与半导体器件有源区相接触。

相应地，本发明还公开了一种半导体器件制作方法，包括：

S1、提供半导体器件有源区；

S2、在半导体器件有源区上形成电极形状控制层，电极形状控制层中含有铝元素，全部或部分电极形状控制层中铝元素的含量从半导体器件有源区由下至上逐渐减少，电极形状控制层上设有电极区；

S3、在电极区上形成向半导体器件有源区延伸并纵向贯穿所述电极形状控制层的凹槽，凹槽的侧面全部或部分为斜坡、或向两侧凹陷的弧形坡、或向中间凸出的弧形坡；

S4、在电极区中凹槽内的形成电极，电极全部或部分位于电极区中凹槽内，电极形状与凹槽形状对应设置，电极底部与半导体器件有源区相接触。

以下结合各种不同的实施例对本发明作进一步说明。

实施例一：

本实施例中半导体器件结构参图 2 所示，该半导体器件包括：

半导体器件有源区 1；

在半导体器件有源区 1 上的电极形状控制层 2，电极形状控制层中含有铝元素，铝元素的含量从半导体器件有源区由下至上逐渐减少，下降趋势是线性下降，电极形状控制层 2 上定义有电极区，电极区设有向半导体器件有源区延伸并纵向贯穿电极形状控制层的凹槽，凹槽为倒置的梯形，侧面为斜坡；

位于电极区中凹槽内的电极 5，电极 5 形状与凹槽形状对应设置，电极 5 与半导体器件有源区 1 相接触，本实施例中，电极 5 部分在凹槽内，部分位于凹槽上方。

参图 3A-3G 所示，本实施方式中半导体器件的制作方法包括：

提供半导体器件有源区 1，参图 3A 所示；

在半导体器件有源区 1 上形成电极形状控制层 2，电极形状控制层 2 中的铝元素的含量是由下至上逐渐减少，下降趋势是线性下降，电极形状控制层上定义有电极区，参图 3B 所示；

5 在电极形状控制层 2 上涂上第一掩膜层 3，经过光刻，露出电极区，参图 3C 所示；

刻蚀电极区，形成向半导体器件有源区延伸的凹槽，凹槽至少部分贯穿电极形状控制层，凹槽的形状随着电极形状控制层 2 中的铝元素的含量的变化而变化，凹槽的特征尺寸可以通过刻蚀工艺进行调节，与光刻的特征尺寸相比，凹槽的特征尺寸可以略大于或略小于光刻的特征尺寸，分别参照图 3D1 和图 3D2 所示；

去掉第一掩膜层 3，参图 3E 所示；

涂上第二掩膜层 4，经过光刻，露出电极区，参图 3F 所示；

沉积电极，去掉第二掩膜层 4，形成电极 5，参图 3G 所示。

15 本实施方式中电极形状控制层中铝元素的含量由下至上逐渐减少，下降趋势呈线性下降时，凹槽的侧面为斜坡，刻蚀截面的形状为梯形，沉积电极后，电极截面也为梯形，这样就使得电极边缘的电场分布呈线性变化，分散了电场峰值的分布。

20 本实施方式中电极形状控制层 2 可为半导体层、第一介质层中一种或两种的组合。半导体器件半导体层为三族氮化物、硅、锗、锗硅、III-V 族化合物、氧化物中一种或多种的组合；第一介质层包括 SiN、SiAlN、SiAlGaN、SiAlO_x、AlMgON、HfAlO_x 中一种或多种的组合。第一介质层的生长方式可以是 MOCVD、PECVD、LPCVD、MBE、CVD、或 GCIB。

25 当电极形状控制层 2 为半导体层和第一介质层时，第一介质层位于半导体层的上方，半导体层中任意一处铝元素的含量高于第一介质层中任意一处铝元素的含量，整体上电极形状控制层中铝元素的含量从半导体器件有源区由下至上逐渐线性减少。

本实施方式中半导体器件有源区包括：铝镓氮/氮化镓异质结构成的高电子迁移率晶体管、铝镓铟氮/氮化镓异质结构成的高电子迁移率晶体管、

氮化铝/氮化镓异质结构成的高迁移率三极管、氮化镓 MOSFET、含有铟镓氮/镓氮多量子阱结构的器件、p 型氮化物构成的发光二极管、UV-LED、光电探测器、氢气产生器或太阳能电池，还可以为 LDMOS、UMOSFET、二极管、肖特基二极管、雪崩击穿二极管等。

5 进一步地，电极形状控制层 2 中的凹槽内壁及电极形状控制层 2 表面上全部或部分沉积有第二介质层，电极全部或部分位于第二介质层上。第二介质层可以为 Al_2O_3 、 AlON 、 SiN 、 SiON 、 SiO_2 、 HfAlO_x 、 HfO_2 中一种或多种的组合，沉积的方法为 PECVD、LPCVD、CVD、ALD、MOCVD 或 PVD。

10 实施例二：

图 4H 为实施例二所描述的半导体器件的结构示意图；其结构与实施例一所描述的半导体器件基本相同，区别之处在于：凹槽部分延伸到了半导体器件有源区中。

该实施例对应的制作方法，参图 4A-4H 所示，具体制作步骤如下：

15 提供半导体器件有源区 1，参图 4A 所示；

在半导体器件有源区 1 上形成电极形状控制层 2，电极形状控制层 2 中的铝元素的含量是由下至上逐渐减少，下降趋势是线性下降，电极形状控制层上定义有电极区，参图 4B 所示；

20 在电极形状控制层 2 上涂上第一掩膜层 3，经过光刻，露出电极区，参图 4C 所示；

25 刻蚀电极形状控制层 2 上的电极区，形成贯穿了电极形状控制层 2 的凹槽，凹槽的形状随着电极形状控制层 2 中的铝元素的含量的变化而变化，凹槽的特征尺寸可以通过刻蚀工艺进行调节，与光刻的特征尺寸相比，凹槽的特征尺寸可以略大于或略小于光刻的特征尺寸，参图 4D 所示为略大于的情形；

刻蚀凹槽处的半导体器件有源区，形成延伸至半导体器件有源区 1 中的凹槽，参图 4E 所示；

去掉第一掩膜层 3，参图 4F 所示；

涂上第二掩膜层 4，经过光刻，露出电极区，参 4G 所示；

沉积电极，去掉第二掩膜层4，形成电极5，参图4H所示。

其余结构及制作方法均与实施例一相同，在此不再赘述。

实施例三：

图5所示为实施例三所描述半导体器件的示意图。

- 5 本实施方式中电极形状控制层2中的铝元素的含量是由下至上逐渐减少，下降趋势是加速下降。其余同实施例一，在此不再赘述。

本实施例中电极形状控制层中铝元素的含量由下至上逐渐减少，下降趋势呈加速下降时，凹槽的侧面为向中间凸出的弧形坡，沉积电极后，电极截面也凹槽界面相同，电极边缘的电场分布就发生了相应的变化，平缓了电场分布。

10

实施例四：

图6所示为实施例四所描述半导体器件的示意图。

本实施方式中电极形状控制层2中的铝元素的含量是由下至上逐渐减少，下降趋势是减速下降。其余同实施例一，在此不再赘述。

- 15 本实施例中电极形状控制层中铝元素的含量由下至上逐渐减少，下降趋势呈减速下降时，凹槽的侧面为向两侧凹陷的弧形坡，刻蚀截面的形状为U形，沉积电极后，电极截面也为U形，电极边缘的电场分布就发生了相应的变化，平缓了电场分布。

实施例五：

- 20 图7所示为实施例五所描述半导体器件的示意图。

本实施例中电极形状控制层2中的铝元素的含量是由下至上先线性减速再保持不变。其余同实施例一，在此不再赘述。

- 25 本实施例中电极形状控制层中铝元素的含量先线性减速再保持不变，凹槽在线性减速部分为梯形，保持不变的部分为长方形，刻蚀截面的形状上方为长方形，下方为梯形，沉积电极后，电极截面与刻蚀截面相同。

实施例六：

图8所示为实施例六所描述半导体器件的示意图。

本实施例中电极形状控制层2中的铝元素的含量是由下至上先减速下降再保持不变。其余同实施例一，在此不再赘述。

本实施例中电极形状控制层中铝元素的含量先减速下降再保持不变，凹槽在减速下降部分为 U 形，保持不变的部分为长方形，刻蚀截面的形状上方为长方形，下方为 U 形，沉积电极后，电极截面与刻蚀截面相同。

实施例七：

5 图 9 所示为实施例七所描述半导体器件的示意图。

本实施方式中半导体器件有源区为氮化物高电子迁移率晶体管，在任意一种基板 11 上生长的成核层 12，在成核层 12 上生长的氮化物缓冲层 13，在氮化物缓冲层 13 上生长的氮化物沟道层 14，在氮化物沟道层 14 上生长的氮化物势垒层 15，在氮化物势垒层 15 上生长的氮化物冒层 16。

10 电极 51 为栅电极，电极 52 和电极 53 分别为欧姆接触的源极和漏极。其中，电极形状控制层 2 中的铝元素的含量是由下至上逐渐减少，下降趋势是加速下降。因此，电极 51 在电极形状控制层 2 中为向中间凸出的弧形结构。

实施例八：

15 图 10 所示为实施例八所描述半导体器件的示意图。

本实施例中半导体器件有源区为 N 沟道增强型 MOSFET，P 型衬底 11 上的两个高掺杂的 N+ 区 12 和 13，电极形状控制层 2 为介质层，其中的铝元素的含量是由下至上逐渐减少，下降趋势是线性下降；电极 51 为栅极，电极 52 为源极，电极 53 为漏极。

20 实施例九：

图 11 所示为实施例九所描述半导体器件的示意图。

本实施例中半导体器件有源区为普通 CMOS 工艺制作的肖特基二极管，P 型衬底 11 上的 N 型层 12，N 型层 12 中的 N+ 阴极层 13；电极形状控制层 2 为介质层，其中的铝元素的含量是由下至上逐渐减少，下降趋势是线性下降；电极 51 为阳极，电极 52 为阴极。

实施例十：

图 12 所示为实施例十中半导体器件的示意图。

本实施例中半导体器件有源区为垂直结构的 PIN 二极管，衬底 11 上的半导体 N+ 层 12，半导体 N+ 层 12 上的半导体 I 层 13，半导体 I 层 13 上的

半导体 P+层 14; 电极形状控制层 2 为介质层, 其中的铝元素的含量是由下至上逐渐减少, 下降趋势是线性下降; 电极 51 为阳极, 电极 52 为阴极。

由以上实施方式可以看出, 本发明半导体器件及其制作方法在半导体器件中有源区上采用了一种电极形状控制层, 电极形状控制层中的铝元素的含量是随着厚度的变化而变化的, 通过控制电极形状控制层中所述元素的含量变化, 来控制刻蚀过程中横向和纵向刻蚀速度的比例, 从而改变刻蚀过程中的刻蚀截面形状, 达到控制电极形成过程中电极的形状, 从工艺上实现了对多种电极形状的控制。

由于刻蚀的速度是由材料的材质来控制, 无需改变刻蚀过程中的工艺参数, 因此控制性、重复性好, 简单易行。另外, 可以实现一些特殊的形状, 这是普通刻蚀工艺无法实现的。通过控制电极的形状, 改变电极附近电场强度的分布, 提高半导体器件的击穿电压和可靠性等性能。

对于本领域技术人员而言, 显然本发明不限于上述示范性实施例的细节, 而且在不背离本发明的精神或基本特征的情况下, 能够以其他的具体形式实现本发明。因此, 无论从哪一点来看, 均应将实施例看作是示范性的, 而且是非限制性的, 本发明的范围由所附权利要求而不是上述说明限定, 因此旨在将落在权利要求的等同要件的含义和范围内的所有变化囊括在本发明内。不应将权利要求中的任何附图标记视为限制所涉及的权利要求。

此外, 应当理解, 虽然本说明书按照实施方式加以描述, 但并非每个实施方式仅包含一个独立的技术方案, 说明书的这种叙述方式仅仅是为清楚起见, 本领域技术人员应当将说明书作为一个整体, 各实施例中的技术方案也可以经适当组合, 形成本领域技术人员可以理解的其他实施方式。

权 利 要 求

1、一种半导体器件，其特征在于，所述半导体器件包括：

半导体器件有源区；

5 位于所述半导体器件有源区上的电极形状控制层，所述电极形状控制层中含有铝元素，所述全部或部分电极形状控制层中铝元素的含量从半导体器件有源区由下至上逐渐减少；所述电极形状控制层上设有电极区，所述电极区设有向半导体器件有源区延伸并纵向贯穿所述电极形状控制层的凹槽，所述凹槽的侧面全部或部分为斜坡、或向两侧凹陷的弧形坡、或向中间凸出的弧形坡；

10 全部或部分位于所述电极区中凹槽内的电极，所述电极形状与凹槽形状对应设置，所述电极底部与半导体器件有源区相接触。

2、根据权利要求1所述的半导体器件，其特征在于，所述电极形状控制层为半导体层、第一介质层中一种或两种的组合。

15 3、根据权利要求2所述的半导体器件，其特征在于，所述半导体器件有源区和电极形状控制层中的半导体层为三族氮化物、硅、锗、锗硅、III-V族化合物、氧化物中一种或多种的组合。

4、根据权利要求2所述的半导体器件，其特征在于，所述第一介质层包括 SiN、SiAlN、SiAlGaN、SiAlO_x、AlMgON、HfAlO_x 中一种或多种的组合。

20 5、根据权利要求2所述的半导体器件，其特征在于，所述电极形状控制层为半导体层和第一介质层时，第一介质层位于半导体层的上方，所述半导体层中任意一处铝元素的含量高于第一介质层中任意一处铝元素的含量。

25 6、根据权利要求1所述的半导体器件，其特征在于，所述全部或部分电极形状控制层中铝元素的含量从半导体器件有源区由下至上呈线性下降、或加速下降、或减速下降、或先线性下降再保持不变、或先减速下降再保持不变、或先加速下降再保持不变。

7、根据权利要求1所述的半导体器件，其特征在于，所述电极形状控制层中的凹槽部分延伸至半导体器件有源区中。

8、根据权利要求1所述的半导体器件，其特征在于，所述电极形状控制层中的凹槽内壁及电极形状控制层表面上全部或部分沉积有第二介质层，所述电极全部或部分位于所述第二介质层上。

9、根据权利要求8所述的半导体器件，其特征在于，所述第二介质层包括 Al_2O_3 、 AlON 、 SiN 、 SiON 、 SiO_2 、 HfAlO_x 、 HfO_2 中一种或多种的组合。

10、根据权利要求1所述的半导体器件，其特征在于，所述半导体器件包括二极管和三极管，所述电极包括二极管的阳极和阴极以及三极管的源极、漏极和栅极。

11、根据权利要求10所述的半导体器件，其特征在于，所述半导体器件有源区包括：铝镓氮/氮化镓异质结构成的高电子迁移率晶体管、铝镓铟氮/氮化镓异质结构成的高电子迁移率晶体管、氮化铝/氮化镓异质结构成的高迁移率三极管、氮化镓 MOSFET、含有铟镓氮/镓氮多量子阱结构的器件、p型氮化物构成的发光二极管、UV-LED、光电探测器、氢气产生器、太阳能电池、LDMOS、UMOSFET、肖特基二极管或者雪崩击穿二极管。

12、一种如权利要求1所述的半导体器件制作方法，其特征在于，所述方法包括：

S1、提供半导体器件有源区；

S2、在所述半导体器件有源区上形成电极形状控制层，所述电极形状控制层中含有铝元素，所述全部或部分电极形状控制层中铝元素的含量从半导体器件有源区由下至上逐渐减少，所述电极形状控制层上设有电极区；

S3、在所述电极区上形成向半导体器件有源区延伸并纵向贯穿所述电极形状控制层的凹槽，所述凹槽的侧面全部或部分为斜坡、或向两侧凹陷的弧形坡、或向中间凸出的弧形坡；

S4、在所述电极区中凹槽内的形成电极，所述电极全部或部分位于电极区中凹槽内，所述电极形状与凹槽形状对应设置，所述电极底部与半导体器件有源区相接触。

13、根据权利要求12所述的半导体器件制作方法，其特征在于，所述步骤 S3 和 S4 具体为：

S31、在所述电极形状控制层上涂上第一掩膜层，进行光刻，露出电极区；

S32、刻蚀所述电极区，形成向半导体器件有源区延伸的凹槽；

S33、去除第一掩膜层；

5 S41、在所述电极形状控制层上涂上第二掩膜层，进行光刻，露出电极区；

S42、沉积电极，去除第二掩膜层，形成电极。

10 14、根据权利要求 12 所述的半导体器件制作方法，其特征在于，所述步骤 S2 中的电极形状控制层为半导体层、第一介质层中一种或两种的组合，第一介质层的生长方式包括 MOCVD、PECVD、LPCVD、MBE、CVD、或 GCIB。

15、根据权利要求 12 所述的半导体器件制作方法，其特征在于，所述步骤 S4 前还包括：

15 在所述电极形状控制层中的凹槽内壁及电极形状控制层表面上全部或部分沉积第二介质层，第二介质层包括 Al_2O_3 、 AlON 、 SiN 、 SiON 、 SiO_2 、 HfAlO_x 、 HfO_2 中一种或多种的组合。

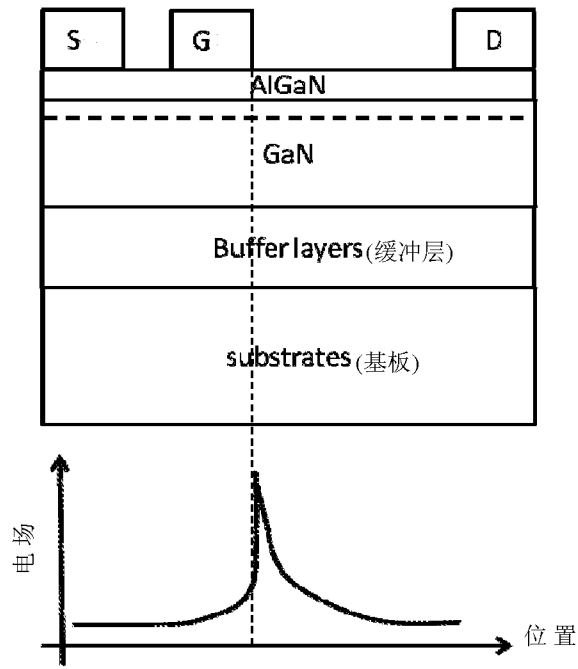


图 1

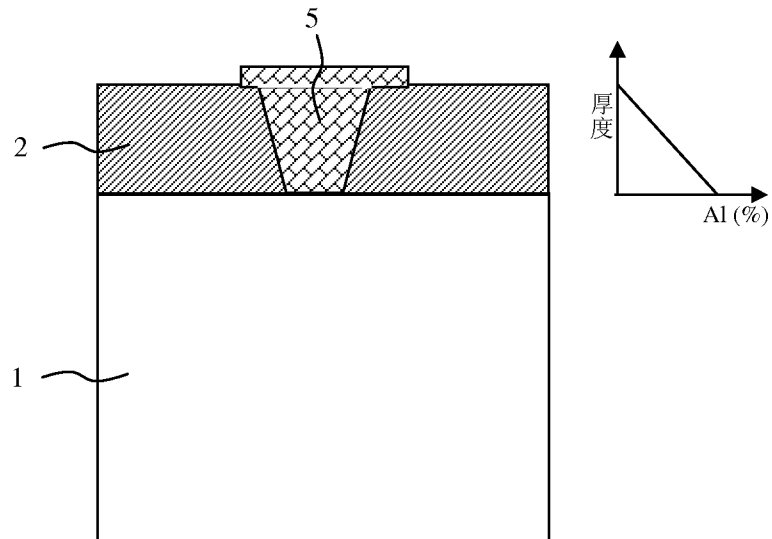


图 2

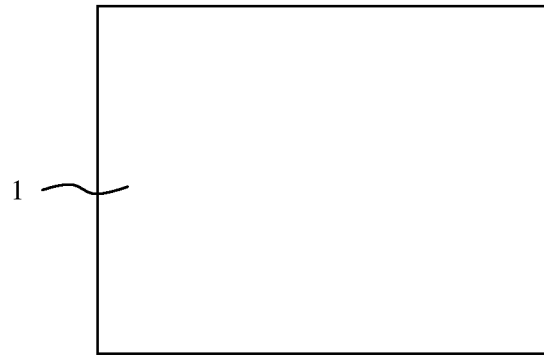


图 3A

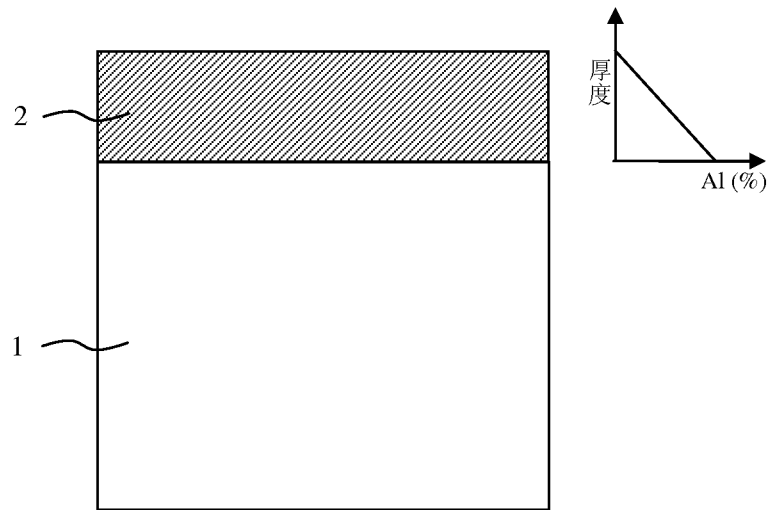


图 3B

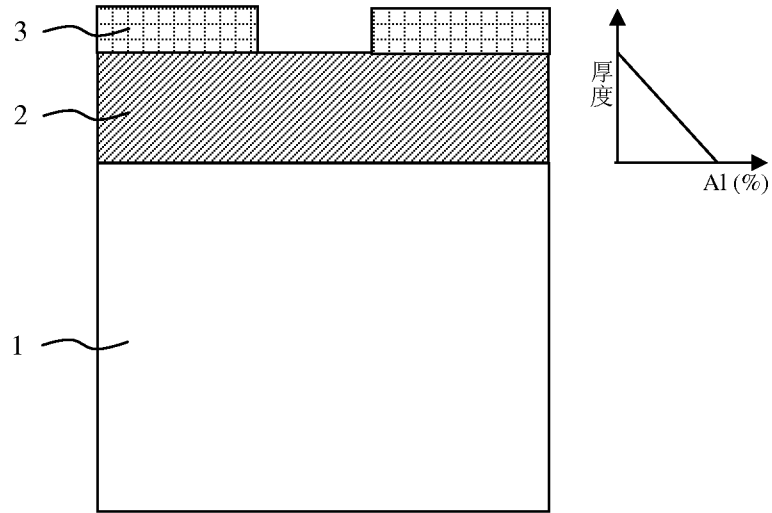


图 3C

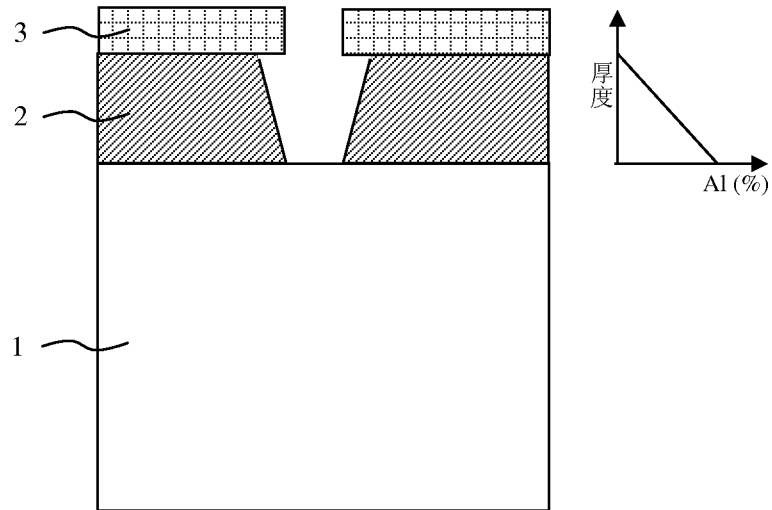


图 3D1

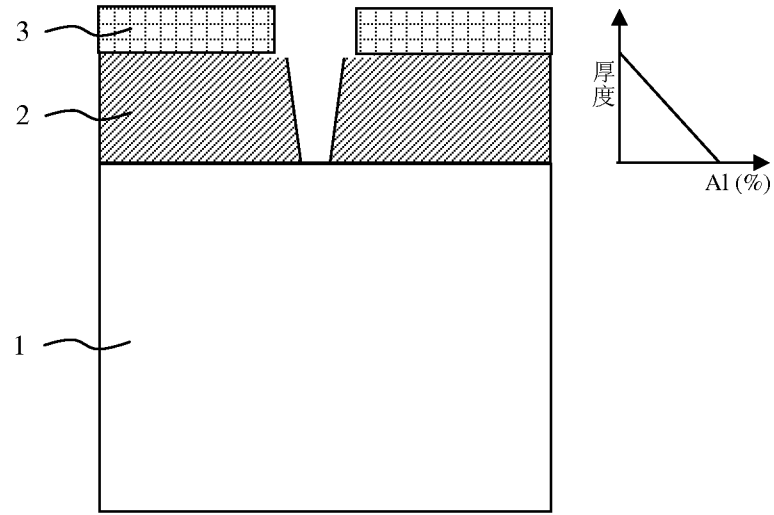


图 3D2

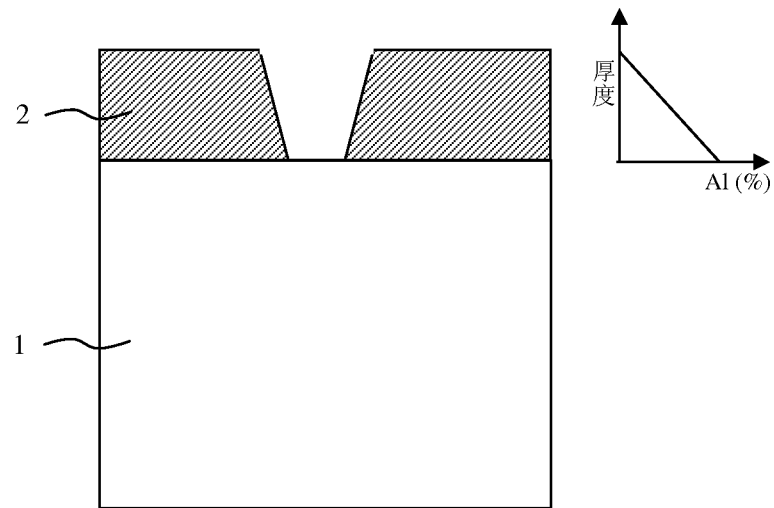


图 3E

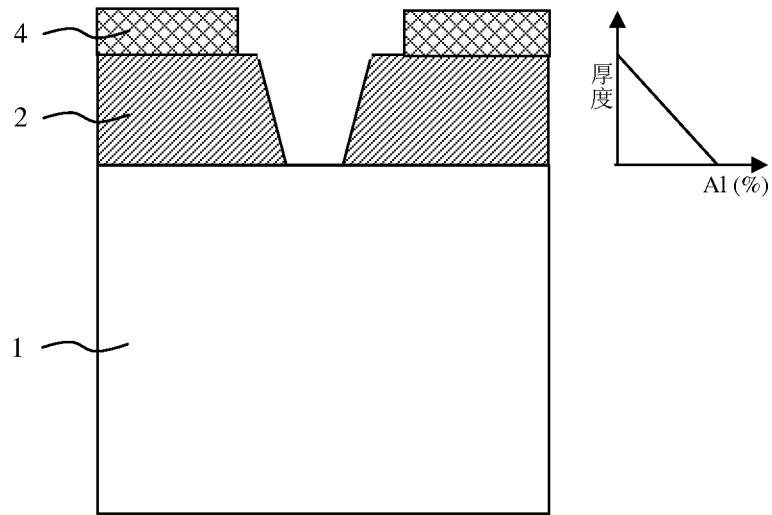


图 3F

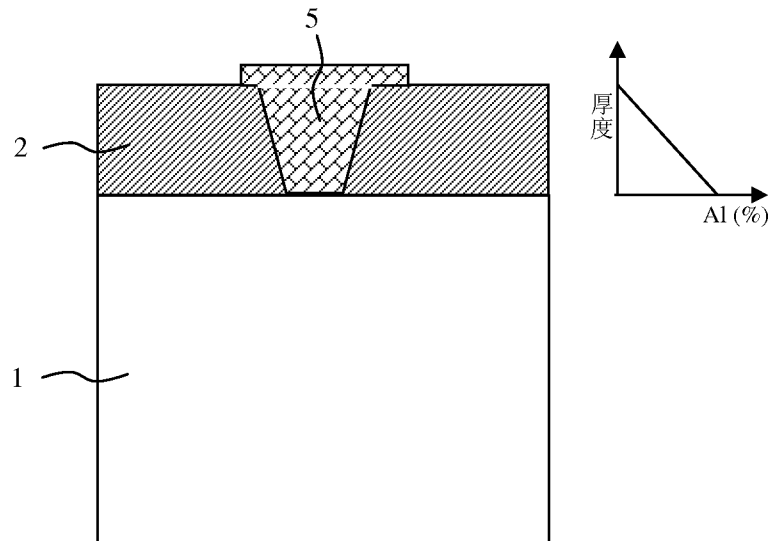


图 3G

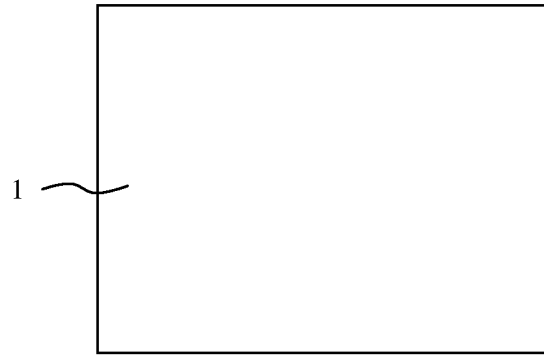


图 4A

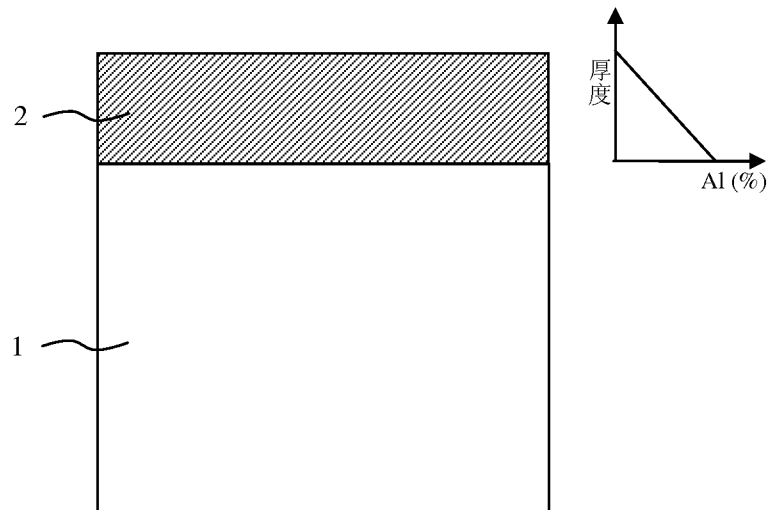


图 4B

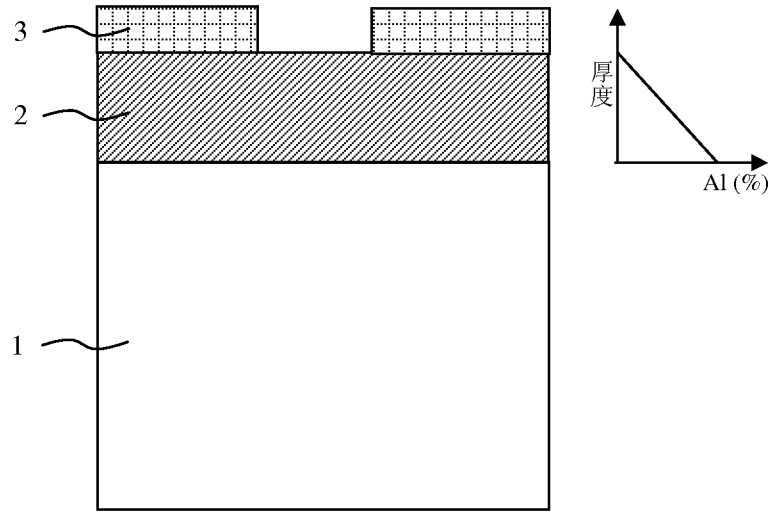


图 4C

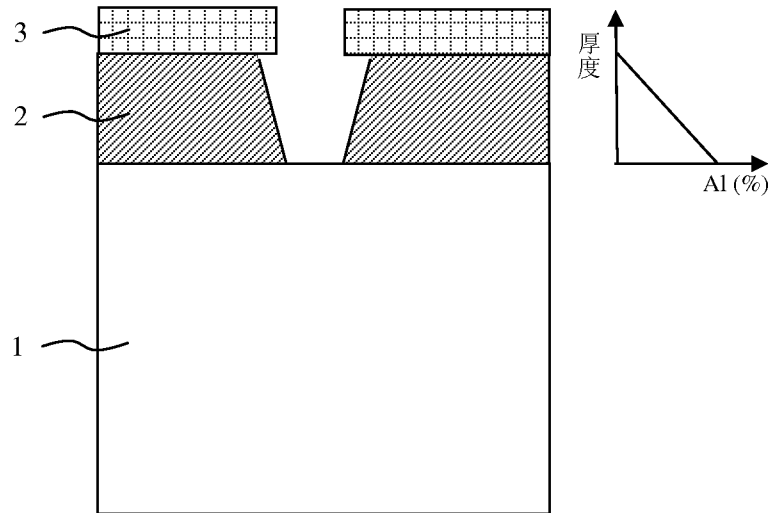


图 4D

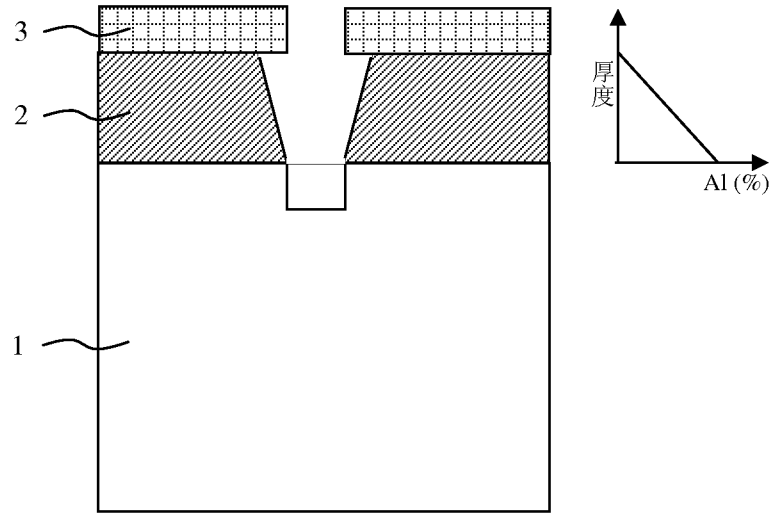


图 4E

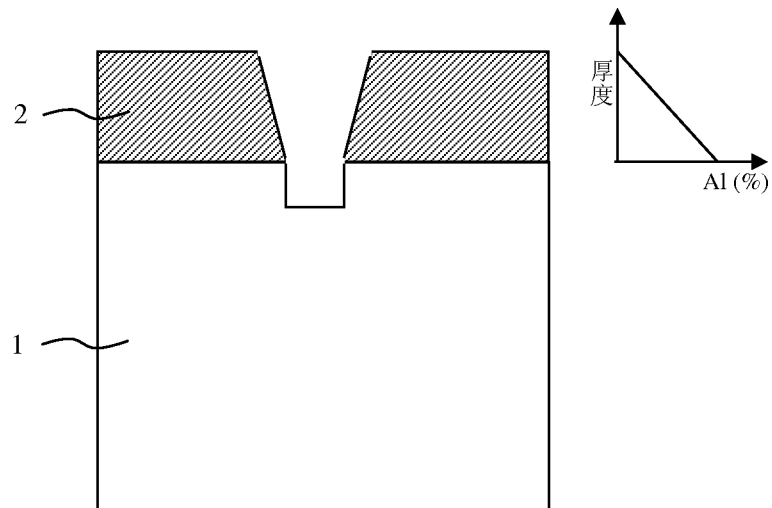


图 4F

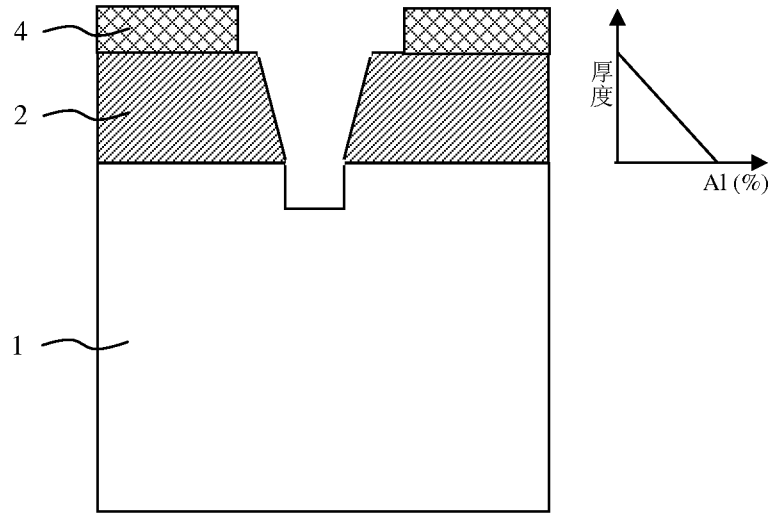


图 4G

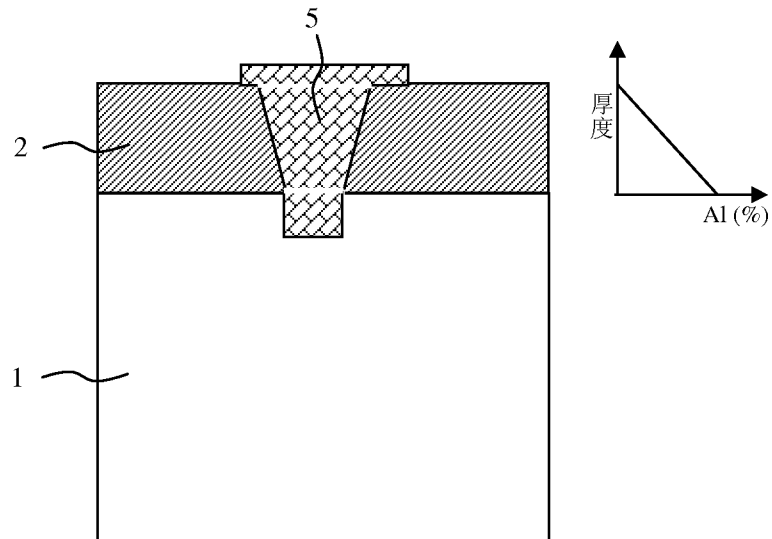


图 4H

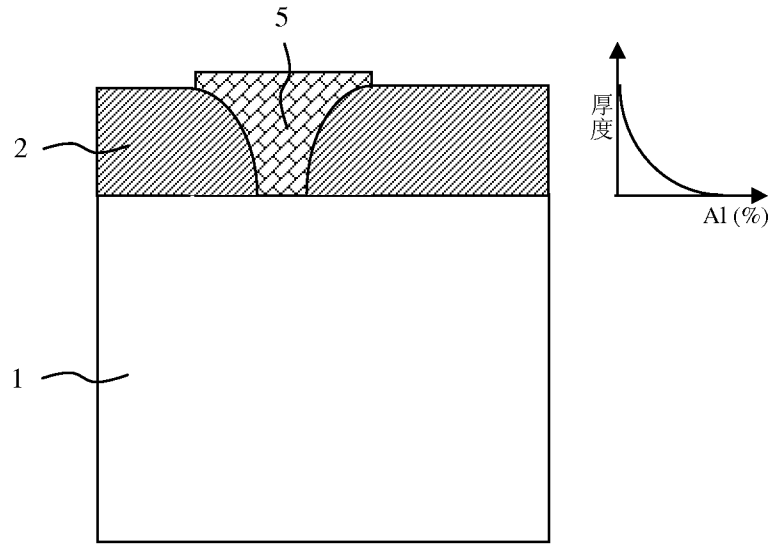


图 5

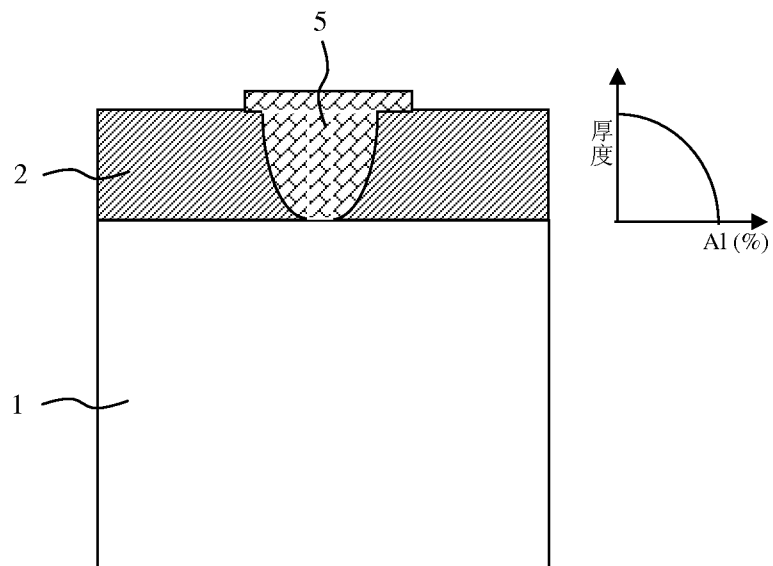


图 6

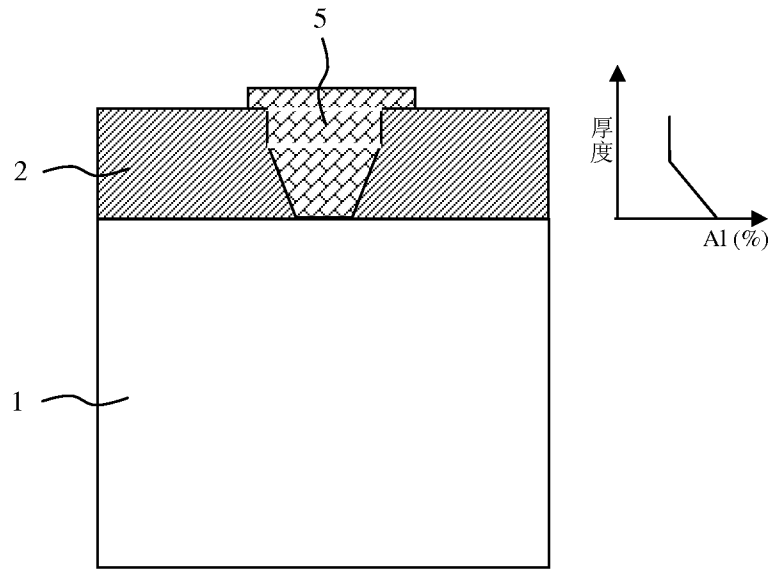


图 7

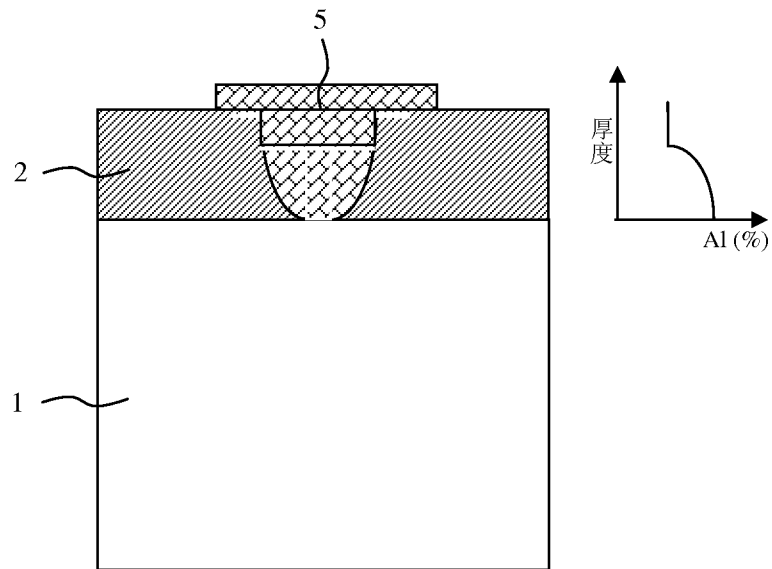


图 8

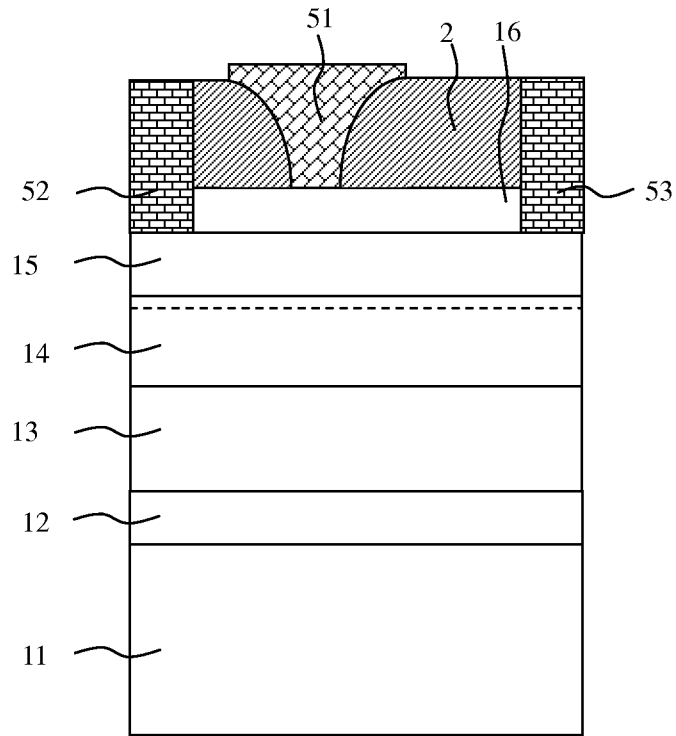


图 9

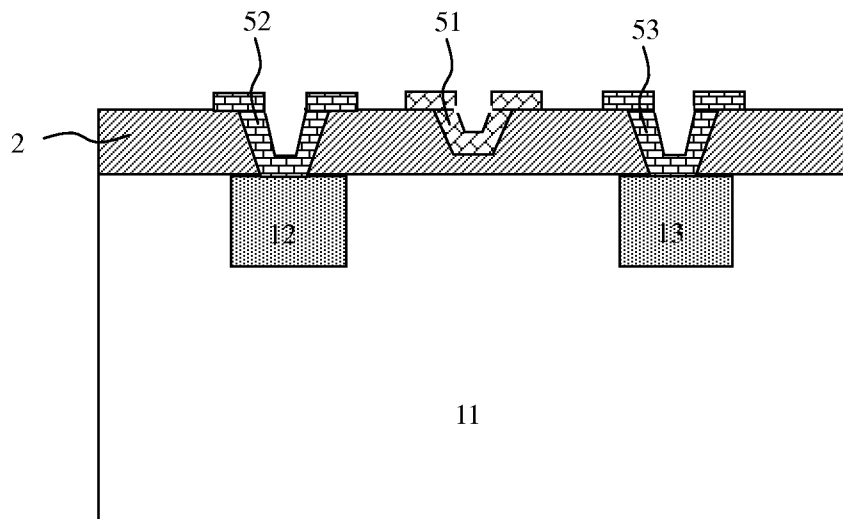


图 10

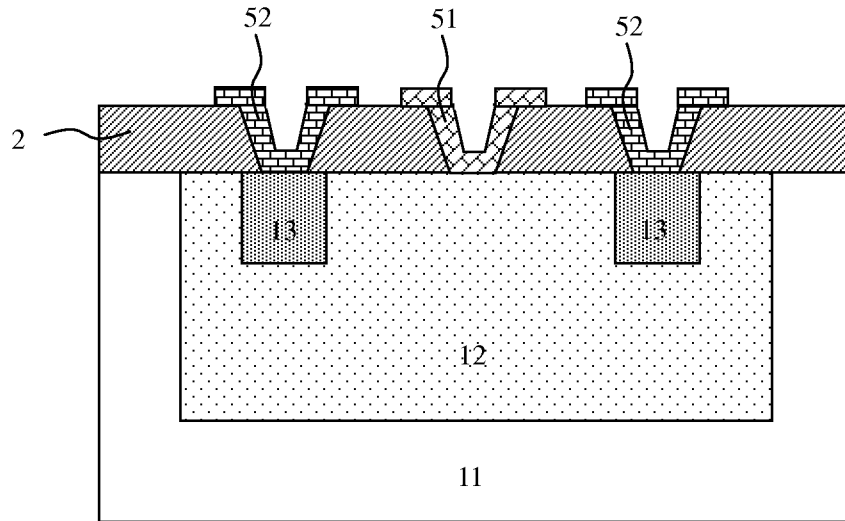


图 11

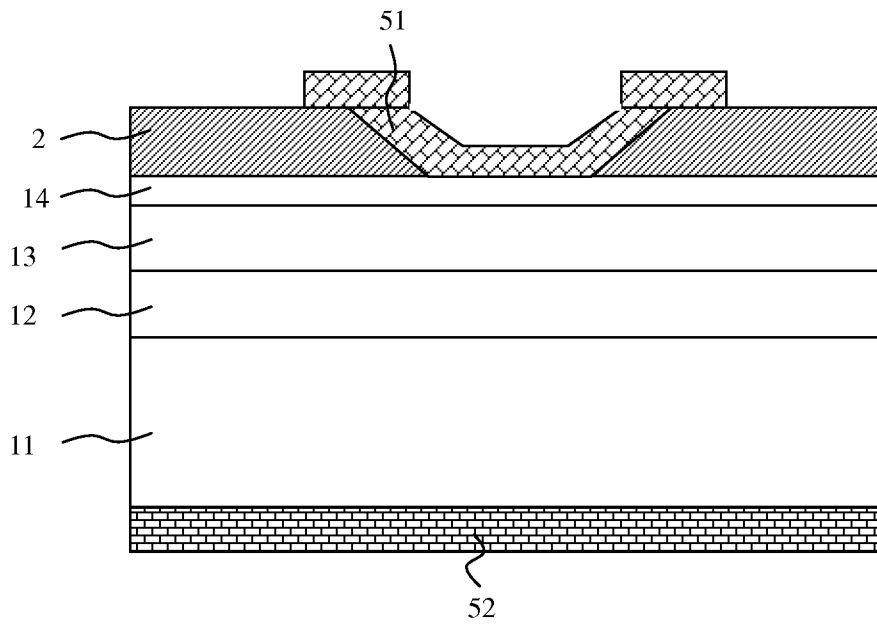


图 12

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2014/070150

A. CLASSIFICATION OF SUBJECT MATTER

See the extra sheet

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, EPODOC, CNKI, CNPAT, SIPOABS: Al, aluminum, concentration, content, percent, percentage, etch+, ICP, RIE, electrode?, shape, section, sidewall?, side face, side wall?

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P, X	CN 103311284 A (SUZHOU JINGZHAN SEMICONDUCTOR CO., LTD.), 18 September 2013 (18.09.2013), claims 1-15	1-15
A	CN 101162695 A (XI'AN DYNAX SEMICONDUCTOR INC.), 16 April 2008 (16.04.2008), the whole document	1-15
A	CN 101320750 A (XI'AN DYNAX SEMICONDUCTOR INC.), 10 December 2008 (10.12.2008), the whole document	1-15
A	CN 101312207 A (XI'AN DYNAX SEMICONDUCTOR INC.), 26 November 2008 (26.11.2008), the whole document	1-15
A	CN 101604704 A (XI'AN DYNAX SEMICONDUCTOR INC.), 16 December 2009 (16.12.2009), the whole document	1-15
A	CN 102130158 A (XIDIAN UNIVERSITY), 20 July 2011 (20.07.2011), the whole document	1-15
A	US 2012223320 A1 (DORA), 06 September 2012 (06.09.2012), the whole document	1-15

Further documents are listed in the continuation of Box C.

See patent family annex.

<p>* Special categories of cited documents:</p> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p>	<p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p>
---	---

Date of the actual completion of the international search
12 March 2014 (12.03.2014)

Date of mailing of the international search report
27 March 2014 (27.03.2014)

Name and mailing address of the ISA/CN:
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No.: (86-10) 62019451

Authorized officer
ZHOU, Jiang
Telephone No.: (86-10) **62411586**

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2014/070150

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103311284 A	18.09.2013	None	
CN 101162695 A	16.04.2008	None	
CN 101320750 A	10.12.2008	CN 103441144 A	11.12.2013
CN 101312207 A	26.11.2008	CN 101312207 B	05.01.2011
CN 101604704 A	16.12.2009	US 2011089468 A1	21.04.2011
		JP 2011523218 A	04.08.2011
		US 8304811 B2	06.11.2012
		CN 101604704 B	05.09.2012
		WO 2009149626 A1	17.12.2009
		EP 2296173 A1	16.03.2011
		CN 102130158 A	20.07.2011
US 2012223320 A1	06.09.2012	WO 2012121952 A3	06.12.2012
		WO 2012121952 A2	13.09.2012
		TW 201244083 A	01.11.2012

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2014/070150

CONTINUATION OF BOX A ON SECOND SHEET: CLASSIFICATION OF SUBJECT MATTER

H01L 29/43 (2006.01) i

H01L 29/49 (2006.01) i

H01L 21/28 (2006.01) i

国际检索报告

国际申请号
PCT/CN2014/070150

A. 主题的分类		
见附加页		
按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类		
B. 检索领域		
检索的最低限度文献(标明分类系统和分类号)		
IPC: H01L		
包含在检索领域中的除最低限度文献以外的检索文献		
在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))		
WPI, EPODOC, CNKI, CNPAT, SIPOABS: 铝, 浓度, 含量, 百分比, 刻蚀, 蚀刻, 电极, 形状, 截面, 侧面, 侧壁, Al, aluminum, concentration, content, percent, percentage, etch+, ICP, RIE, electrode?, shape, section, sidewall?, side face, side wall?		
C. 相关文件		
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求
P,X	CN103311284A (苏州晶湛半导体有限公司) 18.9 月 2013 (18.09.2013) 权利要求 1-15	1-15
A	CN101162695A (西安能讯微电子有限公司) 16.4 月 2008 (16.04.2008) 全文	1-15
A	CN101320750A (西安能讯微电子有限公司) 10.12 月 2008 (10.12.2008) 全文	1-15
A	CN101312207A (西安能讯微电子有限公司) 26.11 月 2008 (26.11.2008) 全文	1-15
A	CN101604704A (西安能讯微电子有限公司) 16.12 月 2009 (16.12.2009) 全文	1-15
A	CN102130158A (西安电子科技大学) 20.7 月 2011 (20.07.2011) 全文	1-15
A	US2012223320A1 (DORA) 06.9 月 2012 (06.09.2012) 全文	1-15
<input type="checkbox"/> 其余文件在 C 栏的续页中列出。 <input checked="" type="checkbox"/> 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 12.3 月 2014 (12.03.2014)		国际检索报告邮寄日期 27.3 月 2014 (27.03.2014)
ISA/CN 的名称和邮寄地址: 中华人民共和国国家知识产权局 中国北京市海淀区蓟门桥西土城路 6 号 100088 传真号: (86-10)62019451		受权官员 周江 电话号码: (86-10) 62411586

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2014/070150

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
CN103311284A	18.09.2013	无	
CN101162695A	16.04.2008	无	
CN101320750A	10.12.2008	CN103441144A	11.12.2013
CN101312207A	26.11.2008	CN101312207B	05.01.2011
CN101604704A	16.12.2009	US2011089468A1	21.04.2011
		JP2011523218A	04.08.2011
		US8304811B2	06.11.2012
		CN101604704B	05.09.2012
		WO2009149626A1	17.12.2009
		EP2296173A1	16.03.2011
CN102130158A	20.07.2011	CN102130158B	25.07.2012
US2012223320A1	06.09.2012	WO2012121952A3	06.12.2012
		WO2012121952A2	13.09.2012
		TW201244083A	01.11.2012

续第 2 页 A. 主题的分类

H01L 29/43 (2006.01)i

H01L 29/49 (2006.01)i

H01L 21/28 (2006.01)i