(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3935271号
(P3935271)
(45)発行日　平成19年6月20日(2007.6.20)　(24)登録日　平成19年3月30日(2007.3.30)

(51)Int.Cl.　F I
G11B 20/10 (2006.01)　G11B 20/10 311
G11B 20/10 A

請求項の数 9　(全 11 頁)

(21)出願番号　特願平10-174833
(22)出願日　平成10年6月22日(1998.6.22)
(65)公開番号　特開2000-11541(P2000-11541A)
(43)公開日　平成12年1月14日(2000.1.14)
審査請求日　平成15年4月18日(2003.4.18)

(73)特許権者　000001007
キヤノン株式会社
東京都大田区下丸子３丁目３０番２号
(74)代理人　100090538
弁理士　西山　恵三
(74)代理人　100096965
弁理士　内尾　裕一
(72)発明者　星　秀典
東京都大田区下丸子３丁目３０番２号キヤノン株式会社内

審査官　高野　美帆子

最終頁に続く

(54)【発明の名称】記録装置

(57)【特許請求の範囲】
【請求項１】
ビデオ信号を入力する手段と、
ｎフレーム分（ｎは２以上の整数）のビデオ信号を記憶するメモリに対し、前記入力されたビデオ信号を記憶する記憶手段と、
前記メモリより読み出されたビデオ信号を記録媒体に記録する記録手段と、
前記記録手段による前記ビデオ信号の記録開始及び記録停止を指示することにより、前記記録手段による前記ビデオ信号の記録を行う記録モードと前記記録手段による前記ビデオ信号の記録を停止する記録ポーズモードとを切り替える指示手段と、
前記記録ポーズモードにおいては循環的に前記メモリの書き込みアドレスを発生して前記入力されたビデオ信号を前記メモリに書き込むと共に前記メモリから前記記録手段への前記ビデオ信号の読み出しを禁止し、前記記録ポーズモードにおいて前記指示手段による記録開始の指示があった場合に前記メモリに対する前記ビデオ信号の書き込みを継続しながら前記記録開始の指示の時点よりもｎフレーム前のビデオ信号より前記メモリからの読み出しを開始して前記ビデオ信号の記録を開始し、前記記録モードにおいて前記指示手段による記録停止の指示があった場合に前記記録停止の指示の時点からｎフレーム分のビデオ信号を前記メモリより読み出した後前記ビデオ信号の記録を停止するべく前記記憶手段の記憶動作と前記記録手段の記録動作とを制御する制御する制御手段とを備え、
前記制御手段は、前記記録停止の指示に応じて、前記記録停止の指示の前よりも速い速度で前記記録停止の指示の時点からのｎフレーム分のビデオ信号を記録するよう前記記憶

手段と前記記録手段を制御することを特徴とする記録装置。
【請求項２】
前記入力されたビデオ信号の情報量を圧縮する圧縮処理手段を備え、前記記憶手段は前記記録ポーズモードにおいて前記圧縮手段により圧縮処理されたビデオ信号を前記メモリに書き込むことを特徴とする請求項１記載の記録装置。
【請求項３】
前記記録手段は前記圧縮処理手段により圧縮され、前記メモリに記憶されたビデオ信号を前記記録媒体に記録することを特徴とする請求項２記載の記録装置。
【請求項４】
前記記録媒体はディスク状記録媒体を含むことを特徴とする請求項１から３記載の記録装置。
【請求項５】
前記記録媒体は半導体メモリを含むことを特徴とする請求項１から４記載の記録装置。
【請求項６】
前記制御手段は、前記記録開始の指示があった場合に、前記記録開始の指示の時点で発生している書き込みアドレスに従って前記ビデオ信号の読み出し開始アドレスを決定する読み出しアドレス発生手段を有することを特徴とする請求項１記載の記録装置。
【請求項７】
前記制御手段は、前記記録モードにおいては前記メモリより前記ビデオ信号を通常の速度で読み出すと共に、前記記録停止の指示に応じて前記ｎフレーム分のビデオ信号を前記通常の速度よりも速い速度で読み出すよう前記記憶手段を制御することを特徴とする請求項１記載の記録装置。
【請求項８】
前記制御手段は、前記記録停止の指示の後、通常の処理速度よりも速い速度で記録処理を行うべく前記記録手段の記録動作を制御することを特徴とする請求項７記載の記録装置。
【請求項９】
前記記録媒体はディスク状記録媒体を含み、前記制御手段は前記記録停止の指示の後、通常の搬送速度よりも速い速度で前記ディスク状記録媒体を駆動するべく前記記録手段を制御することを特徴とする請求項８記載の記録装置。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】
本発明は記録装置に関し、特には、記録媒体に対してビデオ信号を記録する装置に関する。
【０００２】
【従来の技術】
この種の装置として、従来よりビデオカメラ一体型ＶＴＲが知られている。
【０００３】
【発明が解決しようとする課題】
この種の装置においては、ユーザが記録開始の指示を行ってから実際に記録が開始されるまである程度時間がかかるため、ユーザが記録したい場面で記録開始の指示を行ってもその場面が記録されていないことが多く、極めて使い勝手が悪いものであった。
【０００４】
本発明は前述の如き問題点を解決することを目的とする。
【０００５】
本発明の他の目的は、どのようなタイミングで記録開始の指示を行っても所望の画像を確実に記録可能とする処にある。
【０００６】
【課題を解決するための手段】

従来抱えている課題を解決し、前記目的を達成するため、本発明は、ビデオ信号を入力する手段と、ｎフレーム分（ｎは２以上の整数）のビデオ信号を記憶するメモリに対し、前記入力されたビデオ信号を記憶する記憶手段と、前記メモリより読み出されたビデオ信号を記録媒体に記録する記録手段と、前記記録手段による前記ビデオ信号の記録開始及び記録停止を指示することにより、前記記録手段による前記ビデオ信号の記録を行う記録モードと前記記録手段による前記ビデオ信号の記録を停止する記録ポーズモードとを切り替える指示手段と、前記記録ポーズモードにおいては循環的に前記メモリの書き込みアドレスを発生して前記入力されたビデオ信号を前記メモリに書き込むと共に前記メモリから前記記録手段への前記ビデオ信号の読み出しを禁止し、前記記録ポーズモードにおいて前記指示手段による記録開始の指示があった場合に前記メモリに対する前記ビデオ信号の書き込みを継続しながら前記記録開始の指示の時点よりもｎフレーム前のビデオ信号より前記メモリからの読み出しを開始して前記ビデオ信号の記録を開始し、前記記録モードにおいて前記指示手段による記録停止の指示があった場合に前記記録停止の指示の時点からｎフレーム分のビデオ信号を前記メモリより読み出した後前記ビデオ信号の記録を停止するべく前記記憶手段の記憶動作と前記記録手段の記録動作とを制御する制御する制御手段とを備え、前記制御手段は、前記記録停止の指示に応じて、前記記録停止の指示の前よりも速い速度で前記記録停止の指示の時点からのｎフレーム分のビデオ信号を記録するよう前記記憶手段と前記記録手段を制御する構成とした。

【０００７】

【発明の実施の形態】

以下、本発明の実施の形態について、図面を用いて詳細に説明する。

【０００８】

図１は本発明が適用される記録装置１００の構成を示す図である。

【０００９】

まず、記録時の動作について説明する。

【００１０】

撮像部１０１はＣＣＤ、サンプルホールド回路、Ａ／Ｄ変換器等からなり、撮像部１０１により得られたデジタルビデオ信号はカメラ信号処理回路１０３に出力される。カメラ信号処理回路１０３は撮像部１０１より得られたデジタルビデオ信号に対して輝度信号・色差信号の分離処理、アパーチャ補正処理、ホワイトバランス調整等の処理を施し、ビデオ信号処理回路１０５を介してメモリ１０７に書き込む。このメモリ１０７の記憶動作については後述する。

【００１１】

ビデオ信号処理回路１０５はメモリ１０７に記憶されたビデオ信号に対して後述の如く圧縮、符号化処理を施し、記録回路１０９に出力する。また、ビデオ信号を符号化された状態で端子１１１に出力する。記録回路１０９はビデオ信号処理回路１０５より出力されたビデオ信号に対して所定の処理を施し、記録に適した形態に変換して記録媒体１１３に記録する。本形態では、記録媒体として光磁気ディスクを用いることとし、記録回路１０９はディスク１１３を駆動するメカニズムを有している。

【００１２】

次に、再生時の処理について説明する。記録回路１０９は光磁気ディスク１１３より記録されているビデオ信号を再生し、ビデオ信号処理回路１０５に出力する。ビデオ信号処理回路１０５はメモリ１０７を用いて再生されたビデオ信号に対して記録時とは逆の処理を施して再生ビデオ信号を復号すると共にその情報量を伸長し、端子１１９より出力する。

【００１３】

また、１１５はシステム制御回路であり、後述の如く装置各部の動作を制御する。また、１１７は操作部であり、記録、再生の指示を行うためのスイッチ、電源スイッチ等を有している。

【００１４】

以上のような構成において、操作部１１７の電源スイッチの操作により電源が投入される

と、システム制御回路１１５は記録回路１０９のメカニズムを制御してディスクの回転を開始して記録ポーズモード状態とする。そして、この記録ポーズモードにおいて操作部１１７により記録トリガスイッチが操作されると、システム制御回路１１５は装置を記録モードとして前述の如くディスク１１３に対してビデオ信号の記録を開始する。また、記録モードにおいて操作部１１７のトリガスイッチが操作されると装置を再び記録ポーズモードとする。以降、記録トリガスイッチが操作される毎に記録モードと記録ポーズモードとの間でモードを切り換える。そして、電源スイッチが切られると停止モードに移行する。

【００１５】

次に、ビデオ信号処理回路１０５の動作について説明する。

【００１６】

まず、記録時の動作について説明する。

【００１７】

記録時には、端子２０１、２０３、２０５よりそれぞれ輝度信号、Ｒ－Ｙ色差信号、Ｂ－Ｙ色差信号を入力し、各信号はセレクタ２０７により選択されてメモリ１０７に書き込まれる。ブロック化回路２０９はメモリ１０７より後段の処理に適した順で垂直８画素×水平８画素からなるブロック単位でビデオ信号を読み出し、直交変換回路２１１に出力する。直交変換回路２１１は前記ブロック単位にＤＣＴの処理を施し、量子化回路２１３に出力する。量子化回路２１３は直交変換回路２１１より出力された直交変換係数を所定の量子化係数で量子化し、可変長符号化回路２１５に出力する。可変長符号化回路２１５は量子化回路２１３の出力信号に対してハフマン符号化等周知の可変長符号化処理を施し、メモリ１０７に書き込む。これらＤＣＴ、量子化、可変長符号化処理によりビデオ信号の情報量が圧縮される。

【００１８】

誤り訂正符号化回路２１７はこのように圧縮・符号化され、メモリ１０７に書き込まれたビデオ信号に対してパリティデータを付加することにより誤り訂正符号化処理を施し、メモリ１０７に書き込む。記録処理回路２１９は誤り訂正符号化されメモリ１０７に書き込まれたビデオ信号に対して同期信号やＩＤ信号を付加して多数のシンクブロックを形成し、端子２２１を介して記録データとして記録回路１０９に出力する。

【００１９】

次に、再生時の処理について説明する。

【００２０】

記録回路１０９より出力された再生データは端子２２３を介して再生処理回路２２５に出力される。再生処理回路２２５は再生信号中の同期信号及びＩＤ信号を検出し、メモリ１０７に再生データを書き込む。誤り訂正回路２２７はメモリ１０７に書き込まれた再生データを読み出し、この再生データに対して誤り訂正復号処理を施して再生データ中のエラーを訂正し、メモリ１０７に書き込む。可変長復号化回路２２９は誤り訂正処理が施され、メモリ１０７に書き込まれたビデオ信号に対して可変長符号の復号処理を施して逆量子化回路２３１に出力する。逆量子化回路２３１は記録時の量子化係数に基づいて逆量子化処理を施し、逆直交変換回路２３３に出力する。逆直交変換回路２３３は逆量子化された再生信号に対して逆ＤＣＴ処理を施してもとのビデオ信号に変換し、メモリ１０７に書き込む。これら可変長復号化回路２２９、逆量子化回路２３１及び逆直交変換回路２３３により再生データの情報量が伸長される。

【００２１】

同期信号付加回路２３７は、情報量が伸長され、メモリ１０７に書き込まれたデジタルビデオ信号に対して水平同期信号、垂直同期信号を付加し、Ｄ／Ａ変換器２３９に出力する。Ｄ／Ａ変換器２３９は同期信号付加回路２３７より出力されたデジタルビデオ信号をアナログビデオ信号に変換し、端子２４１を介して出力端子１１９に出力する。

【００２２】

また、デジタルＩ／Ｆ２３５はＩＥＥＥ１３９４規格に従い、メモリ１０７に書き込まれたビデオデータを圧縮・符号化された状態で装置外部に出力すると共に、装置外部より圧

縮・符号化された状態で入力されたビデオ信号をメモリ１０７に書き込む。
【００２３】
具体的には、記録時において可変長符号化回路２１５より出力されたビデオ信号を所定のフォーマットに変換して出力し、また、外部より入力されるビデオ信号を所定のフォーマットに従ってメモリ１０７に書き込む。記録時においては、このデジタルＩ／Ｆ２３５を介して入力されたビデオ信号に対して誤り訂正符号化回路２１７、記録処理回路２１９により前述の如き処理を施して記録回路１０９に出力することによりデジタルＩ／Ｆ２３５を介して入力されたビデオ信号を記録することが可能である。
【００２４】
また、再生時においては、デジタルＩ／Ｆ２３５は、誤り訂正回路２２７により誤り訂正処理が施され、メモリ１０７に書き込まれたビデオ信号を読み出して所定のフォーマットに従って装置外部に出力することが可能である。
【００２５】
図３は本形態におけるメモリ１０７の構成を示す図である。
【００２６】
本形態では、図３（ａ）に示す様に、メモリ１０７はビデオ信号を伸長した状態で記憶するエリア１０７ａとビデオ信号を圧縮した状態で記憶するエリア１０７ｂとから構成され、エリア１０７ａには２フレーム分のビデオ信号を記憶し、エリア１０７ｂには３０フレーム分の圧縮されたビデオ信号を記憶する。エリア１０７ａにはフレーム番号が０と１のエリアが存在し、エリア１０７ｂにはフレーム番号が０から２９まで存在する。エリア１０７ａに対しては、各フレーム番号のエリアに１フレーム毎にビデオ信号の書き込み・読み出しを切り換えてビデオ信号を記憶する。
【００２７】
また、本形態では、ビデオ信号をＨＤデジタルＶＣＲ評議会が提案するＤＶフォーマットに従って圧縮するものとし、１フレームのビデオ信号は圧縮された状態で１９００８０バイトとなる。そこで、図３（ｂ）に示したように、エリア１０７ｂの各フレームのメモリ容量は１９００８０バイトとする。
【００２８】
また、エリア１０７ｂをアクセスする際のビット割り当ては、図４に示す様に、フレームアドレスとして５ビット、各フレーム内のバイト数を示すアドレス（以下シンボルアドレスという）として１８ビットとし、全体で２４ビットでエリア１０７ｂのアドレスを表現している。
【００２９】
さて、本形態においては、記録ポーズモード時において、圧縮・符号化され、更に誤り訂正符号化されたビデオ信号をメモリ１０７に書き込み、記録処理回路２１９以降の処理は行わない。つまり、記録ポーズモードにおいてはメモリ１０７に対して圧縮・符号化されたビデオ信号を繰り返し書き込んでいる。
【００３０】
図５は記録ポーズモードにおけるメモリ１０７に対するビデオ信号の書き込みの様子を示す概念図である。
【００３１】
図中、０～２９はフレーム番号を示している。システム制御回路１１５は、記録ポーズモードにおいては、フレーム０から順次圧縮・符号化されたビデオ信号を書き込み、フレーム２９まで書き込んだら再びフレーム０に戻り書き込みを行うよう、循環的にメモリ１０７の書き込みアドレスを制御する。
【００３２】
次に、このようにメモリ１０７に対して圧縮・符号化されたビデオ信号を繰り返し書き込んでいる記録ポーズモードから記録モードに移行した場合の動作を説明する。
【００３３】
図５において、メモリ１０７に対してフレーム１のアドレスＡに対してビデオ信号を書き

込んでいるときに操作部１１７より記録開始の指示があった場合、システム制御回路１１５はその旨を示す制御信号を図２の記録処理回路２１９に出力する。記録処理回路２１９は、読み出しアドレスのフレーム番号を現在書き込みを行っているフレームの次のフレーム（図５においてはアドレスＢ）に設定する。メモリ１０７より読み出されたビデオ信号は順次、ＩＤ、同期信号の付加、変調等の処理が施され、記録回路１０９に出力される。

【００３４】

次に、記録モードから記録ポーズモードに移行した場合の動作を説明する。

【００３５】

図５において、メモリ１０７におけるフレーム３のアドレスＤからビデオ信号を読み出しているときに記録停止の指示があった場合、システム制御回路１１５はその旨を示す制御信号を図２の記録処理回路２１９に出力する。記録処理回路２１９は記録停止の指示があった時に読み出しているビデオ信号が記憶されているフレームの最後のデータまで通常の速度でデータの読み出し、記録を行い、次のフレーム（フレーム番号４）からフレーム番号２のアドレスＣまでの間は通常の速度の２倍でデータを読み出し、且つ、ディスク１１３を通常の記録時の２倍の速度で回転させて記録するべく記録回路１０９を制御する。本形態では、このように、記録停止の指示があってから更にメモリ１０７に書き込まれている３０フレームのビデオ信号を記録した後、記録を停止して記録ポーズモードとなる。

【００３６】

次に、記録処理回路２１９の動作について説明する。

【００３７】

図６は記録処理回路２１９の構成を示す図であり、図７は記録処理回路２１９の各部の信号の様子を示すタイミングチャートである。

【００３８】

図６において、端子６０１には不図示の基準クロック発生器からのクロックが入力され、逓倍器６０３及びスイッチ６０５に出力される。逓倍器６０３は端子６０１からのクロックの周波数を２倍にしてスイッチ６０５に出力する。スイッチ６０５は後述の如くラッチ６０９から出力されるスピード制御信号に応じて切り換わり、端子６０１からのクロックと逓倍器６０３からのクロックをシステムクロックとしてフレーム周期に同期して選択的に出力する。本形態では、スイッチ６０５はスピード制御信号が論理Ｈのときは端子６０１からの通常のクロックを選択し、論理Ｌのときは逓倍器６０３からのクロックを選択して出力する。このシステムクロックに従ってビデオ信号処理回路１０５及び記録回路１０９が動作する。

【００３９】

また、端子６１５にはシステム制御回路１１５から出力された記録モードを示す制御信号（以下ＲＥＣステータス）が入力される。このＲＥＣステータス信号は記録モードにおいて論理Ｌとなり、それ以外のモードにおいては論理Ｈである。ＲＥＣステータス信号の様子を図７ａに示す。

【００４０】

ＲＥＣステータス信号はＡＮＤ回路６１１、遅延回路６１７、ＡＮＤ回路６１９、６２１、及びＲＥＣ＿ＯＮ生成回路６２７に出力さる。遅延回路６１７はＲＥＣステータス信号を１クロック遅延させてＡＮＤ回路６１９に出力する。ＡＮＤ回路６１９はＲＥＣステータス信号の立ち上がりエッジを検出し、ＲＥＣスタート信号としてＲＥＣ＿ＯＮ生成回路６２７、カウンタ６３５、６３７に出力する。このＲＥＣスタート信号の様子を図７ｂに示す。

【００４１】

また、遅延回路６１７の出力はＡＮＤ回路６２１にも出力され、ＡＮＤ回路６２１はＲＥＣステータス信号と遅延回路６１７の論理積をとることによりＲＥＣステータス信号の立ち下がりエッジを検出し、記録停止を示すＲＥＣストップ信号としてラッチ６２３に出力する。ＲＥＣストップ信号の様子を図７ｃに示す。

【００４２】

ラッチ６２３には端子６３１からの書き込みフレーム番号を示す信号が供給されており、ラッチ６２３はＡＮＤ回路６２１からのＲＥＣストップ信号に同期して書き込みフレーム番号をラッチし、ＲＥＣ停止アドレス発生回路６２５に出力する。このＲＥＣ停止アドレス発生回路６２５からの出力はメモリ１０７からの読み出しを停止するべきアドレスを示しており、図５に示した本形態では、

ＭＳＢ　０００１１０１１１００１１００１１１１１１１

となる。この様子を図７ｄに示す。

【００４３】

また、カウンタ６３５には端子６３１からの書き込みフレーム番号に対して加算器６３３により１を加算した値が入力され、カウンタ６３５はＡＮＤ回路６１９からのＲＥＣスタート信号に同期してこのフレーム番号をラッチする。また、カウンタ６３７はＲＥＣスタート信号に応じてクリアされ、１バイト（シンボル）クロックにしたがってカウントを行って、シンボル番号アドレスとしてメモリＩ／Ｆ６３９に出力する。そして、１フレーム分のビデオ信号に対応した値（本形態では１９００７９）までカウントするとキャリをカウンタ６３５に出力すると共に自己リセットする。カウンタ６３５はカウンタ６３７のキャリをカウントし、フレーム番号アドレスとしてメモリＩ／Ｆ６３９に出力する。

【００４４】

メモリＩ／Ｆ６３９はこのように各カウンタ６３５、６３７より得られたアドレスデータをメモリ１０７の読みだしアドレスとして端子６４５及びＲＥＣ＿ＯＮ生成回路６２７に出力する。

【００４５】

ＲＥＣ＿ＯＮ生成回路６２７には前述のように、ＲＥＣスタート信号、ＲＥＣ停止アドレス、ＲＥＣステータス信号が供給されており、ＲＥＣスタート信号による記録開始の指示があってから、読み出しアドレスがＲＥＣ停止アドレスになるまでの間記録許可信号ＲＥＣ＿ＯＮ信号を出力する。このＲＥＣ＿ＯＮ信号は論理Ｌのとき記録動作を示しており、論理Ｈのとき記録停止動作を示している。図７ｇにＲＥＣ＿ＯＮ信号の様子を示す。ＲＥＣ＿ＯＮ生成回路６２７は回路内部で図７ｅ，ｆに示した信号を生成している。図７ｅは記録停止アドレスと読み出しアドレスが一致し、且つ、ＲＥＣステータスが論理Ｈのときに出力されるアドレス一致信号である。また、図７ｆはＲＥＣスタート信号に同期して論理Ｌとなり、アドレス一致信号に応じて論理Ｈとなる一時的な記録許可信号ＲＥＣ＿ＯＮ＿ＴＥＭＰであり、本形態では、同期・ＩＤ信号の付加、デジタル変調にかかる時間を考慮して、このＲＥＣ＿ＯＮ＿ＴＥＭＰ信号を所定時間遅延させてＲＥＣ＿ＯＮ信号を得ている。

【００４６】

メモリＩ／Ｆ６３９は各カウンタ６３５、６３７より読み出しアドレスが供給されると、端子６４７を介してメモリ１０７に対してデータリクエスト信号を出力すると共に、その旨を同期・ＩＤ付加回路６４１に出力する。同期・ＩＤ付加回路６４１は端子６４９より入力されたメモリ１０７からの読みだしデータに対して同期信号、ＩＤ信号を付加し、変調回路６４３に出力する。変調回路６４３は同期・ＩＤ付加回路６４１からの出力データに対して所定のデジタル変調処理を施し、端子６５１を介して記録回路１０９に出力する。図７ｉに出力データの様子を示す。出力データは当然ＲＥＣ＿ＯＮ信号に同期している。

【００４７】

また、ＲＥＣ＿ＯＮ信号はＡＮＤ回路６１１にも出力されている。ＡＮＤ回路６１１はＲＥＣ＿ＯＮ信号が論理Ｌで且つＲＥＣステータス信号が論理Ｈのとき、論理Ｌとなり、端子６０７からのフレームパルスＶに同期してラッチ６０９によりラッチされる。ラッチ６０９からの信号はスピード信号として端子６１３を介して記録回路１０９に出力される。従って、ラッチ６０９からのスピード信号は、ＲＥＣステータスが論理Ｈになった、即ち記録ポーズモードが指示されてからＲＥＣ＿ＯＮが論理Ｈとなるまで、即ち、メモリ１０７の記録停止アドレスまでデータの読み出しを終了するまで論理Ｌとなり、この間記録回

路１０９は通常の２倍の速度で記録動作を行う。そして、記録停止アドレスに記憶されているビデオ信号を記録した後、ディスクの回転速度を通常の速度に切り換える。図７ｈにスピード信号の様子を示す。

【００４８】

このように、本形態では、記録ポーズモードにおいて循環的にメモリ１０７の書き込みアドレスを設定して繰り返しビデオ信号を書き込み、記録開始の指示があった時点での書き込みフレーム番号の次のフレーム番号に記録されているビデオ信号から記録を開始するので、ユーザが記録指示を行った時点でのビデオを記録し逃すことがない。また、記録停止の指示のあとは通常速度よりも速い速度でメモリ１０７に書き込まれたビデオ信号を記録するので、迅速に次の記録の準備を行うことができる。

【００４９】

なお、本形態では、メモリ１０７に３０フレーム分の圧縮されたビデオ信号を記憶するように構成したが、これに限るものではなく、より多くのビデオ信号を記憶するように構成してもよい。

【００５０】

また、スピード信号で制御する高速処理時の速度を通常時の２倍としたが、これ以上の速度で記録を行うようにしてもよい。

【００５１】

近年、大容量の半導体メモリが低価格で手に入るようになっており、本形態におけるディスクに代えてこの種の半導体メモリを記録媒体として用いることも可能である。

【００５２】

また、記録媒体として従来から用いられている磁気テープを使うことも可能である。

【００５３】

【発明の効果】

以上説明したように、本発明によれば、どのようなタイミングで記録開始の指示を行っても所望のビデオを確実に記録可能となる。

【図面の簡単な説明】

【図１】本発明の実施形態としての記録装置の構成を示す図である。

【図２】図１におけるビデオ信号処理回路の構成を示す図である。

【図３】図１におけるメモリの構成を示す図である。

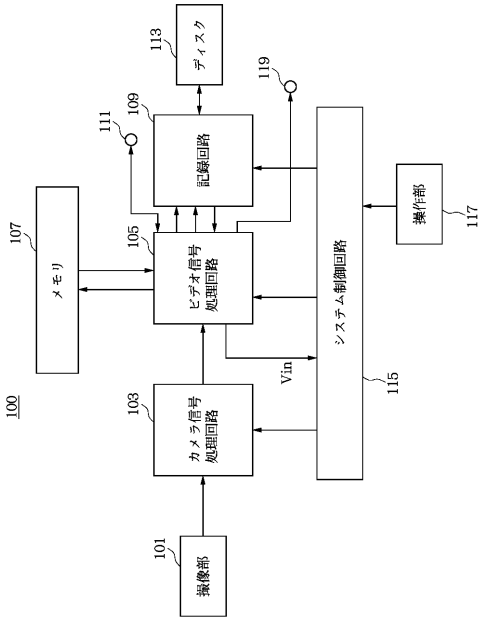
【図４】図３に示したメモリのアドレスのビット割り当ての様子を示す図である。

【図５】本発明の実施形態におけるメモリに対するデータの書き込み、読み出しの様子を示す図である。

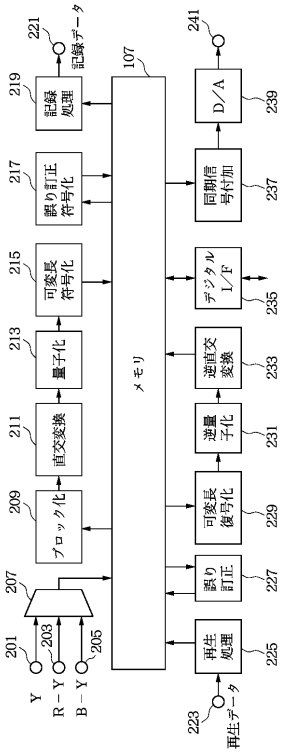
【図６】図２の記録処理回路の構成を示す図である。

【図７】図６の回路の動作を説明するためのタイミングチャートである。

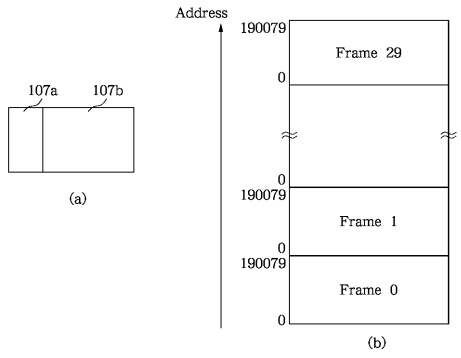
【図１】


100
101
撮像部
103
カメラ信号処理回路
105
ビデオ信号処理回路
107
メモリ
109
記録回路
111
113
ディスク
115
システム制御回路
117
操作部
119
Vin

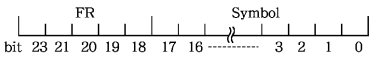
【図２】


Y
R－Y
B－Y
再生データ
記録データ
メモリ
再生処理
誤り訂正
可変長復号化
逆量子化
逆直交変換
デジタルI／F
同期信号付加
D／A
ブロック化
直交変換
量子化
可変長符号化
誤り訂正符号化
記録処理

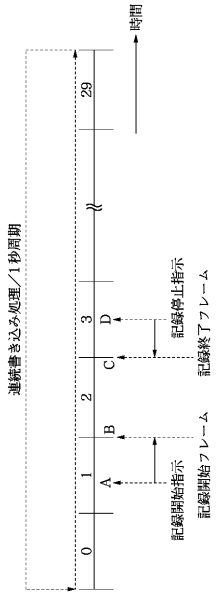
【図３】


107a
107b
(a)
Address
190079
0
Frame 29
Frame 1
Frame 0
(b)

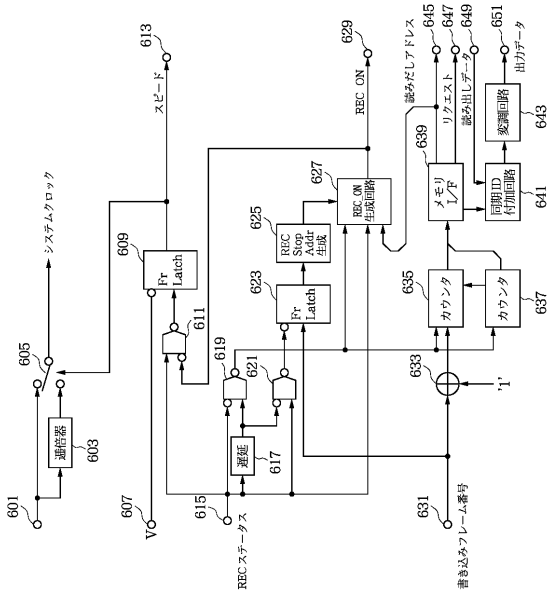
【図４】


FR
Symbol
bit 23 21 20 19 18 17 16 3 2 1 0

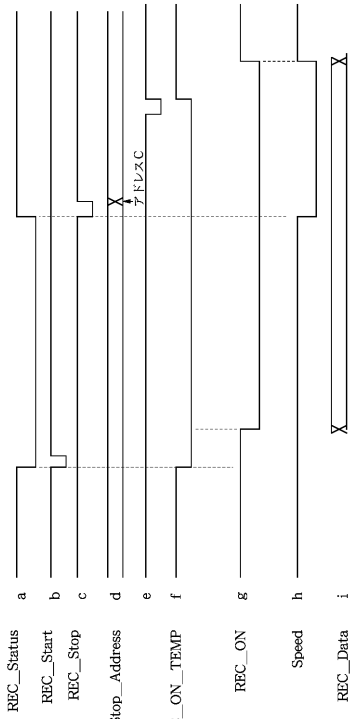
【図５】


連続書き込み処理／1秒周期
0
1
2
3
29
A
B
C
D
記録開始指示
記録開始フレーム
記録停止指示
記録終了フレーム
時間

【図６】


601
603
605
607
V
609
Fr Latch
611
613
スピード
615
REC ステータス
617
619
621
623
Fr Latch
625
REC Stop Addr 生成
627
REC ON 生成回路
629
REC ON
631
書き込みフレーム番号
633
'1'
635
カウンタ
637
カウンタ
639
メモリ I/F
641
同期ID 付加回路
643
変調回路
645
読みだしアドレス
647
リクエスト
649
読み出しデータ
651
出力データ

【図７】


REC_Status
REC_Start
REC_Stop
REC_Stop_Address
REC_ON_TEMP
REC_ON
Speed
REC_Data
a
b
c
d
e
f
g
h
i
アドレスC

フロントページの続き

(56)参考文献 特開平０６－２５９８８３（ＪＰ，Ａ）
特開平０９－０９１８７２（ＪＰ，Ａ）
特開平０２－０４５８５５（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
G11B 20/10
H04N 5/92