

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：94128418

※申請日期：94.1.27

※IPC 分類：H01L 25/00

一、發明名稱：(中文/英文)

半導體裝置之製造方法及半導體裝置
METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE
AND SEMICONDUCTOR DEVICE

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

日商精工愛普生股份有限公司
SEIKO EPSON CORPORATION

代表人：(中文/英文)

花岡 清二
HANAOKA, SEIJI

住居所或營業所地址：(中文/英文)

日本國東京都新宿區西新宿2-4-1
4-1, NISHI-SHINJUKU, 2-CHOME, SHINJUKU-KU, TOKYO, JAPAN

國籍：(中文/英文)

日本 JAPAN

三、發明人：(共 2 人)

姓名：(中文/英文)

1. 橫山 好彥
YOKOYAMA, YOSHIHIKO

2. 西山 佳秀
NISHIYAMA, YOSHIHIDE

國籍：(中文/英文)

1. 日本 JAPAN

2. 日本 JAPAN

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

1. 日本；2004年08月31日；特願2004-251809

2. 日本；2005年04月12日；特願2005-114403

無主張專利法第二十七條第一項國際優先權：

1.

2.

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係有關一種半導體裝置之製造方法及半導體裝置。

【先前技術】

近年來，行動電話、筆記型個人電腦、PDA(Personal data assistance；個人資料助理器)等之攜帶型電子機器中，隨著對小型化或輕量化的要求，謀求設置於內部之半導體裝置等之各種電子零件小型化。於是，使用1個封裝體內配置複數半導體晶片之多晶片封裝。此時，相較於平面性並排複數半導體晶片，於厚度方向層疊者可以提高半導體晶片之安裝密度。在如此之背景下，提出了半導體晶片之立體安裝技術。此立體安裝技術係層疊具有同樣功能之半導體晶片彼此或具有不同功能之半導體晶片的技術。例如，已知將具備設置於晶片基板上之貫穿電極及連接於該貫穿電極之端子的半導體晶片活性處理前述端子之連接面後層疊半導體晶片之方法(例如參照特開2002-170919號公報)。然而，於此方法中，因於半導體晶片上分別形成貫穿電極與端子構成半導體晶片，故半導體晶片變大，很難有效地提高安裝密度。

於是，已知一體形成貫穿電極與端子，使半導體晶片尺寸更小，提高安裝密度之半導體晶片(例如參照特開平10-223833號公報、特開2000-277689號公報)。層疊前述半導體晶片時，對準由貫穿電極導通之端子彼此而層疊。然

而，由於貫穿電極上下之端子大小相同，在層疊半導體晶片時，有必要確實對準，以免下層之端子與上層之端子偏離，而半導體晶片之對準變得困難。

於是，形成使半導體晶片之主動面(積體電路形成之面)側與突出於其背面側之貫穿電極之外形的大小相異。具體來說，主動面側之端子形成較背面側之端子大。因此，層疊半導體晶片時，有使大端子與小端子抵接，容易進行半導體晶片彼此之端子的對準之技術(例如參照特開2003-282819號公報)。

且說一般為了將半導體晶片層疊於內插基板(連接體)上，透過焊錫(焊料)層接合。

然而，在前述之具備外形相異之貫穿電極之半導體晶片的習知製造步驟中，無法於內插基板之端子上形成焊錫層，因此，特別於由主動面側突出之外形大的貫穿電極之端子上形成焊錫層。

因此，將前述半導體晶片層疊於內插基板上時，將形成有焊錫層之主動面側的端子朝下層疊。

將主動面側之端子與內插基板之端子連接時，一面由背面側之端子側加熱，一面加壓使設置於主動面側之端子上的焊錫層熔化進行半導體晶片彼此之接合。此時，焊錫層的接合溫度變高，則覆蓋貫穿電極之絕緣膜產生損害，故接合溫度在焊錫層之熔化溫度左右為佳。此外，因主動面側之端子相較於背面側之端子外形較大，故焊錫接合半導體晶片與內插基板，必須使焊錫層熔化較多。

然而，以焊錫層之熔化溫度加熱之情形，由背面側之端子傳熱至主動面側之端子時，熱流到外形大之主動面側之端子之周邊部分而浪費，無法熔化主動面側之端子上的全體之焊錫層。因此，為了熔化全體之焊錫層，必須以較焊錫層之熔化溫度高許多之溫度加熱，而有對前述之覆蓋貫穿電極之絕緣膜給與損害之虞。

此外，例如於層疊在內插基板上之半導體晶片之上進一步層疊半導體晶片。

此時，設置於第2層之主動面側之端子上之焊錫層，於與前述端子之界面形成合金層。因此，使焊錫層熔化的熱開始傳到前述合金層，主動面側之端子上的焊錫層更消耗於合金層之形成上。

再者，加壓半導體晶片，第1層之半導體晶片之背面側之端子沈入前述焊錫層，而壓退焊錫層於主動面側之端子的周邊部。因此，介於主動面側之端子與背面側之端子間之焊錫變少，有不能充分焊錫接合之虞。

此外，因將形成焊錫層之主動面側之端子朝下層疊，故熔化焊錫時，受到重力之影響而往下方垂下，焊錫接觸到設置於下層之半導體晶片，亦有產生短路之可能性。

且說近年來亦確立了於內插基板之端子上形成焊錫層之技術。

【發明內容】

本發明係鑑於上述情事所完成者，以提供半導體裝置之製造方法及半導體裝置為目的，其透過焊料層疊半導體晶

片於連接體上時，有效地利用焊料熔化的熱，得到良好之接合。

為了解決上述課題，提供一種半導體裝置之製造方法，該半導體裝置設置有基板與貫穿該基板之貫穿電極，前述貫穿電極具備設置於前述基板之主動面側之第1端子及設置於與前述主動面相反之背面側之第2端子，至少層疊一層前述第1端子之外型形成較前述第2端子之外型大之半導體晶片於連接體上；其製造方法具備：使前述半導體晶片之第2端子與設有焊料之前述連接體之連接端子抵接，將該半導體晶片層疊於前述連接體上之步驟；及由前述第1端子側以加熱加壓前述第1端子，透過前述焊料電性連接前述連接端子與前述第2端子之步驟。

根據如此之半導體裝置之製造方法，於具備第1端子與第2端子之貫穿電極中，例如將第2端子朝下層疊於連接體上，由第1端子加熱，故熱由外形較大的第1端子傳到外形較小的第2端子側。

因此，因第2端子相較於第1端子，端子之面積較小，故朝向第2端子之周邊部的熱少，所加的熱有效地使用於熔化透過前述第2端子設置於連接體之連接端子上之焊料。因此，因可以有效地利用層疊半導體晶片時之熱，將接合溫度降低至焊料之熔化溫度左右，故可以減低對覆蓋貫穿電極之絕緣膜的損害。

此外，所加的熱開始傳遞於第2端子面與連接端子上之焊料的界面，於前述第2端子面與焊料的界面形成合金層

而確實地接合。於此，前述連接端子與焊料的界面由加熱處理前成為形成合金層之狀態。

因此，因焊料透過合金層連接於第2端子與連接端子之兩方，故確實接合前述第2端子及連接端子，藉此得到良好之接合。

此外，於前述半導體裝置之製造方法中，前述連接體係具有與前述半導體晶片同樣構成之其他半導體晶片，於作為前述連接體之半導體晶片之第1端子上設置焊料，配置成抵接該第1端子與層疊於前述半導體晶片上之半導體晶片之第2端子，透過前述焊料電性連接前述第1端子與前述第2端子為佳。

於此，於作為連接體之半導體晶片上層疊例如於第1端子側藉由W-CSP(Wafer level Chip Scale Package；晶圓級晶片尺寸封裝)處理形成再配線之半導體晶片。此時，由W-CSP處理過之半導體晶片的第1端子側加熱及加壓，如上述，熱由W-CSP處理過之半導體晶片的第1端子傳到外形較小之第2端子側。此外，所加的熱由W-CSP處理過之半導體晶片的第2端子開始傳到設置於作為連接體之半導體晶片的第1端子上之焊料，藉由於前述第2端子面與焊料之界面形成合金層，可以確實接合。層疊作為連接體之半導體晶片與W-CSP處理過之半導體晶片後，使該層疊體反轉。

如此，根據本發明，可以製造具備良好接合於W-CSP處理過之半導體晶片上之半導體晶片的半導體裝置。

此外，於前述半導體裝置之製造方法中，於前述半導體晶片上之少層疊一層其他的半導體晶片之情形，於設置於下層之半導體晶片之第1端子上設置焊料，配置成抵接該第1端子與層疊於前述半導體晶片上之半導體晶片之第2端子，透過前述焊料電性連接前述第1端子與前述第2端子為佳。

若如此為之，則在複數層疊半導體晶片之情形，因使設置於下層之半導體晶片之第1端子與層疊於該半導體晶片上之半導體晶片之第2端子抵接配置，故熱由第2端子傳到設置於第1端子上的焊料。因此，與前述情形相同，焊料於第2端子與焊料之界面形成合金層。此外，前述第1端子與焊料之界面，從焊料之形成時成為合金層。因此，透過形成有合金層之焊料，可以確實接合第2端子與第1端子。因此，可以得到良好之焊料接合，可以製造確實層疊半導體晶片之半導體裝置。

此外，因第1端子朝上層疊，故於半導體晶片之層疊時熔化焊料之情形，因焊料在前述第1端子上，不會受重力的影響，可以防止焊料下垂而於上下之半導體晶片間產生短路。

此外，於前述半導體裝置之製造方法中，一層一層地加熱加壓接合前述半導體晶片為佳。

若如此為之，則因可以一層一層地確實層疊半導體晶片，故可以提高所製造之半導體裝置之可靠性。

此外，於前述半導體裝置之製造方法中，一次加熱加壓

接合前述半導體晶片為佳。

若如此為之，則因可以一次接合層疊之半導體晶片，故可以減少半導體裝置之製造步驟，可以提高生產性。

於本發明之半導體裝置中，設置有基板與貫穿該基板之貫穿電極，前述貫穿電極具備設置於前述基板之主動面側之第1端子及設置於與前述主動面相反之背面側之第2端子，層疊前述第1端子之外型形成較前述第2端子之外型大之半導體晶片於連接體上；前述半導體晶片之前述第2端子透過焊料電性連接於前述連接體之連接端子。

於本發明之半導體裝置中，例如若將第2端子朝下層疊於連接體上，則熱由端子之外形大的第1端子傳到端子之外形小的第2端子側。因此，如前述，因第2端子相較於第1端子，端子上之面積較小，故流向端子之周邊部的熱少，所加之熱可以有效地使用於熔化設置於連接體之連接端子上的焊料。因此，可以將接合溫度作為焊料之熔化溫度左右，例如可以減低給與覆蓋貫穿電極之絕緣膜的損害，可以提高半導體裝置的可靠性。

此外，例如由貫穿電極之第1端子側加熱，熱則傳至第2端子。然後，熱由第2端子直接傳至形成於連接體之連接端子上的焊料。因此，於第2端子面與焊料之界面形成合金層而接合。前述連接端子與焊料之界面係從焊料形成時形成合金層。因此，透過形成有合金層之焊料可以良好地接合第2端子與連接端子。

此外，例如層疊其他之半導體晶片於層疊於連接體上的

半導體晶片之上的情形，若將為了連接其他之半導體晶片之焊料形成於前述第1端子上，則即使焊料熔化，焊料亦位於第1端子上，不會受重力影響而垂下。因此，例如層疊半導體晶片之情形，防止在上下之半導體晶片間由於焊料之垂下所造成之短路，可以提高半導體晶片層疊時之可靠性。

於前述半導體裝置中，前述連接體係具有與前述半導體晶片同樣構成之其他半導體晶片，於作為連接體之半導體晶片之第1端子上設置焊料，該第1端子與層疊於前述半導體晶片上之半導體晶片之第2端子透過前述焊料電性連接為佳。

於此，於作為連接體之半導體晶片上層疊例如於第1端子側藉由W-CSP處理形成再配線之半導體晶片之情形，如上述，由W-CSP處理過之半導體晶片之第1端子側加熱及加壓，熱由外形大之第1端子傳到外形小之第2端子側。因此，由W-CSP處理過之半導體晶片之第2端子對設置於作為連接體之半導體晶片之第1端子上之焊料開始傳熱，藉由於前述第2端子與焊料之界面形成之合金層確實接合。

如此，根據本發明，成為具備良好接合於W-CSP處理過之半導體晶片上之半導體晶片者。

此外，於前述半導體裝置中，前述第1端子形成覆蓋設置於前述基板之電極焊墊之至少一部分為佳。

若如此為之，因直接形成第1端子於電極焊墊之至少一部分上，故可以不形成配線等而透過第1端子直接與電極

焊墊取得導通。因此，於與前述電極焊墊取得導通之際，沒必要拉繞至電極焊墊之配線，沒必要於半導體晶片之基板上形成配線區域，故可以圖謀前述基板之小型化，圖謀具備此基板之半導體裝置之小型化。

此外，於前述半導體裝置中，於層疊於前述連接體上之半導體晶片之第1端子上設置焊料，於前述半導體晶片上層疊具備透過該焊料連接於前述第1端子之凸塊的其他零件為佳。

若如此為之，因於半導體晶片之第1端子上層疊其他零件，故第1端子不會露出，此外防止第1端子受到損傷而成為可靠性高之半導體裝置。

此外，其他之零件例如係電子零件之情形，具備電子零件而成為功能性更高之半導體裝置。

此外，於前述半導體裝置中，設置有覆蓋透過焊料連接之連接部的密封樹脂為佳。

若如此為之，由密封樹脂覆蓋之連接部，例如可以提高對濕氣的耐濕性，減輕施加應力於半導體裝置時之施加於前述接合部之負荷。

因此，在焊料之接合部的連接可靠性提高，成為可靠性更高的半導體裝置。

【實施方式】

以下，詳細說明本發明。

圖1係顯示使用本發明之半導體裝置之製造方法所得之半導體裝置之模式側剖面圖，圖1中符號1係顯示半導體裝

置1。如圖1所示，半導體裝置1係由內插基板(連接體)100及複數(圖1為2層)相同半導體晶片5所構成者。

前述半導體晶片5具備半導體基板10(基板)及貫穿此半導體基板10之貫穿電極30。

再者，先前說明之實施型態中，使用內插基板100作為連接體，惟作為此連接體不只限定於內插基板100，如後所述，前述連接體由具有與前述半導體晶片5相同構成之其他半導體晶片構成亦可。

半導體晶片

圖2係前述半導體晶片5之貫穿電極30部分之重要部位擴大剖面圖。

如圖2所示，前述半導體基板10由矽構成，厚度為50 μm 左右。前述貫穿電極30係透過絕緣膜22設置於形成於前述半導體基板10之貫穿孔H4內之貫穿電極30。

於此，貫穿孔H4係由半導體基板10之主動面10a側貫穿到背面10b側形成者。半導體基板10係於其主動面10a側形成由電晶體或記憶元件、其他之電子元件構成之積體電路(未圖示)者，於該主動面10a側之表面形成絕緣膜12，再於其上形成由硼磷矽玻璃(以下稱BPSG)等構成之層間絕緣層14者。

前述貫穿電極30具備突出於主動面10a側之主動面側端子(第1端子)30a及突出於與前述主動面10a相反之背面10b側之背面側端子(第2端子)30b。此外，主動面側端子30a之端子部分之外形較背面側端子30b之端子部分之外形大，

於本實施型態中形成平面視圓形或正方形等者。再者，於第1層之前述主動面側端子30a上形成焊錫(焊料)層40。因此，藉由透過前述焊錫層40層疊成與主動面側端子30a導通之狀態。

作為前述焊錫層40例如可以使用錫、銀等之無鉛焊錫。作為前述焊錫層40之形成方法(被覆方法)，例如可舉電解電鍍、浸漬電鍍、無電解電鍍等濕式電鍍法、熱CVD、電漿CVD、雷射CVD等之化學蒸鍍法(CVD)、真空蒸鍍、濺鍍、離子電鍍等之乾式電鍍法、融射、金屬箔之接合等。藉由如此之製造方法，於前述焊錫層40上與主動面側端子30a之界面形成合金層。此等中尤其以濕式電鍍法為佳。藉由濕式電鍍法，容易形成焊錫層40。

前述焊錫層40使用例如無鉛焊錫，惟此以外亦可以使用金屬膏或熔融膏等。

於前述層間絕緣膜14之表面的特定處所形成電極焊墊16。該電極焊墊16係依由Ti(鈦)等構成之第1層16a、由TiN(氮化鈦)等構成之第2層16b、由AlCu(鋁/銅)等構成之第3層16c、由TiN等構成之第4層(蓋層)16d的順序層疊形成者。再者，有關該電極焊墊16之構成材料，可按照電極焊墊16所需之電特性、物理特性及化學特性做適當的變更。例如作為積體化用之電極僅使用一般所使用的Al來形成電極焊墊16亦可，此外僅使用電阻低的銅形成電極焊墊16亦可。

於此，電極焊墊16排列形成於半導體裝置1之周邊部，

或排列形成於其中央部，於此等電極焊墊16之下方不形成積體電路。於前述層間絕緣膜14表面形成鈍化膜18，以便覆蓋該等電極焊墊16。鈍化膜18係由氧化矽或氮化矽、聚醯亞胺樹脂等形成者，形成例如1 μm 左右的厚度。再者，前述電極焊墊16如後述，由主動面側端子部30a之至少一部分所覆蓋而接觸，成為電性連接之狀態。

此外，於電極焊墊16之中央部形成鈍化膜18之開口部H1，並且亦形成電極焊墊16之開口部H2。再者，開口部H1之內徑形成100 μm 左右，開口部H2之內徑形成較開口部H1之內徑小的60 μm 左右。另一方面，在鈍化膜18之表面及開口部H1及開口部H2之內面上，形成由 SiO_2 構成之絕緣膜20。藉由如此之構成，於電極焊墊16之中央部形成絕緣膜20、層間絕緣膜14、絕緣膜12及貫穿半導體基板10之孔部H3。孔部H3之內徑較開口部H2之內徑小，形成例如50 μm 左右。再者，孔部H3於本實施型態中為平面視圓形，惟不限定於此，例如平面視矩形亦可。

於孔部H3之內壁面及絕緣膜20之表面上，形成由 SiO_2 等構成之絕緣膜22。該絕緣膜22係為了防止漏電流之產生、氧或水分等所造成的侵蝕等者，於本實施型態中形成例如1 μm 左右的厚度。此外，絕緣膜22尤其是在覆蓋孔部H3之內壁面之側，成為其一端側從半導體基板10之背面10b突出之狀態。

另一方面，形成於電極焊墊16之第3層16c之表面之絕緣膜20及絕緣膜22沿著開口部H2之邊緣被除去一部分，於露

出的電極焊墊16之第3層16c之表面及絕緣膜22之表面(內面)上，形成底層膜24。底層膜24係由形成於絕緣膜22等之表面(內面)的阻擋層(阻擋金屬)及形成於阻擋層之表面(內面)之晶種層(晶種電極)所構成者。阻擋層係為了防止後述之貫穿電極30形成用之導電材料擴散到半導體基板10者，係由TiW(鎢化鈦)或TiN(氮化鈦)等所形成者。另一方面，晶種層係藉由電鍍處理形成後述之貫穿電極30之際之電極者，係由Cu或Au(金)、Ag(銀)等所形成者。

於如此之底層膜24之內側，由Cu或W等低電阻之導電材料構成之貫穿電極30以埋入由開口部H1、開口部H2及孔部H3構成之貫穿孔H4內之狀態所形成。再者，作為形成貫穿電極30之導電材料，亦可使用摻入B(硼)或P(磷)等雜質於多晶矽之材料，使用這種材料形成時，因無必要防止金屬擴散至半導體基板10，故可以不需要前述之阻擋層。

此外，該貫穿電極30與前述電極焊墊16於圖2中之P1部成為電性連接者。因此，貫穿電極30之主動面側端子30a電性連接於前述電極焊墊16。

如前述，位於貫穿電極30之半導體基板10之背面10b側的背面側端子30b成為較半導體基板10之背面10b突出之狀態。此外，絕緣膜22亦突出於半導體基板10之背面10b，覆蓋前述背面側端子30b之側面部之一部分。因此，貫穿電極30之端面及側面部之一部分的導電部成為露出於絕緣膜22之狀態。

如圖1所示，前述內插基板100之層疊前述半導體晶片5

之面上，形成電性連接於半導體晶片5之焊墊部110(連接端子)。此外，於前述焊墊部110上形成焊錫(焊料)層111，其係為了接合於前述半導體晶片5之背面側端子30b。再者，前述焊錫層111與設置於半導體晶片5之主動面側端子30a上之焊錫層40為同一種焊錫，係具有相同熔化溫度者。

前述半導體晶片5係將前述背面側端子30b朝下與前述焊墊部110抵接，如後述藉由前述焊錫層111熔化後固化，透過焊錫層111而前述背面側端子30b與前述焊墊部110連接，而成為半導體晶片5與內插基板100連接者。

此外，第2層之半導體晶片5係使第2層之半導體晶片5之背面側端子30b抵接於前述第1層之半導體晶片5之主動面側端子30a上所層疊。如後述，藉由熔融固化形成於第1層之半導體晶片5之主動面側端子30a上之焊錫層40，透過該焊錫層40，使第1層之半導體晶片5與第2層之半導體晶片5連接。

再者，層疊於最上層之半導體晶片(於本實施型態中為第2層之半導體晶片)5之主動面側端子30a上不層疊半導體晶片5，故無需焊錫層40，而成為不形成焊錫層40者。

基於如此之構成，構成半導體裝置1。

半導體裝置之製造方法

繼之，使用圖3A~C，說明有關將具有同樣構造之半導體晶片5層疊於內插基板100上而製造半導體裝置1之方法。

首先，如圖3A所示，將半導體晶片5之背面側端子30b朝下進行對準，以便與設置於形成於內插基板100之表面上之焊墊部110上之焊錫層111抵接。

此時，於背面側端子30b上附著助熔劑(未圖示)，謀求提高焊錫的潤濕性。作為助熔劑之附著方法，有分配、噴墨、轉印等。

然後，為了防止層疊之半導體晶片5振動或衝擊移動而位置偏移，使用例如加熱、加壓等使前述背面側端子30b與前述焊墊部110暫時接合亦可。再者，進行暫時接合時，藉由較正式接合時低溫且低壓進行。

如此為之，於內插基板100上層疊第1層之半導體晶片5。

繼之，如圖3B所示，將第2層之半導體晶片5之背面側端子30b朝下進行對準，以便與設置於第1層之半導體晶片5之主動面側端子30a上之焊錫層40抵接。此時，與第1層之半導體晶片5之情形相同，於第2層之半導體晶片5之背面側端子30b上附著助熔劑，謀求提高焊錫的潤濕性亦可。此外，藉由加熱加壓，暫時固定第2層之半導體晶片5亦可。

繼之，如圖3C所示，例如使用後述之焊接裝置一面由第2層之半導體晶片5之主動面側端子30a直接加熱，一面向圖中箭號方向加壓半導體晶片5，使形成於內插基板100之焊墊部110上的焊錫層111及形成於第1層之半導體晶片5之主動面側端子30a之上的焊錫層40熔融固化，電性接合內

插基板100與2層之半導體晶片5。

前述焊接裝置4具備：焊接載台42，其係為了承載已暫時接合半導體晶片5之內插基板100；及焊接工具41，其位於該焊接載台42之上方(圖3C中上側)且與焊接載台42相對之面為平坦面S。

此等焊接工具41與焊接載台42分別呈塊狀，例如以各種金屬材料、各種陶瓷材料等構成。

此外，於焊接工具41內建例如以匣式加熱器、陶瓷加熱器等構成之熱源(未圖示)。

再者，於焊接載台42側亦設置熱源，使加熱時之焊接工具41側與焊接載台42側成為相同程度的溫度，消除內插基板100與半導體晶片5之溫度差，均勻地熔化焊錫亦可。

首先，於焊接工具41之加熱、加壓，承載已層疊半導體晶片5之內插基板100於焊接載台42。此時，焊接工具41成為加熱至使後述之焊錫層40及焊錫層111熔化程度之溫度之狀態。

然後，將焊接工具41抵接於第2層之半導體晶片5，由第2層之半導體晶片5之主動面側端子30a側加熱。然後，一面加熱，一面藉由驅動手段(未圖示)，向圖3C中箭號方向下降焊接工具41至特定位置，加壓半導體晶片5及內插基板100。

於此，在本實施型態中，熔化熔點為250°C之焊錫層40及焊錫層111時，加熱之溫度(焊接工具41之溫度)以與焊錫層40及焊錫層111之熔點相同程度之溫度之250~260°C進行

焊錫接合。

於是前述焊接工具41之熱由層疊於第2層之半導體晶片5之主動面側端子30a傳到背面側端子30b側。於是因背面側端子30b與主動面側端子30a相較，端子之外形面積小，故流向背面側端子30b之周邊部的熱變少，因此，熱有效地透過層疊於第2層之半導體晶片5之背面側端子30b傳到設置於層疊於下層之半導體晶片5之主動面側端子30a之上的焊錫層40而熔化。再者，焊錫層40熔化時，因主動面側端子30a係朝上層疊，故設置於主動面側端子30a上之焊錫層40不會受到重力之影響而往下方下垂。

熱由第2層之半導體晶片5之背面側端子30b傳到第1層之半導體晶片5之焊錫層40，於焊錫層40與前述背面側端子30b之界面上形成合金層。再者，如前述，前述焊錫層40於與第1層之主動面側端子30a之界面形成合金層，成為被確實連接者。

然後，傳到第1層之主動面側端子30a的熱在貫穿電極30內傳導，而傳到第1層之半導體晶片5之背面側端子30b。然後，熱由前述背面側端子30b傳到設置於內插基板100之焊墊部110上之焊錫層111，熔化該焊錫層111。

此時，與第1層之半導體晶片5和第2層之半導體晶片5之焊錫接合相同，熱由第1層之半導體晶片5之背面側端子30b傳到前述焊錫層111，於背面側端子30b與焊錫層111之界面中焊錫形成合金層。因此，第1層之半導體晶片5與內插基板100之焊墊部110被合金層確實地連接。

之後，停止熱源加熱焊接工具41，再次使焊錫層40及焊錫層111固化(硬化)。因此，於內插基板100上透過焊錫層111層疊第1層之半導體晶片5，並於該半導體晶片5上透過焊錫層40確實接合第2層之半導體晶片5。

此外，於內插基板100與半導體晶片5之間及已層疊之2層之半導體晶片間填充絕緣性充填料(未圖示)，安定半導體晶片5保持固定於內插基板100，同時使端子間之接合處所以外絕緣亦可。

最後，由焊接裝置4取出半導體晶片5層疊於內插基板100上之層疊物，得到圖1所示之半導體裝置1。

於本實施型態中，一次加熱加壓層疊之半導體晶片5而接合於內插基板100上，惟一層一層地加熱加壓半導體晶片5，一層一層地確實層疊亦可。

此時，以焊接工具41加壓加熱之時，焊錫層40形成於主動面側端子30a上，則焊錫層40熔化。於是，於焊錫層40熔化之主動面側端子30a上再次形成焊錫層40來層疊半導體晶片5亦可。

此外，每層疊1層半導體晶片5，就於半導體晶片5之主動面側端子30a上形成焊錫層40，依次層疊半導體晶片5亦可。

再者，於內插基板100上僅層疊1層半導體晶片5之情形，因沒有必要焊錫接合半導體晶片5之主動面側端子30a與其他半導體晶片5之背面側端子30b，故沒有必要於半導體晶片5之主動面側端子30a上形成焊錫層40。

在如此之半導體裝置1之製造方法中，因將半導體晶片5之貫穿電極30之背面側端子30b朝下層疊於內插基板100上，由主動面側端子30a藉由前述焊接工具41之熱源加熱，故由外形大的主動面側端子30a傳到外形小的背面側端子30b。因此，因背面側端子30b相較於主動面側端子30a，面積較小，故流向背面側端子30b之周邊部的熱少，可以有效地用在透過前述背面側端子30b熔化設置於內插基板100之焊墊部110上之焊錫層111。因此，藉由有效地利用熱，可以以焊錫層111之熔化溫度接合，相較於以主動面側端子30a為下方而層疊之情形，可以降低焊錫之熔化溫度，可以減低對覆蓋貫穿電極30之絕緣膜24的損害。

此外，熱於背面側端子30b與前述焊墊部110上之焊錫層111之界面形成合金層而確實接合。再者，前述焊墊部110與焊錫層111之界面從形成該焊錫層111時成為形成合金層之狀態。

因此，焊錫層111透過合金層連接於背面側端子30b與焊墊部110之兩方，確實接合前述背面側端子30b與焊墊部110後，硬化焊錫層111，而可以得到良好之焊錫接合。

此外，層疊複數層(於本實施型態為2層)半導體晶片5時，因使設置於第1層之半導體晶片5之主動面側端子30a與層疊於第2層之半導體晶片5之背面側端子30b抵接而配置，故熱由前述背面側端子30b傳到設置於前述主動面側端子30a上之焊錫層40。因此，如前述，在背面側端子30b與主動面側端子30a之界面，焊錫層40形成合金層。

此外，前述主動面側端子30a與焊錫層40之界面，在形成焊錫層40時形成合金層。因此，藉由合金層，焊錫層40能確實接合背面側端子30b與主動面側端子30a。因此，可以良好之焊錫接合，可以製造確實層疊半導體晶片5之半導體裝置1。

此外，因主動面側端子30a朝上層疊於內插基板100上，故前述主動面側端子30a上之焊錫層40熔化時，設置於主動面側端子30a上之焊錫層40不會受到重力影響而向下方下垂，可以防止焊錫下垂而於上下之半導體晶片5間產生短路。

此外，一層一層加熱加壓接合前述半導體晶片5之情形，因可以一層一層確實地層疊半導體晶片5，故可以提高所製造之半導體裝置的可靠性。

此外，一次加熱加壓接合前述半導體晶片5之情形，因可以一次接合半導體晶片5，故可以減少半導體裝置1之製造步驟，提高生產性。

根據本發明之半導體晶片5，如前述，熱可以有效地使用於熔化設置於內插基板100之焊墊部110上的焊錫層111，故加於半導體晶片5之熱可以成為焊錫熔化溫度程度，可以減少給與覆蓋貫穿電極30之絕緣膜24之損害，提高半導體晶片5之可靠性，提高具備此等之半導體裝置1之可靠性。

因焊錫於各端子間之連接部之界面形成合金層而接合，故可以提高接合部之可靠性。

此外，如前述層疊半導體晶片之情形，防止上下之半導體晶片5間的短路，可以得到可靠性高之半導體裝置1。

此外，前述主動面側端子30a因至少一部分覆蓋電極焊墊16而電性連接於電極焊墊16之一部分，故透過主動面側端子30a可以增大與電極焊墊16取得導通時之電性接觸面積。因此，與前述電極焊墊取得導通之際，於半導體基板10上去掉連接到電極焊墊16之配線形成區域，謀求半導體基板10之小型化，可以謀求具備半導體基板10之半導體裝置1之小型化。

再者，於前述半導體裝置1中，設置覆蓋透過焊料連接之連接部的密封樹脂亦可。

具體來說，如圖4所示，設置由環氧、矽膠樹脂等構成之密封樹脂180，以便覆蓋內插基板100之焊墊部110與第1層之半導體晶片5之背面側端子30b中的焊錫層111所成之接合部，以及層疊於第1層之半導體晶片5之主動面側端子30a與層疊於第2層之半導體晶片5之背面側端子30b中的焊錫層40所成之接合部。

此外，密封樹脂180以充填前述內插基板100與半導體晶片5之間及已層疊之半導體晶片5之間之方式設置。再者，該密封樹脂180使用不易產生殘留應力之低應力樹脂為佳。因此，可以減小殘留應力對上述接合部的影響。

根據如此之構成，因層疊於內插基板100上之半導體晶片5之接合部由密封樹脂180所覆蓋，故提高對濕氣的耐濕性的同時，可以減輕施加應力於半導體裝置1時之焊錫層

施加於接合部之負荷。因此，可以提高半導體裝置1之連接可靠性，得到可靠性更高之半導體裝置1。

此外，如圖5所示，在層疊於前述內插基板100上之半導體晶片5中形成於最上層之半導體晶片5'上層疊其他之零件亦可。作為上述其他之零件，可舉例如IC晶片等之電子零件150。於此，半導體晶片5'之主動面側端子30a之上面設置焊錫層40。而且，電子零件150具備凸塊160，其係為了透過焊錫層40連接於半導體晶片5'之主動面側端子30a'。再者，該凸塊160在平面視之狀態下以與半導體晶片5'之貫穿電極30重疊之方式配置。

基於如此之構成，電子零件150透過焊錫層40確實連接凸塊160及主動面側端子30a。因此，半導體裝置1因具備上述電子零件150而成為功能性更高者。

此外，透過焊錫層40連接之半導體晶片5間及半導體晶片5'與電子零件150之間，與圖4所示之情形相同，設置密封樹脂180。因此，在焊錫層40之接合部中，因密封樹脂180提高耐濕性或強度而成為可靠性更高之半導體裝置1。

第2之實施型態

繼之，說明有關藉由本發明之半導體裝置之製造方法所得到之其他的實施型態之半導體裝置2。

圖6係顯示作為連接體使用W-CSP(Wafer level Chip Scale Package；晶圓級晶片尺寸封裝)技術所處理之W-CSP處理基板60上層疊半導體晶片5之狀態之剖面圖。

如圖6所示，半導體裝置2係於前述W-CSP處理基板60上

層疊複數(圖6中為2層)與使用於前述實施型態中之半導體晶片5相同構造者之構造。與前述實施型態相同，半導體晶片5係將背面側端子30b朝下，與形成於後述之W-CSP處理基板60之連接端子上連接。

於此，所謂W-CSP技術，係指在晶圓之狀態一次進行再配置配線(再配線)及樹脂密封後，分離成個別之半導體晶片之技術。

前述W-CSP處理基板60具有例如由Si(矽)構成之基板62，於基板62上排列形成連接於半導體晶片5之複數連接端子64。

連接端子64係貫穿基板62所形成，形成由基板62之主動面62a及基板62之背面62b突出之形狀。此外，基板62之背面62b側上形成再配置配線(未圖示)。前述再配置配線之一端連接於前述連接端子64，再配置配線之另一端連接於成為外部連接端子之凸塊70者。如此，形成與連接端子64電性連接之再配置配線及凸塊70，變換連接端子64之間隔及排列。

此外，由前述基板62之主動面62a側突出之主動面側連接端子64a上，形成為了與半導體晶片5之背面側端子30b連接的焊錫層65。

再者，於圖6中，符號72係為了緩和相對於再配置配線施加於凸塊70之應力所形成之應力緩和層。

圖6所示之型態的半導體裝置2因於薄型化之基板62上層疊半導體晶片5，而可抑制半導體裝置2之高度且高積體

化。再者，於基板62上形成再配置配線及凸塊70，可以變換形成於基板62上之連接端子64之間隔及排列，承載半導體裝置2之環氧玻璃等之基板之配線的自由度增加，可以更加高積體化。

於W-CSP處理基板60上層疊半導體晶片5時，與前述實施型態相同，將第1層之半導體晶片5之背面側端子30b朝下，在設置於主動面側連接端子64a上之焊錫層65上進行對準。此時，為了已對準之半導體晶片5不偏移，加壓加熱，暫時固定半導體晶片5於W-CSP處理基板60上亦可。

繼之，於第1層之半導體晶片5之主動面側端子30a上，在形成於第2層之半導體晶片5之背面側端子30b上的焊錫層40上進行對準。此時，與第1層之半導體晶片5同樣地加壓加熱，暫時固定亦可。

於W-CSP處理基板60上對準半導體晶片5，暫時固定後，例如使用前述焊接裝置4等，由已層疊之半導體晶片5之主動面側端子30a側進行加熱加壓，一次焊錫接合層疊半導體晶片5於W-CSP處理基板60上。

此外，每層疊一層半導體晶片5，藉由加熱加壓層疊半導體晶片5於W-CSP處理基板60上亦可。

根據本發明之半導體裝置2及半導體裝置2之製造方法，將半導體晶片5之貫穿電極30之背面側端子30b朝下，層疊於W-CSP處理基板60上，與前述實施型態相同地由主動面側端子30a藉由焊接工具41之熱源加熱。因此，熱由半導體晶片5之外形大之主動面側端子30a傳到外形小之背面側

端子30b。此時，背面側端子30b與主動面側端子30a相較，因面積較小，故流向背面側端子30b之周邊部的熱少，可以有效地使用於透過前述背面側端子30b熔化設置於W-CSP處理基板60之連接端子64上之焊錫層65。

此外，可以加於半導體晶片5的熱為焊錫之熔化溫度程度，減少給與覆蓋半導體晶片5之貫穿電極30的絕緣膜24之損害，故可以提高半導體晶片5之可靠性，並提高層疊半導體晶片5之半導體裝置2之可靠性。

此外，因與前述實施型態相同，前述焊錫層40及焊錫層65於與各連接端子部之界面形成合金層接合，故可以可靠性高之焊錫接合。

此外，在半導體晶片5上層疊其他之相同構造之半導體晶片5之情形，如於前述實施型態中說明，層疊半導體晶片5時，可以防止上下之半導體晶片5間的短路，得到可靠性高的半導體裝置2。

再者，本發明之技術範圍並不侷限於前述實施型態，在不脫離本發明之宗旨的範圍可以做各種的變更。例如，於本實施型態中，說明了層疊2層半導體晶片5之半導體裝置1，惟層疊3層以上之半導體晶片5構成半導體裝置1亦可。

第3實施型態

繼之，說明有關藉由本發明之半導體裝置之製造方法所得之其他實施型態之半導體裝置。

於此，本實施型態之半導體裝置使用具有與前述半導體晶片5相同構成之半導體晶片7作為連接體，於此半導體晶

片7之第1之端子上設置焊料，該第1端子與層疊於前述半導體晶片7上的半導體晶片5之第2端子透過前述焊料電性連接。

再者，如後所述，於主動面側10a側藉由W-CSP處理形成再配線之半導體晶片5形成該再配線以外，係由與在前述之實施型態中的半導體晶片5同樣之構成所成者，有相關之構造，賦予同一符號加以說明。

圖7係顯示本實施型態之半導體裝置3之側剖面圖之圖。

如圖7所示，於最下層(圖7中下側)上形成作為前述連接體所使用之半導體晶片7。此外，於複數層疊之半導體晶片5之中最上層(圖7中上側)之半導體晶片5之主動面10a側上，藉由W-CSP處理形成再配線。再者，於後述之製造步驟中，於作為連接體之前述半導體晶片7上層疊半導體晶片5。

如圖7所示，於作為連接體之半導體晶片7之主動面側端子30a上設置焊錫層(焊料)40，該主動面側端子30a與層疊於半導體晶片7上之半導體晶片5之背面側端子30b透過焊錫層40電性連接。再者，本實施型態係層疊2層半導體晶片5於作為連接體之半導體晶片7上之構造，惟並不限定於此，層疊2層以上之半導體晶片5之構造亦可。

於最上層之半導體晶片5之主動面10a側上藉由W-CSP處理形成再配線(未圖示)，該再配線成為連接於突出於該主動面10a側之主動面側端子30a者。連接於前述主動面側端子30a之配線部之相反側成為連接於成為外部連接端子之

凸塊 70 者。將此凸塊 70 配置於所期望之位置，藉由前述配線部使前述凸塊 70 與前述主動面側端子 30a 連接，變換在半導體晶片 5 之主動面側端子 30a 之間隔及排列(再配置配線)。再者，符號 72 係為了緩和相對於再配置配線施加於凸塊 70 之應力所形成之應力緩和層。

繼之，說明有關製造前述半導體裝置 3 之方法。

製造此半導體裝置 3 時，使用具有與半導體晶片 5 相同構成之其他半導體晶片 7 作為連接體，層疊使該半導體晶片 7 之主動面側端子 30a 與層疊於前述半導體晶片 7 上的半導體晶片 5 之背面側端子 30b 抵接後，依次層疊並對準。然後，層疊藉由 W-CSP 處理形成再配線之半導體晶片 5 於主動面 10a 側作為最上層後對準。此時，為了已對準於半導體晶片 7 上之半導體晶片 5 不偏移，加壓加熱，暫時固定半導體晶片 5 於作為連接體之半導體晶片 7 上亦可。

於本實施型態中，對準半導體晶片 5 於前述半導體晶片 7 上，或者暫時固定後，例如使用前述之焊接裝置 4 等，由最上層之主動面 10a 側，亦即藉由 W-CSP 處理形成再配線之面側加熱加壓，一次焊錫接合將半導體晶片 5 層疊於前述半導體晶片 7 上。此時，所加之熱由已 W-CSP 處理之半導體晶片 5 中之主動面側端子 30a 傳到其背面側端子 30b。然後，熱由該背面側端子 30b 依次傳至下層之半導體晶片 5 之主動面側端子 30a。於此，於前述半導體晶片 5 之接合部，所加之熱由外形小之背面側端子 30b 傳到設置於外形大之主動面側端子 30a 上之焊錫層 40。然後，該熱由該焊

錫層 40 傳到主動面側端子 30a，同樣地在下層之半導體晶片 5 間之接合部間傳導而焊錫接合。如此為之，如前述有效地使用熱，焊錫層之接合部可以由合金層進行良好接合。

再者，每層疊一層半導體晶片 5 於前述半導體晶片 7 上，藉由加熱加壓層疊半導體晶片 5 亦可。如此為之，藉由層疊作為連接體之半導體晶片 7 與已 W-CSP 處理之半導體晶片 5，完成本實施型態之半導體裝置 3。

於此，本實施型態之半導體裝置 3，藉由使其上下反轉，可以使用作為具備層疊於已 W-CSP 處理之半導體晶片 5 上之複數半導體晶片的半導體裝置。

根據本實施型態之半導體裝置 3 之製造方法，藉由由已 W-CSP 處理之半導體晶片 5 之主動面側端子 30a 加熱及加壓，於前述半導體晶片 5 之接合部，如上述，熱由外形小之背面側端子 30b 傳至外形大之主動面側端子 30a。具體來說，所加之熱由已 W-CSP 處理之半導體晶片 5 之背面側端子 30b 開始傳到設置於作為連接體之半導體晶片 7 之背面側端子 30b 上的焊錫層 40，如前述，可以於前述背面側端子 30b 與焊錫層 40 之界面形成合金層後確實接合。

然後，熱在貫穿電極 30 內傳導，於下層之半導體晶片 5 之接合部，亦同樣地形成合金層後接合。

根據本發明，可以製造具備良好接合於已 W-CSP 處理之半導體晶片 5 上之半導體晶片 5、7 的半導體裝置 3。

再者，於本實施型態之半導體裝置 3 亦如前述(參照圖

4、圖5)，形成圖8所示，藉由密封樹脂180覆蓋接合部之構成亦可，其中接合部係由半導體晶片5、7中之主動面側端子30a與背面側端子30b之間的焊錫層所成者。若如此為之，密封樹脂180提高焊錫層所成之接合部的耐濕性或強度，成為可靠性更高之半導體裝置3。

再者，實施型態之半導體裝置3中最上層之半導體晶片7上設置如圖5所示之電子零件150，作為更高功能性之半導體裝置3亦可。

以上，說明了本發明之較佳實施例，惟本發明並不限定於此等實施例。在不脫離本發明之宗旨的範圍，可以做構成之附加、省略、置換及其他之變更。本發明並不由前述之說明所限定，而僅由附加之申請專利範圍所限定。

【圖式簡單說明】

圖1係本發明之半導體裝置的第1實施型態說明圖。

圖2係半導體晶片之貫穿電極部之重要部位擴大圖。

圖3A~C係本發明之半導體裝置之製造方法之步驟說明圖。

圖4係顯示設置密封樹脂之半導體裝置的側剖面圖。

圖5係顯示具備其他零件之半導體裝置的側剖面圖。

圖6係本發明之半導體裝置的第2實施型態說明圖。

圖7係本發明之半導體裝置的第3實施型態說明圖。

圖8係於圖7所示之半導體裝置設置密封樹脂之側剖面圖。

【主要元件符號說明】

1	半導體裝置
2	半導體裝置
3	半導體裝置
5	半導體晶片
7	半導體晶片(連接體)
10	半導體基板(基板)
30	貫通電極
30a	主動面側端子(第1端子)
30b	背面側端子(第2端子)
40	焊錫層(焊料)
60	W-CSP處理基板(連接體)
64a	主動面側連接端子(連接端子)
65	焊錫層(焊料)
100	內插基板(連接體)
110	焊墊部(連接端子)
111	焊錫層(焊料)
150	其他之零件(電子零件)
180	密封樹脂

五、中文發明摘要：

本發明之半導體裝置設置有基板與貫穿該基板之貫穿電極，前述貫穿電極具備設置於前述基板之主動面側之第1端子及設置於與前述主動面相反之背面側之第2端子，層疊前述第1端子之外型形成較前述第2端子之外型大之半導體晶片於連接體上；前述半導體晶片之前述第2端子透過焊料電性連接於前述連接體之連接端子。

六、英文發明摘要：

A semiconductor device includes: a connecting body including a connecting electrode; and at least one semiconductor chip stacked on the connecting body, the semiconductor chip including: a substrate; and a trans-substrate conductive plug that penetrates the substrate, the trans-substrate conductive plug having a first terminal that is provided on an active surface side of the substrate; and a second terminal that is provided on a back surface side that is opposite the active surface side, an outer shape of the first terminal being formed larger than an outer shape of the second terminal, wherein the second terminal of the semiconductor chip is electrically connected to a connecting electrode of the connecting body via a brazing material.

十、申請專利範圍：

1. 一種半導體裝置之製造方法，該半導體裝置設置有基板與貫穿該基板之貫穿電極，前述貫穿電極具備設置於前述基板之主動面側之第1端子及設置於與前述主動面相反之背面側之第2端子，至少層疊一層前述第1端子之外型形成較前述第2端子之外型大之半導體晶片於連接體上；其製造方法具備：

使前述半導體晶片之第2端子與設有焊料之前述連接體之連接端子抵接，將該半導體晶片層疊於前述連接體上之步驟；及

由前述第1端子側加熱加壓前述第1端子，透過前述焊料電性連接前述連接端子與前述第2端子之步驟。

2. 如請求項1之半導體裝置之製造方法，其中

前述連接體係具有與前述半導體晶片同樣構成之另外之半導體晶片，於作為前述連接體之半導體晶片之第1端子上設置焊料，配置成抵接該第1端子與層疊於前述半導體晶片上之半導體晶片之第2端子，透過前述焊料電性連接前述第1端子與前述第2端子。

3. 如請求項1之半導體裝置之製造方法，其中

於前述半導體晶片上至少層疊一層第2半導體晶片的情形，於設置於下層之半導體晶片之第1端子上設置焊料，配置成抵接該第1端子與層疊於前述半導體晶片上之第2半導體晶片之第2端子，透過前述焊料電性連接前述半導體晶片之前述第1端子與前述第2半導體晶片之前述第2端子。

4. 如請求項3之半導體裝置之製造方法，其中
一層一層地加熱加壓接合前述半導體晶片。
5. 如請求項3之半導體裝置之製造方法，其中
一次加熱加壓接合前述半導體晶片。
6. 一種半導體裝置，其設置有基板與貫穿該基板之貫穿電極，前述貫穿電極具備設置於前述基板之主動面側之第1端子及設置於與前述主動面相反之背面側之第2端子，層疊前述第1端子之外型形成較前述第2端子之外型大之半導體晶片於連接體上，且
前述半導體晶片之前述第2端子透過焊料電性連接於前述連接體之連接端子。
7. 如請求項6之半導體裝置，其中
前述連接體係具有與前述半導體晶片同樣構成之另外之半導體晶片，於作為連接體之半導體晶片之第1端子上設置焊料，該第1端子與層疊於前述半導體晶片上之半導體晶片之第2端子透過前述焊料電性連接。
8. 如請求項6之半導體裝置，其中
前述第1端子以覆蓋設置於前述基板之電極焊墊之至少一部分之方式所形成。
9. 如請求項6之半導體裝置，其中
於層疊於前述連接體上之半導體晶片之第1端子上設置焊料，於前述半導體晶片上層疊具備透過該焊料連接於前述第1端子之凸塊的其他零件。
10. 如請求項6之半導體裝置，其中
設置有覆蓋透過焊料連接之連接部的密封樹脂。

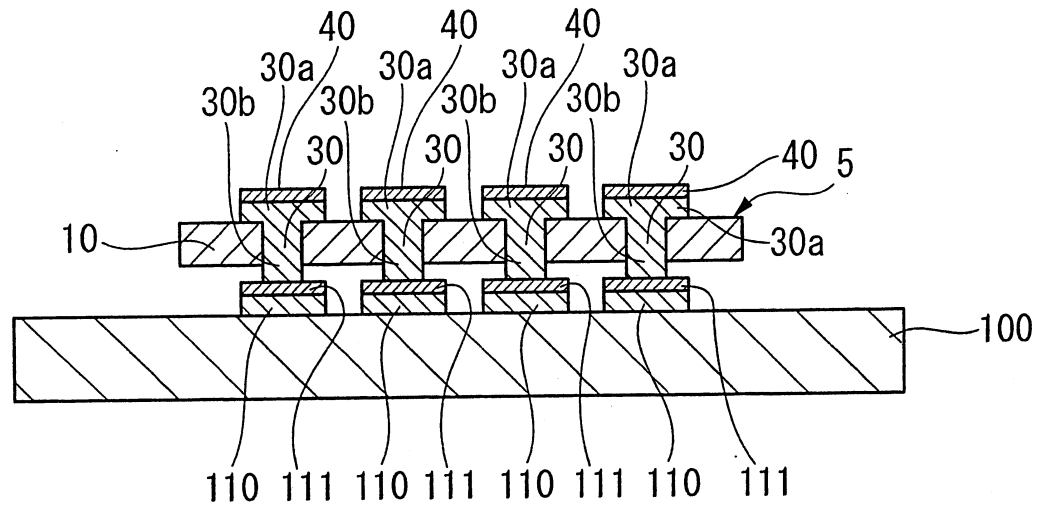


圖 3 A

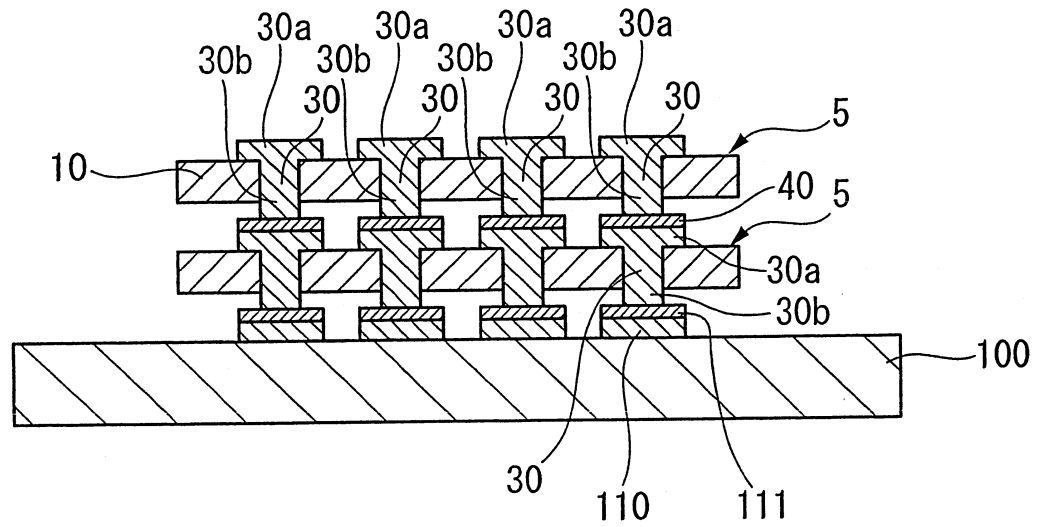


圖 3 B

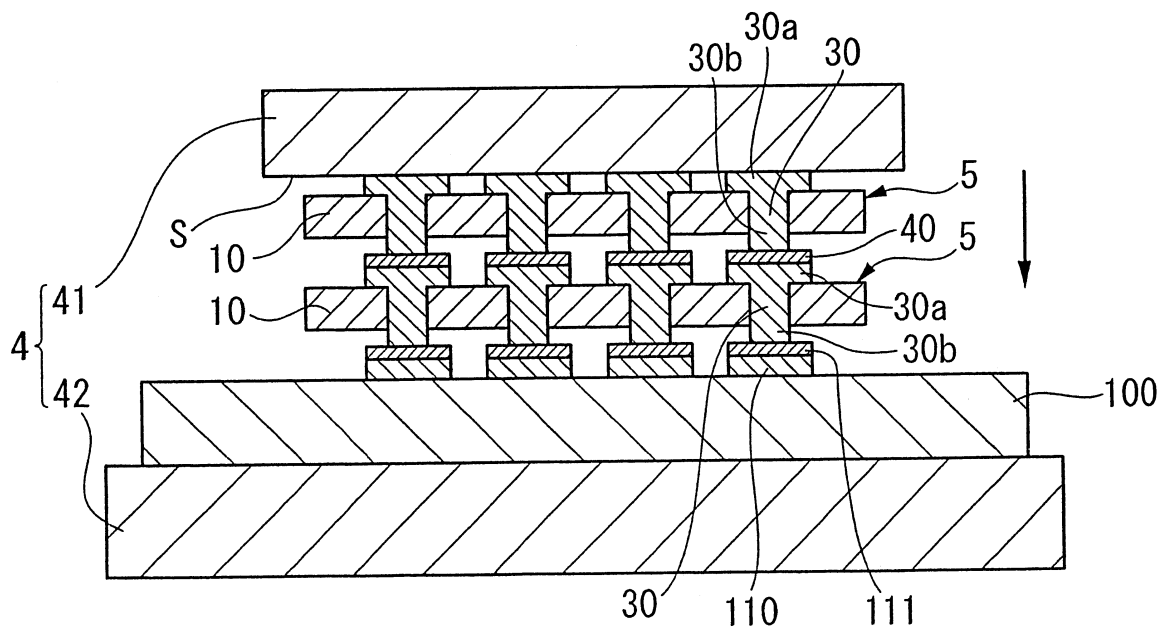


圖 3 C

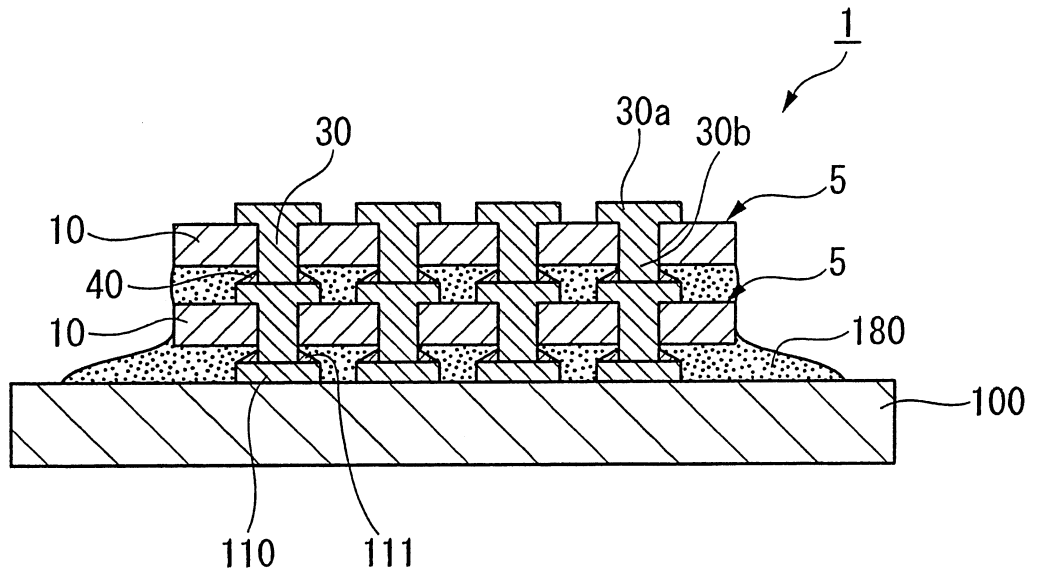


圖 4

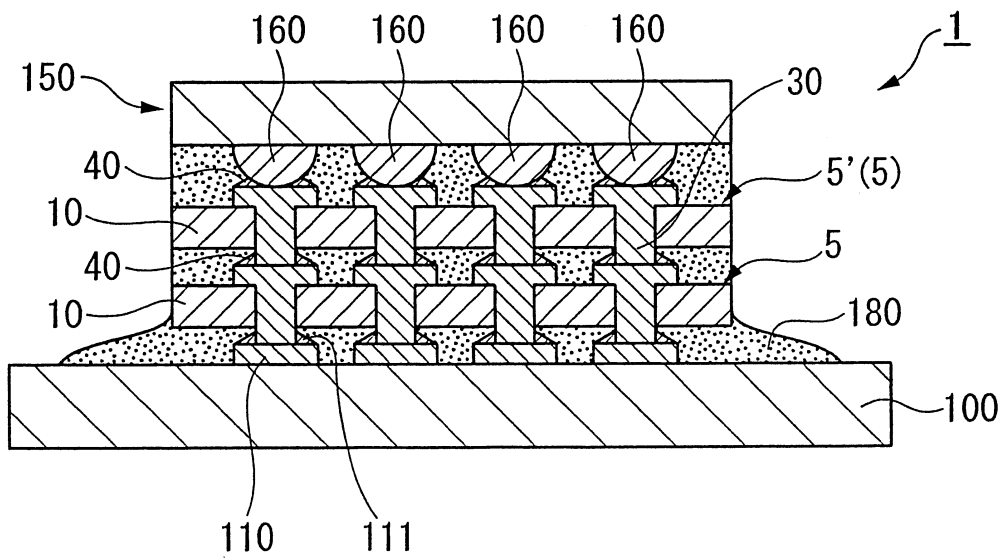


圖 5

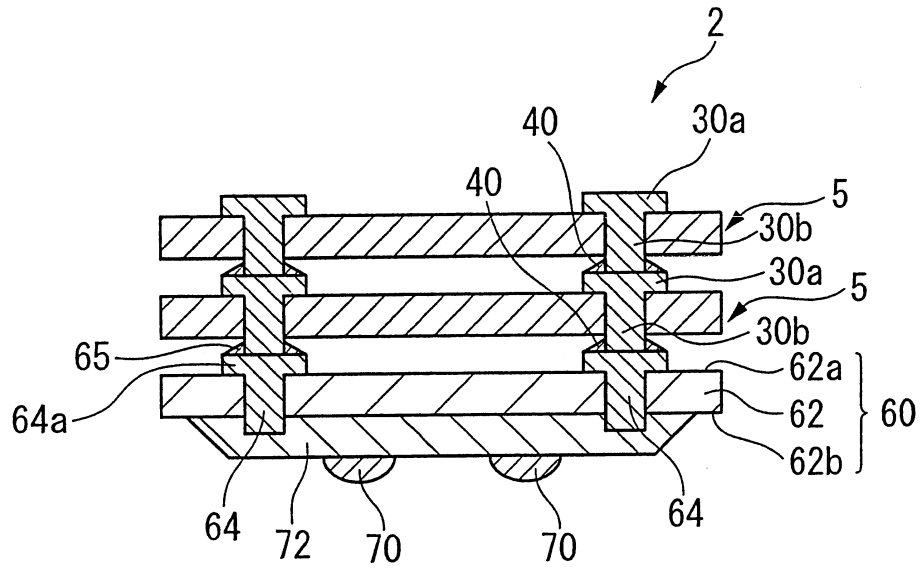


圖 6

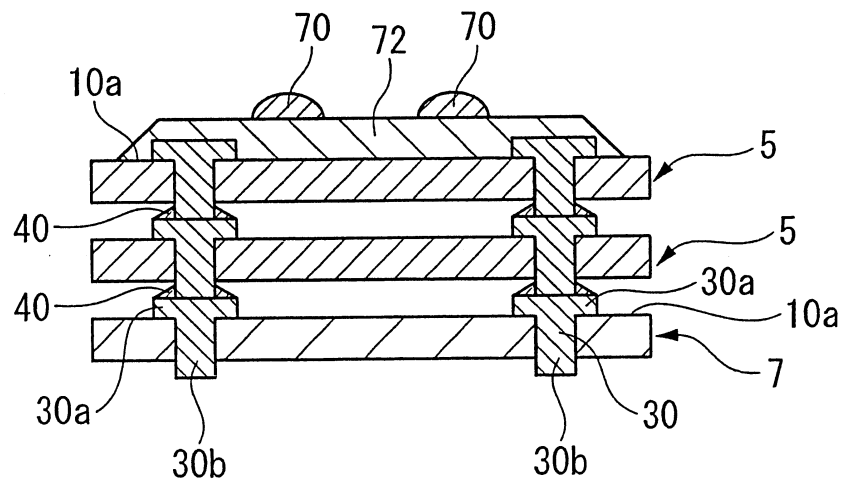


圖 7

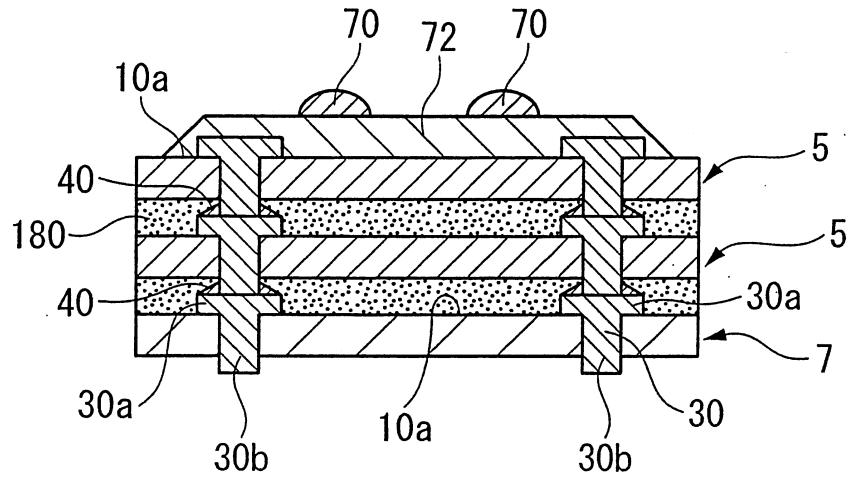


圖 8

七、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

1	半導體裝置
5	半導體晶片
10	半導體基板(基板)
30	貫通電極
30a	主動面側端子(第1端子)
30b	背面側端子(第2端子)
40	焊錫層(焊料)
100	內插基板(連接體)
110	焊墊部(連接端子)
111	焊錫層(焊料)

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)