



(12)发明专利申请

(10)申请公布号 CN 107316805 A

(43)申请公布日 2017. 11. 03

(21)申请号 201710287689.4

(22)申请日 2017.04.27

(30)优先权数据

2016-089735 2016.04.27 JP

(71)申请人 三菱电机株式会社

地址 日本东京

(72)发明人 大野彰仁 滨野健一 金泽孝

(74)专利代理机构 北京天昊联合知识产权代理有限公司 11112

代理人 何立波 张天舒

(51)Int.Cl.

H01L 21/205(2006.01)

H01L 21/67(2006.01)

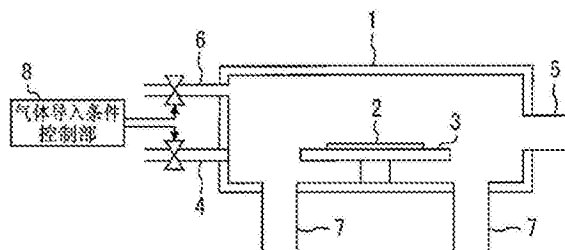
权利要求书1页 说明书7页 附图3页

(54)发明名称

碳化硅外延晶片的制造方法、碳化硅半导体装置的制造方法及碳化硅外延晶片的制造装置

(57)摘要

得到能够对晶体缺陷少的碳化硅外延晶片进行制造的碳化硅外延晶片的制造方法、碳化硅半导体装置的制造方法及碳化硅外延晶片的制造装置。使在生长炉(1)的内壁附着的碳化硅进行氮化、氧化或者氮氧化而得到稳定化。接下来,将衬底(2)搬入至生长炉(1)内。接下来,将工艺气体导入至生长炉(1)内,在衬底(2)之上使碳化硅外延层进行生长而制造碳化硅外延晶片。



1. 一种碳化硅外延晶片的制造方法,其特征在于,具有:
稳定化工序,使在生长炉的内壁附着的碳化硅进行氮化、氧化或者氮氧化而得到稳定化;
搬入工序,在所述稳定化工序之后,将衬底搬入至所述生长炉内;以及
生长工序,在所述搬入工序之后,将工艺气体导入至所述生长炉内,在所述衬底之上使碳化硅外延层进行生长而制造碳化硅外延晶片。
2. 根据权利要求1所述的碳化硅外延晶片的制造方法,其特征在于,
在将所述碳化硅外延晶片从所述生长炉搬出之后,反复进行所述稳定化工序、所述搬入工序以及所述生长工序而对多个碳化硅外延晶片进行制造。
3. 一种碳化硅外延晶片的制造方法,其特征在于,具有:
搬入工序,将衬底搬入至生长炉内;
生长工序,在所述搬入工序之后,一边对所述衬底进行加热,一边将工艺气体导入至所述生长炉内,在所述衬底之上使碳化硅外延层进行生长而制造碳化硅外延晶片;以及
稳定化工序,在所述生长工序之后的降温过程中,将含有氮元素的气体 and 含有氧元素的气体中的至少1者供给至所述生长炉内,使在所述生长炉的内壁附着的碳化硅进行氮化、氧化或者氮氧化而得到稳定化。
4. 根据权利要求1至3中任一项所述的碳化硅外延晶片的制造方法,其特征在于,
所述稳定化工序是使用与所述生长工序不同的制造装置而实施的。
5. 一种碳化硅半导体装置的制造方法,其特征在于,
使用权利要求1至4中任一项所述的碳化硅外延晶片而制造碳化硅半导体装置。
6. 一种碳化硅外延晶片的制造装置,其特征在于,具有:
生长炉,其进行外延生长;
第1气体导入口,其将用于使碳化硅外延层进行生长的工艺气体导入至所述生长炉内;
以及
第2气体导入口,其将稳定化气体导入至所述生长炉内,该稳定化气体用于使在所述生长炉的内壁附着的碳化硅进行氮化、氧化或者氮氧化而得到稳定化。
7. 根据权利要求6所述的碳化硅外延晶片的制造装置,其特征在于,
所述稳定化气体具有含有氮元素的气体 and 含有氧元素的气体中的至少1者。
8. 根据权利要求6或7所述的碳化硅外延晶片的制造装置,其特征在于,
还具有晶片托架,该晶片托架的对晶片进行载置的载置面与所述生长炉的顶棚面相对,
所述第2气体导入口与所述晶片托架相比设置于上方。
9. 根据权利要求8所述的碳化硅外延晶片的制造装置,其特征在于,
还具有气体排气口,该气体排气口与所述晶片托架相比设置于下方。

碳化硅外延晶片的制造方法、碳化硅半导体装置的制造方法 及碳化硅外延晶片的制造装置

技术领域

[0001] 本发明涉及碳化硅外延晶片的制造方法、碳化硅半导体装置的制造方法及碳化硅外延晶片的制造装置。

背景技术

[0002] 近年,与硅半导体相比带隙、绝缘击穿电场强度、饱和漂移速度、导热率都相对较大的碳化硅(下面记为SiC)半导体主要作为电力控制用功率器件材料而受到瞩目。事实上,使用了该SiC半导体的功率器件能够实现电力损耗的大幅降低、小型化等,能够实现电源电力变换时的节能化,因此在电动汽车的高性能化、太阳能电池系统等高功能化等实现低碳社会的方面成为关键器件。作为功率器件,列举出MOSFET(Metal Oxide Semiconductor Field Effect Transistor)、肖特基势垒二极管、IGBT(Insulated Gate Bipolar Transistor)以及各种二极管等。

[0003] 在制作SiC功率器件时,大多在SiC块状单晶衬底之上,预先通过热CVD法(热化学气相沉积法)等使半导体器件的有源区域进行外延生长。在这里所谓的有源区域是对晶体中的掺杂密度及膜厚进行了精密控制而形成的包含生长方向轴的剖面区域。除了块状单晶衬底以外还需要上述这种外延生长层的理由在于,根据器件的规格,掺杂密度及膜厚大致已确定,另外,通常,作为掺杂密度及膜厚的精度而言,要求比块状单晶衬底更高的精度。

[0004] 下面,将向SiC块状单晶衬底之上形成了外延生长层的晶片称为外延晶片。碳化硅半导体装置是对碳化硅外延晶片实施各种加工而制作的,但如果存在由于碳化硅衬底及碳化硅外延生长层的生长时的不良而引起的碳化硅外延晶片的缺陷,则会在碳化硅半导体装置局部地出现无法保持高电压的部位,产生漏电流。如果这种缺陷的密度增加,则碳化硅半导体装置的制造时的良品率降低。

[0005] 作为碳化硅外延晶片的制造装置,公开了例如由包覆(coating)了碳化硅后的石墨制的部件形成承受器的装置(例如,参照专利文献1)。另外,公开了下述技术,即,为了减少在外延膜的形成时向承受器的由原料气体而引起的膜的附着,而在包覆了碳化硅后的石墨制承受器的表面覆盖有SiO₂膜或者Si₃N₄膜(例如,参照专利文献2)。

[0006] 专利文献1:日本专利第4534978号公报

[0007] 专利文献2:日本特开2013-16562号公报

[0008] 在生长炉的内壁也会附着碳化硅,由于该碳化硅在构造上较脆,因此容易成为碳化硅颗粒。如果碳化硅颗粒附着于碳化硅晶片的表面,则以该部位为起点而产生掉落物缺陷、三角缺陷等晶体缺陷,存在器件的成品率变差这样的问题。另外,在将SiO₂膜或者Si₃N₄膜覆盖于承受器的表面的情况下,如果使碳化硅进行外延生长,则这些膜与碳化硅的密接性差,容易产生碳化硅颗粒,存在晶体缺陷进一步增大这样的问题。

发明内容

[0009] 本发明就是为了解决上述课题而提出的,其目的在于得到能够对晶体缺陷少的碳化硅外延晶片进行制造的碳化硅外延晶片的制造方法、碳化硅半导体装置的制造方法及碳化硅外延晶片的制造装置。

[0010] 本发明涉及的碳化硅外延晶片的制造方法的特征在于,具有:稳定化工序,使在生长炉的内壁附着的碳化硅进行氮化、氧化或者氮氧化而得到稳定化;搬入工序,在所述稳定化工序之后,将衬底搬入至所述生长炉内;以及生长工序,在所述搬入工序之后,将工艺气体导入至所述生长炉内,在所述衬底之上使碳化硅外延层进行生长而制造碳化硅外延晶片。

[0011] 发明的效果

[0012] 在本发明中,通过在进行外延生长之前使在生长炉的内壁附着的碳化硅进行氮化而得到稳定化,从而能够对碳化硅颗粒的产生进行抑制。由此,能够制造由碳化硅颗粒引起的晶体缺陷少的碳化硅外延晶片。

附图说明

[0013] 图1是表示本发明的实施方式1涉及的碳化硅外延晶片的制造装置的剖视图。

[0014] 图2是表示本发明的实施方式1涉及的碳化硅外延晶片的制造方法的流程图。

[0015] 图3是表示对进行了氮化工序的情况下和未进行氮化工序的情况下的碳化硅外延晶片的晶片表面缺陷密度进行比较的结果的图。

[0016] 图4是表示使用通过本发明的实施方式1涉及的方法制造的碳化硅外延晶片而制造出的MOSFET的剖视图。

[0017] 图5是表示使用通过本发明的实施方式1涉及的方法制造的碳化硅外延晶片而制造出的肖特基势垒二极管的剖视图。

[0018] 图6是表示本发明的实施方式2涉及的碳化硅外延晶片的制造方法的流程图。

[0019] 图7是表示本发明的实施方式3涉及的碳化硅外延晶片的制造方法的生长时序图。

[0020] 图8是表示本发明的实施方式5涉及的碳化硅外延晶片的制造方法的流程图。

[0021] 标号的说明

[0022] 1生长炉,2碳化硅衬底,3晶片托架,4第1气体导入口,6第2气体导入口,7气体排气口

具体实施方式

[0023] 参照附图,对本发明的实施方式涉及的碳化硅外延晶片的制造方法、碳化硅半导体装置的制造方法及碳化硅外延晶片的制造装置进行说明。对相同或对应的结构要素标注相同的标号,有时省略重复说明。

[0024] 实施方式1.

[0025] 图1是表示本发明的实施方式1涉及的碳化硅外延晶片的制造装置的剖视图。在进行外延生长的生长炉1内,设置有对碳化硅衬底2进行载置的晶片托架3。第1气体导入口4将载气和原料气体导入至生长炉1内,作为用于使碳化硅外延层进行生长的工艺气体。第1气体排气口5将工艺气体从生长炉1排出。

[0026] 在外延生长工序中,在碳化硅衬底2之上生长出碳化硅外延层,但与此同时,在生

长炉1的内壁、晶片托架3以及其他炉内部件处也附着碳化硅外延膜的生成物,呈树枝状生长。并且,由于气体导入时的气流变动,构造上脆弱的树枝状的细的部位被切断及剥离,产生碳化硅颗粒。

[0027] 该碳化硅颗粒会由于在外延生长工序中从开始导入工艺气体起至达到所设定的压力为止发生的气流的变动而大量地产生。如果以在碳化硅衬底2的外延生长面附着有碳化硅颗粒的状态进行外延生长,则会以碳化硅颗粒为起点发生异常生长,形成掉落物缺陷及三角缺陷等晶体缺陷。

[0028] 因此,第2气体导入口6将稳定化气体导入至生长炉1内,该稳定化气体用于使在生长炉1的内壁附着的碳化硅进行氮化而得到稳定化。第2气体排气口7将稳定化气体从生长炉1排出。气体导入条件控制部8对工艺气体及稳定化气体的导入条件进行控制。第2气体导入口6经由气体流量控制装置和压力控制装置,与稳定化气体的气瓶连接。

[0029] 作为用于氮化的稳定化气体,使用氮气、 NH_3 气体等含有氮元素的气体。由于稳定化气体不是蚀刻气体,因此无需担心在承受器氮化工序中晶片托架3或者生长炉1内的部件的保护膜即SiC覆膜被蚀刻,容易进行管理。

[0030] 另外,设置有使在生长炉1的内壁附着的碳化硅的最表面进行氮化或者使碳化硅膜的最表面原子形成氮末端的氮化专用的第2气体导入口6和第2气体排气口7。由此,能够对所附着的碳化硅高效地进行氮化,因此能够使碳化硅膜的结合状态稳定化而对碳化硅颗粒的产生进行抑制。

[0031] 对晶片进行载置的晶片托架3的载置面以及碳化硅衬底2的外延生长面与生长炉1的顶棚面相对。因此,在位于与碳化硅衬底2的外延生长面相对的位置处的生长炉1的顶棚面附着的碳化硅颗粒与在生长炉1的其他部位附着的碳化硅颗粒相比容易成为晶体缺陷的诱因。另外,由于生长炉1的顶棚面所附着的碳化硅颗粒的量比生长炉1的其他部位多,因此需要重点地进行氮化。因此,第2气体导入口6在生长炉1的侧面的上部与晶片托架3相比设置于上方。由此,承受器氮化用气体沿生长炉1的顶棚面进行流动,因此能够高效地使在与碳化硅衬底2的外延生长面相对的生长炉1的顶棚面附着的碳化硅颗粒进行氮化。

[0032] 第2气体排气口7是稳定化气体专用的气体排气口,在生长炉1的下部与晶片托架3相比设置于下方。由此,生长炉1的侧面和晶片托架3的下部区域也能够得到氮化,因此能够使生长炉1内整体进行氮化。

[0033] 在外延生长工序中,在生长炉1内,外延生长用工艺气体沿水平方向(图1的纸面的左右方向)进行流动,因此第1气体排气口5设置于第1气体导入口4的相反侧。这是为了在碳化硅衬底2之上使碳化硅外延膜均匀地进行生长所需的结构。

[0034] 在氮化工序中,既可以使用外延生长用第1气体排气口5,也可以使用稳定化气体专用的第2气体排气口7。在氮化工序时使用第1气体排气口5的情况下,能够有效地对生长炉1的顶棚面(顶面)和晶片托架3进行氮化。另一方面,在氮化工序时使用第2气体排气口7的情况下,能够使生长炉1内整体进行氮化。这样,由于通过对气体排气口进行组合而能够对要氮化的承受器的区域进行选择,因此更优选设置独立的气体排气口。另外,氮化专用的第2气体排气口7能够与外延生长用第1气体排气口5同时进行使用,能够共用外延生长用真空泵、压力调整阀等。

[0035] 另外,气体导入条件控制部8对与第1气体导入口4及第2气体导入口6连接的气体

流量控制装置和压力控制装置进行控制,对工艺气体或稳定化气体的气体流量或压力进行控制,以在后面叙述的氮化条件下实施氮化。

[0036] 图2是表示本发明的实施方式1涉及的碳化硅外延晶片的制造方法的流程图。下面,使用图1、2对碳化硅外延晶片的制造方法进行说明。

[0037] 首先,从第1气体导入口4将稳定化气体导入至生长炉1内,使在生长炉1的内壁附着的碳化硅进行氮化而得到稳定化(步骤S1)。将该工序称为氮化工序(稳定化工序)。另外,如果在将晶片托架3搬入至生长炉1内的状态下进行氮化工序,则也能够对在晶片托架3附着的碳化硅进行氮化。

[0038] 在这里,对氮化工序的条件进行说明。首先,使生长炉1内升温至900度。在保持为900度的状态下从第2气体导入口6以流量10slm对例如 NH_3 气体进行供给。在将 NH_3 气体供给5分钟之后,停止气体供给,使生长炉1内的温度降温至室温。由此,使在生长炉1的内壁以及晶片托架3附着的碳化硅的最表面进行氮化,或者使碳化硅膜的最表面原子形成氮末端。在这里,使用 NH_3 作为氮化用稳定化气体,但 N_2 、其他含有氮元素的气体也具有同样的效果。另外,氮化时的生长炉1内的温度不限于900度,如果能够使碳化硅的最表面原子形成氮末端,则也可以为室温。

[0039] 接下来,将碳化硅衬底2搬入至生长炉1内而载置于晶片托架3(步骤S2)。接下来,将工艺气体导入至生长炉1内,在碳化硅衬底2之上使碳化硅外延层进行生长而制造碳化硅外延晶片(步骤S3)。具体地说,在将生长炉1加热至1650℃之后,从第1气体导入口4将原料气体供给至生长炉1内,由此在碳化硅衬底2的表面之上外延生长出膜厚10 μm 的碳化硅膜。例如,作为Si原子的供给源而将甲硅烷气体(SiH_4)以流量500sccm进行供给,作为C原子的供给源而将丙烷气体(C_3H_8)以流量200sccm进行供给。使用氮气作为N型掺杂。另外,作为N型掺杂而对氮气进行供给,以使得在衬底界面处载流子浓度为 $1 \times 10^{17}/\text{cm}^3$,在有源区域处载流子浓度为 $8 \times 10^{15}/\text{cm}^3$ 。然后,停止原料气体的供给,降温至室温。这样,制造出外延晶片。然后,将完成的碳化硅外延晶片从生长炉1搬出(步骤S4)。

[0040] 这样,通过在进行外延生长之前使在生长炉1的内壁附着的碳化硅进行氮化而得到稳定化,从而能够对碳化硅颗粒的产生进行抑制。由此,能够制造由碳化硅颗粒引起的晶体缺陷少的碳化硅外延晶片。另外,通过使用该碳化硅外延晶片制造碳化硅半导体装置,从而能够制造出廉价且高成品率的SiC器件。

[0041] 图3是表示对进行了氮化工序的情况下和未进行氮化工序的情况下的碳化硅外延晶片的晶片表面缺陷密度进行比较的结果的图。在这里,表面缺陷密度是使用共焦点光学系统扫描型显微镜这一表面检查装置(例如,“レーザーテック”公司制造的SICA6X)进行测量的。可知在进行了氮化工序的实施方式1的情况下,表面缺陷密度为0.06/ cm^2 ,是极低的密度,与之相对地,在不进行氮化工序的现有技术的情况下,表面缺陷密度为0.6/ cm^2 ,是前者的10倍之多。

[0042] 图4是表示使用通过本发明的实施方式1涉及的方法制造的碳化硅外延晶片而制造出的MOSFET的剖视图。由于该碳化硅外延晶片的晶体缺陷少,因此能够以高的元件成品率制造MOSFET。在碳化硅衬底2之上形成有碳化硅外延生长层9。在碳化硅外延生长层9的表层,选择性地形成有多个作为p型杂质而含有铝(Al)的基极区域10。在基极区域10的表层,形成有作为n型杂质而含有氮(N)的源极区域11。绵延在碳化硅外延生长层9、基极区域10以

及源极区域11的局部之上而形成有由氧化硅构成的栅极绝缘膜12。栅极电极13隔着栅极绝缘膜12而形成在由一对源极区域11夹着的碳化硅外延生长层9之上。源极电极14是在未形成栅极绝缘膜12的n型源极区域11之上形成的。漏极电极15形成于碳化硅衬底2的背面。

[0043] 图5是表示使用通过本发明的实施方式1涉及的方法制造的碳化硅外延晶片而制造出的肖特基势垒二极管的剖视图。由于该碳化硅外延晶片的晶体缺陷少,因此能够以高的元件成品率制造肖特基势垒二极管。在碳化硅外延生长层9的表层,选择性地形成有多个作为p型杂质而含有铝(Al)的离子注入区域16。肖特基电极17是横跨在由离子注入区域16夹着的碳化硅外延生长层9、离子注入区域16的局部之上而形成的。欧姆电极18形成于碳化硅衬底2的背面。

[0044] 实施方式2.

[0045] 图6是表示本发明的实施方式2涉及的碳化硅外延晶片的制造方法的流程图。在实施方式2的制造方法中使用的制造装置与实施方式1相同。

[0046] 首先,与实施方式1相同地实施步骤S1~4。接下来,在将碳化硅外延晶片从生长炉1搬出之后,反复进行步骤S1~S4而对多个碳化硅外延晶片进行制造。通过这样交替地反复进行氮化工序和外延生长,从而能够使在生长炉1的内壁以及晶片托架3附着的碳化硅膜的结合状态始终稳定化。因此,与在进行1次氮化工序后连续地进行多个成膜处理的情况相比,沉积膜稳定,能够大量地制作晶体缺陷少的碳化硅外延晶片。

[0047] 实施方式3.

[0048] 图7是表示本发明的实施方式3涉及的碳化硅外延晶片的制造方法的生长时序图。在本实施方式中,也与实施方式1的步骤S3相同地,在将生长炉1加热至1650℃之后,通过从第1气体导入口4将原料气体供给至生长炉1内,由此在碳化硅衬底2的表面之上外延生长出膜厚10μm的碳化硅膜。例如,作为Si原子的供给源而将甲硅烷气体(SiH₄)以流量500sccm进行供给,作为C原子的供给源而将丙烷气体(C₃H₈)以流量200sccm进行供给。使用氮气作为N型掺杂。另外,作为N型掺杂而对氮气进行供给,以使得在衬底界面处载流子浓度为 $1 \times 10^{17}/\text{cm}^3$,在有源区域处载流子浓度为 $8 \times 10^{15}/\text{cm}^3$ 。然后,停止原料气体的供给,降温至室温。

[0049] 在本实施方式中,在外延生长工序之后的降至室温为止的降温过程中,从第2气体导入口6将例如NH₃气体以流量10s 1m供给至生长炉1内。此时,作为气体排气口,既可以使用第1气体排气口5,也可以使用被设置为氮化气体专用的第2气体排气口7。这样,使在生长炉1的内壁以及晶片托架3附着的碳化硅的最表面进行氮化,或者使碳化硅的最表面原子形成氮末端。其结果,能够使碳化硅膜的结合状态更加稳定化,在接下来实施的外延生长工序中几乎不会产生碳化硅颗粒。因此,能够形成由碳化硅颗粒引起的晶体缺陷被大幅地减少的碳化硅外延晶片。由此,能够减少碳化硅外延晶片的晶体陷,与此同时,使由氮化工序对碳化硅外延晶片的制造节拍造成的影响变小。

[0050] 实施方式4.

[0051] 本发明的实施方式4的制造方法与实施方式1所示的流程图相同,但将生长炉1和晶片托架3从碳化硅外延晶片的制造装置中取出,使用其他氮化专用的装置实施氮化工序。除此以外与实施方式1的制造方法相同。

[0052] 在外延晶片的制造装置的结构上无法设置氮化专用的气体配管、气体排气口的情况下,也可以如本实施方式这样使用与外延生长工序不同的氮化专用的制造装置而实施氮

化工序。氮化专用的制造装置只要能够使在生长炉1的内壁和晶片托架3附着的碳化硅膜的最表面进行氮化、或者使碳化硅膜的最表面原子形成氮末端即可。如实施方式1所示,例如既可以将生长炉1保持为900度而供给 NH_3 气体进行热氮化,也可以利用例如等离子发光而进行氮化,氮化的方法不限于于此。

[0053] 另外,如果预先准备了多台完成氮化工序后的晶片托架3,则能够在制造出外延晶片之后,从碳化硅外延晶片的制造装置取出晶片托架3,换装为完成氮化工序后的晶片托架3,与实施方式1相比能够缩短制造节拍。由此,能够减少碳化硅外延晶片的晶体缺陷,与此同时,使由氮化工序对碳化硅外延晶片的制造节拍造成的影响变小。

[0054] 实施方式5.

[0055] 图8是表示本发明的实施方式5涉及的碳化硅外延晶片的制造方法的流程图。本实施方式涉及的碳化硅外延晶片的制造装置与实施方式1相同,但第2气体导入口6经由气体流量控制装置和压力控制装置而与氧化或者氮氧化用稳定化气体的气瓶连接。稳定化气体可以为 O_2 、 NO 、 N_2O 、 NH_3 、 H_2O 、其他含有氧元素的气体、其他含有氮元素的气体的任意者。

[0056] 接下来,对本发明的实施方式5中的碳化硅外延晶片的制造方法进行说明。首先,从第2气体导入口6将稳定化气体导入至生长炉1内,使在生长炉1的内壁以及晶片托架3附着的碳化硅膜进行氧化或者氮氧化(步骤S11)。将该工序称为氧化工序或者氮氧化工序(稳定化工序)。另外,如果在将晶片托架3搬入至生长炉1内的状态下进行氮化工序,则也能够对在晶片托架3附着的碳化硅进行氧化或者氮氧化。

[0057] 在这里,对氧化工序或者氮氧化工序的条件进行说明。首先,使生长炉1内升温至600度。在保持为600度的状态下从第2气体导入口6以流量10slm对例如 O_2 气体进行供给。在将 O_2 气体供给5分钟之后,停止气体供给,使生长炉1内的温度降温至室温。由此,使在生长炉1的内壁以及晶片托架3附着的碳化硅的最表面进行氧化,或者使碳化硅膜的最表面原子形成氧末端。在这里使用 O_2 作为氧化用气体,但 NO 、 N_2O 、 H_2O 、其他含有氧元素的气体、或者其他含有氮元素的气体也能够同样地进行氧化或者氮氧化。另外,氧化时的生长炉1内的温度不限于600度,如果能够使碳化硅的最表面原子形成氧末端,则也可以为室温。与进行氮氧化的情况相同地,如果能够对碳化硅的最表面进行氮氧化或者使最表面原子以氧或氮形成末端,则可以使用任何温度及气体流量的条件。

[0058] 接下来,将碳化硅衬底2搬入至生长炉1内而载置于晶片托架3(步骤S12)。接下来,将工艺气体导入至生长炉1内,在碳化硅衬底2之上使碳化硅外延层进行生长而制造碳化硅外延晶片(步骤S13)。然后,将完成的碳化硅外延晶片从生长炉1搬出(步骤S14)。

[0059] 这样,通过在进行外延生长之前使在生长炉1的内壁附着的碳化硅进行氧化或者氮氧化而得到稳定化,从而能够对碳化硅颗粒的产生进行抑制。由此,能够制造由碳化硅颗粒引起的晶体缺陷少的碳化硅外延晶片。另外,通过使用该碳化硅外延晶片制造碳化硅半导体装置,从而能够制造出廉价且高成品率的SiC器件。另外,即使将实施方式2~4涉及的制造方法中的氮化工序置换为实施方式5的氧化工序或者氮氧化工序,也得到同样的效果。

[0060] 使用共焦点光学系统扫描型显微镜这一表面检查装置(例如,“レーザーテック”公司制造的SICA6X)对通过本实施方式制造出的外延晶片进行了表面缺陷密度的测量,在进行了氧化工序的实施方式5的情况下,表面缺陷密度为 $0.05/\text{cm}^2$,是极低的密度。因此,与实施方式1的氮化工序相同地,通过氧化工序或者氮氧化工序也能够使碳化硅膜的结合状态

更加稳定化,能够对碳化硅颗粒的产生进行抑制。

[0061] 以上对本发明的实施方式详细地进行了说明,但以上的记述仅仅是对本发明的可应用的方案进行了例示,本发明并不限于此。本发明可以在其发明的范围内,将各实施方式自由地进行组合、变形、或者省略。

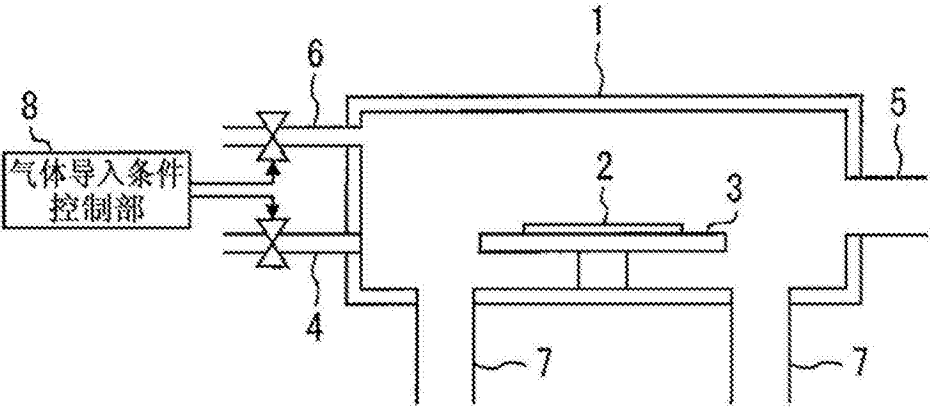


图1

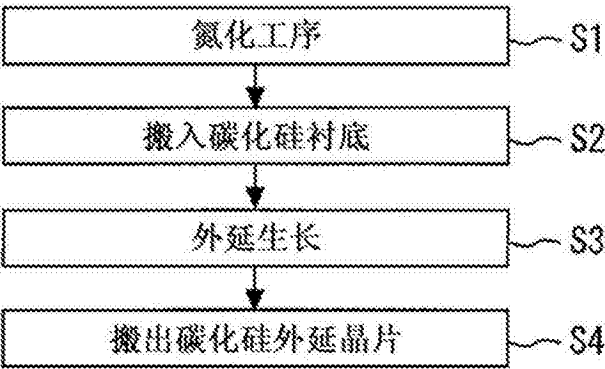


图2

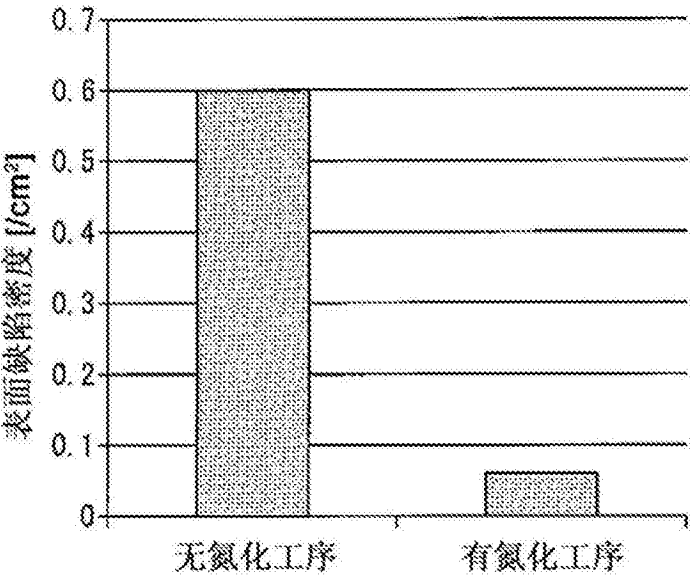


图3

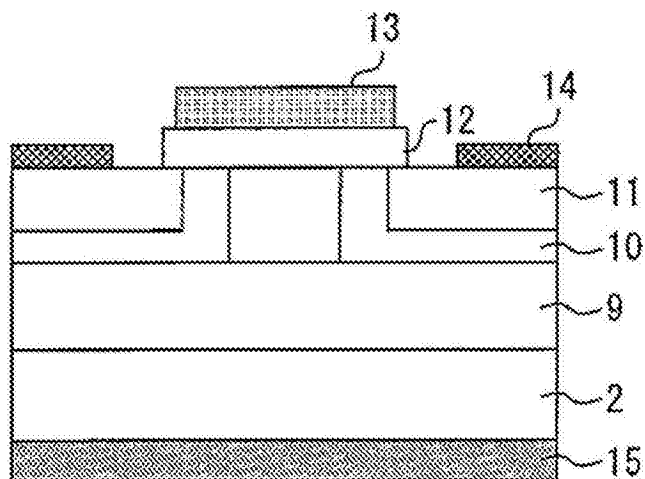


图4

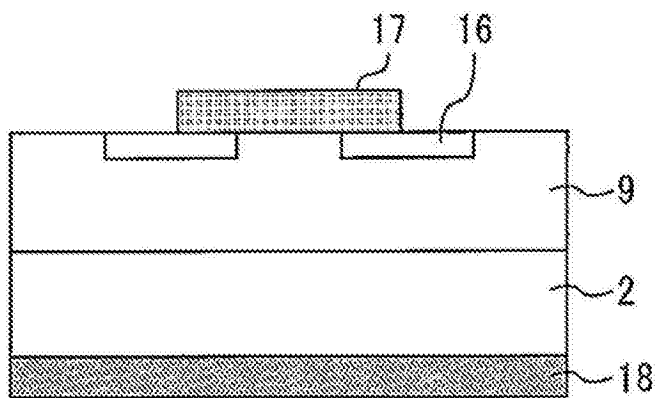


图5

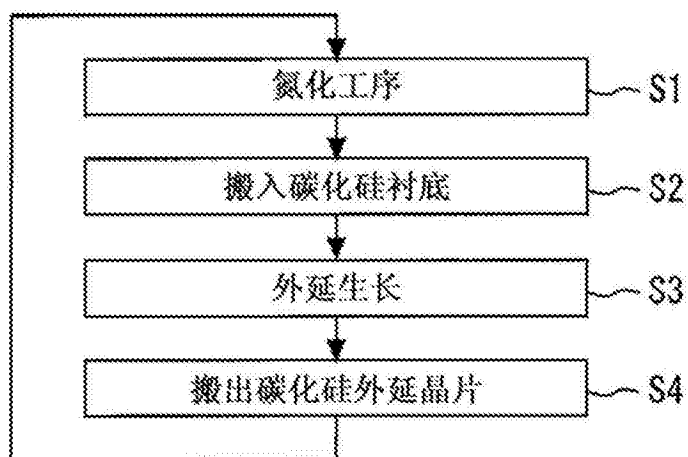


图6

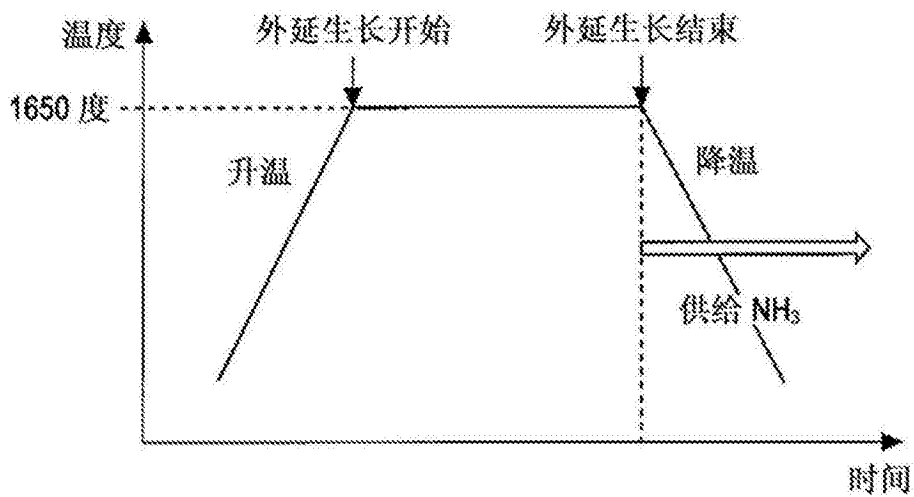


图7

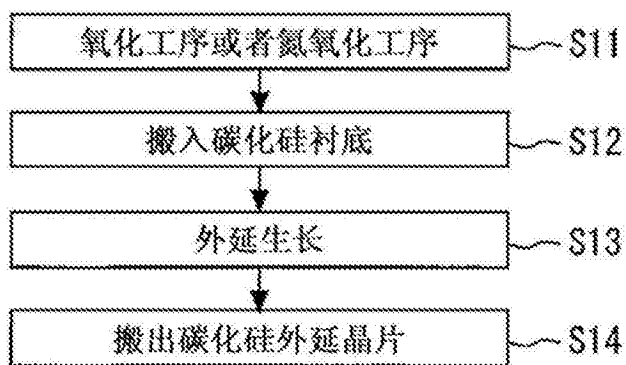


图8