(19) Deutsches Patent- und Markenamt

(10) **DE 21 2022 000 254 U1** 2024.05.23

(12) # Gebrauchsmusterschrift

(21) Aktenzeichen: **21 2022 000 254.7**
(22) Anmeldetag: **13.07.2022**
(86) PCT-Aktenzeichen: **PCT/EP2022/069647**
(87) PCT-Veröffentlichungstag: **19.01.2023**
(87) PCT-Veröffentlichungs-Nr.: **WO 2023/285557**
(47) Eintragungstag: **15.04.2024**
(45) Bekanntmachungstag im Patentblatt: **23.05.2024**

(51) Int Cl.: ***H01L 29/36*** (2006.01)
H01L 29/10 (2006.01)
H01L 29/739 (2006.01)
H01L 29/78 (2006.01)

(30) Unionspriorität:
21186114.1 **16.07.2021** **EP**

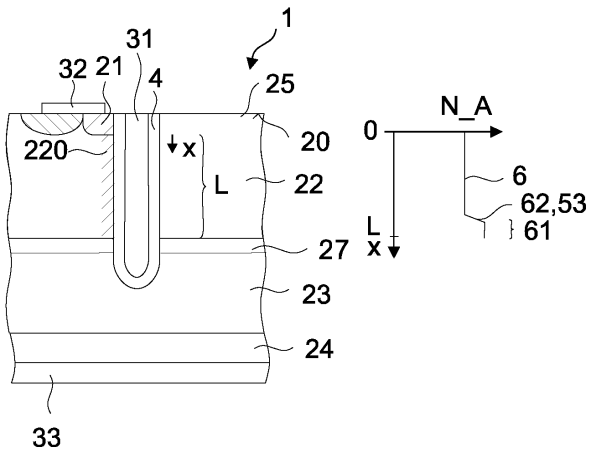
(73) Name und Wohnsitz des Inhabers:
Hitachi Energy Ltd, Zürich, CH

(74) Name und Wohnsitz des Vertreters:
Epping Hermann Fischer Patentanwaltsgesellschaft mbH, 80639 München, DE

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen.

(54) Bezeichnung: **Leistungshalbleitervorrichtung**

(57) Hauptanspruch: Leistungshalbleitervorrichtung (1), umfassend:
- einen Halbleiterkörper (2) mit einem Source-Gebiet (21) von einem ersten Leitfähigkeitstyp und einem Wannengebiet (22) von einem zweiten Leitfähigkeitstyp, der vom ersten Leitfähigkeitstyp verschieden ist, und das Wannengebiet (22) umfasst ein Kanalgebiet (220) direkt am Source-Gebiet (21); und
- einen Gate-Isolator (4) direkt zwischen dem Halbleiterkörper (2) und der Gate-Elektrode (31),
wobei das Kanalgebiet (220) ein ungleichmäßiges Kanaldotierungsprofil (6) entlang dem Gate-Isolator (4) aufweist, so dass eine Dotierungskonzentration N_A im Kanalgebiet (220) in einem ersten Abschnitt (61), der von dem Source-Gebiet (21) entfernt ist, am größten ist, und
wobei der Halbleiterkörper (2) ferner eine Anreicherungsschicht (27) vom ersten Leitfähigkeitstyp direkt an einer dem Source-Gebiet (21) abgewandten Seite des Wannengebiets (22) umfasst.



Beschreibung

[0001] Es wird eine Leistungshalbleitervorrichtung bereitgestellt.

[0002] Dokument US 6 573 561 B1 bezieht sich auf einen Vertikal-MOSFET mit einem asymmetrisch abgestuften Kanalprofil.

[0003] Dokument US 6 664 594 B2 offenbart eine Leistungs-MOS-Vorrichtung mit einer asymmetrischen Kanalstruktur für verbesserte Linearbetriebsfähigkeiten.

[0004] Dokument US 8 067 797 B2 beschreibt einen Graben-IGBT mit variablem Schwellenwert mit versetzten Emitterkontakten.

[0005] Dokument US 2016/0064550 A1 bezieht sich auf Leistungsvorrichtungen.

[0006] Die Dokumente US 2021/0111279 A1 und US 2005/0133833 A1 beziehen sich auf elektronische Vorrichtungen.

[0007] Ausführungsformen der Offenbarung beziehen sich auf eine Leistungshalbleitervorrichtung, die ein verbessertes elektrisches Verhalten aufweist, und auf ein entsprechendes Herstellungsverfahren.

[0008] Diese Aufgabe wird unter anderem durch eine Leistungshalbleitervorrichtung wie in dem unabhängigen Anspruch definiert gelöst. Beispielhafte Weiterbildungen sind Gegenstand der abhängigen Ansprüche.

[0009] In mindestens einer Ausführungsform umfasst das Verfahren zur Herstellung einer Leistungshalbleitervorrichtung zum Beispiel die folgenden Schritte in der angegebenen Reihenfolge:

- Bereitstellen eines Halbleitersubstrats,

- epitaktisches Aufwachsen mindestens einer Halbleiterschicht auf das Halbleitersubstrat und

- Bereitstellen eines Gate-Isolators und einer Gate-Elektrode, wobei sich der Gate-Isolator (4) direkt zwischen der mindestens einen Halbleiterschicht und der Gate-Elektrode befindet; wobei

- das Halbleitersubstrat und/oder die mindestens eine Halbleiterschicht einen Halbleiterkörper mit einem Source-Gebiet von einem ersten Leitfähigkeitstyp und einem Wannengebiet von einem zweiten Leitfähigkeitstyp, der von dem ersten Leitfähigkeitstyp verschieden ist, bildet/bilden; und das Wannengebiet ein Kanalgebiet direkt am Source-Gebiet umfasst, und

- das Kanalgebiet ein ungleichmäßiges Kanaldotierungsprofil entlang dem Gate-Isolator aufweist, so dass eine Dotierungskonzentration N_A im Kanalgebiet in einem vom Source-Gebiet entfernten ersten Abschnitt am größten ist, das ungleichmäßige Kanaldotierungsprofil vollständig oder teilweise durch das epitaktische Aufwachsen der mindestens einen Halbleiterschicht gebildet wird.

[0010] Es wird zusätzlich eine Leistungshalbleitervorrichtung bereitgestellt. Mittels des Verfahrens wird ein Leistungshalbleitermodul hergestellt, wie in Verbindung mit mindestens einer der nachfolgend angeführten Ausführungsformen angegeben. Die Merkmale der Leistungshalbleitervorrichtung werden daher auch für das Verfahren offenbart und umgekehrt.

[0011] In mindestens einer Ausführungsform umfasst die Leistungshalbleitervorrichtung Folgendes:

- einen Halbleiterkörper mit einem Source-Gebiet von einem ersten Leitfähigkeitstyp und einem Wannengebiet von einem zweiten Leitfähigkeitstyp, der vom ersten Leitfähigkeitstyp verschieden ist, und das Wannengebiet umfasst ein Kanalgebiet, das direkt am Source-Gebiet beginnt;

- mindestens eine am Halbleiterkörper angeordnete Gate-Elektrode, die mindestens einem Kanalgebiet zugeordnet ist, und

- mindestens einen Gate-Isolator direkt zwischen dem Halbleiterkörper und der mindestens einen zugeordneten Gate-Elektrode,

wobei das Kanalgebiet ein absichtlich ungleichmäßiges Kanaldotierungsprofil entlang dem Gate-Isolator aufweist, so dass eine Dotierungskonzentration im Kanalgebiet in einem ersten Abschnitt, der von dem Source-Gebiet entfernt ist, am größten ist.

[0012] Die Gate-Elektrode ist durch den Gate-Isolator vom Halbleiterkörper isoliert.

[0013] Zum Beispiel befindet sich das eine Source-Gebiet in direktem Kontakt mit dem zugeordneten Gate-Isolator und/oder befindet sich direkt am zugeordneten Kanalgebiet. Der erste Leitfähigkeitstyp ist zum Beispiel n-leitend, und somit ist das mindestens eine Source-Gebiet n-dotiert.

[0014] Das mindestens eine Wannengebiet und folglich das mindestens eine Kanalgebiet sind vom zweiten Leitfähigkeitstyp, der vom ersten Leitfähigkeitstyp verschieden ist. Der zweite Leitfähigkeitstyp ist zum Beispiel p-leitend, und somit ist das mindestens eine Kanalgebiet p-dotiert. Es ist möglich, dass eine maximale Dotierungskonzentration des mindestens einen Wannengebiets und/oder des mindestens einen Kanalgebiets geringer ist als eine maximale

Dotierungskonzentration des mindestens einen Source-Gebiets.

[0015] Gemäß mindestens einer Ausführungsform weist der Halbleiterkörper ferner ein Driftgebiet auf, das auch vom ersten Leitfähigkeitstyp sein kann. Das Driftgebiet steht beispielsweise in direktem Kontakt mit dem Gate-Isolator und/oder befindet sich direkt im Kanalgebiet. Das Driftgebiet kann sich zwischen dem Kanalgebiet und einem Drain-Gebiet oder einem Kollektorgebiet des Halbleiterkörpers befinden, beispielsweise in einer Richtung senkrecht zur Oberseite des Halbleiterkörpers. Beispielsweise kann der optionale Graben im Driftgebiet enden.

[0016] Wahlweise kann der Halbleiterkörper eine Anreicherungsschicht umfassen. Beispielsweise befindet sich die Anreicherungsschicht direkt zwischen dem Wannengebiet und dem Driftgebiet und kann eine höhere maximale Dotierungskonzentration aufweisen als das Driftgebiet. Die Anreicherungsschicht kann auch vom ersten Leitfähigkeitstyp sein. Die Anreicherungsschicht kann als Lochblockadeschicht fungieren, das heißt sie erhöht die Plasmakonzentration nahe der Source-Seite, was zu einer verbesserten $V_{ce\text{-}sat}$ führt, ohne die E_{off} zu stark zu erhöhen. Darüber hinaus hilft die Anreicherungsschicht auch bei der Steuerung einer Länge des Kanalgebiets und minimiert die durch den Herstellungsprozess verursachte Variabilität. Beispielsweise beträgt eine Dicke der Anreicherungsschicht mindestens 1 µm und/oder höchstens 5 µm.

[0017] Gemäß mindestens einer Ausführungsform ist die Dotierungskonzentration N_A im Kanalgebiet in einer Tiefe von der Oberseite des Halbleiterkörpers von mindestens 0,5 µm oder von mindestens 1,5 µm am größten. Die maximale Dotierungskonzentration N_A kann sich auch in einem Abstand von mindestens 0,5 µm oder mindestens 1,5 µm vom Source-Gebiet, entlang dem Gate-Isolator gesehen, befinden. Das Maximum kann sich innerhalb des Wannengebiets befinden. Dementsprechend wird das Maximum durch epitaktisches Aufwachsen und nicht durch Ionenimplantation erreicht.

[0018] Gemäß mindestens einer Ausführungsform ist die Leistungshalbleitervorrichtung ein Metall-Isolator-Halbleiter-Feldeffekttransistor, MISFET, ein Metall-Oxid-Halbleiter-Feldeffekttransistor, MOSFET oder ein Bipolartransistor mit isoliertem Gate, IGBT, oder ein rückwärtsleitender Bipolartransistor mit isoliertem Gate, RC-IGBT.

[0019] Gemäß mindestens einer Ausführungsform erstreckt sich das Wannengebiet von der Oberseite des Halbleiterkörpers zum Driftgebiet. Das Kanalgebiet ist Teil des Wannengebiets und kann dieselbe Dotierungskonzentration aufweisen. Während des Betriebs fließen die Elektronen im Kanalgebiet vom Source-Gebiet entlang dem Gate-Isolator zum Driftgebiet. Das Kanalgebiet weist eine Dicke in einer senkrecht zu einer Schnittstelle zwischen dem Gate-Isolator und dem Wannengebiet verlaufenden Richtung, beispielsweise in einem Nanometerbereich, beispielsweise 1 nm bis 50 nm, auf.

[0020] Der Halbleiterkörper besteht beispielsweise aus Silicium, kurz Si. Der Halbleiterkörper kann jedoch alternativ aus einem Halbleitermaterial mit großer Bandlücke wie SiC, Ga_2O_3 oder GaN bestehen.

[0021] Der Gate-Isolator ist aus einem beliebigen Isoliermaterial hergestellt, das ein Oxid sein kann. Der Gate-Isolator kann beispielsweise aus mindestens einem der folgenden Materialien bestehen: SiO_2, Si_3N_4, Al_2O_3, Y_2O_3, ZrO_2, HfO_2, La_2O_3, Ta_2O_5, TiO_2. Daher kann der Gate-Isolator auch als Gate-Oxid bezeichnet werden.

[0022] Gemäß mindestens einer Ausführungsform ist die Leistungshalbleitervorrichtung eine Leistungsvorrichtung. Beispielsweise ist die Leistungshalbleitervorrichtung für eine maximale Spannung von mindestens 0,2 kV, mindestens 0,6 kV oder mindestens 1,2 kV konfiguriert.

[0023] Die Leistungshalbleitervorrichtung ist beispielsweise für ein Leistungsmodul in einem Fahrzeug zum Umwandeln von Gleichstrom aus einer Batterie oder einer Brennstoffzelle in Wechselstrom für einen Elektromotor, beispielsweise in Hybridfahrzeugen oder Plug-in-Elektrofahrzeugen, bestimmt. Darüber hinaus kann die Leistungshalbleitervorrichtung eine Sicherung sein, zum Beispiel in einem Fahrzeug wie einem Auto.

[0024] Zur Vereinfachung werden im Folgenden nur ein Kanalgebiet und zugeordnete Komponenten erwähnt. Wenn mehrere Kanalgebiete und zugeordnete Komponenten vorhanden sind, gelten die unten beschriebenen Merkmale möglicherweise nur für eine, mehrere oder alle Kanalgebiete und zugeordnete(n) Komponenten.

[0025] Gemäß mindestens einer Ausführungsform nimmt im Kanalgebiet die Dotierungskonzentration monoton oder streng monoton entlang dem Gate-Isolator, beispielsweise in Richtung des Driftgebiets, zu. Monoton bedeutet, dass die Dotierungskonzentration konstant ist oder zunimmt, und streng monoton bedeutet, dass die Dotierungskonzentration kontinuierlich in Richtung Driftgebiet zunimmt.

[0026] Gemäß mindestens einer Ausführungsform, die entlang dem Gate-Isolator zu sehen ist, weist das ungleichmäßige Kanaldotierungsprofil einen ersten Abschnitt auf, der von dem Source-Gebiet entfernt und neben dem Driftgebiet liegt. Die Dotie-

rungskonzentration ist im ersten Abschnitt am höchsten.

[0027] Andernfalls ist die Dotierungskonzentration in einem mittleren Abschnitt des Kanalgebiets, zwischen dem ersten Abschnitt und einem zweiten Abschnitt, am höchsten; der zweite Abschnitt befindet sich in der Nähe des zugeordneten Source-Gebiets und entfernt vom Driftgebiet.

[0028] Wenn es keinen solchen mittleren Abschnitt gibt, kann das Kanalgebiet aus dem ersten Abschnitt mit der höchsten Dotierungskonzentration und aus dem zweiten Abschnitt neben dem Source-Gebiet bestehen.

[0029] Gemäß mindestens einer Ausführungsform beträgt eine Länge des ersten Abschnitts und/oder des mittleren Abschnitts mindestens 5% oder beträgt mindestens 10% oder beträgt mindestens 15% einer Gesamtlänge des Kanalgebiets entlang dem Gate-Isolator. Alternativ oder zusätzlich beträgt die Länge höchstens 40% oder höchstens 30% oder höchstens 25% der Gesamtlänge. Das Gleiche kann, falls vorhanden, für den zweiten Abschnitt gelten.

[0030] Gemäß mindestens einer Ausführungsform ist die Dotierungskonzentration entlang dem Gate-Isolator im zweiten Abschnitt und/oder im mittleren Abschnitt konstant. Konstant bedeutet beispielsweise, dass es keine absichtliche Variation bei der Dotierungskonzentration gibt, so dass Variationen aufgrund von Herstellungstoleranzen außer Acht gelassen werden können. So kann zum Beispiel konstant bedeuten, dass es bei der Dotierungskonzentration im zweiten und/oder im mittleren Abschnitt keine Änderungen gibt, die 5% oder 10% oder 15% der maximalen Dotierungskonzentration, die im Kanalgebiet vorhanden ist, übersteigen.

[0031] Gemäß mindestens einer Ausführungsform variiert die Dotierungskonzentration entlang dem Kanalgebiet um mindestens 50% oder um mindestens 65% oder um mindestens 80% der maximalen Dotierungskonzentration des ungleichmäßigen Kanaldotierungsprofils. So hat der zweite Abschnitt beispielsweise eine maximale Dotierungskonzentration von höchstens 50% oder höchstens 35% oder höchstens 20% der maximalen Dotierungskonzentration des ersten Abschnitts oder, wenn die maximale Dotierungskonzentration im mittleren Abschnitt liegt, des mittleren Abschnitts.

[0032] Gemäß mindestens einer Ausführungsform ist das Kanaldotierungsprofil in einer abgestuften Weise so konfiguriert, das es eine oder mehrere Stufen im Kanaldotierungsprofil entlang dem Gate-Isolator im Kanalgebiet gibt. Andernfalls kann sich das Kanaldotierungsprofil entlang dem Gate-Isolator kontinuierlich stufenlos verändern.

[0033] Gemäß mindestens einer Ausführungsform ist die Gate-Elektrode teilweise oder vollständig in mindestens einem im Halbleiterkörper ausgebildeten Graben angeordnet. Der mindestens eine Graben und damit die zugeordnete Gate-Elektrode erstreckt sich durch das Wannengebiet in das Driftgebiet, beispielsweise in einer von einer Oberseite des Halbleiterkörpers weg verlaufenden Richtung. Folglich befindet sich auch der Gate-Isolator teilweise oder vollständig im zugeordneten Graben. Daher könnte es sich bei der Leistungshalbleitervorrichtung um eine grabenbasierte Vorrichtung handeln.

[0034] Andernfalls sind die Gate-Elektrode und der Gate-Isolator auf der Oberseite des Halbleiterkörpers angebracht. Daher kann die Oberseite eine planare Fläche sein.

[0035] Gemäß mindestens einer Ausführungsform ist das Wannengebiet mehrschichtig, so dass das Wannengebiet mindestens zwei Unterschichten umfasst. Die Unterschichten können beispielsweise epitaktisch aufgewachsen sein oder durch Ionenimplantation und/oder thermische Behandlung hergestellt sein. Es ist möglich, dass die Unterschichten aus dem gleichen Material bestehen, sich aber in ihren Dotierungskonzentrationen unterscheiden. Daher kann es zwischen den Unterschichten zu deutlichen Sprüngen in der Dotierungskonzentration kommen, und innerhalb der jeweiligen Unterschicht kann die Dotierungskonzentration konstant sein, zum Beispiel mit einer Toleranz von höchstens 5% einer maximalen Dotierungskonzentration der jeweiligen Schicht. In mindestens einigen parallel zur Oberseite verlaufenden Ebenen ist es in diesem Fall möglich, dass eine Dotierungskonzentration im gesamten Wannengebiet konstant ist. Mit anderen Worten kann es einen absichtlichen Dotierungsgradienten nur entlang einer Tiefe des Wannengebiets geben, jedoch nicht in lateralen Richtungen parallel zur Oberseite.

[0036] Ansonsten ist das Wannengebiet einschichtig und umfasst nur eine Schicht, in der das Dotierprofil hergestellt ist. Ein solches Dotierungsprofil kann kontinuierlich und stufenlos sein und kann beispielsweise durch Ionenimplantation und/oder thermische Behandlung hergestellt sein.

[0037] Wenn mehrere Unterschichten vorhanden sind, können die Unterschichten durch Aufbringen verschiedener Dotierstoffe hergestellt werden und/oder können in verschiedenen epitaktischen Aufwachsstufen mit der jeweiligen Dotierungskonzentration während des epitaktischen Aufwachsens aufgewachsen werden. Das Aufbringen von Dotierstoffen kann in einem einzigen Schritt oder durch mehr als einem einzigen Aufbringungsschritt erfolgen, zum Beispiel durch Verwendung unterschiedlicher Implantationsenergien oder verschiedener

Dotierstoffe. Bei planaren Vorrichtungen kann eine Maske zum Aufbringen der Dotierstoffe verwendet werden, um das ungleichmäßige Kanaldotierungsprofil zu erreichen. Nach dem Aufbringen von Dotierstoffen oder nach epitaktischem Aufwachsen kann ein thermischer Behandlungsschritt erfolgen.

[0038] Gemäß mindestens einer Ausführungsform weist außerhalb des Kanalgebiets und entlang einer Tiefe des Wannengebiets, das heißt senkrecht zur Oberseite, das Wannengebiet zumindest stellenweise eine konstante Dotierungskonzentration auf. Daher kann die Dotierungskonzentration im Wannengebiet entlang mindestens einigen vertikalen Schnittpunkten konstant sein. Daher kann im Wannengebiet das ungleichmäßige Kanaldotierungsprofil auf ein Gebiet neben dem Gate-Isolator begrenzt sein. Somit ist beispielsweise das ungleichmäßige Kanaldotierungsprofil auf das Kanalgebiet begrenzt, zum Beispiel mit einer Toleranz von höchstens 0,5 µm.

[0039] Gemäß mindestens einer Ausführungsform weist der Gate-Isolator entlang dem Kanalgebiet eine ungleichmäßige Dicke auf. Zum Beispiel ist der Gate-Isolator entlang dem Kanalgebiet im ersten Abschnitt am dicksten.

[0040] Gemäß mindestens einer Ausführungsform weist die Gate-Elektrode ein ungleichmäßiges Gate-Elektrode-Austrittsarbeitsprofil entlang dem Kanalgebiet auf, so dass eine Schwellenspannung der Gate-Elektrode im ersten Abschnitt am höchsten ist. Daher ist eine Austrittsarbeit Φ_m der Gate-Elektrode im ersten Abschnitt, der von dem Source-Gebiet entfernt ist, für Vorrichtungen mit einem p-dotierten Wannengebiet und dementsprechend einem p-dotierten Kanalgebiet am größten und für Vorrichtungen mit einem n-dotierten Wannengebiet und dementsprechend einem n-dotierten Kanalgebiet am kleinsten.

[0041] Gemäß mindestens einer Ausführungsform weist der Gate-Isolator ein ungleichmäßiges Gate-Isolator-Dickenprofil entlang dem Kanalgebiet auf. Mit anderen Worten variiert die Dicke des Gate-Isolators entlang dem Kanalgebiet. Diese Dickenvariation kann kontinuierlich oder nicht kontinuierlich, das heißt abgestuft, sein. Zum Beispiel ist der Gate-Isolator entlang dem Kanalgebiet im ersten Abschnitt am dicksten und kann daher im zweiten Abschnitt am dünnsten sein.

[0042] Gemäß mindestens einer Ausführungsform weist der Gate-Isolator entlang dem Kanalgebiet ein ungleichmäßiges Gate-Dielektrizitätskonstantenprofil auf, so dass eine relative Dielektrizitätskonstante des Gate-Isolators im ersten Teil des Kanalgebiets, der von dem Source-Gebiet entfernt ist, am niedrigsten ist.

[0043] Gemäß mindestens einer Ausführungsform ist das ungleichmäßige Dickenprofil sowie das ungleichmäßige Kanaldotierungsprofil und/oder das ungleichmäßige Gate-Elektrodenaustrittsarbeitsprofil und/oder das ungleichmäßige Gate-Dielektrizitätskonstantenprofil vorhanden. Das heißt, das ungleichmäßige Kanaldotierungsprofil kann mit der ungleichmäßigen Gate-Isolatordicke, dem ungleichmäßigen Gate-Elektrodenaustrittsarbeitsprofil oder dem ungleichmäßigen Gate-Dielektrizitätskonstantenprofil oder mit zwei von dem ungleichmäßigen Kanaldotierungsprofil, dem ungleichmäßigen Gate-Elektrodenaustrittsarbeitsprofil und dem ungleichmäßigen Gate-Dielektrizitätskonstantenprofil oder mit allen drei anderen ungleichmäßigen Profilen kombiniert werden.

[0044] Gemäß mindestens einer Ausführungsform ist die Leistungshalbleitervorrichtung so konfiguriert, dass beispielsweise sowohl ein Sättigungsstrom als auch ein Kurzschlussstrom verringert werden, während eine Kollektor-Emitter-Sättigungsspannung $V_{ce\text{-}sat}$ und folglich Einschaltverluste unbeeinflusst bleiben können. Dies kann aufgrund des ungleichmäßigen Kanaldotierungsprofils und im Vergleich zu einer analog aufgebauten Referenzhalbleitervorrichtung, die jedoch ein gleichmäßiges Dotierungsprofil mit der gleichen integralen Dotierungskonzentration wie das ungleichmäßige Kanaldotierungsprofil eines Kanalgebiets entlang einem Gate-Isolator aufweist, der Fall sein.

[0045] Nachfolgend wird unter Bezugnahme auf die Zeichnungen eine Leistungshalbleitervorrichtung anhand von Ausführungsbeispielen näher erläutert. Elemente, die in den einzelnen Figuren gleich sind, sind mit den gleichen Bezugszeichen bezeichnet. Die Beziehungen zwischen den Elementen sind nicht maßstabsgetreu gezeigt, sondern es können stattdessen einzelne Elemente übertrieben groß gezeigt sein, um das Verständnis zu fördern.

[0046] In den Figuren zeigen:

Fig. 1 eine schematische Schnittansicht einer Referenzhalbleitervorrichtung,

Fig. 2 eine schematische Schnittansicht eines Ausführungsbeispiels einer hierin beschriebenen Leistungshalbleitervorrichtung,

Fig. 3 eine Draufsicht der Leistungshalbleitervorrichtung von **Fig.** 2,

Fig. 4 bis 7 schematische Darstellungen von elektrischen Daten von Leistungshalbleitervorrichtungen, die hierin beschrieben werden, und einer Referenzhalbleitervorrichtung,

Fig. 8 eine schematische Darstellung von Dotierungsprofilen von Leistungshalbleitervorrichtungen, die hierin beschrieben werden, und einer Referenzhalbleitervorrichtung,

Fig. 9 Simulationsergebnisse elektrischer Daten von Leistungshalbleitervorrichtungen, die hierin beschrieben werden, und einer Referenzhalbleitervorrichtung, und

Fig. 10 bis 16 schematische Schnittansichten von Ausführungsbeispielen von Leistungshalbleitervorrichtungen, die hierin beschrieben werden.

[0047] Fig. 1 stellt eine Referenzhalbleitervorrichtung 9 dar, die Ausführungsbeispielen von Leistungshalbleitervorrichtungen 1, die hierin beschrieben werden, mit Ausnahme eines Kanaldotierungsprofils 6, 69 in einem Kanalgebiet 220, das in einem Wannengebiet 22 enthalten ist, entspricht. Wie die Leistungshalbleitervorrichtungen 1 weist auch die Referenzhalbleitervorrichtung 9 einen Halbleiterkörper 2 auf, der beispielsweise aus Si besteht.

[0048] Der Halbleiterkörper 2 umfasst auch ein Source-Gebiet 21 an einer Oberseite 20 des Halbleiterkörpers 2. Ein Graben verläuft sowohl durch das Wannengebiet 22 als auch durch das Source-Gebiet 21. Das Source-Gebiet 21 ist von einem ersten Leitfähigkeitstyp, wie n-leitend, und das Wannengebiet 22 und folglich das Kanalgebiet 220, das in dem Wannengebiet 22 enthalten ist, ist von einem zweiten, anderen Leitfähigkeitstyp, wie p-leitend. In dem Graben befindet sich eine Gate-Elektrode 31, die durch einen elektrisch isolierenden Gate-Isolator 4 vom Halbleiterkörper 2 getrennt ist. Der Graben und damit die Gate-Elektrode 31 enden in einem Driftgebiet 23 des Halbleiterkörpers 2. Auch das Driftgebiet 23 ist von dem ersten Leitfähigkeitstyp.

[0049] In der Referenzhalbleitervorrichtung 9 ist das Kanalgebiet 220 mit einem gleichmäßigen Referenzdotierungsprofil 69 dotiert. Das heißt, entlang einer Richtung x von dem Source-Gebiet 21 und in Richtung Driftgebiet 23 liegt eine konstante Dotierungskonzentration N_A vor. Zum Beispiel ist neben dem Gate-Isolator 4, wo das Source-Gebiet 21 und das Kanalgebiet 220 in direktem Kontakt stehen, x = 0. Zum Beispiel ist neben dem Gate-Isolator 4, wo das Kanalgebiet 220 und das Driftgebiet 23 in direktem Kontakt stehen, x = L. Das heißt, L entspricht einer Kanallänge des Kanalgebiets 220. Zum Beispiel verläuft x senkrecht zur Oberseite 20 des Halbleiterschichtkörpers 2. Daher kann die Länge L einem Abstand zwischen dem Source-Gebiet 21 und dem Driftgebiet 23 direkt am Gate-Isolator 4 entsprechen. Daher kann die Länge L als die Länge der Schicht vom zweiten Leitfähigkeitstyp zwischen den Schichten vom ersten Leitfähigkeitstyp, das heißt dem Source-Gebiet 21 und dem Driftgebiet 23, definiert werden, wobei das Driftgebiet 23 eine Schicht mit niedrigerer Dotierungskonzentration, nicht dargestellt, aufweisen kann.

[0050] Es sei darauf hingewiesen, dass eine Form des Kanalgebiets 220 nur sehr schematisch und zur Vereinfachung der Zeichnungen nur entlang einer Seite der Gate-Elektrode 31 gezeichnet ist.

[0051] Gemäß dem Ausführungsbeispiel der Leistungshalbleitervorrichtung 1, wie in den **Fig.** 2 und 3 dargestellt, weist das Wannengebiet ein ungleichmäßiges Kanaldotierungsprofil 6 auf, das im gesamten Wannengebiet 22 vorhanden sein kann oder das auf das Kanalgebiet 220 oder das Kanalgebiet 220 und auf ein angrenzendes Gebiet des Wannengebiets 22 beschränkt sein kann. Somit ändert sich die Dotierungskonzentration N_A stufenweise, so dass das Dotierungsprofil 6 eine Stufe 53 aufweist. Die Stufe 53 muss nicht genau einer Theta-Funktion oder einer Einheitsstufenfunktion folgen, aber es kann ein Übergangsabschnitt 62 vorhanden sein. Im Vergleich zur Kanallänge L ist eine Länge des Übergangsabschnitts 62 klein und beträgt beispielsweise höchstens 2% oder höchstens 5% der Kanallänge L.

[0052] Folglich ist die Dotierungskonzentration N_A neben dem Driftgebiet 23 in einem ersten Abschnitt 61 des Dotierungsprofils 6 am höchsten. Eine Länge des ersten Abschnitts 61 beträgt beispielsweise ein Viertel oder ein Drittel der Kanallänge L. Zum Beispiel liegt die Länge des ersten Abschnitts 61 zwischen 20% und 40% der Kanallänge L. Das Ausmaß der Änderung der Dotierungskonzentration N_A an der Stufe 53 ist in **Fig.** 2 nur schematisch dargestellt.

[0053] Beispielsweise übersteigt eine maximale Dotierungskonzentration N_A im ersten Abschnitt 61 eine maximale Dotierungskonzentration N_A in einem Rest des Kanalgebiets 220, d. h. in einem zweiten Abschnitt 64 außerhalb des ersten Abschnitts 61 und außerhalb des Übergangsabschnitts 62 um mindestens einen Faktor von 2 oder um mindestens einen Faktor von 5 und/oder um höchstens einen Faktor von 10 oder um höchstens einen Faktor von 8. Im zweiten Abschnitt 64 kann die Dotierungskonzentration N_A praktisch konstant sein. Sowohl das Source-Gebiet 21 als auch das Wannengebiet 22 können mittels mindestens einer Source-Elektrode 32, die sich an der Oberseite 20 befindet, elektrisch verbunden sein.

[0054] Um das Kanalgebiet 220 elektrisch zu kontaktieren, kann sich wahlweise mindestens ein Stecker 25 an der Oberseite 20 des Halbleiterkörpers 2 befinden. Der Stecker 25 kann eine andere Dicke als das Wannengebiet 22 haben, so dass sich der Stecker 25 tiefer oder flacher in den Halbleiterkörper 2 erstrecken kann als das Wannengebiet 22. Des Weiteren können die Dicken des Source-Gebiets 21 und des Steckers 25 gleich sein oder können verschieden sein.

[0055] Des Weiteren befindet sich zwischen dem Driftgebiet 23 und dem Wannengebiet 22 eine Anreicherungsschicht 27. Die Anreicherungsschicht 27 ist ebenfalls vom ersten Leitfähigkeitstyp.

[0056] Sowohl das Source-Gebiet 21 als auch der mindestens eine Stecker 25 können über die mindestens eine Source-Elektrode 32, die sich an der Oberseite 20 befindet, elektrisch verbunden sein. Zum Beispiel weist der Stecker 25 eine höhere maximale Dotierungskonzentration auf als das Wannengebiet 22 oder das Kanalgebiet 220. Die Tiefe des Steckers kann niedriger, tiefer als oder dieselbe wie das Wannengebiet/Kanalgebiet sein.

[0057] In den **Fig.** 2 und 3 befinden sich das Source-Gebiet 21 und der optionale mindestens eine Stecker 25 nur entlang einer Seite der Gate-Elektrode 31. Das Source-Gebiet 21 und der optionale mindestens eine Stecker 25 können jedoch auch entlang beiden Seiten der Gate-Elektrode 31 angeordnet sein, vergleiche beispielsweise **Fig.** 10, oder rund um die Gate-Elektrode 31.

[0058] Beispielsweise ist die Leistungshalbleitervorrichtung 1 ein Bipolartransistor mit isoliertem Gate, kurz IGBT. Daher befindet sich an der dem Wannengebiet 22 abgewandten Seite des Driftgebiets 23 ein Kollektorgebiet 26, das ebenfalls vom zweiten Leitfähigkeitstyp ist. Im Kollektorgebiet 26 befindet sich eine Kollektorelektrode 34. Zusätzlich kann als weitere Option ein Puffergebiet vom ersten Leitfähigkeitstyp zwischen dem Driftgebiet 23 und dem Kollektorgebiet 26 vorhanden sein. Die Dotierungskonzentration eines solchen Puffergebiets, nicht gezeigt, kann höher sein als die des Driftgebiets 26.

[0059] In der Draufsicht auf die Oberseite 20 kann der Graben, in dem die Gate-Elektrode 31 und der Gate-Isolator 4 untergebracht sind, erweitert sein. Das Source-Gebiet 21, der mindestens eine Stecker 25 sowie das Kanalgebiet 220 können symmetrisch auf beiden Seiten des Grabens angeordnet sein, siehe **Fig.** 3.

[0060] Beispielsweise betragen die maximalen Dotierungskonzentrationen der Source-Gebiete 21, des Kollektorgebiets 26 oder stattdessen eines Drain-Gebiets 24 und des mindestens einen Steckers 25 mindestens 1×10^{18} cm^{-3} oder mindestens 5×10^{18} cm^{-3} oder mindestens 1×10^{19} cm^{-3} und/oder höchstens 5×10^{20} cm^{-3} oder höchstens 2×10^{20} cm^{-3} oder höchstens 1×10^{20} cm^{-3} Ferner kann eine maximale Dotierungskonzentration des Wannengebiets 22 und somit des Kanalgebiets 220 mindestens 5×10^{16} cm^{-3} oder mindestens 1×10^{17} cm^{-3} und/oder höchstens 5×10^{19} cm^{-3} oder höchstens 5×10^{18} cm^{-3} betragen. Beispielsweise beträgt die maximale Dotierungskonzentration im ersten Abschnitt 61 mindestens $1{,}5 \times 10^{17}$ cm^{-3} und/oder höchstens 3×10^{18} cm^{-3}. Zum Beispiel beträgt die maximale Dotierungskonzentration, die im ungleichmäßigen Kanaldotierungsprofil 6 vorhanden ist, mindestens 5×10^{16} cm^{-3} und höchstens 3×10^{18} cm^{-3}, und/oder eine minimale Dotierungskonzentration, die im ungleichmäßigen Kanaldotierungsprofil vorhanden ist, beträgt höchstens 2×10^{17} cm^{-3} oder höchstens 1×10^{17} cm^{-3}. Beispielsweise beträgt eine maximale Dotierungskonzentration der Anreicherungsschicht 27 mindestens 10^{15} cm^{-3} und/oder höchstens 10^{18} cm^{-3}.

[0061] Je nach Spannungsklasse der Leistungshalbleitervorrichtung 1 kann eine maximale Dotierungskonzentration des Driftgebiets 23 mindestens 11×10^{11} cm^{-3} oder mindestens 1×10^{12} cm^{-3} oder mindestens 1×10^{13} cm^{-3} und/oder höchstens 1×10^{17} cm^{-3} oder höchstens 5×10^{16} cm^{-3} oder höchstens 1×10^{16} cm^{-3} betragen.

[0062] Beispielsweise wird der Halbleiterkörper 2 zumindest teilweise durch epitaktisches Aufwachsen erzeugt. Das heißt, die Dotierungskonzentrationen der jeweiligen Schichten des Halbleiterkörpers 2 können während des Aufwachsens erzeugt werden und können nicht nach dem Aufwachsen, beispielsweise durch Ionenimplantation, erzeugt werden. Dies gilt beispielsweise mindestens für die Anreicherungsschicht 27 und das Wannengebiet 22, die somit mittels epitaktischen Aufwachsens dotiert werden können. Wahlweise kann das Driftgebiet 23 teilweise oder vollständig Teil eines Aufwachssubstrats sein. Das Gleiche gilt für alle anderen Beispiele.

[0063] Ansonsten kann das Gleiche wie in **Fig.** 1 auch für die **Fig.** 2 und 3 gelten.

[0064] Im Folgenden wird das Konzept hinter dem Kanalgebiet 220 mit dem ungleichmäßigen Kanaldotierungsprofil 6 erläutert.

[0065] Bei einer Leistungshalbleitervorrichtung 1, beispielsweise für Niederfrequenzanwendungen, kann es wünschenswert sein, die Einschaltverluste so gering wie möglich zu halten, um die elektrischen Gesamtverluste zu minimieren. Unter dem Gesichtspunkt der Vorrichtungszuverlässigkeit kann es ferner von Vorteil sein, einen niedrigen Kurzschlussstrom zu haben. Daher kann eine Leistungshalbleitervorrichtung 1 mit minimierten Einschaltverlusten und verbesserter Kurzschlussfähigkeit erwünscht sein.

[0066] Einige Mittel zum Verringern eines Einschaltspannungsabfalls $V_{ce\text{-}sat}$, zum Beispiel durch Verkleinerung der Kanallänge L oder Vergrößerung der Kanalbreite W, führen häufig zu einem unerwünschten höheren Sättigungsstrom I_{sat}, wie unter Verwendung der Ausgangskennlinien I_c vs. V_{ce} schematisch dargestellt, siehe **Fig.** 4. Der höhere I_{sat} steht in

direktem Zusammenhang mit einem höheren Kurzschlussstrom I_{sc}, der sich nachteilig auf die Kurzschlussfähigkeit der Leistungshalbleitervorrichtung 1 auswirkt. Andererseits führt das Erhöhen einer Schwellenspannung V_{th} der Leistungshalbleitervorrichtung 1 zum Verringern von I_{sat}, beispielsweise durch Erhöhen einer Kanaldotierungskonzentration, zu einer höheren $V_{ce\text{-}sat}$, wie in **Fig.** 5 dargestellt. Die **Fig.** 4 und 5 sind also schematische Darstellungen typischer Ausgangskennlinien eines IGBTs mit einem gleichmäßigen Schwellwertprofil entlang dem gesamten Kanalgebiet, in **Fig.** 4 für dieselbe V_{th} und unterschiedlichem Kanalwiderstand und in **Fig.** 5 für verschiedene Schwellenspannungen V_{th}.

[0067] Andere Techniken zum Reduzieren des Kurzschlussstroms, wie zum Beispiel:

A) Vergrößern der Kanallänge L,

b) Reduzieren einer Anodeninjektionseffizienz durch Reduzieren einer Anodenimplantatdosis,

c) Verkleinern einer Kanalbreite durch Verkleinern einer Source-Abdeckung entlang dem Graben und

d) Verkleinern der Kanalbreite durch Vergrößern des Zellabstands

führen auch unerwünschterweise zu höheren Einschaltverlusten. Darüber hinaus können Techniken wie zum Beispiel d) auch die Durchbruchfähigkeit der Leistungshalbleitervorrichtung 1 negativ beeinflussen. Eine Reduzierung der Gate-Vorspannung zur Reduzierung des Kurzschlussstroms ist möglicherweise ebenfalls nicht wünschenswert, da dies zu einem instabilen dynamischen Verhalten führt und darüber hinaus hauptsächlich durch die Anwendungsanforderungen definiert wird.

[0068] Somit besteht ein Kompromiss zwischen der Minimierung der Einschaltverluste und der Verringerung des Kurzschlussstroms in einer herkömmlichen MISFET- oder IGBT-Vorrichtung. Für Anwendungen, die eine verbesserte Kurzschlussfähigkeit erfordern, kann es wünschenswert sein, den Kurzschlussstrom I_{sc} ohne Auswirkungen auf $V_{ce\text{-}sat}$ zu verringern.

[0069] Mit der hierin beschriebenen Leistungshalbleitervorrichtung 1 wird der Kompromiss zwischen Einschaltverlusten und Kurzschlussstrom verbessert, indem letzterer verbessert wird, ohne erstere negativ zu beeinflussen. Anders als bei anderen Ansätzen weist die beschriebene Konstruktion ein ungleichmäßiges Schwellenspannungsprofil entlang dem Kanalgebiet 220 neben dem Gate-Isolator 4 auf, um den Sättigungsstrom für eine gegebene $V_{ce\text{-}sat}$ zu senken. Die vorgeschlagene ungleichmäßige V_{th} in der hierin beschriebenen Leistungshalbleitervorrichtung 1 wird durch Implementierung des ungleichmäßigen Kanaldotierungsprofils 6 im Kanalgebiet 220 erreicht. Die beschriebene Leistungshalbleitervorrichtung 1 wirkt sich nicht nachteilig auf die Durchbruchfähigkeit und erst recht nicht auf die Abschaltverluste der Leistungshalbleitervorrichtung 1 aus. Darüber hinaus ist das beschriebene Konzept auf eine beliebige MOS-Vorrichtung, wie Power-MOSFET oder IGBT oder rückwärts leitender IGBT, allgemein anwendbar und ist sogar sowohl mit planaren als auch Grabenarchitekturen kompatibel.

[0070] Mit der hierin beschriebenen Leistungshalbleitervorrichtung 1 wird eine verbesserte MISFET-, MOSFET- oder IGBT- oder RC-IGBT-Vorrichtung mit verbesserter Kurzschlussfähigkeit ohne nachteilige Auswirkung auf die Einschaltverluste vorgestellt. Durch die verbesserte Konstruktion werden auch die Konstruktionsbeschränkungen des IGBTs gelockert, so dass die anderen oben genannten Verfahren zum Minimieren der Einschaltverluste, die normalerweise durch die Kurzschlussfähigkeit der jeweiligen Vorrichtung begrenzt werden, unabhängig untersucht werden können.

[0071] Im Folgenden werden einige theoretische Hintergründe zu der Idee der hierin beschriebenen Halbleitervorrichtung 1 vorgestellt.

[0072] Bei einer Referenz-Langkanal-MOS-Vorrichtung ist bekannt, dass eine Kanalabschnürung (pinch off) bei hoher V_{ce} für die Stromsättigung in den Ausgangskennlinien verantwortlich ist, die letztendlich den Kurzschlussstrom bestimmt. Die Kanalabschnürspannung $V_{pinch\text{-}off}$ wird durch die Schwellenspannung V_{th} bestimmt. Beispielsweise beginnt die Abschnürung des Kanals in der Nähe seines Drain-Endes, bei x = L, wobei L die Kanallänge ist, wenn die angelegte Vorspannung V_{ce} die Abschnürspannung $V_{pinch\text{-}off} \approx (V_g\text{-}V_{th})$ übersteigt, wobei V_g die angelegte Gate-Spannung ist. Bei einer solchen angelegten V_{ce} ist der Spannungsabfall senkrecht zum Kanal kleiner als V_{th}, und daher kann der Kanal in der Nähe des Drain-Endes nicht länger standhalten.

[0073] Für ein detaillierteres Verständnis der Vorrichtung sollte jedoch berücksichtigt werden, dass die Kanalabschnürung eher ein lokales Phänomen ist, das speziell in der Nähe des Drain-Endes des Kanals stattfindet. Richtigerweise ist es daher die lokale Schwellenspannung V_{th} (x), die den Abschnürpunkt und damit den Sättigungsstrom bestimmt. Dies bedeutet, dass es möglich ist, die $V_{Pinch\text{-}off}$ durch lokales Erhöhen von V_{th} (L) am Kanalende, das heißt im ersten Abschnitt 61 in der Nähe des Driftgebiets 23, zu verringern.

[0074] Um den Gesamtwiderstand des Kanals und damit die $V_{ce\text{-}sat}$ nicht zu beeinträchtigen, kann V_{th} (x) im restlichen Kanal verringert werden.

[0075] Dies ist in **Fig.** 6 schematisch dargestellt, wo die Kurve, die sich auf die Referenzhalbleitervorrichtung 9 bezieht, ein gleichmäßiges Profil der Schwellenspannung V_{th-1} entlang dem gesamten Kanal aufweist. Die Kurve für die Leistungshalbleitervorrichtung 1 besteht dagegen entlang dem Kanal aus einem ungleichmäßigen V_{th}-Profil, wobei V_{th} nahe dem Kanalende, das heißt im ersten Abschnitt 61, lokal erhöht ist, so dass V_{th-2} (L) > V_{th-1}, um den Abschnürpunkt zu senken, während V_{th-2}' < $V_{th-1\ 1}$ im restlichen Kanal, um den Gesamtkanalwiderstand gleich zu halten. Auf diese Weise kann ein Sättigungsstrom und damit ein Kurzschlussstrom deutlich reduziert werden, ohne die Einschaltverluste zu beeinflussen, wie im schematischen Ausgang in **Fig.** 7 dargestellt. Die lokale V_{th}-Variation ist somit der Schlüssel für eine verbesserte Kurzschlussfähigkeit einer MISFET-, MOSFET- oder IGBT-Vorrichtung.

[0076] Die V_{th} des Kanals ist eine Funktion verschiedener anderer MOS-Zelldesignparameter, wie in der folgenden Gleichung angegeben:

$$V_t = V_{fb} + 2\Phi_B + \frac{\sqrt{qN_A 2\varepsilon_S 2\Phi_B}}{C_{ox}}$$

wobei V_t die Schwellenspannung ist, V_{fb} die Flachbandspannung ist, V_{fb}= (ϕ_m - ϕ_s), wobei ϕ_m und ϕ_s die Gate-Metall- bzw. die Halbleiteraustrittsarbeit sind. N_A ist die Kanalkörperdotierung, ε_s ist die Permittivität des Halbleiters, C_{ox} ist die Gate-Isolatorkapazität und ϕ_B ist das Oberflächenpotenzial des Halbleiters und:

$$\Phi_B = kt \ln\frac{N_A}{n_i}$$

wobei k die Boltzmann-Konstante ist, T die Temperatur ist und n_i die intrinsische Trägerkonzentration des Halbleiters ist.

[0077] Daher kann das erforderte ungleichmäßige V_{th}-Profil über den Kanal mit im Verhältnis höherer V_{th} im ersten Abschnitt 61 erreicht werden, indem eine Nichtgleichmäßigkeit in einem oder in einer beliebigen Kombination der folgenden MOS-Konstruktionsparameter eingeführt wird:

1. Kanaldotierungsprofil, N_A (x), wie hierin beschrieben,
2. Gate-Oxiddicke, Tox (x),
3. Gate-Dielektrikum, ε_{ox} (y) und/oder
4. Gate-Metallaustrittsarbeit, ϕ_m (x) da V_{fb} = (ϕ_m - ϕ_s).

[0078] Im Folgenden liegt der Fokus auf der Kanaldotierungsprofilvariation, aber diese Dotierungskonzentrationsvariation kann natürlich mit einer variierenden Gate-Isolatordicke, einem variierenden Gate-Dielektrikum und/oder einer variierenden Gate-Metallaustrittsarbeit kombiniert werden.

[0079] Die **Fig.** 1 und 2 zeigen schematische Querschnitte der Referenzhalbleitervorrichtung 9 mit einem gleichmäßigen Dotierungsprofil 69 und der Leistungshalbleitervorrichtung 1 mit dem ungleichmäßigen Kanaldotierungsprofil 6, wie in den nachstehenden Simulationen implementiert. Es wurden drei verschiedene Dotierungsprofile A, B, C untersucht, siehe **Fig.** 8.

[0080] Das heißt, die ungleichmäßigen Kanaldotierungsprofile N_A (x) wurden in Technology-Computer-Aided-Design-, TCAD-, Simulationen implementiert, um das lokal variierende V_{th}-Profil mit dem Ziel zu erhalten, den Sättigungsstrom zu reduzieren, ohne die Einschaltleistung zu beeinträchtigen. Bei diesen Konstruktionen A, B, C wurde die Borkonzentration N_A (x) entlang dem Kanalgebiet 220 so variiert, dass ihre Spitzenposition von oben, x = 0, nach unten, x = L, des Kanalgebiets 220 verschoben wird, wie in **Fig.** 8 gezeigt. Zum Vergleich ist auch das gleichmäßige Dotierungsprofil 69 der Referenzhalbleitervorrichtung 9 dargestellt. Für alle vier Konstruktionen A, B, C, 69 wurde die Gesamtdotierungskonzentration entlang dem Kanal jedoch gleich gehalten, um die identische V_{ce-sat} beizubehalten.

[0081] Die Ausgangskennlinien, siehe **Fig.** 9, zeigen die erwartete Wirkung, die auf die lokale V_{th}-Variation aufgrund ungleichmäßiger Kanaldotierungsprofile 6 zurückzuführen ist. Die Konstruktion mit der Borspitze im ersten Abschnitt 61 des Kanalgebiets 220, das heißt Konstruktion A, zeigt einen reduzierten I_{sat} im Vergleich zu Konstruktion C mit einer Spitzendotierungskonzentration in einem zweiten Abschnitt 64 neben dem Source-Gebiet 21. Konstruktion A ist aus dem gleichen Grund, das heißt aufgrund der höheren lokalen V_{th} am Ende des Kanalgebiets, auch besser als das gleichmäßige Referenzdotierungsprofil 69. Des Weiteren wird darauf hingewiesen, dass Konstruktion C für Anwendungen, bei denen der Kurzschlussstrom reduziert werden muss, möglicherweise nicht erwünscht ist. Das Kurzschlussproblem, das heißt, das Reduzieren des Stroms zwischen der Source und dem Kollektor, wurde in den hierin beschriebenen Leistungshalbleitervorrichtungen 1 gelöst, indem das ungleichmäßige Kanaldotierungsprofil 6 mit höherer Dotierung nahe dem Kanalende, das heißt, mit höheren Dotierungskonzentrationen im mittleren Abschnitt 63 oder im ersten Abschnitt 61 neben dem Drain-Gebiet, wie bei den Konstruktionen B und A, eingeführt wurde.

[0082] Der Gesamtkanalwiderstand wird durch Verringerung der Dotierung in dem anderen Teil des Kanals gleich gehalten, wodurch V_{ce-sat} festgelegt wird. In der Konstruktion B sind die Spitzendotie-

rungskonzentration in einem mittleren Abschnitt 63 zwischen dem zweiten Abschnitt 64 und dem ersten Abschnitt 61 und I_{sat} verglichen mit der Referenzhalbleitervorrichtung 9 bereits reduziert.

[0083] Die Durchbrucheigenschaften der Vorrichtung bleiben durch das ungleichmäßige Kanaldotierungsprofil 6 unbeeinflusst. Schaltverluste E_{off} bleiben durch das ungleichmäßige Kanaldotierungsprofil 6 weitgehend unbeeinflusst, vgl. die nachstehende Liste, in der die Simulationsergebnisse für die Konstruktionen A, B und C mit den verschiedenen Dotierungsprofilen, wie in **Fig.** 8 dargestellt, zusammengefasst sind.

[0084] Konstruktion C der Halbleitervorrichtung mit der Dotierungsspitze im ersten Abschnitt 64 neben dem Source-Gebiet 21:

- $V_{ce\text{-}sat}$ bei 150 A: 1,667 V;
- V_{th} bei 10 mA: 7,12 V;
- E_{off}: 13,76 MJ;
- Isc := 100%.

[0085] Konstruktion B der beispielhaften Leistungshalbleitervorrichtung 1 mit der Dotierungsspitze im mittleren Abschnitt 63:

- $V_{ce\text{-}sat}$ bei 150 A: 1,676 V;
- V_{th} bei 10 mA: 7,12 V;
- E_{off}: 13,58 MJ;
- I_{sc} := etwa 73% des Isc von Konstruktion C.

[0086] Konstruktion A der beispielhaften Leistungshalbleitervorrichtung 1 mit der Dotierungsspitze im ersten Abschnitt 61:

- $V_{ce\text{-}sat}$ bei 150 A: 1,688 V;
- V_{th} bei 10 mA: 7,08 V;
- E_{off}: 13,72 MJ;
- I_{sc} := etwa 62% des Isc von Konstruktion C.

[0087] Beispielsweise liegt die Länge L des Kanals jeweils zwischen 1 µm und 10 µm oder zwischen 1 µm und 5 µm. Bei den beispielhaften Vorrichtungen 9, A, B, C beträgt die Länge L des Kanals jeweils 2,5 µm, und der erste Abschnitt 61 in Konstruktion A hat eine Länge von 0,5 µm.

[0088] In dem Ausführungsbeispiel der Leistungshalbleitervorrichtung 1 von **Fig.** 10 weist das Dotierungsprofil 6 wiederum die eine Stufe 53 auf. Da wahlweise das Kanalgebiet 220 mit einer ersten Unterschicht 51 und einer zweiten Unterschicht 52, die beispielsweise während des Aufwachsens dotiert werden können, hergestellt, zum Beispiel aufgewachsen, wird, gibt es in diesem Ausführungsbeispiel praktisch kein Übergangsgebiet.

[0089] Bei allen anderen Ausführungsbeispielen ist es möglich, dass der Graben, in dem die Gate-Elektrode 31 untergebracht ist, kein rundes Endteil im Driftgebiet 23 aufweisen muss, sondern, im Querschnitt gesehen, eine rechteckige Form oder auch andere Formen aufweisen kann, siehe auch **Fig.** 10.

[0090] Wie es bei allen anderen Ausführungsbeispielen der Leistungshalbleitervorrichtung 1 möglich ist, kann eine dem Halbleiterkörper 2 zugewandte Außenseite des Gate-Isolators 4, zumindest entlang dem Kanalgebiet 220, planar sein.

[0091] Darüber hinaus wird dargestellt, dass die Leistungshalbleitervorrichtung 1 von **Fig.** 10 kein IGBT, sondern ein MISFET oder MOSFET ist. Folglich weist die Leistungshalbleitervorrichtung 1 anstelle des Kollektorgebiets 26 ein Drain-Gebiet 24 auf. Daher befindet sich an der dem Wannengebiet 22 abgewandten Seite des Driftgebiets 23 das Drain-Gebiet 24, das ebenfalls vom ersten Leitfähigkeitstyp ist, aber beispielsweise eine maximale Dotierungskonzentration aufweist, die höher als im Driftgebiet 23 ist. Im Drain-Gebiet 24 befindet sich eine Drain-Elektrode 33.

[0092] Natürlich können alle Gate-Isolatorkonstruktionen der IGBT-Leistungshalbleitervorrichtungen 1 für die MOSFET- und MISFET-Leistungshalbleitervorrichtung 1 gelten und umgekehrt.

[0093] Ansonsten kann das Gleiche wie in den **Fig.** 2 bis 9 auch für **Fig.** 10 gelten und umgekehrt.

[0094] Gemäß **Fig.** 11 umfasst das Dotierungsprofil 6 mehrere der Stufen 53, zum Beispiel zwei von den Stufen 53. Zum Beispiel ist die zweite Stufe, die näher am Driftgebiet 23 liegt, größer als die erste Stufe, die näher am Source-Gebiet 21 liegt. Die erste Stufe kann den Beginn des ersten Abschnitts 61 definieren.

[0095] Wahlweise kann das ungleichmäßige Kanaldotierungsprofil 6 mit einer variierenden Dicke des Gate-Isolators 4 kombiniert werden. In einem ersten Abschnitt entlang dem Kanalgebiet außerhalb des Endteils beträgt die Dicke des Gate-Isolators 4 beispielsweise zwischen 20 nm und 80 nm, jeweils einschließlich, oder zwischen 40 nm und 80 nm, jeweils einschließlich.

[0096] Wie bei allen anderen Ausführungsbeispielen können diese beiden Ideen, das heißt mit einer asymmetrischen, ungleichmäßigen Gate-Isolatordicke und dem ungleichmäßigen Kanaldotierungsprofil 6, miteinander kombiniert werden. In diesem Fall kann der Gate-Isolator 4 im ersten Abschnitt 61 am

dicksten sein. Die Dicke des Gate-Isolators 61 kann auf die gleiche Weise wie die Dotierungskonzentration N_A oder auf eine andere Weise zunehmen. Daher können die schematischen Verläufe der ungleichmäßigen Kanaldotierungsprofile 6, die hierin beschrieben werden, auch für die ungleichmäßige Gate-Isolatordicke gelten, wobei die Verläufe der ungleichmäßigen Kanaldotierungsprofile 6 und der ungleichmäßigen Gate-Isolatordicke gleich sein können oder unterschiedlich sein können.

[0097] Alternativ oder zusätzlich könnte in einem Abschnitt neben dem Driftgebiet 23 und somit im ersten Abschnitt 61 die Dicke zwischen 120 nm und 250 nm, jeweils einschließlich, oder zwischen 120 nm und 180 nm, jeweils einschließlich, liegen. So unterscheiden sich diese beiden Dicken des Gate-Isolators 4 zum Beispiel um mindestens einen Faktor von 1,5 und/oder um höchstens einen Faktor von 5. Eine Position J eines Gate-Isolatordickensprungs liegt zum Beispiel innerhalb des ersten Abschnitts 61. Die Position J liegt beispielsweise zwischen den beiden Stufen 53 im Dotierungsprofil 6.

[0098] Ansonsten kann das Gleiche wie in den **Fig.** 2 bis 10 auch für **Fig.** 11 gelten und umgekehrt.

[0099] In **Fig.** 12 wird gezeigt, dass die Dotierungskonzentration N_A nicht stufenweise verläuft, sondern sich zu Beginn des ersten Abschnitts 61 kontinuierlich ändert. Der Übergangsabschnitt 62, in dem sich die Dotierungskonzentration N_A ändert, beträgt beispielsweise mindestens 2% und/oder höchstens 15% oder höchstens 10% oder höchstens 5% der Länge L. Ähnlich wie **Fig.** 11 kann es mehr als einen solchen Übergangsabschnitt 61 geben.

[0100] Ansonsten kann das Gleiche wie in den **Fig.** 2 bis 11 auch für **Fig.** 12 gelten und umgekehrt.

[0101] Gemäß **Fig.** 13 nimmt die Dotierungskonzentration N_A nicht monoton zu. Daher kann es eine kleine erste Stufe zu höheren Dotierungskonzentrationen N_A in der Nähe des Source-Gebiets 21 und eine kleine zweite Stufe zurück zu der ursprünglichen Dotierungskonzentration N_A geben, und es gibt eine wichtige dritte Stufe zu einer höheren, endgültigen und maximalen Dotierungskonzentration N_A neben dem Driftgebiet 23. Die kleine Spitze der Dotierungskonzentration N_A kann sich im mittleren Abschnitt 63 befinden.

[0102] Ansonsten kann das Gleiche wie in den **Fig.** 2 bis 12 auch für **Fig.** 13 gelten und umgekehrt.

[0103] In dem Ausführungsbeispiel von **Fig.** 14 nimmt die Dotierungskonzentration N_A kontinuierlich linear von dem zweiten Abschnitt 64 bis zum ersten Abschnitt 61 zu. Daher ist keine klar definierte Schnittstelle oder Trennlinie zwischen dem ersten Abschnitt 61 und dem zweiten Abschnitt 64 erforderlich.

[0104] Ansonsten kann das Gleiche wie in den **Fig.** 2 bis 13 auch für **Fig.** 14 gelten und umgekehrt.

[0105] Gemäß **Fig.** 15 weist die Leistungshalbleitervorrichtung 1 eine planare Konstruktion und keine grabenförmige Konstruktion, wie beispielsweise die Leistungshalbleitervorrichtung 1 in den **Fig.** 2 und 3, auf. Daher ist die Oberseite 20 planar, und der Gate-Isolator 4 und die Gate-Elektrode 31 sind auf der Oberseite 20 aufgebracht. Folglich verläuft die Länge L zwischen dem Source-Gebiet 21 und dem Driftgebiet 23 parallel zur Oberseite 20 und nicht wie bei den anderen Ausführungsbeispielen senkrecht zur Oberseite 20. Dasselbe gilt für die Richtung x, entlang der die Dotierungskonzentration N_A variiert.

[0106] In **Fig.** 15 steht das Wannengebiet 22 in lateraler Richtung, das heißt parallel zur Oberseite 20, von dem Source-Gebiet 21 hervor und erstreckt sich unterhalb des Gate-Isolators 4.

[0107] Auch das Source-Gebiet 21 kann sich unterhalb des Gate-Isolators 4 erstrecken, jedoch weniger weit.

[0108] Alle der oben genannten unterschiedlichen Konstruktionen des Dotierungsprofils 6 können analog für das planare Konzept von **Fig.** 15, sowohl bei einem MISFET oder MOSFET als auch bei einem IGBT, gelten. Daher kann das Gleiche wie in den **Fig.** 2 bis 13 auch für **Fig.** 14 gelten.

[0109] In **Fig.** 16 wird außerdem gezeigt, dass nicht nur das ungleichmäßige Kanaldotierungsprofil vorliegt, sondern auch ein ungleichmäßiges Gate-Isolatordickenprofil und ein ungleichmäßiges Gate-Dielektrizitätskonstantenprofil des Gate-Isolators 4 aufgrund gegebenenfalls vorhandener mindestens zwei verschiedener Materialien 81, 82, aus denen der Gate-Isolator 4 gebildet ist. Das heißt, die Dicke des Gate-Isolators 4 variiert entlang dem Kanalgebiet 220.

[0110] Beispielsweise beträgt eine Differenz der relativen Dielektrizitätskonstanten entlang dem Kanalgebiet 220 aufgrund der mindestens zwei verschiedenen Materialien 81, 82 mindestens 2,0 oder beträgt mindestens 3,0 oder beträgt mindestens 3,5. Alternativ oder zusätzlich beträgt die Differenz höchstens 50 oder höchstens 25. Bei Vergleich der jeweiligen relativen Dielektrizitätskonstanten können Lehrbuchwerte für die jeweiligen Materialien bei Raumtemperatur, also 300 K, und bei einer Frequenz eines variierenden elektrischen Felds von höchstens 1 kHz verwendet werden.

[0111] Beispielsweise überschreitet eine Dicke des ersten Materials 81 im ersten Abschnitt 61 eine Dicke des zweiten Materials 82 im zweiten Abschnitt 64 oder umgekehrt. Beispielsweise beträgt eine Dickendifferenz zwischen dem ersten Material 81 und dem zweiten Material 82 mindestens 20% oder mindestens 40% einer maximalen Dicke des Gate-Isolators 4 entlang dem Kanalgebiet 220. Wenn nur das ungleichmäßige Dickenprofil des Gate-Isolators und ein gleichmäßiges Gate-Dielelektrizitätskonstantenprofil vorhanden sind, kann der Gate-Isolator 4 aus einem einzigen Material bestehen.

[0112] Beispielsweise liegt eine Dicke des Gate-Isolators 4 im zweiten Abschnitt 64 zwischen 50 nm und 100 nm, jeweils einschließlich, und/oder eine Dicke des Gate-Isolators 4 im ersten Abschnitt 61 zwischen 100 nm und 240 nm, jeweils einschließlich. Anders als in **Fig.** 16 dargestellt, kann die Dicke des Gate-Isolators 4 im ersten Abschnitt 61 alternativ kleiner sein als im zweiten Abschnitt 64, und stattdessen kann eine maximale Dicke im zweiten Abschnitt 64 vorhanden sein.

[0113] Dementsprechend ist eine Stufe in dem ungleichmäßigen Kanaldotierungsprofil 6 an der Schnittstelle zwischen dem ersten Abschnitt 61 und dem zweiten Abschnitt 64 vorhanden, siehe die Einfügung in **Fig.** 16.

[0114] Zusätzlich oder alternativ zu dem ungleichmäßigen Gate-Dielektrizitätskonstantenprofil und/oder dem ungleichmäßigen Gate-Isolator-Dickenprofil kann ein ungleichmäßiges Gate-Elektrodenaustrittsarbeitsprofil 72 vorhanden sein. Daher kann die Gate-Elektrode 31 ein erstes Gate-Material 84 neben dem Source-Gebiet 21 und ein zweites Gate-Material 85 neben dem Drain-Gebiet 23 aufweisen. Die Gate-Materialien 84, 85 können sich ändern, wenn sich die Materialien 81, 82 des Gate-Isolators 4 ändern. Somit ist die Austrittsarbeit Φ_m der Gate-Elektrode 31 im ersten Abschnitt 61 entfernt von dem Source-Gebiet 21 für Vorrichtungen 1 mit einem p-dotierten Wannengebiet 22 am größten und für Vorrichtungen 1 mit einem n-dotierten Wannengebiet 22 am kleinsten.

[0115] Beispielsweise beträgt eine Austrittsarbeitsdifferenz der Gate-Elektrode entlang dem Kanalgebiet 220 mindestens 0,7 eV, mindestens 1,0 eV oder mindestens 1,1 eV. Dies gilt beispielsweise, wenn die Gate-Elektrode 31 auf Polysilicium basiert. Wenn auch Metalle wie Li, Zn, Hf für eine geringe Austrittsarbeit oder Metalle wie Pt, Pd oder Au für eine hohe Austrittsarbeit berücksichtigt werden, kann die Austrittsarbeitsdifferenz mindestens 1,3 eV oder mindestens 1,4 eV betragen. Beispielsweise beträgt die Austrittsarbeitsdifferenz höchstens 2,0 eV oder höchstens 1,5 eV.

[0116] Beispielsweise ist das zweite Gate-Material 85 p^+-dotiertes Polysilicium mit einer Austrittsarbeit Φ_m von etwa 5,22 eV. Zum Beispiel ist das erste Gate-Material 84 n^+-dotiertes Polysilicium mit einer Austrittsarbeit Φ_m von etwa 4,1 eV. Obgleich sie auf Silicium basieren, können diese ersten Gate-Materialien 84 und zweiten Materialien 85 als verschiedene Gate-Elektrodenmetalle bezeichnet werden.

[0117] Somit kann mindestens eines von dem ungleichmäßigen Gate-Isolatordickenprofil, dem ungleichmäßigen Gate-Isolatordielektrizitätskonstantenprofil und dem ungleichmäßigen Gate-Isolatordickenprofil analog auch in allen anderen Ausführungsbeispielen vorhanden sein.

[0118] Ansonsten kann das Gleiche wie in den **Fig.** 2 bis 15 auch für **Fig.** 16 gelten und umgekehrt.

[0119] Die in den Figuren gezeigten Komponenten folgen, sofern nicht anders angegeben, beispielhaft in der angegebenen Reihenfolge direkt übereinander. Komponenten, die in den Figuren nicht in Kontakt stehen, sind beispielhaft voneinander getrennt. Wenn Linien parallel zueinander gezeichnet werden, können die entsprechenden Flächen parallel zueinander ausgerichtet sein. Ebenso sind, sofern nicht anders angegeben, die Positionen der gezogenen Komponenten bezüglich einander in den Figuren korrekt wiedergegeben.

[0120] Die hier beschriebene Leistungshalbleitervorrichtung wird durch die auf den Ausführungsbeispielen basierende Beschreibung nicht eingeschränkt. Vielmehr umfasst die Leistungshalbleitervorrichtung jedes neue Merkmal und auch jede Kombination von Merkmalen, die eine beliebige Kombination von Merkmalen in den Ansprüchen umfasst, selbst wenn dieses Merkmal oder diese Kombination selbst in den Ansprüchen oder Ausführungsbeispielen nicht explizit angegeben ist.

[0121] Diese Anmeldung beansprucht die Priorität der europäischen Patentanmeldung 2118 6114.1, deren Offenbarungsgehalt hiermit durch Bezugnahme aufgenommen ist.

Bezugszeichenliste

1	Leistungshalbleitervorrichtung
2	Halbleiterkörper
20	Oberseite
21	Source-Gebiet
22	Wannengebiet
220	Kanalgebiet
23	Driftgebiet

24	Drain-Gebiet
25	Stecker
26	Kollektorgebiet
27	Anreicherungsschicht
31	Gate-Elektrode
32	Source-Elektrode
33	Drain-Elektrode
34	Kollektorelektrode
4	Gate-Isolator
51	erste Unterschicht des Kanalgebiets
52	zweite Unterschicht des Kanalgebiets
53	Stufe in der Dotierungskonzentration
6	ungleichmäßiges Kanaldotierungsprofil
61	erster Abschnitt
62	Übergangsabschnitt
63	mittlerer Abschnitt
64	zweiter Abschnitt
69	gleichmäßiges Referenzdotierungsprofil
72	ungleichmäßiges Gate-Elektrodenaustrittsarbeitsprofil
81	erstes Material
82	zweites Material
84	erstes Gate-Material
85	zweites Gate-Material
9	Referenzhalbleitervorrichtung
A	erste beispielhafte Leistungshalbleitervorrichtung
B	zweite beispielhaftes Leistungshalbleitervorrichtung
C	dritte beispielhafte Leistungshalbleitervorrichtung
J	Position des Gate-Isolatordickensprungs
I_{sat}	Sättigungsstrom
L	Länge des Kanalgebiets entlang dem Gate-Isolator
N_A	Dotierungskonzentration
V_{th}	Schwellenspannung
x-Länge	entlang dem Kanalgebiet

ZITATE ENTHALTEN IN DER BESCHREIBUNG

Diese Liste der vom Anmelder aufgeführten Dokumente wurde automatisiert erzeugt und ist ausschließlich zur besseren Information des Lesers aufgenommen. Die Liste ist nicht Bestandteil der deutschen Patent- bzw. Gebrauchsmusteranmeldung. Das DPMA übernimmt keinerlei Haftung für etwaige Fehler oder Auslassungen.

Zitierte Patentliteratur

- US 6573561 B1 [0002]
- US 6664594 B2 [0003]
- US 8067797 B2 [0004]
- US 20160064550 A1 [0005]
- US 20210111279 A1 [0006]
- US 20050133833 A1 [0006]
- EP 211861141 [0121]

Schutzansprüche

1. Leistungshalbleitervorrichtung (1), umfassend:
- einen Halbleiterkörper (2) mit einem Source-Gebiet (21) von einem ersten Leitfähigkeitstyp und einem Wannengebiet (22) von einem zweiten Leitfähigkeitstyp, der vom ersten Leitfähigkeitstyp verschieden ist, und das Wannengebiet (22) umfasst ein Kanalgebiet (220) direkt am Source-Gebiet (21); und
- einen Gate-Isolator (4) direkt zwischen dem Halbleiterkörper (2) und der Gate-Elektrode (31),
wobei das Kanalgebiet (220) ein ungleichmäßiges Kanaldotierungsprofil (6) entlang dem Gate-Isolator (4) aufweist, so dass eine Dotierungskonzentration N_A im Kanalgebiet (220) in einem ersten Abschnitt (61), der von dem Source-Gebiet (21) entfernt ist, am größten ist, und
wobei der Halbleiterkörper (2) ferner eine Anreicherungsschicht (27) vom ersten Leitfähigkeitstyp direkt an einer dem Source-Gebiet (21) abgewandten Seite des Wannengebiets (22) umfasst.

2. Leistungshalbleitervorrichtung (1) nach dem vorhergehenden Anspruch, wobei die Dotierungskonzentration N_A im Kanalgebiet (220) in einer Tiefe von der Oberseite (20) des Halbleiterkörpers (2) von mindestens 0,5 µm am größten ist.

3. Leistungshalbleitervorrichtung (1) nach einem der vorhergehenden Ansprüche, wobei die Dotierungskonzentration N_A mehrere Stufen (53) umfasst.

4. Leistungshalbleitervorrichtung (1) nach Anspruch 1 oder 2,
wobei die Dotierungskonzentration N_A von dem Source-Gebiet (21) zu einem Driftgebiet (23) linear oder annähernd linear zunimmt,
wobei annähernd linear bedeutet, dass eine tatsächliche Dotierungskonzentration um höchstens 0,1 einer maximalen Dotierungskonzentration des ungleichmäßigen Kanaldotierungsprofils (6) entlang dem Gate-Isolator (4) innerhalb des Wannengebiets (22) von einem linearen Fit des ungleichmäßigen Kanaldotierungsprofils (6) abweicht.

5. Leistungshalbleitervorrichtung (1) nach einem der vorhergehenden Ansprüche, wobei:
- das Source-Gebiet (21) in direktem Kontakt mit dem Gate-Isolator (4) und dem Kanalgebiet (220) steht;
- der Halbleiterkörper (2) ferner das Driftgebiet (23) vom ersten Leitfähigkeitstyp in direktem Kontakt mit dem Gate-Isolator (4) und direkt am Kanalgebiet (220) umfasst.

6. Leistungshalbleitervorrichtung (1) nach einem der vorhergehenden Ansprüche, wobei die Leistungshalbleitervorrichtung (1) ein Metall-Isolator-Halbleiter-Feldeffekttransistor, MISFET, ein Metall-Oxid-Halbleiter-Feldeffekttransistor, MOSFET oder ein Bipolartransistor mit isoliertem Gate, IGBT, oder ein rückwärtsleitender Bipolartransistor mit isoliertem Gate, RC-IGBT, ist.

7. Leistungshalbleitervorrichtung (1) nach einem der vorhergehenden Ansprüche, wobei entlang dem Gate-Isolator (4) die Dotierungskonzentration N_A im Kanalgebiet (220) direkt im Driftgebiet (23) am höchsten ist.

8. Leistungshalbleitervorrichtung (1) nach einem der vorhergehenden Ansprüche, wobei die Dotierungskonzentration N_A im Kanalgebiet (220) entlang dem Gate-Isolator (4) in einer vom Source-Gebiet (21) weg verlaufenden Richtung monoton oder streng monoton zunimmt.

9. Leistungshalbleitervorrichtung (1) nach Anspruch 4, wobei die Dotierungskonzentration N_A linear zunimmt.

10. Leistungshalbleitervorrichtung (1) nach einem der vorhergehenden Ansprüche, wobei die Dotierungskonzentration N_A vom Source-Gebiet (21) zu einem Driftgebiet (23) nicht monoton zunimmt, so dass die Dotierungskonzentration N_A eine Spitze in einem mittleren Abschnitt (63) des Kanalgebiets (220) umfasst.

11. Leistungshalbleitervorrichtung (1) nach einem der vorhergehenden Ansprüche, wobei eine Länge des ersten Abschnitts (61) mindestens 10% und höchstens 40% einer Gesamtlänge L des Kanalgebiets (220) entlang dem Gate-Isolator (4) beträgt.

12. Leistungshalbleitervorrichtung (1) nach einem der vorhergehenden Ansprüche, wobei das ungleichmäßige Kanaldotierungsprofil (6) einen zweiten Abschnitt (64) aufweist, der sich entlang dem Gate-Isolator (4) zum Source-Gebiet (21) erstreckt, wobei die Dotierungskonzentration N_A entlang dem Gate-Isolator (4) im zweiten Abschnitt (64) konstant ist.

13. Leistungshalbleitervorrichtung (1) nach einem der vorhergehenden Ansprüche, wobei die Dotierungskonzentration N_A entlang dem Kanalgebiet (220) um mindestens 50% einer maximalen Dotierungskonzentration des ungleichmäßigen Kanaldotierungsprofils (6) variiert.

14. Leistungshalbleitervorrichtung (1) nach dem vorhergehenden Anspruch, wobei mindestens eines von Folgendem gilt:
- die maximale Dotierungskonzentration des ungleichmäßigen Kanaldotierungsprofils (6) beträgt

mindestens 5×10^{16} cm^{-3} und höchstens 3×10^{11} cm^{-3}, oder
- die minimale Dotierungskonzentration des ungleichmäßigen Kanaldotierungsprofils (6) beträgt höchstens 2×10^{17} cm^{-3} oder höchstens 1×10^{17} cm^{-3}.

15. Leistungshalbleitervorrichtung (1) nach einem der vorhergehenden Ansprüche, wobei das ungleichmäßige Kanaldotierungsprofil (6) stufenweise konfiguriert ist, so dass sich im ungleichmäßigen Kanaldotierungsprofil (6) entlang dem Gate-Isolator (4) mindestens eine Stufe (53) befindet.

16. Leistungshalbleitervorrichtung (1) nach einem der vorhergehenden Ansprüche, wobei die Gate-Elektrode (31) zumindest teilweise in einem im Halbleiterkörper (2) und durch den Wannengebiet (22) ausgebildeten Graben angeordnet ist.

17. Leistungshalbleitervorrichtung (1) nach einem der vorhergehenden Ansprüche, wobei die Gate-Elektrode (31) und der Gate-Isolator (4) auf einer planaren Oberseite (20) des Halbleiterkörpers (2) angeordnet sind.

18. Leistungshalbleitervorrichtung (1) nach einem der vorhergehenden Ansprüche, wobei das Wannengebiet (22) mehrschichtig ist, so dass das Wannengebiet (22) mindestens zwei Unterschichten (51, 52) mit verschiedenen maximalen Dotierungskonzentrationen umfasst.

19. Leistungshalbleitervorrichtung (1) nach einem der vorhergehenden Ansprüche, wobei außerhalb des Kanalgebiets (220) und entlang einer Tiefe des Wannengebiets (22) das Wannengebiet (22) zumindest stellenweise eine konstante Dotierungskonzentration aufweist.

20. Leistungshalbleitervorrichtung (1) nach einem der vorhergehenden Ansprüche, wobei der Gate-Isolator (4) eine ungleichmäßige Dicke entlang dem Kanalgebiet (220) aufweist, so dass entlang dem Kanalgebiet (220) der Gate-Isolator (4) im ersten Abschnitt (61) am dicksten ist.

21. Leistungshalbleitervorrichtung (1) nach einem der vorhergehenden Ansprüche, wobei mindestens eines von Folgendem gilt:
- das Kanalgebiet (220) weist entlang dem Gate-Isolator (4) ein ungleichmäßiges Kanaldotierungsprofil auf, so dass eine Dotierungskonzentration N_A im Kanalgebiet (220) im ersten Abschnitt (61) am größten ist, oder
- der Gate-Isolator (4) weist entlang dem Kanalgebiet (220) ein ungleichmäßiges Gate-Dielektrizitätskonstantenprofil auf, so dass eine relative Dielektrizitätskonstante des Gate-Isolators (4) im ersten Abschnitt (61) des Kanalgebiets (220), der von dem Source-Gebiet (21) entfernt ist, am niedrigsten ist.

Es folgen 7 Seiten Zeichnungen

Anhängende Zeichnungen

FIG 1

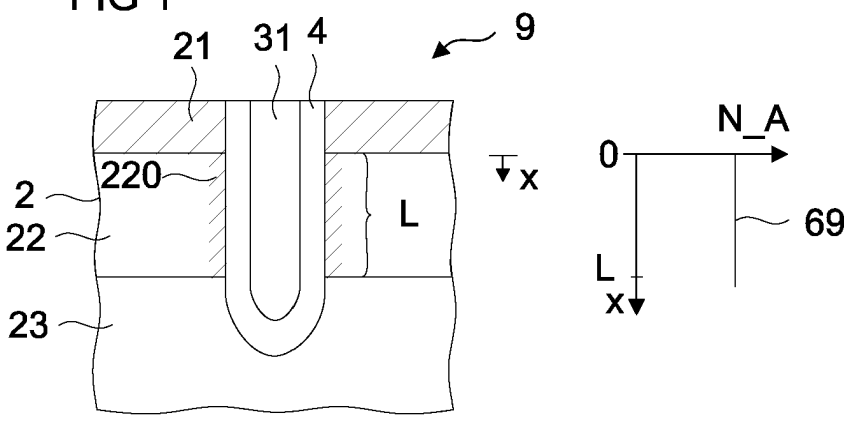


FIG 2

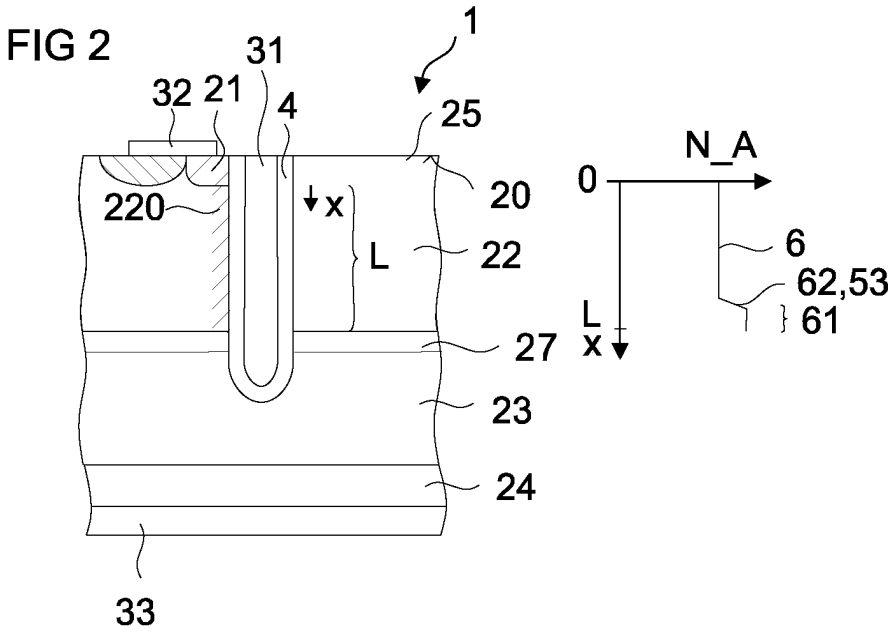


FIG 3

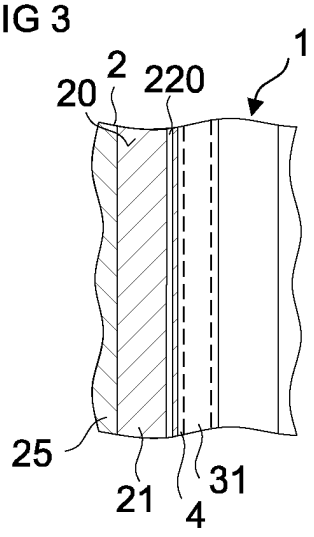


FIG 4

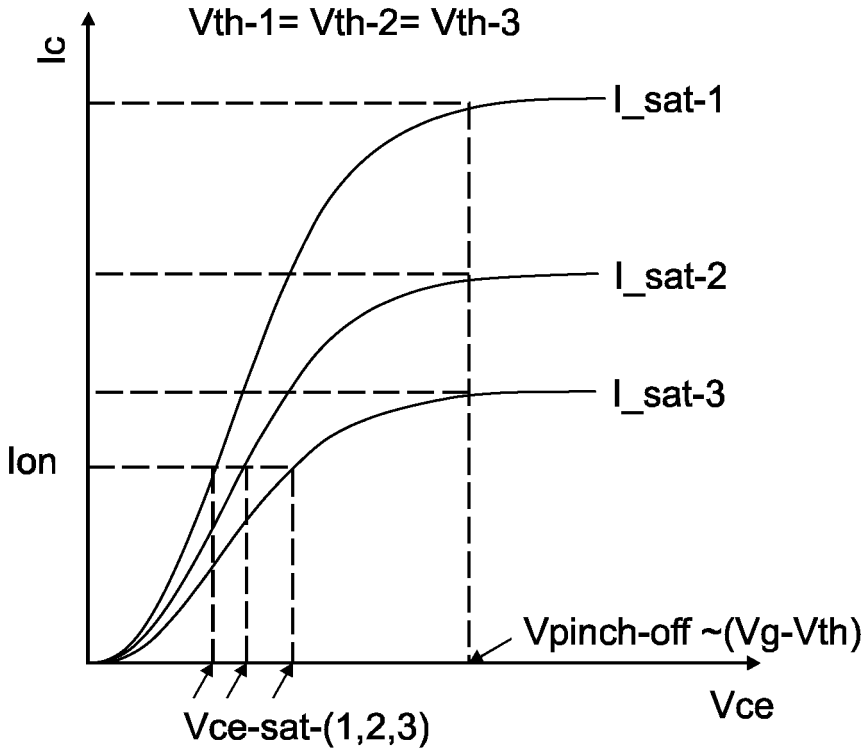

Ic
Vth-1= Vth-2= Vth-3
I_sat-1
I_sat-2
I_sat-3
Ion
Vpinch-off ~(Vg-Vth)
Vce
Vce-sat-(1,2,3)

FIG 5

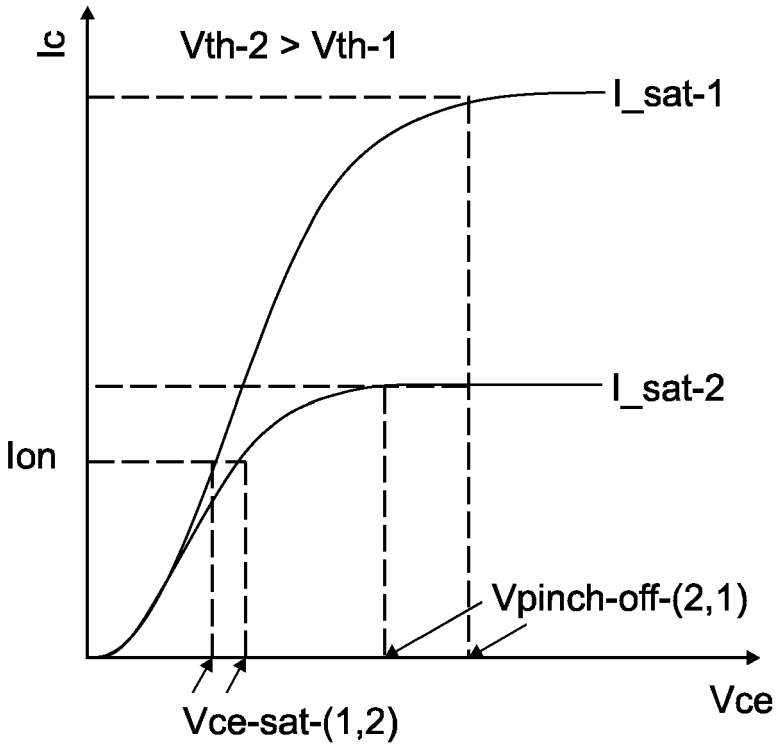

Ic
Vth-2 > Vth-1
I_sat-1
I_sat-2
Ion
Vpinch-off-(2,1)
Vce
Vce-sat-(1,2)

FIG 6

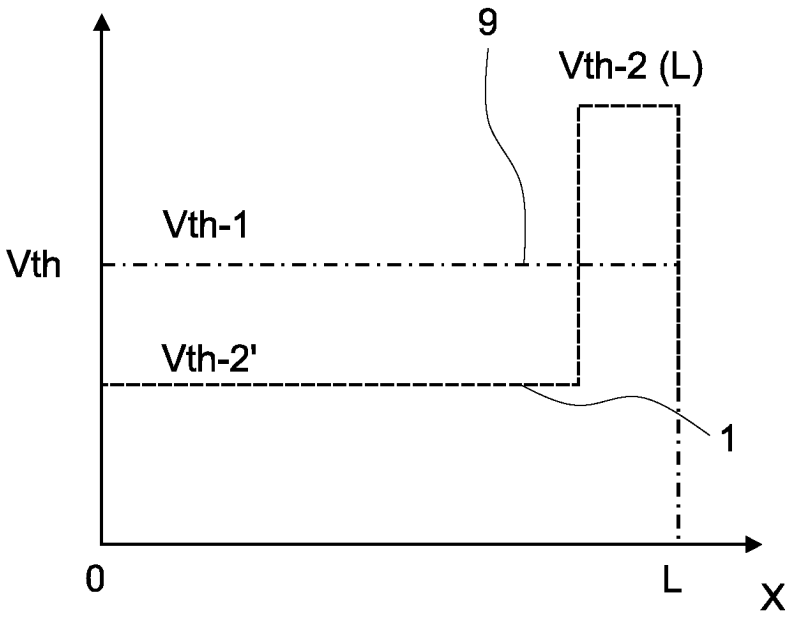

9
Vth-2 (L)
Vth-1
Vth
Vth-2'
1
0
L
X

FIG 7

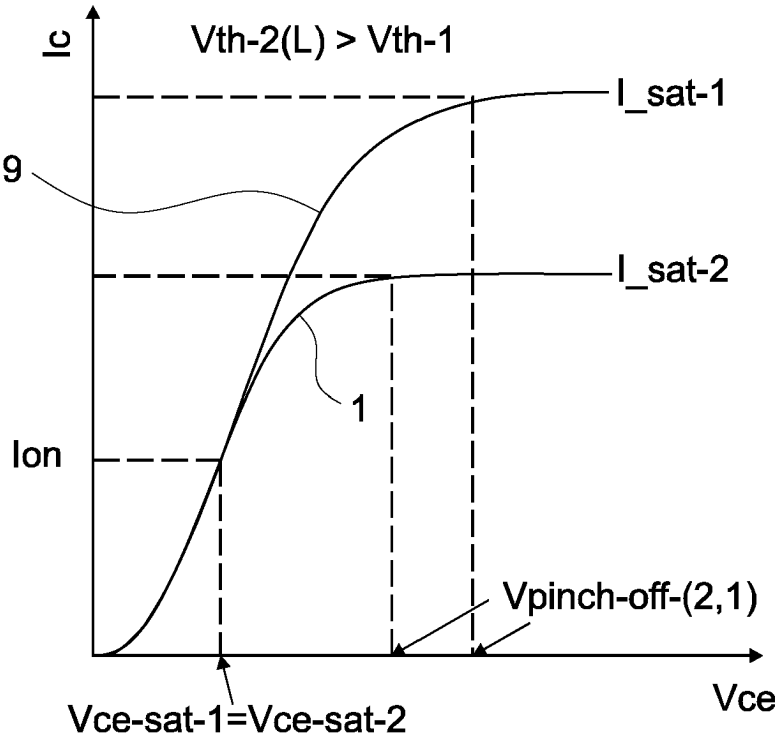

Ic
Vth-2(L) > Vth-1
I_sat-1
9
I_sat-2
1
Ion
Vpinch-off-(2,1)
Vce-sat-1=Vce-sat-2
Vce

FIG 8

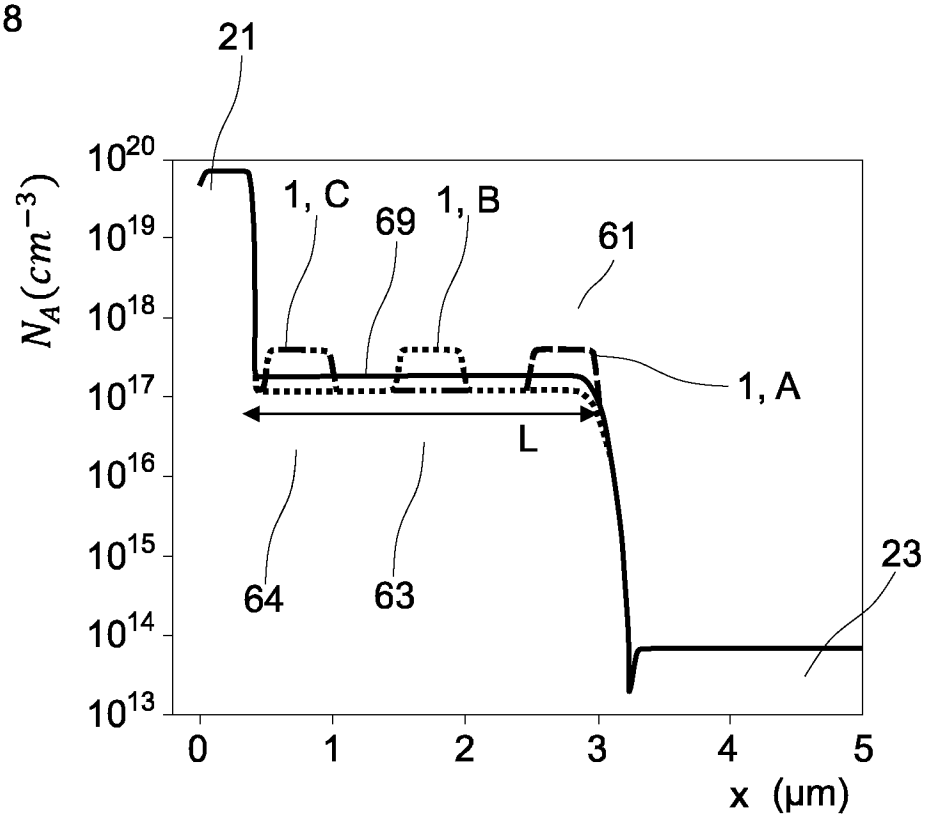

21
10^{20}
10^{19}
10^{18}
10^{17}
10^{16}
10^{15}
10^{14}
10^{13}
$N_A(cm^{-3})$
1, C
69
1, B
61
1, A
L
64
63
23
0
1
2
3
4
5
x (µm)

FIG 9

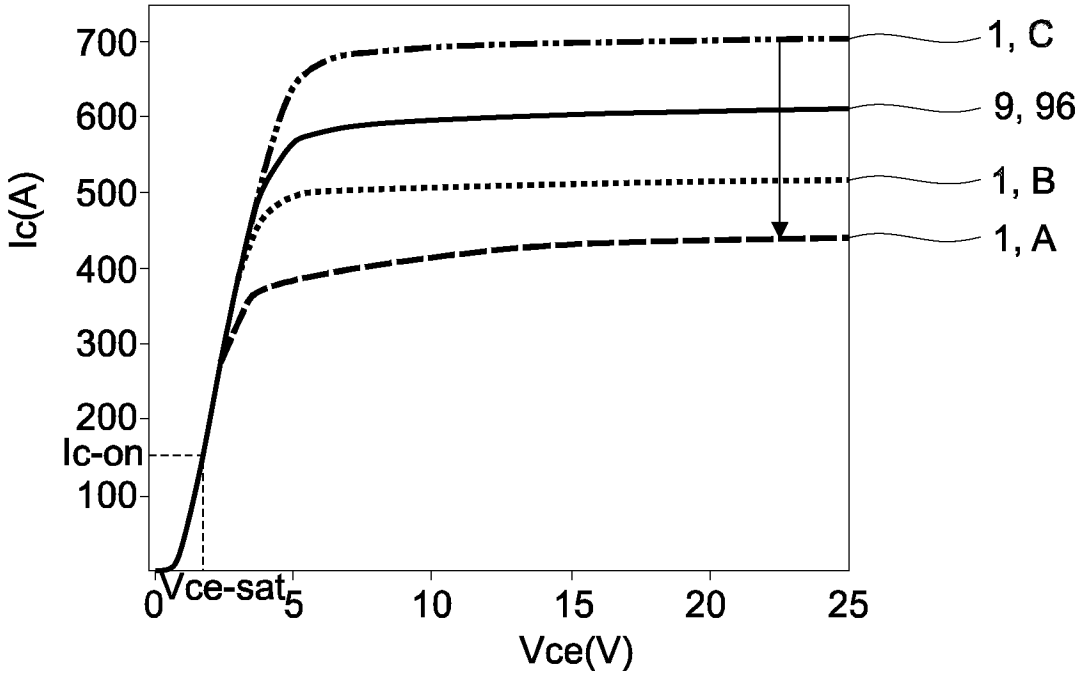

700
600
500
400
300
200
Ic-on
100
Ic(A)
1, C
9, 96
1, B
1, A
0
Vce-sat
5
10
15
20
25
Vce(V)

FIG 10

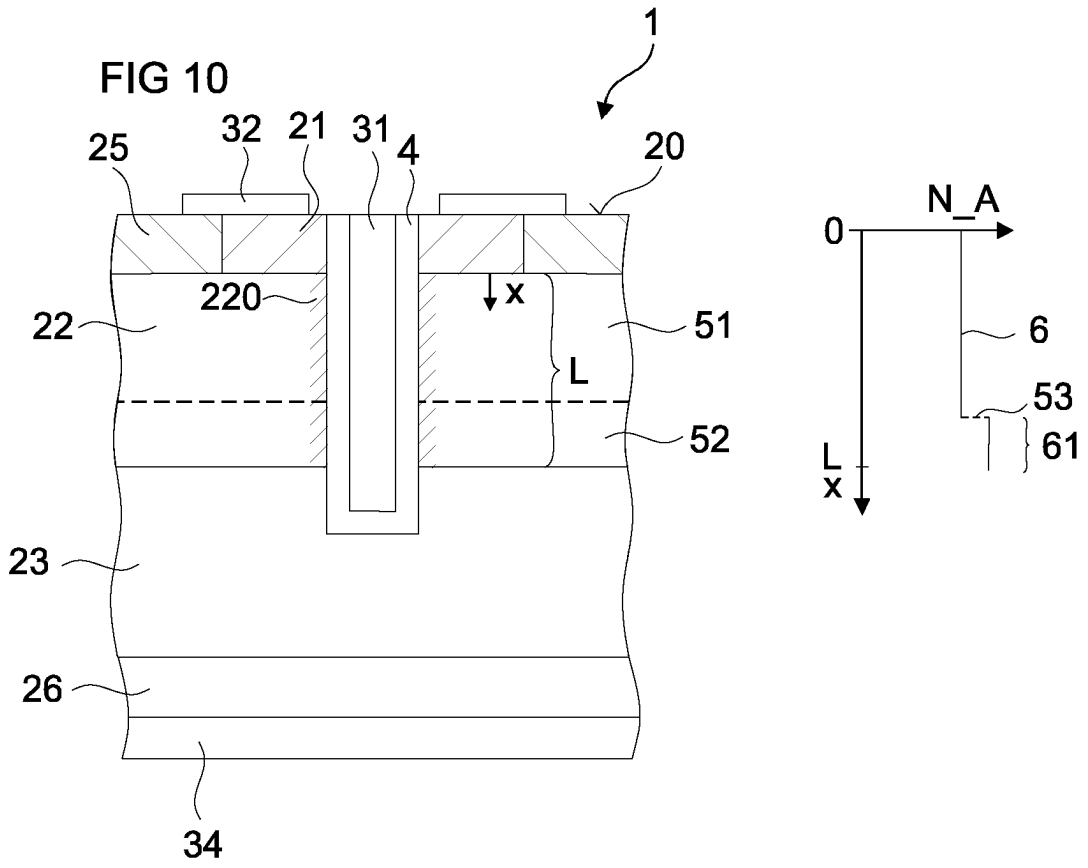

1
25
32
21
31
4
20
220
x
22
51
L
52
23
26
34
N_A
0
6
53
61
L
x

FIG 11

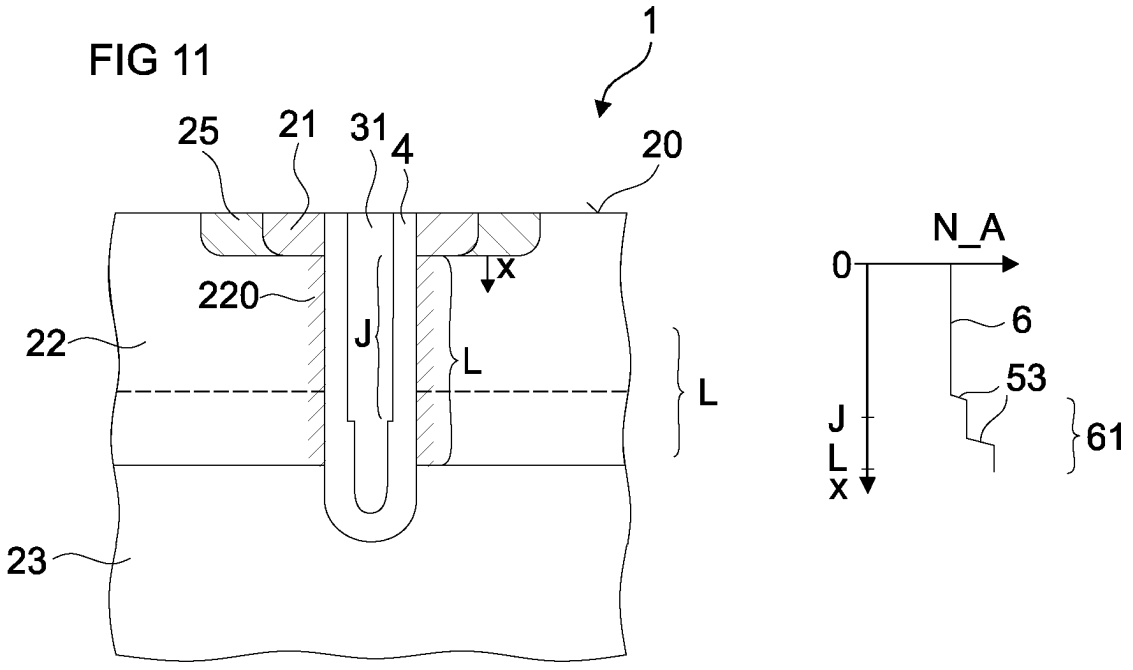

1
25
21
31
4
20
220
x
22
J
L
L
23
N_A
0
6
53
61
J
L
x

FIG 12

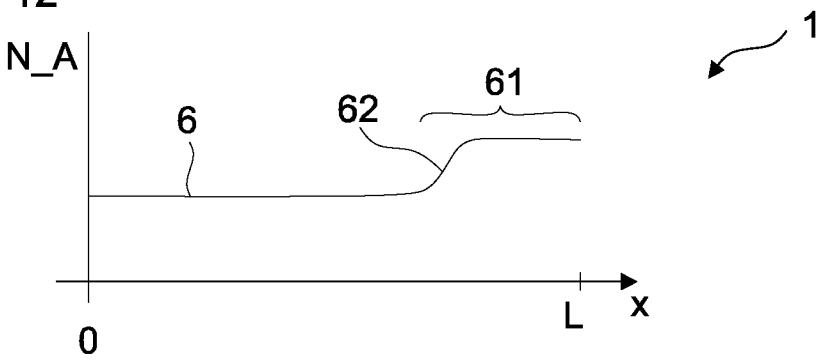


FIG 13

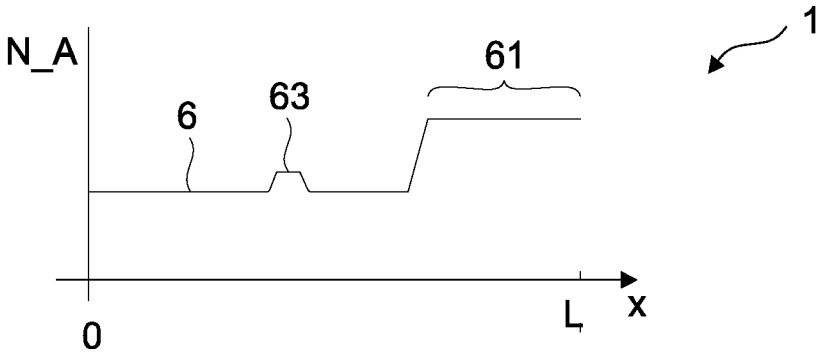


FIG 14

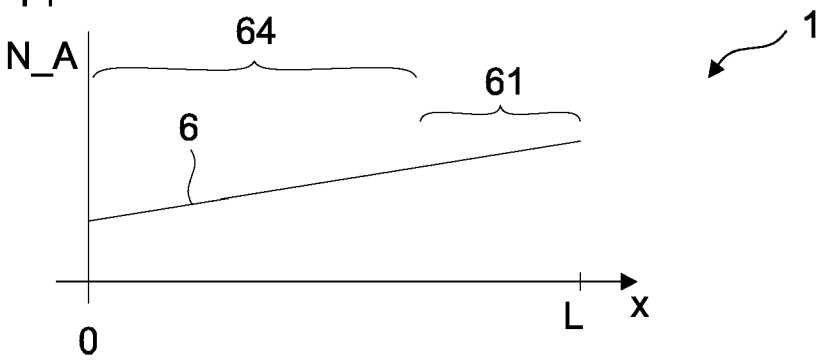


FIG 15

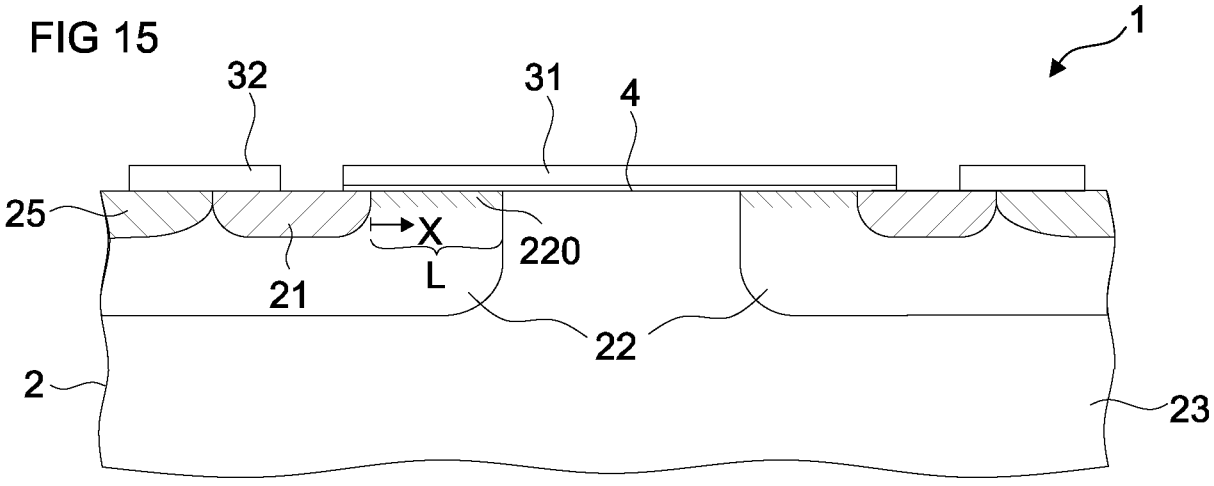
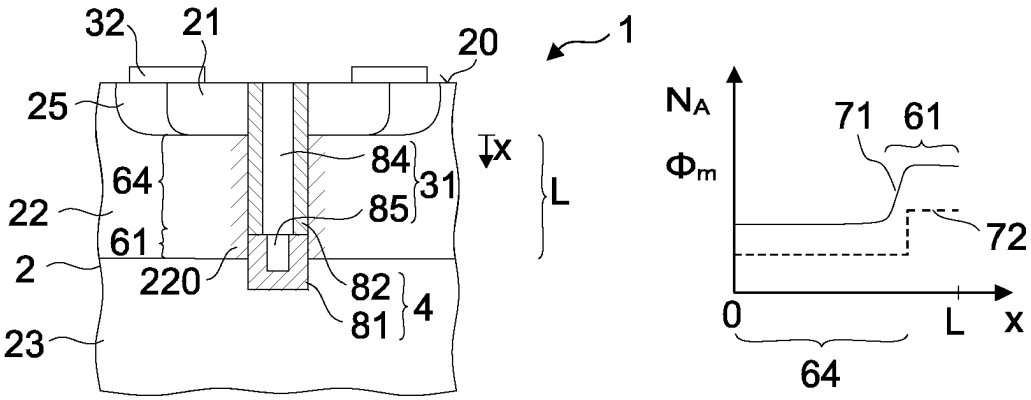


FIG 16



 Das Dokument wurde durch die Firma Luminess hergestellt.