

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H01L 21/00 (2006.01)



[12] 发明专利说明书

专利号 ZL 02131506. X

[45] 授权公告日 2006 年 11 月 1 日

[11] 授权公告号 CN 1282989C

[22] 申请日 2002.7.2 [21] 申请号 02131506. X

[30] 优先权

[32] 2001. 7. 2 [33] JP [31] 200319/01

[71] 专利权人 株式会社半导体能源研究所

地址 日本神奈川县

[72] 发明人 笠原健司 山崎舜平

审查员 高 伟

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 梁 永

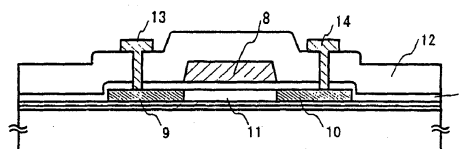
权利要求书 3 页 说明书 27 页 附图 15 页

[54] 发明名称

半导体设备及其制造方法

[57] 摘要

一种半导体设备，其中具有平整主表面的半导体膜被用作有源层。具有平整主表面的半导体膜(5)其 rms 小于 10nm，P-V 值小于 70nm，它们分别显示表面粗糙度，该膜通过含有浓度为百分之几、优选是 0.1-10 原子%的锗的硅膜结晶并用激光照射该膜而形成。在采用促进结晶的金属元素进行结晶的情况下，获得了晶体取向率以及平整度高的半导体膜。



1. 一种半导体设备，包括：
薄膜晶体管，包括在绝缘膜上形成的半导体层，
其中半导体层包括硅作为主要成分并含有锗，作为有源层，并且
其中有源层具有小于 70nm 的表面平整度的峰—谷值，它表示其主表面的表面粗糙度。
2. 如权利要求 1 的半导体设备，其中半导体层含有的锗浓度为 0.1-10 原子%，作为具有晶体结构的硅膜。
3. 如权利要求 1 的半导体设备，其中半导体层含有的金属元素浓度为 $1 \times 10^{16}/\text{cm}^3 - 5 \times 10^{18}/\text{cm}^3$ ，作为具有晶体结构的硅膜。
4. 如权利要求 3 的半导体设备，其中所述金属元素是用于促进硅结晶的金属元素，并且是选自 Fe、Ni、Co、Ru、Rh、Pd、Os、Ir、Pt、Cu 和 Au 中的至少一种元素。
5. 如权利要求 1 所述的半导体设备，其中所述半导体设备是选自视频摄像机、数码相机、车用导航系统、个人计算机、个人数字助理以及电子游戏设备中的一种。
6. 如权利要求 1 的半导体设备，其中相对于所述有源层的{101}晶面的取向比例高于相对于所述有源层的{111}晶面的取向比例。
7. 一种半导体设备，包括：
薄膜晶体管，包括在绝缘膜上形成的半导体层，
其中半导体层包括硅作为主要成分并含有锗，作为有源层，并且
其中有源层粗糙度均方根小于 10nm，它表示其主表面的表面粗糙度。
8. 如权利要求 7 的半导体设备，其中半导体层含有的锗浓度为 0.1-10 原子%，作为具有晶体结构的硅膜。
9. 如权利要求 7 的半导体设备，其中半导体层含有的金属元素浓度为 $1 \times 10^{16}/\text{cm}^3 - 5 \times 10^{18}/\text{cm}^3$ ，作为具有晶体结构的硅膜。
10. 如权利要求 9 的半导体设备，其中所述金属元素是用于促进硅结晶的金属元素，并且是选自 Fe、Ni、Co、Ru、Rh、Pd、Os、Ir、Pt、Cu 和 Au 中的至少一种元素。
11. 如权利要求 7 所述的半导体设备，其中所述半导体设备是选自视频摄像机、数码相机、车用导航系统、个人计算机、个人数字助理以及

电子游戏设备中的一种。

12. 如权利要求 7 的半导体设备, 其中相对于所述有源层的{101}晶面的取向比例高于相对于所述有源层的{111}晶面的取向比例。

13. 一种半导体设备, 包括:

薄膜晶体管, 包括在绝缘膜上形成的半导体层,

其中半导体层包括硅作为主要成分并含有锗, 作为有源层, 并且

其中有源层粗糙度均方根小于 10nm, 峰-谷值小于 70nm, 它们分别表示其主表面的表面粗糙度。

14. 如权利要求 13 的半导体设备, 其中半导体层含有的锗浓度为 0.1-10 原子%, 作为具有晶体结构的硅膜。

15. 如权利要求 13 的半导体设备, 其中半导体层含有的金属元素浓度为 $1 \times 10^{16}/\text{cm}^3 - 5 \times 10^{18}/\text{cm}^3$, 作为具有晶体结构的硅膜。

16. 如权利要求 15 的半导体设备, 其中所述金属元素是用于促进硅结晶的金属元素, 并且是选自 Fe、Ni、Co、Ru、Rh、Pd、Os、Ir、Pt、Cu 和 Au 中的至少一种元素。

17. 如权利要求 13 所述的半导体设备, 其中所述半导体设备是选自视频摄像机、数码相机、车用导航系统、个人计算机、个人数字助理以及电子游戏设备中的一种。

18. 如权利要求 13 的半导体设备, 其中相对于所述有源层的{101}晶面的取向比例高于相对于所述有源层的{111}晶面的取向比例。

19. 一种制造半导体设备的方法, 包括:

在绝缘表面上形成半导体膜, 它含有的锗浓度为 0.1-10 原子%, 并具有无定形结构;

在所述具有无定形结构的半导体膜中加入用于促进结晶的金属元素;

对具有无定形结构的半导体膜进行热处理, 然后用第一激光对其进行照射用于结晶以形成具有晶体结构的第一半导体膜和其上的氧化物膜;

除去氧化物膜; 并且

在惰性气氛中或在真空中照射第二激光以平整半导体膜的表面。

20. 如权利要求 19 的方法, 其中第二激光的能量密度比第一激光的高。

21. 如权利要求 19 的方法, 其中所述半导体设备是选自视频摄像机、

数码相机、车用导航系统、个人计算机、个人数字助理以及电子游戏设备中的一种。

22. 一种制造半导体设备的方法，包括：

在绝缘表面上形成第一半导体膜，它含有的锗浓度为 0.1-10 原子%，并具有无定形结构；

向具有无定形结构的第一半导体膜加入用于促进结晶的金属元素；

对具有无定形结构的第一半导体膜进行热处理，然后用第一激光对其进行照射以形成具有晶体结构的第一半导体膜和其上的氧化物膜；

除去氧化物膜；

在惰性气氛中或在真空中照射第二激光以平整第一半导体膜的表面；

用含有臭氧的溶液氧化具有晶体结构的第一半导体膜的表面；

在氧化物膜上形成包括稀有气体元素的第二半导体膜；

使得第二半导体膜吸气金属元素，以除去或减少具有晶体结构的第一半导体膜中的金属元素；并且

除去第二半导体膜。

23. 如权利要求 22 的方法，其中所述第二激光的能量密度比第一激光的能量密度高。

24. 如权利要求 22 的方法，其中所述半导体设备是选自视频摄像机、数码相机、车用导航系统、个人计算机、个人数字助理以及电子游戏设备中的一种。

半导体设备和其制造方法

技术领域

本发明涉及一种包括薄膜晶体管（以下称为 TFT）构成的电路的半导体设备，及其制造方法。例如本发明涉及液晶显示器面板所代表的电光装置以及以上述电光装置作为其一部分的电子设备。

背景技术

本说明书中的半导体设备是指利用半导体特性来操作的所有器件，电光装置、半导体电路以及电子设备都包括在这类半导体设备中。

近年来，半导体设备已经在不断进步，其中采用在具有绝缘表面的衬底上形成的半导体薄膜（膜厚大约几个至几百个纳米）形成薄膜晶体管（TFT），该 TFT 用于构成大规模的集成电路。

有源矩阵类型液晶模块、EL 模块以及接触影像传感器是其已知的典型示例。尤其是，采用具有以晶体结构（通常是多晶硅膜）作为有源层的硅膜的 TFT（以下称为多晶硅 TFT）其场效应迁移性高，因此被用于形成具有各种功能的电路。

例如安装在液晶显示器上的液晶模块包括在一个衬底上的像素部分和驱动电路，该驱动电路例如基于 CMOS 电路的移位寄存器电路、电平移位电路、缓冲电路或抽样电路。像素部分为每个功能块执行影像显示，驱动电路控制像素部分。

另外，在有源矩阵类型液晶模块的像素部分中，每一个 TFT（像素 TFT）被设置在几十至几百万像素中，每个像素 TFT 设有像素电极。在相对的衬底侧设置相对电极，液晶插入在两个电极之间，由此形成以液晶作为电介质的电容器。然后通过 TFT 的开关功能来控制施加给每个像素的电压，以控制给电容器施加的电荷，来驱动液晶，由此通过控制透射的光量而显示影像。

像素 TFT 由 n 通道 TFT 构成，用于作为切换元件通过施加电压而驱动液晶。利用交变电流来驱动液晶，大多数情况下采用所谓的帧转换驱动方法。在这种方法中，作为所需要的像素 TFT 特性，重要的是 OFF 电流值（在 TFT 处于关闭状态下导致流动的漏电路）足够低，以降低功率损耗。

通常，当用激光照射进行结晶或改善结晶时，半导体薄膜立刻从其表面熔融，然后熔融的半导体膜由于对衬底的热传导而被冷却，以从衬底侧固化。经过固化过程进行重结晶，以形成具有大晶粒尺寸的晶体结构的半导体膜。但是该半导体膜一旦熔融之后，会导致体积膨胀，而在半导体表面上形成称为脊的不均匀。尤其是，在顶部栅类型 TFT 的情况下，具有脊的表面作为带有栅绝缘膜的界面，从而极大地影响了元件的特性。

通常，在大多数情况下采用准分子激光器或 Ar 激光器进行激光退火。以下所述进行激光退火的方法是优选的，因为它适合于以高产率来进行大量的生产。即，具有高输出的脉冲振荡型激光束被光学系统所处理，从而在要被照射的表面上成为方形光斑，它的侧边是几个厘米，或是线性的，长度例如 10cm 或更长，该激光束在要被照射的表面上扫描，照射点相对变化。尤其是，在要被照射的表面中使用线性激光束（以下称为线性光束）的情况下，与使用点状激光束需要竖向和横向扫描的情况不同，只在垂直于线性光束的线方向的方向进行扫描以对要被照射的整个表面施加激光束就足够了，由此获得了高产率。只在垂直于线方向的方向扫描的原因在于该方向能够进行最有效的扫描。因为产率高，因此用适当的光学系统处理具有高输出的激光束获得的线性光束已经被主要用于激光退火。而且，施加线性光束，同时通过将它在其横向逐渐移动而使之重叠，从而无定形硅膜的整个表面进行激光退火，由此可以结晶或改善结晶。

因此，激光退火的技术对于以低成本形成具有较高电性能的半导体膜来说是必不可少的。

但是，在利用激光的传统的结晶技术中还存在着一个问题：能量不是均匀的施加给整个膜，除了脊之外，还有激光照射的波状轨迹。

另外，如果通过深腐蚀方法、CMP 方法来平整在结晶之后形成的膜表面上的不均匀，就增加了步骤数量，同时半导体薄膜变得更薄，因而难以在良好地控制下将厚度为 100nm 或更薄的半导体薄膜表面变平整。

发明内容

本发明是鉴于上述问题作出的，提供了解决这些问题的方法。因此本发明的一个目的是提供半导体设备，例如有源矩阵类型液晶显示设备为代表的电光设备，它通过使用 TFT 来形成，其中实现了操作性能的改善，能耗更低。

具体地说，本发明的一个目的是获得一种具有变化更少的低 OFF 电

流值的 TFT。

为了解决上述各种问题，已经在各种领域中进行了各种试验和研究，结果本发明的发明人发现水平度（粗糙度的均方根（rms）和峰—谷值（P-V 值））在半导体膜的主表面内是高的，该半导体膜含有浓度为百分之几优选是 0.1-10 个原子%的锗，并且与没有锗的半导体膜进行激光照射的情况相比，也进行了激光照射。因此根据本发明可以解决上述各种问题。

本发明的结构描述如下。

根据本发明，提供了一种半导体设备，包括：薄膜晶体管，包括在绝缘膜上形成的半导体层，其中半导体层包括硅作为主要成分并含有锗，作为有源层，并且其中有源层具有小于 70nm 的表面平整度的峰—谷值，它表示其主表面的表面粗糙度。

本发明还提供了一种半导体设备，包括：薄膜晶体管，包括在绝缘膜上形成的半导体层，其中半导体层包括硅作为主要成分并含有锗，作为有源层，并且其中有源层粗糙度均方根小于 10nm，它表示其主表面的表面粗糙度。

本发明还提供了一种半导体设备，包括：薄膜晶体管，包括在绝缘膜上形成的半导体层，其中半导体层包括硅作为主要成分并含有锗，作为有源层，并且其中有源层粗糙度均方根小于 10nm，峰—谷值小于 70nm，它们分别表示其主表面的表面粗糙度。

并且，在上述结构中，半导体设备特征在于，半导体膜含有浓度为 0.1-10 个原子%的锗，用作具有晶体结构的硅膜。

并且，在上述结构中，半导体设备特征在于，半导体膜含有浓度为 $1 \times 10^{16}/\text{cm}^3 - 5 \times 10^{18}/\text{cm}^3$ 的金属元素，用作具有晶体结构的硅膜。另外，所述金属元素是用于加速硅结晶的金属元素，是选自以下元素 Fe、Ni、Co、Rh、Ru、Pd、Os、Ir、Pt、Cu 和 Au 中的至少一种。

并且，用激光照射含有浓度为 0.1-10 个原子%的锗的半导体膜，可以在空气中或在氧气中进行，以除去在半导体膜表面上形成的氧化物膜，然后用激光在惰性气体中或在真空中照射，由此形成具有相当平的主表面的半导体膜。

另外，以下描述在本发明的制造方法中的结构。

本发明还提供了一种制造半导体设备的方法，包括：在绝缘表面上形成半导体膜，它含有的锗浓度为 0.1-10 原子%，并具有无定形结构；在

所述具有无定形结构的半导体膜中加入用于促进结晶的金属元素；对具有无定形结构的半导体膜进行热处理，然后用第一激光对其进行照射用于结晶以形成具有晶体结构的第一半导体膜和其上的氧化物膜；除去氧化物膜；并且，在惰性气氛中或在真空中照射第二激光以平整半导体膜的表面。

本发明还提供了一种制造半导体设备的方法，包括：在绝缘表面上形成第一半导体膜，它含有的锗浓度为 0.1-10 原子%，并具有无定形结构；向具有无定形结构的第一半导体膜加入用于促进结晶的金属元素；对具有无定形结构的第一半导体膜进行热处理，然后用第一激光对其进行照射以形成具有晶体结构的第一半导体膜和其上的氧化物膜；除去氧化物膜；在惰性气氛中或在真空中照射第二激光以平整第一半导体膜的表面；用含有臭氧的溶液氧化具有晶体结构的第一半导体膜的表面；在氧化物膜上形成包括稀有气体元素的第二半导体膜；使得第二半导体膜吸气金属元素，以除去或减少具有晶体结构的第一半导体膜中的金属元素；并且除去第二半导体膜。

并且，在上述结构中，制造半导体设备的方法的特征在于第二激光的能量密度比第一激光的高。

附图说明

图 1A-1E 表示本发明的视图；

图 2 表示通过 AFM 得到的粗糙度均方根 (rms) 的曲线图；

图 3 表示通过 AFM 得到的 P-V 值曲线图；

图 4A-4F 表示本发明（实施方案 1）制造步骤的视图；

图 5A-5D 表示本发明（实施方案 1）的制造步骤的视图；

图 6A-6D 表示有源矩阵衬底（实施方案 2）的制造步骤的视图；

图 7A-7C 表示有源矩阵衬底（实施方案 2）的制造步骤的视图；

图 8 表示有源矩阵衬底（实施方案 2）的视图；

图 9 表示 AM-LCD（实施方案 3）的外部视图；

图 10 表示部分液晶显示器（实施方案 4）的示例；

图 11A 和 11B 分别表示 EL 模块的俯视图和其截面视图(实施方案 5)；

图 12A-12F 分别表示电子设备（实施方案 6）的示例；

图 13A-13D 分别表示电子设备（实施方案 6）的示例；

图 14A-14C 分别表示电子设备（实施方案 6）的示例；和

图 15A-15C 是表示硅锗膜和硅膜表面的显微照片。

具体实施方式

[实施方式]

以下参考图 1A—1E 描述本发明的实施方式。

首先，在绝缘表面上形成含有锗的无定形半导体膜 3。例如，在石英衬底或玻璃衬底上形成基底绝缘膜。此处，绝缘膜主要含有硅，例如在玻璃衬底 1 上形成的氧化硅膜、氮化硅膜或氧氮化物膜或其层叠物，作为基底绝缘膜 2（图 1A）。要指出的是，设置基底绝缘膜 2 是为了防止从衬底的杂质扩散，在某些情况下，根据要使用的衬底，不是特别需要设置该膜。

通过等离子体 CVD 方法、低压 CVD 方法或其他适当的方法形成含有锗的无定形半导体膜 3。当使用等离子体 CVD 方法时，在反应腔内引入 SiH_4 和 GeH_4 构成的反应气体，以及任选的用 SiH_4 和 H_2 稀释 GeH_4 构成的反应性气体，以进行频率为 1—200MHz 的高频放电，用于进行分解，由此在衬底上沉积无定形半导体膜。至于反应气体，可以分别使用 Si_2H_6 或 SiF_4 以及 GeF_4 来代替 SiH_4 和 GeH_4 。而且，在使用低压 CVD 方法的情况下，可以采用这种反应气体。优选的是，反应气体用 He 稀释，在 400

—500℃的温度下在衬底上沉积无定形半导体膜。在任何情况下，本发明中所使用的上述气体被纯化至高纯度，以减少杂质元素例如氧、氮或碳的浓度，它们会在沉积的无定形半导体膜中被吸纳。要指出的是，沉积的无定形半导体膜的厚度被设定为 20—100nm。

然后通过热处理使含有锗的无定形半导体膜结晶（图 1B）。为了将含有锗的无定形半导体膜结晶，必须在 600℃或更高温度进行热处理 10 个小时或更长时间。

然后用激光照射以提高结晶速度，并修复保留在晶粒中的缺陷（图 1C）。当向不含有锗的无定形半导体膜施加激光时，在其表面形成大的不均匀。另一方面，当向含有锗的无定形半导体膜施加激光时，尽管同样形成不均匀，但是它足够小而保持了表面的平整。

对于用激光进行照射，使用波长为 400nm 或更小的准分子激光器或者 YAG 激光器或 YVO₄ 激光器的第二谐波（波长 532nm）至第四谐波（波长 266nm）作为光源。上述激光被光学系统会聚成线性或点状，以其设定为 100—700mJ/cm² 的能量密度进行照射，该过程是通过扫描激光束因此在衬底的预定区域会聚而进行的。

要指出的是，此处是以脉冲激光器为例进行描述的，但是可以使用连续振荡型激光器。优选的是，为了经无定形硅膜结晶而获得具有大晶粒尺寸的晶体，将能够连续振荡的固体激光器与施加基波的二次谐波至四次谐波结合起来。一般来说，可以使用 Nd:YVO₄ 激光器（基波 1064nm）的第二谐波（波长 532nm）或第三谐波（波长 355nm）。当使用连续振荡型激光器时，从连续振荡型 YVO₄ 激光器发出的输出为 10W 的激光被非线性光学元件转变为谐波。此处，有一种方法，其中 YVO₄ 晶体和非线性光学元件被放入谐振器中以发出谐波。然后，优选的是，在照射表面上通过光学系统形成矩形或椭圆形激光，以被施加至要被处理的部件。此时，所需能量密度大致是 0.01-100MW/cm²（优选的是 0.1-10MW/cm²）。可以将半导体膜相对于激光束按照大致 10—2000cm/s 的速度移动的方式进行照射。

另外，作为激光器的替换，可以使用卤灯、氙灯、汞灯、金属卤化物灯等作为光源。

考虑到 TFT 的产率，上述热处理不是始终都适合的，从而无定形硅膜的结晶可以只通过激光（脉冲振荡型准分子激光器或连续振荡型激光器（YVO₄ 的二次谐波））照射而进行。而且可以使用在 JP07—130652A 或

JP08-78329A 中披露的技术, 其中引入了金属元素来加速硅的结晶, 通过在低于通常情况的温度下进行热处理而得到结晶硅膜。

另外, 为了进一步改善平整度, 可以在上述激光照射后, 采用稀的氢氟酸等除去激光照射产生的氧化物膜(未显示), 以再次在惰性气氛中或在真空中施加激光(能量密度高于前次施加的激光)。

然后, 采用已知的形成图案的方法, 将平整的半导体膜形成图案, 以形成具有所需形状的半导体层 6(图 1D)。希望在形成抗蚀剂制成的掩膜之前在其表面上用臭氧水形成薄的氧化物膜。

然后用含有氢氟酸的蚀刻剂洗涤半导体层的表面, 以形成主要含硅的绝缘膜, 用作栅绝缘膜 7。希望表面的洗涤和栅绝缘膜的形成是连续进行的, 没有暴露于外界空气。

然后洗涤栅绝缘膜 7 的表面, 因此形成栅电极 8。然后适当加入赋予半导体(在这种情况下是含磷的)以 n 型导电性的杂质元素(例如 P 或 As), 以形成源区 9 和漏区 10。在加入之后, 进行热处理、强光照射或激光照射, 用来活化杂质元素。而且在活化的同时, 施加给栅绝缘膜的等离子体损坏或施加至栅绝缘膜与半导体层之间界面处的等离子体损坏可以被恢复。尤其是, 将 YAG 激光器的二次谐波在室温至 300℃大气中从前或者后面施加以活化杂质元素是非常有效的。就较少维护的观点而言, YAG 激光器是优选的活化设备。

以后的步骤如下: 形成中间绝缘膜 12, 进行氢化, 形成通达源区和漏区的接触孔, 形成源电极 13 和漏电极 14, 以完成 TFT (n 通道 TFT)(图 1E)。

如此获得的 TFT 的通道形成区 11 的表面可以具有小于 10nm 的粗糙度均方根(rms)以及小于 70nm 的 P-V 值。

本发明不限于图 1E 所示的 TFT 结构, 可以采用 LDD 结构(轻微掺杂的漏结构), 其中按照需要 LDD 区夹在通道形成区和漏区(或源区)之间。这种结构是其中加有低浓度杂质元素的区被设置在以高浓度加入杂质元素而形成的通道形成区和源区或漏区之间。该区被称为 LDD 区。另外, 可以采用所谓的 GOLD(栅-漏重叠的 LDD)结构, 其中 LDD 区被设置成通过栅绝缘膜而重叠栅电极。

此处采用 n 通道 TFT 来进行描述, 但是无需说明, p 通道 TFT 可以采用 p 型杂质元素来代替 n 型杂质元素而形成。

而且,此处以顶部栅型 TFT 为例进行了描述,但是可以采用本发明而无需考虑 TFT 结构,本发明可以用于例如底部栅型(反向参差型) TFT 或正向参差型 TFT。

实验

进行如下实验。

在玻璃衬底上形成基底膜。该基底绝缘膜由双层结构构成,包括厚度为 50—100nm 的第一氮化硅膜,它是采用 SiH_4 、 NH_3 和 N_2O 作为反应气形成的,以及包括厚度为 100—150nm 的第二氮化硅膜,它是采用 SiH_4 和 N_2O 作为反应气形成的,这两层膜被层压。

然后在形成基底绝缘膜之后,形成无定形半导体膜。作为无定形半导体膜,分别通过等离子体 CVD 方法形成无定形硅膜、相对于硅含有 1.7% 锗的无定形硅膜以及相对于硅含有 3.5% 锗的无定形硅膜。

接下来,通过旋涂机施加含有重量比浓度为 10ppm 的镍的醋酸镍溶液而形成含镍层。然后在 500℃ 进行 1 小时的脱氢处理,以减少膜中的氢浓度,然后在 550℃ 进行 4 小时的热处理,以形成分别含有结晶结构的半导体膜。

此时,作为比较实施例,通过原子力显微术 (AFM) 测量每个半导体膜的表面条件。测量结果如图 2 和 3 所示。图 2 表示表面不均度的均方根 (rms), 图 3 表示不均度的峰—谷 (P-V) 值 (最大值和最小值之间的高度差)。此处图 2 和 3 的值都是在 $3\mu\text{m}\times 3\mu\text{m}$ 的区域中测定的。

为了改善结晶速率和修复在晶粒中残留的缺陷,再在大气或氧气中辐射激光 (XeCl: 波长 308nm)。作为激光,使用准分子激光 (波长 400nm 或更小), 以及 YAG 激光的二次谐波或第三谐波。在任何情况下,使用具有大致为 10—1000Hz 的重复频率的脉冲激光,并通过光学系统将该激光会聚成 100—500mJ/cm², 以 90—95% 的重叠比例施加而扫描硅膜表面。

在改变能量密度条件的同时,照射激光并对每个条件采用 AFM 进行测量。测量结果如图 2 和 3 所示。

从图 2 和 3 可以清楚地看出,随着锗含量的增加,表面的不均度变小。具体的说,表面粗糙度均方根 (rms) 和 P-V 值降低,而提高了表面的平整度。

关于粗糙度均方根 (rms), 用激光照射了之后,不含锗的硅膜的值大约是 10—30nm, 而在含有锗的膜中,表面上的不均度均方根 (rms) 被抑

制为小于 10nm。

关于 P-V 值，用激光照射了之后，不含锗的硅膜的值大约是 70—100nm，而在含有锗的膜中，表面上的不均度 P-V 值被抑制为小于 70nm。

此处图 15A—15C 是在用激光在大气中照射膜的情况的显微照片，其中镜头 (shot) 设定为 13，重复频率设定为 30Hz，能量密度设定为 521mJ/cm²。图 15A 表示硅锗膜的情况 (Si_{1-x}Ge_x(X=0.017))，图 15B 表示硅锗膜的情况 (Si_{1-x}Ge_x(X=0.035))，图 15C 表示硅膜的情况。从显微照片中可以看出，与不含锗的半导体膜相比 (图 15C)，含有锗的半导体膜 (图 15A 和 15B) 平整度高，不均度小。

另外，根据上述方法获得的半导体膜相对于 {101} 晶面具有高取向比例。至于晶体的取向比例，晶粒主要向 {101} 晶面取向，并且可以观察到晶粒倾向于向 {311} 面取向，该 {311} 面位于 {001} 平面和 {111} 平面中间的位置。具体的说，在 {101} 晶面、{001} 平面或 {111} 平面中，其相对于半导体层表面的角度是 10°或更低的晶粒的比例分别是 20%或更大、3%或更小以及 5%或更小。

通过电子反向衍射 (backscatter diffraction) 图案 (EBSP) 获得晶体取向的分布，该方法是用设置在扫描电子显微镜 (SEM) 的专用检测器从一次电子的反向散射进行晶体取向分析的方法。通过在移动样品被施加 (测绘) 电子束的位置的同时重复取向分析，可以获得晶体取向或平面状样品中的取向上的信息。入射电子束的宽度根据扫描电子显微镜的电子枪类型而改变，但是在肖特基 (Schottky) 场发射类型的情况下，施加 10—20nm 的相当细的电子束。在测绘 (mapping) 中，随着测量点数量或测量区域面积的增加，可以获得晶体取向上进一步平均的信息。实际上，在 100μm×100μm 的区域以大致 10000 点 (间隔 1μm) 至 40000 点 (间隔 0.5μm) 进行测量。在通过测绘而完全确定每个晶粒的晶体取向之后，可以统计显示晶粒取向相对于膜的条件。如果该分布集中在 {101} 晶面附近，那么在实际膜中每个晶粒的 <101> 取向在大致垂直于衬底的方向上。此时，可以推想晶粒设置在那附近，有一些波动。对波动角设置一个可接受的值，例如 5 度或 10 度，角度小于上述值的晶粒的比例用数值显示出来。此处，可以接受的偏离角被设定为如上所述的 5 或 10 度，角度落入该范围的晶粒的比例被称为晶体的取向率。

通过传统方法形成的结晶硅膜在结晶时被衬底或基底绝缘膜所影响，

由此沉积多个晶粒。因此尽管有向{111}平面的取向，朝向平面方向的取向的晶粒比例低。

通过使用如此获得的平整度并且晶体在半导体膜中取向率高的半导体膜作为 TFT 的有源层，可以获得具有较少变化的低 OFF 电流值的半导体器件。

利用以下实施方案进一步详细描述本发明的上述结构。

[实施方案 1]

图 4 和 5 表示进行两次激光照射制造 TFT 的示例。

图 4A 中附图标记 20 表示具有绝缘表面的衬底，附图标记 21 表示成为阻断层的绝缘膜，附图标记 22 表示具有无定形结构的半导体膜。

首先，由例如氧化硅膜、氮化硅膜或氧氮化硅膜(SiO_xN_y)的绝缘膜在衬底 20 上形成基底绝缘膜 21，如图 4A 所示。典型示例是双层结构作为基底绝缘膜 21。采用这样一种结构，其中第一氧氮化硅膜厚度为 50—100nm，它是采用 SiH_4 、 NH_3 和 N_2O 作为反应气形成的，以及第二氧氮化硅膜厚度为 100—150nm，它是采用 SiH_4 和 N_2O 作为反应气形成的，这两层膜被层压。另外，优选使用膜厚为 10nm 或更小的氮化硅膜(SiN 膜)或第二氧氮化硅膜(SiO_xN_y ，其中 $X \gg Y$)作为基底绝缘膜 21 的一层。镍具有易于移动至包括高浓度氧的区域，因此使用与半导体膜接触的氮化硅膜作为基底绝缘膜是非常有效地。另外，也可以使用三层结构，其中第一氧氮化硅膜、第二氧氮化硅膜以及氮化硅膜被按照所述顺序层压。

然后在基底绝缘膜上形成含有锗的无定形结构的第一半导体膜 22。一般使用例如无定形硅锗膜的膜，通过等离子体 CVD、减压 CVD 或溅射形成为 10—100nm 的厚度。优选将在第一半导体膜 22 中含有的杂质例如氧和氮的浓度降低至 $5 \times 10^{18}/\text{cm}^3$ 或更低(采用二次离子质谱法测量的原子浓度(SIMS))，以通过后面的结晶而获得具有满意的晶体结构的半导体膜。这些杂质元素导致了对后面的结晶的干扰，而且使得结晶之后捕获中心和复合中心的浓度增加。因此希望使用具有高纯度的材料气体，并采用超高真空 CVD 设备，其中它的反应腔内部被经过镜面处理(电解抛光)，并设有无油抽真空系统。

然后采用 JP 专利申请特许公开平 8—78329 中公开的方法作为第一半导体膜 22 结晶的方法来进行结晶。在日本专利申请特许公开平 8—78329 中的方法是向无定形硅膜中选择性加入用于促进结晶的金属元素，并进行

热处理。如此形成半导体膜，它具有从加入了金属元素的区域展开的晶体结构。首先，通过旋涂器向第一半导体膜 22 的表面施加含有重量比为 1—100ppm 的金属元素（此处是镍）的醋酸镍溶液，以形成含镍层 23（见图 4B），其中该金属元素具有促进结晶的催化剂功能。可以采用通过溅射、蒸发或等离子体处理而形成非常薄的膜的方法，作为形成含镍层 23 的其他方法。另外，尽管此处显示了在整个表面上进行施加的示例，但是可以通过形成掩膜而选择性的形成含镍层。

结晶之后进行热处理。在这种情况下，在半导体膜与促进半导体结晶的金属元素相接触的部分形成硅化物，然后利用硅化物作为核加速结晶。如图 4C 所示，如此形成具有结晶结构的第一半导体膜 24a。要指出的是，希望在结晶之后第一半导体膜 24a 中含有的氧浓度为 $5 \times 10^{18}/\text{cm}^3$ 或更小。在 450°C 进行 1 小时的脱氢热处理，然后在 $550-650^\circ\text{C}$ 进行 4—24 小时的结晶热处理。另外，在照射强光以进行结晶的情况下，可以使用选自红外光、可见光以及紫外光的一种或多种。一般使用从卤灯、金属卤化物灯、氙弧灯、碳弧灯、高压钠灯或高压汞灯发出的光。灯的光源可以打开 1—60 秒，优选是 30—60 秒，该操作可以重复 1—10 次，以将半导体膜瞬时加热至 $600-1000^\circ\text{C}$ 的数量级。要指出的是，如果需要，可以在照射强光之前进行使得包含的第一半导体膜 24a 中的氢逸出的热处理。另外，可以同时采用热处理和照射强光的方法来进行结晶。考虑到产率，优选采用强光照射而进行结晶。

金属元素（此处是镍）保留在如此形成的第一半导体膜 24a 中。尽管金属元素在整个膜中不是均匀分布的，但是平均残留浓度超过 $1 \times 10^{19}/\text{cm}^3$ 。即使在这种状态下也当然可以形成各种类型的半导体元件，如 TFT。但是以下描述通过吸气方法除去金属元素。

然后向具有晶体的第一半导体膜 24a 在大气或氧气中照射激光（第一激光），以提高结晶度（晶体成分相对于总膜体积的比例）并修复晶粒中保留的缺陷。如果照射激光，在表面中形成不均性，并形成薄的氧化物膜 25（见图 4D）。所使用的激光（第一激光）是准分子激光，波长为 400nm 或更小，或 YAG 激光器的二次谐波或三次谐波。另外，从紫外光灯发出的光可以用作准分子激光的替换。在任何情况下，使用重复频率大致为 10—1000Hz 的脉冲激光，该脉冲激光被光学系统会聚成 $100-500\text{mJ}/\text{cm}^2$ ，用 90—95% 的重叠率来进行照射，由此可以扫描硅膜表面。

然后，除去氧化物膜 25（图 1E）。然后在氮气或真空中用激光（第二激光）照射具有晶体结构的第一半导体膜。当照射第二激光时，通过照射第一激光而形成的不均度的 P-V 值（峰—谷值：高度的最大值和最小值的差值）和 rms 被减小。即进行半导体膜 24b 的平整（图 1F）。所使用的激光（第二激光）是准分子激光，波长为 400nm 或更小，或 YAG 激光器的二次谐波和三次谐波。另外，从紫外光灯发出的光可以用作准分子激光的替换。要指出的是，第二激光的能量密度比第一激光的能量密度大，优选大 30—60 mJ/cm²。

另外，通过使用含臭氧的水溶液（通常是臭氧水）形成氧化物膜（称为化学氧化物膜），以形成总厚度为 1—10nm 的氧化物膜阻挡层 26。然后在阻挡层 26 上形成含有惰性气体元素的第二半导体膜 27（图 5A）。阻挡层 26 在后面的只选择性除去第二半导体膜 106 时起到蚀刻阻挡器的作用。另外，可以通过用水溶液处理而类似的形成化学氧化物，作为用于含有臭氧的水溶液的基板，在该水溶液中例如硫酸、盐酸或硝酸的酸被混合了过氧化氢水溶液。也可以使用其他的方法来形成阻挡层 26，其中通过在氧气中照射紫外光而产生臭氧，并氧化具有晶体结构的半导体膜的表面。另外，可以利用如等离子体 CVD、溅射或蒸发的方法作为形成阻挡层 26 的其他方法而将厚为 1—10nm 量级的氧化物膜沉积为阻挡层。另外，可以用清洁炉在 200—350℃ 量级的温度下加热而形成薄的氧化物膜，作为形成阻挡层 26 的另一种方法。要指出的是，对形成阻挡层 26 的方法没有特别的限制，只要能够通过上述方法中的一种或其结合形成即可。但是阻挡层 26 必须具有的膜质量或薄厚应当为使得在第一半导体膜中的镍可以通过后面的吸气而移动到第二半导体膜中。

此处，含有惰性气体元素的第二半导体膜 27 通过溅射形成，以形成吸气位置。要指出的是，溅射条件优选被适当的调整，以使得惰性气体元素不被加入到第一半导体膜中。选自氦（He）、氖（Ne）、氩（Ar）、氪（Kr）和氙（Xe）的一种或多种元素被作为惰性气体元素。在这些元素中，优选使用氩（Ar），它是低成本气体。此处，在含有惰性气体元素的气氛中使用硅靶以形成第二半导体膜。关于将稀有气体元素即惰性气体的离子包含在膜中的方法有两种：一种是形成不饱和键以赋予半导体膜以扭曲，另一种是在半导体膜的晶格中形成扭曲。如果使用具有比硅的原子半径大的元素，例如氩（Ar）、氪（Kr）或氙（Xe），就可以明显的获得

半导体膜晶格中的扭曲。不仅是通过在膜内包含稀有气体元素而形成的晶格扭曲，也形成不成对的键来有助于吸气反应。

另外，在采用含磷（具有单导电类型的杂质元素）的靶形成第二半导体膜的情况下，除了用稀有气体元素进行吸气之外，采用磷的库仑力来进行吸气。

吸气之后进行热处理，以减少第一半导体膜中的金属元素（镍）的浓度或将其从第一半导体膜中除去（图 5B）。可以进行强光照射处理或热处理来作为加热处理。金属元素在图 5B 中所示箭头方向移动（即在从衬底侧向第二半导体膜表面的方向），以除去被阻挡层 26 所覆盖的第一半导体膜 24b 中含有的金属元素或降低该金属元素的浓度。金属元素在吸气过程中移动的距离可以是至少第一半导体膜厚度级别的距离，因此可以以相对短的时间完成吸气。进行充分的吸气以使得所有的镍移动至第二半导体膜 27，而不会被隔离在第一半导体膜 24b 中，因此在第一半导体膜 24b 中所含的镍基本不存在。即进行吸气从而第一半导体膜中的镍的浓度变得等于或小于 $1 \times 10^{18}/\text{cm}^3$ ，优选是等于或小于 $1 \times 10^{17}/\text{cm}^3$ 。

在本说明书中，吸气是指金属元素从要被吸气的区域（此处是第一半导体膜）因为热能而散发，以及金属元素因为扩散而移至吸气位置的移动。因此，吸气取决于加工温度，随着温度的升高处理时间变短。

另外，在采用强光照射的方法作为吸气热处理的情况下，用于加热的灯的光源打开 1—60 秒，优选是 30—60 秒，该操作重复 1—10 次，优选是 2—6 次。尽管可以任意设置光源的发光强度，但是半导体膜要被瞬时加热至 600—1000℃，优选是 700—750℃。

在进行热处理的情况下，可以在氮气中在 450—800℃加热 1—24 小时，例如在 550℃加热 14 小时。除了热处理之外，可以照射强光。

然后，利用阻挡层 26 作为蚀刻阻挡器而只选择性的除去第二半导体膜，也除去氧化物膜 26 形成的阻挡层。可以进行不利用 ClF_3 等离子体的干法刻蚀，或者进行采用碱溶液例如胍或含有四乙基氢氧化铵（化学式为 $(\text{CH}_3)_4\text{NOH}$ ）的水溶液的湿法刻蚀，作为选择性的只除去第二半导体膜的方法。另外，优选在除去第二半导体膜之后除去阻挡层，因为通过用 TXRF 测量镍浓度在阻挡层的表面检测到了高浓度的镍。利用含有氢氟酸的蚀刻剂除去阻挡层。

然后利用已知的形成图案的方法将平整的半导体膜 24b 形成为具有理

想形状的半导体层 28 (图 5C)。优选在表面上通过采用臭氧水在形成抗蚀剂掩膜之前形成薄的氧化物膜。

然后在采用含有氢氟酸的蚀刻剂清洁了半导体膜的表面之后,形成包括硅作为主要成分的成为栅绝缘膜 29 的绝缘膜。优选表面的清洁和栅绝缘膜的形成是连续的,而不会将其暴露在大气中。

然后按照与本发明实施方案模式中同样的方法进行后面的步骤,以形成 TFT (图 5D)。要指出的是,附图标记 29—36 分别表示栅绝缘膜、栅电极、源区、漏区、通道形成区、源电极、漏电极以及中间层绝缘膜。

另外,该实施方案可以与本发明的实施方案模式自由的结合。另外,本实施方案也可以和其他已知的吸气方法结合。

另外,以下情况也是可以的:通过吸气将半导体层形成为预定形状,然后在除去氧化物膜之后,在惰性气氛或真空中进行第二激光的照射,以进行平整,而在吸气之前不进行第二激光的照射。

[实施方案 2]

以下参考图 6—8 描述本发明的一个实施方案。此处,详细描述同时也在同一衬底上制造像素部分和设置在像素部分周围的驱动回路的 TFT (n 通道 TFT 和 p 通道 TFT) 的方法。

首先,在衬底 100 上形成基底绝缘膜 101,获得具有晶体结构的第一半导体膜。然后将半导体膜蚀刻成理想的形状以形成岛状的彼此分开的半导体层 102—106。

使用玻璃衬底 (#1737) 作为衬底 100。对于基底绝缘膜 101,采用等离子体 CVD 方法在 400℃ 的膜沉积温度形成以 SiH_4 、 NH_3 和 N_2O 作为原料气 (组成比为 $\text{Si}=32\%$, $\text{O}=27\%$, $\text{N}=24\%$, $\text{H}=17\%$) 形成的氧氮化硅膜 101a,其厚度为 50nm (优选为 10—200nm)。然后用臭氧水清洁了表面之后,利用稀氢氟酸 (稀释为 1/100) 除去表面上的氧化物膜。然后采用等离子体 CVD 方法在 400℃ 的膜沉积温度形成以 SiH_4 和 N_2O 作为原料气 (组成比为 $\text{Si}=32\%$, $\text{O}=59\%$, $\text{N}=7\%$, $\text{H}=2\%$) 形成的氢化的氧氮化硅膜 101b,其厚度为 100nm (优选为 50—200nm),由此形成层状物。另外在不暴露在大气的环境下,用 SiH_4 作为膜沉积气体,采用等离子体 CVD 方法在 300℃ 的膜沉积温度形成具有无定形结构的半导体膜 (在这种情况下是无定形硅膜),厚度为 54nm (优选是 25—80nm)。而且可以用 Si_2H_6 或 SiF_4 代替 SiH_4 ,用 GeF_4 代替 GeH_4 。

在该实施方案中，基底膜 101 显示为双层结构，但是可以采用单层绝缘膜或其中层压了两层或更多层的结构。另外，对半导体膜材料没有限制。但是该半导体膜优选由硅或硅锗 ($\text{Si}_x\text{Ge}_{1-x}$ ($x=0.0001-0.02$)) 合金采用已知的方法（溅射、LPCVD、等离子体 CVD 等）形成。另外，等离子体 CVD 设备可以是单晶片类型或批量类型。另外，基底绝缘膜和半导体膜可以在同一个膜形成腔中在不暴露于大气的环境下连续形成。

然后，在具有无定形结构的半导体膜表面被清洁之后，在表面由臭氧水形成厚度约为 2nm 的非常薄的氧化物膜。然后为了控制 TFT 的阈值，进行微量杂质元素（硼或磷）的掺杂。此处，采用离子掺杂方法，其中乙硼烷 (B_2H_6) 被等离子体激发而不是质量分离，在如下掺杂条件下将硼加入到无定形硅膜中：加速电压 15KV；用氢稀释为 1% 的乙硼烷气体流速为 30sccm；剂量为 $2 \times 10^{12}/\text{cm}^2$ 。

然后用旋涂器涂布含有重量比为 10ppm 的镍的醋酸镍盐溶液。作为涂布的代替，可以采用向整个表面通过溅射而喷射镍元素的方法。

然后进行热处理以进行结晶，由此形成具有晶体结构的半导体膜。采用电炉或强光照热的加热方法可以用于热处理。在采用电炉进行加热的情况下，可以在 500—650℃ 进行 4—24 小时。此处，在进行了脱氢的热处理（550℃1 小时）之后，进行用于结晶的热加工（550℃4 小时），由此获得具有结晶结构的硅膜。要指出的是，尽管采用炉子的加热方法而进行结晶，但是也可以采用灯退火的方法进行结晶。而且要指出的是，尽管此处使用采用镍作为促进硅结晶的金属元素的结晶方法，可以使用其他已知的结晶方法，例如采用固相生长方法以及激光结晶方法。

然后，在具有结晶结构的硅膜表面上的氧化物膜被稀氢氟酸等除去之后，在大气或在氧气中照射第一激光 (XeCl ：波长为 308nm)，用于提高结晶速度并修复保留在晶粒中的缺陷。使用波长为 400nm 或更小的准分子激光，或 YAG 激光的二次谐波或第三谐波。在任何情况下，使用具有大致为 10—1000Hz 的重复频率的脉冲激光，并通过光学系统将该激光会聚成 100—500mJ/cm²，以 90—95% 的重叠比例进行照射而扫描硅膜表面。要指出的是，通过第一激光照射在表面上形成氧化物膜，因为照射是在大气或氧气中形成的。

然后，在采用稀氢氟酸除去第一激光照射形成的氧化物膜之后，在氮气或真空中进行第二激光照射，由此平整半导体膜的表面。使用波长为

400nm 或更小的准分子激光，或 YAG 激光的二次谐波或第三谐波作为激光（第二激光）。第二激光的能量密度比第一激光的大，优选大 30—60mJ/cm²。

然后，用臭氧水对表面进行 120 秒的处理，由此形成总体厚度为 1—5nm 的由氧化物膜构成的阻挡层。

通过溅射在阻挡层上形成厚度为 150nm 的含有氩元素的无定形硅膜，该氩元素变为吸气位置。在该实施方案中溅射的膜沉积条件是：膜沉积压力为 0.3Pa，气体（氩）流速为 50sccm，膜沉积功率为 3KW，衬底温度为 150℃。要指出的是，在上述条件下，在无定形硅膜中所含有的氩元素的原子浓度为 $3 \times 10^{20}/\text{cm}^3$ — $6 \times 10^{20}/\text{cm}^3$ ，氧的原子浓度为 $1 \times 10^{19}/\text{cm}^3$ — $3 \times 10^{19}/\text{cm}^3$ 。然后采用灯退火设备在 650℃ 进行 3 分钟的热处理以进行吸气。

随后，利用阻挡层作为蚀刻停止器选择性的除去含有氩元素（它是吸气位置）的无定形硅膜，然后利用稀氢氟酸选择性的除去阻挡层。要指出的是，存在一种倾向，即在吸气中镍可能移动至高氧浓度的区域，因此理想的是在吸气之后除去由氧化物膜构成的阻挡层。

然后，在由臭氧水在所获得的具有晶体结构的硅膜（也被称为多晶硅膜）表面上形成薄氧化物膜之后，形成抗蚀剂掩膜，对其进行蚀刻以获得理想的形状，由此形成彼此分开的岛状半导体层 102—106。在半导体层形成之后，除去抗蚀剂制成的掩膜。

然后利用含有氢氟酸的蚀刻剂除去氧化物膜，同时清洁硅膜的表面。然后形成含有硅作为主要成分的绝缘膜，它变成栅绝缘膜 107。在该实施方案中，通过等离子体 CVD 形成厚度为 115nm 的氧氮化硅膜（组成比例：Si=32%，O=59%，N=7%，H=2%）。

然后如图 6A 所示，在栅绝缘膜 107 上，将厚度为 20—100nm 的第一导电膜 108a 和厚度为 100—400nm 的第二导电膜 108b 形成为层状体。在该实施方案中，在栅绝缘膜 107 上顺次层叠 50nm 厚的氮化钽膜和 370nm 厚的钨膜。

作为形成第一导电膜和第二导电膜的导电材料，采用选自 Ta、W、Ti、Mo、Al 和 Cu 的元素或含有上述元素作为主要成分的合金材料或化合物材料。另外，以掺杂了杂质元素例如磷的多晶硅膜或 AgPdCu 合金为代表的半导体膜可以作为第一导电膜和第二导电膜。另外，本发明不限于双层结构。例如可以采用三层结构，其中 50nm 厚的钨膜、膜厚为 500nm 的 Al

和 Si 的合金 (Al-Si) 膜和 30nm 厚的氮化钛膜被顺次层叠。另外, 在三层结构的情况下, 氮化钨可以用于代替第一导电膜中的钨, 铝和钛 (Al-Ti) 的合金膜可以用于代替第二导电膜中的 Al 和 Si 的合金 (Al-Si) 膜, 钛膜可以用于代替第三导电膜的氮化钛膜。另外, 可以采用单层结构。

然后, 如图 6B 所示, 通过曝光步骤形成掩膜 110—115, 进行第一蚀刻过程以形成栅电极和导线。在第一和第二蚀刻条件下进行第一蚀刻过程。优选采用 ICP (感应耦合等离子体) 方法进行蚀刻。采用 ICP 蚀刻方法, 并适当的调整蚀刻条件 (施加于线圈形状的电极的电能、施加在衬底侧的电极的电能、衬底侧的电极的温度等), 由此可以按照理想的锥形来蚀刻膜。要指出的是, 可以适当的采用以 Cl_2 、 BCl_3 、 SiCl_4 和 CCl_4 为代表的氯一基的气体、以 CF_4 、 SF_6 和 NF_3 为代表的氟一基气体以及 O_2 作为蚀刻气体。

在该实施方案中, 也向衬底 (样品台) 施加 150W 的 RF 功率 (13.56MHz), 以施加基本负性自偏置电压。在第一蚀刻条件下, 蚀刻 W 膜以将第一导电层的端部形成为锥形。在第一蚀刻条件下, 对 W 的蚀刻速率为 200.39nm/min, 对 TaN 的蚀刻速率为 80.32nm/min, W 对 TaN 的选择比约为 2.5。另外, 在第一蚀刻条件下, W 的圆锥角大约是 26° 。然后将第一蚀刻条件变为第二蚀刻条件, 而不除去抗蚀剂制成的掩膜 110—115。采用 CF_4 和 Cl_2 作为蚀刻气体, 气体的流速设定为 30/30sccm, 在 1Pa 的压力下向线圈形状的电极施加 500W 的 RF 功率 (13.56MHz), 以产生等离子体, 由此进行 30 秒的蚀刻。向衬底侧 (样品台) 施加 20W 的 RF 功率 (13.56MHz), 以施加基本负性自偏置电压。在第二蚀刻条件下, 其中混合了 CF_4 和 Cl_2 , 以相同的程度来蚀刻 W 膜和 TaN 膜。在第二蚀刻条件下, 对 W 的蚀刻速率为 58.97nm/min, 对 TaN 的蚀刻速率为 66.43nm/min。要指出的是, 将蚀刻时间增加 10—20%, 以进行蚀刻而不会在栅绝缘膜上留下残余。

在上述第一蚀刻过程中, 抗蚀剂制成的掩膜的形状是适当的, 由此因为施加给衬底侧的偏压的效果, 第一导电层的端部和第二导电层的端部分别都是锥形。锥形部分的角度被充分的设定在 $15-45^\circ$ 。

因此, 通过第一蚀刻过程形成了由第一导电层和第二导电层 (第一导电层 117a-121a 和第二导电层 117b-121b) 构成的第一形状的导电层 117—121。变成栅绝缘膜的绝缘膜 107 被刻蚀大约 10—20nm, 变为栅绝缘膜

116, 其中没有被第一形状导电层 117—121 覆盖的区域是薄的。

然后, 进行第二蚀刻过程, 而不除去抗蚀剂制成的掩膜。此处, 使用 SF_6 、 Cl_2 和 O_2 作为蚀刻气体, 气体的流速被设定为 24 / 12 / 24sccm, 在 1.3Pa 的压力下向线圈形状的电极施加 700W 的 RF 功率 (13.56MHz), 以产生等离子体, 由此进行 25 秒的蚀刻。向衬底侧 (样品台) 施加 10W 的 RF 功率 (13.56MHz), 以施加基本负性自偏置电压。在第二蚀刻条件下, 对 W 的蚀刻速率为 227.3nm/min, 对 TaN 的蚀刻速率为 32.1nm/min, W 对 TaN 的选择比约为 7.1, 对作为绝缘膜 116 的 SiON 的蚀刻速率是 33.7nm/min, W 对 SiON 的选择比约为 6.83。在采用 SF_6 作为蚀刻气体的情况下, 相对于绝缘膜 116 的选择比是高的, 如上所述。因此可以抑制膜厚的减小。在该实施方案中, 绝缘膜 116 的膜厚只减少了约 8nm。

通过第二蚀刻过程, W 的圆锥角变为 70° 。通过第二蚀刻过程, 形成第二导电层 124b—129b。另一方面, 很少蚀刻第一导电层成为第一导电层 124a—129a (图 6C)。要指出的是, 第一导电层 124a—129a 的尺寸基本与第一导电层 117a—122a 相同。实际上, 第一导电层的宽度可以减少大约 $0.3\mu\text{m}$, 即与第二蚀刻过程之前相比, 总线宽度大约减少了 $0.6\mu\text{m}$ 。但是, 第一导电层的尺寸基本没有变化。

然后除去抗蚀剂制成的掩膜, 然后进行第一掺杂过程以获得图 6D 所示的状态。可以通过离子掺杂或离子植入而进行掺杂。以 1.5×10^{14} 原子/ cm^2 的剂量在 60—100keV 的加速电压的情况下进行掺杂。作为赋予 n 型导电性的杂质元素, 一般使用磷 (P) 或砷 (As)。在这种情况下, 第一导电层和第二导电层 124—128 变为阻挡赋予 n 型导电性的杂质元素的掩膜, 以自对准的方式形成第一杂质区 130—134。向第一杂质区 130—134 以 $1 \times 10^{16}/\text{cm}^3$ 至 $1 \times 10^{17}/\text{cm}^3$ 的浓度加入赋予 n 型导电性的杂质元素。此处, 具有和第一杂质区域相同浓度范围的区域也被称为 n 区。

要指出的是, 尽管在该实施方案中在除去抗蚀剂制成的掩膜之后进行第一掺杂过程, 但是可以不除去抗蚀剂制成的掩膜就进行第一掺杂过程。

然后, 如图 7A 所示, 形成抗蚀剂制成的掩膜 135—137, 进行第二掺杂过程。掩膜 135 是用于保护形成驱动电路 p 通道 TFT 的半导体层的通道形成区及其周边的, 掩膜 136 用于保护形成驱动电路 n 通道 TFT 的半导体层的通道形成区及其周边的, 掩膜 137 是用于保护形成像素部分 TFT 的半导体层的通道形成区、其周边和存储电容器的。

在第二掺杂过程的离子掺杂条件下： 1.5×10^{15} 原子/cm² 的剂量，60—100keV 的加速电压，掺杂磷（P）。此处，以自对准的方式以第二导电层 124b-126b 作为掩膜在各自的半导体层中形成杂质区。当然，不向被掩膜 135—137 覆盖的区域加入磷。因此形成第二杂质区 138—140 以及第三杂质区 142。向第二杂质区 138—140 以 1×10^{20} /cm³ 至 1×10^{21} /cm³ 的浓度范围加入赋予 n 型导电性的杂质元素。此处，具有和第二杂质区域相同浓度范围的区域也被称为 n⁺ 区。

另外，由第一导电层以比第二杂质区的低的浓度形成第三杂质区，并以 1×10^{18} /cm³ 至 1×10^{19} /cm³ 的浓度范围加入赋予 n 型导电性的杂质元素。要指出的是，由于通过经第一导电层的具有锥形的部分进行掺杂，因此第三杂质区具有浓度梯度，其中杂质的浓度朝着锥形部分的端部方向增加。此处，具有和第三杂质区域相同浓度范围的区域也被称为 n 区。另外，在第二掺杂过程中，被掩膜 136—137 所覆盖的区域没有被加入杂质元素，变为第一杂质区 144 和 145。

然后在除去了抗蚀剂制成的掩膜 135—137 之后，新形成抗蚀剂制成的掩膜 146—148，进行如图 7B 所示的第三掺杂过程。

在驱动器回路中，通过上述第三掺杂过程，形成第四杂质区 149、150 以及第五杂质区 151、152，其中向形成 p 通道 TFT 的半导体层以及向形成存储电容器的半导体层加入赋予 p 型导电性的杂质元素。

另外，向第四杂质区 149 和 150 以 1×10^{20} /cm³ 至 1×10^{21} /cm³ 的浓度范围加入赋予 p 型导电性的杂质元素。要指出的是，在第四杂质区 149、150，已经在前述步骤（n⁺ 区）中加入了磷（P），但是可以按照磷的 1.5-3 倍的浓度加入赋予 p 型导电性的杂质元素。因此第四杂质区 149、150 具有 p 型导电性。此处，与第四杂质区具有相同浓度范围的区域也被称为 p⁺ 区。

另外，在与第二导电层 125a 的锥形部分重叠的区域形成第五杂质区 151 和 152，并以 1×10^{18} /cm³ 至 1×10^{20} /cm³ 的浓度加入赋予 p 型导电性的杂质元素。此处，与第五杂质区具有相同浓度范围的区域也被称为 p 区。

通过上述步骤，在各自的半导体层中形成具有 n 型或 p 型导电性的杂质区。导电层 124—127 变为 TFT 的栅电极。另外，导电层 128 变为电极之一，它形成像素部分内的存储电容器。另外，导电层 129 形成像素区内的源导线。

然后形成基本覆盖整个表面的绝缘膜（未显示）。在这个实施方案中，

通过等离子体 CVD 形成 50nm 厚的氧化硅膜。当然，绝缘膜不限于氧化硅膜，可以以单层或层叠的结构使用含有硅的其他绝缘膜。

然后对加入到各自半导体层中的杂质元素进行活化。在这个活化步骤中，使用利用了灯光源的快速热退火（RTA）方法、从背面辐射 YAG 激光器或准分子激光器发出的光、采用炉的热处理或其结合等。

另外，尽管在该实施方案描述了在活化之前形成绝缘膜的示例，但是可以在活化之后进行绝缘膜形成步骤。

然后，由氮化硅膜形成第一中间绝缘膜 153，进行热处理（300—550℃下 1—12 小时），由此进行半导体层的氢化（图 7C）。该步骤是通过在第一中间绝缘膜 153 所含有的氢来终止半导体层的悬空键的步骤。半导体层可以被氢化，而与氧化硅膜形成的绝缘膜（未显示）的存在无关。顺便提一句，在该实施方案中，含有铝作为其主要成分的材料被用作第二导电层，因此在氢化步骤中重要的是所采用的热处理条件是第二导电层能够承受的。作为氢化的另一种方法，可以进行等离子体氢化（采用等离子体激发的氢）。

然后，由有机绝缘材料在第一中间绝缘膜 153 上形成第二中间绝缘膜 154。在该实施方案中，形成厚度为 1.6 μm 的丙烯酸类树脂膜。然后形成通达源导线 129 的接触孔、分别通达导电层 127 和 128 的接触孔，以及通达各个杂质区的接触孔。在该实施方案中，顺次进行多个蚀刻过程。在该实施方案中，利用第一中间绝缘膜作为蚀刻阻挡器来蚀刻第二中间绝缘膜，利用绝缘膜（未显示）作为蚀刻阻挡器来蚀刻第一中间绝缘膜，然后蚀刻绝缘膜（未显示）。

此后，采用 Al、Ti、Mo、W 等形成导线和像素电极。作为电极和像素电极的材料，理想的是使用反射性能优异的材料，例如含 Al 或 Ag 作为它的主要成分的膜或上述膜的层叠膜。因此形成源电极或漏电极 155—160，栅导线 162、连接导线 161 以及像素电极 163。

如上所述，可以在同一衬底上形成具有 n 通道 TFT201、p 通道 TFT202 以及 n 通道 TFT203 的驱动回路 206 和具有 n 通道 TFT 构成的像素 TFT204 以及存储电容器 205 的像素部分 207（图 8）。在本说明书中，为了简便起见，上述衬底被称为有源矩阵衬底。

在像素部分 207，像素 TFT204（n 通道 TFT）具有通道形成区 167、形成栅电极的导电层 127 之外的第一杂质区 145（n⁺区）、以及用作源区

的第二杂质区 (n^+ 区) 140。另外, 在作为存储电容器 205 的电极之一的半导体层中, 形成第四杂质区 150 和第五杂质区 152。存储电容器 205 由第二电极 128 和以绝缘膜 (与栅绝缘膜同样的膜) 116 作为电介质的半导体层 150、152 以及 168 构成。

另外, 在驱动回路 206 中, n 通道 TFT201 (第一 n 通道 TFT) 具有通道形成区 164、隔着绝缘膜与形成栅电极的部分导电层 124 重叠的第三杂质区 (n^- 区) 142、以及用作源区或漏区的第二杂质区 (n^+ 区) 138。

另外, 在驱动回路 206 中, p 通道 TFT202 具有通道形成区 165、隔着绝缘膜与形成栅电极的部分导电层 125 重叠的第五杂质区 (p^- 区) 151、以及用作源区或漏区的第四杂质区 (p^+ 区) 149。

另外, 在驱动回路 206 中, n 通道 TFT203 (第二 n 通道 TFT) 具有通道形成区 166、隔着绝缘膜与形成栅电极的部分导电层 126 重叠的第一杂质区 (n^- 区) 144、以及用作源区或漏区的第二杂质区 (n^+ 区) 139。

上述 TFT201—203 被适当的结合, 以形成漂移电阻回路(shift resistor circuit)、缓冲回路、电平漂移回路、栅锁回路等, 由此形成驱动回路 206。例如, 在形成 CMOS 回路的情况下, n 通道 TFT201 和 p 通道 TFT202 可以彼此互补连接。

尤其是, n 通道 TFT203 的结构适合用于具有高驱动电压的缓冲电路, 以防止由于热载流子效应的损坏。

另外, 是 GOLD 结构的 n 通道 TFT201 的结构适合于可靠性最优先的回路。

本发明获得的平整度和晶体取向率高的半导体膜被形成用作 TFT 的有源层, 由此 TFT 所承受的电压和可靠性被提高。

另外, 在该实施方案中描述了制造有源矩阵衬底用于反射型显示器的示例。但是如果由透明导电膜形成像素电极, 尽管光掩膜的数量增加了 1 个, 但是可以形成透射型显示器。

而且, 该实施方案可以与任何实施方案模式和实施方案 1 自由结合。

[实施方案 3]

该实施方案描述了由在实施方案 2 中制造的有源矩阵衬底制造有源矩阵液晶显示器设备的过程。以下的描述参考图 9。

在根据实施方案 2 获得如图 8 所示的有源矩阵衬底之后, 在图 8 的有源矩阵衬底上形成取向膜, 并进行摩擦处理。在该实施方案中, 在形成取

向膜之前，对有机树脂膜例如丙烯酸类树脂膜形成图案，以在理想的位置形成柱状隔离件，将衬底分开。柱状隔离件可以被喷射在衬底整个表面上的球形隔离件所代替。

然后制备相对的衬底。该相对的衬底具有滤色片，其中有色层和光遮蔽层被相对于像素设置。光遮蔽层也被设置在驱动回路部分。形成偏振膜以覆盖滤色片和光遮蔽层。在偏振膜上，在像素部分由透明的导电层形成相对的电极。在相对的衬底的整个表面上形成取向膜并进行摩擦处理。

然后采用密封部件将相对的衬底粘接至其上形成有像素部分和驱动回路的有源矩阵衬底。该密封部件具有混合在其中的填料，填料连同柱状隔离件一起在两个衬底粘接在一起的同时使其保持着距离。将液晶材料注入到两个衬底之间，采用封装剂（未显示）来将衬底完全密封。可以使用已知的液晶材料。由此完成了有源矩阵液晶显示器。如果需要，将有源矩阵衬底或相对的衬底切割成所需形状的片。显示器可以采用已知的技术适当的设有偏振板。然后采用已知的方法将 EPF 连至衬底。

如此获得的液晶模块的结构参考俯视图 9 描述如下。

在有源矩阵衬底 301 的中心设置像素部分 304。在像素部分 304 之上设置用于驱动源信号行的源信号行驱动电路 302。在像素部分 304 的左边和右边设置了用于驱动栅信号行的栅信号行驱动电路 302。尽管在该实施方案中栅信号行驱动电路 303 是关于像素部分 304 对称的，但是液晶模块可以在像素部分的一侧上只有一个栅信号行驱动电路。在上述两个选项中，设计者可以选择就液晶模块的衬底尺寸等而言而适合的布局。但是，图 9 中的栅信号行驱动回路的对称布局就回路操作可靠性、驱动效率等而言是优选的。

信号被从柔性印刷电路（FPC）305 输入驱动回路。在中间绝缘膜和树脂膜中开有接触孔并且形成连接电极 309 从而通达设置在衬底 301 的给定位置中导线行之后，FPC305 通过各向异性导电膜等压配合。在该实施方案中，连接电极由 ITO 形成。

沿着衬底的围绕驱动电路和像素部分的周边施加密封剂 307。通过密封剂 307 将相对的衬底 306 粘接至衬底 301，同时提前在有源矩阵衬底上形成的隔离件将两个衬底之间的距离（衬底 301 和衬底 306 之间的距离）保持为恒定。通过衬底没有涂布密封剂 307 的区域注入液晶元件。然后用封装剂 308 将衬底密封。通过上述步骤完成了液晶模块。

尽管在所示的实施例中所有的驱动电路形成在衬底上，但是几个 IC 可以用于某些驱动电路。

另外，该实施方案可以与实施方案模式、实施方案 1 和实施方案 2 中的任何结构自由结合。

[实施方案 4]

实施方案 2 描述了反射型显示器的示例，其中由反射金属材料形成像素电极。在本实施方案中所述的是透射型显示器示例，其中像素电极由透光导电膜形成。

直到形成中间绝缘膜的步骤的制作过程都与实施方案 2 的过程相同，其描述在此省略。在根据实施方案 2 形成中间绝缘膜之后，由透光导电膜形成像素电极 601。透光导电膜的示例包括 ITO（铟锡氧化物合金）膜、氧化铟—氧化锌合金（ $\text{In}_2\text{O}_3\text{-ZnO}$ ）膜，氧化锌（ ZnO ）膜等。

然后在中间绝缘膜 600 中形成接触孔。再形成与像素电极重叠的连接电极 602。连接电极 602 通过接触孔连接至漏区。在形成连接电极的同时，形成其他 TFT 的源电极或漏电极。

尽管在所示的实施例中所有的驱动电路形成在衬底上，但是几个 IC 可以用于某些驱动电路。

如上所述完成有源矩阵衬底。由该有源矩阵衬底根据实施方案 3 来形成液晶模块。液晶模块设有背光 604 和光导向板 605，并被盖板 606 所覆盖，以完成有源矩阵液晶显示器，它的局部截面视图如图 10 所示。盖板被利用粘合剂或有机树脂粘接至液晶模块。当将该衬底粘接至相对的衬底时，该衬底可以被加有外框，从而框和衬底之间的空间被填充有用于粘接的有机树脂。由于该显示器是透射型，因此有源矩阵衬底和相对的衬底分别都需要粘接有偏振片 603。

该实施方案可以与实施方案模式、实施方案 1-3 中的任何结构自由结合。

[实施方案 5]

在该实施方案中，制造设有 EL（电发光）元件的发光显示器的示例如图 11A 和 11B 所示。

图 11A 是 EL 模块的俯视图，图 11B 是沿着图 11A 的 A-A' 线的截面视图。在具有绝缘表面的衬底 900（例如玻璃衬底、结晶玻璃衬底、塑料衬底等）上，形成像素部分 902、源侧驱动电路 901、栅侧驱动电路 903。

像素部分和驱动电路可以根据上述实施方案来获得。另外，附图标记 918 表示密封部件，附图标记 919 表示 DLC 膜。像素部分和驱动电路部分被密封部件 918 所覆盖，该密封部件被保护膜 919 所覆盖。另外，保护膜 919 被盖板部件 920 用粘合剂所密封。理想的是，盖板部件 920 由与衬底 900 相同的材料构成，例如是玻璃衬底，以能够承受热或外力导致的变形。盖板部件 920 通过喷砂等被加工为具有凹形（深度为 $3\text{-}10\mu\text{m}$ ），如图 11B 所示。理想的是盖板部件 920 还被加工形成凹陷部分（深度为 $50\text{--}200\mu\text{m}$ ），其中可以设置干燥剂 921。另外在制造多个 EL 模块的情况下，在衬底和盖板部件被彼此连接之后，可以采用 CO_2 激光器等分割，从而端面彼此匹配。

要指出的是，附图标记 908 表示用于传输输入源侧驱动电路 901 和栅侧驱动电路 903 的信号的导线，并且接收来自外部输入端 FPC(柔性印刷电路)909 的视频信号和时钟信号。要指出的是，尽管在图中只显示了 FPC，但是印刷电路板（PWB）可以连接至 FPC。本说明书中的发光设备不仅包括发光设备的主体，而且包括连接有 FPC 或 PWB 的发光设备。

以下参考图 11B 描述局部结构。在衬底 900 上设置绝缘膜 910，在绝缘膜 910 上形成像素部分 902 和栅侧驱动电路 903，由包括电流控制 TFT911 和连至电流控制 TFT911 的漏极的像素电极 912 的多个像素构成像素部分 902。另外栅侧驱动电路 903 采用其中结合了 n 通道 TFT913 和 p 通道 TFT914 的 CMOS 电路形成。

上述 TFT（包括 911、913 和 914）可以根据实施方案 2 中的 n 通道 TFT201 和 p 通道 TFT202 来制造。

要指出的是，作为设置在 TFT 和 EL 元件之间的绝缘膜的材料，适当的是使用不仅能阻挡杂质离子例如碱金属离子或碱土金属离子的扩散并且能积极的吸收杂质离子例如碱金属离子或碱土金属离子的材料，进一步是使用能够承受后面的加工温度的材料。作为满足上述条件的材料，其示例是含有大量氟的氮化硅膜。在氮化硅膜中所含氟浓度为 $1\times 10^{19}/\text{cm}^3$ 或更大，优选的是，氮化硅膜中氟的组成比例为 1—5%。氮化硅膜中的氟与碱金属离子或碱土金属离子键连，并吸收进入膜。另外，作为另一个示例，给出含有锑（Sb）化合物、锡（Sn）化合物或铟（In）化合物构成的微粒的有机树脂膜，该微粒吸收碱金属离子、碱土金属离子等，例如含有五氧化二锑（ $\text{Sb}_2\text{O}_5 \cdot n\text{H}_2\text{O}$ ）微粒的有机树脂膜。要指出的是，该有机树脂膜

含有的微粒其平均颗粒尺寸为 10—20nm，具有高透光性。以五氧化二锑微粒为代表的锑化合物特别适合于吸收例如碱金属离子或碱土金属离子的杂质。

像素电极 912 起到发光元件（EL 元件）的阳极的作用。另外，在像素电极 912 的两端形成触排 915，在像素电极 912 上形成 EL 层 916 以及发光元件的阴极 917。

作为 EL 层 916，发光层、电荷传输层和电荷注入层可以自由结合以形成 EL 层（用于发光和载流子移动发光的层）。例如，可以使用低分子量有机 EL 材料或高分子量有机 EL 材料。另外，作为 EL 层，可以使用由通过单线激发态发光（荧光）的发光材料（单线态化合物）形成的薄膜，或者由通过三线激发态发光（荧光）的发光材料（三线态化合物）形成的薄膜。另外，可以使用无机材料例如碳化硅用于电荷传输层或电荷注入层。可以使用已知的材料作为有机 EL 材料或无机材料。

阴极 917 也起到所有像素公用的导线的功能，并通过连接导线 908 被电连接至 FPC909。另外，像素部分 902 和栅侧驱动电路 903 中的所有的元件被阴极 917、密封部件 918 和保护膜 919 所覆盖。

要指出的是，对可见光透明或半透明的材料优选用作密封部件 918。另外，理想的是，由尽可能不会渗透湿气或氧气的材料形成密封部件 918。

另外，在通过密封部件 918 完全覆盖发光元件之后，优选的是，在至少密封部件 918 的表面（暴露表面）上设置 DLC 膜等构成的保护膜 919，如图 11A 和 11B 所示。另外，可以在包括衬底背面在内的所有表面上设置保护膜。此处，必须加以注意，保护膜不沉积在设置有外部输入端（FPC）的部分。可以使用掩膜，以不形成保护膜。或者，外部输入端部分可以被 Teflon（注册商标）等形成的带所覆盖，该带被用作 CVD 设备中的掩膜带，以不形成保护膜。

采用密封部件 918 和带有上述结构的保护膜来密封发光元件，由此发光元件可以完全与外界隔离。因此可以防止因为 EL 层的氧化而促进恶化的物质，例如湿气或氧气从外界渗入。因此可以获得具有高可靠性的发光设备。

另外，可以采用这样的结构，其中像素电极是阴极，EL 层和阳极被层叠以由此提供与图 11A 和 11B 相反方向的发光。

要指出的是，该实施方案可以与实施方案模式和实施方案 1 中任何一

个自由结合。

[实施方案 6]

通过实施本发明而形成的驱动电路和像素部分可以用于各种模块（有源矩阵类型的液晶模块、有源矩阵类型的 EL 模块和有源矩阵类型的 EC 模块）。即本发明可以在集成有作为显示部分的模块的所有电子设备中实施。

作为这种电子设备，此处要提出的是视频摄像机、数字摄象机、头部安装的显示器（护目镜型显示器）、车用导航系统、投影仪、车用立体声、个人计算机、便携式信息终端（可移动计算机、移动电话或电子图书）等。这些设备的示例如图 12—14 所示。

图 12A 表示个人计算机，包括主体 2001、影像输入部分 2002、显示部分 2003 以及键盘 2004。本发明可以用于显示部分 2003。

图 12B 表示视频摄象机，包括主体部分 2101，显示部分 2102、声音输入部分 2103、操作开关 2104、电池 2105 和影像接收部分 2106。本发明可以用于显示部分 2102。

图 12C 表示移动计算机，包括主体部分 2201、摄象机部分 2202、影像接收部分 2203、操作开关 2204 以及显示部分 2205。本发明可以用于显示部分 2205。

图 12D 表示护目镜型显示器，包括主体部分 2301、显示部分 2302 以及臂部分 2303。本发明可以用于显示部分 2302。

图 12E 表示采用记录有程序的记录介质（以下称为记录介质）的游戏机，包括主体部分 2401、显示部分 2402、扬声器部分 2403、记录介质 2404 以及操作开关 2405。该游戏机采用 DVD（数字通用盘）或 CD 作为记录介质，可以听音乐、看电影和玩游戏或上互联网。本发明可以用于显示部分 2402。

图 12F 表示数字摄象机，包括主体部分 2501、显示部分 2502、眼睛接触部分 2503、操作开关 2504 以及影像接收部分（未显示）。本发明可以用于显示部分 2502。

图 13A 表示前式投影仪，包括投影设备 2601 以及屏幕 2602。本发明可以用于形成部分投影设备 2601 的液晶模块 2808。

图 13B 表示后式投影仪，包括主体部分 2701、投影设备 2702、反射镜 2703 和屏幕 2704。本发明可以用于形成部分投影设备 2702 的液晶模

块 2808。

图 13C 表示图 13A 和 13B 所示的投影设备 2601 和 2702 的结构示例。投影设备 2601 或 2702 由光源光学系统 2801、反射镜 2802、以及 2804—2806、二向色镜 2803、棱镜 2807、液晶显示设备 2808、相差板 2809 和投影光学系统 2810 构成。投影光学系统 2810 由包括投影透镜的光学系统构成。尽管该实施方案中显示的是三板类型，但是该实施方案不限于此，可以是例如单板类型。另外，实施本实施方案的人会在光路中相应的设置光学系统，例如光学透镜、具有偏振功能的膜、用于调整相差的膜或 IR 膜，如图 13C 箭头所示。

图 13D 表示图 13C 中光源光学系统 2801 的结构示例。根据该实施方案，光源光学系统 2801 由反射器 2811、光源 2812、透镜阵列 2813 和 2814、偏振转换元件 2815 和聚焦透镜 2816 构成。图 13D 所示的光源光学系统只是一个示例，该实施例不限于此。例如，实施本实施方案的人会在光源光学系统中相应的设置光学系统，例如光学透镜、具有偏振功能的膜、用于调整相差的膜或 IR 膜。

但是根据图 13 所示的投影仪，显示了使用透射型电光设备的情况，没有显示用于反射类型电光设备和 EL 模块的示例。

图 14A 表示移动电话，包括主体部分 2901、声音输出部分 2902、声音输入部分 2903、显示部分 2904、操作开关 2905、天线 2906 和影像输入部分（CCD、影像传感器等）2907。本发明可以用于显示部分 2904。

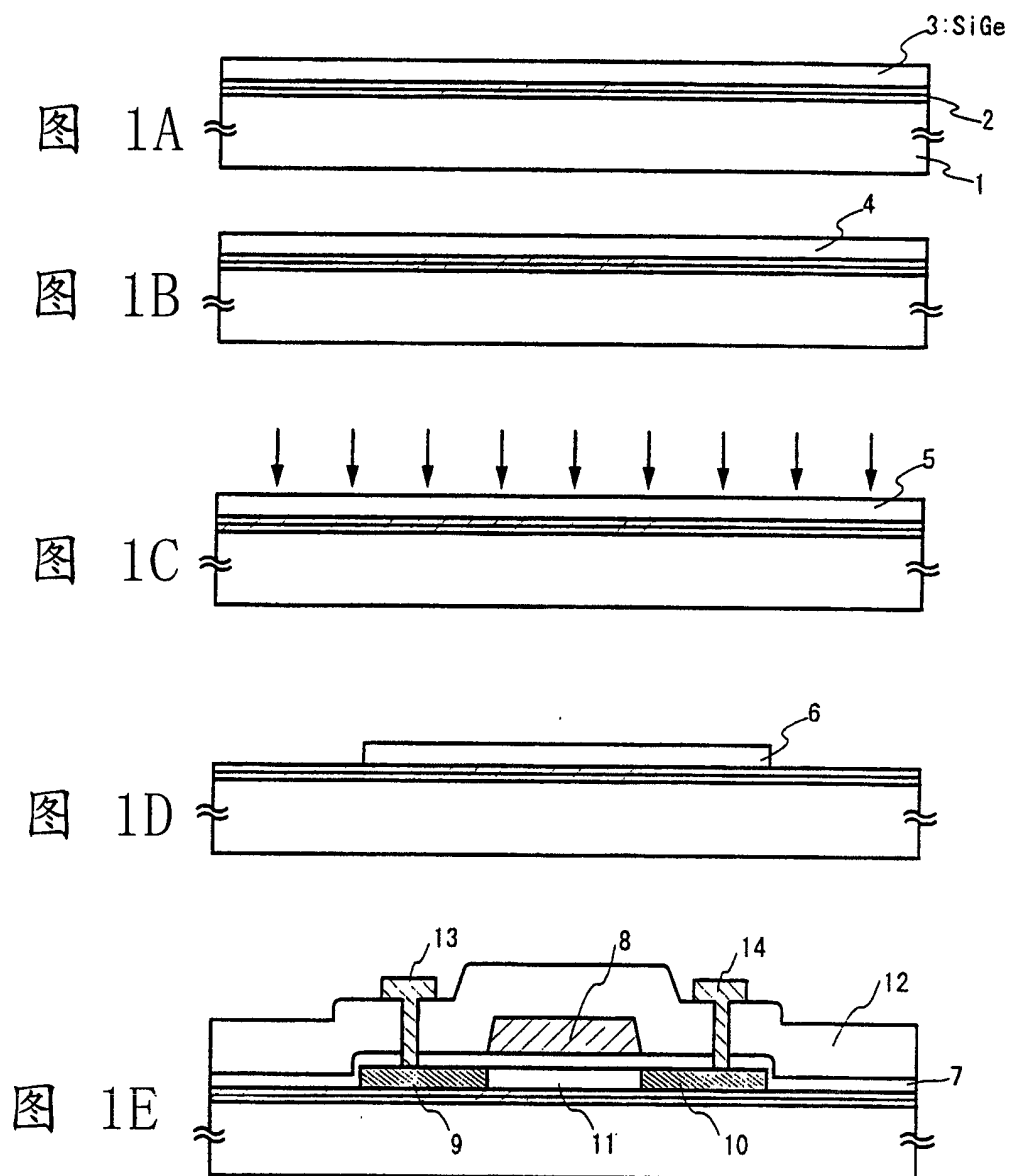
图 14B 表示便携书（电子图书），包括主体部分 3001、显示部分 3002 和 3003、记录介质 3004、操作开关 3005 和天线 3006。本发明可以用于显示部分 3002 和 3003。

图 14C 表示显示器，包括主体部分 3101、支撑基底 3102 和显示部分 3103。本发明可以用于显示部分 3103。

另外图 14C 所示的显示器是小型、中等或大型的，例如显示器的屏幕为 5—20 英寸。优选的是通过尺寸为 1×1m 的衬底形成多次图案来大量生产以形成这种尺寸的显示部分。

如上所述，本发明的使用范围非常广，可以用于所有领域的电子设备。本发明的电子设备可以自由的结合实施方案 1—5 的结构来形成。

根据本发明，形成平整度和晶体取向率高的半导体膜，用于 TFT 的有源层，由此可以获得具有更少变化的低 OFF 电流值的半导体设备。



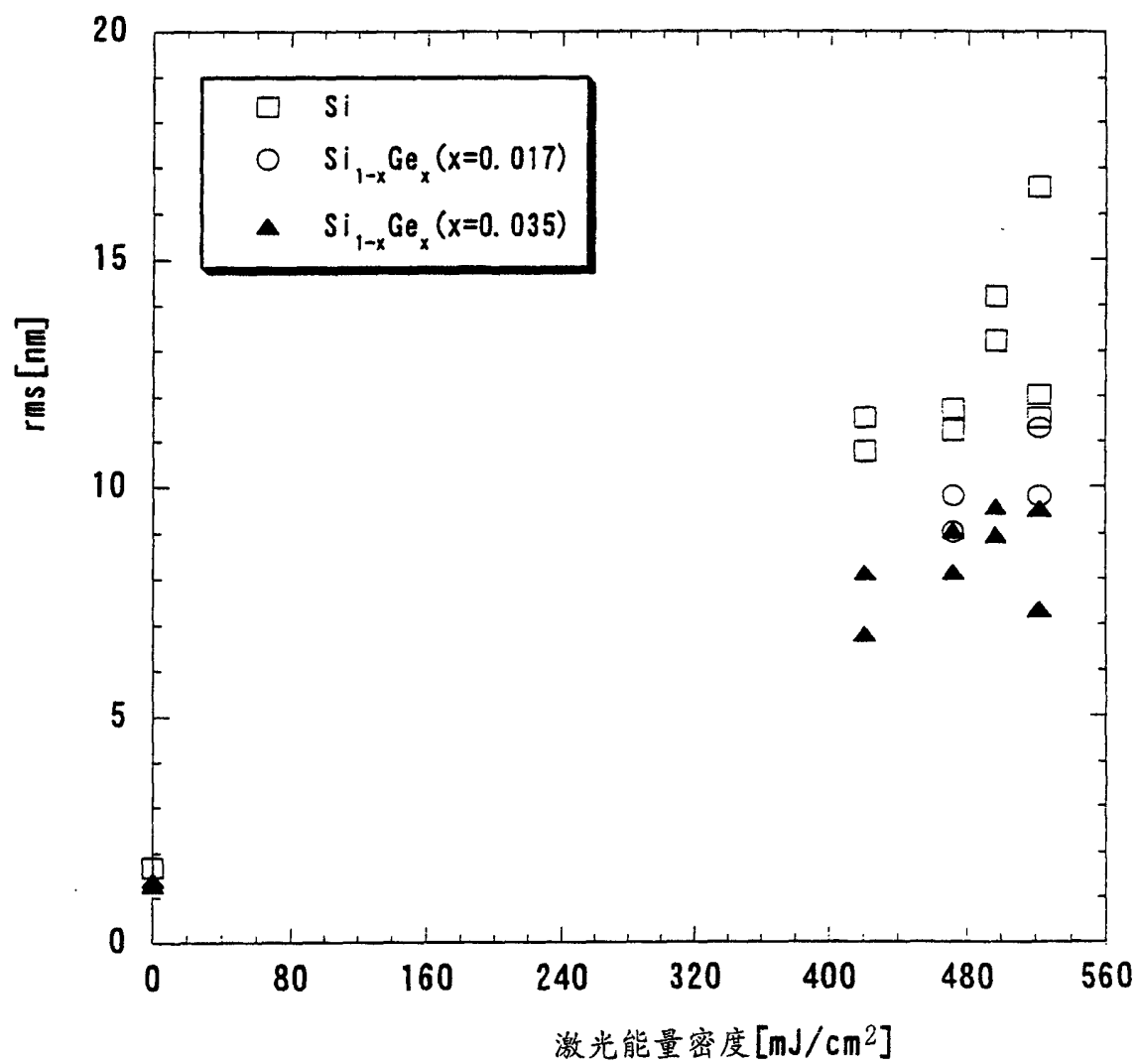


图 2

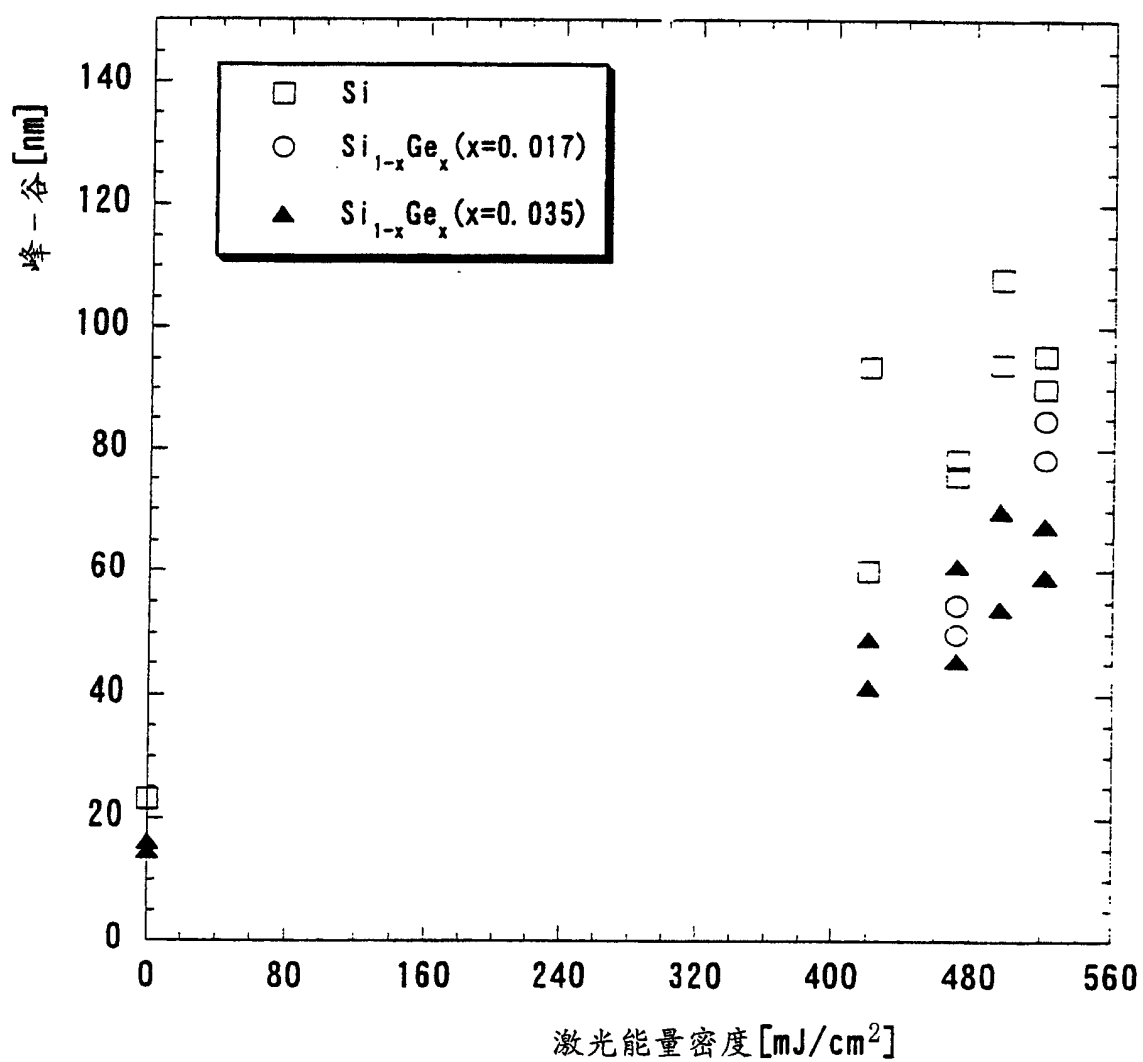
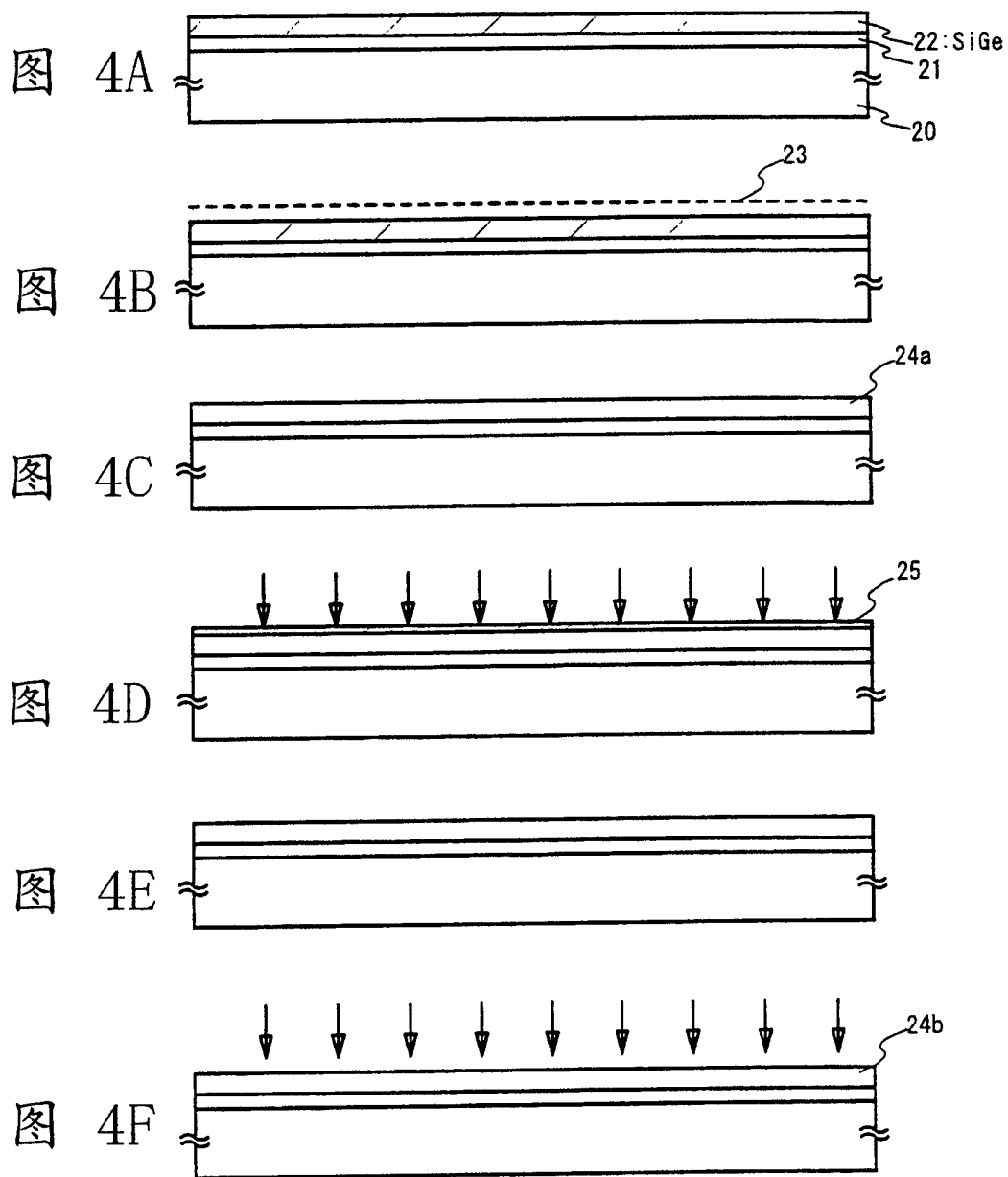
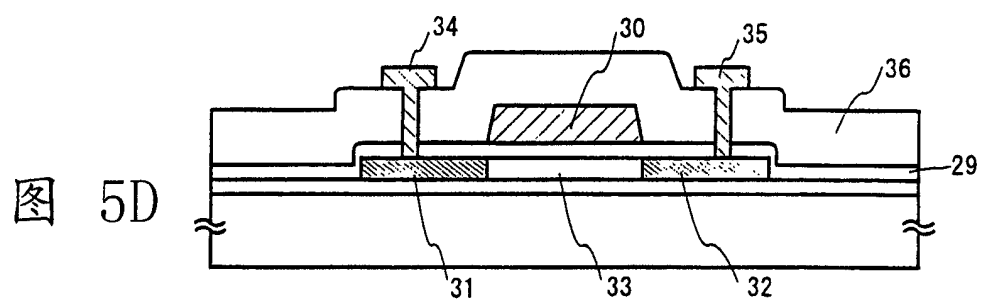
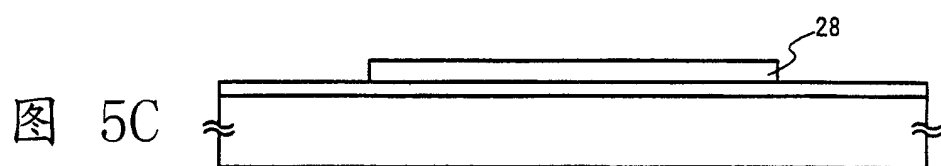
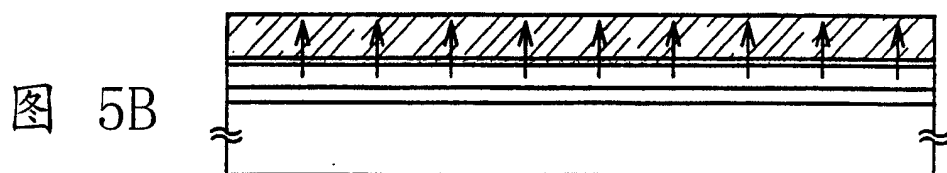
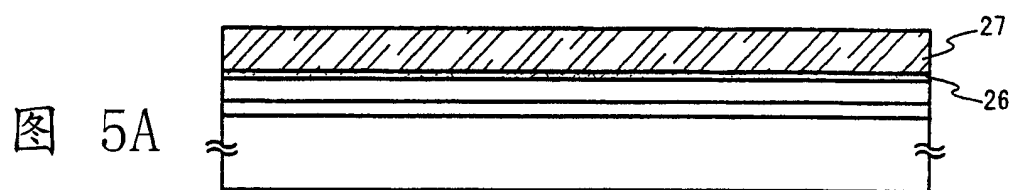
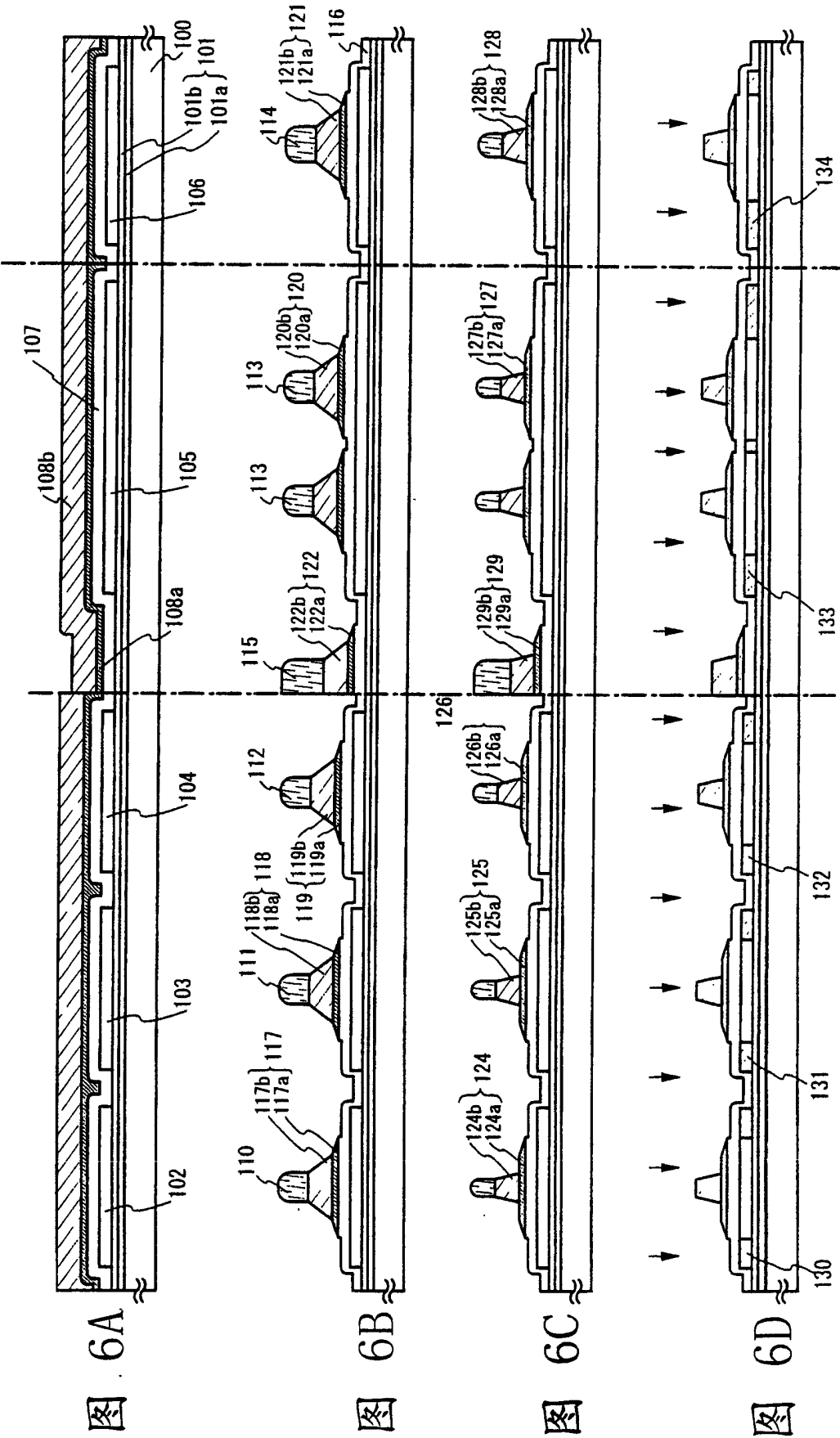
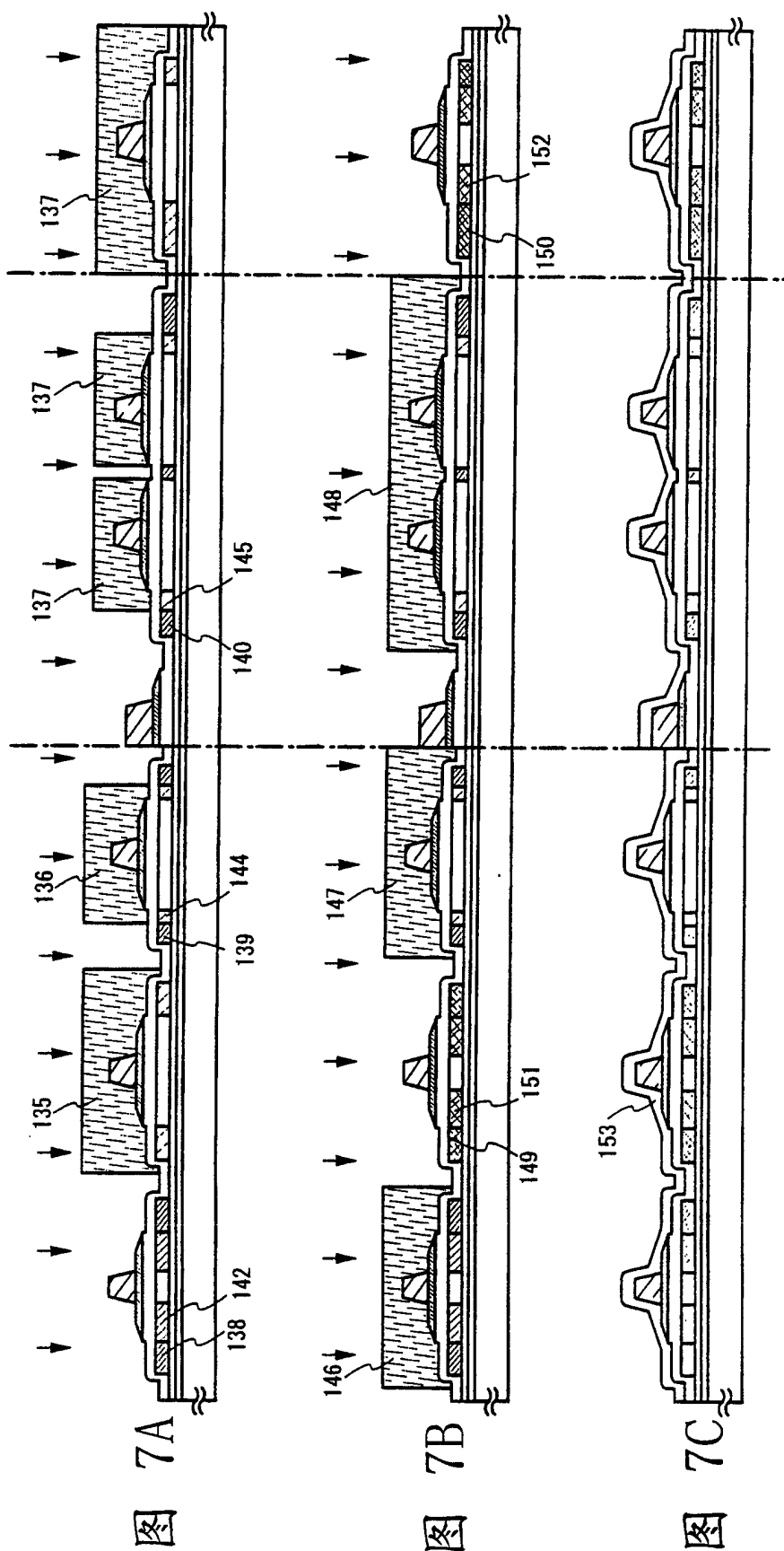


图 3









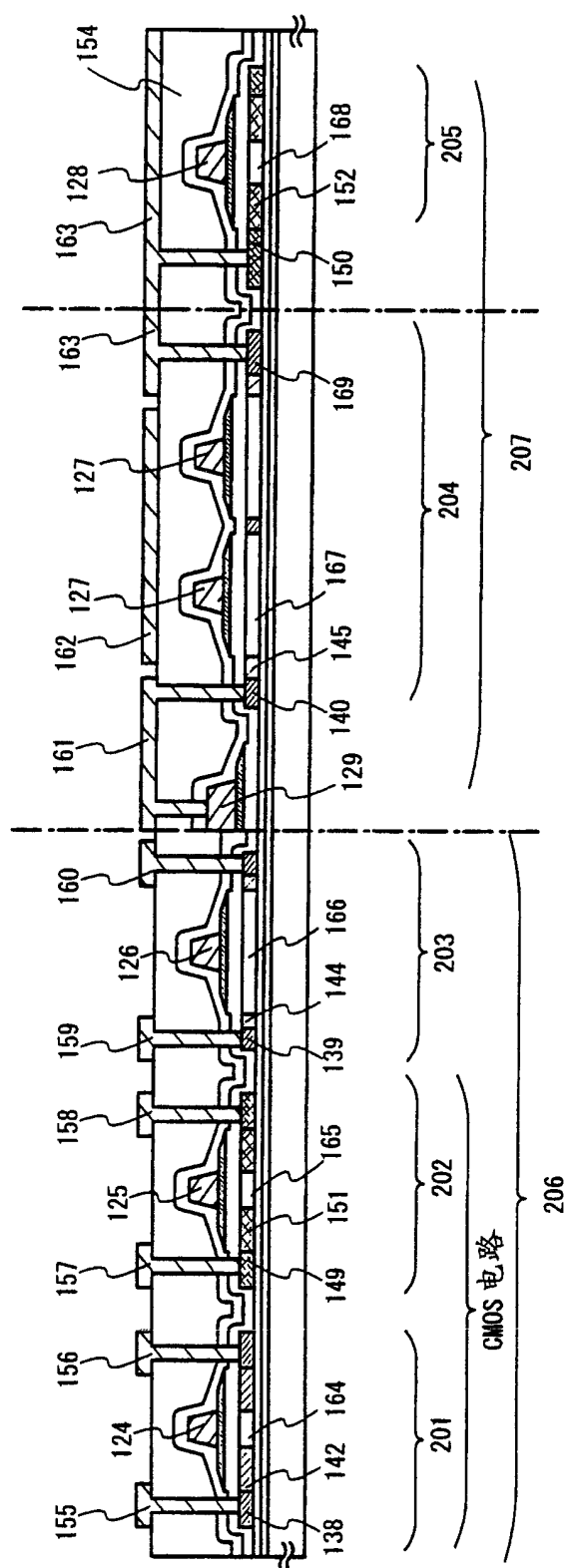


图 8

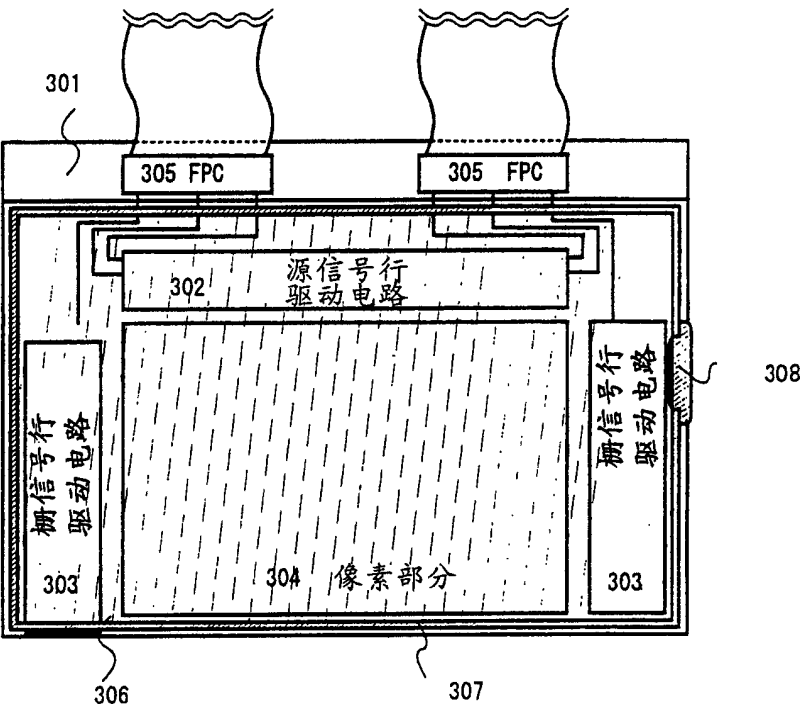


图 9

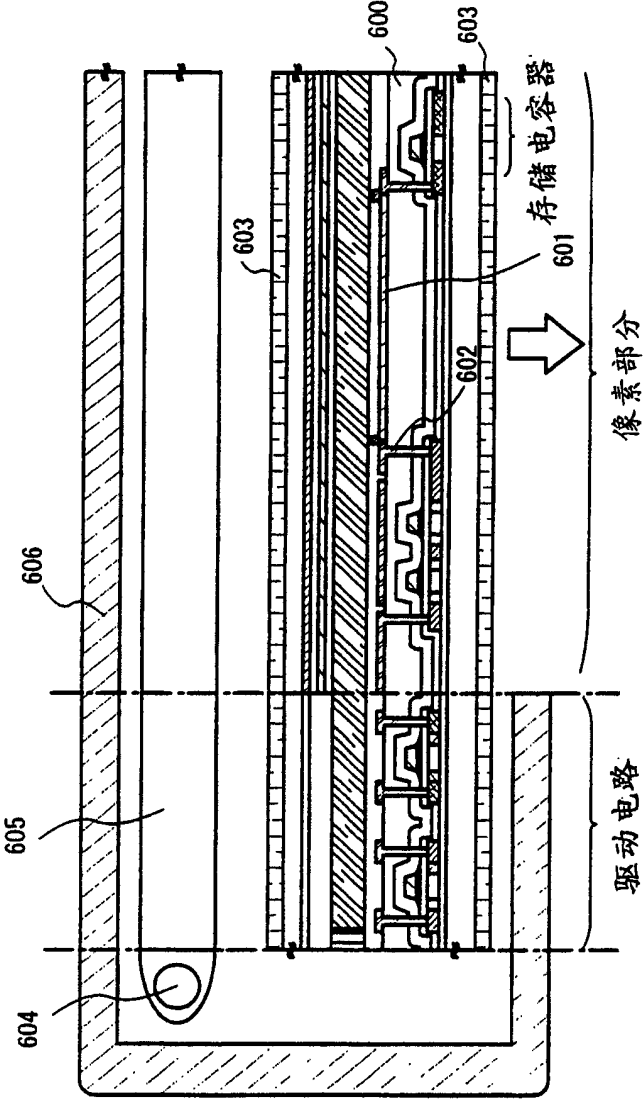


图 10

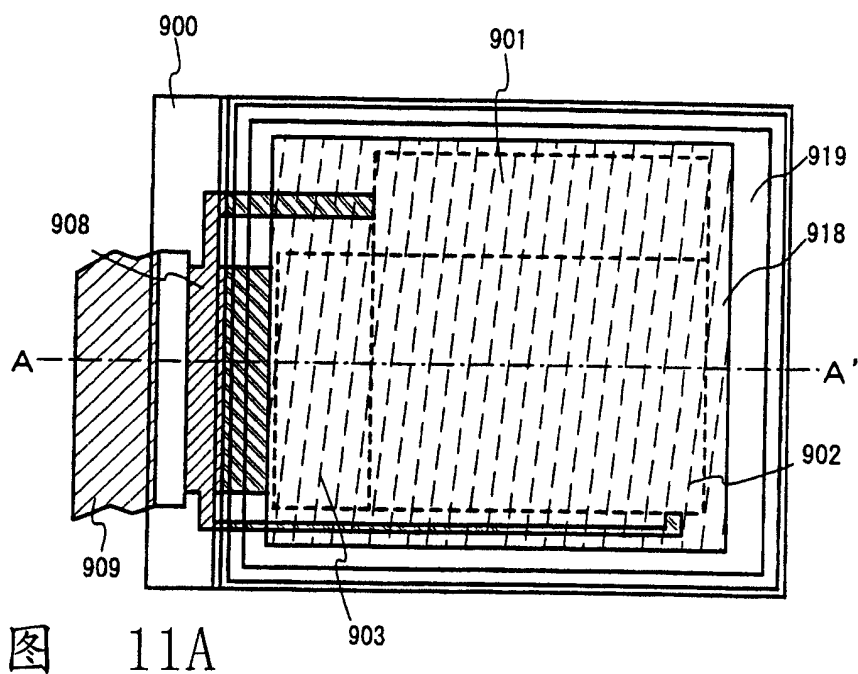


图 11A

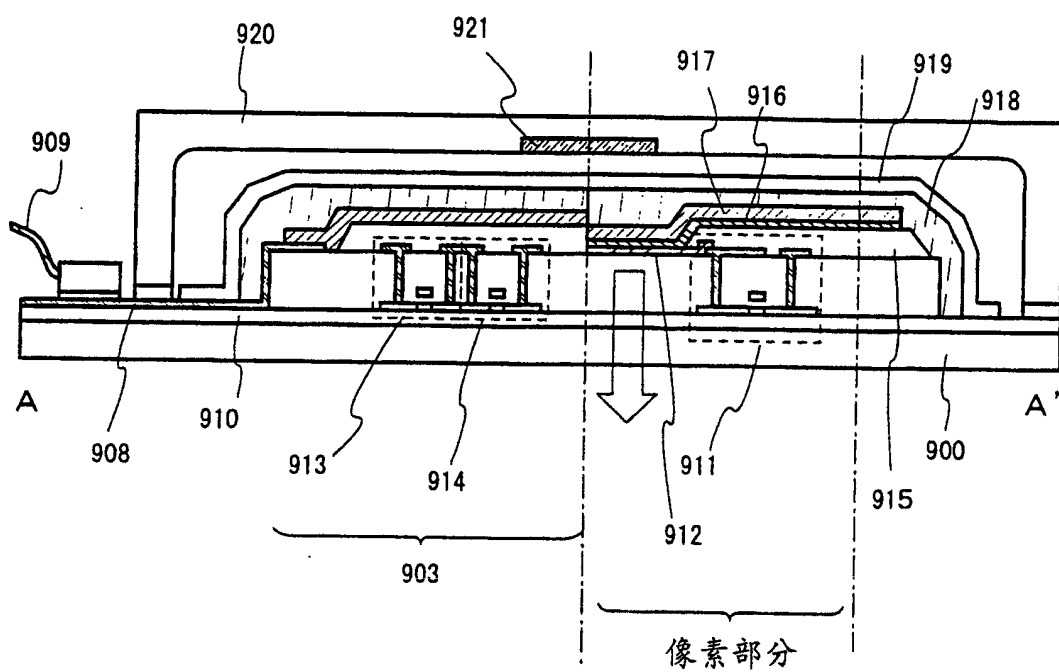


图 11B

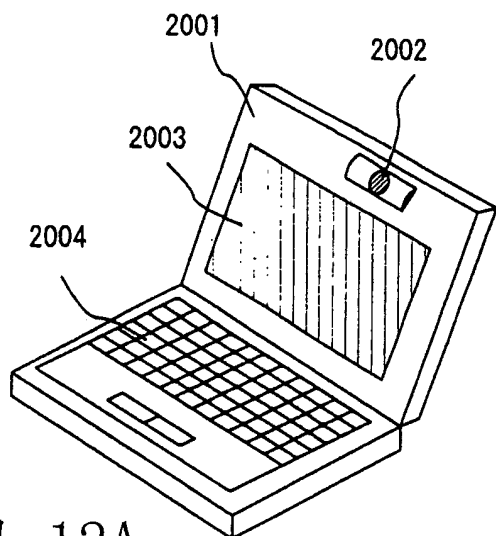


图 12A

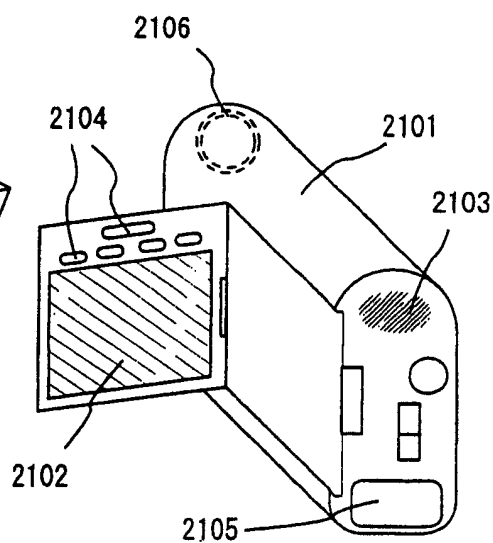


图 12B

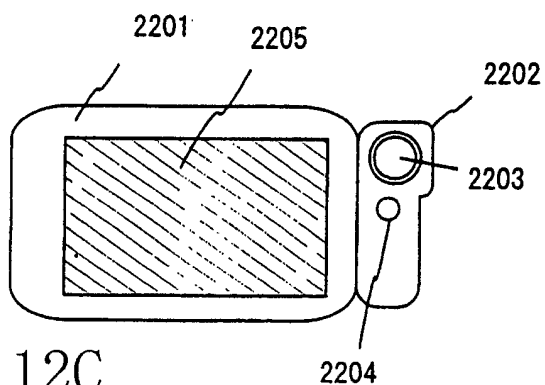


图 12C

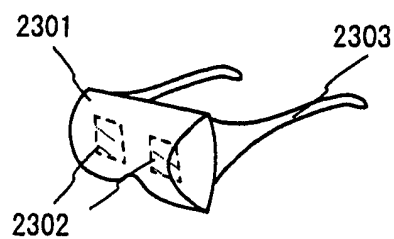


图 12D

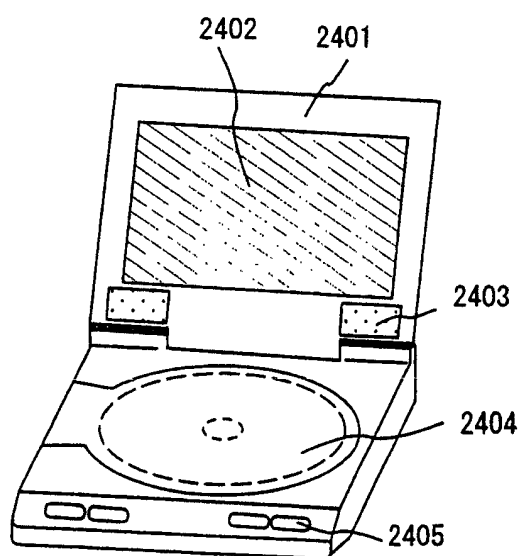


图 12E

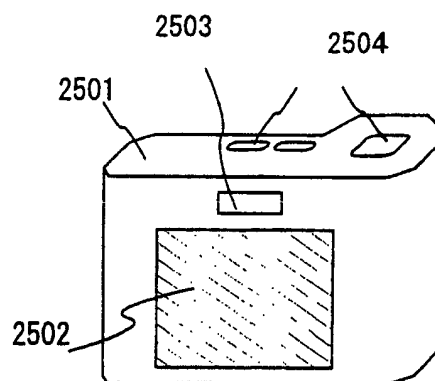


图 12F

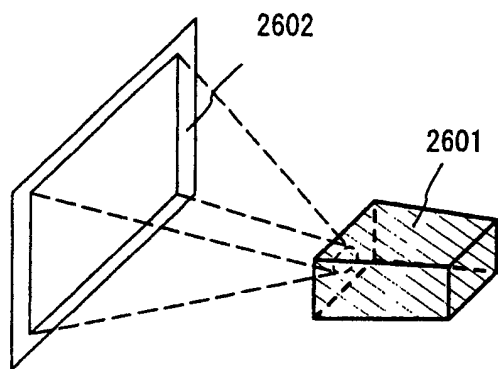


图 13A

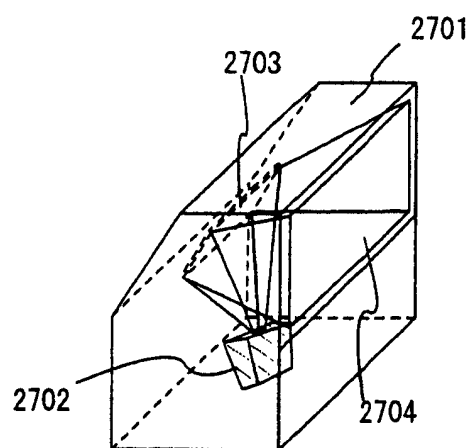


图 13B

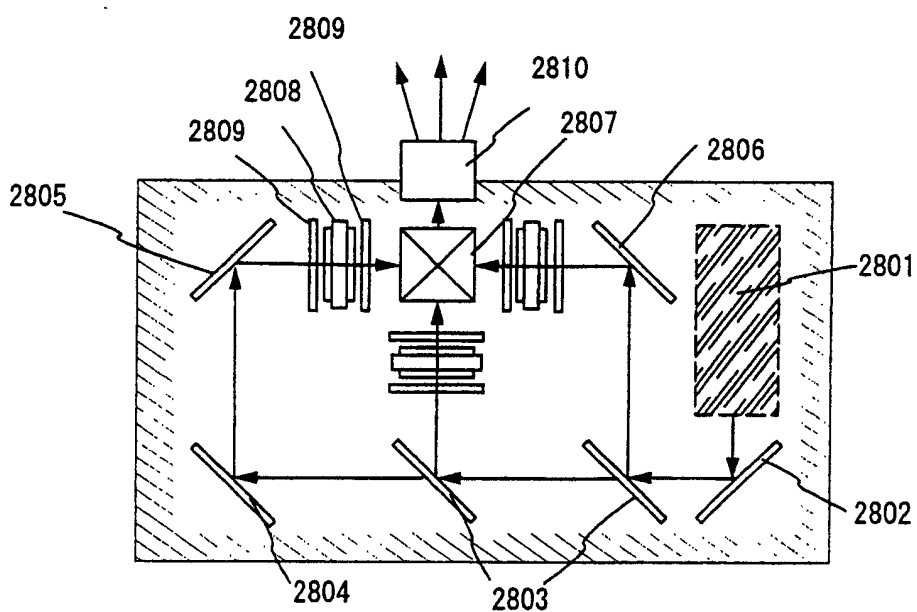


图 13C

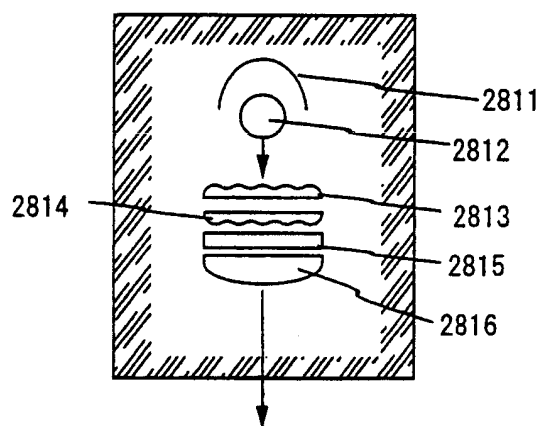


图 13D

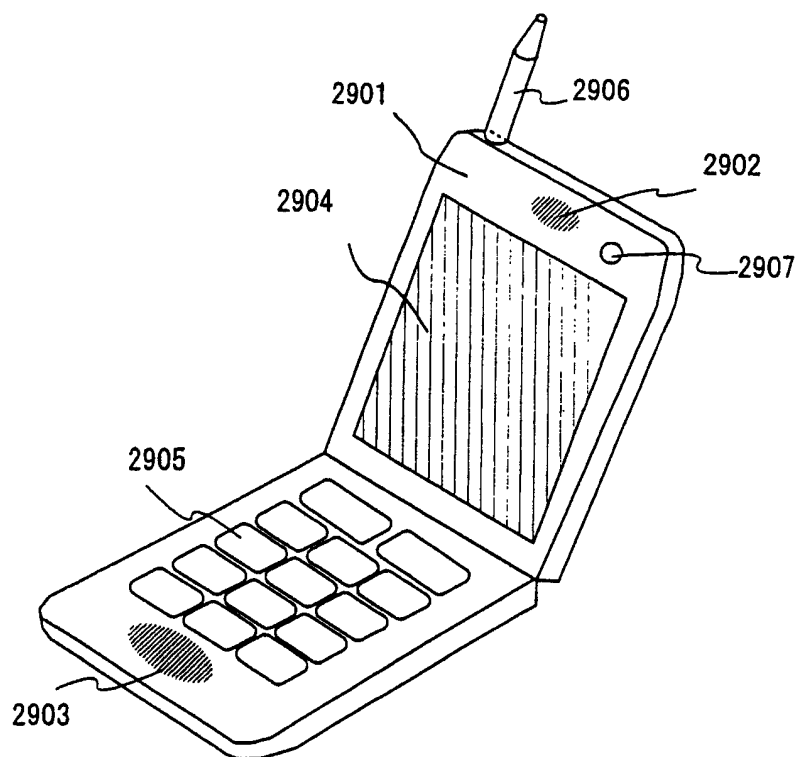


图 14A

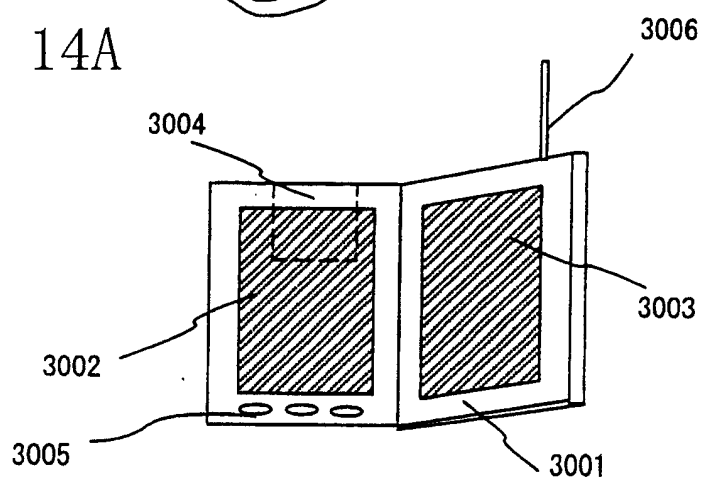


图 14B

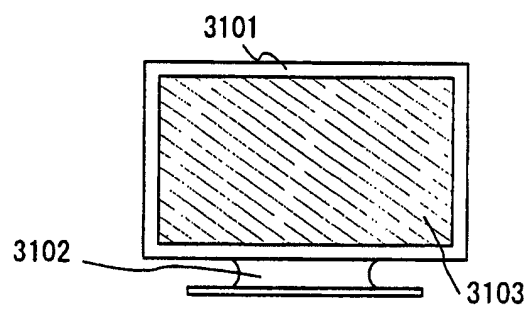


图 14C

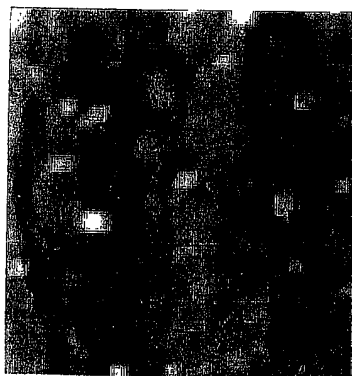


图 15A $\text{Si}_{1-x}\text{Ge}_x$ ($x=0.017$)



图 15B $\text{Si}_{1-x}\text{Ge}_x$ ($x=0.035$)



图 15C Si