(19) **日本国特許庁(JP)**

(12) 公表特許公報(A)

(11)特許出願公表番号

特表2005-503468 (P2005-503468A)

(43) 公表日 平成17年2月3日(2005.2.3)

(51) Int.C1.'	F 1		テーマコード (参考)
CO9J 11/00	CO91	11/00	4 J O 4 O
CO9J 11/08	CO91	11/08	5 F O 4 7
CO9J125/08	CO31	125/08	
CO9J 163/00	CO91	163/00	
CO9J 183/04	CO91	183/04	
	審查請求	さま請求 予	備審査請求 有 (全 39 頁) 最終頁に続く
(21) 出願番号	特願2003-529863 (P2003-529863)	(71) 出願人	590001418
(86) (22) 出願日	平成14年8月23日 (2002.8.23)		ダウ・コーニング・コーポレーション
(85) 翻訳文提出日	平成16年3月17日 (2004.3.17)		DOW CORNING CORPORA
(86) 国際出願番号	PCT/US2002/026788		TION
(87) 国際公開番号	W02003/025081		アメリカ合衆国ミシガン州ミッドランド(
(87) 国際公開日	平成15年3月27日 (2003.3.27)		番地なし)
(31) 優先権主張番号	09/954, 262	(74) 代理人	100099759
(32) 優先日	平成13年9月17日 (2001.9.17)		弁理士 青木 篤
(33) 優先権主張国	米国 (US)	(74) 代理人	100077517

(74) 代理人 100102990

弁理士 小林 良博

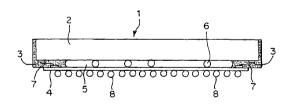
弁理士 石田 敬

最終頁に続く

(54) 【発明の名称】半導体デバイス用ダイ取付接着剤、このようなデバイスを製造する効率的な方法、およびこの方法で製造されるデバイス

(57)【要約】

ダイ取付接着剤とそれらの使用方法並びにその使用方法 を用いて得られるデバイスに関する。一例として半導体 チップを用いる場合、これらの接着剤およびその使用方 法は、チップ(ダイ)とチップ支持体の間の界面を提供 する。この方法はチップとチップ支持体の間に所定の大 きさの間隔をもつ空間を創り出すことを伴う。



【特許請求の範囲】

【請求項1】

硬化性高分子基材と共に、前記高分子基材中に含まれる平均粒度が1μm~1000μmであり、短軸に対する長軸の比が約1.0~1.5である有機絶縁体粒子を含み、前記有機絶縁体粒子が、接着剤によって接合される基板間に平坦な接着剤層厚さを与えるのに十分な量で組成物中に存在する硬化性接着剤組成物。

【請求項2】

前記有機絶縁体粒子がジビニルベンゼンで架橋されたポリスチレンである請求項1に記載の硬化性接着剤組成物。

【請求項3】

10

20

30

少なくとも 2 個の個別の基板が請求項 1 に記載の接着剤組成物により接合されて結合されている半導体デバイス。

【請求項4】

少なくとも2個の個別の基板を接合する方法であって、

- (I)請求項1に記載の接着剤組成物を前記個別の基板のうちの少なくとも1個の少なくとも1つの表面に適用し、
- (II) (I)の基板の接着剤処理された側に別の個別の基板を取り付けてそれらの積層体を形成し、
- (III)前記基板のそれぞれが前記接着剤組成物の最も大きい有機絶縁体粒子と接触するまで前記積層体に圧力を加えてそれらの間に接着剤を分散させ、その後、
- (IV)前記接着剤組成物を硬化させること、

を含む方法。

【請求項5】

さらにステップ(III)において熱を加える請求項4に記載の方法。

【請求項6】

前記2個の個別の基板が半導体ダイとその半導体ダイ用の取付基板である請求項3に記載の半導体デバイス。

【請求項7】

前記2個の個別の基板が半導体ダイとその半導体ダイ用の取付基板である請求項4に記載の方法。

【請求項8】

前記接着剤の基材が、

- (a) 硬化性シリコーン組成物、
- (b) 硬化性エポキシ組成物、
- (c) 硬化性ポリイミド組成物、および
- (d)硬化性アクリル組成物、
- から本質的になる群から選択される請求項1に記載の接着剤組成物。

【請求項9】

(ii)縮合反応、

(iii) 付加反応、

40

- (iv) 紫外線開始輻射線反応、および
- (v)遊離基開始反応、
- から本質的になる群から選択される硬化機構を有する請求項8に記載の接着剤組成物。

【請求項10】

前記接着剤の基材がシリコーン組成物である請求項8に記載の接着剤組成物。

【請求項11】

前記シリコーン組成物が付加反応により硬化可能なシリコーン組成物である請求項 1 0 に記載の接着剤組成物。

【請求項12】

前記接着剤の基材がエポキシ組成物である請求項8に記載の接着剤組成物。

30

40

50

【請求項13】

A、硬化性高分子基材と共に、

B、前記高分子基材中に含まれる、

(i)様々な粒度の粒子を含み、平均粒径が10μm未満である無機絶縁性粒子、および(ii)前記接着剤組成物によって接合される基板間に平坦な接着剤層厚さを与えるのに十分な量で組成物中に存在する平均粒径が1μm~1000μmであり、短軸に対する長軸の比が約1.0~1.5である有機絶縁体粒子、

を含む硬化性接着剤組成物。

【請求項14】

前記無機絶縁性粒子が、 - 5 5 から + 2 0 0 の間でガラス転移温度前後で 2 4 0 μ m / m / 未満の線熱膨張係数を有する接着剤を得るのに十分な量で存在する請求項 1 3 に記載の硬化性接着剤組成物。

【発明の詳細な説明】

【技術分野】

[00001]

本明細書で開示する本発明は、ダイ取付接着剤とそれらの使用方法、ならびにその方法の使用により得られるデバイスに関する。

[0002]

一例として半導体チップを用いる場合、本発明の接着剤とそれらの使用方法は、チップ(ダイ)とチップ支持体の間の界面を提供する。この方法は、チップとチップ支持体の間に 所定の大きさの間隔をもつ空間を創り出すことを伴う。

[0003]

半導体アッセンブリの構造中に硬化性エラストマー材料を用いて半導体とその支持体の間に空間を創り出せることが分かっており、このような構造は下記で考察する従来技術の米国特許中に開示されている。最も一般的なものは、回路パネルまたはチップハウジングを含むチップキャリアパッケージの一部を形成するポリイミドフィルムなどの基板上の1個またはそれよりも多くの半導体チップのアッセンブリである。

[0004]

チップキャリアは、一連の端子を有する誘電体層を含み、またリードも含む場合がある。このチップキャリアは、リードまたはワイヤボンドを介して半導体チップに固定される。エラストマー材料は、チップとチップキャリアの可撓性の誘電体層の間に配置される。このチップキャリアおよびエラストマー材料は、当業者によって「インターポーザ(interposer)」または「インターポーザ層」とも呼ばれている。チップキャリアのリードまたはワイヤボンドは、そのキャリアの端子がチップの接点に電気的に接続されるようにチップに結合される。次に、この構造物全体を、回路パネルすなわちチップハウジングなどの基板に装着することができる。チップキャリアの端子は基板の接点に電気的に接続される。エラストマー層が個々の端子に弾力を与えることによって、各端子は試験の間および最終的なアッセンブリ自体においてトレランスに適応するように必要に応じて動くことができる。

【背景技術】

[0005]

今述べた情報の詳細は、チップデバイスの製造について記載した、Sweis他に対して 1 9 9 5 年 1 2 月 2 6 日に発行された米国特許第 5 , 4 7 7 , 6 1 1 号の中に見られる。

[0006]

Khandros他に対して1992年9月15日に発行された米国特許第5,148,266号、Khandros他に対して1994年9月13日に発行された米国特許第5,346,861号、およびKhandros他に対して1994年9月13日に発行された米国特許第5,347,159号は、同じ基本的な開示に基づいており、それらはまたチップアッセンブリの構成部品およびそれらの現在の製造方法を示すのに適切である。米国特許第5,477,611号には、チップと基板の間にギャップを創り出すための液状樹脂の使用が示されてい

20

30

40

50

る。この材料は液体として注入され、次いで硬化(キュア)される。この開示は、材料がチップの形状の縁部に到達して全ての外縁部に沿ってメニスカスを生じ、それが大気にさらされ、インターポーズ層の最終硬化に先立って硬化することを示す。メニスカスを介する縁部のこの「B段階」が、最終硬化が行われるまでチップと基板の間に液体を閉じ込めるin-situ金型を創り出す。

[00007]

本発明により提供されるようなチップと基板の間にギャップを創り出すことについては、インターポーザ材料として硬化性液体を使用するこの開示を除いて前述の特許の中には何もない。

[00008]

チップと基板の間にギャップを創り出すスペーサとして粒状材料を使用することについて論じた従来技術に関しては、平均粒径が100~1,000μmであり、短軸に対する長軸の比が1.0~1.5である球状充填剤を含有する硬化性ポリマー組成物を基材とするダイ取付接着剤の使用について開示するIsshiki他の名で1999年7月8日に出願された特願平11-193828号を知っておかなければならない。そこで開示され強調されていることは、無機の球状充填剤の使用である。しかしながら、炭素、フッ素樹脂、シリコーン樹脂、シリコーンゴム、エポキシ樹脂、ポリイミド樹脂、ポリフェニレンスルフィド樹脂、またはポリエーテルエーテルケトン樹脂からなる群から選択される球状の有機充填剤も使用できることがその中で推測されているが、このような球状の有機充填剤をそのダイ取付接着剤中で使用することについてはその出願明細書の中に何の実施例もない。

[0009]

同様に、Yamaka他の名で1999年7月8日に出願された特願平11-193829号には、半導体チップをチップマウント部品に結合するためのダイ取付接着剤であって、平均粒径が10~100μmであり、短軸に対する長軸の比が1.0~1.5である球状充填剤を含有する硬化性ポリマー組成物を含み、これら充填剤が約1~900ppmの範囲の量で用いられるダイ取付接着剤について論じられている。この開示も、これら配合物中に球状の有機粒子を使用することを示唆しているが、そのような使用の実施例はない。その示唆されている有機粒子は、前述の日本出願のものと同じ一覧表として開示されている。

[0 0 1 0]

最後に特開平7・292343号には、半導体デバイス用の接着剤であって、(A)1分子当たりケイ素原子と結合したアルケニル基を少なくとも2個有するオルガノポリシロキサン、(B)1分子当たりケイ素原子と結合した水素原子を少なくとも2個有するオルガノポリシロキサン、(C)ケイ素原子と結合したアルコキシ基を有する有機ケイ素化合物、(D)平均粒径が10~100μmであり、短径に対する長径の比が1.0~1.5である有機または無機の球状充填剤、および(E)触媒量の白金または白金化合物から構成される。球状充填剤以外のどのような他の充填剤についても述べられていない。多数の有機充填剤が列挙されているとしても、このような充填剤をその配合中に使用した実施例はない。

[0011]

上記で確認した参考文献のどれも本発明の組成物における球状有機充填剤の使用については開示していない。

【発明の開示】

【発明が解決しようとする課題】

[0012]

本明細書で本発明として開示するのは、硬化性ポリマーおよび / または樹脂と、半導体ダイと取付基板の間のすぐれた平坦性を可能にするのに十分な量の有機スペーサ充填剤とを含む接着剤組成物である。また、このような接着剤を用いてチップデバイスを製造する方法と、このチップデバイスそれ自体についても開示する。本明細書中で開示する方法の利点は、本発明のダイ取付接着剤の性質ゆえに従来技術の製造法を用いる場合の 5 ステップ以上の工程段階とは対照的に 2 ~ 3 ステップの工程段階を必要とするに過ぎないというこ

30

40

50

とである。

【課題を解決するための手段】

[0 0 1 3]

本明細書中で開示され、また特許請求されるのは、硬化性高分子基材と共に、この高分子基材中に含められた絶縁性粒子を含む硬化性接着剤組成物である。この絶縁性粒子は、平均粒度が1μm~1000μmであり、短軸に対する長軸のアスペクト比が約1.0~1.5である有機絶縁体粒子である。この有機絶縁体粒子は、上記接着剤組成物によって接合される基板間に平坦な接着剤層厚さを与えるのに十分な量でその組成物中に存在する。

[0014]

さらに半導体デバイスである本発明の別の実施態様があり、これは上記接着剤組成物によって少なくとも 2 個の個別の基板を接合し結合するものである。

[0 0 1 5]

本発明のさらに別の実施態様は、少なくとも2個の個別の基板を接合する方法であり、この方法は少なくとも1個の個別の基板の少なくとも1つの表面に上記接着剤組成物を適用し、次に、別の個別の基板を上記基板の接着剤処理された側に取り付けて積層体を形成することを含む。次に、その積層体に圧力および/または温度を加えて各基板が接着剤組成物の最も大きい有機絶縁体粒子と接触するまで層間に接着剤を分散させた後、接着剤組成物を硬化させる。圧力と熱を同時に加えることも本発明の範囲内と考えており、圧力を加えること及び熱を加えることはこの方法で2ステップ以上の形態をとることもできるが好ましい方式は圧力と熱を同時に加えることである。

[0016]

本発明のさらに別の態様は、硬化性高分子基材と、この高分子基材中に含まれた平均粒度が1μm~1000μmであり、短軸に対する長軸のアスペクト比が約1.0~1.5である有機絶縁体粒子である絶縁性粒子とを含む硬化性接着剤組成物である。この有機絶縁体粒子は、上記接着剤組成物によって接合される基板間に平坦な接着剤層厚さを与えるのに十分な量でその組成物中に存在する。さらに、10μm未満の粒度を有する無機絶縁体粒子が、-55 から+200 の間でガラス転移温度前後で240μm/m/ 未満の線熱膨張係数を有する接着剤を得るのに十分な量で存在する。

[0 0 1 7]

次に硬化性のベースの接着剤組成物を説明するが、その接着剤がチップを任意の所望の基板に結合できる限り、任意の硬化性高分子接着剤組成物を基材として提供することは本発明の範囲内と考えている。そのような硬化性高分子組成物は当業界で周知であり、硬化性シリコーン組成物、硬化性ポリイミド組成物、または硬化性アクリル組成物のいずれでであってもよい。硬化性エポキシおよびシリコーン組成物が本発明には好ましく、硬化性シリコーン組成物が非常に好ましい。

[0018]

Dent他に対して1999年11月2日に発行された米国特許第5,977,226号、Lee他に対して1988年8月23日に発行された米国特許第4,766,176号、およびAtsusi他に対して1991年5月21日に発行された米国特許第5,017,654号に開示され、記述されている組成物が特に好ましく、その組成物およびそのような組成物の調製に関する教示は本明細書で援用する。

[0019]

また、本質的にはDent他の特許に開示されているものだが、接着剤層の厚さを制御するための有機スペーサ粒子のほかに、配合物により低い熱膨張係数を与える充填剤である付加的な充填剤を含有する組成物が、本発明の特に好ましい実施形態として含まれる。本発明の目的上、このような低い熱膨張係数(CTE)の充填剤は、その配合されるものとの適合性があり、それに加えて低い熱膨張係数をもたらす任意の充填剤であることができる。そのようなCTE充填剤は、金属酸化物、例えば窒化ホウ素、酸化アルミニウム、窒化アルミニウムなど、高分子材料またはカップリング剤でコートされたそれらの材料、金属窒化物、ガラス、および他のそのような無機の電気的絶縁体粒子から選択される。粒子は、

20

30

40

50

10μm未満の粒度を有し、また・55 から + 200 の間でガラス転移温度前後で240μm/m/ 未満の線熱膨張係数を有する接着剤を得るのに十分な量で存在することが好ましい。

[0020]

このような付加的な充填剤の利点は、この開示において下記に示す実施例中で提供される 情報とあいまって当業者に明らかになるであろう。

[0021]

当業者は、本発明の接着剤組成物の硬化の方式が重要ではなく、縮合反応、付加反応、紫外線開始反応、および遊離基開始反応などの硬化機構を含むことができることに注目すべきである。

[0022]

付加反応および紫外線開始反応によって硬化されるものが本発明の接着剤組成物には好ましく、付加反応に基づくものが特に好ましく、また、ある分子のケイ素原子に結合している水素が別の分子のケイ素原子上に結合している不飽和基に付加され、その反応が白金触媒により触媒されるシリコーン組成物の付加反応に基づくものが非常に好ましい。この白金触媒は、好ましくは上記の米国特許第4,766,176号中に記載され、開示されているものである。

[0023]

次に本発明のデバイスの説明に移るので、本発明の方法により製造することができるデバイスの一つを示す図 1 を参照されたい。

[0024]

半導体ダイ2がポリイミドTABテープフレキシブル回路4に結合されているパッケージ1が示されており、また、ダイの配置の間、ダイ2とTABテープ4の間の所定の距離を維持するためにスペーサビーズ6を含有するダイ取付接着剤5も示されている。電気的接点3も示されている。TABテープ4からのダイ2の高さによって決まるリードボンド7も示されている。またこの図には、リードボンド7を保護するために用いられる封止材9も示されており、またポリイミドフィルム4の下に配置されるはんだボール8も示されている。はんだボール8は、使用するためにその上にパッケージ1を装着することになるボード(図示せず)との接続機構を提供する。

[0 0 2 5]

図 2 には、本発明の接着剤を用いて製造することができる本発明に係るさらに別のデバイスが示されている。この図では、別のデバイスパッケージ 1 0 の全体側面図が示されており、1 つの半導体ダイ 1 1 が半導体ダイ 2 の上に重ねられてデバイスパッケージ 1 0 を形成している。

[0026]

すなわち、可撓性でも剛性でもよい回路基板4(ポリイミド、エポキシ・ガラス繊維、または他の基板材料)、ダイ2と基板4の間のスペーサビーズ6を含有するダイ取付接着剤5に加えて、リードボンド7、はんだボール8、ならびにダイ取付接着剤の別の層12が示されている。ダイ取付接着剤12はスペーサビーズ13を含有し、このスペーサビーズ13はダイ取付接着剤5のスペーサビーズ6よりも粒度が小さい。このスペーサ粒子の粒度は、製造業者の必要性に応じて様々なレベル間で異なっていてもよく、また実質的に同じであってもよいことに当業者は注目されたい。

[0027]

そのようなデバイス10の組立ては、予め基板回路4を搭載した回路板14に、スペーサビーズ6を含有する接着剤5を適用することによって行われる。次に、熱したダイ2をこの接着剤上に置き、ダイ2の下方に接着剤を均一に広げるのに十分な力を加える。この必要な力は、実際には手の圧力であってもよい。実施例のダイ取付接着剤の粘度を検討すれば分かるように高い圧力は必要ではない。

[0 0 2 8]

熱 が ダ イ 取 付 接 着 剤 5 を 部 分 的 に 硬 化 し 、 ス ペ ー サ ビ ー ズ 6 が 基 板 4 の 表 面 か ら の ダ イ 2

の高さを制御するための機構を提供する。次に、第1のダイ2の上に接着剤12を適用することによって、予め装着されたダイ2の上に別のダイ11を加えることができる。説明のために、図2において、接着剤12は、その中に別の大きさのスペーサビーズ13を有する。上部のダイ11が接着剤12上に熱した状態で置かれ、ダイ2から基板4に導くボンディング操作において後続のワイヤ7が備え付けられる所定の位置に部品を保持することを可能にするように接着剤を部分的に硬化する。ダイ取付接着剤5および12の完全な硬化は、パッケージ10の上でオーバーモールディングを行ったときに完了する。オーバーモールディングを適用し硬化させたら、はんだボール8を加えてパッケージ10のパッケージングが完了する。

[0029]

下記の実施例において本発明のダイ取付接着剤組成物をより詳しく例示する。特に断らない限り、全ての部数および百分率は質量に基づくものである。これらの実施例は本発明をさらに例示するためのもので、決して本発明を限定するものと見なされるべきではない。 【0030】

粘度の測定は、デラウェア州ニューカッスル(Newcastle)所在のTA Instruments, Inc. 製のCP-20圧縮レオメーターにより、25 、1500ダイン定荷重で、2cmのプ レートを用いて行った。

[0031]

硬化発熱ピーク温度は、Seiko示差走査熱量計モデル 2 2 0 C (カリフォルニア州トレンス (Torrance) 所在のSeiko Instruments) を用いて、アルミニウム製試料皿中で材料 2 0 ~ 2 5 m g を 2 5 ~ 3 0 c c / 分へリウムガス (高純度圧縮へリウム U N 1 0 4 6 、ペンシルベニア州ラドナー (Radnor) 所在のAirgas, Inc.製) でパージしながら 2 5 から 2 0 0 まで 1 0 / 分で加熱することによって測定した。基準として空のアルミニウム製試料皿について測定した。

[0032]

本明細書中で用いた充填剤の全ての粒度および表面積は、その供給業者から得た。

[0033]

本明細書中で用いた有機スペーサ粒子は、所定の目開きを有するTyler Goldシリーズのフルハイト(full height)8インチ径のワイヤメッシュふるいを用いて分離した。

[0034]

破断点モジュラス、破断点伸びおよび破断点引張強さは、次のようにして求めた。すなわち、成形したスラブから引張試験片を切り出し、1kNロードセルを備えたMonsanto Tensometer 2000を用いて引張速度20インチ/分で試験した。この手順はASTM D412に詳細に記載されており、引張試験片を切り出すのに0.25インチ幅のダイを使用する。

[0035]

体積抵抗率は、ASTM D257-99に記載の保護電極法を用いて室温で測定した。

[0036]

比重測定は、ASTM D792に従って湿潤/乾燥天秤法の大筋を用いて行った。試験試料を、成形し、硬化させ、約1インチ×1インチのスラブに切り分けた。

[0037]

ジュロメーター試験は、ショアーAジュロメーターおよび71200 Conveloader(両方ともS hore Instrument Manufacturing Companyから入手)を用いてASTM D2240に従って行った。試験試料を、成形し、硬化させ、約1インチ×1インチのスラブに切り分け、次いで0.25インチを超える厚さまで重ねてからジュロメーター測定を行なった。誘電率および誘電正接は、1615-A型(Scheringタイプ)キャパシタンスブリッジ、722D型コンデンサ、1316型発振器、1690型固体試料ホルダ、ならびに1401型NISTエアキャパシタンス標準(これらは全てカリフォルニア州ポーウェイ(Poway)所在のGeneral Radio Co.から購入した)を用いて所定の周波数で測定した。これらの測定は、硬化した成形スラブを用いてASTM D150に従って行った。

[0038]

10

30

20

50

試料の絶縁耐力は、110kV Hypot機型番4862M2(イリノイ州レーク・フォレスト(Lake Forest)所在のAssociated Research, Inc.から購入した)を用いてASTM D149に従って測定した。硬化した成形スラブをこの試験に用いた。

[0039]

線熱膨張係数(CTE)の結果は、2.5 から2.0.0 まで5 /分の加熱速度で、1.00 c c /分の窒素パージを用いて、TA Instrumentsモデル2940 TMA(熱機械分析計)により集めた。この試験試料は、成形、硬化し、次いで0.2.5 インチ(約0.6.4 c m)径のダイを用いて切り出した。

[0040]

モジュラス、伸び、引張強さ、体積抵抗率、比重、ジュロメーター、誘電率、誘電正接、 絶縁耐力、およびCTEの試験試料は全て、アルミニウム製チェースモールドを用いてDa ke Press中で圧力10トンで150 で1時間硬化させた幅10インチ×長さ10インチ ×厚さ0.090インチの成形スラブから取った。試料は、必要に応じてまたは各試験に 関するASTM標準に従ってこれらの成形スラブから切り出した。

[0041]

ダイ実装性能試験用の接着剤の配置は、0.25インチ幅のステンレス鋼製スパチュラを用いて少量を基板上に分配、印刷または配置することによって行った。未硬化接着剤の分配を行う場合は、CAM/ALOT 1818ディスペンサ(マサチューセッツ州ヘイバリル(Haverhi II)所在のCamalot Systems, Inc.製)を用いた。未硬化接着剤の印刷を行う場合は、Speedline MPMモデルSPM プリンタ(マサチューセッツ州フランクリン(Franklin)所在のSpeedline Technologies, Inc.製)を用いた。

【実施例】

[0 0 4 2]

実施例1

この実施例は、本発明に係る組成物のうちの一つの調製を示すものである。

[0043]

次の成分(a)および(b)を所定の温度まで加熱し、次に、ゆっくりと冷却しながら 2 5 で均一になるまで 1 時間混合して得たプレンド A を 6 0 とした。

(a) 1 4 9 . 1 6 部の粘度 4 . 8 × 1 0 ⁻³ P a ・ s を有する S i H 含有ポリシロキサンポリマー、および

(b) 3.30部の2-フェニル-3-ブチン-2-オール

この実施例の接着剤組成物は、次の成分からなる。

(c) 5 9 2 . 5 4 部の、{(C H $_3$) $_2$ C H $_2$ = C H S i O $_{1/2}$ 単位、{(C H $_3$) $_3$ S i O $_{1/2}$ 単位および S i O $_{4/2}$ 単位から本質的になり、 S i O $_{4/2}$ に対する全トリオルガノシロキサン単位のモル比が約 0 . 7 : 1 である樹脂、

(d) 1 1 3 . 1 4 部の、粘度 5 5 P a · s を有するジメチルビニルシロキシ末端ポリジメチルシロキサン、

(e) 1 2 8 6 . 3 2 部の粘度 2 P a ・ s を有するジメチルビニルシロキシ末端ポリジメチルシロキサン、

(f) 1 8 . 6 部の平均粒度 4 5 n m を有するカーボンブラック粉末、

(g) 9 0 部の、エポキシ官能基を有する、有機ケイ素をベースとする接着促進剤、

(h) 1 3 8 . 6 部の上記ブレンドA、

- (i) 75 部の、ポリジメチルシロキサン流体で処理されたヒュームドシリカ、
- (j) 3 6 0 0 部の、アスペクト比 1 . 0 ~ 1 . 5 および平均粒度 5 μ m を有する球状溶融シリカ、

(k) 9 . 6 0 部の、分級段 3 8 ~ 4 5 ミクロンの球状ジビニルベンゼン架橋スチレンプ ラスチックビーズ、および

(1) 7 6 . 2 部の、 1 , 3 - ジエテニル - 1 , 1 , 3 , 3 - テトラメチルジシロキサンの白金錯体。

[0044]

50

40

20

成分(c)、(d)、(e)、(f)、(g)、(i)および(j)をせん断ミキサーに入れ、均一にブレンドした。次に、攪拌を続けながらこの混合物を150 に加熱した。混合物をこの温度に1時間保ち、次いで混合を続けながらこの混合物を50 未満に冷却した。次に、全成分の均質ブレンドが得られるように適切な混合を用いて25 ~50 で成分(h)、(k)および(1)を先の成分に加え、最終的な接着剤を得た。

[0045]

他のパッケージング基板では、シリコンダイ(Tessera TV-46試験ダイ、カリフォルニア州サンジョゼ(San Jose)所在のTessera Inc.製)をポリイミドTABテープ基板と集成するのに上記接着剤を用いることができる。その後、この積層体を150 で1時間硬化してからダイを引き剥がしたとき、試験中にダイから基板までの凝集破壊が観察された。十分な材料を配置し、750gの力で3秒間保った。接着剤が硬化すると、ダイはステンレス鋼製スパチュラにより手で基板から剥がれた。破壊モードを観察した。

[0046]

上記組成物は、下記表Iに示す特性と硬化型接着剤としてチップパッケージにおいて用いた場合の試験結果を示した。

[0047]

実施例2

この実施例は、本発明に係る組成物の調製を示すものである。

(m)と(n)を用いた場合の60 のブレンドA。

(m) 1 4 9 . 1 6 部の、 1 分子当たり平均 5 個の H M e S i O _{2 / 2}単位と 3 個の M e ₂ S i O _{2 / 2}単位を含有し、粘度 4 . 8 × 1 0 ^{- 3} P a ・ s を有するトリメチルシロキシ末端ジメチルメチル水素シロキサン、および

(n)3.30部の2-フェニル-3-ブチン-2-オール、

[0 0 4 8]

この実施例の接着剤は次の成分からなる。

(p) 1 1 2 . 5 4 部の、平均重合度 8 3 0 および粘度 5 5 P a ・ s を有するジメチルビ ニルシロキシ末端ポリジメチルシロキサン、

(q) 1 2 7 9 . 5 4 部の、平均重合度 4 3 4 および粘度 2 P a ・ s を有するジメチルビ ニルシロキシ末端ポリジメチルシロキサン、

(r) 18.50部の、平均粒度45nmを有するカーボンブラック粉末、

(s) 89.53部の、エポキシ官能基を有する、有機ケイ素をベースとする接着促進剤

(t)137.87部の上記ブレンドA、

(u) 7 4 . 6 0 部の、ポリジメチルシロキサン流体で処理された平均粒度 0 . 2 ~ 0 . 3 ミクロンのヒュームドシリカ、

(v) 3 5 8 1 . 0 2 部の、アスペクト比 1 . 0 ~ 1 . 5 並びに平均粒度 5 μ m 、最大粒度 1 3 μ m および最小粒度 0 . 5 μ m を有する球状溶融シリカ、

(w) 4 1 . 1 8 部の、アスペクト比 1 . 0 ~ 1 . 5 およびふるいサイズ 6 3 ~ 7 5 ミクロンを有する球状ジビニルベンゼン架橋スチレンプラスチックビーズ、および

(x) 75.80部の、1,3-ジエテニル-1,1,3,3-テトラメチルジシロキサンの白金錯体。

[0049]

成分(o)、(p)、(q)、(r)、(s)、(u)および(v)をせん断ミキサーに入れ、均一にブレンドした。次に、この混合物を攪拌を続けながら150 に加熱した。混合物をこの温度に1時間保ち、次に、混合を続けながらこの混合物を50 未満に冷却した。次に、全成分の均質ブレンドが得られるように適切な混合を用いて25 ~50で成分(t)、(w)および(x)を先の成分に加え、最終的な接着剤を得た。

10

20

30

40

20

30

40

50

[0050]

図3は、この実施例の材料を試験するために印刷による「X」パターンを用いて、Tesser a TV-46シリコン試験ダイの下方にありDuPont HNポリイミドフィルムの0.002インチ厚シート(デラウェア州ウィルミントン(Wilmington)所在のDuPont製)の上方にあるの大部分の領域をどのように埋めるかを示すものである。圧力を加えたときの接着剤の主な流れの方向は、記号「AF」によって示す。さらにダイ取付接着剤5の分配の第1分配方向15および第2分配方向16を示す。150 で約1時間硬化を行なうのに先立って、0.2175インチ×0.3030インチの寸法を有するこのダイに約750gの力を加えた。このダイとポリイミドフィルムを引き剥がしたとき、接着剤の凝集破壊が5個の試験試料のそれぞれに見られた。

[0051]

表 II は、ダイ取付接着剤として使用した場合の未硬化状態および硬化状態の接着剤の求められた特性を示す。

[0 0 5 2]

この接着剤は、実施例Iとスペーサの数は似ているが、より大きいサイズのスペーサを用いて設計した。

[0053]

実施例3

次の実施例は、本発明の方法を用いて従来技術のデバイスパッケージング法から除去することができるけれども、パッケージされた部品に優れた信頼性を与える重要な加工ステップを示すものである。

[0054]

デバイスパッケージは、印刷されたシリコーンスペーサを用いて作られてきた。しかしながらダイ取付接着剤は、ダイを取り付けるためにスペーサ上に印刷するか、またはスペーサ間に分配しなければならない。パッド接着剤は、それに用いられるライナーを取り除くために余分のステップを必要とする。下記の「工程段階表」は、従来技術による標準デバイスパッケージング用製品の代わりに本発明の組成物を用いた場合に除去できる工程段階を示す。

[0055]

ダイ取付を行うには基本的に5つの方法がある。そのような方法を用いる従来法はすべて、リードボンドの信頼性が高いままであるように回路基板からのダイの高さを調節しなければならない。リードの形状はその信頼性と直接関係があり、基板からの高さがリードの形状を支配する。第5の方法を除いて、本発明のダイ取付接着剤を例示する方法を下記に示す。

[0056]

第1の方法、すなわち予備硬化高分子スペーサ印刷ダイ取付法では、図4を参照すると、スペーサ17を印刷し、次に硬化させ、次いでその硬化したスペーサ17の上にダイ取付接着剤5を印刷する。ダイ2がダイ取付接着剤5上に装着されるようにダイ2に圧力Pを加える。また説明のための図4にはポリイミド基板4、ダイ2を示し、また最終製品18を与える組立ラインの移動方向を示すために図の右側に移動する横向きの移動を表す矢印Lも示す。

[0057]

第2の方法、すなわち予備硬化高分子スペーサ分配ダイ取付法は、印刷されたスペーサ17を用いるものであり、次いでダイ取付接着剤5がその上に分配され、硬化したスペーサを取り囲む。ダイ2、印刷されたスペーサ17、およびその印刷されたスペーサ17を取り囲む未硬化の分配されたダイ取付接着剤5を示す図5を参照されたい。

[0058]

第3の方法、すなわち印刷または分配ダイ取付パッド法で、きわめて一般的な方法は、パッド接着剤を用いるものである。図6を参照するとスペーサビーズ17、接着剤のパッド5、スペーサ17と整列していないスペーサ20、ポリイミドフィルム4、および完成し

た製品21が示される。

[0059]

図 7 に図示されている第 4 の方法、すなわち印刷または分配セグメントパッド法を見ることができ、未硬化のステンシル印刷されたダイ取付点 2 2 がポリアミドフィルム 4 上に配置される。その後、ダイ 2 を接着剤に押し当て、スペーサ 1 7 によりポリイミドフィルムから所定の距離で停止させる。次に、この複合体を硬化させて製品 2 3 を得る。

[0060]

第5の方法、すなわち温度、圧力および時間を調節する方法を図8に示す。この方法はいかなるスペーサ材料の使用も必要とせず、基になる接着剤のレオロジー、ならびにチップと基板の間に間隔を設けるために用いる時間、温度および圧力の大きさおよび/または組合せによって決まる。図8にはダイ2、基板4および従来技術の接着剤25が示されている。

[0061]

これらの方法を従来のプロセスで用いる場合、より多くの工程段階が存在するか、またはその方法の重大な欠点が存在することが下記の工程段階表から認められ、これらの方法は実行するのにより多くの時間を費やす傾向がある。本発明の組成物は特別なステップも、ダイ取付物を得るのに必要なステップを実行するための長い時間も必要とせず、また、時間、温度、圧力および基材のレオロジーの調節を同時に行うことに伴う複雑さがない。本発明の組成物は、ドットを分配または印刷することによってドットとして与えられるか、あるいは分配されてパッドを形成することができ、熱と圧力をできる。

[0062]

【表1】

夷 ī

<u></u>	
1ラジアン/秒での粘度	171, 250ポアズ
硬化発熱ピーク温度	1 2 0. 5℃
50℃から150℃までの線CTE	181ppm/°C
破断点引張強さ	1059psi
破断点伸び	24.2%
25%伸び率におけるモジュラス	32. 9psi
比重	1. 53
ジュロメーター	89. 8ショア ー A
1 0 OHzでの誘電率	2. 99
1 O O kHzでの誘電率	2. 99
100Hzでの誘電正接	0.0006
100kHzでの誘電正接	< 0. 0002
体積抵抗率	1 x 1 0 ¹⁵ o h m — c m
絶縁耐力	524 <u>V/mil</u>

40

30

10

20

[0063]

【表2】

表Ⅱ

特性	値
	113,800ポアズ
硬化発熱ピーク温度	120. 7℃
50°Cから150°Cまでの線CTE	1 7 4 p p m ∕°C
破断点引張強さ	1269psi
破断点伸び	27.1%
25%伸び率におけるモジュラス	29. 5psi
比重	1. 51
ジュロメーター	88. 8ショアーA
100㎏での誘電率	2.89
100kHzでの誘電率	2. 9
100Hzでの誘電正接	0. 0004
100kHzでの誘電正接	< 0. 0002
体積抵抗率	2. 4 x 1 0 ¹⁵ o h m — c m
絶縁耐力	532V/mil

20

10

【図面の簡単な説明】

[0064]

【図1】図1は、本発明の接着剤を使用して製造することができるデバイスの図であって、その全体側面図である。

【図2】図2は、本発明の接着剤を使用して製造することができるさらに別のデバイスであり、パッケージ中の別の半導体ダイの上に重ねられた半導体ダイの全体側面図を示す図である。

【図3】図3は、本発明の方法において述べたようにダイに圧力を加えた際のダイ取付接着剤の起こり得る分散を示す概略図である。

【図4】図4は、本発明の方法の一つである予備硬化高分子スペーサ印刷ダイ法の概略図である。

【 図 5 】 図 5 は、 本 発 明 の 別 の 方 法 で あ る 予 備 硬 化 高 分 子 ス ペ ー サ 分 散 ダ イ 法 の 概 略 図 で あ る 。

【 図 6 】 図 6 は、 本 発 明 の 別 の 方 法 で あ る 印 刷 ま た は 分 配 ダ イ 取 付 パ ッ ド 法 の 概 略 図 で あ る。

【図7】図7は、本発明の別の方法である印刷または分配セグメントパッド法の概略図である。

【図8】図8は、スペーサビーズを必要としない、また本発明の一部とは考えない圧力、 温度および時間が関係する従来技術の方法の概略図である。

40

【国際公開パンフレット】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization International Bureau



(43) International Publication Date 27 March 2003 (27,03,2003)

PCT

(10) International Publication Number WO 03/025081 A1

(51)	H01L		tent	Class	ifica	tion':	CU9	IJ II	/08,

- (21) International Application Number: PCT/US02/26788
- (22) International Filing Date: 23 August 2002 (23.08.2002)
- (25) Filing Language:
- (26) Publication Language:
- 17 September 2001 (17.09.2001) US
- (71) Applicant (for all designated States except US): DOW CORNING CORPORATION [US/US]; 2200 West Salzburg Road, Midland, MI 48686-0994 (US).
- (72) Inventor; and
 (75) Inventor/Applicant (for US only): WATSON, Michael,
 John [US/US]; 3908 Gettysburg, Midland, MI 48642 (US).
 - (74) Agent: MCKELLAR, Robert, L.; Poseyville Professional Complex, 784 South Poseyville Road, Midland, MI 48640 (US).
 - (81) Designated States (national): AR, AG, AI., AM, AT, AIJ, AZ, BA, BB, BG, BR, BY, BZ, CA, CII, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GII, GM, HR, HU, DL, LI, NS, JP, RE, RG, PK, RK, RZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MZ, NO, NZ, OM, PII, PI, PI, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

A1

03/025081

(84) Designated States (regional): ARIPO patent (GH, GM, KE, LS, MW, MZ, SD, S1, SZ, TZ, HG, ZM, ZW), Eurosian patent (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), European patent (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FL, FR, GB, GR, IB, TT, LU, MC, NL, FT, SE, SK, TR), OAPI patent (BE, BE, CL), CZ, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Ow, MI, MK, NI, SN, 1D, TG).

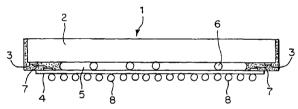
Declarations under Rule 4.17:

as to applicant's entitlement to apply for and be granted a patent (Rule 4.17(ii)) for all designations as to the applicant's entitlement to claim the priority of the earlier application (Rule 4.17(iii)) for the following designations AR. AG, AI, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FF, GB, GD, GE, GT, GM, FR, HU, ID, IL, IN, IS, JP, KE, KG, RF, RR, KZ, LC, LK, LR, SL, TL, UL, V, MA, AMD, MG, MK, AMN, AMN, AM, AN, NZ, ON, NZ, OM, PH, PF, RO, RU, SD, SE, SS, SS, KS, LT, TH, TN, TT, TT, TZ, UA, UG, UZ, VC, VN, YU, ZA, ZM, ZW, ARIPO patent (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), Eurastan patent (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), European patent (AF, BF, BG, CH, CY, CZ, PE, DK, ES, ES, FI, FE, GB, GR, IE, TT, LU, MC, NI, PT, SE, SK, TR), OAPI patent (BF, BB, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TO) of inventorship (Rule 4.17(iv)) for US only

Published: with international search report

For two-letter codes and other abbreviations, refer to the "Guid-ance Notes on Codes and Abbreviations" appearing at the begin-ning of each regular issue of the PCT Gazette.

(54) Title: DIE ATTACHED ADHESIVES FOR SEMICONDUCTOR DEVICES, AN EFFICIENT PROCESS FOR PRODUCING SUCH DEVICES AND THE DEVICES PER SE PRODUCED BY THE EFFICIENT PROCESSES



(57) Abstract: Die attach adhesives and methods for their use, along with the devices that are obtained by the use of the methods. Using semiconductor chips as an example, the adhesives and the method for using them provides an interface between a chip (die) and the chip support. The method includes creating a space between the chip and the chip support of a given sized opening.

PCT/US02/26788

WO 03/025081

DIE ATTACH ADHESIVES FOR SEMICONDUCTOR DEVICES, AN EFFICIENT PROCESS FOR PRODUCING SUCH DEVICES AND DEVICES PRODUCED BY SAID PROCESS

5

[0001] The invention disclosed herein deals with die attach adhesives and methods for their use, along with the devices that are obtained by the use of the methods.

[0002] Using semiconductor chips as an example, the adhesives and the method for using them provides an interface between a chip (die) and the chip support. The method includes creating a space between the chip and the chip support of a given sized opening.

[0003] BACKGROUND OF THE INVENTION

[0004] In the construction of semiconductor assemblies, it has been found that curable elastomeric materials can be used to create a space between the semiconductor and its support, such construction being disclosed in the U.S. Patents of the prior art discussed *infra*. The most common is the assembly of one or more semiconductor chips on a substrate such as polyimide film which forms part of a chip carrier package including a circuit panel or chip housing.

[0005] A chip carrier includes a dielectric layer with an array of terminals and may also contain leads. The chip carrier is fastened to a semiconductor chip through the leads or wire bonds. An elastomeric material is disposed between the chip and the flexible dielectric layer of the chip carrier. The chip carrier and elastomeric material are also referred to as an "interposer" or "interposer layer", by those skilled in the art. The leads or wire bonds of the chip carrier are bonded to the chip so that the terminals of the carrier are electrically connected to the contacts on the chip. The entire structure can then be mounted to a substrate such as a circuit panel or chip housing. The terminals of the chip carrier are electrically connected to contacts on the substrate. The elastomeric layer provides resiliency to the individual terminals allowing each terminal to move as necessary to accommodate tolerances during testing and in the final assembly itself.

PRIOR ART

[0006] The details of the information set forth just above can be found in U.S. Patent 5,477,611 which issued on December 26, 1995 to Sweis, et al, which describes the manufacture of a chip device.

WO 03/025081 PCT/US02/26788

[0007] U.S. patent 5,148,266 that issued on September 15, 1992 to Khandros, et al; 5,346,861 that issued on September 13, 1994 to Khandros, et al, and 5,347159 that issued on September 13, 1994 to Khandros, et al, are based on the same essential disclosure and are also relevant for showing the component parts of chip assemblies and their current manufacturing processes. U.S. 5,477,611 shows the use of liquid resins to create a gap between the chip and the substrate. This material is injected as a liquid and then hardened (cured). The disclosure shows that the material, as it reaches the edges of the chip configuration, creates a meniscus along all outside edges, which is exposed to the atmosphere, which cures prior to the final cure of the interposed layer. This "B-staging" of the edge through the meniscus creates an in-situ mold that contains the liquid between the chip and the substrate until the final cure takes place.

[0008] Except for the disclosure of the use of a curable liquid as an interposer material, there is nothing in the above-mentioned patents about creating a gap between the chip and a substrate as provided by the instant invention.

[0009] With regard to the prior art dealing with the use of particulate materials as spacers creating the gap between the chip and the substrate, one should be aware of Japanese patent application number H11-193828, filed July 8, 1999 in the name of Isshiki, et al, wherein there is disclosed the use of a die attach adhesive that is based on a curable
 20 polymer composition containing a spherical filler with an average particle diameter of from 100 to 1,000 μm and a major axis to minor axis ratio of from 1.0 to 1.5. What is disclosed and emphasized therein is the use of inorganic spherical fillers. However, it is speculated therein that spherical organic fillers can also be used which are selected from the group consisting of carbon, fluororesin, silicone resin, silicone rubber, epoxy resin, polyimide resins, polyphenylene sulfide resins or polyetheretherketone resins, but there are no examples in the application with regard to the use of such spherical organic fillers in that die attach adhesive.

[00010] Likewise, Japanese patent application H11-193829, filed July 8, 1999 in the name of Yamaka, et al, deals with die attach adhesives for bonding semiconductor chips to chip mount components wherein the adhesive comprises a curable polymer composition containing a spherical filler with an average particle diameter of from 10 to

PCT/US02/26788

WO 03/025081

 $100~\mu m$ and a major axis to minor axis ratio of 1.0 to 1.5, and they are used in an amount in the range of about 1 to 900~ppm. This disclosure also suggests the use of spherical organic particles in these formulations, but there are no examples of such a use. The suggested organic particles are disclosed as the same list in the above-mentioned Japanese application.

looo11] Finally, Japanese Laid-Open Patent Application (Kokai) No. 7-292343 discloses an adhesive agent for a semiconductor device which is comprised of (A) an organopolysiloxane having at least two silicon atom bonded alkenyl groups per molecule, (B) an organopolysiloxane having at least two silicon atom bonded hydrogen atoms per molecule, (C) an organosilicon compound having a silicon atom bonded alkoxy group, (D) an organic or inorganic spherical filler whose particle diameter is 10 to 100 μm and whose major and minor diameter ratio is 1.0 to 1.5, and (E) a catalytic amount of platinum or a platinum compound. No mention is made of any other fillers other than the spherical fillers. Eventhough there are listed numerous organic fillers, there are no examples of the use of such fillers in that formulation.

[00012] None of the above-identified references disclose the use of spherical organic fillers in the compositions of the instant invention.

BRIEF DESCRIPTION OF THE FIGURES

[00013] Figure 1 is a drawing of one device that can be manufactured by the use of the adhesive of this invention and is a full side view thereof.

[00014] Figure 2 is a yet another device of this invention that can be manufactured by the use of the adhesive of this invention in which there is shown a full side view of a semiconductor die that has been stacked on the top of another semiconductor die in a package.

25 [00015] Figure 3 is a schematic diagram of a possible dispersion of the die attach adhesive upon the application of pressure to the die as set forth in the processes of this invention.

[00016] Figure 4 is a schematic illustration of one of the methods of this invention that is the pre-cured polymeric spacer printed die method.

0 [00017] Figure 5 is a schematic illustration of another method of this invention that is the pre-cured polymeric spacer dispersed die method.

athed of this invention that

PCT/US02/26788

[00018] Figure 6 is a schematic illustration of another method of this invention that is the printed or dispensed die attach pad method.

[00019] Figure 7 is a schematic illustration of yet another method of this invention that is the printed or dispensed segmented pad method.

[00020] Figure 8 is a schematic illustration of a method of the prior art that is a pressure, temperature, and time, related method that does not require spacer beads and is not considered part of this invention.

THE INVENTION

[00021] What is disclosed as the invention herein is an adhesive composition

comprising a curable polymer and/or resin and an organic spacer filler in an amount sufficient to allow for good planarity between the semiconductor die and the attachment substrate. Also, there is disclosed a method for using such adhesive to manufacture chip devices, and the disclosure of the chip devices per se. The advantage of the processes disclosed herein is that because of the nature of the die attach adhesive of this invention, there is only required two to three process steps as opposed to five or more process steps when using the methods of manufacture of the prior art.

[00022] What is disclosed and claimed herein is a curable adhesive composition comprising in combination a curable polymeric base material and contained in said polymeric base material, insulating particles that are organic insulator particles having average particle sizes of 1 μm to 1000 μm and they have aspect ratios of the major axis to the minor axis of about 1.0 to 1.5. The organic insulator particles are present in the composition in an amount sufficient to provide a planar adhesive bond thickness between substrates being joined by said adhesive composition.

[00023] In addition, there is another embodiment of this invention that is a 25 semiconductor device in which at least two individual substrates are joined and bonded by an adhesive composition as described just above.

[00024] Still another embodiment of this invention is a process for joining at least two individual substrates, the process comprising applying an adhesive composition as described just above to at least one surface of at least one of the individual substrates and then mounting another individual substrate to the adhesive treated side of the substrate to form a laminate. Then pressure and/or temperature is applied to the laminate to disperse

WO 03/025081 PCT/US02/26788

the adhesive between the layers until each of the substrates contact the largest organic insulator particles of the adhesive composition, and thereafter, the adhesive composition is cured. It is contemplated within the scope of this invention to apply pressure and heat at the same time and eventhough the application of pressure, and of heat, can take the form of two or more steps in the process, the preferred mode is to apply the pressure and the heat simultaneously.

[00025] Yet another aspect of this invention is a combination of a curable adhesive composition comprising a curable polymeric base material and contained in said polymeric base material, insulating particles that are organic insulator particle having an average particle size of 1 μm to 1000 μm and they have aspect ratios of the major axis to the minor axis of about 1.0 to 1.5. The organic insulator particles are present in the composition in an amount sufficient to provide a planar adhesive bond thickness between substrates being joined by said adhesive composition. In addition, there is present, inorganic insulator particles having a particle size of less than 10 μm in an amount sufficient to obtain an adhesive with a linear thermal expansion coefficient before and after the glass transition temperature of less than 240 $\mu m/m$ /°C between -55°C and +200°C.

[00026] Turning now to the curable base adhesive composition, it is contemplated within the scope of this invention to provide any curable polymeric adhesive composition as the base material as long as the adhesive is capable of bonding the chip to any desired substrate. Such curable polymeric compositions are known in the art and can be any of a curable silicone composition; a curable epoxy composition; a curable polyimide composition, or, a curable acrylic composition. Preferred for this invention are curable epoxy and silicone compositions, and most preferred are curable silicone compositions.

[00027] Especially preferred are the compositions set forth and described in U.S. patents 5,977,226, that issued on November 2, 1999 to Dent et al, and U.S. patent 4,766,176, that issued on August 23, 1988 to Lee, et al, and U.S. 5,017,654, that issued May 21, 1991 to Atsushi, et al, the compositions of which, and the teachings for the preparation of such compositions, are incorporated herein by reference.

PCT/US02/26788

[00028] Also included as a specially preferred embodiment of this invention are compositions that are essentially those set forth in Dent et al, but which contain an additional filler which is a filler which will provide a lowered coefficient of thermal expansion to the formulation in addition to organic spacer particles to control adhesive bond thickness. Such low Coefficient of Thermal Expansion (CTE) fillers, for purposes of this invention can be any filler which is compatible with the formulated product and which will in addition provide a reduced coefficient of thermal expansion. Such CTE fillers are for example selected from metal oxides, such as boron nitride, aluminum oxide, aluminum nitride, and the like, and these materials coated with polymeric materials or coupling agents, metal nitride, glass and other such inorganic electrical insulator particles. It is preferred that the particles have a size of less than 10 μm and are present in an amount sufficient to obtain an adhesive with a linear thermal expansion coefficient before and after the glass transition temperature, of less than 240 μm/m/°C between -55°C and +200°C.

15 [00029] The benefit of such additional fillers will become evident to those skilled in the art in conjunction with the information provided in the examples set forth infra in this disclosure.

[00030] It should be noted by those skilled in the art that the mode of cure of the adhesive compositions of this invention is not critical, and can include cure mechanisms such as condensation reactions; addition reactions; ultraviolet radiation initiated reactions, and, free radical initiated reactions.

[00031] Preferred for the adhesive compositions of this invention are those that are cured by addition reactions and ultraviolet radiation initiated reactions, and especially preferred are those based on addition reactions, and most preferred are those based on addition reactions of the silicone compositions, wherein hydrogen bonded to silicon atoms of one molecule are added to unsaturated groups bonded on the silicon atoms of another molecule wherein the reactions are catalyzed by platinum catalysts. The platinum catalysts are preferably those set forth and disclosed in U.S. patent 4,766,176 set forth Supra.

30

PCT/US02/26788

[00032] DETAILED DESCRIPTION OF THE FIGURES

[00033] Turning now to the devices of this invention, reference should be made to Figure 1, in which there is shown one device that can be manufactured by the processes of this invention.

5 [00034] There is shown the package 1, in which a semiconductor die 2 is bonded to a polyimide TAB tape flexible circuit 4, also showing the die attach adhesive 5, containing spacer beads 6 to maintain a specified distance between the die 2 and the TAB tape 4 during die placement. Also shown are electrical contacts 3. There is also shown lead bonds 7 which are dependent upon the height of the die 2 from the TAB tape 4. The Figure also shows the encapsulant 9 used to protect the lead bonds 7, and also shown are the solder balls 8 which are located beneath the polyimide film 4. The solder balls 8 provide the connection mechanism to the board (not shown) upon which the package 1 will be mounted for use.

[00035] In Figure 2, there is shown yet another device of this invention that can be manufactured by the use of the adhesive of this invention in which there is shown a full side view of another device package 10 in which one semiconductor die 11 has been stacked on the top of the semiconductor die 2 to form said package 10.

[00036] Thus, there is shown the circuit substrate (polyimide, epoxy-fiberglass, or other substrate material) 4 which can be flexible or rigid, the die attach adhesive 5,

20 containing the spacer beads 6 between the die 2 and the substrate 4, along with lead bonds 7, the solder balls 8, and another layer of die attach adhesive 12. The die attach adhesive 12 contains spacer beads 13, which spacer beads 13 are smaller in size than the spacer beads 6 of the die attach adhesive 5. It should be noted by those skilled in the art that the size of the spacer particles can be different between the different levels, or can be essentially the same, depending on the need of the manufacturer.

[00037] Assembly of such a device 10 is done by applying the adhesive 5 that contains, the spacer beads 6, to the circuit board 14, that has been previously surmounted by the substrate circuit 4. Then, the hot die 2 is placed on the adhesive with enough force to spread the adhesive uniformly under the die 2. The force required can actually be by the pressure of the hand. High pressures are not needed as can be observed by reviewing the viscosity of the die attach adhesive of the examples.

PCT/US02/26788

[00038] The heat partially cures the die attach adhesive 5 and the spacer beads 6 provide a mechanism to control the height of the die 2 from the surface of the substrate 4. Another die 11 can then be added on top of the previously mounted die 2 by applying adhesive 12 on top of the first die 2. For purposes of illustration, in Figure 2, the

Adhesive 12 has an alternate sized spacer bead 13 in it. The top die 11 is placed hot on the adhesive 12, allowing it to partially cure to hold the parts in place for subsequent wires 7 to be furnished in the bonding operations leading from the die 2 to the substrate 4. Full cure of the die attach adhesives 5 and 12 is completed when an overmolding is done on top of the package 10. Once an overmolding is applied and cured, solder balls 8 are added to complete the packaging of the package 10.

[00039] In the following examples, the die attach adhesive compositions of this invention are illustrated in more detail in which, unless otherwise specified, all parts and percentages are by weight. The examples are presented to further illustrate the invention and are not to be considered as limiting the invention in any way.

15 [00040] Viscosity measurements were made using a 2 cm plate at 25°C and 1500 dyne constant force on a CP-20 Compression Rheometer from TA Instruments, Inc. located in Newcastle, DE.

[00041] Cure exotherm peak temperatures were measured using a Seiko
Differential Scanning Calorimeter Model 220C by heating 20 to 25 mg. of material from
20 25°C to 200°C at 10°C/min. in an aluminum sample pan with 25 to 30 cc/min helium gas
(High Purity compressed helium, UN1046 from Airgas, Inc., Radnor, Pa), purge, and an
empty aluminum sample pan as a reference. (Seiko Instruments, Torrance, CA.)
[00042] The suppliers supplied all particle sizes and surface areas of the fillers

used herein.

[00043] The organic spacer particles used herein were separated using Tyler Gold Series full height 8-inch diameter wire mesh sieves with openings as specified.

[00044] Modulus at break, elongation at break, and tensile strength at break were determined in the following manner: tensile bars were cut from molded slabs and were tested at a pull speed of 20 in/min. on a Monsanto Tensometer 2000 with a 1kN load cell. This procedure is described in detail in ASTM D412 using the 0.25 inch width die

cell. This procedure is described in detail in ASTM D412 using the 0.25 inch width die to cut the tensile bars.

PCT/US02/26788

WO 03/025081

[00045] The volume resistivity was measured at room temperature using a guarded electrode method described in ASTM D257-99.

[00046] Specific Gravity measurements were taken using a wet/dry balance technique outline per ASTM D792. Test samples were molded, cured, and cut into slabs of approximately one inch by one inch.

[00047] Durometer testing was performed per ASTM D2240 using a Shore A
Durometer and a 71200 Conveloader, both from the Shore Instrument Manufacturing
Company. Samples for test were molded, cured, and cut into slabs of approximately one
inch by one inch and then stacked to greater than 0.25 inches prior to measuring the

durometer. Dielectric Constant and Dissipation Factors were measured at the specified frequency using a model 1615-A (Schering type) capacitance bridge, Type 722D condenser, Model 1316 oscillator, Type 1690 solid sample holder, and Type 1401 NIST Air Capacitance standard, all purchased from General Radio Co., Poway, CA. These measurements were made per ASTM D150 using cured molded slabs.

[5 [00048] Dielectric Strength of the samples was measured per ASTM D149 using a 110 kV Hypot machine Model No. 4862M2 purchased from Associated Research, Inc, Lake Forest, IL. Cured molded slabs were used for this testing.

[00049] Linear coefficient of thermal expansion (CTE) results were gathered with a TA Instruments Model 2940 TMA (Thermomechanical Analyzer) using a 100 cc/min nitrogen purge at a 5°C/min. heating rate from 25°C to 200°C. The test sample was molded, cured, and then cut using a 0.25 inch diameter die.

[00050] Modulus, elongation, tensile strength, volume resistivity, specific gravity, durometer, dielectric constant, dissipation factor, dielectric strength, and CTE test samples were all taken from molded slabs of 10 inch wide by 10 inch long by 0.090

25 inches thick, that were cured for 1 hour at 150°C in a Dake Press at 10 tons pressure using aluminum chase molds. Samples were cut from these molded slabs as indicated or per ASTM standards relating to each test.

[00051] Placement of adhesive for die placement performance testing was performed by dispensing, printing, or placement of small amounts on a substrate using a 0.25 inch wide stainless steel spatula. If dispensing of uncured adhesive was performed, a CAM/ALOT 1818 dispenser (Camalot Systems, Inc., Haverhill, MA) was used. If

10

15

20

25

30

PCT/US02/26788

printing of uncured adhesive was performed, a Speedline MPM (Speedline Technologies, Inc., Franklin, MA) Model SPM Printer was used.

[00052] EXAMPLES

Example 1

[00053] This example demonstrates the preparation of one of the compositions according to the present invention.

[00054] The following components (a) and (b) were heated to the indicated temperature and then mixed one hour until uniform at 25° C while the mixture slowly cooled to comprise Blend A at 60° C:

- (a) 149.16 parts of an =SiH-containing polysiloxane polymer having a viscosity of 4.8 x 10⁻³ Pa's and,
- (b) 3.30 parts of 2-phenyl-3-butyn-2-ol.

The example adhesive composition consisted of the following components:

- (c) 592.54 parts of a resin consisting essentially of {(CH₃)₂ CH₂=CHSiO}_{1/2} units, {(CH₃)₃SiO}_{1/2} units, and SiO_{4/2} units, wherein the mole ratio of total triorganosiloxane units to SiO_{4/2} units is about 0.7:1
- (d) 113.14 parts of a dimethylvinylsiloxy-terminated polydimethylsiloxane having a viscosity of 55 Pa's,
- (e) 1286.32 parts of a dimethylvinylsiloxy-terminated polydimethylsiloxane having a viscosity of 2 Pa's,
- (f) 18.6 parts of carbon black powder having an average particle size of 45 nanometers,
- (g) 90 parts of an organosilicon based adhesion promoter having epoxy functionality,
- (h) 138.6 parts of Blend A from above,
- (i) 75 parts of polydimethylsiloxane fluid-treated fumed silica,
- (j) 3600 parts of spherical fused silica having an aspect ratio between 1.0 and 1.5 and an average particle size of 5 micrometers,
- (k) 9.60 parts of spherical divinylbenzene crosslinked styrene plastic beads having between 38 and 45 micron sieve,

PCT/US02/26788

(1) 76.2 parts of a platinum complex of 1,3-diethenyl-1,1,3,3tetramethyldisiloxane.

Components (c), (d), (e), (f), (g), (i), and (j) were added to a shear mixer [00055] and blended uniformly. The mixture was then heated to 150°C while stirring continued. The mixture was held at this temperature for one hour, and the mixture was then cooled to less than 50°C as mixing continue. Components (h), (k), and (l) were then added with the previous ingredients between 25°C and 50°C° using adequate mixing to obtain a homogeneous blend of all components to provide the final adhesive.

Among other packaging substrates, the adhesive described can be used to assemble a silicon die (Tessera TV-46 test die) (Tessera Inc., San Jose, CA) to polyimide TAB tape substrates. Thereafter, during testing, cohesive failure of the die to the substrate is observed when the die is pulled off after curing the laminate for 1 hour at 150°C. Enough material was placed and held for 3 seconds with 750 grams force. Once the adhesive was cured, the die was peeled from the substrate by hand with a stainless steel spatula and the failure mode was observed.

[00057] The above composition had the properties found on Table I below, along with the test results when used as a cured adhesive in a chip package.

Example 2

This example demonstrates the preparation of a composition according to [00058] the present invention.

Blend A at 60°C for (m) and (n):

- (m) 149.16 parts of trimethylsiloxy-terminated dimethylmethylhydrogen siloxane containing an average of five HMeSiO2/2 units three $Me_2SiO_{2/2\ u}nits$ per molecule and having a viscosity of 4.8 x $10^{-3}\ Pa\ s$ and
- (n) 3.30 parts of 2-phenyl-3-butyn-2-ol.

The example adhesive consisted of the following components: [00059]

(o) 589.41 parts of a resin consisting essentially of {(CH₃)₂ $CH_2\!\!=\!\!CHSiO\}_{1/2}$ units, $\{(CH_3)_3SiO\}_{1/2}$ units, and $SiO_{4/2}$ units, wherein the mole ratio of total triorganosiloxane units to $\mathrm{SiO}_{4/2}$ units is about 0.7:1,

25

30

PCT/US02/26788

 (p) 112.54 parts of a dimethylvinylsiloxy-terminated polydimethylsiloxane having an average degree of polymerization of 830 and a viscosity of 55 Pa's,

 (q) 1279.54 parts of a dimethylvinylsiloxy-terminated polydimethylsiloxane having an average degree of polymerization of 434 and a viscosity of 2 Pa's,

- (r) 18.50 parts of carbon black powder having an average particle size of 45 nanometers.
- 89.53 parts of an organosilicon-based adhesion promoter having epoxy functionality,
- (t) 137.87 parts of Blend A from just above,
- (u) 74.60 parts of polydimethylsiloxane fluid treated fumed silica with a particle size averaging between 0.2 and 0.3microns,
- (v) 3581.02 parts of spherical fused silica having an aspect ratio between 1.0 and 1.5 and an average particle size of 5 micrometers and a maximum particle size of 13 micrometers and a minimum particle size of 0.5 micrometers,
- (w) 41.18 parts of spherical divinylbenzene crosslinked styrene plastic beads having an aspect ratio between 1.0 and 1.5 and having a sieve size of 63 to 75 microns, and
- (x) 75.80 parts of a platinum complex of 1,3-diethenyl-1,1,3,3-tetramethyldisiloxane.

[00060] Components (o), (p), (q), (r), (s), (u), and (v), were added to a shear mixer and blended uniformly. The mixture was then heated to 150°C while stirring continued.

The mixture was held at this temperature for one hour, and the mixture was then cooled to less than 50°C as mixing continued. Components (t), (w), and (x), were then added with the previous ingredients between 25°C and 50°C using adequate mixing to obtain a homogeneous blend of all components to provide the final adhesive.

[00061] Figure 3 illustrates how an "X" pattern of printing was used to fill most of
the area under a Tessera TV-46 silicon test die and on top of a 0.002 inch thick sheet of
DuPont HN polyimide film from DuPont, of Wilmington, Del, to test the material of this

12

10

5

20

WO 03/025081 PCT/US02/26788

example. The direction of major adhesive flow upon the application of pressure is shown by the designations "AF". In addition, there is shown the first dispense direction 15, and the second dispense direction 16 of the dispensing of the die attach adhesive 5. About 750 grams of force was applied to the die having dimensions of 0.2175 inches by 0.3030 inches, prior to curing for about one hour at 150°C. When the die and the polyimide film were peeled apart, cohesive failure of the adhesive was seen on each of the five test

[00062] Table II sets forth the measured properties of this adhesive in the uncured state and the cured state when used as a die attach adhesive.

10 [00063] This adhesive was designed to have a similar number of spacers as in Example 1, but with larger size spacers.

Example 3

samples.

[00064] The following example illustrates the significant processing steps that can be eliminated from the device packaging process of the prior art using the processes of this invention, yet allow excellent reliability of packaged parts.

[00065] Device packages have been built using printed silicone spacers. However, die attach adhesive must be printed on the spacers or dispensed between the spacers in order to attach the die. Pad adhesives require extra steps to remove liners used therein. The following "PROCESS STEPS TABLE" shows the process steps that can be eliminated if the compositions of this invention are used instead of the standard device packaging products from the prior art.

[00066] There are essentially five methods of performing die attach. All of the prior art processes using such methods must control the height of the die from the circuit substrate to insure that lead bond reliability remains high. The shape of the lead is directly related to the reliability, and the height from the substrate controls the shape of the lead. Except for the fifth method, the methods are set forth below illustrate the die attach adhesives of this invention.

[00067] In the first method, the pre-cured polymeric spacer printed die attach method, and with reference to Figure 4, spacers 17 are printed and then cured, and then die attach adhesive 5 is printed on top of the cured spacers 17. Pressure P is applied to the die 2 as it is surmounted on the die attach adhesive 5. Also shown in Figure 4, for

PCT/US02/26788

WO 03/025081

orientation purposes, is the polyimide substrate 4, the die 2, and there is also shown a lateral moving arrow L, moving to the right of the Figure to show the direction of movement of the assembly line to provide the final product 18.

[00068] The second method, the pre-cured polymeric spacer dispensed die attach method, is the use of spacers 17 that are printed and then the die attach adhesive 5 is dispensed on top and surrounding the cured spacers. See Figure 5 wherein there is shown the die 2, the printed spacers 17, and the uncured dispensed die attach adhesive 5 surrounding the printed spacers 17.

[00069] The third method, the printed or dispensed die attach pad method, and a very popular method, is the use of a pad adhesive. With reference to Figure 6, there is shown the spacer beads 17, the pad of adhesive 5, a spacer 20 which is not in alignment with the spacers 17, the polyimide film 4, and the finished product 21.

[00070] The fourth method, the printed or dispensed segmented pad method, can be found illustrated in Figure 7, wherein uncured stencil printed die attach dots 22 are placed on the polyamide film 4. Thereafter, the die 2 is pressed onto the adhesive and is stopped a distance from the polyimide film by the spacers 17. The composite is then cured to give the product 23.

[00071] The fifth method, the temperature, pressure, and time, regulated method, is illustrated in Figure 8. This method does not require the use of any spacer materials, and is dependent on the rheology of the based adhesive and the amount and/or combination of time, temperature and pressure that is used to form the space between the chip and the substrate. With reference to Figure 8, there is shown the die 2, the substrate 4, and the adhesive 25 of the prior art.

[00072] When these methods are used in the prior processes it can be observed

25 from the following PROCESSING STEPS TABLE that there are more process steps, or
there are major inadequacies of the method, and they tend to take more time to execute.

The compositions of the instant invention do not require the extra steps, nor the length of
time to execute the steps necessary to obtain a die attach, or do not suffer from the
applied simultaneously complications of regulating time, temperature, pressure and the

30 rheology of the base material. It can be applied as dots, by dispensing or printing the
dots, or dispensed to form a pad and the heat and pressure can be

35

PCT/US02/26788

TABLE I

	PROPERTY	VALUE
	Viscosity @ 1 radian/sec.	171,250 Poise
	Cure Exotherm Peak Temperature	120.5°C
	Linear CTE from 50°C To 150°C	181 ppm/°C
	Tensile Strength at Break	1059 psi
	Elongation at Break	24.2 percent
	Modulus @ 25% Elongation	32.9 psi
	Specific Gravity	1.53
	Durometer	89.8 Shore A
	Dielectric Constant 100 Hz Dielectric Constant	2.99
	100kHz	2.99
	Dissipation Factor	
	100 Hz	0.0006
	Dissipation Factor	
	100kHz	< 0.0002
	Volume Resistivity	1×10^{15} ohm-cm
	Dielectric Strength	524V/mil

PCT/US02/26788

TABLE II

	PROPERTY	VALUE
5	Viscosity @ 1 radian/sec	113,800 Poise
	Cure Exotherm Peak Temperature	120.7°C
	Linear CTE from 50°C	
	To 150°C	174 ppm/°C
	Tensile Strength at Break	1269 psi
10	Elongation at Break	27.1 percent
	Modulus @ 25% Elongation	29.5 psi
	Specific Gravity	1.51
	Durometer	88.8 Shore A
	Dielectric Constant	
15	100 Hz	2.89
	Dielectric Constant	
	$100~\mathrm{kHz}$	2.9
	Dissipation Factor	
	100 Hz	0.0004
20	Dissipation Factor	
	100 kHz	< 0.0002
	Volume Resistivity	2.4×10^{15} ohm-cm
	Dielectric Strength	532 V/mil

25

PCT/US02/26788

What I claim is:

said adhesive

1. A curable adhesive composition comprising in combination: a curable polymeric base material and contained in said polymeric base material, organic insulator particles having average particle size of 1 μm to 1000 μm and a major axis to minor axis ratio of about 1.0 to 1.5, said organic insulator particles being present in the composition in an amount sufficient to provide a planar adhesive bond thickness between substrates being joined by

10

5

15

20

25

30

PCT/US02/26788

- 2. A curable adhesive composition as claimed in claim 1 wherein the organic insulator particles are divinylbenzene crosslinked polystyrene.
- 3. A semiconductor device in which at least two individual substrates are joined and bonded by an adhesive composition as claimed in claim 1.
- 4. A process for joining at least two individual substrates, said process comprising:
 - (I) applying an adhesive composition as claimed in claim 1 to at least one surface of at least one of the individual substrates;
 - mounting another individual substrate to the adhesive treated side of the substrate of (I) to form a laminate thereof;
 - (III) applying pressure to the laminate to disperse the adhesive therebetween until each of the substrates contact the largest organic insulator particles of the adhesive composition, and thereafter,
 - (IV) curing the adhesive composition.
 - 5. The process as claimed in claim 4 wherein additionally, heat is applied in step (III).
 - The semiconductor device as claimed in claim 3 wherein the two individual substrates are a semiconductor die and an attachment substrate for the semiconductor die.
 - 7. The process as claimed in claim 4 herein the two individual substrates are a semiconductor die and an attachment substrate for the semiconductor die.
 - 8. The adhesive composition as claimed in claim 1 wherein the adhesive base material is selected from the group consisting essentially of:
 - (a) a curable silicone composition;
 - (b) a curable epoxy composition;
 - (c) a curable polyimide composition, and,
 - (d) a curable acrylic composition.

30

25

10

PCT/US02/26788

WO 03/025081

 An adhesive composition as claimed in claim 8, having a cure mechanism selected from the group consisting essentially:

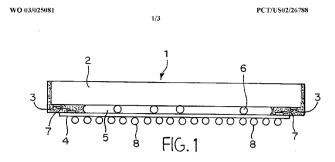
- (ii) condensation reactions;
- (iii) addition reactions;
- (iv) ultraviolet initiated radiation reactions, and,
- (v) free radical initiated reactions.
- 10. An adhesive composition as claimed in claim 8 wherein the adhesive base material is a silicone composition.
- 11. An adhesive composition as claimed in claim 10 wherein the silicone composition is an addition reaction curable silicone composition.
- 12. An adhesive composition as claimed in claim 8 wherein the adhesive base material is an epoxy composition.
- 13. A curable adhesive composition comprising in combination:
 - A. a curable polymeric base material;
 - B. contained in said polymeric base material:
 - (i) inorganic insulating particles having mixed various sizes and having an average size of less than 10 μm , and,
 - (ii) organic insulator particles having average particle sizes of 1 µm to 1000 µm and a major axis to minor axis ratio of about 1.0 to 1.5, said organic insulator particles being present in the composition in an amount sufficient to provide a planar adhesive bond thickness between substrates being joined by said adhesive composition.
- 25 14. A curable adhesive composition as claimed in claim 13 wherein the inorganic insulating particles are present in an amount sufficient to obtain an adhesive with linear thermal expansion coefficient before and after any glass transition temperature of less than 240 µm/m/°C, between -55°C and +200°C.

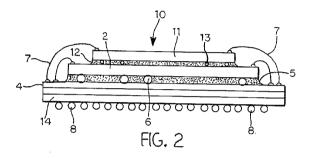
30

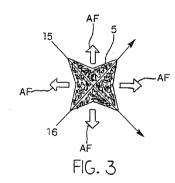
5

10

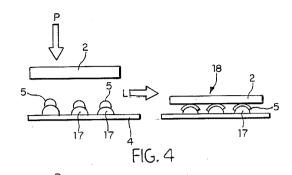
15



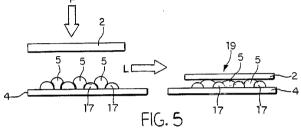


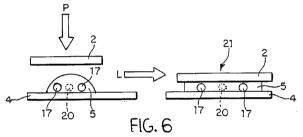


PCT/US02/26788



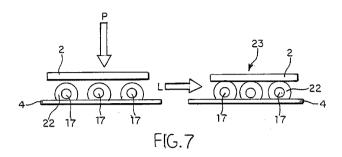
2/3

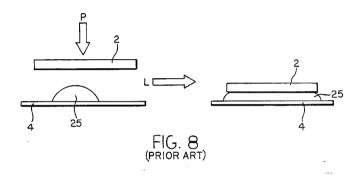




PCT/US02/26788

3/3





【国際調査報告】

	INTERNATIONAL SEARCH REPORT	Inti onal App	ofication No	
		PCT/US 02	/26788	
A CLASSI IPC 7	FICATION OF SUBJECT MATTER C09J11/08 H01L21/58			
	o International Patent Classification (IPC) or to both national classific	ation and IPC		
	SEARCHED currentation searched (classification system followed by classification	on symbols)		
IPC 7	C09J C08K H01L			
Documenta	tion searched other than minimum documentation to the extent that s	such documents are included in the fields s	earched	
Electronic d	ata base consulted during the international search (name of data ba	se and, where practical, search terms used	d)	
EPO-In	ternal, WPI Data, PAJ			
	ENTS CONSIDERED TO BE RELEVANT			
Category *	Citation of document, with indication, where appropriate, of the rel	evant passages	Relevant to claim No.	
Х	EP 1 101 810 A (DOW CORNING TORAY SILICONE) 23 May 2001 (2001-05-23 paragraphs '0019!,'0030! claims 1,12,13,15		1-3,6-11	
X	EP 1 067 163 A (DOW CORNING TORAY SILICONE) 10 January 2001 (2001-C paragraphs '0009!-'0012!,'0022! claims 1-3,5-10,12,14-17	1,3-14		
X	DATABASE WPI Section Ch, Week 199910 Derwent Publications Ltd., London, GB; Class A85, AN 1999-112225 XP002221509 -& JP 10 335568 A (TOPPAN PRINTING CO LTD) , 18 December 1998 (1998-12-18) abstract		1,3-12	
		-/- -		
X Furt	her documents are listed in the continuation of box C.	Y Patent family members are listed	I in annex.	
*Special categories of cited documents: *A' document defining the gamens state of the art which is not considered to be of principle relevance to be of principle relevance. *C' examined comment but published on or after the international tiling date of principle or theory underlying the state of the s				
Date of the actual completion of the international search Date of mailing of the international search report				
1	9 November 2002	29/11/2002		
Name and	mailing address of the ISA European Pation Cifflos, P.B. 5818 Patentiaan 2 N. – 2280 HV Rijswijk Tol. (-31 –70) 340–2440, Tx. 31 651 epo nl, Fax. (43 –70) 340–3016	Authorized officer Russell, G		

page 1 of 2

	INTERNATIONAL SEARCH REPORT	Inte mal Application No PCT/US 02/26788
C.(Continu	ation) DOCUMENTS CONSIDERED TO BE RELEVANT	
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	PATENT ABSTRACTS OF JAPAN vol. 016, no. 435 (E-1263), 10 September 1992 (1992-09-10) -& JP 04 152642 A (FUJITSU LTD), 26 May 1992 (1992-05-26) abstract	1,3-14
X	20 May 1992 (1992-05-26) abstract US 5 488 082 A (DIETZ RAYMOND L ET AL) 30 January 1996 (1996-01-30) claims 1-5	1,3,6,8,9,12-14
	10 (continuation of second sheet) (July 1992)	

page 2 of 2

Inte onel Application No

INTERNATIONAL	SEARCH REPORT
---------------	---------------

information on patent family members PCT/US 02/26788 Patent document cited in search report Publication Patent family member(s) 2001139894 A 1101810 A2 22-05-2001 23-05-2001 EP 1101810 23-05-2001 23-01-2001 10-01-2001 2001019928 A 1067163 A1 JP EP EP 1067163 Α 10-01-2001 JP 10335568 Α 18-12-1998 NONE JP 04152642 Α 26-05-1992 NONE 5391604 A 6111005 A 6140402 A 2168427 A1 69429099 D1 0719299 A1 2972342 B2 9501197 T 242281 B1 9504786 A2 21-02-1995 29-08-2000 31-10-2000 16-02-1995 20-12-2001 03-07-1996 08-11-1999 04-02-1997 01-02-2000 16-02-1995 US 5488082 30-01-1996 US US CA DE EP JP KR WO

Form PCT/ISA/210 (patent family annex) (July 1992)

フロントページの続き

(51) Int.CI.⁷ F I テーマコード (参考) H O 1 L 21/52 H O 1 L 21/52 E

(81)指定国 AP(GH,GM,KE,LS,MW,MZ,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,IE,IT,LU,MC,NL,PT,SE,SK,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DZ,EC,EE,ES,FI,GB,GD,GE,GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KP,KR,KZ,LC,LK,LR,LS,LT,LU,LV,MA,MD,MG,MK,MN,MW,MX,MZ,NO,NZ,OM,PH,PL,PT,RO,RU,SD,SE,SG,SI,SK,SL,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,YU,ZA,ZM,ZW

(74)代理人 100082898

弁理士 西山 雅也

(72)発明者 ワトソン,マイケル,ジョン

アメリカ合衆国, ミシガン 48642, ミッドランド, ゲティスバーグ 3908

F ターム(参考) 4J040 DB022 DF031 EC001 EJ041 EK001 EK042 EK081 HA026 HA116 HA206

HA306 KA01 KA20 KA42 LA03 MA10

5F047 BA21 BA32 BB11