



(10) **DE 10 2005 060 518 B4** 2015.02.19

(12) **Patentschrift**

(21) Aktenzeichen: **10 2005 060 518.4**
(22) Anmeldetag: **12.12.2005**
(43) Offenlegungstag: **03.08.2006**
(45) Veröffentlichungstag
der Patenterteilung: **19.02.2015**

(51) Int Cl.: **H01L 27/146 (2006.01)**
H04N 5/335 (2006.01)

Innerhalb von neun Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 1 Patentkostengesetz).

(30) Unionspriorität:
10-2004-0107181 16.12.2004 KR
11/264,437 01.11.2005 US

(72) Erfinder:
**Nam, Jung-hyun, Suwon, Kyonggi, KR; Lee, Yun-
hee, Yongin, Kyonggi, KR**

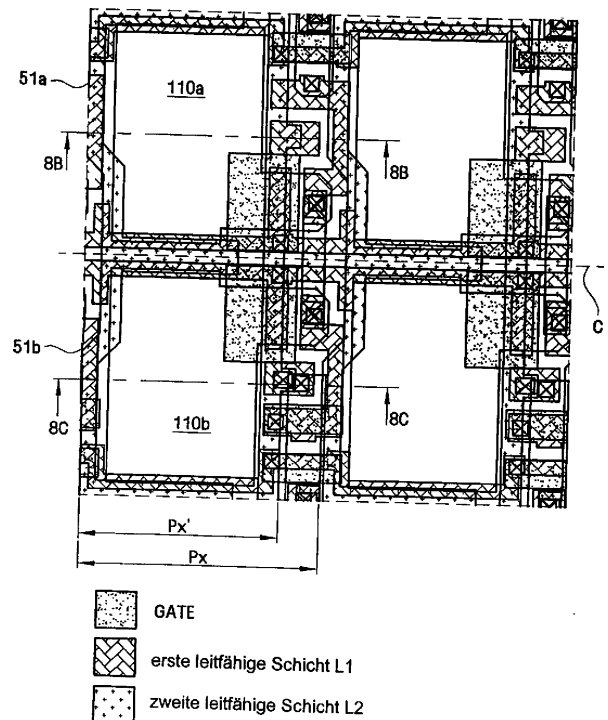
(73) Patentinhaber:
**Samsung Electronics Co., Ltd., Suwon-si,
Gyeonggi-do, KR**

(56) Ermittelter Stand der Technik:
JP 2000- 124 438 A
KR10 2004 0 022 169 A

(74) Vertreter:
**Patentanwälte Ruff, Wilhelm, Beier, Dauster &
Partner, 70174 Stuttgart, DE**

(54) Bezeichnung: **Bilderfassungsbaulement und Herstellungsverfahren**

(57) Hauptanspruch: Bilderfassungsbaulement mit – einem Pixelfeld (50), das eine Mehrzahl von in einem Halbleitersubstrat (100) ausgebildeten Einheitspixeln (51) beinhaltet, wobei jedes Einheitspixel mehrere Ausleseelemente und mehrere lichtempfangende Elemente (110) aufweist und als ein gemeinsam genutztes Einheitspixel mit mehreren Subpixeleinheiten (51a, 51b) gebildet ist, und – einer ersten Verdrahtungsschicht (L1), die als eine optische Blockierschicht über dem Pixelfeld derart ausgebildet ist, dass sie einfallendes Licht in jedem Einheitspixel so blockiert, dass für jedes lichtempfangende Element des Pixelfeldes die gleiche Empfindlichkeit aufrecht erhalten wird, und die eine erste Struktur von Verdrahtungsleitungen aufweist, welche elektrische Zwischenverbindungen (146a, 146b) zwischen Ausleseelementen in den Einheitspixeln und eine Subeinheitsstruktur beinhaltet, die sich in jeder Subpixeleinheit jedes Einheitspixels in dem Pixelfeld wiederholt, – wobei die Subeinheitsstrukturen der mehreren Subpixeleinheiten jedes Einheitspixels eine Spiegelbildstruktur bilden.



Beschreibung

[0001] Die Erfindung bezieht sich auf ein Bilderfassungsbauelement und auf ein Verfahren zur Herstellung eines derartigen Bilderfassungsbauelements.

[0002] Es wurden verschiedene Typen von bildgebenden Festkörperbauelementen entwickelt, die in erster Linie ladungsgekoppelte Bauelemente (CCDs) und Komplementär-Metall-Oxid-Halbleiter (CMOS)-Bildsensorbauelemente ebenso wie hybride Bildsensoren umfassen, die auf einer Kombination von CCD- und CMOS-Bildsensorsauslegungen basieren. Im Allgemeinen arbeiten bildgebende CCD- und CMOS-Festkörpersensoren auf der Basis des "photoelektrischen Effekts", der auftritt, wenn Silicium Licht ausgesetzt wird. Insbesondere beinhalten CCD- und CMOS-Bildsensoren Pixelfelder, bei denen jedes Einheitspixel einen lichtempfangenden Bereich mit einem oder mehreren Photodetektorelementen (wie Photodioden) beinhaltet, die in einem aktiven Siliciumbereich des Pixels ausgebildet sind. Wenn der lichtempfangende Bereich Licht ausgesetzt wird, weisen Photonen im sichtbaren und nahen IR(Infrarot)-Lichtspektrum ausreichend Energie auf, um kovalente Bindungen im Silicium aufzubrechen, wodurch Elektronen aus dem Valenzband ins Leitungsband ausgelöst werden. Die Menge an erzeugten Elektronen ist proportional zu der Lichtintensität. Die durch Photonen erzeugten Ladungen werden von den Photodetektorelementen in dem Pixelfeld akkumuliert und dann detektiert und verarbeitet, um ein digitales Bild zu erzeugen.

[0003] Fig. 1 ist ein schematisches Schaltbild, das ein Einheitspixel eines herkömmlichen CMOS-Bildsensorbauelements mit einem aktiven Pixelsensoraufbau mit 4 Transistoren (4-T) darstellt. Im Allgemeinen beinhaltet das exemplarische Einheitspixel **10** ein PD(Photodetektor)-Element (oder lichtempfangendes Element), einen Transfertransistor TX, einen FD-Bereich (floatenden Diffusionsbereich) oder Abtastknoten, einen Rücksetztransistor RX, einen Verstärker DX (oder Sourcefolger-Verstärker) und einen Auswahltransistor SX. Das PD-Element kann eine Photodiode oder eine gepinnte Photodiode sein, die zum Beispiel in einem lichtempfangenden Bereich (oder photosensitiven Bereich) des Pixels **10** ausgebildet ist. Das PD-Element wird durch den Betrieb des Transfertransistors TX mit dem FD-Bereich gekoppelt bzw. von diesem entkoppelt. Der Rücksetztransistor RX weist eine Gateelektrode auf, die mit einer RS-Steuersignalleitung verbunden ist. Der Transfertransistor TX weist eine Gateelektrode auf, die mit einer TG-Steuersignalleitung verbunden ist. Der Auswahltransistor SX weist eine Gateelektrode, die mit einer SEL-Steuersignalleitung verbunden ist, und eine Sourceelektrode auf, die mit einer Ausgangs (Spalten)-Leitung OUT verbunden ist. Die Transistoren RX, TX, DX und SX werden so betrieben, dass

sie Funktionen wie Rücksetzen des Pixels, Transferieren akkumulierter Ladungen von dem PD-Element zu dem FD-Bereich und Umwandeln der akkumulierten Ladungen in dem FD-Bereich in eine messbare Spannung ausführen, die verstärkt und zu der Ausgangsleitung OUT transferiert wird.

[0004] Speziell arbeitet das exemplarische Einheitspixel **10** wie folgt. Am Anfang wird das Pixel **10** während einer Integrationsperiode (oder Ladungssammelperiode) mit einfallendem Licht beleuchtet und photogenerierte Ladungen werden in einer Potentialmulde (oder einem Ladungsakkumulationsbereich) des PD-Elements akkumuliert. Nach Beendigung der Integrationsperiode wird der Rücksetztransistor RX durch ein an die RS-Steuersignalleitung angelegtes Rücksetzsteuersignal aktiviert, um Ladung von dem FD-Bereich abzuführen und den FD-Bereich auf ein Referenzpotential zu setzen (z. B. wird der FD-Bereich auf ungefähr die Sourcespannung VDD abzüglich der Schwellenspannung des Rücksetztransistors RX geladen). Nach dem Rücksetzvorgang wird der Transfertransistor TX durch ein an die TG-Steuersignalleitung angelegtes Steuersignal aktiviert, um die akkumulierten photogenerierten Ladungen von dem PD-Element zu dem FD-Bereich zu transferieren. Der Verstärkertransistor DX verstärkt die Spannung des FD-Bereichs und die verstärkte Spannung wird über den Auswahltransistor SX, der durch ein an die SEL-Steuersignalleitung angelegtes Zeilenauswahlsignal aktiviert wird, gepuffert bzw. mit der Spaltenauswahlleitung **26** gekoppelt.

[0005] Historisch haben analoge CCD-Bildsensoren den Markt für bildgebende Festkörperanwendungen aufgrund verschiedener Vorteile dominiert, die CCD-Bildsensoren bieten, einschließlich eines hervorragenden Dynamikbereichs, eines niedrigen FPN (festes Strukturrauschen) und hoher Empfindlichkeit für Licht. Fortschritte bei CMOS-Technologien haben jedoch zur Entwicklung verbesserter CMOS-Bildsensorsauslegungen geführt, wodurch ermöglicht wird, dass CMOS-Festkörperbildsensoren CCDs in verschiedenen bildgebenden Festkörperanwendungen verdrängen. Festkörper-CMOS-Bildsensoren bieten verschiedene Vorteile, die zum Beispiel geringe Fertigungskosten, geringen Leistungsverbrauch mit einer einzelnen Spannungsversorgung, System-auf-Chip-Integration, Hochgeschwindigkeitsbetrieb (z. B. Erfassen sequentieller Bilder mit hohen Bildraten), hochintegrierte Pixelfelder, Bildverarbeitungssysteme auf Chip, wahlfreien Zugriff auf Einheitspixel etc. umfassen. Im Gegensatz dazu sind CCD-Bildsensorbauelemente kostenintensiv herzustellen, erfordern typischerweise 2, 3 oder mehr Versorgungsspannungen bei unterschiedlichen Taktgeschwindigkeiten mit signifikant höherem Leistungsverbrauch und erlauben keinen wahlfreien Zugriff auf Einheitspixel.

[0006] Im Vergleich zu Festkörper-CCDs weisen herkömmliche CMOS-Sensoren mit aktiven Pixeln jedoch geringere "Füllfaktoren" auf, was zu einer verschlechterten Leistungsfähigkeit führt (z. B. geringe Empfindlichkeit gegenüber einfallendem Licht, geringe Quanteneffizienz, schlechtes Signal/Rausch-Verhältnis und begrenzter Dynamikbereich). Im Allgemeinen bezieht sich der Pixel-"Füllfaktor" (oder die Aperturreffizienz) auf das Verhältnis der Fläche des lichtempfangenden Bereichs (oder photosensitiven Bereichs) des Pixels zu der Gesamtfläche des Pixels. CMOS-Sensoren mit aktiven Pixeln weisen aufgrund des Einbaus der aktiven Schaltkreise und zugehöriger Zwischenverbindungen in den Einheitspixeln, welche die ausgewiesenen photosensitiven Bereiche umgeben, geringe "Füllfaktoren" auf. Der "Füllfaktor" eines CMOS-Sensors mit aktiven Pixeln wird unter Bezugnahme auf **Fig. 2** weiter erläutert, die eine exemplarische Layoutstruktur eines Einheitspixels **20** schematisch erläutert.

[0007] Wie in **Fig. 2** gezeigt, beinhaltet das Gesamtoberflächengebiet des Einheitspixels **20** einen definierten photosensitiven Bereich **21** und einen Transistorbereich **22**, der den photosensitiven Bereich **21** umgibt. Der photosensitive Bereich **21** ist Fläche des Pixels, die dafür ausgelegt ist, einfallendes Licht zu erfassen, das auf das Pixel **20** fällt. Ein lichtempfangendes Element (z. B. eine Photodiode PD) ist in dem aktiven Silicium des photosensitiven Bereichs **21** ausgebildet. Der Transistorbereich **22** ist die Pixelfläche, in der die aktiven Komponenten (z. B. Verstärker-, Rücksetz- und Zeilenauswahltransistoren) und BEOL (Back-End-Of-Line)-Zwischenverbindungsstrukturen ausgebildet sind. Der Transistorbereich **22** ist größtenteils im Wesentlichen ein "optisch toter" Bereich, da das meiste auf den Transistorbereich **22** einfallende Licht durch die aktiven Schaltkreiskomponenten und Zwischenverbindungen innerhalb des Bereichs **22** absorbiert oder reflektiert wird. Demzufolge ist der photosensitive Bereich **21** des Pixels **20**, der in der Lage ist, zur Erzeugung von Ladung Photonen zu absorbieren, durch die Pixelfläche begrenzt, die für den Transistorbereich **22** notwendig ist, was zu einem geringen Füllfaktor führt. Verschiedene Pixelauslegungen umfassen L-förmige Photodioden, rechteckig geformte Photodioden und quadratisch geformte Photodioden, die unterschiedliche "Füllfaktoren" bereitstellen.

[0008] Wenngleich der Transistorbereich **22** größtenteils ein "optisch toter" Bereich des Pixels **20** ist, kann einiges einfallende Licht durch das darunterliegende Substrat des Transistorbereichs **22** absorbiert werden, was zur Erzeugung von photogenerierten Ladungen führt. Diese photogenerierten Ladungen können in der Potentialmulde des PD-Elements gesammelt werden. Im Hinblick darauf unterscheidet sich der "ausgelegte" Füllfaktor des aktiven Pixels (der auf der tatsächlich freiliegenden Fläche (Apertur

des photosensitiven Bereichs **21** basiert) von einem "effektiven" Füllfaktor, da der Transistorbereich **22** des Pixels ebenfalls zu Ladungen beitragen kann, die von dem PD-Element gesammelt werden. Außerdem können einige der in dem Transistorbereich **22** photogenerierten Ladungen von den Übergängen (z. B. dem FD-Bereich) oder Potentialmulden aktiver Komponenten in dem Transistorbereich **22** eingefangen werden oder können zu PD-Elementen benachbarter Pixel diffundieren und in diesen gesammelt werden. Demzufolge kann die Erzeugung von Photoladungen in dem Transistorbereich **22** zu Rauschen führen und eine ungleichmäßige Pixelantwort über das Pixelfeld hinweg verursachen.

[0009] Bei einigen herkömmlichen Auslegungen mit aktiven Pixeln wird die Ungleichmäßigkeit der Pixelantwort durch Verwendung einer über dem Pixelfeld ausgebildeten, separaten metallischen Lichtabschirmschicht abgemildert, wobei die Lichtabschirmschicht dahingehend wirkt, Pixeltransistorbereiche von einfallendem Licht abzuschirmen, jedoch Aperturen beinhaltet, die zu den photosensitiven Bereichen ausgerichtet sind, um zu ermöglichen, dass einfallendes Licht die photosensitiven Bereiche des Pixels erreichen. Im Wesentlichen wirkt die Lichtabschirmschicht dahingehend, die Pixelantwort des definierten photosensitiven Bereichs von jener der Transistorbereiche zu separieren und somit eine gleichmäßigere Pixelantwort über das Pixelfeld hinweg zu erzielen. Die Verwendung von zusätzlichen Lichtabschirmungen resultiert jedoch in einem reduzierten Pixelfüllfaktor und einer geringeren Quanteneffizienz (QE)-Leistungsfähigkeit (und somit verschlechterter Leistungsfähigkeit) und erlegt Auslegungsbeschränkungen für den Aufbau von Sensoren mit aktiven Pixeln auf, wie unter Bezugnahme auf **Fig. 3** erläutert wird.

[0010] **Fig. 3** ist eine schematische Seitenansicht eines Einheitspixels eines herkömmlichen CMOS-Sensors mit aktiven Pixeln mit einer separaten Lichtabschirmschicht. **Fig. 3** stellt insbesondere einen Teil eines Einheitspixels dar, das in einem aktiven Bereich eines Halbleitersubstrats **30** ausgebildet ist, der durch eine Isolationsschicht **31** definiert ist. Ein Photodiodeelement PD und Diffusionsbereiche **32** sowie **33** sind in dem aktiven Siliciumbereich des Pixels ausgebildet. Über dem Substrat **30** ist eine Stapelstruktur **34** ausgebildet. Die Stapelschichten **34** beinhalten eine Mehrzahl von Gateelektroden (z. B. Transfer- und Rücksetztransistoren Tx und Rx) und alternierende Schichten von transparenten dielektrischen Schichten und undurchlässigen Metallschichten, welche die BEOS-Metallisierungszwischenverbindungen bilden. Eine obere Metallschicht ist ausgebildet, um als Lichtabschirmung **34a** mit einer definierten Öffnung (Apertur) **34b** einer Breite w zu wirken, die zu dem PD-Element in dem Substrat **30** ausgerichtet ist. Etwas auf die Pixeloberfläche einfallendes Licht wird durch die Metallabschirmung **34a**

reflektiert/blockiert, und etwas einfallendes Licht tritt durch die Apertur **34b** ein und durchläuft einen Tunnelbereich **34C** der Stapelschichten **34** und durchläuft einen Tunnelbereich **34C** der Stapelschichten **34** (der frei von Metallleitungen der BOEL-Struktur ist) und wird von dem PD-Element absorbiert.

[0011] Wenngleich die Lichtabschirmung **34a** die Gleichmäßigkeit der Pixel-zu-Pixel-Antwort erhöhen kann, verringert die Verwendung der separaten Lichtabschirmschicht **34a** die Pixelempfindlichkeit. Tatsächlich resultiert die Verwendung der zusätzlichen Lichtabschirmschicht **34a** in einer Vergrößerung der Höhe h der Stapelschichten **34** und erhöht somit das Aspektverhältnis der Tunnelhöhe zur Aperturbreite (d. h. das Verhältnis von h/w). Mit zunehmendem Aspektverhältnis nimmt die Menge an einfallendem Licht, das die Apertur **34b** zu dem PD-Element durchlaufen kann, als ein Ergebnis des begrenzten Einfallswinkels ab, was zu einer geringeren Pixelempfindlichkeit und einer niedrigeren QE führt. Mit Skalierung der CMOS-Technologie zu kleineren Elementabmessungen können Pixel und Lichtabschirmaperturen mit geringerer Abmessung gebildet werden, um die Integrationsdichte zu erhöhen. Auf einem praktischen Level ist die Abmessung von Sensoren mit aktiven Pixeln jedoch ungeachtet kleinerer möglicher Designregeln aufgrund eines erforderlichen Maßes an Pixelempfindlichkeit für einen effektiven Betrieb begrenzt. Tatsächlich nimmt das Aspektverhältnis der Tunnelhöhe h zu der Aperturbreite w zu, wenn die Pixel mit separaten Lichtabschirmungen mit kleineren Designregeln konstruiert werden, was zu einer verminderten Pixelempfindlichkeit führt. So ist es zur Ermöglichung kleinerer Designregeln wünschenswert, die Höhe h der Stapelschichten **34** über dem Substrat **30** zu begrenzen, während eine effektive Lichtabschirmung verwendet wird, um eine Schwankung der Pixel-zu-Pixel-Empfindlichkeit über ein Pixelfeld hinweg zu minimieren.

[0012] Weitere herkömmliche Bilderfassungsbaulemente mit lichtabschirmenden Metallschichten sind in den Offenlegungsschriften KR 10A-2004-0022169 A und JP 2000-124438 A offenbart.

[0013] Der Erfindung liegt als technisches Problem die Bereitstellung eines Bilderfassungsbaulements und eines zugehörigen Herstellungsverfahrens zugrunde, die in der Lage sind, die vorstehend erwähnten Schwierigkeiten des Standes der Technik zu reduzieren oder zu vermeiden, und insbesondere eine verbesserte Gleichmäßigkeit der Pixelantwort ermöglichen.

[0014] Die Erfindung lost dieses Problem durch die Bereitstellung eines Bilderfassungsbaulements mit den Merkmalen von Anspruch 1 und eines Herstellungsverfahrens mit den Merkmalen von Anspruch

22. Vorteilhafte Weiterbildungen der Erfindung sind in den Unteransprüchen angegeben.

[0015] Beispielhafte Ausführungsformen der Erfindung beinhalten Festkörper-CMOS-Sensorbauelemente mit aktiven Pixeln mit einer verbesserten Gleichmäßigkeit der Antwort und zugehörige Verfahren zur Herstellung derselben. Dies beinhaltet CMOS-Sensoren mit aktiven Pixeln, die Pixelfelder mit Einheitspixeln aufweisen, die so ausgelegt sind, dass sie eine erhöhte Gleichmäßigkeit der Pixel-zu-Pixel-Empfindlichkeit über das Pixelfeld hinweg ohne die Notwendigkeit einer zusätzlichen Lichtabschirmschicht bereitstellen. In einer exemplarischen Ausführungsform der Erfindung beinhalten CMOS-Sensoren mit aktiven Pixeln Einheitspixelaufbau, in denen eine oder mehrere Metallisierungsschichten unterer Ebenen so ausgelegt sind, dass sie BEOL-Zwischenverbindungen sowie E/A- und Steuerleitungen bereitstellen und außerdem als Lichtabschirmschichten wirken, welche die Gleichmäßigkeit der Pixel-zu-Pixel-Empfindlichkeit erhöhen. Insbesondere sind eine oder mehrere Metallisierungsschichten unterer Ebenen symmetrisch strukturiert und um die lichtempfangenden Elemente herum angeordnet, um die Menge an einfallendem Licht auszubalancieren, das die photosensitiven Bereiche erreicht.

[0016] Vorteilhafte Ausführungsformen der Erfindung werden nachfolgend beschrieben und sind in den Zeichnungen gezeigt, die außerdem die herkömmlichen Ausführungsformen zeigen, die vorstehend erläutert wurden, um das Verständnis der Erfindung zu erleichtern. Es zeigen:

[0017] Fig. 1 ein schematisches Schaltbild, das ein Einheitspixel eines herkömmlichen CMOS-Bildsensorbaulements mit einem 4-Transistor(4-T)-Sensoraufbau mit aktiven Pixeln darstellt,

[0018] Fig. 2 ein exemplarisches Einheitspixel-Layout, um das Konzept des Pixelfüllfaktors darzustellen,

[0019] Fig. 3 eine schematische Seitenansicht eines herkömmlichen Einheitspixels mit einer Lichtabschirmschicht,

[0020] Fig. 4 ein schematisches Schaltbild eines Sensorfeldes mit aktiven Pixeln, das einen gemeinsam genutzten Pixelaufbau aufweist, auf den die Erfindung angewendet werden kann,

[0021] Fig. 5 bis Fig. 10 verschiedene schematische Draufsichten und Querschnittansichten zur Darstellung eines Verfahrens zum Aufbau eines Halbleiter-CMOS-Bildsensorbaulements mit aktiven Pixeln gemäß der Erfindung basierend auf der Pixelfeld-Schaltkreisstruktur von Fig. 4 und mit Einheitspixeln mit symmetrischen Strukturen zur Bereitstellung einer gleichmäßigen Empfindlichkeit und

[0022] Fig. 11 ein schematisches Blockdiagramm eines Systems mit einem Bildsensorbauelement gemäß der Erfindung.

[0023] Nunmehr werden exemplarische Ausführungsformen von Festkörper-CMOS-Sensorbauelementen mit aktiven Pixeln gemäß der Erfindung mit verbesserter Antwortgleichmäßigkeit unter Bezugnahme auf die begleitenden Fig. 4 bis Fig. 11 detaillierter erörtert. Es versteht sich, dass die Figuren lediglich schematische Darstellungen sind, bei denen die Dicke und Abmessungen verschiedener Komponenten, Schichten und Bereiche nicht maßstabsgetreu, sondern zwecks Klarheit übertrieben dargestellt sind. Es versteht sich des Weiteren, dass, wenn eine Schicht hierin als "auf" oder "über" einer anderen Schicht oder einem Substrat liegend beschrieben ist, eine derartige Schicht direkt auf der anderen Schicht oder dem Substrat liegen kann oder auch zwischenliegende Schichten vorhanden sein können. Es versteht sich des Weiteren, dass die gleichen Bezugszeichen, die überall in den Zeichnungen verwendet werden, Elemente bezeichnen, welche gleich oder ähnlich sind oder die gleichen oder ähnliche Funktionen aufweisen.

[0024] Allgemein beinhalten exemplarische Ausführungsformen der Erfindung, wie sie hierin beschrieben sind, Verfahren zur Herstellung von CMOS-Sensoren mit aktiven Pixeln, die Pixelfelder aufweisen, in denen die Pixelstrukturen so ausgelegt sind, dass eine erhöhte Gleichmäßigkeit der Pixel-zu-Pixel-Empfindlichkeit über das Pixelfeld hinweg ohne die Notwendigkeit für eine zusätzliche Lichtabschirmschicht bereitgestellt wird. Die exemplarische Pixelstruktur von Fig. 2 kann dazu verwendet werden, allgemeine erfinderische Konzepte der Erfindung zu erläutern. Wie vorstehend erwähnt, zeigt Fig. 2 ein Einheitspixel **20** mit einem photosensitiven Bereich **21** und einem Transistorbereich **22**. Für die Zwecke der Erfindung wird angenommen, dass der photosensitive Bereich **21** (oder "PD-Bereich") die Fläche des aktiven Siliciumbereichs darstellt, in dem eine Photodiode gemäß einem "Auslegungs"-Füllfaktor ausgebildet ist. Ein peripherer Bereich **23**, der den PD-Bereich **21** umgibt, bezeichnet einen Teil des Transistorbereichs **22**, in dem es am wahrscheinlichsten ist, dass photogenerierte Ladungen von dem PD-Element gesammelt werden, diese jedoch zu anderen Gebieten des Pixels diffundieren können, was zu einer Ungleichmäßigkeit der Pixelempfindlichkeit über das Feld hinweg führt. Für illustrative Zwecke wird die Kombination des PD-Bereichs **21** und des peripheren Bereichs **23** hier als ein effektiver photosensitiver Bereich (oder "EPS-Bereich") bezeichnet. Es versteht sich, dass der in Fig. 2 dargestellte EPS-Bereich lediglich exemplarisch ist, da der EPS-Bereich eines Sensors mit aktiven Pixeln basierend auf verschiedenen Faktoren variiert, wie der tatsächlichen Abmessung und Struktur des PD-Elements, der räumlichen

und elektronischen Beziehung des PD-Elements zu benachbarten Komponenten in dem Pixel etc.

[0025] In einer exemplarischen Ausführungsform der Erfindung beinhalten CMOS-Sensoren mit aktiven Pixeln Einheitspixelaufbauten, in denen eine oder mehrere Metallisierungsschichten unterer Ebenen so ausgelegt sind, dass sie BEOL-Zwischenverbindungen bereitstellen und außerdem als Lichtabschirmschichten wirken, welche die Gleichmäßigkeit der Pixel-zu-Pixel-Empfindlichkeit erhöhen. Insbesondere sind eine oder mehrere Metallisierungsschichten unterer Ebenen symmetrisch strukturiert und um den PD-Bereich **21** jedes Pixels herum angeordnet, um als Lichtabschirm(Lichtblockier)-Schichten zu wirken, welche die Menge an einfallendem Licht ausbalancieren, das die photosensitiven Bereiche erreicht. Die Metallisierungsschichten sind strukturiert, um symmetrische Aperturen in jedem Pixel effektiv zu definieren, welche das gleiche Maß und/oder die gleichen Teile der EPS-Bereiche für jedes Pixel in dem Feld freilegen. Die freigelegten EPS-Bereiche können den ganzen oder im Wesentlichen den gesamten photosensitiven Bereich **21** und wenigstens einen Teil des peripheren Bereichs **23** beinhalten. Auf diese Weise stellen die Metallisierungsstrukturen im Wesentlichen die gleiche Lichtabschirmfläche bereit, womit eine gleichmäßige Verteilung der Empfangseffizienz für einfallendes Licht bereitgestellt wird. Die Eliminierung der zusätzlichen Lichtabschirmschicht ermöglicht, dass die BOEL-Metallisierung reduziert wird, was zu einem erhöhten Füllfaktor und einer erhöhten Empfindlichkeit führt.

[0026] Die allgemeinen erfinderischen Konzepte im Hinblick auf Pixelstruktur und Metallisierungsstrukturen, wie vorstehend unter Bezugnahme auf

[0027] Fig. 2 beschrieben, können für verschiedene Typen von CMOS-Bildsensoren mit aktiven Pixeln einschließlich 3-T-, 4-T-, 5-T-Sensoren mit aktiven Pixeln ebenso wie gemeinsam genutzten und nicht gemeinsam genutzten CMOS-Sensorarchitekturen mit aktiven Pixeln implementiert werden. Zwecks Illustration werden im Folgenden exemplarische Ausführungsformen der Erfindung detailliert unter Bezugnahme auf gemeinsam genutzte Einheitspixelaufbauten erörtert, wie in den Fig. 4 bis Fig. 10 dargestellt. Es versteht sich jedoch, dass die Erfindung nicht auf gemeinsam genutzte Pixelstrukturen beschränkt ist, und der Fachmann kann ohne Weiteres die Implementierung der Konzepte der Erfindung für verschiedene Pixelaufbauten basierend auf den Lehren hierin umsetzen.

[0028] Bezugnehmend auf Fig. 4 ist ein Pixelfeld **40** gezeigt, das eine Mehrzahl von Einheitspixeln **41** aufweist. Jedes Einheitspixel **41** beinhaltet zwei Photodioden **42a** und **42b** sowie zwei Transfertransistoren **43a** und **43b**, die gemeinsam mit einem PD-Bereich

(Abtastknoten) verbunden sind. Jedes Einheitspixel **41** beinhaltet des Weiteren einen Rücksetztransistor **44**, einen Verstärkertransistor **45** und einen Auswahltransistor **46**. Die Spannungsquelle VDD ist mit dem Rücksetztransistor **44** und dem Auswahltransistor **46** verbunden. Die gemeinsam genutzte Pixelstruktur stellt Auslegungen mit höherer Dichte für eine gegebene Chipabmessung bereit. Die Pixel **41** arbeiten ähnlich wie der 4-T-Sensor mit aktiven Pixeln, der vorstehend unter Bezugnahme auf **Fig. 1** erörtert wurde. Während einer Integrationsphase resultiert auf photosensitive Bereiche der Einheitspixel **41**, welche die Photodioden **42a** und **42b** beinhalten, einfallendes Licht in photogenerierten Ladungen, die von Potentialmulden (oder sammelnden Übergängen) der Photodioden **42a** und **42b** gesammelt werden. Während einer Ladungstransferphase werden die gesammelten Ladungen von den Photodioden **42a** und **42b** durch Aktivierung der jeweiligen Transfergates **43a** und **43b** zu dem FD-Bereich transferiert.

[0029] Gemäß einer exemplarischen Ausführungsform der Erfindung können die Einheitspixel **41** mit symmetrischen Strukturen aufgebaut werden, die eine gleichmäßige Pixel-zu-Pixel-Empfindlichkeit über das Feld **40** hinweg ohne die Notwendigkeit für eine separate, zusätzliche Lichtblockierschicht bereitstellen. Die **Fig. 5** bis **Fig. 10** stellen ein Verfahren zur Herstellung eines Bildsensorbauelements mit einer gemeinsam genutzten Pixelarchitektur, wie in **Fig. 4** dargestellt, gemäß einer exemplarischen Ausführungsform der Erfindung dar. Insbesondere sind, wie nachstehend unter Bezugnahme auf die **Fig. 5** bis **Fig. 10** detaillierter erläutert wird, die Metallisierungsschichten der Einheitspixel, welche die Zwischenverbindungen zwischen den aktiven Komponenten und E/A-Signalleitungen für die Pixel bereitstellen, symmetrisch strukturiert und um die Photodiodenbereiche der Pixel herum angeordnet, um als Lichtblockierabschirmungen zu wirken, die symmetrisch gleichartige Lichtempfangsbereiche in jedem Einheitspixel über das Pixelfeld hinweg definieren.

[0030] Die **Fig. 5A** bis **Fig. 5C** stellen Anfangsschritte zur Herstellung eines Bildsensorbauelements gemäß einer exemplarischen Ausführungsform der Erfindung dar. Insbesondere ist **Fig. 5A** eine schematische Draufsicht auf ein Pixelfeld **50**, die eine anfängliche Layoutstruktur von aktiven Flächen für Einheitspixel **51** mit einem gemeinsam genutzten Sensoraufbau mit aktiven Pixeln darstellt. Außerdem ist **Fig. 5B** eine schematische Querschnittansicht entlang einer Linie 5B-5B von **Fig. 5A**, und **Fig. 5C** ist eine schematische Querschnittansicht entlang einer Linie 5C-5C von **Fig. 5A**.

[0031] Wie in **Fig. 5A** dargestellt, belegt jedes Einheitspixel **51** in dem Feld **50** die gleiche Pixelfläche P_{Area} , die zu Darstellungszwecken mit $P_{Area} = P_X \times P_Y$

bezeichnet ist, wobei P_X die Breite eines Einheitspixels **51** (in einer Zeilenrichtung) bezeichnet und P_Y die Länge eines Einheitspixels **51** (in einer Spaltenrichtung) bezeichnet, wie durch die in **Fig. 5A** gezeigten gestrichelten Linien definiert. Des Weiteren beinhaltet in dem exemplarischen Ausführungsbeispiel von **Fig. 5A** jedes Einheitspixel **51** ein Paar Subpixeleinheiten **51a** und **51b**. In **Fig. 5A** belegt jede Subpixeleinheit **51a** einen oberen Teil des Einheitspixels **51** über einer Mittellinie C, und jede Subpixeleinheit **51b** belegt einen unteren Teil des Einheitspixels **51** unter der Mittellinie C. Die Subpixeleinheiten **51a** und **51b** werden so betrachtet, dass sie die gleiche Fläche $P_{SubArea} = 1/2P_{Area}$ oberhalb und unterhalb der Mittellinie C belegen.

[0032] Wie in den **Fig. 5A** bis **Fig. 5C** dargestellt, beinhaltet jedes Einheitspixel **51** eine Mehrzahl von aktiven Bereichen A1, A2, A3 und A4, die durch einen Isolationsbereich **103** definiert sind, der in einer epitaxialen Substratschicht **102** eines Halbleitersubstrats **100** ausgebildet ist. In einer exemplarischen Ausführungsform der Erfindung besteht die Substratschicht **102** aus einer p-dotierten Schicht, die unter Verwendung herkömmlicher Verfahren gebildet wird. Die Substratschicht **102** kann mit Phosphor-Dotierstoffen gebildet werden. Es versteht sich, dass in anderen exemplarischen Ausführungsformen die dotierte Schicht **102** aus einer n-dotierten Schicht bestehen kann. Das Substrat **100** kann n-leitend oder p-leitend sein. Der Isolationsbereich **103** kann aus einem beliebigen geeigneten Isolationsmaterial wie Siliciumdioxid unter Verwendung bekannter Verfahren gebildet werden, wie Verfahren zur Isolation mit flachem Graben (STI) oder zur lokalen Oxidation von Silicium (LOCOS).

[0033] In der exemplarischen Ausführungsform beinhaltet jedes Einheitspixel **51** zwei aktive Bereiche A1. Die aktiven Bereiche A1 sind photosensitive Bereiche, in denen lichtempfangende Elemente (z. B. Photodioden) ausgebildet sind. Die aktiven Bereiche A2, A3 und A4 jedes Einheitspixels **51** sind aktive Bereiche für die Pixeltransistoren. Insbesondere erstrecken sich die aktiven Bereiche A2 von den aktiven Bereichen A1 aus und definieren die aktiven Bereiche für die Transfertransistoren und FD-Bereiche. Die aktiven Bereiche A3 und A4 definieren aktive Bereiche für die Rücksetz- und Verstärkertransistoren. Wie in **Fig. 5A** gezeigt, ist die Form, die von den aktiven Bereichen A1/A2 in der Subpixeleinheit **51a** gebildet wird, ein Spiegelbild der Form, die von den aktiven Bereichen A1/A2 der Subpixeleinheit **51b** gebildet wird, bezüglich der Mittellinie C des Einheitspixels **51**. Die aktiven Bereiche A3 und A4 eines gegebenen Einheitspixels **51** sind integral mit den aktiven Bereichen A4 beziehungsweise A3 von angrenzenden Einheitspixeln über und unter dem Einheitspixel **51** verbunden. Spezieller erstreckt sich der aktive Bereich A4 einer Subpixeleinheit **51b** eines Einheitspixels **51**

als aktiver Bereich A3 in eine Subpixeleinheit **51a** eines benachbarten Einheitspixels **51**. Wie in der exemplarischen Ausführungsform von **Fig. 5A** gezeigt, sind die aktiven Bereiche A1, A2, A3 und A4 symmetrisch in jedem Pixel **51** über das Feld **50** hinweg ausgebildet. Mit anderen Worten definieren die aktiven Bereiche A1, A2, A3 und A4 eine Einheitsstruktur für aktive Bereiche, was für jedes Einheitspixel **51** über das Pixelfeld **50** hinweg wiederholt wird. Im Hinblick darauf definieren die aktiven Bereiche A1/A2/A3 eine Subeinheitsstruktur für jede Subpixeleinheit **51a** über das Feld **50** hinweg, und die aktiven Bereiche A1/A2/A4 definieren eine Subeinheitsstruktur für jede Subpixeleinheit **51b** über das Feld **50** hinweg.

[0034] Die **Fig. 6A**, **Fig. 6B** und **Fig. 6C** stellen das exemplarische Pixelsensorfeld **50** nach der Bildung von Gateelektroden für die aktiven Transistoren und lichtempfangenden Elemente (z. B. Photodioden) dar. Insbesondere ist **Fig. 6A** eine exemplarische Draufsicht, die eine Layoutstruktur von Gateelektroden der Einheitspixel **51** darstellt. Die **Fig. 6B** und **Fig. 6C** sind schematische Querschnittansichten von **Fig. 6A** entlang von Linien 6B-6B beziehungsweise 6C-6C, die lichtempfangende Elemente **110a**, **110b**, die in den aktiven Bereichen A1 ausgebildet sind, und einen n⁺-leitenden Diffusionsbereich **111** darstellen, der in einem Teil des aktiven Bereichs A4 ausgebildet ist.

[0035] Wie in **Fig. 6A** gezeigt, beinhaltet jedes Einheitspixel **51** verschiedene Gateelektroden, die an Stellen entlang der aktiven Transistorbereiche A2, A3 und A4 ausgebildet sind, einschließlich Transfergateelektroden TG1, TG2 (oder Transfergates) von Transfertransistoren TX, Rücksetzgateelektroden RG (oder Rücksetzgate) von Rücksetztransistoren RX, Sourcefolger-Gateelektroden SFG eines Verstärkertransistors DX sowie Auswahlgateelektroden RSG von Auswahltransistoren SX. Die Gateelektroden sind so gebildet, dass sie mit Teilen der aktiven Transistorbereiche und Teilen des dazu benachbarten Isolationsbereichs **103** überlappen.

[0036] Wie in den **Fig. 6B** und **Fig. 6C** gezeigt, ist ein lichtempfangendes Element **110** in den aktiven Bereichen A1 der Einheitspixel **51** ausgebildet. Das lichtempfangende Element **110** beinhaltet eine p⁺-Schicht **108** (oder HAD(Löcherakkumulationsdioden)-Schicht) und eine vergrabene n-Muldenschicht **109**, die unter der p⁺-Schicht **108** ausgebildet ist. Die p⁺/n/p-Stapelschichten **108/109/102** bilden ein gepinntes Photodiodenbauelement, wie auf dem Fachgebiet bekannt. Gepinnte Photodioden sind aufgrund verschiedener Vorteile, die derartige Bauelemente bieten, typischerweise in Sensorauslegungen mit aktiven Pixeln implementiert. Zum Beispiel erlaubt ein gepinntes Photodiodenbauelement einen vollständigen Ladungstransfer vom PD-Bereich zum FD-Bereich **160**. Des Weiteren stellt die p⁺-Schicht **108** ei-

nen durch Separieren der vergrabenen n-Muldenschicht **109** von der Siliciumoberfläche reduzierten Dunkelstrom (im Vergleich zu herkömmlichen Photodioden) bereit und bewirkt, dass photogenerierte Ladungen im PD-Bereich akkumuliert und in der vergrabenen n-Muldenschicht **109** eingeschlossen werden. Derart schirmt die p⁺-Schicht **108** die n-Mulde **109** effektiv vor thermisch erzeugten Ladungen an der aktiven Siliciumoberfläche ab, was zu einer Reduktion des Dunkelstroms und zugehöriger Rauschelemente führt. Außerdem wirkt die p⁺-Schicht **108** dahingehend, dass die spektrale Antwort des Pixels durch Einfangen von kurzweiligem sichtbarem Licht (blauem Licht) in dem Übergang zwischen der p⁺- und der n-Muldenschicht erhöht wird, während der tiefere p/n-Muldenübergang längere Lichtwellenlängen (rot und infrarot) einfangen kann.

[0037] Wenngleich nicht speziell gezeigt, werden zusätzliche Prozessschritte durchgeführt, um die dotierten Drain-/Sourcebereiche in relevanten Teilen der aktiven Bereiche A2, A3 und A4 für die Transistoren der aktiven Pixel zu bilden. Zum Beispiel werden FD-Diffusionsbereiche in den aktiven Bereichen A2 benachbart zu den Transfergateelektroden TG1 und TG2 gebildet. Des Weiteren werden, wie in **Fig. 6C** gezeigt, n⁺-dotierte Bereiche in relevanten Teilen der aktiven Bereiche dort gebildet, wo Durchkontaktverbindungen (die nachfolgend zu bilden sind) mit den aktiven Bereichen in Kontakt gebracht werden. Zum Beispiel wird, wie in **Fig. 6C** gezeigt, ein dotierter Bereich **111** in einem Endteil des aktiven Bereichs A4 benachbart zu dem Sourcefolger-Gate SFG gebildet. Der dotierte Bereich **111** bildet einen Source-/Drainbereich des Verstärker(Puffer)-Transistors, der eine Ausgangsleitung (Spaltenleitung) des Pixelfeldes **50** treibt, und dient als Durchkontaktpunkt (wie nachstehend erläutert wird).

[0038] Die in **Fig. 6A** gezeigten Gateelektroden können unter Verwendung herkömmlicher Verfahren gebildet werden. Die Gateelektroden können zum Beispiel durch sequentielles Bilden einer isolierenden Schicht und einer leitfähigen Schicht sequentiell über dem Substrat gebildet werden. Die isolierende Schicht kann eine Oxidschicht (oder eine Siliciumoxidschicht) sein, die durch thermische Oxidation gebildet wird. In anderen exemplarischen Ausführungsformen kann die Isolationsschicht durch Aufbringen eines isolierenden Materials, wie Siliciumnitrid, ONO etc., unter Verwendung bekannter Verfahren gebildet werden, wie Verfahren mit CVD (chemischer Gasphasenabscheidung) oder ALD (atomarer Schichtdeposition). Die leitfähige Schicht kann aus Polysilicium gebildet werden, das unter Verwendung von CVD aufgebracht wird. Die Gateelektroden können aus anderen Materialien gebildet werden, wie Wolfram, Kupfer oder einem anderen geeigneten Gateelektrodenmaterial. Ein Ätzprozess wird unter Verwendung einer geeigneten Maskenstruktur durchgeführt, um

die Gateelektroden für die Einheitspixel **51** zu bilden. In einer exemplarischen Ausführungsform der Erfindung wird die Isolationsschicht aufrechterhalten, um die Siliciumsubstratoberfläche während nachfolgender Ätzprozesse zu schützen. In einer anderen exemplarischen Ausführungsform kann die Isolationsschicht unter Verwendung der gleichen Ätzmaske wie bei der Bildung der Gateelektroden geätzt werden, um so die Gateisolationsschichten für die Gateelektroden zu definieren.

[0039] Des Weiteren können die Photodioden **110a**, **110b** unter Verwendung herkömmlicher Verfahren gebildet werden. In einer exemplarischen Ausführungsform wird zum Beispiel eine Photoresiststruktur mit Öffnungen gebildet, welche die aktiven Bereiche A1 freilegen. Dann werden separate Ionenimplantationsverfahren durchgeführt, um Dotierstoffe in die freigelegten aktiven Bereiche A1 zur Bildung der Photodioden **110** zu implantieren. Zum Beispiel wird ein erster Implantationsprozess durchgeführt, um p-leitende Störstellen, zum Beispiel Borionen, in die freigelegten aktiven Bereiche A1 mit einer ersten Ionenimplantationsenergie zu implantieren, um die Löcherakkumulationsschicht **108** zu bilden. Zur Bildung der p⁺-Schicht **108** werden die implantierten Borionen aktiviert. Ein zweites Ionenimplantationsverfahren wird durchgeführt, um n-leitende Störstellen (z. B. Phosphor- oder Arsenionen) mit einer zweiten Ionenimplantationsenergie in die aktiven Bereiche A1 zu implantieren, um die vergrabene n-Muldenschicht **109** zu bilden.

[0040] Die **Fig. 7A**, **Fig. 7B** und **Fig. 7C** sind exemplarische Darstellungen, die das Pixelsensorfeld **50** nach der Bildung einer Metallisierungsstruktur einer ersten Ebene gemäß einer exemplarischen Ausführungsform der Erfindung darstellen. Insbesondere ist **Fig. 7A** eine schematische Draufsicht, die eine exemplarische Metallisierungsstruktur L1 einer ersten Ebene des Pixelsensorfeldes **50** darstellt, während die **Fig. 7B** und **Fig. 7C** schematische Querschnittsansichten des Pixelbildsensorfeldes **50** von **Fig. 7A** entlang Linien 7B-7B beziehungsweise 7C-7C sind.

[0041] Gemäß einer exemplarischen Ausführungsform der Erfindung ist die Metallisierungsstruktur L1 der ersten Ebene so ausgelegt, dass sie verschiedenen Zwecken dient. Zum Beispiel beinhaltet die Metallisierungsstruktur L1 der ersten Ebene Drähte und Zwischenverbindungen, um elektrische Verbindungen zwischen Pixelkomponenten herzustellen und Pixel-E/A zu unterstützen. Außerdem wirkt die Metallisierungsstruktur L1 der ersten Ebene als lichtblockierende Schicht mit einer sich in jedem Pixel **51** über das Feld **50** hinweg wiederholenden, symmetrischen Struktur, die so ausgelegt ist, dass die Empfindlichkeit der Photodioden **110a** und **110b** in jedem Einheitspixel **51** und über die Photodioden der Einheitspixel **51** über das Feld **50** hinweg ausgeglichen

wird. Die Metallisierungsstruktur L1 der ersten Ebene wird so gebildet, dass sie lichtempfangende Bereiche in jedem Pixel, die symmetrisch sind, effektiv konfiguriert oder in anderer Weise definiert. Wie vorstehend unter Bezugnahme auf **Fig. 5A** erörtert, belegt jedes Einheitspixel **51** in dem Feld **50** die gleiche Pixelfläche $P_{Area} = P_X \times P_Y$. Des Weiteren belegt in der exemplarischen Ausführungsform von **Fig. 7A** zu Illustrationszwecken ein EPS-Bereich (effektiver photosensitiver Bereich) jedes Pixels **51** eine durch $A_{EPS} = P'_X \times P_Y$ definierte Fläche, wobei P'_X die Breite des EPS-Bereichs in Zeilenrichtung bezeichnet (die geringer als P_X ist) und wobei P_Y die Länge des EPS-Bereichs in Spaltenrichtung bezeichnet (welche gleich der Länge der Pixeleinheit **51** in Spaltenrichtung ist). Insbesondere beinhaltet, wie in **Fig. 7A** gezeigt, ein exemplarischer EPS-Bereich jedes Einheitspixels **51** die Pixelfläche, die von den Photodioden **110a** und **110b** belegt ist, sowie eine periphere Fläche, welche die Photodioden **110a** und **110b** umgibt.

[0042] Bezugnehmend auf **Fig. 7A** beinhaltet die Metallisierungsstruktur L1 der ersten Ebene verschiedene Steuerleitungen, einschließlich einer RG (Rücksetzgate)-Steuerleitung **143**, TG(Transfergate)-Steuerleitungen **141** und **142** sowie einer RSG(Zeilenauswahlgate)-Steuerleitung **144**. Die RG-Steuerleitung **143** ist mit den RG-Elektroden aller Einheitspixel **51** in einer gegebenen Zeile des Feldes **50** über Durchkontaktverbindungen **133** verbunden. Die RSG-Steuerleitung **144** ist mit den SG-Elektroden aller Einheitspixel **51** in einer gegebenen Zeile des Feldes **50** über Durchkontaktverbindungen **134** verbunden. Die TG-Steuerleitungen **141** und **142** sind mit den TGa- und TGb(Transfergate)-Elektroden aller Einheitspixel **51** in einer gegebenen Zeile des Feldes **50** über Durchkontaktverbindungen **131** beziehungsweise **132** verbunden.

[0043] Außerdem beinhaltet die Metallisierungsstruktur L1 der ersten Ebene metallische Kontaktstellen **145a**, **145b** und **149** sowie Zwischenverbindungsleitungen **146a** und **146b**. Die Kontaktstelle **145b** ist über eine Durchkontaktverbindung **135** mit dem dotierten Bereich **111** verbunden. Die Kontaktstelle **149** wird von angrenzenden Einheitspixeln (in Spaltenrichtung) gemeinsam genutzt und ist über eine Durchkontaktverbindung **139** mit einem gemeinsam genutzten dotierten Bereich (Source-/Drainbereich) der Zeilenauswahl- und Pufferverstärkertransistoren verbunden. Die Zwischenverbindungsleitung **146a** stellt eine elektrische Verbindung zwischen dem Rücksetztransistor und dem oberen FD-Bereich bereit. Insbesondere ist ein Ende der Zwischenverbindungsleitung **146a** über einen Durchkontaktstift **136** mit einem Sourcebereich des Rücksetztransistors und über einen Durchkontaktstift **137a** mit einem oberen floatenden Diffusionsbereich verbunden. Die Zwischenverbindungsleitung **146b** stellt eine elektrische Verbindung zwischen der Gateelektrode SFG

des Sourcefolger-Transistors und dem unteren FD-Bereich bereit. Insbesondere ist ein Ende der Zwischenverbindungsleitung **146b** über einen Durchkontaktstift **138** mit der Gateelektrode des Sourcefolger-Transistors verbunden, und das andere Ende der Zwischenverbindung **146b** ist über einen Durchkontaktstift **137b** mit dem unteren FD-Bereich verbunden.

[0044] Wie in der exemplarischen Ausführungsform von **Fig. 7A** gezeigt, wirkt die Metallisierungsstruktur L1 der ersten Ebene als lichtblockierende Schicht, wobei die Metallisierungsstruktur L1 der ersten Ebene aus einer Einheitsstruktur gebildet wird, die in jedem Pixel **51** über das Feld **50** hinweg wiederholt wird. Insbesondere wird die Metallisierungsstruktur L1 der ersten Ebene so gebildet, dass sie eine symmetrische Einheitsstruktur aufweist (bezeichnet als L1-Einheitsstruktur), die in jedem Einheitspixel **51** über das Feld hinweg wiederholt wird. Die L1-Einheitsstruktur ist als lichtblockierende Schicht ausgelegt, die symmetrisch gleichartige lichtempfangende Bereiche in jedem Einheitspixel **51** definiert und so wirkt, dass die lichtsensitiven Bereiche, welche die Photodioden in jedem Einheitspixel **51** umgeben, vor einfallendem Licht gleichmäßig und symmetrisch abgeschirmt werden, wodurch die Empfindlichkeit der Photodioden **110a** und **110b** in jedem Einheitspixel **51** und über die Photodioden der Einheitspixel über das Feld **50** hinweg ausgeglichen wird. Die L1-Einheitsstruktur ist symmetrisch strukturiert und so angeordnet, dass sie periphere Bereiche, welche die Photodioden **110a/110b** umgeben, gleichmäßig bedeckt.

[0045] In einer weiteren exemplarischen Ausführungsform wird eine L1-Einheitsstruktur für jede Pixeleinheit **51** aus einer Subeinheitsstruktur (oder L1-Subeinheitsstruktur) für jede Subpixeleinheit **51a** und **51b** gebildet, wobei die L1-Subeinheitsstrukturen der Subpixeleinheiten **51a** und **51b** eine Spiegelbildstruktur bezüglich der Mittellinie C des Einheitspixels **51** bilden.

[0046] Insbesondere erstrecken sich die Transferteleitungen **141** und **142** in Zeilenrichtung in ein lichtsensitives Gebiet zwischen den Photodioden **110a** und **110b** der Pixel **51**. Die Transferteleitungen **141** und **142** sind symmetrisch strukturiert und so angeordnet, dass gleiche lichtblockierende Flächen bereitgestellt werden, und sind über die lichtsensitiven Bereiche hinweg angeordnet, welche die Photodioden **110a** beziehungsweise **110b** umgeben, um gleiche lichtblockierende Flächen bereitzustellen und die Empfindlichkeit der Dioden auszugleichen. Des Weiteren weisen die Transferteleitungen **141** und **142** symmetrische vorstehende Bereiche D3 und D4 auf. Die vorstehenden Bereiche D3 und D4 sind Dummy-Elemente, die ausgebildet sind, um lichtempfindliche Bereiche im EPS-Bereich zu bedecken und des Weiteren die lichtempfangende Fläche des Pixels zu defi-

nieren und somit die Empfindlichkeit der Dioden auszugleichen. In der exemplarischen Ausführungsform von **Fig. 7A** sind die Transferteleitungen **141** und **142** Spiegelbildstrukturen bezüglich der Mittellinie C zwischen den Subpixeleinheiten **51a** und **51b**.

[0047] In gleicher Weise erstrecken sich die RG- und RSG-Steuerleitungen **143** und **144** in Zeilenrichtung in ein lichtsensitives Gebiet zwischen den Photodioden **110a** und **110b** von benachbarten Pixeln **51** in den Spaltenrichtungen. Die Steuerleitungen **143** und **144** sind symmetrisch strukturiert und in jedem Einheitspixel **51** so angeordnet, dass gleiche lichtblockierende Gebiete von lichtempfindlichen Bereichen zwischen den Photodioden **110a** beziehungsweise **110b** bereitgestellt werden, um gleiche lichtblockierende Flächen bereitzustellen und die Empfindlichkeit der Dioden auszugleichen. In der exemplarischen Ausführungsform von **Fig. 7A** sind die RG- und RSG-Steuerleitungen **143** und **144** Spiegelbildstrukturen bezüglich der Mittellinie C zwischen den Subpixeleinheiten **51a** und **51b**.

[0048] Das Kontaktstellenelement **145b** in jeder Subpixeleinheit **51b** ist ausgebildet, um eine elektrische Verbindung für einen Durchkontaktstift **135** und mit einer ausgedehnten Fläche bereitzustellen, um eine Lichtabschirmung des lichtsensitiven Bereichs benachbart zu der Photodiode **110b** bereitzustellen. Das Kontaktstellenelement **145a** in jeder Subpixeleinheit **51a** ist symmetrisch strukturiert und so angeordnet, dass das Kontaktstellenelement **145b** der entsprechenden Subpixeleinheit **51b** kompensiert wird. Mit anderen Worten ist das Kontaktstellenelement **145a** ein Dummy-Element D1, das keine elektrische Funktion aufweist, sondern lediglich dahingehend wirkt, einfallendes Licht abzuschirmen und die Empfindlichkeit zwischen den Dioden **110a** und **110b** auszugleichen. In der exemplarischen Ausführungsform von **Fig. 7A** sind die Kontaktstellenelemente **145a** und **145b** Spiegelbildstrukturen bezüglich der Mittellinie C zwischen den Subpixeleinheiten **51a** und **51b**.

[0049] Die Zwischenverbindungsleitungen **146a** und **146b** sind symmetrisch strukturiert und so angeordnet, dass eine Lichtabschirmung ermöglicht wird und die Empfindlichkeiten der Photodioden ausgeglichen werden. Die Zwischenverbindungen **146a** sind mit ausgedehnten/vorstehenden Bereichen D2 ausgebildet, die dahingehend wirken, den Kontaktteil des Stifts **138** der unteren Zwischenverbindung **146b** zu kompensieren und somit die Flächen und Empfindlichkeiten der Dioden **110a**, **110b** auszugleichen. Außerdem beinhalten die Zwischenverbindungen **146a**, **146b** eines gegebenen Einheitspixels langgestreckte Bereiche, die so angeordnet sind, dass sie lichtempfindliche Flächen von Photodioden in benachbarten Einheitspixeln **51** bedecken. In der exemplarischen Ausführungsform von **Fig. 7A** sind die Zwi-

schenverbindungen **146a** und **146b** Spiegelbildstrukturen bezüglich der Mittellinie C zwischen den Subpizeleinheiten **51a** und **51b**. Die **Fig. 7B** und **Fig. 7C** sind schematische Querschnittansichten von **Fig. 7A** entlang Linien 7B-7B beziehungsweise 7C-7C. Über dem Substrat wird eine dielektrische Schicht **120** unter Verwendung herkömmlicher Verfahren gebildet. Die dielektrische Schicht **120** kann zum Beispiel aus Siliciumdioxid gebildet werden, das unter Verwendung eines CVD-Prozesses aufgebracht wird. Die Durchkontaktverbindungen (oder Stifte), wie die Durchkontaktverbindung **135** (und andere, vorstehend zu **Fig. 7A** beschriebene Durchkontaktverbindungen) werden unter Verwendung herkömmlicher Verfahren gebildet. Die Durchkontaktverbindungen (z. B. der Stift **135**) können zum Beispiel durch Ätzen der dielektrischen Schicht (**120**) zur Bildung von Durchkontaktöffnungen, Aufbringen von leitfähigem Material, wie Kupfer oder Wolfram, unter Verwendung herkömmlicher Verfahren, um die Durchkontaktöffnungen mit dem leitfähigen Material zu füllen, und anschließendes Durchführen eines Ätzprozesses oder CMP-Prozesses zur Entfernung von leitfähigem Material auf der Oberfläche der dielektrischen Schicht **120** und Planarisieren der Oberfläche gebildet werden. Die Metallisierungsstruktur L1 der ersten Ebene kann dann durch Aufbringen eines leitfähigen Materials, wie Kupfer oder Aluminium, durch Sputtern und anschließendes Strukturieren der leitfähigen Schicht unter Verwendung eines herkömmlichen Photolithographieprozesses gebildet werden.

[0050] Die **Fig. 8A**, **Fig. 8B** und **Fig. 8C** sind exemplarische Darstellungen, die das Pixelfeld **50** nach der Bildung einer Metallisierungsstruktur L2 einer zweiten Ebene gemäß einer exemplarischen Ausführungsform der Erfindung zeigen. Insbesondere ist **Fig. 8A** eine schematische Draufsicht, die ein exemplarisches Layout einer Metallisierungsstruktur L2 der zweiten Ebene des Pixelfeldes **50** darstellt, während die **Fig. 8B** und **Fig. 8C** schematische Querschnittansichten des Pixelbildsensorfeldes **50** von **Fig. 8A** entlang Linien 8B-8B beziehungsweise 8C-8C sind.

[0051] Gemäß einer exemplarischen Ausführungsform der Erfindung ist die Metallisierungsstruktur L2 der zweiten Ebene symmetrisch strukturiert und um die PD-Elemente **110a** und **110b** in jedem Einheitspixel **51** herum so angeordnet, dass sie als lichtblockierende Schicht wirkt, die des Weiteren die lichtempfangende Fläche jedes Einheitspixels **51** definiert/konfiguriert, um des Weiteren die Empfindlichkeit der Photodioden **110a** und **110b** in jeder Subpizeleinheit **51** und über die Photodioden über das Pixelfeld **50** hinweg auszugleichen.

[0052] Insbesondere ist in einer exemplarischen Ausführungsform der Erfindung, wie in **Fig. 8A** gezeigt, die Metallisierungsstruktur L2 der zweiten Ebene

so ausgebildet, dass sie eine Einheitsmetallisierungsstruktur (die als L2-Einheitsstruktur bezeichnet wird) aufweist, die sich in jedem Einheitspixel **51** über das Feld hinweg wiederholt. Die sich wiederholende L2-Einheitsstruktur ist als lichtblockierende Schicht ausgelegt, die in Verbindung mit der sich wiederholenden L1-Einheitsstruktur des Weiteren symmetrisch gleichartige lichtempfangende Bereiche in jedem Einheitspixel **51** definiert und dahingehend wirkt, dass die lichtempfindlichen Bereiche, welche die Photodioden in jedem Einheitspixel **51** umgeben, gleichmäßig und symmetrisch vor einfallendem Licht abgeschirmt werden, um einen weiteren Pixelempfindlichkeitsausgleich bereitzustellen. Des Weiteren beinhaltet die L2-Einheitsstruktur für jede Pixeleinheit **51** in der exemplarischen Ausführungsform von **Fig. 8A** eine Subeinheitsmetallisierungsstruktur (oder L2-Subeinheitsstruktur) für jede Subpizeleinheit **51a** und **51b**, wobei die L2-Subeinheitsstrukturen der Subpizeleinheiten **51a** und **51b** Spiegelbilder bezüglich der Mittellinie C der Einheitspixel **51** sind.

[0053] Bezugnehmend auf die **Fig. 8A** bis **Fig. 8C** ist die zweite Metallisierungsschicht L2 so strukturiert, dass sie Spaltenausgangsleitungen **175**, Spannungsquellen(VDD)-Leitungen **179** und Zwischenverbindungsleitungen **176** beinhaltet. Die Spaltenausgangsleitungen **175** sind über Durchkontaktverbindungen **165** mit den Kontaktstellenelementen **145b** der ersten Metallisierungsschicht L1 verbunden. Die Spaltenausgangsleitungen **175** erstrecken sich in Spaltenrichtung entlang der Kanten der Photodiodenbereiche **110a**, **110b** und schirmen diejenigen Teile der lightsensitiven Bereiche benachbart zu den Photodioden **110a**, **110b** ab, die nicht durch die erste Metallisierungsstruktur L1 bedeckt sind. Die Spaltenausgangsleitungen **175** beinhalten vorstehende Dummy-Elemente D5, welche die Vorsprünge für Bereiche der Kontakte **165** kompensieren, um dadurch die Empfindlichkeit auszugleichen. In der exemplarischen Ausführungsform von **Fig. 8A** sind die Spaltenausgangsleitungen **175** Spiegelbildstrukturen bezüglich der Mittellinie C zwischen den Subpizeleinheiten **51a** und **51b**.

[0054] Für einen weiteren Ausgleich können Bezugnehmend auf **Fig. 8B** optional Durchkontaktstifte (nicht gezeigt) zwischen den vorstehenden Dummy-Elementen D5 der Ausgangsleitung **175** und den Dummy-Kontaktstellenelementen D1 der ersten Metallisierungsstruktur L1 ausgebildet sein, um den Kontaktstift **165** zu kompensieren.

[0055] Die Zwischenverbindungen **176** stellen elektrische Verbindungen zwischen dem ersten und dem zweiten FD-Bereich der Einheitspixel **51** bereit. Insbesondere ist ein Kontaktstift **167a** ausgebildet, um ein Ende der Zwischenverbindungsleitung **167** mit einem Endbereich der Zwischenverbindungsleitung **146a** der ersten Metallisierungsschicht L1 justiert zu

dem Kontaktstift **137a** zu verbinden (**Fig. 7A**). Außerdem ist ein Kontaktstift **167b** ausgebildet, um das andere Ende der Zwischenverbindungsleitung **167** mit einem Endbereich der Zwischenverbindungsleitung **146b** der ersten Metallisierungsschicht L1 justiert zu dem Kontaktstift **137b** zu verbinden. In der exemplarischen Ausführungsform von **Fig. 8A** sind die Zwischenverbindungen **176** Spiegelbildstrukturen bezüglich der Mittellinie C zwischen den Subpixeleinheiten **51a** und **51b**.

[0056] Die Spannungsquellenleitungen **179** erstrecken sich in Spaltenrichtung entlang der Kanten der Photodioden **110a**, **110b** und schirmen jene Teile der lichtempfindlichen Bereiche benachbart zu den Photodioden **110a**, **110b** ab, die nicht mit der ersten Metallisierungsstruktur L1 bedeckt sind. Die Spannungsquellenleitungen **179** weisen vorstehende Bereiche mit Kontaktstiften **169** auf, die eine Verbindung mit den Kontaktstellen **149** der ersten Metallschicht L1 herstellen. Die Spannungsquellenleitungen **179** weisen vorstehende Dummy-Elemente D6 auf, die sich über die lichtempfindlichen Bereiche zwischen den Photodioden **110a** und **110b** erstrecken, um eine weitere Abschirmung der lichtempfindlichen Bereiche bereitzustellen, die nicht mit den Steuerleitungen **141** bis **144** der ersten Metallisierungsstruktur L1 bedeckt sind, wodurch der weitere lichtempfangende Bereich definiert wird. In der exemplarischen Ausführungsform von **Fig. 8A** weisen die Spannungsquellenleitungen **179** Spiegelbildstrukturen bezüglich der Mittellinie C zwischen den Subpixeleinheiten **51a** und **51b** auf.

[0057] Bezugnehmend auf die **Fig. 8B** und **Fig. 8C** wird unter Verwendung herkömmlicher Verfahren eine dielektrische Zwischenschicht **150** über dem Substrat mit der ersten Metallisierungsstruktur **11** gebildet. Die dielektrische Schicht **150** kann zum Beispiel aus Siliciumdioxid gebildet werden, das unter Verwendung eines CVD-Prozesses gebildet wird. Die Stifte **135** (und andere Stifte, die vorstehend zu **Fig. 8A** beschrieben wurden) werden zum Beispiel aus Kupfer oder Wolfram unter Verwendung herkömmlicher Verfahren gebildet, z. B. wie vorstehend beschrieben. Die zweite Metallisierungsstruktur L2 kann dann durch Aufbringen eines leitfähigen Materials, wie Kupfer oder Aluminium, mittels Sputtern und anschließendes Strukturieren der leitfähigen Schicht unter Verwendung eines herkömmlichen Photolithographieprozesses gebildet werden.

[0058] **Fig. 9** ist eine schematische Draufsicht, welche die kombinierten Layoutstrukturen der Gateelektroden und der ersten und der zweiten Metallisierungsschicht L1 und L2 darstellt. Wie gezeigt, sind in jedem Pixel **51** die erste und die zweite Metallisierungsschicht L1 und L2 symmetrisch strukturiert und um die Photodiodenbereiche **110a** und **110b** herum derart angeordnet, dass die erste und die zwei-

te Schicht Aperturen in den EPS-Bereichen effektiv definieren, die lichtempfangende Bereiche in jedem Pixel freilassen, wobei die lichtempfangenden Bereiche hinsichtlich Abmessung und Fläche symmetrisch sind.

[0059] In der in **Fig. 9** gezeigten exemplarischen Ausführungsform beinhalten die lichtempfangenden Bereiche den Großteil der aktiven Bereiche A1 und einen Teil der lichtempfindlichen Bereiche, welche die Bereiche A1 umgeben. Durch symmetrisches Strukturieren von einer oder mehreren der unteren Metallisierungsschichten kann, damit diese als Lichtabschirmungen wirken, die freigelegte Fläche des lichtempfangenden Bereichs maximiert werden, um die Pixelempfindlichkeit zu erhöhen, während für jede Photodiode in einem gegebenen Pixel und die Photodioden über das Pixelfeld hinweg eine gleichmäßige Pixelempfindlichkeit aufrechterhalten wird. Für die exemplarische, gemeinsam genutzte Pixelstruktur von **Fig. 9** wird eine ausgeglichene Empfindlichkeit zwischen den Photodioden **110a** und **110b** in einem gegebenen Einheitspixel **51** durch Bilden des Gates und der Metallisierungsschichten L1, L2 derart erhalten, dass sie sich wiederholende Einheitsstrukturen in jedem Einheitspixel und sich wiederholende Subeinheitsstrukturen für Subpixeleinheiten in jedem Einheitspixel aufweisen. Außerdem weisen in einer anderen exemplarischen Ausführungsform die Subeinheitsstrukturen in jedem Einheitspixel eine Spiegelbildstruktur bezüglich der Mittellinie C des Einheitspixels auf, wenngleich es sich versteht, dass die Verwendung einer Spiegelbildstruktur nicht erforderlich ist.

[0060] **Fig. 10** ist eine schematische Draufsicht, die eine Layoutstruktur einer dritten Metallisierungsschicht L3 darstellt, die über dem Pixelsensorfeld **50** gebildet werden kann. Die dritte Metallisierungsschicht L3 wird strukturiert, um isolierte Kontaktstellen **190** (Aluminium oder Kupfer) zu bilden, die keine elektrische Funktion aufweisen, jedoch dahingehend fungieren, dass eine Differenz in einer globalen Stufe in dem Substrat reduziert wird, die aus einer unterschiedlichen Anzahl von leitfähigen Schichten resultiert, die in einem aktiven Pixelfeld **50** und einem peripheren Logikgebiet des Festkörperbildsensorchips gebildet werden, das Schaltkreise wie Analog/Digital-Wandler, ISP (Bildsignalprozessoren) etc. beinhaltet.

[0061] In der exemplarischen Ausführungsform von **Fig. 10** können die dritten leitfähigen Strukturen **190** über den aktiven Bereichen A2 und den Bereichen von A1 benachbart zu Bereichen A2 in einer Weise symmetrisch strukturiert und angeordnet sein, durch die eine weitere Lichtabschirmung von lichtempfindlichen Flächen bereitgestellt ist, die nicht mit der ersten und der zweiten Metallisierungsschicht bedeckt sind, wobei sie jedoch eine Beschränkung des Win-

kels von einfallendem Licht, das eingefangen werden kann, vermeiden.

[0062] Es ist des Weiteren anzumerken, dass CMOS-Bildsensorbauelemente mit Pixelfeldern, die mit Pixeln gemäß exemplarischen Ausführungsformen der Erfindung aufgebaut sind, in verschiedenen Typen von prozessorbasierten Systemen implementiert werden können. **Fig. 11** ist zum Beispiel ein Übersichts-Blockdiagramm eines Systems **200** mit einem Bildsensorbauelement gemäß einer exemplarischen Ausführungsform der Erfindung. Das System **200** kann zum Beispiel in ein Computersystem, ein Kamerasystem, einen Scanner, ein Maschinenvisionssystem, ein Fahrzeugnavigationssystem, ein Bildtelefon, ein Überwachungssystem, ein Autofokussystem, ein Sternverfolgungssystem, ein Bewegungsdetektionssystem, ein Bildstabilisierungssystem, ein Mobiltelefon und weitere prozessorbasierte Systeme implementiert werden.

[0063] Allgemein beinhaltet das System (**200**) ein bildgebendes CMOS-Bauelement **210**, eine oder mehrere CPUs (Zentralprozessoreinheiten) oder Mikroprozessoren **220**, ein oder mehrere E/A-Bauelemente **230**, ein Diskettenlaufwerk **240** (oder andere Speicherkartenschlitze), einen RAM **250** und ein CD-ROM-Laufwerk **260**, die sämtlich über einen Systembus **270** operativ gekoppelt sind. Die implementierten Typen von Systemkomponenten variieren in Abhängigkeit vom Systemtyp. Zum Beispiel werden die peripheren Bauelemente, wie Diskettenlaufwerk **240** und CD-ROM-Laufwerk **260**, typischerweise bei Personalcomputern und Laptop-Computern verwendet.

[0064] Das bildgebende CMOS-Bauelement **210** beinhaltet ein Pixelfeld, das unter Verwendung von irgendeiner beliebigen der hierin beschriebenen exemplarischen Pixelarchitekturen aufgebaut sein kann. Das bildgebende CMOS-Bauelement **210** erzeugt ein Ausgangsbild aus Signalen, die von dem Pixelfeld zugeführt werden. Das bildgebende CMOS-Bauelement **210** kommuniziert mit den Systemkomponenten über den Bus **270** oder andere Kommunikationsverbindungen. In anderen exemplarischen Ausführungsformen können der Prozessor **220**, das bildgebende CMOS-Bauelement **210** und der Speicher **250** integral auf einem einzigen IC-Chip ausgebildet sein.

Patentansprüche

1. Bilderfassungsbaulement mit
– einem Pixelfeld (**50**), das eine Mehrzahl von in einem Halbleitersubstrat (**100**) ausgebildeten Einheitspixeln (**51**) beinhaltet, wobei jedes Einheitspixel mehrere Ausleseelemente und mehrere lichtempfangende Elemente (**110**) aufweist und als ein gemeinsam genutztes Einheitspixel mit mehreren Subpixeleinheiten (**51a, 51b**) gebildet ist, und

– einer ersten Verdrahtungsschicht (L1), die als eine optische Blockierschicht über dem Pixelfeld derart ausgebildet ist, dass sie einfallendes Licht in jedem Einheitspixel so blockiert, dass für jedes lichtempfangende Element des Pixelfeldes die gleiche Empfindlichkeit aufrecht erhalten wird, und die eine erste Struktur von Verdrahtungsleitungen aufweist, welche elektrische Zwischenverbindungen (**146a, 146b**) zwischen Ausleseelementen in den Einheitspixeln und eine Subeinheitsstruktur beinhaltet, die sich in jeder Subpixeleinheit jedes Einheitspixels in dem Pixelfeld wiederholt,
– wobei die Subeinheitsstrukturen der mehreren Subpixeleinheiten jedes Einheitspixels eine Spiegelbildstruktur bilden.

2. Bilderfassungsbaulement nach Anspruch 1, weiter umfassend:

– eine zweite Verdrahtungsschicht (L2), die über der ersten Verdrahtungsschicht ausgebildet ist und eine zweite Struktur von Verdrahtungsleitungen aufweist, wobei die zweite Struktur von Verdrahtungsleitungen Spannungsversorgungsleitungen (**179**) beinhaltet,
– wobei die zweite Verdrahtungsschicht eine zweite optische Blockierschicht ist, die einfallendes Licht in jedem Einheitspixel derart blockiert, dass für jedes lichtempfangende Element des Pixelfeldes die gleiche Empfindlichkeit aufrechterhalten wird.

3. Bilderfassungsbaulement nach Anspruch 1 oder 2, **dadurch gekennzeichnet**, dass die erste Struktur von Verdrahtungsleitungen eine erste Einheitsstruktur beinhaltet, die sich in jedem Einheitspixel in dem Pixelfeld wiederholt, und/oder dass die zweite Struktur von Verdrahtungsleitungen eine zweite Einheitsstruktur beinhaltet, die sich in jedem Einheitspixel in dem Pixelfeld wiederholt.

4. Bilderfassungsbaulement nach einem der Ansprüche 1 bis 3, **dadurch gekennzeichnet**, dass die erste Struktur von Verdrahtungsleitungen Pixelsteuerleitungen mit vorstehenden Dummy-Elementen beinhaltet.

5. Bilderfassungsbaulement nach einem der Ansprüche 2 bis 4, **dadurch gekennzeichnet**, dass die zweite Struktur von Verdrahtungsleitungen Pixel-E/A-Leitungen mit vorstehenden Dummy-Elementen beinhaltet.

6. Bilderfassungsbaulement nach einem der Ansprüche 2 bis 5, **dadurch gekennzeichnet**, dass die Spannungsversorgungsleitungen vorstehende Dummy-Elemente (D6) beinhalten.

7. Bilderfassungsbaulement nach einem der Ansprüche 1 bis 6, **dadurch gekennzeichnet**, dass die Einheitspixel einen gemeinsam genutzten Aufbau für lichtempfangende Elemente beinhalten.

8. Bilderfassungsbauelement nach einem der Ansprüche 1 bis 7, weiter gekennzeichnet durch eine Dummystruktur (D1), die als weitere Blockierschicht über dem Pixelfeld ausgebildet ist, um für jedes lichtempfangende Element des Pixelfeldes die gleiche Empfindlichkeit aufrechtzuerhalten, und elektrisch isolierte Dummy-Elemente beinhaltet.

9. Bilderfassungsbauelement nach Anspruch 8, **dadurch gekennzeichnet**, dass die erste Struktur von Verdrahtungsleitungen und die Dummystruktur Einheitsstrukturen aufweisen, die sich in jedem Einheitspixel wiederholen.

10. Bilderfassungsbauelement nach Anspruch 8 oder 9, **dadurch gekennzeichnet**, dass die Dummy-Struktur Dummy-Elemente beinhaltet, die mit der ersten Struktur von Verdrahtungsleitungen verbunden sind.

11. Bilderfassungsbauelement nach einem der Ansprüche 8 bis 10, **dadurch gekennzeichnet**, dass die Dummystruktur über einem Isolationsbereich des Pixelfeldes justiert ist.

12. Bilderfassungsbauelement nach einem der Ansprüche 3 bis 11, **dadurch gekennzeichnet**, dass die erste und die zweite Einheitsstruktur für jedes Einheitspixel so angeordnet sind, dass sie eine Apertur von ähnlicher Abmessung und Form in jedem Einheitspixel definieren, um einen lichtempfangenden Bereich jedes Einheitspixels freizulegen, wobei der lichtempfangende Bereich jedes Einheitspixels einen aktiven Bereich beinhaltet, der das lichtempfangende Element des Einheitspixels enthält.

13. Bilderfassungsbauelement nach Anspruch 12, **dadurch gekennzeichnet**, dass der lichtempfangende Bereich jedes Pixels wenigstens einen Teil eines nicht aktiven Bereichs beinhaltet, wenn das Pixel benachbart zu dem aktiven Bereich das lichtempfangende Element beinhaltet.

14. Bilderfassungsbauelement nach einem der Ansprüche 1 bis 13, **dadurch gekennzeichnet**, dass die Subeinheitsstruktur ein Kontaktstellenelement beinhaltet, das für die erste Subpixeleinheit ein isoliertes Dummy-Kontaktstellenelement ist und für die zweite Subpixeleinheit eine elektrische Kontaktstelle ist, die mit einem Ausleseelement der zweiten Subpixeleinheit verbunden ist.

15. Bilderfassungsbauelement nach einem der Ansprüche 1 bis 14, **dadurch gekennzeichnet**, dass jedes Einheitspixel die gleiche Layoutstruktur aufweist, die Bereiche für lichtempfangende Elemente, Bereiche für Ausleseelemente und einen Isolationsbereich beinhaltet, der die Bereiche für die lichtempfangenden Elemente und die Ausleseelemente umgibt, wobei die erste Verdrahtungsschicht eine erste Einheits-

struktur umfasst, die über den gleichen Gebieten des Isolationsbereichs angeordnet ist, welche die Bereiche für die lichtempfangenden Elemente jedes Einheitspixels umgeben.

16. Bilderfassungsbauelement nach Anspruch 15, **dadurch gekennzeichnet**, dass die erste Einheitsstruktur eine Dummy-Metalleitung beinhaltet.

17. Bilderfassungsbauelement nach Anspruch 15 oder 16, **dadurch gekennzeichnet**, dass die Bereiche für die lichtempfangenden Elemente einen ersten und einen zweiten Photodiodenbereich beinhalten, die benachbart zueinander angeordnet sind.

18. Bilderfassungsbauelement nach einem der Ansprüche 15 bis 17, **dadurch gekennzeichnet**, dass die erste Einheitsstruktur eine Spiegelbildstruktur beinhaltet.

19. Bilderfassungsbauelement nach einem der Ansprüche 15 bis 18, **dadurch gekennzeichnet**, dass die zweite Verdrahtungsschicht Metallleitungen aufweist, die E/A-Leitungen für die Einheitspixel bilden, wobei die zweite Metallisierungsschicht eine zweite Einheitsstruktur beinhaltet, die sich in jedem Einheitspixel in dem Pixelfeld wiederholt und über den gleichen Gebieten des Isolationsbereichs angeordnet ist, die den Bereich für das lichtempfangende Element jedes Einheitspixels umgeben.

20. Bilderfassungsbauelement nach Anspruch 19, **dadurch gekennzeichnet**, dass die zweite Einheitsstruktur eine Dummy-Metalleitung beinhaltet.

21. Bilderfassungsbauelement nach Anspruch 18 oder 19, **dadurch gekennzeichnet**, dass die zweite Einheitsstruktur eine Spiegelbildstruktur beinhaltet.

22. Verfahren zur Herstellung eines Bilderfassungsbauelements, mit folgenden Schritten:

– Bilden eines Feldes von Einheitspixeln (**51**) auf einem Halbleitersubstrat (**100**), wobei jedes Einheitspixel mehrere Ausleseelemente und mehrere lichtempfangende Elemente beinhaltet und als ein gemeinsam genutztes Einheitspixel mit mehreren Subpixeleinheiten gebildet wird, und

– Bilden einer ersten Verdrahtungsschicht (L1) als einer optischen Blockierschicht über dem Pixelfeld mit einer ersten Struktur von Verdrahtungsleitungen, die elektrische Zwischenverbindungen (**146a**, **146b**) zwischen Ausleseelementen in den Einheitspixeln und eine Subeinheitsstruktur beinhaltet, die sich in jeder Subpixeleinheit jedes Einheitspixels in dem Pixelfeld wiederholt, wobei die Subpixeleinheiten jedes Einheitspixels eine Spiegelbildstruktur bilden.

23. Verfahren nach Anspruch 22, weiter gekennzeichnet durch Bilden einer zweiten Verdrahtungsschicht (L2), die über der ersten Verdrahtungsschicht

ausgebildet ist und eine zweite Struktur von Verdrahtungsleitungen beinhaltet, wobei die zweite Struktur von Verdrahtungsleitungen Spannungsversorgungsleitungen beinhaltet, und die als zweite optische Blockierschicht ausgebildet ist.

24. Verfahren nach Anspruch 22 oder 23, **dadurch gekennzeichnet**, dass die erste Struktur von Verdrahtungsleitungen so ausgebildet wird, dass sie Pixelsteuerleitungen mit vorstehenden Dummy-Elementen enthält.

25. Verfahren nach Anspruch 23 oder 24, **dadurch gekennzeichnet**, dass die zweite Struktur von Verdrahtungsleitungen so ausgebildet wird, dass sie E/A-Leitungen mit vorstehenden Dummy-Elementen aufweist.

26. Verfahren nach einem der Ansprüche 23 bis 25, **dadurch gekennzeichnet**, dass die Spannungsversorgungsleitungen so strukturiert werden, dass sie vorstehende Dummy-Elemente aufweisen.

27. Verfahren nach einem der Ansprüche 22 bis 26, **dadurch gekennzeichnet**, dass die Einheitspixel so ausgebildet werden, dass sie einen gemeinsam genutzten Aufbau für lichtempfangende Elemente aufweisen.

28. Verfahren nach einem der Ansprüche 22 bis 27, **dadurch gekennzeichnet**, dass eine Dummy-Struktur (D1) über dem Pixelfeld gebildet wird, die als optische Blockierschicht fungiert und elektrisch isolierte Dummy-Elemente beinhaltet.

29. Verfahren nach Anspruch 28, **dadurch gekennzeichnet**, dass die erste Struktur von Verdrahtungsleitungen und die Dummy-Struktur so ausgebildet sind, dass sie Einheitsstrukturen darstellen, die sich in jedem Einheitspixel wiederholen.

30. Verfahren nach Anspruch 28 oder 29, **dadurch gekennzeichnet**, dass die Dummy-Struktur so ausgebildet ist, dass die Dummy-Elemente mit der ersten Struktur von Verdrahtungsleitungen verbunden sind.

31. Verfahren nach einem der Ansprüche 28 bis 30, **dadurch gekennzeichnet**, dass die Dummy-Struktur so ausgebildet ist, dass sie über einem Isolationsbereich des Pixelfeldes justiert ist.

32. Verfahren nach einem der Ansprüche 22 bis 31, **dadurch gekennzeichnet**, dass die erste Struktur von Verdrahtungsleitungen aus einer ersten Einheitsstruktur gebildet wird, die sich in jedem Einheitspixel in dem Pixelfeld wiederholt, und/oder die zweite Struktur von Verdrahtungsleitungen aus einer zweiten Einheitsstruktur gebildet wird, die sich in jedem Einheitspixel in dem Pixelfeld wiederholt.

33. Verfahren nach Anspruch 32, gekennzeichnet durch Anordnen der ersten und der zweiten Einheitsstruktur in jedem Einheitspixel, um Aperturen von gleichartiger Abmessung und Form in jedem Einheitspixel zu definieren, die einen lichtempfangenden Bereich jedes Einheitspixels freilassen, wobei der lichtempfangende Bereich jedes Einheitspixels einen aktiven Bereich beinhaltet, der das lichtempfangende Element des Einheitspixels enthält.

34. Verfahren nach Anspruch 33, **dadurch gekennzeichnet**, dass der lichtempfangende Bereich jedes Pixels wenigstens einen Teil eines nicht aktiven Bereichs benachbart zu dem aktiven Bereich beinhaltet, der das lichtempfangende Element enthält.

35. Verfahren nach einem der Ansprüche 22 bis 34, **dadurch gekennzeichnet**, dass das Bilden eines Feldes von Einheitspixeln das Bilden eines Feldes von gemeinsam genutzten Einheitspixeln beinhaltet, wobei jedes gemeinsam genutzte Einheitspixel eine erste Subpixeleinheit und eine zweite Subpixeleinheit beinhaltet, wobei die erste Struktur von Verdrahtungsleitungen aus einer ersten Einheitsstruktur gebildet ist, die sich in jedem Einheitspixel in dem Pixelfeld wiederholt, und wobei die erste Einheitsstruktur aus einer Subeinheitsstruktur gebildet ist, die sich in jeder Subpixeleinheit jedes Einheitspixels in dem Pixelfeld wiederholt, wobei die Subeinheitsstruktur ein Kontaktstellenelement beinhaltet, wobei das Kontaktstellenelement ein isoliertes Dummy-Kontaktstellenelement für die erste Subpixeleinheit ist und wobei das Kontaktstellenelement eine elektrische Kontaktstelle für die zweite Subpixeleinheit ist, die mit einem Ausleseelement der zweiten Subpixeleinheit verbunden ist.

36. Verfahren nach einem der Ansprüche 22 bis 35, **dadurch gekennzeichnet**, dass
– jedes Einheitspixel die gleiche Layoutstruktur aufweist, wobei die Layoutstruktur einen Bereich für ein lichtempfangendes Element, eine Mehrzahl von Bereichen für Ausleselemente und einen Isolationsbereich aufweist, der die Bereiche für das lichtempfangende Element und die Ausleselemente umgibt,
– wobei die erste Verdrahtungsschicht aus einer ersten Einheitsstruktur gebildet wird, die sich für jedes Einheitspixel in dem Pixelfeld wiederholt, wobei die erste Einheitsstruktur über den gleichen Gebieten des Isolationsbereichs angeordnet ist, die den Bereich für das lichtempfangende Element jedes Einheitspixels umgeben.

37. Verfahren nach Anspruch 35 oder 36, weiter gekennzeichnet durch Bilden eines Dummy-Kontaktstifts in jeder ersten Subpixeleinheit, wobei der Dummy-Kontaktstift mit dem isolierten Dummy-Kontaktstellenelement verbunden ist und einem Kontaktstift

entspricht, der das Kontaktstellenelement mit dem Ausleseelement verbindet.

Es folgen 14 Seiten Zeichnungen

Anhängende Zeichnungen

FIG. 1 (STAND DER TECHNIK)

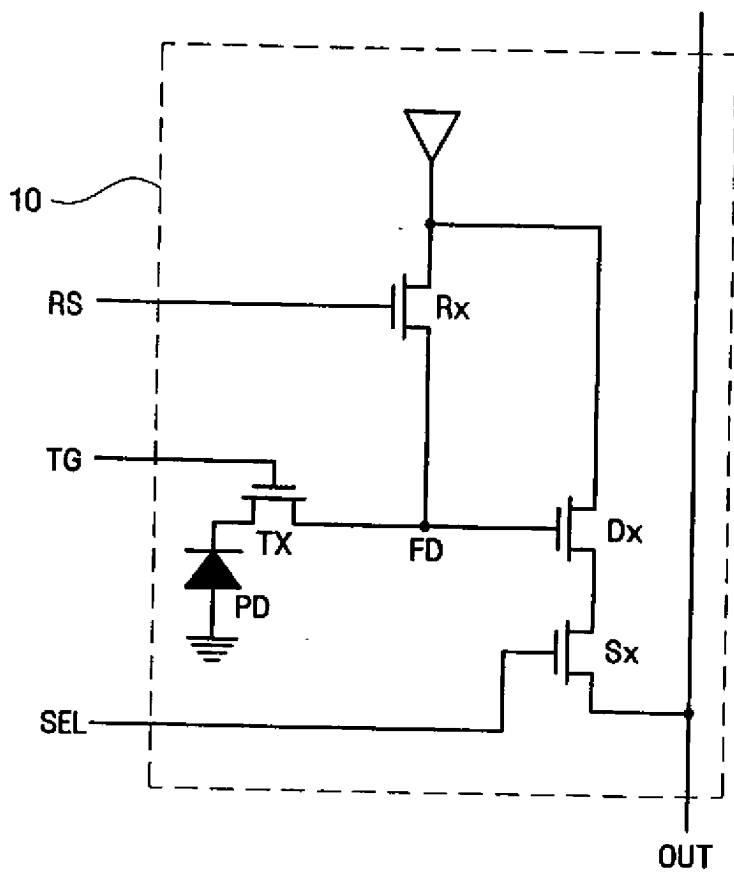


FIG. 2 (STAND DER TECHNIK)

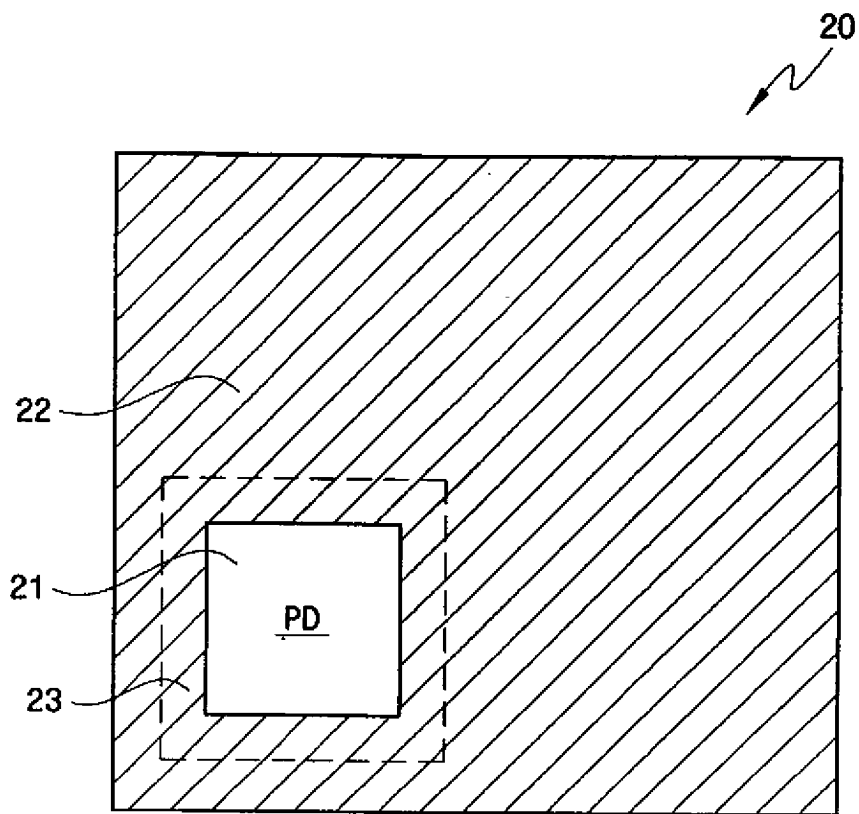


FIG. 3 (STAND DER TECHNIK)

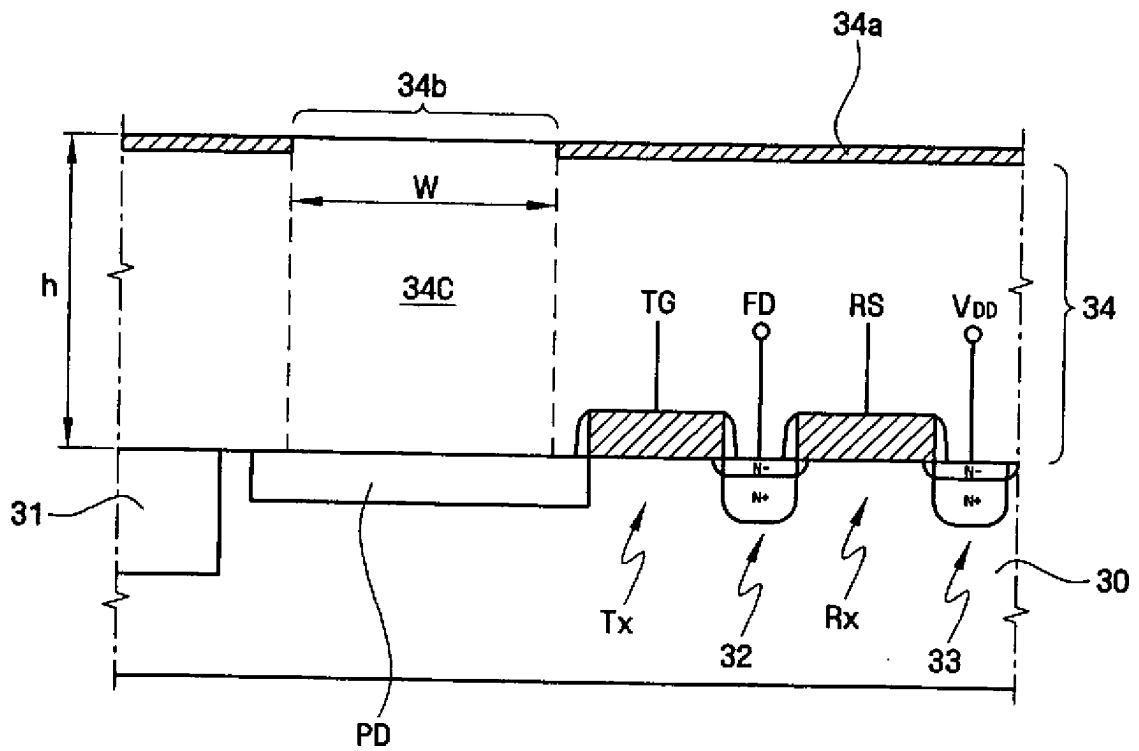


FIG. 5A

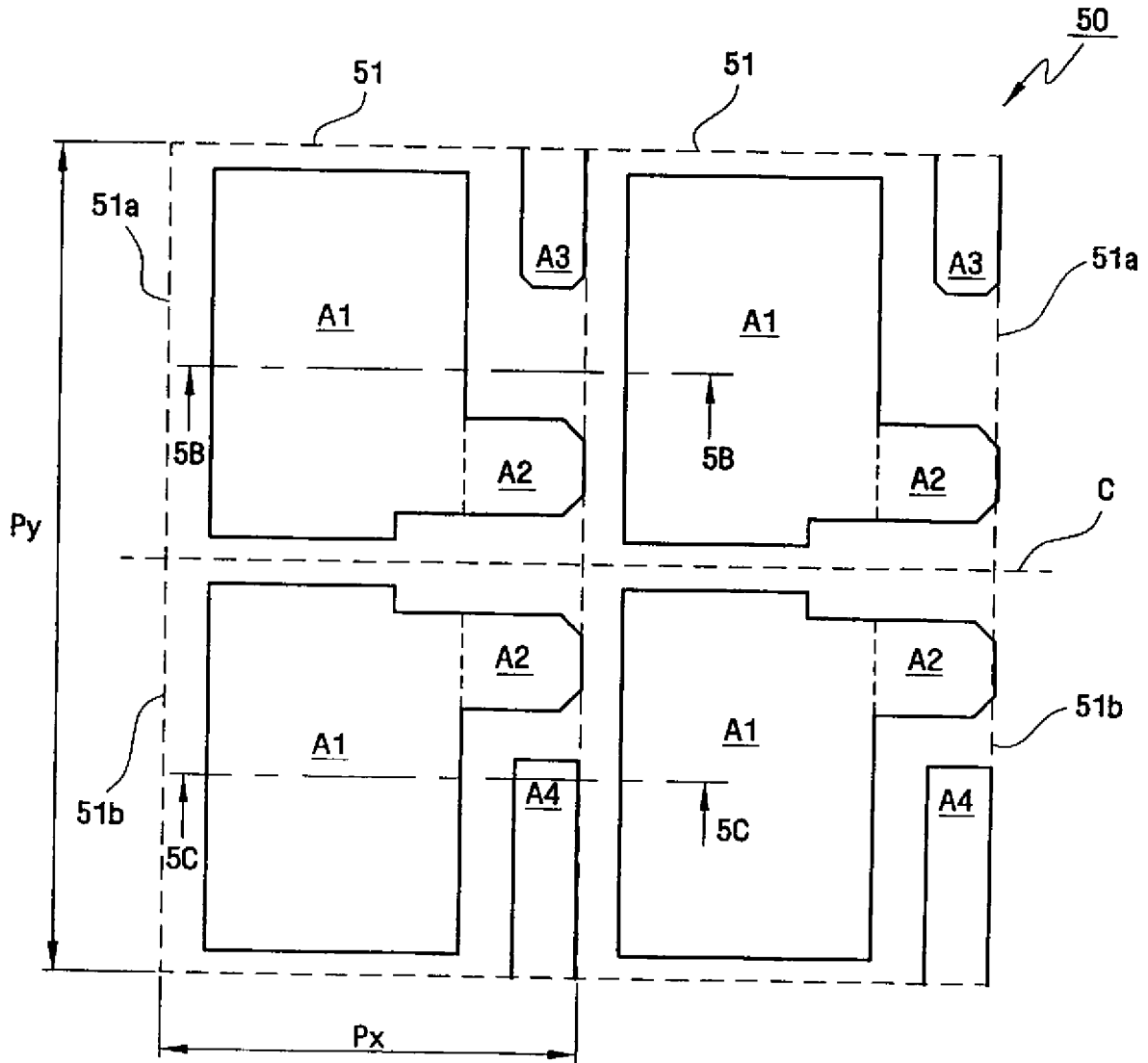


FIG. 5B

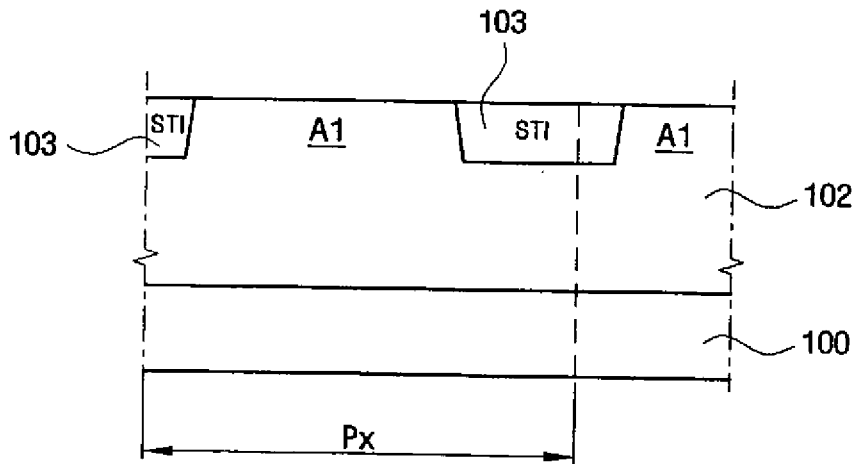


FIG. 5C

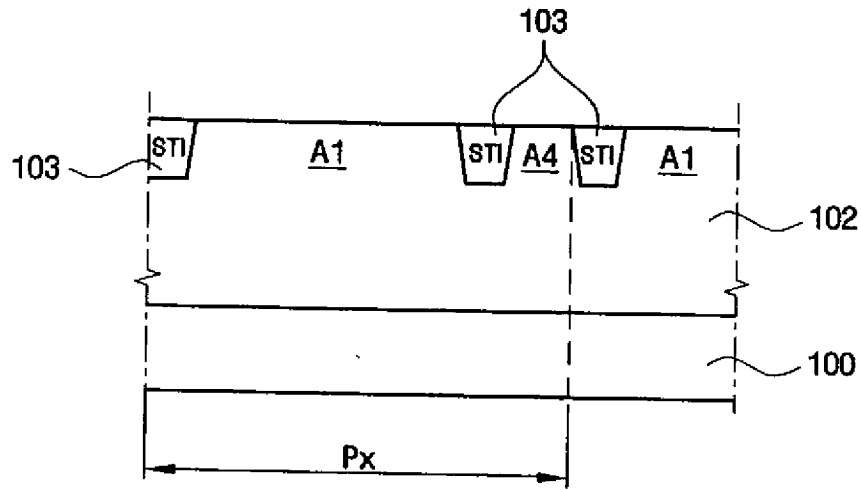


FIG. 6A

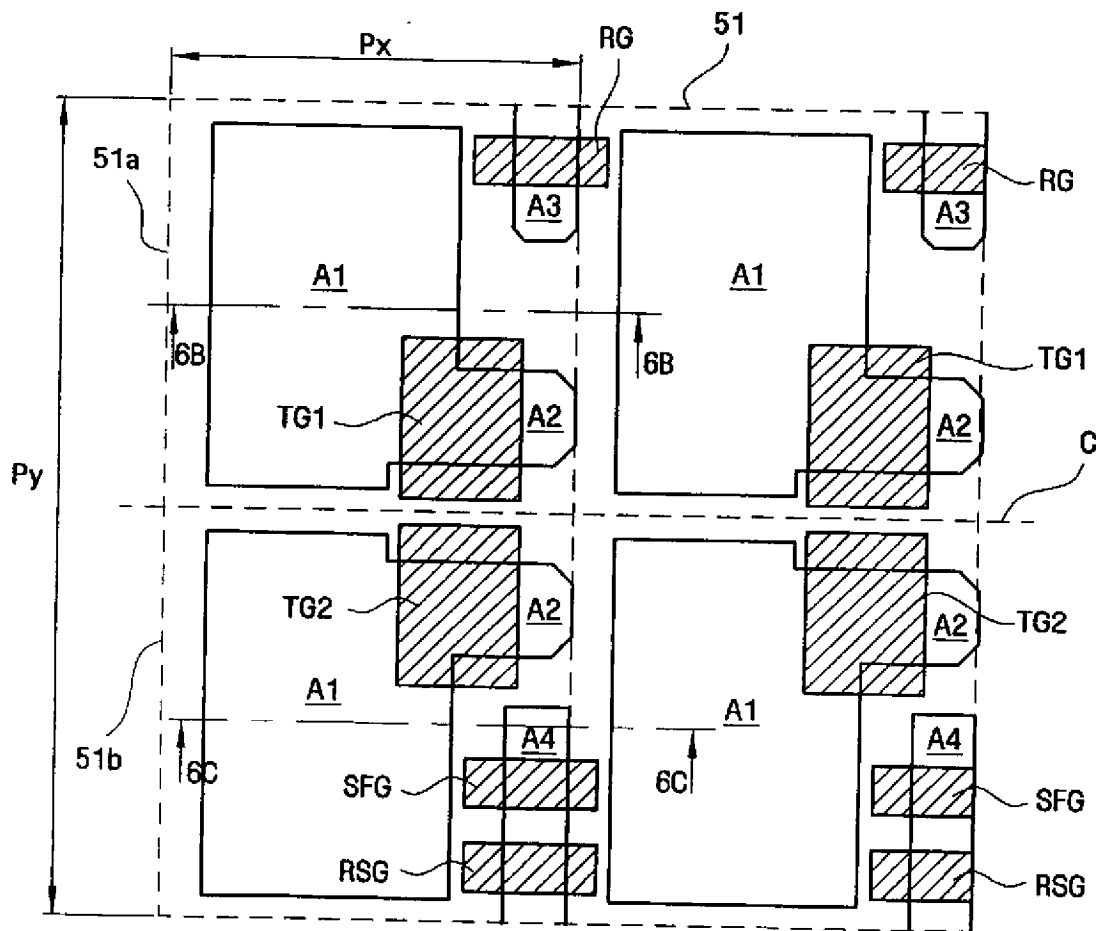


FIG. 6B

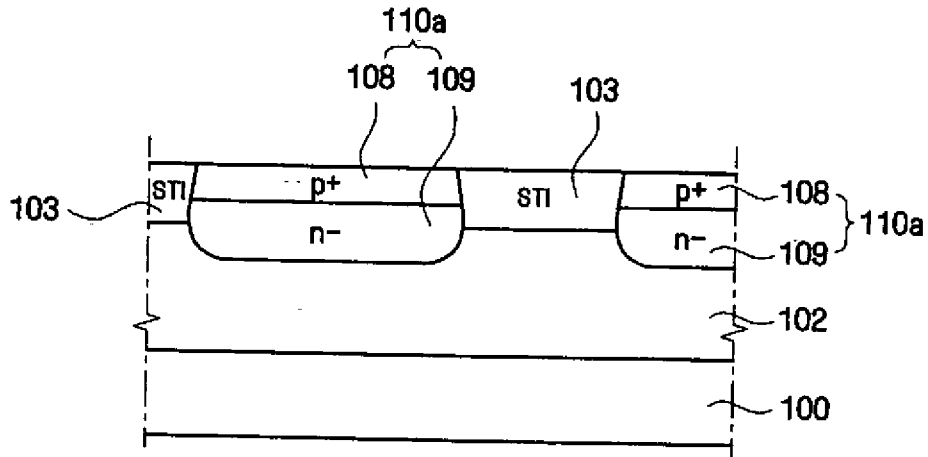


FIG. 6C

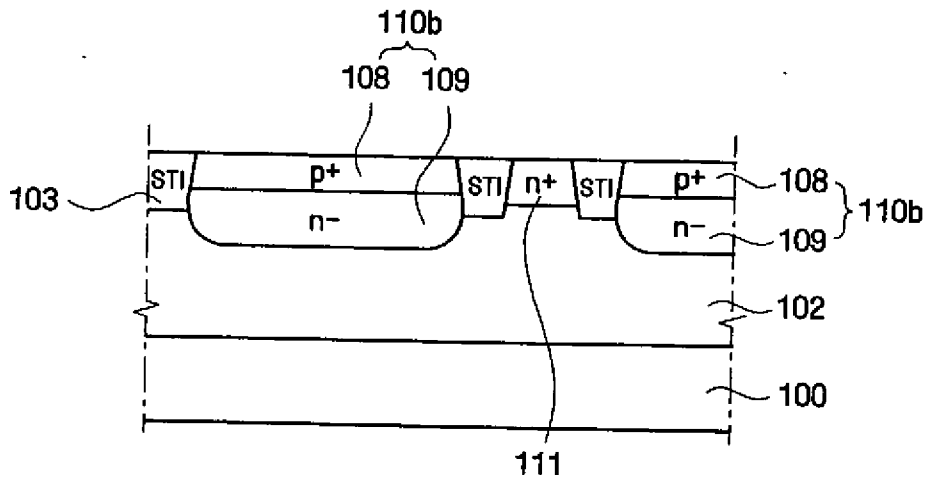


FIG. 7A

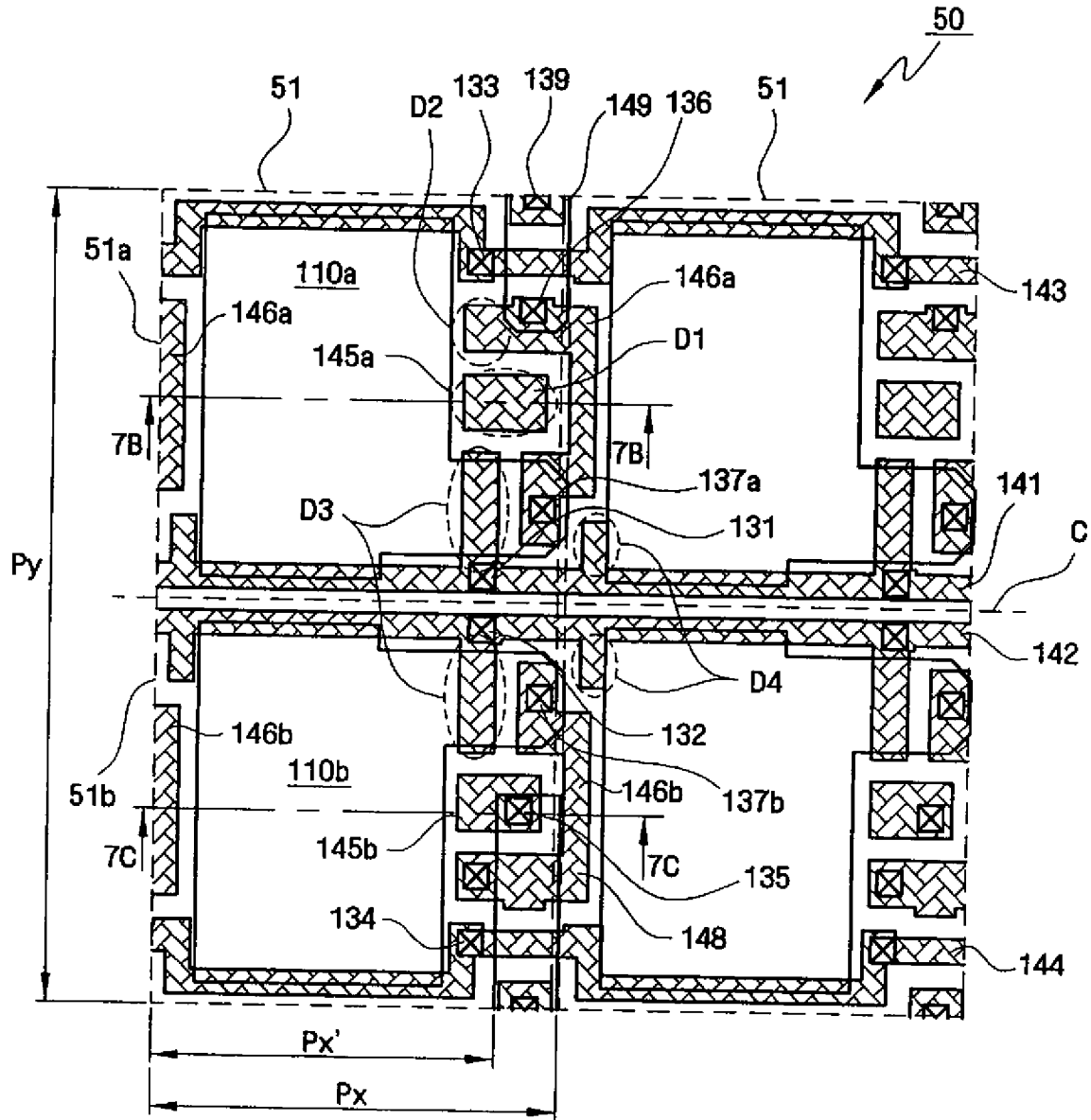


FIG. 8A

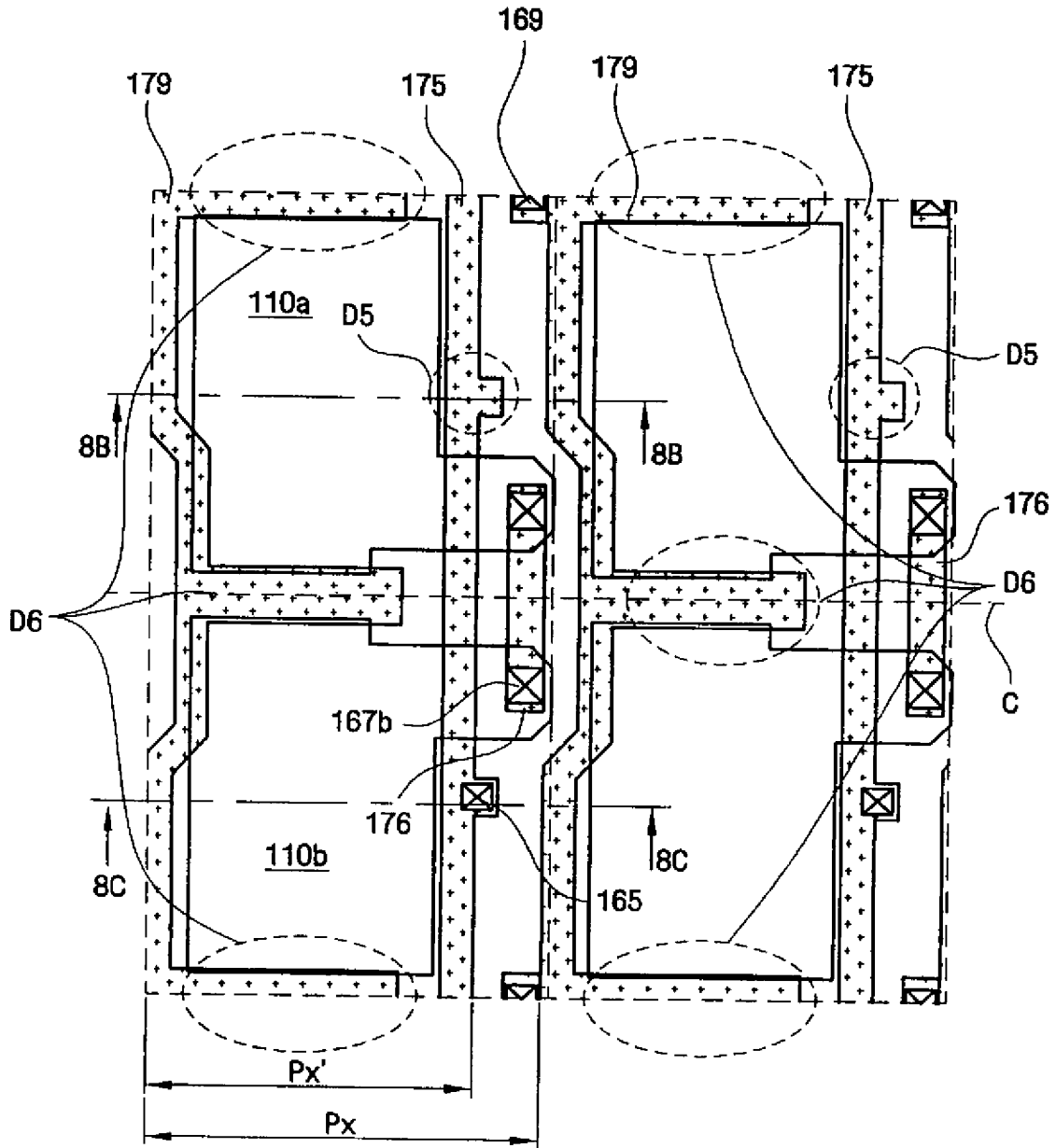


FIG. 8B

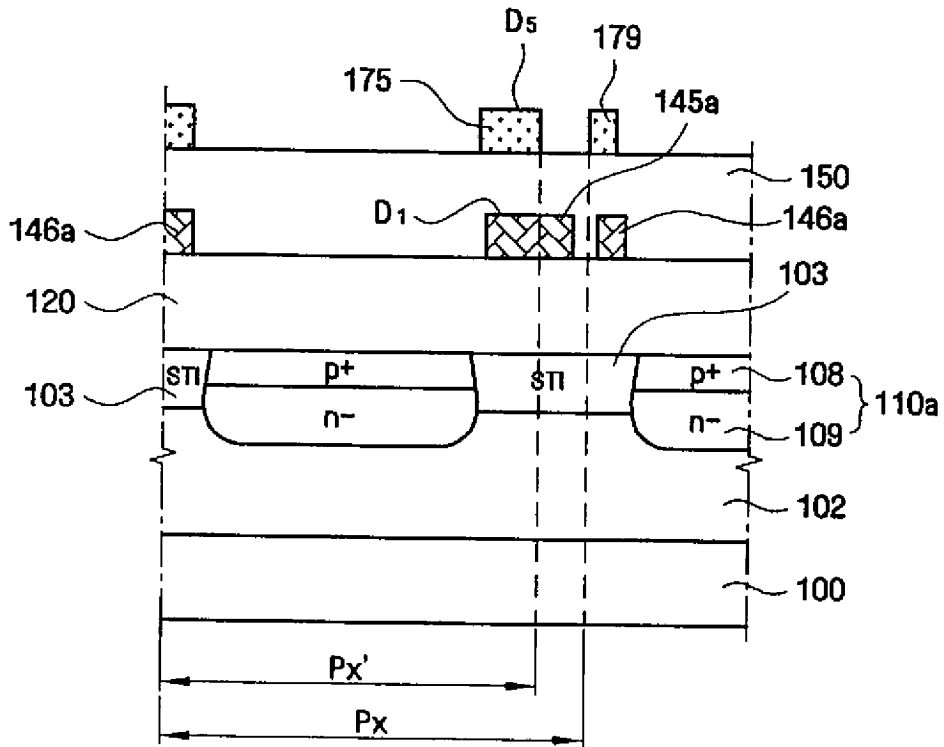


FIG. 8C

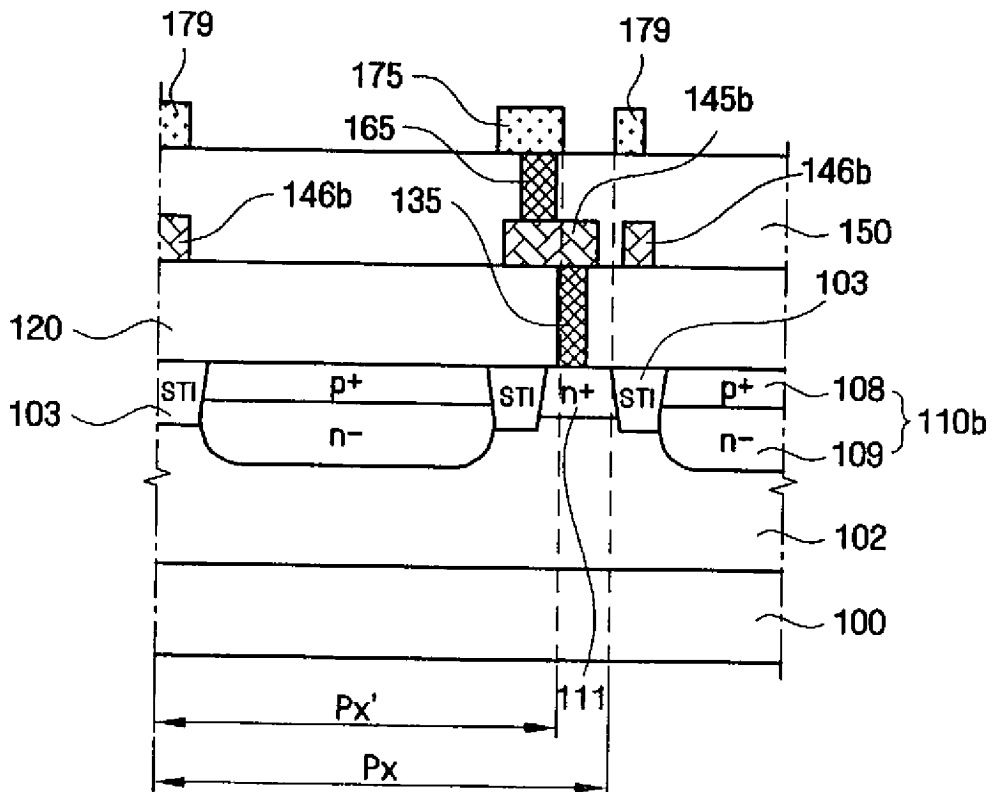
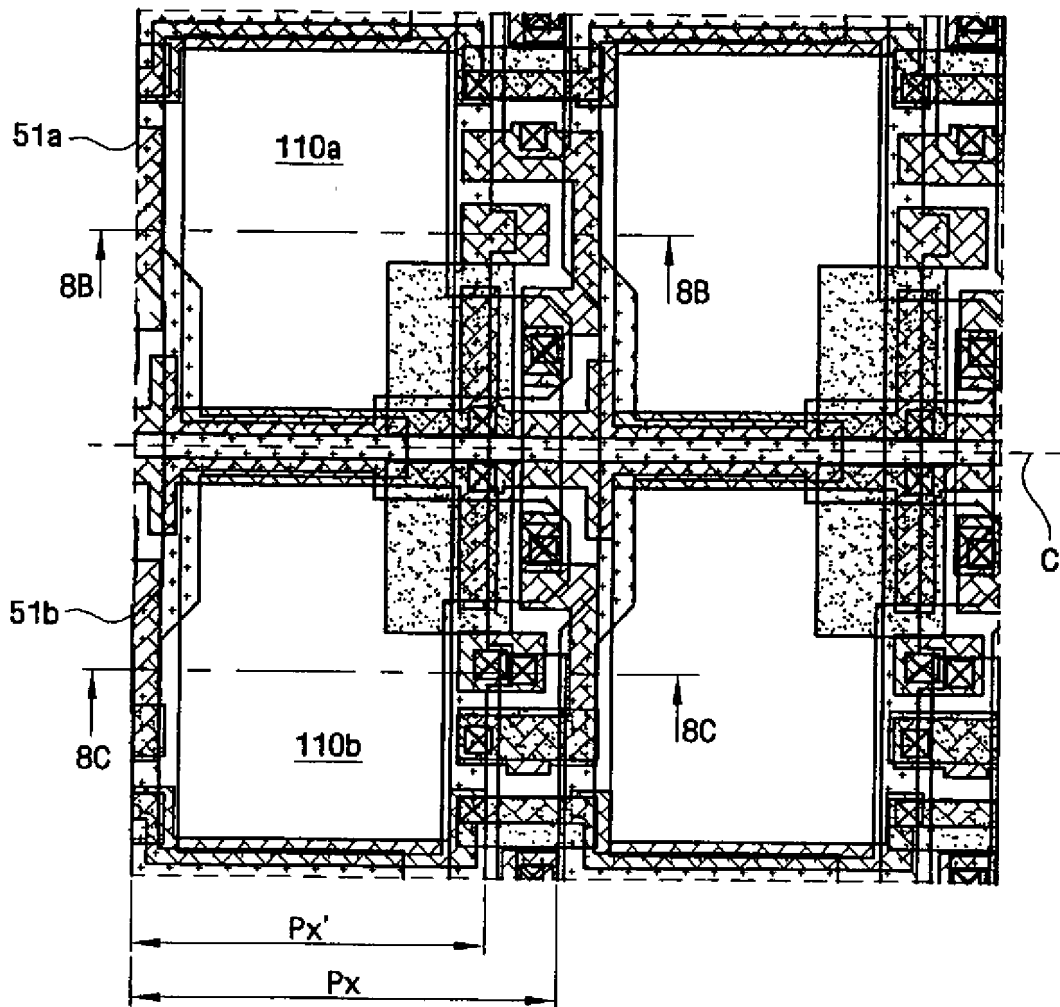


FIG. 9






-  GATE
-  erste leitfähige Schicht L1
-  zweite leitfähige Schicht L2

FIG. 10

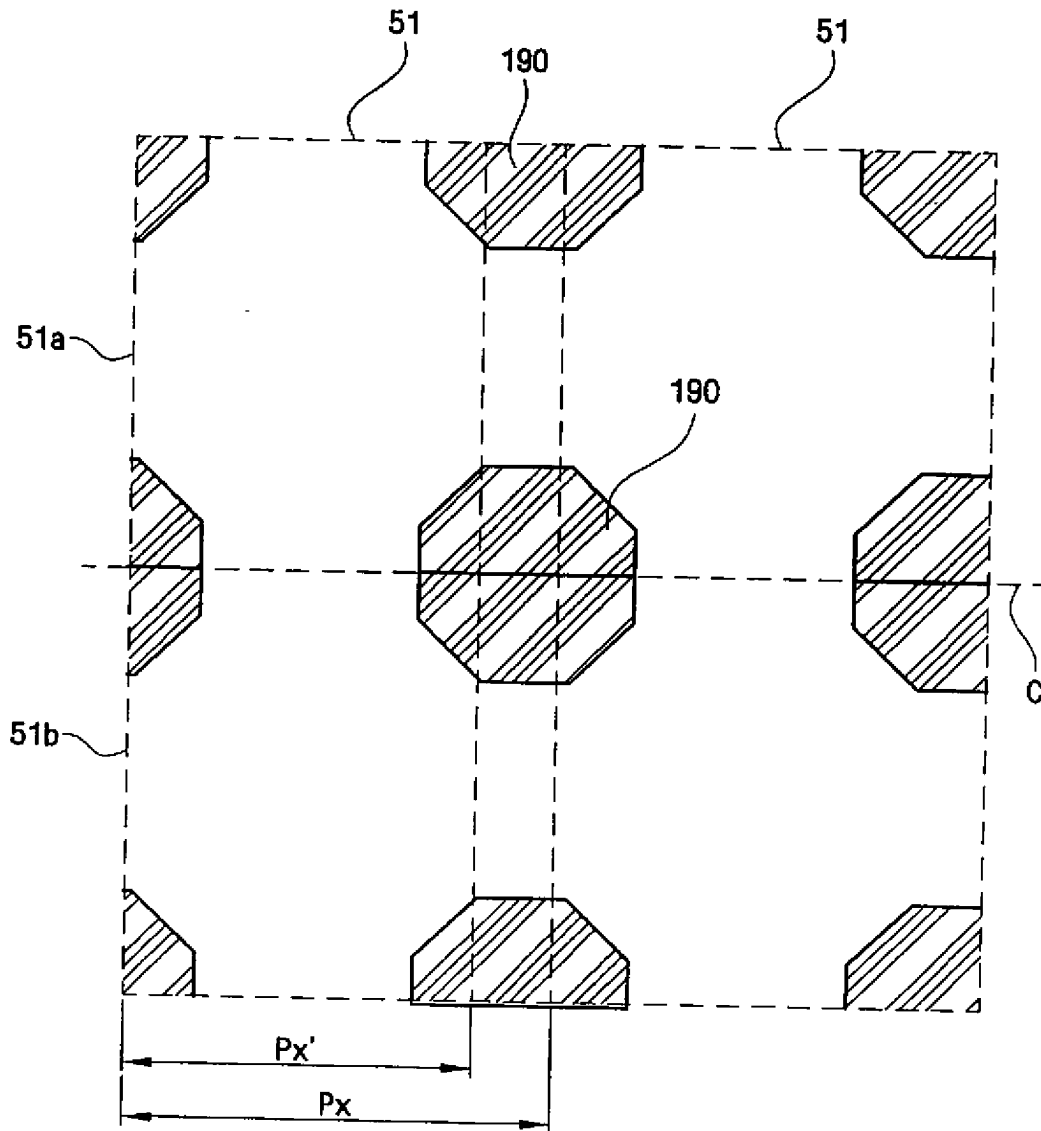


FIG. 11

