

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】令和 1 年 7 月 18 日 (2019.7.18)

【公開番号】特開 2018-22116 (P2018-22116A)

【公開日】平成 30 年 2 月 8 日 (2018.2.8)

【年通号数】公開・登録公報 2018-005

【出願番号】特願 2016-155048 (P2016-155048)

【国際特許分類】

G 0 9 F 9/30 (2006.01)

H 0 5 B 33/02 (2006.01)

H 0 1 L 51/50 (2006.01)

【F I】

G 0 9 F 9/30 3 0 8 Z

G 0 9 F 9/30 3 3 8

G 0 9 F 9/30 3 6 5

H 0 5 B 33/02

H 0 5 B 33/14 A

【手続補正書】

【提出日】令和 1 年 6 月 13 日 (2019.6.13)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

非矩形状の表示領域内に、第 1 方向と第 2 方向とに沿って配列された、複数の画素と、  
前記第 1 方向に沿う第 1 画素群に接続し前記第 1 方向に沿う走査線と、  
前記第 1 方向に沿う第 2 画素群に接続し前記表示領域内で前記第 1 方向に沿う第 1 配線と、  
前記表示領域内で前記第 2 方向に沿う第 2 配線とを含む交差走査線と、  
前記第 2 方向に沿う第 3 画素群に接続し前記第 2 方向に沿うデータ線と、  
前記表示領域の外周辺部において、前記走査線と対向する第 1 辺部に配置され、前記走査線に走査信号を出力し更に前記交差走査線の第 2 配線を介して前記第 1 配線に走査信号を出力する走査回路群と、  
前記外周辺部において前記 1 辺部と対向する第 2 辺部に配置され、前記走査信号が入力される画素の発光輝度に応じたデータ信号を前記データ線に出力するデータ信号回路群とを備える表示装置。

【請求項 2】

第 1 ～ 第 p ( p は 2 以上の整数 ) の走査線と、  
第 1 ～ 第 q ( q は 2 以上の整数 ) の交差走査線とを備え、  
前記第 1 ～ 第 p の走査線の各々は、前記第 2 の方向に向けて順次配置され、  
前記第 1 ～ 第 q の交差走査線の第 1 配線の各々は、前記第 2 の方向に向けて順次配置され、  
前記走査回路群は、( p + q ) 個の走査回路を含み、  
p 個の走査回路の各々は、前記第 1 辺部における、前記第 2 配線に対向する第 3 辺部に、  
前記第 1 ～ 第 p の走査線の各々に対応して配置され、  
q 個の走査回路の各々は、前記第 1 辺部における、前記第 3 辺部に対向する第 4 辺部に、  
前記第 1 ～ 第 q の交差走査線の第 2 配線の各々に対応して配置される

請求項 1 に記載の表示装置。

【請求項 3】

第  $i$  ( $i$  は 1 以上、 $q$  未満の整数) の交差走査線の第 2 配線の長さは、第  $i + 1$  の交差走査線の第 2 の配線の長さよりも短く、前記第  $i$  の交差走査線の第 1 配線の長さは、前記第  $i + 1$  の交差走査線の第 1 の配線の長さよりも長い

請求項 2 に記載の表示装置。

【請求項 4】

前記表示領域を第 1 ~ 第 4 象限に分けた場合において、

前記第 1 象限と前記第 2 象限とに前記第 1 ~ 第  $p$  の走査線が配置され、

前記第 3 象限と前記第 4 象限とに前記第 1 ~ 第  $q$  の交差走査線の第 1 配線が配置される

請求項 3 に記載の表示装置。

【請求項 5】

前記第 3 辺部は、前記表示領域の第 2 象限の外周辺部であって、

前記第 4 辺部は、前記表示領域の第 1 象限の外周辺部であって、

前記第 2 辺部は、前記表示領域の第 3 象限と第 4 象限との外周辺部である

請求項 4 に記載の表示装置。

【請求項 6】

前記画素は、有機発光層を含む発光部と、容量と前記容量の電圧に応じた電流を前記発光部に流す駆動トランジスタとを含む画素回路とを有し、

前記画素回路は基板面に層状に形成され、前記発光部は、前記画素回路が形成された層の上側に形成され、

層状に形成された前記画素回路において、前記駆動トランジスタに含まれるソースとドレインの少なくとも 1 つに接続する配線が形成される配線層に前記第 2 配線と前記データ線とが形成され、前記容量の金属電極が形成される層に前記走査線と前記第 1 配線とが形成される

請求項 1 に記載の表示装置。

【請求項 7】

前記画素は、有機発光層を含む発光部と、容量と前記容量の電圧に応じた電流を前記発光部に流す駆動トランジスタとを含む画素回路とを有し、

前記画素回路は基板面に層状に形成され、前記発光部は、前記画素回路が形成された層の上側に形成され、

層状に形成された前記画素回路において、前記駆動トランジスタに含まれるソースとドレインの少なくとも 1 つに接続する配線が形成される配線層に前記データ線が形成され、前記容量の第 1 金属電極が形成される層に前記走査線と前記第 1 配線とが形成され、前記容量の第 2 金属電極が形成される層に前記第 2 配線が形成される

請求項 1 に記載の表示装置。

【請求項 8】

前記第  $q$  の走査線に走査信号を出力する走査回路は、第 1 の交差走査線に走査信号を出力する走査回路に、前記第  $q$  の走査線を介して、走査開始タイミングを示すタイミング信号を出力する

請求項 3 に記載の表示装置。

【請求項 9】

前記走査線は、さらに、前記第 2 方向に伸びる第 3 配線を含む

請求項 1 に記載の表示装置。

【請求項 10】

非矩形状の表示領域内に、第 1 方向と第 2 方向とに沿って配置された、複数の画素と、

前記第 1 方向に沿う第 1 画素群に接続し前記表示領域内で前記第 1 方向に沿う第 1 配線と、前記表示領域内で前記第 2 方向に沿う第 2 配線とを含む交差走査線と、

前記第 2 方向に沿う第 2 画素群に接続し前記第 2 方向に沿うデータ線と、

前記表示領域の外周辺部において前記第 1 配線と対向する第 1 辺部に配置され、前記交

差走査線の第2配線を介して前記第1配線に走査信号を出力する走査回路群と、

前記外周辺部において前記1辺部と対向する第2辺部に配置され、前記走査信号が入力される画素の発光輝度に応じたデータ信号を前記データ線に出力するデータ信号回路群とを備える表示装置。

【請求項11】

第1～第 $n$  ( $n$ は2以上の整数)の交差走査線を備え、

前記第1～第 $n$ の交差走査線の第1配線の各々は、前記第2の方向に向けて順次配置され、

前記走査回路群は、 $n$ 個の走査回路を含み、

第1～第 $m$  ( $m$ は1以上、 $n$ 未満の整数)の走査回路は、前記第1方向の位置が内側から外側に向かうように、前記第2方向の位置が外側から内側に向かうように、前記第1～第 $m$ の交差走査線の第2配線の各々に対応して配置され、

第 $m+1$ ～第 $n$ の走査回路は、前記第1方向の位置が外側から内側に向かうように、前記第2方向の位置が内側から外側に向かうように、前記第 $m+1$ から第 $n$ の交差走査線の第2配線の各々に対して配置される

請求項10に記載の表示装置。

【請求項12】

第 $i$  ( $i$ は1以上、 $m$ 以下の整数)の交差走査線の第2配線の長さは、第 $i+1$ の交差走査線の第2の配線の長さよりも長く、前記第 $i$ の交差走査線の第1配線の長さは、前記第 $i+1$ の交差走査線の第1配線の長さよりも短く、

第 $j$  ( $j$ は $m+1$ 以上、 $n$ 以下の整数)の交差走査線の第2配線の長さは、第 $j+1$ の交差走査線の第2の配線の長さよりも短く、前記第 $j$ の交差走査線の第1配線の長さは、前記第 $j+1$ の交差走査線の第1配線の長さよりも長い

請求項11に記載の表示装置。

【請求項13】

前記表示領域を第1～第4象限に分けた場合において、

前記第1象限と前記第2象限とに前記第1～第 $m$ の交差走査線の第1配線が配置され、

前記第3象限と前記第4象限とに前記第 $m$ ～第 $n$ の交差走査線の第1配線が配置される

請求項12に記載の表示装置。

【請求項14】

前記第1～第 $m$ の走査回路は、前記表示領域の第2象限の外周辺部に配置され、

前記第 $m+1$ ～第 $n$ の走査回路は、前記表示領域の第1象限の外周辺部に配置され、

前記第2辺部は、前記表示領域の第3象限と第4象限との外周辺部である

請求項13に記載の表示装置。

【請求項15】

前記画素は、有機発光層を含む発光部と、容量と前記容量の電圧に応じた電流を前記発光部に流す駆動トランジスタとを含む画素回路とを有し、

前記画素回路は基板面に層状に形成され、前記発光部は、前記画素回路が形成された層の上側に形成され、

層状に形成された前記画素回路において、前記駆動トランジスタに含まれるソースとドレインの少なくとも1つに接続する配線が形成される配線層に前記第2配線と前記データ線とが形成され、前記容量の金属電極が形成される層に前記第1配線が形成される

請求項10に記載の表示装置。

【請求項16】

前記画素は、有機発光層を含む発光部と、容量と前記容量の電圧に応じた電流を前記発光部に流す駆動トランジスタとを含む画素回路とを有し、

前記画素回路は基板面に層状に形成され、前記発光部は、前記画素回路が形成された層の上側に形成され、

層状に形成された前記画素回路において、前記駆動トランジスタに含まれるソースとドレインの少なくとも1つに接続する配線が形成される配線層に前記データ線が形成され、

前記容量の第 1 金属電極が形成される層に前記第 1 配線が形成され、前記容量の第 2 金属電極が形成される層に前記第 2 配線が形成される

請求項 10 に記載の表示装置。

【請求項 17】

前記交差走査線は、前記第 1 配線と前記第 2 配線とを接続する接続部を含み、前記接続部は、前記表示領域内に配置され、

前記走査回路群は、前記走査線に接続する走査回路と、前記交差走査線の第 2 配線に接続する走査回路とを含み、

前記走査線に接続する走査回路と、前記交差走査線の第 2 配線に接続する走査回路との間に、前記第 1 画素群が配置される、請求項 1 に記載の表示装置。

【請求項 18】

前記交差走査線は、前記第 1 配線と前記第 2 配線とを接続する接続部を含み、前記接続部は、前記表示領域内に配置され、

前記第 1 ～ 第  $m$  ( $m$  は 1 以上、 $n$  未満の整数) の走査回路と、第  $m + 1$  ～ 第  $n$  の走査回路との間に、前記第 2 画素群の少なくとも一部の画素が配置される、請求項 10 に記載の表示装置。