

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2018 년 6 월 28 일 (28.06.2018) **WIPO | PCT**



(10) 국제공개번호
WO 2018/117382 A1

(51) 국제특허분류:

H01L 33/02 (2010.01) *H01L 33/36* (2010.01)
H01L 33/10 (2010.01) *H01L 33/64* (2010.01)
H01L 33/60 (2010.01) *H01L 27/15* (2006.01)
H01L 33/62 (2010.01)

(21) 국제출원번호: PCT/KR2017/011177

(22) 국제출원일: 2017 년 10 월 11 일 (11.10.2017)

(25) 출원언어: 한국어

(26) 공개언어: 한국어

(30) 우선권정보:

10-2016-0175684 2016 년 12 월 21 일 (21.12.2016) KR
10-2016-0180883 2016 년 12 월 28 일 (28.12.2016) KR

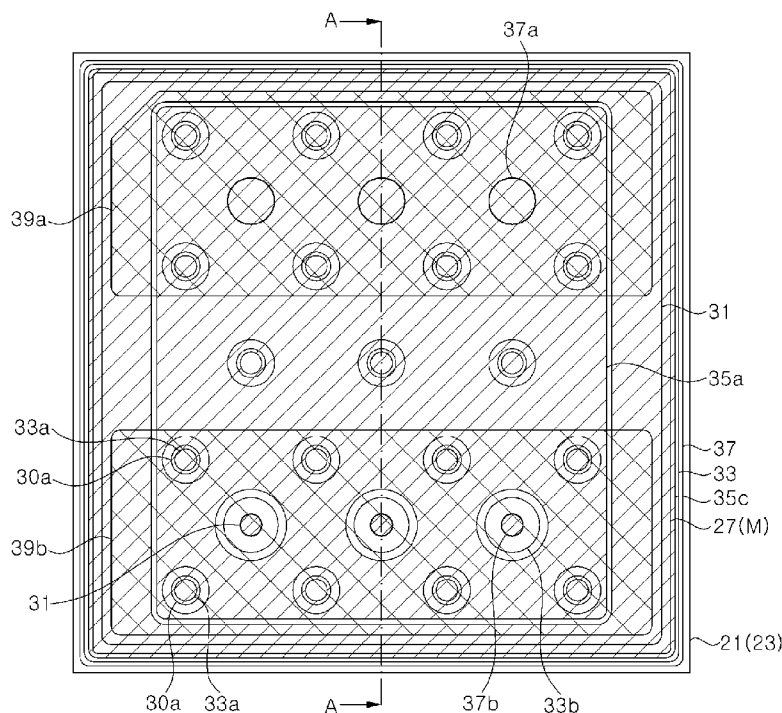
(71) 출원인: 서울바이오시스주식회사 (SEOUL VIOSYS CO., LTD.) [KR/KR]; 15429 경기도 안산시 단원구 산단로 163번길 65-16, Gyeonggi-do (KR).

(72) 발명자: 오세희 (OH, Se Hee); 15429 경기도 안산시 단원구 산단로 163번길 65-16, Gyeonggi-do (KR). 김현아 (KIM, Hyun A); 15429 경기도 안산시 단원구 산단로 163번길 65-16, Gyeonggi-do (KR). 이준섭 (LEE, Joon Sub); 15429 경기도 안산시 단원구 산단로 163번길 65-16, Gyeonggi-do (KR). 강민우 (KANG, Min Woo); 15429 경기도 안산시 단원구 산단로 163번길 65-16, Gyeonggi-do (KR). 임형진 (LIM, Hyoung Jin); 15429 경기도 안산시 단원구 산단로 163번길 65-16, Gyeonggi-do (KR).

(74) 대리인: 특허법인에이아이피 (AIP PATENT & LAW FIRM); 06239 서울시 강남구 테헤란로 14길 30-1, Seoul (KR).

(54) Title: LIGHT EMITTING DIODE HAVING HIGH RELIABILITY

(54) 발명의 명칭: 고 신뢰성 발광 다이오드



(57) Abstract: Disclosed is a light emitting diode having high reliability. A light emitting diode according to an embodiment comprises: a first conductive semiconductor layer; a mesa which is disposed on the first conductive semiconductor layer and includes a second conductive semiconductor layer and an active layer disposed between the first conductive semiconductor layer and the second conductive semiconductor layer; an ohmic reflection layer which is disposed on the mesa and is in ohmic-contact with the second conductive semiconductor layer; a lower insulation layer which covers the mesa and the ohmic reflection layer while partially exposing the first conductive semiconductor layer and the ohmic reflection layer; a first pad metal layer which is disposed on the lower insulation layer and is electrically connected to the first conductive semiconductor layer; a metal reflection layer which is disposed on the lower

[다음 쪽 계속]



WO 2018/117382 A1

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제21조(3))

insulation layer and is spaced apart from the first pad metal layer in a horizontal direction; and an upper insulation layer which covers the first pad metal layer and the metal reflection layer and includes an opening portion to expose the first pad metal layer, wherein at least a part of the metal reflection layer covers a side of the mesa.

(57) 요약서: 고 신뢰성 발광 다이오드가 제공된다. 일 실시예에 따른 발광 다이오드는, 제1 도전형 반도체층; 제1 도전형 반도체층 상에 배치되고, 제2 도전형 반도체층 및 제1 도전형 반도체층과 제2 도전형 반도체층 사이에 배치된 활성층을 포함하는 메사; 메사 상에 배치되어 제2 도전형 반도체층에 오픈 콘택하는 오픈 반사층; 메사 및 오픈 반사층을 덮고, 제1 도전형 반도체층 및 오픈 반사층을 부분적으로 노출시키는 하부 절연층; 하부 절연층 상에 배치되며, 제1 도전형 반도체층에 전기적으로 접속된 제1 패드 금속층; 하부 절연층 상에 배치되며, 제1 패드 금속층으로부터 수평 방향으로 이격된 금속 반사층; 및 제1 패드 금속층 및 금속 반사층을 덮으며, 제1 패드 금속층을 노출시키는 개구부를 가지는 상부 절연층을 포함하되, 금속 반사층의 적어도 일부는 상기 메사 측면을 덮는다.

명세서

발명의 명칭: 고 신뢰성 발광 다이오드

기술분야

- [1] 본 발명은 발광 다이오드에 관한 것으로, 더욱 상세하게는 고 신뢰성 발광 다이오드에 관한 것이다.

배경기술

- [2] 일반적으로 질화갈륨(GaN), 질화알루미늄(AlN) 등과 같은 III족 원소의 질화물은 열적 안정성이 우수하고 직접 천이형의 에너지 밴드(band) 구조를 가지므로, 최근 가시광선 및 자외선 영역의 광원용 물질로 많은 각광을 받고 있다. 특히, 질화인듐갈륨(InGaN)을 이용한 청색 및 녹색 발광 다이오드는 대규모 천연색 평판 표시 장치, 신호등, 실내 조명, 고밀도광원, 고해상도 출력 시스템과 광통신 등 다양한 응용 분야에 활용되고 있다.
- [3] 발광 다이오드는 일반적으로 패키징 공정을 거쳐 패키지 형태로 사용된다. 그러나 최근, 발광 다이오드는 패키징 공정을 칩 레벨에서 수행하는 칩 스케일 패키지 형태의 발광 다이오드에 관한 연구가 진행 중이다. 이러한 발광 다이오드는 그 크기가 일반 패키지에 비해 작고 패키징 공정을 별도로 수행하지 않기 때문에 공정을 더욱 단순화할 수 있어 시간 및 비용을 절감할 수 있다. 칩 스케일 패키지 형태의 발광 다이오드는 대체로 플립칩 형상의 전극 구조를 가지며, 범프 패드들을 이용하여 열을 방출할 수 있어 방열 특성이 우수하다.
- [4] 또한, 칩 스케일 패키지 형태의 발광 다이오드는 일반적으로 제1 도전형 반도체층에 전기적으로 접속하는 패드 금속층이 상당히 넓은 면적을 가지며, 메사 외부로 연장한다. 이러한 패드 금속층은 발광 다이오드의 가장자리로부터 침투하는 수분에 취약하여 콘택 불량 등 신뢰성 문제가 발생하기 쉽다.
- [5] 한편, 복수의 발광셀들을 직렬 연결한 발광 다이오드가 개발되고 있다. 이러한 발광 다이오드는 하나의 발광 다이오드를 고전압 저전류에서 동작할 수 있어 발광 다이오드의 드롭(droop) 현상을 완화할 수 있다.
- [6] 그러나 복수의 발광셀들을 직렬 연결할 경우, 범프 패드들은 하나의 발광셀들에 전기적으로 접속되므로, 범프 패드들이 전기적으로 접속되지 않은 발광셀들에서 범프 패드를 통한 열 방출이 제한될 수 있다.

발명의 상세한 설명

기술적 과제

- [7] 본 발명이 해결하고자 하는 과제는, 신뢰성이 향상된 칩 스케일 패키지 형태의 플립칩 구조 발광 다이오드를 제공하는 것이다.
- [8] 본 발명이 해결하고자 하는 또 다른 과제는, 신뢰성이 높으면서도 광 추출 효율이 높은 발광 다이오드를 제공하는 것이다.
- [9] 본 발명이 해결하고자 하는 또 다른 과제는, 방열 효율이 향상된 발광

다이오드를 제공하는 것이다.

[10] 본 발명이 해결하고자 하는 또 다른 과제는, 직렬 연결된 복수의 발광셀들을 가지면서 방열 성능이 향상된 발광 다이오드를 제공하는 것이다.

[11] 본 발명이 해결하고자 하는 또 다른 과제는, 범프 패드를 통한 열 방출을 향상시킨 칩 스케일 패키지 형태의 플립칩 구조 발광 다이오드를 제공하는 것이다.

과제 해결 수단

[12] 본 발명의 일 실시예에 따른 발광 다이오드는, 제1 도전형 반도체층; 상기 제1 도전형 반도체층 상에 배치되고, 제2 도전형 반도체층 및 상기 제1 도전형 반도체층과 제2 도전형 반도체층 사이에 배치된 활성층을 포함하는 메사; 상기 메사 상에 배치되어 상기 제2 도전형 반도체층에 오믹 콘택하는 오믹 반사층; 상기 메사 및 오믹 반사층을 덮되, 상기 제1 도전형 반도체층 및 상기 오믹 반사층을 부분적으로 노출시키는 하부 절연층; 상기 하부 절연층 상에 배치되며, 상기 제1 도전형 반도체층에 전기적으로 접속된 제1 패드 금속층; 상기 하부 절연층 상에 배치되며, 상기 제1 패드 금속층으로부터 수평 방향으로 이격된 금속 반사층; 및 상기 제1 패드 금속층 및 상기 금속 반사층을 덮으며, 상기 제1 패드 금속층을 노출시키는 개구부를 가지는 상부 절연층을 포함하되, 상기 금속 반사층의 적어도 일부는 상기 메사 측면을 덮는다.

[13] 본 명세서에 있어서, 메사는 제1 도전형 반도체층의 일부 영역 상에 배치된다. 따라서 메사 주위에 제1 도전형 반도체층의 일부분이 노출된다. 메사의 둘레를 따라 제1 도전형 반도체층이 링 형상으로 노출될 수도 있으나 반드시 이에 한정되는 것은 아니며, 메사의 일측에서 제1 도전형 반도체층이 노출되고 타측에서 메사의 측면과 제1 도전형 반도체층의 측면이 연속적일 수도 있다.

[14] 제1 도전형 반도체층 상에 메사를 형성함에 따라, 제1 도전형 반도체층과 메사 사이에 단차가 형성된다. 즉, 발광 다이오드는 평탄하지 않은 모폴로지를 갖게 된다. 이에 따라, 메사 주위의 영역에서 수분 침투에 의한 불량이 발생되기 쉬우며, 특히, 제1 도전형 반도체층에 오믹 콘택하는 제1 패드 금속층에서 콘택 불량이 초래될 수 있다. 그러나 본 발명의 위 실시예에 따르면, 제1 패드 금속층으로부터 이격된 금속 반사층을 채택함으로써 제1 패드 금속층으로의 수분 침투를 감소시킬 수 있다. 나아가, 금속 반사층이 메사 측면을 덮기 때문에, 활성층에서 메사 측면으로 진행되는 광을 반사시킬 수 있어 광 손실을 방지할 수 있다.

[15] 몇몇 실시예들에 있어서, 상기 메사는 상기 제1 도전형 반도체층을 노출시키는 관통홀을 포함할 수 있다. 상기 하부 절연층은 상기 관통홀 내에서 상기 제1 도전형 반도체층을 노출시키는 개구부를 가지며, 상기 제1 패드 금속층은 상기 하부 절연층의 개구부를 통해 상기 제1 도전형 반도체층에 전기적으로 접속한다. 제1 패드 금속층이 관통홀 내에서 제1 도전형 반도체층에 전기적으로

접속하므로, 수분의 침투 경로를 증가시킬 수 있어 콘택 불량 방지에 더 효과적이다.

- [16] 그러나 본 발명은 이에 한정되는 것은 아니다. 예컨대, 상기 하부 절연층은 상기 메사 외부에서 상기 제1 도전형 반도체층을 노출시키도록 배치되고, 상기 제1 패드 금속층은 상기 메사 외부에 노출된 제1 도전형 반도체층에 전기적으로 접속할 수도 있다.
- [17] 한편, 상기 발광 다이오드는 상기 하부 절연층 상에 배치되고, 상기 오믹 반사층에 전기적으로 접속된 제2 패드 금속층을 더 포함할 수 있으며, 상기 금속 반사층은 또한 상기 제2 패드 금속층으로부터 수평 방향으로 이격된다.
- [18] 나아가, 상기 금속 반사층은 상기 제1 패드 금속층 및 제2 패드 금속층과 동일재료로 형성되어 동일 레벨에 위치할 수 있다.
- [19] 여기서 "동일 레벨"은 높이가 동일한 것을 의미하기보다는, 공정 단계가 동일한 것을 의미한다. 제1 및 제2 패드 금속층 및 금속 반사층(또는 제3 패드 금속층)은 기판 상의 모폴로지가 결정된 후에 기판의 동일 모폴로지 상에서 함께 형성된다. 따라서, 높이가 서로 다르더라도 동일 공정 단계에서 형성될 수 있다면 동일 레벨에 위치하는 것으로 볼 수 있다. 따라서, 특정 부분은 다른 부분에 비해 더 낮게 또는 더 높게 형성될 수 있다. 제1 및 제2 패드 금속층과 금속 반사층(또는 제3 패드 금속층)은 하부 절연층이 형성된 상태에서 동일 공정에 의해 함께 형성되어 동일 레벨에 위치한다.
- [20] 한편, 상기 상부 절연층은 상기 제2 패드 금속층을 노출시키는 개구부를 더 포함할 수 있다.
- [21] 몇몇 실시예들에 있어서, 상기 발광 다이오드는 상기 상부 절연층의 개구부들에 노출된 상기 제1 패드 금속층 및 제2 패드 금속층의 영역들을 이용하여 서브마운트나 회로 기판 등에 본딩재를 통해 직접 플립 본딩될 수 있다.
- [22] 다른 실시예들에 있어서, 상기 발광 다이오드는 상기 상부 절연층의 개구부들에 의해 노출된 상기 제1 패드 금속층 및 제2 패드 금속층의 상면에 각각 접속하는 제1 범프 패드 및 제2 범프 패드를 더 포함할 수 있다. 상기 발광 다이오드는 상기 제1 및 제2 범프 패드를 통해 서브마운트나 회로 기판 등에 플립 본딩될 수 있다.
- [23] 나아가, 상기 상부 절연층은 상기 금속 반사층을 노출시키는 개구부를 더 포함하고, 상기 제1 범프 패드 또는 제2 범프 패드는 상기 상부 절연층의 개구부를 통해 상기 금속 반사층에 접속할 수 있다. 예를 들어, 상기 발광 다이오드는 복수의 금속 반사층들을 포함할 수 있으며, 상기 금속 반사층들이 각각 상기 제1 범프 패드 또는 제2 범프 패드에 접속될 수 있다.
- [24] 금속 반사층(또는 제3 패드 금속층)이 제1 범프 패드 또는 제2 범프 패드에 접속됨에 따라, 금속 반사층을 통해 열을 방출할 수 있어 열 방출 효율을 개선할 수 있다. 여기서, 상기 금속 반사층은 방열 패드로서의 기능을 할 수 있다.

- [25] 몇몇 실시예들에 있어서, 상기 제1 패드 금속층, 제2 패드 금속층 및 상기 금속 반사층을 노출시키는 개구부들은 서로 중첩하지 않도록 횡방향으로 이격될 수 있다. 이에 따라, 금속 반사층과 제1 패드 금속층 및 제2 패드 금속층 사이의 영역은 상부 절연층으로 덮이며, 따라서, 수분이 금속 반사층을 통해 침투하더라도 상부 절연층에 의해 제1 패드 금속층 또는 제2 패드 금속층으로 유입되는 것이 차단될 수 있다.
- [26] 다른 실시예들에 있어서, 상기 제1 패드 금속층 또는 상기 제2 패드 금속층을 노출시키는 개구부를 통해 상기 금속 반사층이 노출될 수 있다.
- [27] 한편, 상기 제1 패드 금속층은 상기 제2 패드 금속층으로부터 이격되며, 제2 패드 금속층을 둘러쌀 수 있다. 그러나 본 발명은 이에 한정되는 것은 아니다.
- [28] 상기 금속 반사층은 상기 메사 상면 및 상기 메사 주위의 제1 도전형 반도체층을 부분적으로 덮을 수 있다. 즉, 상기 금속 반사층은 상기 메사 상면으로부터 상기 메사 주위의 제1 도전형 반도체층 상부 영역으로 연장할 수 있다. 따라서, 상기 금속 반사층의 적어도 일부는 상기 오믹 반사층의 상부 영역 외부에 배치된다.
- [29] 상기 금속 반사층은 연속적인 층일 수 있으나, 이에 한정되는 것은 아니며, 상기 기판 상부에 복수의 영역들에 나뉘어 배치될 수 있다.
- [30] 일 실시예에 있어서, 상기 금속 반사층은 상기 메사의 모서리들 근처에 나뉘어 배치될 수 있으며, 상기 제1 패드 금속층은 상기 메사의 가장자리들 근처에서 제1 도전형 반도체층에 전기적으로 접속할 수 있다.
- [31] 몇몇 실시예들에 있어서, 상기 메사는 가장자리들 근처에 홈들을 가질 수 있다. 상기 제1 패드 금속층은 상기 홈들 내에서 상기 제1 도전형 반도체층에 전기적으로 접속할 수 있다.
- [32] 상기 발광 다이오드는 기판을 더 포함할 수 있으며, 상기 제1 도전형 반도체층은 상기 기판 상에 배치될 수 있다. 상기 활성층에서 생성된 광은 상기 기판을 통해 외부로 방출된다.
- [33] 본 발명의 또 다른 실시예에 따른 발광 다이오드는, 제1 도전형 반도체층; 상기 제1 도전형 반도체층 상에 배치되고, 제2 도전형 반도체층 및 상기 제1 도전형 반도체층과 제2 도전형 반도체층 사이에 배치된 활성층을 포함하는 메사; 상기 메사 상에 배치되어 상기 제2 도전형 반도체층에 오믹 콘택하는 오믹 반사층; 상기 메사 및 오믹 반사층을 덮되, 상기 제1 도전형 반도체층 및 상기 오믹 반사층을 부분적으로 노출시키는 하부 절연층; 상기 하부 절연층 상에 배치되며, 상기 제1 도전형 반도체층에 전기적으로 접속된 제1 패드 금속층; 상기 하부 절연층 상에 배치되고, 상기 오믹 반사층에 전기적으로 접속된 제2 패드 금속층; 상기 하부 절연층 상에 배치되며, 상기 제1 패드 금속층 및 제2 패드 금속층으로부터 수평 방향으로 이격된 제3 패드 금속층; 및 상기 제1, 제2 및 제3 패드 금속층을 덮으며, 상기 제1 패드 금속층 및 제2 패드 금속층을 노출시키는 개구부들을 가지는 상부 절연층을 포함한다.

- [34] 상기 발광 다이오드는 제1 패드 금속층 및 제2 패드 금속층 이외에 제3 패드 금속층을 포함하며, 제3 패드 금속층은 반사층 또는 방열 패드로 기능할 수 있다. 이에 따라, 발광 다이오드의 광 추출 효율 및 방열 성능이 개선될 수 있다.
- [35] 상기 발광 다이오드는, 상기 제1 패드 금속층에 접속된 제1 범프 패드 및 제2 패드 금속층에 접속된 제2 범프 패드를 더 포함하고, 상기 제3 패드 금속층은 상기 제1 범프 패드 또는 제2 범프 패드에 접속될 수 있다.
- [36] 또한, 상기 제3 패드 금속층은 적어도 부분적으로 상기 오믹 반사층에 중첩할 수 있다.
- [37] 본 발명의 또 다른 실시예에 따른 발광 다이오드는, 각각 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 복수의 발광셀들; 각 발광셀의 제2 도전형 반도체층 상에 오믹 콘택하는 오믹 반사층; 상기 발광셀들 및 오믹 반사층들을 덮되, 각 발광셀의 제1 도전형 반도체층 및 오믹 반사층을 노출시키는 개구부들을 가지는 하부 절연층; 상기 하부 절연층 상에 배치되며, 이웃하는 발광셀들을 전기적으로 직렬 연결하여 발광셀들의 직렬 어레이를 형성하기 위한 연결부(들); 상기 하부 절연층의 개구부를 통해 상기 직렬 어레이의 끝단에 배치된 마지막 발광셀의 제1 도전형 반도체층에 전기적으로 접속하는 제1 패드 금속층; 상기 하부 절연층의 개구부를 통해 상기 직렬 어레이의 첫단에 배치된 제1 발광셀의 오믹 반사층에 전기적으로 접속하는 제2 패드 금속층; 상기 하부 절연층 상에 배치되며, 상기 연결부(들), 상기 제1 및 제2 패드 금속층들로부터 이격된 적어도 하나의 제3 패드 금속층; 상기 연결부(들) 및 상기 제1 내지 제3 패드 금속층을 덮되, 상기 제1 내지 제3 패드 금속층의 상면을 각각 노출시키는 개구부들을 가지는 상부 절연층; 및 상기 상부 절연층의 개구부들에 의해 노출된 상기 제1 패드 금속층 및 제2 패드 금속층의 상면에 각각 접속하는 제1 범프 패드 및 제2 범프 패드를 포함하되, 상기 제1 및 제2 범프 패드들 중 적어도 하나는 상기 상부 절연층의 개구부를 통해 상기 제3 패드 금속층에 접속한다.
- [38] 연결부(들), 상기 제1 및 제2 패드 금속층들로부터 이격된 적어도 하나의 제3 패드 금속층이 제1 범프 패드 또는 제2 범프 패드와 접속되도록 함으로써 전기적 단락을 발생시키지 않으면서 발광 다이오드의 방열 성능을 향상시킬 수 있다. 본 명세서에 있어서, 제3 패드 금속층은 방열 패드의 역할을 하며, 따라서, 방열 패드로 지칭될 수도 있다.
- [39] 상기 제1 및 제2 범프 패드들은 적어도 2개의 발광셀들 상부에 걸쳐서 배치될 수 있다. 따라서, 제1 및 제2 범프 패드들은 하나의 발광셀 상에서 제1 패드 금속층 또는 제2 패드 금속층에 접속하고, 다른 발광셀 상에서 제3 패드 금속층에 접속할 수 있다. 또한, 제1 및 제2 범프 패드들을 상대적으로 크게 형성할 수 있어 발광 다이오드의 실장이 쉬워질 수 있다.
- [40] 한편, 상기 적어도 하나의 제3 패드 금속층은 상기 오믹 반사층들 상부 영역 내에 한정되어 위치할 수 있다. 이에 따라, 발광셀들에서 오믹 반사층을 통해 제3

패드 금속층으로 열이 전달되기 쉬워 방열 성능을 더욱 개선할 수 있다. 다만, 상기 제3 패드 금속층은 상기 하부 절연층에 의해 상기 오믹 반사층으로부터 이격된다. 따라서, 제3 패드 금속층은 발광셀들의 전기적 연결에 기여하지 않으며 이에 따라 전기적 단락을 발생시키지 않는다.

[41] 몇몇 실시예들에 있어서, 상기 적어도 하나의 제3 패드 금속층은 복수개일 수 있으며, 상기 복수의 제3 패드 금속층들이 2개 이상의 발광셀들 상부에 나뉘어 배치될 수 있다. 그러나 본 발명은 이에 한정되는 것은 아니며, 하나의 제3 패드 금속층이 단지 하나의 발광셀 상부에 한정되어 배치될 수도 있다. 또한, 각 발광셀 상부에 하나 이상의 제3 패드 금속층이 배치될 수도 있다.

[42] 한편, 상기 제3 패드 금속층들은 상기 상부 절연층의 적어도 하나의 개구부를 통해 노출된다. 나아가, 상기 제3 패드 금속층들 중 적어도 하나는 상기 상부 절연층의 적어도 2개의 개구부들을 통해 노출될 수 있다. 2개의 개구부들 또는 그 이상의 개구부들을 통해 하나의 제3 패드 금속층을 노출함으로써 개구부들의 크기를 작게 할 수 있다.

[43] 한편, 상기 제1 패드 금속층은 상기 마지막 발광셀의 상부 영역 내에 한정되어 배치되고, 상기 제2 패드 금속층은 상기 제1 발광셀의 상부 영역 내에 한정되어 배치될 수 있다.

[44] 나아가, 상기 연결부(들) 및 상기 제1 내지 제3 패드 금속층은 동일재료로 형성되어 동일 레벨에 위치할 수 있다. 앞에서 설명한 바와 같이, "동일 레벨"은 높이가 동일한 것을 의미하기보다는, 공정 단계가 동일한 것을 의미한다. 연결부, 제1 내지 제3 패드 금속층은 기판 상의 모폴로지가 결정된 후에 기판의 동일 모폴로지 상에서 함께 형성된다. 따라서, 높이가 서로 다르더라도 동일 공정 단계에서 형성될 수 있다면 동일 레벨에 위치하는 것으로 볼 수 있다. 따라서, 특정 부분은 다른 부분에 비해 더 낮게 또는 더 높게 형성될 수 있다. 연결부(들)과 제1 내지 제3 패드 금속층들은 하부 절연층이 형성된 상태에서 동일 공정에 의해 함께 형성될 수 있으며, 따라서 동일 레벨에 위치할 수 있다.

[45] 특히, 상기 제2 패드 금속층 및 제3 패드 금속층은 상기 오믹 반사층의 상부 영역 내에 한정되어 위치할 수 있고, 이 경우, 이들 제2 패드 금속층과 제3 패드 금속층은 서로 동일 높이에 위치할 수도 있다.

[46] 한편, 상기 오믹 콘택층을 노출시키는 상기 하부 절연층의 개구부와 상기 제2 패드 금속층을 노출시키는 상기 상부 절연층의 개구부는 서로 중첩하지 않도록 횡방향으로 이격될 수 있다. 이에 따라, 제1 및 제2 범프 패드들을 솔더를 이용하여 서브마운트 또는 인쇄회로기판 등에 실장할 때, 솔더가 오믹 반사층으로 확산되는 것을 차단할 수 있다.

[47] 몇몇 실시예들에 있어서, 적어도 하나의 발광셀은 상기 제2 도전형 반도체층 및 활성층을 관통하여 상기 제1 도전형 반도체층을 노출시키는 관통홀을 가질 수 있으며, 상기 연결부는 상기 관통홀을 통해 상기 발광셀의 제1 도전형 반도체층에 전기적으로 접속할 수 있다.

- [48] 한편, 상기 상부 절연층은 상기 기판의 가장자리와 상기 발광셀들 사이의 영역을 덮되, 상기 상부 절연층의 가장자리로부터 상기 연결부까지의 거리는 15 μ m 이상일 수 있다. 상부 절연층의 가장자리로부터 상기 연결부를 충분히 이격시킴으로써 상부 절연층의 가장자리에서 침투하는 수분으로부터 상기 연결부를 보호할 수 있다.
- [49] 한편, 상기 연결부(들)은 상기 하부 절연층의 개구부를 통해 노출된 제1 도전형 반도체층 및 오믹 반사층에 직접 접촉할 수 있다. 상기 하부 반도체층은 상기 발광셀들에 의해 위치에 따라 높이가 다른 모폴로지를 가지며, 상기 연결부(들)은 상기 하부 반도체층의 모폴로지를 따라 서로 다른 높이를 갖도록 배치될 수 있다.
- [50] 본 발명의 또 다른 실시예에 따른 발광 다이오드는, 각각 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 복수의 발광셀들; 이웃하는 발광셀들을 전기적으로 직렬 연결하여 발광셀들의 직렬 어레이를 형성하기 위한 연결부(들); 상기 직렬 어레이의 끝단에 배치된 마지막 발광셀의 제1 도전형 반도체층에 전기적으로 접속하는 제1 패드 금속층; 상기 직렬 어레이의 첫단에 배치된 제1 발광셀의 제2 도전형 반도체층에 전기적으로 접속하는 제2 패드 금속층; 상기 연결부(들), 상기 제1 및 제2 패드 금속층들로부터 이격된 적어도 하나의 제3 패드 금속층; 및 각각 상기 복수의 발광셀들 중 적어도 2개의 발광셀들에 걸쳐 배치되고, 상기 제1 패드 금속층 및 제2 패드 금속층의 상면에 각각 접속하는 제1 범프 패드 및 제2 범프 패드를 포함하되, 상기 제3 패드 금속층 각각은 상기 제1 범프 패드 또는 상기 제2 범프 패드에 접속된다.
- [51] 상기 제1 범프 패드 또는 제2 범프 패드에 접속되는 제3 패드 금속층을 채택함으로써 발광 다이오드의 방열 성능을 개선할 수 있다.
- [52] 한편, 상기 발광 다이오드는, 상기 연결부(들), 상기 제1 내지 제3 패드 금속층들과 상기 발광셀들 사이에 위치하는 하부 절연층을 더 포함할 수 있으며, 상기 연결부(들) 및 상기 제1 및 제2 패드 금속층들은 각각 상기 하부 절연층의 개구부들을 통해 상기 발광셀들에 전기적으로 접속하고, 상기 제3 패드 금속층은 상기 하부 절연층에 의해 상기 발광셀들로부터 이격될 수 있다.
- [53] 따라서, 제3 패드 금속층은 발광셀들 간의 전기적 단락을 유발하지 않으며, 단지 방열 패드로서의 기능을 수행할 수 있다.
- [54] 한편, 상기 발광 다이오드는 상기 연결부(들), 상기 제1 내지 제3 패드 금속층들을 덮는 상부 절연층을 더 포함할 수 있으며, 상기 상부 절연층은 각각 상기 제1 내지 제3 패드 금속층들을 노출시키는 개구부들을 가질 수 있다.
- [55] 또한, 상기 제3 패드 금속층 각각은 상기 발광셀들 상부 영역 내에 한정되어 위치할 수 있다.
- [56] 나아가, 상기 발광 다이오드는 상기 하부 절연층과 상기 발광셀들 사이에 배치되며, 각 발광셀의 제2 도전형 반도체층 상에 오믹 콘택하는 오믹 반사층을 더 포함할 수 있으며, 상기 제3 패드 금속층 각각은 상기 오믹 반사층들 상부

영역 내에 한정되어 위치할 수 있다. 이에 따라, 발광셀들에서 생성된 열을 오믹 반사층 및 제3 패드 금속층을 이용하여 금속 패드들로 방출할 수 있어 방열 성능을 더욱 향상시킬 수 있다.

- [57] 본 발명의 또 다른 실시예에 따른 발광 다이오드는, 각각 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 복수의 발광셀들; 상기 복수의 발광셀들을 덮는 하부 절연층; 상기 하부 절연층 상에 배치되며, 상기 하부 절연층의 개구부들을 통해 상기 발광셀들에 전기적으로 접속되어 이웃하는 발광셀들을 전기적으로 직렬 연결하는 연결부(들); 상기 하부 절연층 상에서 상기 연결부(들)로부터 이격되며, 또한 상기 하부 절연층에 의해 상기 발광셀들로부터 이격된 적어도 하나의 패드 금속층; 상기 연결부(들) 및 상기 패드 금속층을 덮되, 상기 패드 금속층을 노출시키는 개구부(들)을 가지는 상부 절연층; 및 상기 상부 절연층 상에 배치되며 각각 상기 발광셀들 중 하나에 전기적으로 접속된 제1 범프 패드 및 제2 범프 패드를 포함하되, 상기 제1 범프 패드 또는 제2 범프 패드는 상기 상부 절연층의 개구부를 통해 상기 패드 금속층에 접속한다.
- [58] 상기 패드 금속층을 채택함으로써 발광 다이오드의 방열 성능을 개선할 수 있다.
- [59] 나아가, 상기 제1 범프 패드 및 제2 범프 패드는 각각 상기 복수의 발광셀들 중 적어도 2개의 발광셀들에 걸쳐 배치될 수 있다.
- [60] 또한, 상기 패드 금속층은 상기 제1 범프 패드 및 제2 범프 패드가 전기적으로 접속되는 발광셀들 이외의 다른 발광셀 영역 상부에 위치할 수 있다. 따라서, 제1 범프 패드 및 제2 범프 패드를 통해 열 방출이 쉽지 않은 발광셀들에서 열 방출을 도울 수 있다. 그러나 본 발명은 이에 한정되는 것은 아니며, 상기 패드 금속층은 상기 제1 범프 패드 또는 제2 범프 패드가 전기적으로 접속되는 발광셀 영역 상부에도 배치될 수 있다.
- [61] 본 발명의 또 다른 실시예에 따른 발광 다이오드는, 기판 상에 배치된 복수의 발광셀들; 상기 복수의 발광셀들을 덮는 하부 절연층; 상기 하부 절연층 상에 배치되고, 상기 하부 절연층에 의해 상기 복수의 발광셀들로부터 이격된 패드 금속층; 상기 패드 금속층을 덮되, 상기 패드 금속층을 노출시키는 개구부를 가지는 상부 절연층; 및 각각 상기 복수의 발광셀들 중 어느 하나에 접속된 제1 범프 패드 및 제2 범프 패드를 포함하되, 상기 제1 범프 패드 또는 상기 제2 범프 패드는 상기 상부 절연층의 개구부를 통해 상기 패드 금속층에 접속한다.
- [62] 상기 패드 금속층은 상기 복수의 발광셀들 중 적어도 두 개의 발광셀들에 걸쳐서 배치될 수 있다.
- [63] 또한, 상기 패드 금속층은 상기 상부 절연층의 적어도 두 개의 개구부를 통해 노출될 수 있다.
- [64] 몇몇 실시예들에 있어서, 상기 패드 금속층은 상기 제1 범프 패드 또는 상기 제2 범프 패드의 하부 영역 내에 한정되어 위치할 수 있다.

- [65] 다른 실시예들에 있어서, 상기 패드 금속층의 일부는 상기 제1 범프 패드 및 상기 제2 범프 패드의 하부 영역 외부에 위치할 수 있다.

발명의 효과

- [66] 본 발명의 실시예들에 따르면, 제1 패드 금속층으로부터 이격된 금속 반사층을 배치함으로써 수분 침투에 의한 콘택 불량 발생을 방지하여 신뢰성이 높은 발광 다이오드를 제공할 수 있다. 또한, 상기 금속 반사층에 의해 광을 반사시킬 수 있어 발광 다이오드 내에서 광 손실을 방지하여 광 추출 효율을 향상시킬 수 있다. 또한, 제1 및 제2 패드 금속층으로부터 수평 방향으로 이격된 제3 패드 금속층을 배치함으로써 제3 패드 금속층을 이용하여 방열 성능을 개선할 수 있다.
- [67] 또한, 본 발명의 실시예들에 따르면, 연결부(들)을 이용하여 복수의 발광셀들을 직렬 연결할 수 있으며, 특히, 연결부(들)이 발광셀의 하나의 가장자리를 통해서 이웃하는 발광셀로 연장하도록 함으로써 연결부의 취약한 부분을 최소화할 수 있으며, 이에 따라, 발광 다이오드의 신뢰성을 향상시킬 수 있다.
- [68] 나아가, 발광셀들을 하부 반도체층 및 상부 반도체층으로 밀봉하고 제1 및 제2 범프 패드들을 배치함으로써, 복수의 발광셀들을 가지는 칩 스케일 패키지 형태의 플립칩 구조 발광 다이오드를 제공할 수 있다.
- [69] 본 발명의 다른 장점 및 효과에 대해서는 상세한 설명을 통해 더 명확하게 될 것이다.

도면의 간단한 설명

- [70] 도 1은 본 발명의 일 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 평면도이다.
- [71] 도 2는 도 1의 절취선 A-A를 따라 취해진 개략적인 단면도이다.
- [72] 도 3 내지 도 7은 본 발명의 일 실시예에 따른 발광 다이오드 제조 방법을 설명하기 위한 평면도들 및 단면도들이다.
- [73] 도 8은 본 발명의 또 다른 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 평면도이다.
- [74] 도 9는 본 발명의 또 다른 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 평면도들이다.
- [75] 도 10은 본 발명의 또 다른 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 평면도이다.
- [76] 도 11은 본 발명의 또 다른 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 평면도이다.
- [77] 도 12는 본 발명의 또 다른 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 평면도이다.
- [78] 도 13은 본 발명의 또 다른 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 평면도이다.

- [79] 도 14는 본 발명의 일 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 평면도이다.
- [80] 도 15는 도 14의 절취선 A-A를 따라 취해진 개략적인 단면도이다.
- [81] 도 16은 도 14의 발광 다이오드의 개략적인 회로도이다.
- [82] 도 17 내지 도 22는 본 발명의 일 실시예에 따른 발광 다이오드 제조 방법을 설명하기 위한 평면도들 및 단면도들이다.
- [83] 도 23은 본 발명의 또 다른 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 평면도이다.
- [84] 도 27은 본 발명의 또 다른 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 평면도이다.
- [85] 도 28은 본 발명의 또 다른 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 평면도이다.
- [86] 도 29는 본 발명의 일 실시예에 따른 발광 다이오드를 적용한 조명 장치를 설명하기 위한 분해 사시도이다.
- [87] 도 30은 본 발명의 또 다른 실시예에 따른 발광 다이오드를 적용한 디스플레이 장치를 설명하기 위한 단면도이다.
- [88] 도 31은 본 발명의 또 다른 실시예에 따른 발광 다이오드를 적용한 디스플레이 장치를 설명하기 위한 단면도이다.
- [89] 도 32는 본 발명의 또 다른 실시예에 따른 발광 다이오드를 헤드 램프에 적용한 예를 설명하기 위한 단면도이다.

발명의 실시를 위한 형태

- [90] 이하, 첨부한 도면들을 참조하여 본 발명의 실시예들을 상세히 설명한다. 다음에 소개되는 실시예들은 본 발명이 속하는 기술분야의 통상의 기술자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되는 것이다. 따라서, 본 발명은 이하 설명되는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 그리고 도면들에 있어서, 구성요소의 폭, 길이, 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 또한, 하나의 구성요소가 다른 구성요소의 "상부에" 또는 "상에" 있다고 기재된 경우 각 부분이 다른 부분의 "바로 상부" 또는 "바로 상에" 있는 경우뿐만 아니라 각 구성요소와 다른 구성요소 사이에 또 다른 구성요소가 개재된 경우도 포함한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.
- [91] 도 1은 본 발명의 일 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 평면도이고, 도 2는 도 1의 절취선 A-A를 따라 취해진 단면도이다.
- [92] 도 1 및 도 2를 참조하면, 상기 발광 다이오드는 기판(21), 반도체 적층체(30), 오믹 반사층(31), 하부 절연층(33), 제1 패드 금속층(35a), 금속 반사층(35c, 또는 제3 패드 금속층), 상부 절연층(37), 제1 범프 패드(39a) 및 제2 범프 패드(39b)를 포함한다. 반도체 적층체(30)는 제1 도전형 반도체층(23) 상에 배치된 메사(M)를

- 포함하며, 메사(M)는 활성층(25) 및 제2 도전형 반도체층(27)을 포함한다.
- [93] 기판(21)은 질화갈륨계 반도체층을 성장시킬 수 있는 기판이면 특별히 제한되지 않는다. 기판(21)의 예로는 사파이어 기판, 질화갈륨 기판, SiC 기판 등 다양할 수 있으며, 패터닝된 사파이어 기판일 수 있다. 기판(21)은 도 1의 평면도에서 보듯이 직사각형 또는 정사각형의 외형을 가질 수 있으나, 반드시 이에 한정되는 것은 아니다. 기판(21)의 크기는 특별히 한정되는 것은 아니며 다양하게 선택될 수 있다.
- [94] 반도체 적층체(30)는 기판(21) 상에 배치된다. 제1 도전형 반도체층(23)이 제2 도전형 반도체층(27)에 비해 기판(21)에 가깝게 배치될 수 있다. 한편, 활성층(25)은 제1 도전형 반도체층(23)과 제2 도전형 반도체층(27) 사이에 배치된다. 본 실시예에서 제1 도전형 반도체층(23)이 기판(21) 상에 배치된 것으로 설명하지만, 기판(21)은 생략될 수도 있다.
- [95] 제1 도전형 반도체층(23)은 기판(21) 상에서 성장된 층으로, 불순물, 예컨대 Si이 도핑된 질화갈륨계 반도체층일 수 있다.
- [96] 활성층(25) 및 제2 도전형 반도체층(27)은 제1 도전형 반도체층(23)보다 작은 면적을 가진다. 활성층(25) 및 제2 도전형 반도체층(27)은 메사 식각에 의해 형성된 메사(M)로 제1 도전형 반도체층(23) 상에 위치한다. 이에 따라, 메사(M) 주위에 제1 도전형 반도체층(23)의 상면이 노출된다. 제1 도전형 반도체층(23)은 메사(M) 주위를 따라 링 형상으로 노출될 수 있지만, 본 발명이 이에 한정되는 것은 아니다. 제1 도전형 반도체층(23)의 측면의 일부는 메사(M)의 측면과 연속적일 수도 있다.
- [97] 활성층(25)은 단일 양자우물 구조 또는 다중 양자우물 구조를 가질 수 있다. 활성층(25) 내에서 우물층의 조성 및 두께는 생성되는 광의 파장을 결정한다. 특히, 우물층의 조성을 조절함으로써 자외선, 청색광 또는 녹색광을 생성하는 활성층을 제공할 수 있다.
- [98] 한편, 제2 도전형 반도체층(27)은 p형 불순물, 예컨대 Mg이 도핑된 질화갈륨계 반도체층일 수 있다. 제1 도전형 반도체층(23) 및 제2 도전형 반도체층(27)은 각각 단일층일 수 있으나, 이에 한정되는 것은 아니며, 다중층일 수도 있으며, 초격자층을 포함할 수도 있다. 제1 도전형 반도체층(23), 활성층(25) 및 제2 도전형 반도체층(27)은 금속유기화학 기상 성장법(MOCVD) 또는 분자선 에피택시(MBE)와 같은 공지의 방법을 이용하여 챔버 내에서 기판(21) 상에 성장되어 형성될 수 있다.
- [99] 한편, 메사(M)는 제2 도전형 반도체층(27) 및 활성층(25)을 관통하여 제1 도전형 반도체층(23)을 노출시키는 관통홀들(30a)을 가진다. 관통홀들(30a)은 제2 도전형 반도체층(27) 및 활성층(25)으로 둘러싸인다. 도시한 바와 같이, 관통홀들(30a)은 메사(M) 영역 내에 분포될 수 있으며, 원형 형상을 가질 수 있다. 관통홀(30a)의 개수는 특별히 한정되는 것은 아니며, 하나의 관통홀(30a)만이 배치될 수도 있다. 다만, 넓은 영역에 걸쳐 전류를 고르게 분산시키기 위해

복수의 관통홀들(30a)이 고르게 배치될 수 있다.

- [100] 한편, 오믹 반사층(31)은 제2 도전형 반도체층(27) 상에 배치되며, 제2 도전형 반도체층(27)에 전기적으로 접속한다. 오믹 반사층(31)은 제2 도전형 반도체층(27)의 상부 영역에서 제2 도전형 반도체층(27)의 거의 전 영역에 걸쳐 배치될 수 있다. 예를 들어, 오믹 반사층(31)은 제2 도전형 반도체층(27) 상부 영역의 80% 이상, 나아가 90% 이상을 덮을 수 있다.
- [101] 오믹 반사층(31)은 반사성을 갖는 금속층을 포함할 수 있으며, 따라서, 활성층(25)에서 생성되어 오믹 반사층(31)으로 진행되는 광을 기관(21) 측으로 반사시킬 수 있다. 예를 들어, 오믹 반사층(31)은 단일 반사 금속층으로 형성될 수 있으나, 이에 한정되는 것은 아니며, 오믹층과 반사층을 포함할 수도 있다. 오믹층으로는 Ni과 같은 금속층 또는 ITO와 같은 투명 산화물층이 사용될 수 있으며, 반사층으로는 Ag 또는 Al과 같이 반사율이 높은 금속층이 사용될 수 있다.
- [102] 하부 절연층(33)은 오믹 반사층(31)을 덮는다. 하부 절연층(33)은 또한 오믹 반사층(31) 주위에 노출된 메사(M)의 상면뿐만 아니라 그 둘레를 따라 메사(M)의 측면을 덮으며, 메사(M) 주위에 노출된 제1 도전형 반도체층(23)을 적어도 부분적으로 덮을 수 있다. 하부 절연층(33)은 또한 관통홀들(30a) 내에 노출된 제1 도전형 반도체층(23)을 부분적으로 덮는다.
- [103] 한편, 하부 절연층(33)은 제1 도전형 반도체층(23)을 노출시키는 제1 개구부(33a) 및 오믹 반사층들(31)을 노출시키는 제2 개구부(33b)를 가진다. 제1 개구부(33a)는 관통홀(30a) 내에서 제1 도전형 반도체층(23)을 노출시킨다.
- [104] 제2 개구부(33b)는 오믹 반사층(31)의 상부에 위치하여 오믹 반사층(31)을 노출시킨다. 제2 개구부(33b)의 형상 및 개수는 다양하게 선택될 수 있다.
- [105] 한편, 하부 절연층(33)은 SiO_2 또는 Si_3N_4 의 단일층으로 형성될 수 있으나 이에 한정되는 것은 아니다. 예를 들어, 하부 절연층(33)은 실리콘질화막과 실리콘산화막을 포함하는 다층 구조를 가질 수도 있으며, SiO_2 막, TiO_2 막, ZrO_2 막, MgF_2 막, 또는 Nb_2O_5 막 등에서 굴절률이 서로 다른 층들을 교대로 적층한 분포브래그 반사기를 포함할 수도 있다. 또한, 하부 절연층(33)의 모든 부분이 동일한 적층 구조일 수 있으나, 이에 한정되는 것은 아니며, 특정 부분은 다른 부분에 비해 더 많은 적층들을 포함할 수 있다. 특히, 오믹 반사층(31) 상부의 하부 절연층(33)에 비해 오믹 반사층(31) 주위의 하부 절연층(33)이 더 두꺼울 수 있다.
- [106] 한편, 제1 패드 금속층(35a) 및 금속 반사층(35c)은 상기 하부 절연층(33) 상에 배치된다. 제1 패드 금속층(35a)은 메사(M) 상부 영역 내에 한정되어 위치하며, 금속 반사층(35c)은 제1 패드 금속층(35a)을 둘러싸는 링 형상으로 배치될 수 있다.
- [107] 제1 패드 금속층(35a)은 관통홀들(30a) 내의 제1 개구부들(33a)을 통해 제1 도전형 반도체층(23)에 전기적으로 접속한다. 도 1에 도시한 바와 같이, 제1 패드

금속층(35a)은 관통홀들(30a)을 모두 덮는다. 제1 패드 금속층(35a)은 제1 개구부들(33a)을 통해 직접 제1 도전형 반도체층(23)에 접촉할 수 있다. 다만, 제2 패드 금속층(35a)은 제2 개구부들(33b)을 통해 노출된 오믹 반사층(31)으로부터 이격된다. 따라서, 제2 패드 금속층(35a)은 제2 개구부들(33b)을 노출시키는 개구부들을 가진다.

- [108] 한편, 금속 반사층(35c)은 메사(M)의 가장자리를 따라 배치되며, 메사(M) 상면, 측면을 덮는다. 금속 반사층(35c)의 일부는 오믹 반사층(31)과 중첩할 수 있다.
- [109] 나아가, 금속 반사층(35c)은 메사(M) 주위에 노출된 제1 도전형 반도체층(23) 상부 영역으로 연장할 수 있다. 도 2에 도시한 바와 같이, 금속 반사층(35c)은 메사(M) 주위의 영역에서 하부 절연층(33) 상에 위치함으로써 제1 도전형 반도체층(23)으로부터 이격된다. 이 경우, 금속 반사층(35c)은 제1 도전형 반도체층(23) 및 제2 도전형 반도체층(27)으로부터 전기적으로 플로팅될 수 있다. 이에 따라, 발광 다이오드의 측면으로부터 수분에 의해 금속 반사층(35c)이 손상되는 것을 완화할 수 있다. 그러나 본 발명이 이에 한정되는 것은 아니며, 금속 반사층(35c)이 제1 도전형 반도체층(23)에 접하도록 제1 도전형 반도체층(23)의 가장자리측으로 연장할 수도 있다.
- [110] 금속 반사층(35c)은 제1 패드 금속층(35a)으로부터 수평 방향으로 이격된다. 이에 따라, 제1 패드 금속층(35a)과 금속 반사층(35c) 사이에 경계 영역이 형성된다. 이러한 경계 영역은 오믹 반사층(31) 상부 영역 내에 한정된다. 따라서, 제1 패드 금속층(35a)과 금속 반사층(35c)의 경계 영역 측으로 진행되는 광은 오믹 반사층(31)에 의해 반사되므로, 상기 경계 영역으로 광이 누설되어 손실되는 것을 방지할 수 있다.
- [111] 제1 패드 금속층(35a) 및 금속 반사층(35c)은 하부 절연층(33)이 형성된 후에 동일 공정에서 동일 재료로 함께 형성될 수 있으며, 따라서 동일 레벨에 위치할 수 있다. 제1 패드 금속층(35a) 및 금속 반사층(35c)은 각각 하부 절연층(33) 상에 위치하는 부분을 포함한다.
- [112] 제1 패드 금속층(35a) 및 금속 반사층(35c)은 Al층과 같은 반사층을 포함할 수 있으며, 반사층은 Ti, Cr 또는 Ni 등의 접착층 상에 형성될 수 있다. 또한, 상기 반사층 상에 Ni, Cr, Au 등의 단층 또는 복합층 구조의 보호층이 형성될 수 있다. 제1 패드 금속층(35) 및 금속 반사층(35c)은 예컨대, Cr/Al/Ni/Ti/Ni/Ti/Au/Ti의 다층 구조를 가질 수 있다.
- [113] 상부 절연층(37)은 제1 패드 금속층(35a)과 금속 반사층(35c)을 덮는다. 또한, 상부 절연층(37)은 메사(M) 주위에서 하부 절연층(33)의 가장자리를 덮을 수 있다. 상부 절연층(37)은 또한 제1 패드 금속층(35a)과 금속 반사층(35c)의 경계 영역을 덮는다. 나아가, 상부 절연층(37)은 기판(21)의 가장자리에서 제1 도전형 반도체층(23)을 덮을 수 있다. 다만, 상부 절연층(37)은 기판(21)의 가장자리를 따라 제1 도전형 반도체층(23)의 상부면을 노출시킬 수 있다. 상부 절연층(37)의 가장자리로부터 제1 패드 금속층(35a)까지의 최단 거리는 수분이 침투하여 제1

- 패드 금속층(35a)을 손상시키는 것을 방지하기 위해 멀수록 좋은데, 대략 15um 이상일 수 있다. 이 거리보다 짧은 경우, 발광 다이오드를 저전류, 예컨대 25mA에서 동작시킬 경우, 수분에 의해 제1 패드 금속층(35a)이 손상되기 쉽다.
- [114] 한편, 상부 절연층(37)은 제1 패드 금속층(35a)을 노출시키는 제1 개구부(37a) 및 제2 패드 금속층(35b)을 노출시키는 제2 개구부(37b)를 가진다. 제1 개구부(37a)와 제2 개구부(37b)는 서로 떨어져 배치된다. 복수의 제1 개구부들(37a) 및 복수의 제2 개구부들(37b)이 배치될 수 있으며, 제1 개구부들 및 제2 개구부들의 개수는 다양하게 선택될 수 있다.
- [115] 상부 절연층(37)의 제2 개구부들(37b)은 하부 절연층(33)의 제2 개구부들(33b) 내에 위치한다. 이에 따라, 상부 절연층(37)의 제2 개구부들(37b)을 통해 오믹 반사층(31)이 노출된다.
- [116] 상부 절연층(37)은 SiO_2 또는 Si_3N_4 의 단일층으로 형성될 수 있으나 이에 한정되는 것은 아니다. 예를 들어, 상부 절연층(37)은 실리콘질화막과 실리콘산화막을 포함하는 다층 구조를 가질 수도 있으며, SiO_2 막, TiO_2 막, ZrO_2 막, MgF_2 막, 또는 Nb_2O_5 막 등에서 굴절률이 서로 다른 층들을 교대로 적층한 분포 브래그 반사기를 포함할 수도 있다.
- [117] 한편, 제1 범프 패드(39a)는 상부 절연층(37)의 제1 개구부(37a)를 통해 노출된 제1 패드 금속층(35a)에 전기적으로 접속하고, 제2 범프 패드(39b)는 제2 개구부(37b)를 통해 노출된 오믹 반사층(31)에 전기적으로 접속한다. 도 1에 도시한 바와 같이, 제1 범프 패드(39a)는 상부 절연층(37)의 제1 개구부들(37a)을 모두 덮어 밀봉하며, 제2 범프 패드(39b)는 상부 절연층(37)의 제2 개구부(37b)를 모두 덮어 밀봉한다.
- [118] 나아가, 제1 범프 패드(39a) 및 제2 범프 패드(39b)는 각각 제1 패드 금속층(35a) 및 금속 반사층(35c) 상부 영역에 걸쳐서 배치될 수 있다. 따라서, 제1 및 제2 범프 패드들(39a, 39b)을 제한된 발광 다이오드 영역 내에서 상대적으로 크게 형성할 수 있다.
- [119] 제1 범프 패드(39a) 및 제2 범프 패드(39b)는 발광 다이오드를 서브마운트나 인쇄회로기판 등에 본딩되는 부분들로서 본딩에 적합한 재료로 형성된다. 예를 들어, 제1 및 제2 범프 패드들(39a, 39b)은 Au층 또는 AuSn층을 포함할 수 있다.
- [120] 본 실시예에 따르면, 금속 반사층(35c)을 메사(M)의 가장자리를 따라 배치함으로써 제1 패드 금속층(35a)의 콘택 불량 발생을 방지할 수 있으며, 아울러 메사(M) 가장자리 근처에서 광 손실을 방지할 수 있다. 또한, 본 실시예에 있어서, 금속 반사층(35c)으로 언급하지만, 뒤에 설명되는 실시예들에 있어서 제3 패드 금속층으로 언급될 수도 있다.
- [121] 도 3 내지 도 7은 도 1의 실시예에 따른 발광 다이오드 제조 방법을 설명하기 위한 개략적인 평면도들 및 단면도들이다. 각 도면들에서 a는 평면도를 b는 각 평면도의 절취선 A-A를 따라 취해진 단면도를 나타낸다.
- [122] 우선, 도 3a 및 도 3b를 참조하면, 기판(21) 상에 제1 도전형 반도체층(23),

활성층(25) 및 제2 도전형 반도체층(27)을 포함하는 반도체 적층(30)이 성장된다. 상기 기판(21)은 질화갈륨계 반도체층을 성장시킬 수 있는 기판으로서, 예컨대 사파이어 기판, 탄화실리콘 기판, 질화갈륨(GaN) 기판, 스피넬 기판 등일 수 있다. 특히, 상기 기판은 패터닝된 사파이어 기판과 같이 패터닝된 기판일 수 있다.

[123] 제1 도전형 반도체층(23)은 예컨대 n형 질화갈륨계층을 포함하고, 제2 도전형 반도체층(27)은 p형 질화갈륨계층을 포함할 수 있다. 또한, 활성층(25)은 단일양자우물 구조 또는 다중양자우물 구조일 수 있으며, 우물층과 장벽층을 포함할 수 있다. 또한, 우물층은 요구되는 광의 파장에 따라 그 조성원소가 선택될 수 있으며, 예컨대 AlGa_N, GaN 또는 InGa_N을 포함할 수 있다.

[124] 이어서, 반도체 적층(30)을 메사 식각함으로써 메사(M)가 형성된다. 제1 도전형 반도체층(23)의 상면을 노출시키기 위한 메사 식각 공정은 사진 및 식각 공정을 이용하여 수행될 수 있다. 메사(M)는 관통홀들(30a)을 가진다. 관통홀들(30a)은 메사를 형성하는 동안 함께 형성될 수 있다. 도 3b에 도시한 바와 같이, 메사(M)의 측벽 및 관통홀들(30a)의 측벽은 경사지게 형성될 수 있다.

[125] 기판(21) 상에 메사(M)를 형성함에 따라 기판(21) 상에 위치에 따라 높이가 서로 다른 모폴로지가 형성된다.

[126] 도 4a 및 도 4b를 참조하면, 메사(M) 상에 오믹 반사층(31)이 형성된다. 오믹 반사층(31)은 예를 들어, 리프트 오프 기술을 이용하여 형성될 수 있다. 오믹 반사층(31)은 단일층 또는 다중층으로 형성될 수 있으며, 예컨대 오믹층 및 반사층을 포함할 수 있다. 이들 층들은 예를 들어, 전자-빔 증발법을 이용하여 형성될 수 있다. 오믹 반사층(31)을 형성하기 전에 오믹 반사층(31)이 형성될 영역에 개구부를 가지는 예비 절연층(도시하지 않음)이 먼저 형성될 수도 있다.

[127] 본 실시예에 있어서, 메사(M)가 형성된 후에 오믹 반사층(31)이 형성되는 것으로 설명하지만, 이에 한정되는 것은 아니다. 예를 들어, 오믹 반사층(31)이 먼저 형성되고, 메사(M)가 형성될 수도 있으며, 또한, 오믹 반사층(31)을 위한 금속층이 반도체 적층(30) 상에 증착된 후, 금속층과 반도체 적층(30)이 함께 패터닝되어 오믹 반사층(31) 및 메사(M)가 함께 형성될 수도 있다.

[128] 도 5a 및 도 5b를 참조하면, 오믹 반사층(31) 및 메사(M)를 덮는 하부 절연층(33)이 형성된다. 하부 절연층(33)은 화학기상증착(CVD) 등의 기술을 사용하여 SiO₂ 등의 산화막, SiN_x 등의 질화막, MgF₂의 절연막으로 형성될 수 있다. 하부 절연층(33)은 단일층으로 형성될 수 있으나, 이에 한정되는 것은 아니며 다중층으로 형성될 수도 있다. 나아가, 하부 절연층(33)은 저굴절 물질층과 고굴절 물질층이 교대로 적층된 분포 브래그 반사기(DBR)로 형성될 수 있다. 예컨대, SiO₂/TiO₂, SiO₂/Nb₂O₅, SiO₂/ZrO₂나 MgF₂/TiO₂ 등의 층을 적층함으로써 반사율이 높은 절연 반사층을 형성할 수 있다. 앞서 설명한 예비 절연층(도시하지 않음)은 하부 절연층(33)과 통합될 수 있다. 따라서, 오믹 반사층(31) 주위에 형성된 예비 절연층에 기인하여, 하부 절연층(33)의 두께가

위치에 따라 다를 수 있다. 즉, 오믹 반사층(31) 상의 하부 절연층(33)이 오믹 반사층(31) 주위의 하부 절연층(33)보다 얇을 수 있다.

- [129] 하부 절연층(33)은 사진 및 식각 공정 또는 리프트 오프 공정을 통해 패터닝될 수 있으며, 이에 따라, 하부 절연층(33)은 관통홀들(30a) 내에서 제1 도전형 반도체층(23)을 노출시키는 제1 개구부(33a)를 가지며, 또한, 오믹 반사층(31)을 노출시키는 제2 개구부(33b)를 가진다. 나아가, 하부 절연층(33)은 기판(21)의 가장자리 근처에서 제1 도전형 반도체층(23) 상면을 노출시킬 수 있다.
- [130] 도 6a 및 도 6b를 참조하면, 하부 절연층(33) 상에 제1 패드 금속층(35a) 및 금속 반사층(35c)이 형성된다.
- [131] 제1 패드 금속층(35a)은 메사(M) 상부 영역 내에 한정되어 배치될 수 있다. 또한, 제1 패드 금속층(35a)은 메사(M)의 관통홀들(30a)을 통해 노출된 제1 도전형 반도체층에 전기적으로 접속한다. 제1 패드 금속층(35a)이 복수의 지점들에서 제1 도전형 반도체층(23)에 접속하므로 전류 분산이 용이하다. 그러나 이에 한정되는 것은 아니며, 제1 패드 금속층(35a)은 단일의 관통홀(30a)을 통해 제1 도전형 반도체층(23)에 접속할 수도 있다.
- [132] 한편, 금속 반사층(35c)은 제1 패드 금속층(35a)으로부터 수평 방향으로 이격되며, 제1 패드 금속층(35a)을 링 형상으로 둘러쌀 수 있다. 금속 반사층(35c)은 메사(M)의 상면 및 측면을 덮을 수 있으며, 나아가, 메사(M) 주위의 영역으로 연장할 수 있다.
- [133] 금속 반사층(35c)은 하부 절연층(33) 상에 한정되어 위치할 수 있으며, 따라서, 제1 도전형 반도체층(23) 및 오믹 반사층(31)으로부터 이격된다. 그러나 이에 한정되는 것은 아니며, 금속 반사층(35c)의 일부가 메사(M) 주위에 노출된 제1 도전형 반도체층(23)에 접속할 수도 있다.
- [134] 상기 제1 패드 금속층(35a) 및 금속 반사층(35c)은 동일 재료로 동일 공정에서 함께 형성될 수 있다. 예컨대, 상기 제1 패드 금속층(35a) 및 금속 반사층(35c)은 접착층으로서 Ti, Cr, Ni 등을 포함할 수 있으며, 반사층으로 Al을 포함할 수 있다. 나아가, 상기 제1 패드 금속층(35a) 및 금속 반사층(35c)은 Sn과 같은 금속 원소의 확산을 방지하기 위한 확산 방지층 및 확산 방지층의 산화를 방지하기 위한 산화 방지층을 더 포함할 수 있다. 확산 방지층으로서는 예를 들어 Cr, Ti, Ni, Mo, TiW 또는 W 등이 사용될 수 있으며, 산화방지층으로서는 Au가 사용될 수 있다.
- [135] 도 7a 및 도 7b를 참조하면, 제1 패드 금속층(35a) 및 금속 반사층(35c)을 덮는 상부 절연층(37)이 형성된다. 상부 절연층(37)은 제1 패드 금속층(35a)을 노출시키는 제1 개구부(37a) 및 오믹 반사층(31)을 노출시키는 제2 개구부(37b)를 가진다. 본 실시예에 있어서, 복수의 제1 및 제2 개구부들(37a, 37b)이 도시되어 있으나, 이에 한정되는 것은 아니며, 단일의 제1 개구부(37a) 및 단일의 제2 개구부(37b)가 사용될 수도 있다. 또한, 상기 제2 개구부(37b)는 하부 절연층(33)의 제2 개구부(33b)를 통해 노출된 오믹 반사층(31)을 노출시킨다.
- [136] 한편, 상부 절연층(37)은 또한 기판(21)의 가장자리를 따라 하부 절연층(33)의

가장자리를 덮을 수 있으며, 기관(21)의 가장자리 근처의 일부 영역을 노출시킬 수 있다. 이에 따라, 금속 반사층(35c)의 가장자리는 하부 절연층(33)과 상부 절연층(37)에 의해 밀봉될 수 있다. 상부 절연층(37)의 가장자리는 제1 패드 금속층(35a)으로부터 예컨대 적어도 14 μ m 이격되도록 형성될 수 있다.

- [137] 상부 절연층(37)은 실리콘 산화막 또는 실리콘 질화막으로 형성될 수 있으며, 나아가 분포 브래그 반사기로 형성될 수도 있다.
- [138] 이어서, 상부 절연층(37) 상에 도 1 및 도 2에 도시한 바와 같은 제1 범프 패드(39a) 및 제2 범프 패드(39b)가 형성된다.
- [139] 제1 범프 패드(39a)는 상부 절연층(37)의 제1 개구부(37a)를 통해 제1 패드 금속층(35a)에 전기적으로 접속하고, 제2 범프 패드(39b)는 상부 절연층(37)의 제2 개구부(37b)를 통해 오믹 반사층(31)에 전기적으로 접속한다.
- [140] 제1 및 제2 범프 패드들(39a, 39b)이 형성된 후, 기관(21)의 하면을 그라인딩 및/또는 래핑 공정을 통해 부분적으로 제거하여 기관(21) 두께를 감소시킬 수 있다. 이어서, 기관(21)을 개별 칩 단위로 분할함으로써 서로 분리된 발광 다이오드가 제공된다. 이때, 상기 기관(21)은 레이저 스크라이빙 기술을 이용하여 분리될 수 있다.
- [141] 도 8은 본 발명의 또 다른 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 평면도이다.
- [142] 도 8을 참조하면, 본 실시예에 따른 발광 다이오드는 도 1 및 도 2를 참조하여 설명한 발광 다이오드와 대체로 유사하나, 제1 범프 패드(39a)가 금속 반사층(35c)에 접속된 것에 차이가 있다. 중복을 피하기 위해 동일 또는 유사한 사항에 대해서는 상세한 설명을 생략한다.
- [143] 본 실시예에 따른 발광 다이오드의 상부 절연층(37)은 금속 반사층(35c)을 노출시키는 제3 개구부(37c)를 더 포함한다. 한편, 제1 범프 패드(39a)는 상부 절연층(37)의 제1 개구부들(37a)을 통해 제1 패드 금속층(35a)에 접속함과 아울러, 상기 제3 개구부(37c)를 통해 금속 반사층(35c)에 접속한다.
- [144] 본 실시예에 따르면, 금속 반사층(35c)이 제1 범프 패드(39a)에 접속하므로, 금속 반사층(35c)을 통해 열을 방출할 수 있다. 이에 따라, 발광 다이오드의 방열 성능이 향상된다.
- [145] 본 실시예에 있어서, 금속 반사층(35c)이 제1 범프 패드(39a)에 접속된 것으로 설명하지만, 이에 한정되는 것은 아니며, 제2 범프 패드(39b)에 접속될 수도 있다.
- [146] 한편, 도 1 및 도 2의 실시예에 따른 금속 반사층(35c)은 제1 범프 패드(39a) 또는 제2 범프 패드(39b)로부터 전기적으로 절연되므로 전기적으로 플로팅된다. 이에 반해, 본 실시예에 따른 금속 반사층(35c)은 제1 범프 패드(39a) 또는 제2 범프 패드(39b)에 접속되므로, 전기적으로 플로팅되지 않는다.
- [147] 도 9는 본 발명의 또 다른 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 평면도이다.
- [148] 도 9를 참조하면, 본 실시예에 따른 발광 다이오드는 도 1 및 도 2를 참조하여

설명한 발광 다이오드와 대체로 유사하나, 제1 패드 금속층(35a) 및 금속 반사층(35c)의 형상 및 위치에 차이가 있다. 중복을 피하기 위해 동일 또는 유사한 사항에 대해서는 상세한 설명을 생략한다.

- [149] 도 1의 실시예에서 반사 금속층(35c)은 링 형상으로 제1 패드 금속층(35a)을 둘러싸지만, 본 실시예에 있어서, 도 9에 도시된 바와 같이, 반사 금속층(35c)은 복수의 부분들로 나뉘어 배치되며, 특히, 메사(M)의 모서리들 근처에 배치된다.
- [150] 또한, 제1 패드 금속층(35a)은 관통홀들(30a) 내에서 제1 도전형 반도체층(23)에 전기적으로 접속함과 아울러, 메사(M)의 가장자리들 근처에서 제1 도전형 반도체층(23)에 전기적으로 접속한다.
- [151] 도 10은 본 발명의 또 다른 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 평면도이다.
- [152] 도 10을 참조하면, 본 실시예에 따른 발광 다이오드는 도 9를 참조하여 설명한 발광 다이오드와 대체로 유사하나, 금속 반사층들(35c)이 각각 제1 범프 패드(39a) 또는 제2 범프 패드(39b)에 접속된 것에 차이가 있다.
- [153] 즉, 상부 절연층(37)은 메사(M)의 각 모서리 근처에 배치된 금속 반사층들(35c)을 노출시키는 개구부들(37c)을 가진다. 또한, 제1 범프 패드(39a) 및 제2 범프 패드(39b)는 각각 상부 절연층(37)의 개구부들(37c)을 덮어 금속 반사층(35c)들에 접속된다.
- [154] 본 실시예에 따르면, 금속 반사층들(35c)을 통한 열 방출을 도울 수 있어 방열 효율을 개선할 수 있다.
- [155] 도 11은 본 발명의 또 다른 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 평면도이다.
- [156] 도 11을 참조하면, 본 실시예에 따른 발광 다이오드는 도 9를 참조하여 설명한 발광 다이오드와 대체로 유사하나, 메사(M)의 형상에 차이가 있으며, 제2 패드 금속층(35b)을 추가로 채택하는 대신, 제1 및 제2 범프 패드들(39a, 39b)을 생략한 것에 차이가 있다.
- [157] 본 실시예에 따른 발광 다이오드의 메사(M)는 관통홀(도 9의 30a)을 갖지 않는다. 따라서, 하부 절연층(33)은 제1 개구부들(33a)을 갖지 않는다. 한편, 메사(M)의 가장자리들에 메사(M) 영역 내측으로 함입된 홈들이 형성된다. 하부 절연층(33)은 이 홈들 내에서 제1 도전형 반도체층(23)을 노출시키도록 형성된다.
- [158] 제1 패드 금속층(35a)은 메사(M)의 가장자리들에서 제1 도전형 반도체층(23)에 전기적으로 접속한다.
- [159] 한편, 상부 절연층(37)은 제1 패드 금속층(35a)을 노출시키는 제1 개구부(37a) 및 제2 패드 금속층(35b)을 노출시키는 제2 개구부를 가진다. 이들 개구부들(37a, 37b)을 통해 노출된 제1 및 제2 패드 금속층들(35a, 35b)이 발광 다이오드를 플립본딩할 때, 범프 패드들 없이 직접 사용된다.
- [160] 상부 절연층(37)의 제1 개구부(37a) 및 제2 개구부(37b)는 각각 제1 패드

금속층(35a)의 양측에 배치된 금속 반사층들(35c)을 노출시킨다. 따라서, 발광 다이오드가 솔더와 같은 본딩재를 통해 서브마운트나 인쇄회로 기판에 실장될 때, 금속 반사층들(35c)을 통해서도 열을 방출할 수 있어 방열 효율이 개선된다.

[161] 한편, 본 실시예에 있어서, 제2 패드 금속층(35b)은 메사(M) 상에 배치되며, 하부 절연층(33)의 개구부들(33b)을 통해 오믹 반사층(31)에 전기적으로 접속된다. 제2 패드 금속층(35b)은 제1 패드 금속층(35a)으로 둘러싸일 수 있다. 제1 및 제2 패드 금속층들(35a, 35b)은 금속 반사층(35c)과 동일한 재료로 동일 공정에서 함께 형성될 수 있다.

[162] 도 12는 본 발명의 또 다른 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 평면도이다.

[163] 도 12를 참조하면, 본 실시예에 따른 발광 다이오드는 도 9를 참조하여 설명한 발광 다이오드와 대체로 유사하나, 메사(M)의 형상에 차이가 있다.

[164] 본 실시예에 따른 발광 다이오드의 메사(M)는 관통홀(도 9의 30a)을 가지며, 또한, 도 11을 참조하여 설명한 바와 같이, 메사(M)의 가장자리들에 메사(M) 영역 내측으로 함입된 홈들을 가진다. 하부 절연층(33)은 이 홈들 내에서 제1 도전형 반도체층(23)을 노출시키도록 형성된다.

[165] 이에 따라, 제1 패드 금속층(35a)은 관통홀들(30a) 및 홈들 내에서 제1 도전형 반도체층(23)에 전기적으로 접속될 수 있다.

[166] 도 13은 본 발명의 또 다른 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 평면도이다.

[167] 도 13을 참조하면, 본 실시예에 따른 발광 다이오드는 도 12를 참조하여 설명한 발광 다이오드와 대체로 유사하나, 상부 절연층(37)이 금속 반사층들(35c)을 노출시키는 개구부들(37c)을 갖는 것에 차이가 있다.

[168] 제1 및 제2 범프 패드들(39a, 39b)은 각각 상부 절연층(37)의 개구부들(37c)을 통해 노출된 금속 반사층들(35c)에 접속되며, 이에 따라 발광 다이오드의 방열 성능이 개선된다.

[169] 도 14는 본 발명의 일 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 평면도이고, 도 15는 도 14의 절취선 A-A를 따라 취해진 단면도이며, 도 16은 도 14의 발광 다이오드의 개략적이 회로도이다.

[170] 도 14, 도 15 및 도 16을 참조하면, 상기 발광 다이오드는 기판(121), 복수의 발광셀들(C1~C7), 오믹 반사층(131), 하부 절연층(133), 제1 패드 금속층(135a), 제2 패드 금속층(135b), 제3 패드 금속층(135c), 연결부들(135ab), 상부 절연층(137), 제1 범프 패드(139a) 및 제2 범프 패드(139b)를 포함한다. 발광셀들(C1~C7)은 각각 제1 도전형 반도체층(123), 활성층(125), 및 제2 도전형 반도체층(127)을 포함하는 반도체 적층(130)을 포함한다.

[171] 기판(121)은 질화갈륨계 반도체층을 성장시킬 수 있는 기판이면 특별히 제한되지 않는다. 기판(121)의 예로는 사파이어 기판, 질화갈륨 기판, SiC 기판 등 다양할 수 있으며, 패터닝된 사파이어 기판일 수 있다. 기판(121)은 도 14의

평면도에서 보듯이 직사각형 또는 정사각형의 외형을 가질 수 있으나, 반드시 이에 한정되는 것은 아니다. 기관(121)의 크기는 특별히 한정되는 것은 아니며 다양하게 선택될 수 있다.

- [172] 복수의 발광셀들(C1~C7)은 기관(121) 상에서 서로 이격되어 배치된다. 본 실시예에서 7개의 발광셀들(C1~C7)이 도시되지만, 발광셀들의 개수는 조절될 수 있다.
- [173] 발광셀들(C1~C7)은 각각 제1 도전형 반도체층(123)을 포함한다. 제1 도전형 반도체층(123)은 기관(121) 상에 배치된다. 제1 도전형 반도체층(123)은 기관(121) 상에서 성장된 층으로, 불순물, 예컨대 Si이 도핑된 질화갈륨계 반도체층일 수 있다.
- [174] 제1 도전형 반도체층(123) 상에 활성층(125) 및 제2 도전형 반도체층(127)이 배치된다. 활성층(125)은 제1 도전형 반도체층(123)과 제2 도전형 반도체층(127) 사이에 배치된다. 활성층(125) 및 제2 도전형 반도체층(127)은 제1 도전형 반도체층(123)보다 작은 면적을 가질 수 있다. 활성층(125) 및 제2 도전형 반도체층(127)은 메사 식각에 의해 메사 형태로 제1 도전형 반도체층(123) 상에 위치할 수 있다.
- [175] 발광셀들(C1~C7)의 가장자리들 중 기관(121)의 가장자리에 인접한 가장자리들에서, 제1 도전형 반도체층(123)의 가장자리와 메사, 예컨대 활성층(125) 및 제2 도전형 반도체층(127)의 가장자리들은 서로 이격될 수 있다. 즉, 제1 도전형 반도체층(123)의 상면 일부가 메사의 외부에 노출된다. 활성층(125)은 제1 도전형 반도체층(123)보다 기관(121)의 가장자리로부터 멀리 이격되며, 따라서, 레이저에 의한 기관 분리 공정에서 활성층(125)이 손상되는 것을 방지할 수 있다.
- [176] 한편, 발광셀들(C1~C7)의 가장자리들 중 인접한 발광셀들과 마주보는 가장자리들에서, 제1 도전형 반도체층(123)의 가장자리와 활성층(125) 및 제2 도전형 반도체층(127)의 가장리리는 동일한 경사면 상에 위치할 수 있다. 따라서, 발광셀들이 서로 마주보는 면에서 제1 도전형 반도체층(123)의 상부면은 노출되지 않을 수 있다. 이에 따라, 발광셀들(C1~C7)의 발광 면적을 확보할 수 있다.
- [177] 활성층(125)은 단일 양자우물 구조 또는 다중 양자우물 구조를 가질 수 있다. 활성층(125) 내에서 우물층의 조성 및 두께는 생성되는 광의 파장을 결정한다. 특히, 우물층의 조성을 조절함으로써 자외선, 청색광 또는 녹색광을 생성하는 활성층을 제공할 수 있다.
- [178] 한편, 제2 도전형 반도체층(127)은 p형 불순물, 예컨대 Mg이 도핑된 질화갈륨계 반도체층일 수 있다. 제1 도전형 반도체층(123) 및 제2 도전형 반도체층(127)은 각각 단일층일 수 있으나, 이에 한정되는 것은 아니며, 다중층일 수도 있으며, 초격자층을 포함할 수도 있다. 제1 도전형 반도체층(123), 활성층(125) 및 제2 도전형 반도체층(127)은 금속유기화학 기상 성장법(MOCVD)

또는 분자선 에피택시(MBE)와 같은 공지의 방법을 이용하여 챔버 내에서 기판(121) 상에 성장되어 형성될 수 있다.

- [179] 한편, 발광셀들(C1~C7)은 각각 제2 도전형 반도체층(127) 및 활성층(123)을 관통하여 제1 도전형 반도체층(123)을 노출시키는 관통홀들(130a)을 가진다. 관통홀들(130a)은 제2 도전형 반도체층(127) 및 활성층(125)으로 둘러싸인다. 도시한 바와 같이, 관통홀들(130a)은 발광셀들(C1~C7)의 중앙 영역에 배치될 수 있으며, 기다란 형상을 가질 수 있다. 그러나 본 발명은 이에 한정되는 것은 아니며, 각 발광셀에 복수의 관통홀들이 형성될 수도 있다.
- [180] 한편, 오믹 반사층(131)은 제2 도전형 반도체층(127) 상에 배치되며, 제2 도전형 반도체층(127)에 전기적으로 접촉한다. 오믹 반사층(131)은 제2 도전형 반도체층(127)의 상부 영역에서 제2 도전형 반도체층(127)의 거의 전 영역에 걸쳐 배치될 수 있다. 예를 들어, 오믹 반사층(131)은 제2 도전형 반도체층(127) 상부 영역의 80% 이상, 나아가 90% 이상을 덮을 수 있다. 다만, 셀 분리 영역(ISO) 또는 기판(121)의 가장자리 측으로부터 유입될 수 있는 수분에 의한 손상을 방지하기 위해, 오믹 반사층(131)의 가장자리는 제2 도전형 반도체층(127)의 가장자리보다 셀 영역 내측에 배치될 수 있다.
- [181] 오믹 반사층(131)은 반사성을 갖는 금속층을 포함할 수 있으며, 따라서, 활성층(125)에서 생성되어 오믹 반사층(131)으로 진행되는 광을 기판(121) 측으로 반사시킬 수 있다. 예를 들어, 오믹 반사층(131)은 단일 반사 금속층으로 형성될 수 있으나, 이에 한정되는 것은 아니며, 오믹층과 반사층을 포함할 수도 있다. 오믹층으로는 Ni과 같은 금속층 또는 ITO와 같은 투명 산화물층이 사용될 수 있으며, 반사층으로는 Ag 또는 Al과 같이 반사율이 높은 금속층이 사용될 수 있다.
- [182] 하부 절연층(133)은 발광셀들(C1~C7) 및 오믹 반사층(131)을 덮는다. 하부 절연층(133)은 발광셀들(C1~C7)의 상면 뿐만 아니라 그 둘레를 따라 발광셀들(C1~C7)의 측면을 덮을 수 있으며, 발광셀들(C1~C7) 주위의 기판(121)을 부분적으로 덮을 수 있다. 하부 절연층(133)은 특히 발광셀들(C1~C7) 사이의 셀 분리 영역(ISO)을 덮으며, 나아가, 관통홀들(130a) 내에 노출된 제1 도전형 반도체층(123)을 부분적으로 덮을 수 있다.
- [183] 한편, 하부 절연층(133)은 제1 도전형 반도체층을 노출시키는 제1 개구부들(133a) 및 오믹 반사층들(31)을 노출시키는 제2 개구부들(133b)를 가진다. 제1 개구부(133a)는 관통홀(130a) 내에서 제1 도전형 반도체층(123)을 노출시키며, 또한, 기판(121)의 가장자리를 따라 기판(121)의 상부면을 노출시킬 수 있다.
- [184] 제2 개구부(133b)는 오믹 반사층(131)의 상부에 위치하여 오믹 반사층(131)을 노출시킨다. 제2 개구부들(133b)의 위치 및 형상은 발광셀들(C1~C7)의 배치 및 전기적 연결을 위해 다양하게 변형될 수 있다. 또한, 도 14에서 각 발광셀 상에 하나의 제2 개구부(133b)가 배치된 것으로 도시하였으나, 각 발광셀 상에 복수의

제2 개구부들(133b)이 배치될 수도 있다.

- [185] 한편, 하부 절연층(133)은 SiO_2 또는 Si_3N_4 의 단일층으로 형성될 수 있으나 이에 한정되는 것은 아니다. 예를 들어, 하부 절연층(133)은 실리콘질화막과 실리콘산화막을 포함하는 다층 구조를 가질 수도 있으며, SiO_2 막, TiO_2 막, ZrO_2 막, MgF_2 막, 또는 Nb_2O_5 막 등에서 굴절률이 서로 다른 층들을 교대로 적층한 분포브래그 반사기를 포함할 수도 있다. 또한, 하부 절연층(133)의 모든 부분이 동일한 적층 구조일 수 있으나, 이에 한정되는 것은 아니며, 특정 부분은 다른 부분에 비해 더 많은 적층들을 포함할 수 있다. 특히, 오믹 반사층(131) 상부의 하부 절연층(133)에 비해 오믹 반사층(131) 주위의 하부 절연층(133)이 더 두꺼울 수 있다.
- [186] 한편, 제1 패드 금속층(135a), 제2 패드 금속층(135b), 제3 패드 금속층(135c) 및 연결부들(135ab)은 상기 하부 절연층(133) 상에 배치된다. 제2 패드 금속층(135a)은 제1 발광셀(C1) 상부에 위치하며, 제1 패드 금속층(135b)은 마지막 발광셀, 즉 제7 발광셀(C7) 상부에 위치한다. 한편, 연결부들(135ab)은 이웃하는 두 개의 발광셀들 상부에 걸쳐서 위치하며, 발광셀들(C1~C7)을 전기적으로 직렬 연결한다. 이에 따라, 도 16에 도시한 바와 같이, 연결부들(135ab)에 의해 도 14의 7개의 발광셀들(C1~C7)이 직렬 연결되어 직렬 어레이가 형성된다. 여기서, 제1 발광셀(C1)은 직렬 어레이의 첫단에 위치하며, 마지막 발광셀인 제7 발광셀(C7)은 직렬 어레이의 끝단에 위치한다.
- [187] 다시 도 14를 참조하면, 제1 패드 금속층(135a)은 마지막 발광셀(C7)의 상부 영역 내에, 나아가, 마지막 발광셀(C7)의 제2 도전형 반도체층(127)의 상부 영역 내에 한정되어 위치할 수 있다. 제1 패드 금속층(135a)은 또한 하부 절연층(133)의 제1 개구부(133a)를 통해 마지막 발광셀(C7)의 제1 도전형 반도체층(123)에 전기적으로 접속한다. 제1 패드 금속층(135a)은 제1 개구부(133a)를 통해 직접 제1 도전형 반도체층(123)에 접촉할 수 있다.
- [188] 또한, 제2 패드 금속층(135b)은 제1 발광셀(C1)의 상부 영역 내에, 나아가, 제1 발광셀(C1)의 제2 도전형 반도체층(127)의 상부 영역 내에 한정되어 위치할 수 있다. 제2 패드 금속층(135b)은 하부 절연층(133)의 제2 개구부(133b)를 통해 제1 발광셀(C1) 상의 오믹 반사층(131)에 전기적으로 접속한다. 제2 패드 금속층(135b)은 제2 개구부(133b)를 통해 오믹 반사층(131)에 직접 접촉할 수 있다.
- [189] 한편, 제2 패드 금속층(135b)은 연결부(135ab)에 의해 둘러싸일 수 있으며, 따라서, 제2 패드 금속층(135b)과 연결부(135ab) 사이에 제2 패드 금속층(135b)을 둘러싸는 경계 영역이 형성될 수 있다. 이 경계 영역은 하부 절연층(133)을 노출시킨다.
- [190] 한편, 연결부들(135ab)은 서로 이웃하는 발광셀들을 전기적으로 연결한다. 각 연결부(135ab)는 하나의 발광셀의 제1 도전형 반도체층(123)에 전기적으로 접속함과 아울러, 이웃하는 발광셀의 오믹 반사층(131), 따라서, 제2 도전형

반도체층(127)에 전기적으로 접속하여 이들 발광셀들을 직렬 연결한다.
구체적으로, 연결부들(135ab)은 각각 하부 절연층(133)의 제1 개구부(133a)를 통해 노출된 제1 도전형 반도체층(123)에 전기적으로 접속할 수 있으며, 제2 개구부(133b)를 통해 노출된 오믹 반사층(131)에 전기적으로 접속할 수 있다. 나아가, 연결부들(135ab)은 제1 도전형 반도체층(123) 및 오믹 반사층(131)에 직접 접촉할 수도 있다.

[191] 각 연결부(135ab)는 발광셀들 사이의 셀 분리 영역(ISO)을 지난다. 각 연결부(135ab)는 제1 도전형 반도체층(123)의 복수의 가장자리들 중 오직 하나의 가장자리 상부 영역을 지날 수 있다. 이에 따라, 셀 분리 영역(ISO) 상부에 위치하는 연결부(135ab) 면적을 감소시킬 수 있다. 나아가, 이웃하는 발광셀들을 연결하기 위해 셀 분리 영역(ISO)을 지나는 연결부(135ab) 부분을 제외한 나머지 부분들은 모두 발광셀들 영역 상부에 한정되어 위치한다. 예를 들어, 발광셀들(C1~C7)은 각각 도 14에 도시한 바와 같이 직사각형의 형상을 가질 수 있으며, 따라서, 네 개의 가장자리들을 가진다. 연결부(135ab)는 하나의 발광셀의 가장자리들 중 오직 하나의 가장자리 상부 영역을 지나며, 상기 발광셀의 나머지 가장자리들의 상부 영역으로부터 이격될 수 있다.

[192] 셀 분리 영역(ISO)은 반도체 적층(130)을 식각하여 기판(121)이 노출된 영역으로 발광셀들(C1~C7)의 부분들에 비해 깊이가 커서 모폴로지의 변화가 심하다. 이에 따라, 셀 분리 영역(ISO)을 덮는 하부 절연층(133) 및 연결부(135ab)는 셀 분리 영역(ISO) 근처에서 모폴로지 변화, 즉 높이 변화가 심하게 발생한다. 연결부(135ab)는 이웃하는 두 개의 발광셀들을 연결하기 위해 모폴로지 변화가 큰 셀 분리 영역(ISO)을 지나게 된다. 이에 따라, 연결부(135ab)에 다양한 문제가 발생할 수 있으며, 특히, 외부 환경에 의한 손상이 쉽게 발생할 수 있다. 따라서, 셀 분리 영역(ISO) 상부에 위치하는 연결부(135ab)의 면적을 감소시킴으로써 발광 다이오드의 신뢰성을 향상시킬 수 있다.

[193] 한편, 제3 패드 금속층(135c)은 제1 및 제2 패드 금속층(135a, 135b) 및 연결부들(135ab)과 달리 발광셀들(C1~C7) 및 오믹 반사층(131)으로부터 상기 하부 절연층(133)에 의해 이격된다. 또한, 제3 패드 금속층(135c)은 제1 및 제2 패드 금속층(135a, 135b) 및 연결부들(135ab)로부터 이격된다.

[194] 제3 패드 금속층(135c)은 적어도 하나의 발광셀 상부 영역에 위치할 수 있으며, 복수의 제3 패드 금속층들(135c)이 복수의 발광셀들 상부 영역에 나뉘어 배치될 수 있다. 본 실시예에 있어서, 제3 패드 금속층들(135c)은 제1 발광셀(C1) 및 제7 발광셀(C7)을 제외한 나머지 발광셀들, 즉 제2 내지 제6 발광셀들(C2~C6) 상부에 배치되어 있다. 즉, 제1 패드 금속층(135a) 및 제2 패드 금속층(135b)이 접속하는 발광셀들(C7, C1) 이외의 발광셀들(C2~C6) 상부에 제3 패드 금속층들(135c)이 각각 배치되어 있다. 그러나 본 발명은 이에 한정되는 것은 아니며, 모든 발광셀들(C1~C7) 상부에 제3 패드 금속층들(135c)이 배치될 수 있으며, 또는

일부 발광셀들 상의 제3 패드 금속층(135c)은 생략될 수도 있다. 제1 패드 금속층(135a) 및 제2 패드 금속층(135b)이 배치된 발광셀들(C7, C1)은 제1 및 제2 패드 금속층들(135a, 135b)이 열 방출에 기여할 수 있다. 따라서, 제1 및 제7 발광셀들(C1, C7) 이외의 나머지 발광셀들(C2~C6)에 모두 제3 패드 금속층들(135c)을 배치하여 이들 발광셀들(C1~C7)의 열 방출을 향상시킬 수 있다.

[195] 한편, 몇몇 실시예들에 있어서, 제3 패드 금속층(135c)은 오믹 반사층(131) 상부 영역에 한정되어 배치될 수 있다. 발광셀에서 방출된 열은 오믹 반사층(131)을 통해 전달되기 쉽다. 따라서, 제3 패드 금속층(135c)을 오믹 반사층(131)과 중첩하도록 배치함으로써 오믹 반사층(131)으로부터 제3 패드 금속층(135c)으로 열을 쉽게 전달할 수 있다. 그러나 본 발명이 이에 한정되는 것은 아니며, 제3 패드 금속층(135c)이 오믹 반사층(131) 상부 영역 외부에 배치될 수 있으며, 나아가 적어도 두 개의 발광셀들에 걸쳐서 배치될 수도 있다.

[196] 본 실시예에 있어서, 제3 패드 금속층(135c)은 기다란 직사각형 형상을 갖도록 도시되지만, 본 발명은 이에 한정되는 것은 아니며, 다양한 형상을 가질 수 있다.

[197] 제1 패드 금속층(135a), 제2 패드 금속층(135b), 제3 패드 금속층(135c) 및 연결부들(135ab)은 하부 절연층(133)이 형성된 후에 동일 공정에서 동일 재료로 함께 형성될 수 있으며, 따라서 동일 레벨에 위치할 수 있다. 그러나 본 발명은 이에 반드시 한정되는 것은 아니며, 제3 패드 금속층(135c)은 제1 및 제2 패드 금속층(135a, 135b) 또는 연결부들(135ab)과 다른 재료로 다른 공정에 의해 형성될 수도 있다. 또한, 반드시 이에 한정되는 것은 아니나, 제1 패드 금속층(135a), 제2 패드 금속층(135b), 제3 패드 금속층(135c) 및 연결부들(135ab)은 각각 하부 절연층(133) 상에 위치하는 부분을 포함할 수 있다. 특히, 제3 패드 금속층(135c)은 모두 하부 절연층(133) 상에 위치하여 발광셀들 및 오믹 반사층(131)으로부터 이격된다.

[198] 한편, 제1 및 제2 패드 금속층(135a, 135b) 및 연결부(135ab)는 Al층과 같은 반사층을 포함할 수 있으며, 반사층은 Ti, Cr 또는 Ni 등의 접착층 상에 형성될 수 있다. 또한, 상기 반사층 상에 Ni, Cr, Au 등의 단층 또는 복합층 구조의 보호층이 형성될 수 있다. 제1 및 제2 패드 금속층(135a, 135b) 및 연결부들(135ab)은 예컨대, Cr/Al/Ni/Ti/Ni/Ti/Au/Ti의 다층 구조를 가질 수 있다. 제3 패드 금속층(135c)은 제1 및 제2 패드 금속층(135a, 135b)과 동일 재료로 동일한 층 구조를 가질 수 있으나, 이에 한정되는 것은 아니며, 다른 재료로 다른 층 구조를 가질 수도 있다.

[199] 상부 절연층(137)은 제1, 제2 및 제3 패드 금속층(135a, 135b, 135c)과 연결부들(135ab)을 덮는다. 또한, 상부 절연층(137)은 발광셀들(C1~C7) 둘레를 따라 하부 절연층(133)의 가장자리를 덮을 수 있다. 다만, 상부 절연층(137)은 기판(121)의 가장자리를 따라 기판(121)의 상부면을 노출시킬 수 있다. 상부 절연층(137)의 가장자리로부터 연결부들(135ab)까지의 최단 거리는 수분이

침투하여 연결부들(135ab)을 손상시키는 것을 방지하기 위해 멀수록 좋은데, 대략 15 μ m 이상일 수 있다. 이 거리보다 짧은 경우, 발광 다이오드를 저전류, 예컨대 25mA에서 동작시킬 경우, 수분에 의해 연결부들(135ab)이 손상되기 쉽다.

- [200] 한편, 상부 절연층(137)은 제1 패드 금속층(135a)을 노출시키는 제1 개구부(137a), 제2 패드 금속층(135b)을 노출시키는 제2 개구부(137b) 및 제3 패드 금속층(135c)을 노출시키는 제3 개구부(137c)를 가진다. 제1 개구부(137a) 및 제2 개구부(137b)는 각각 마지막 발광셀(C7)과 제1 발광셀(C1) 상부 영역에 배치된다. 또한, 제3 개구부(137c)는 제3 패드 금속층(135c) 상에 위치한다. 도 14에 2개의 제3 개구부들(137c)이 각각의 제3 패드 금속층(135c) 상에 배치된 것을 도시하나, 하나의 제3 개구부(137c)가 하나의 제3 패드 금속층(135c) 상에 배치될 수 있고, 3개 이상의 제3 개구부들(137c)이 하나의 제3 패드 금속층(135c) 상에 배치될 수 있다. 이들 제1, 제2 및 제3 개구부들(137a, 137b, 137c)을 제외하면 발광셀들(C1~C7)의 다른 영역들은 모두 상부 절연층(137)으로 덮일 수 있다. 따라서, 연결부들(135ab)의 상면 및 측면은 모두 상부 절연층(137)으로 덮여 밀봉될 수 있다.
- [201] 한편, 일 실시예에 있어서, 도 14에 도시한 바와 같이, 상부 절연층(137)의 제2 개구부(137b)는 하부 절연층(133)의 제2 개구부(133b)와 중첩하지 않도록 횡방향으로 이격되어 배치될 수 있다. 이에 따라, 상부 절연층(137)의 제2 개구부(137b)를 통해 솔더가 침투하더라도 하부 절연층(133)의 제2 개구부(133b)로 솔더가 확산되는 것을 방지할 수 있어, 솔더에 의한 오픈 반사층(131)의 오염을 방지할 수 있다. 그러나 본 발명이 이에 한정되는 것은 아니며, 상부 절연층(137)의 제2 개구부(137b)가 하부 절연층(133)의 제2 개구부(133b)와 중첩하도록 배치될 수도 있다. 상부 절연층(137)의 제3 개구부(137c)는 상부 절연층(137)의 제1 및 제2 개구부들(137a, 137b)로부터 횡방향으로 이격될 뿐만 아니라 하부 절연층(133)의 개구부들(133a, 133b)로부터도 횡방향으로 이격된다.
- [202] 상부 절연층(137)은 SiO₂ 또는 Si₃N₄의 단일층으로 형성될 수 있으나 이에 한정되는 것은 아니다. 예를 들어, 상부 절연층(137)은 실리콘질화막과 실리콘산화막을 포함하는 다층 구조를 가질 수도 있으며, SiO₂막, TiO₂막, ZrO₂막, MgF₂막, 또는 Nb₂O₅막 등에서 굴절률이 서로 다른 층들을 교대로 적층한 분포브래그 반사기를 포함할 수도 있다.
- [203] 도 14에 도시한 바와 같이, 제1 및 제2 범프 패드(139a, 139b)는 복수의 발광셀들에 걸쳐 배치될 수 있다. 도 14에서, 제1 범프 패드(139a)는 제2, 제3, 제5, 제6 및 제7 발광셀들(C2, C3, C5, C6 및 C7)의 상부 영역에 걸쳐서 배치되며, 제2 범프 패드(139b)는 제1, 제4, 제5 및 제6 발광셀들(C1, C4, C5, C6)의 상부 영역에 걸쳐서 배치된다. 이에 따라, 제1 및 제2 범프 패드들(139a, 139b)을 상대적으로 크게 형성할 수 있으며, 따라서, 발광 다이오드의 실장 공정을 도울 수 있다.

- [204] 한편, 제1 범프 패드(139a)는 상부 절연층(137)의 제1 개구부(137a)를 통해 노출된 제1 패드 금속층(135a)에 전기적으로 접촉하고, 제2 범프 패드(139b)는 제2 개구부(137b)를 통해 노출된 제2 패드 금속층(135b)에 전기적으로 접촉한다. 또한, 제1 범프 패드(139a) 및 제2 범프 패드(139b)는 상부 절연층(137)의 제3 개구부들(137c)을 통해 제3 패드 금속층들(135c)에 접속한다. 도 14에 도시한 바와 같이, 제1 범프 패드(139a)는 상부 절연층(137)의 제1 개구부들(137a)을 모두 덮어 밀봉하며, 제2 범프 패드(139b)는 상부 절연층(137)의 제2 개구부(137b)를 모두 덮어 밀봉한다. 또한, 제1 및 제2 범프 패드들(139a, 139b)은 상부 절연층(137)의 제3 개구부들(137c)을 모두 덮어 밀봉한다. 따라서, 상부 절연층(137)의 제3 개구부들(137c)은 제1 범프 패드(139a)의 하부 영역 또는 제2 범프 패드(139b)의 하부 영역 내에 한정되어 위치한다.
- [205] 또한, 제3 패드 금속층(135c)이 제1 범프 패드(139a) 또는 제2 범프 패드(139b) 하부 영역 내에 한정되어 위치하도록 제1 범프 패드(139a) 또는 제2 범프 패드(139b)가 제3 패드 금속층(135c)의 상부 영역을 덮을 수 있다. 그러나 본 발명은 이에 한정되는 것은 아니며, 제3 패드 금속층(135c)의 일부가 제1 범프 패드(139a) 및 제2 범프 패드(139b)의 하부 영역 외부에 배치될 수 있다.
- [206] 제1 범프 패드(139a) 및 제2 범프 패드(139b)는 발광 다이오드를 서브마운트나 인쇄회로기판 등에 본딩되는 부분들로서 본딩에 적합한 재료로 형성된다. 예를 들어, 제1 및 제2 범프 패드들(139a, 139b)은 Au층 또는 AuSn층을 포함할 수 있다.
- [207] 본 실시예에 따르면, 전기적 연결에 기여하지 않는 제3 패드 금속층(135c, 방열 패드)을 제1 및 제2 범프 패드들(139a, 139b)과 발광셀들(C1~C7) 사이에 배치하고, 이를 제1 범프 패드(139a) 또는 제2 범프 패드(139b)와 접속시킴으로써 발광 다이오드의 방열 성능을 향상시킬 수 있다.
- [208] 본 실시예에서 7개의 발광셀들(C1~C7)을 갖는 발광 다이오드에 대해 설명하였지만, 발광셀들의 개수는 더 많을 수도 있고 더 적을 수도 있다.
- [209] 발광 다이오드의 구조에 대해 위에서 상세하게 설명하였으며, 이하에서 설명되는 발광 다이오드 제조 방법을 통해 더욱 명확하게 이해될 것이다.
- [210] 도 17 내지 도 22는 도 14의 실시예에 따른 발광 다이오드 제조 방법을 설명하기 위한 개략적인 평면도들 및 단면도들이다. 각 도면들에서 a는 평면도를 b는 각 평면도의 절취선 A-A를 따라 취해진 단면도를 나타낸다.
- [211] 우선, 도 17a 및 도 17b를 참조하면, 기판(121) 상에 제1 도전형 반도체층(123), 활성층(125) 및 제2 도전형 반도체층(127)을 포함하는 반도체 적층(130)이 성장된다. 상기 기판(121)은 질화갈륨계 반도체층을 성장시킬 수 있는 기판으로서, 예컨대 사파이어 기판, 탄화실리콘 기판, 질화갈륨(GaN) 기판, 스피넬 기판 등일 수 있다. 특히, 상기 기판은 패터닝된 사파이어 기판과 같이 패터닝된 기판일 수 있다.
- [212] 제1 도전형 반도체층(123)은 예컨대 n형 질화갈륨계층을 포함하고, 제2 도전형 반도체층(127)은 p형 질화갈륨계층을 포함할 수 있다. 또한, 활성층(125)은

단일양자우물 구조 또는 다중양자우물 구조일 수 있으며, 우물층과 장벽층을 포함할 수 있다. 또한, 우물층은 요구되는 광의 파장에 따라 그 조성원소가 선택될 수 있으며, 예컨대 AlGaIn, GaN 또는 InGaIn을 포함할 수 있다.

- [213] 이어서, 반도체 적층(130)을 패터닝하여 복수의 발광셀들(C1~C7)이 형성된다. 예컨대, 제1 도전형 반도체층(123)의 상면을 노출시키기 위한 메사 형성 공정 및 셀 분리 영역(ISO)을 형성하기 위한 셀 분리 공정이 사진 및 식각 공정을 이용하여 수행될 수 있다.
- [214] 발광셀들(C1~C7)은 셀 분리 영역(ISO)에 의해 서로 이격되며, 각각 관통홀들(130a)을 가진다. 도 17b에 도시한 바와 같이, 셀 분리 영역(ISO)의 측벽 및 관통홀들(130a)의 측벽은 경사지게 형성될 수 있다.
- [215] 한편, 메사 식각 공정에 의해 각 발광셀들의 제1 도전형 반도체층(123)의 상면이 노출된다. 관통홀들(130a)은 메사 식각 공정에서 함께 형성될 수 있다. 다만, 제2 도전형 반도체층(127) 및 활성층(123)의 두께를 따라 제1 도전형 반도체층(123)의 상면이 링 형상으로 노출될 수도 있으나, 이에 한정되는 것은 아니다. 도 17a 및 도 17b에 도시한 바와 같이, 기판(121)의 가장자리 근처에 위치하는 발광셀들(C1~C7)의 가장자리들 근처에서 제1 도전형 반도체층(123)의 상면이 노출되고, 그 외의 가장자리들 근처에서는 제2 도전형 반도체층(127), 활성층(123) 및 제1 도전형 반도체층(123)이 연속적인 경사면을 이룰 수 있으며, 따라서, 제1 도전형 반도체층(123)의 상면이 노출되지 않을 수 있다. 특정 실시예에서, 발광셀들에 의해 둘러싸인 고립된 발광셀이 존재할 수 있는데, 이 고립된 발광셀의 가장자리들은 기판(121)의 가장자리로부터 이격된다. 이 경우, 이 고립된 발광셀의 제1 도전형 반도체층(123)은 제2 도전형 반도체층(127) 및 활성층(125)과 함께 연속적인 경사면을 형성하고, 그 가장자리 근처에 노출된 상면을 전혀 갖지 않을 수 있다. 그러나 본 발명은 이에 한정되는 것은 아니며, 각 발광셀의 가장자리들에서 제1 도전형 반도체층(123)의 상면이 노출될 수 있다.
- [216] 기판(121) 상에 셀 분리 영역(ISO)에 의해 서로 이격된 복수의 발광셀들(C1~C7)을 형성함에 따라 높이가 서로 다른 위치들을 갖는 모폴로지가 형성된다. 이 모폴로지에서는, 각 발광셀의 제2 도전형 반도체층(127)의 상면이 가장 높으며, 셀 분리 영역(ISO)에 노출된 기판(121) 면이 가장 낮다.
- [217] 도 18a 및 도 18b를 참조하면, 발광셀들(C1~C7) 상에 오믹 반사층(131)이 형성된다. 오믹 반사층(131)은 예를 들어, 리프트 오프 기술을 이용하여 형성될 수 있다. 오믹 반사층(131)은 단일층 또는 다중층으로 형성될 수 있으며, 예컨대 오믹층 및 반사층을 포함할 수 있다. 이들 층들은 예를 들어, 전자-빔 증발법을 이용하여 형성될 수 있다. 오믹 반사층(131)을 형성하기 전에 오믹 반사층(131)이 형성될 영역에 개구부를 가지는 예비 절연층(도시하지 않음)이 먼저 형성될 수도 있다.
- [218] 본 실시예에 있어서, 발광셀들(C1~C7)이 형성된 후에 오믹 반사층(131)이 형성되는 것으로 설명하지만, 이에 한정되는 것은 아니다. 예를 들어, 오믹

반사층(131)이 먼저 형성되고, 발광셀들(C1~C7)이 형성될 수도 있으며, 또한, 오믹 반사층(131)을 위한 금속층이 반도체 적층(130) 상에 증착된 후, 금속층과 반도체 적층(130)이 함께 패터닝되어 오믹 반사층(131) 및 발광셀들(C1~C7)이 함께 형성될 수도 있다.

- [219] 도 19a 및 도 19b를 참조하면, 오믹 반사층(131) 및 발광셀들(C1~C7)을 덮는 하부 절연층(133)이 형성된다. 하부 절연층(133)은 화학기상증착(CVD) 등의 기술을 사용하여 SiO_2 등의 산화막, SiN_x 등의 질화막, MgF_2 의 절연막으로 형성될 수 있다. 하부 절연층(133)은 단일층으로 형성될 수 있으나, 이에 한정되는 것은 아니며 다중층으로 형성될 수도 있다. 나아가, 하부 절연층(133)은 저굴절 물질층과 고굴절 물질층이 교대로 적층된 분포 브래그 반사기(DBR)로 형성될 수 있다. 예컨대, $\text{SiO}_2/\text{TiO}_2$, $\text{SiO}_2/\text{Nb}_2\text{O}_5$, $\text{SiO}_2/\text{ZrO}_2$ 나 $\text{MgF}_2/\text{TiO}_2$ 등의 층을 적층함으로써 반사율이 높은 절연 반사층을 형성할 수 있다. 앞서 설명한 예비 절연층(도시하지 않음)은 하부 절연층(133)과 통합될 수 있다. 따라서, 오믹 반사층(131) 주위에 형성된 예비 절연층에 기인하여, 하부 절연층(133)의 두께가 위치에 따라 다를 수 있다. 즉, 오믹 반사층(131) 상의 하부 절연층(133)이 오믹 반사층(131) 주위의 하부 절연층(133)보다 얇을 수 있다.
- [220] 하부 절연층(133)은 사진 및 식각 공정을 통해 패터닝될 수 있으며, 이에 따라, 하부 절연층(133)은 관통홀들(130a) 내에서 제1 도전형 반도체층(123)을 노출시키는 제1 개구부(133a)를 가지며, 또한, 각 발광셀 상에서 오믹 반사층(131)을 노출시키는 제2 개구부(133b)를 가진다. 나아가, 하부 절연층(133)은 기판(121)의 가장자리 근처에서 기판(121) 상면을 노출시킬 수 있다.
- [221] 도 20a 및 도 20b를 참조하면, 하부 절연층(133) 상에 제1 패드 금속층(135a), 제2 패드 금속층(135b), 제3 패드 금속층(135c) 및 연결부들(135ab)이 형성된다.
- [222] 연결부들(135ab)은 제1 발광셀(C1) 내지 제7 발광셀(C7)을 전기적으로 연결하여 발광셀들(C1~C7)의 직렬 어레이를 형성한다. 제1 발광셀(C1)은 직렬 어레이의 첫단에 위치하며, 제7 발광셀(C7)은 직렬 어레이의 끝단에 위치한다.
- [223] 특히, 연결부들(135ab)은 각각 하나의 발광셀의 제1 도전형 반도체층(123)과 그것에 이웃하는 발광셀의 제2 도전형 반도체층(127)을 전기적으로 연결한다. 연결부들(135ab)은 하부 절연층(133)의 제1 개구부들(133a)을 통해 관통홀들(130a) 내에 노출된 제1 도전형 반도체층(123)에 전기적으로 접속할 수 있으며, 하부 절연층(133)의 제2 개구부들(133b)을 통해 노출된 오믹 반사층(131)에 전기적으로 접속할 수 있다. 나아가, 연결부들(135ab)은 제1 도전형 반도체층(123)과 오믹 반사층(131)에 직접 접촉할 수 있다.
- [224] 연결부들(135ab)은 이웃하는 발광셀들을 연결하기 위해 셀 분리 영역(ISO)을 지난다. 도 20a에 도시한 바와 같이, 각각의 연결부(135ab)는 기판(121) 상의 모폴로지의 영향을 줄이기 위해, 하나의 발광셀의 제1 도전형 반도체층(123)의 가장자리들 중 오직 하나의 가장자리의 상부를 지날 수 있다. 즉, 본 실시예에

있어서, 각 발광셀의 제1 도전형 반도체층(123)은 네 개의 가장자리들을 가지며, 연결부(135ab)는 이 가장자리들 중 오직 하나의 가장자리 상부를 지나도록 형성될 수 있다. 연결부(135ab)가 전기적 연결에 불필요하게 셀 분리 영역(ISO)을 지나는 것을 방지하여 연결부(135ab)가 모폴로지의 영향으로 손상되는 것을 줄일 수 있다. 그러나 본 발명이 이에 한정되는 것은 아니며, 연결부(135ab)의 형상은 다양하게 변형될 수 있다.

- [225] 한편, 제1 패드 금속층(135a)은 발광셀들의 직렬 어레이의 끝단에 위치한 마지막 발광셀(C7) 상에 위치하고, 제2 패드 금속층(135b)은 첫단에 위치한 제1 발광셀(C1) 상에 위치한다. 제1 패드 금속층(135a)은 마지막 발광셀(C7)의 제2 도전형 반도체층(127) 상부 영역 내에 한정되어 위치할 수 있으며, 제2 패드 금속층(135b)은 제1 발광셀(C1)의 상부 영역 내에 한정되어 위치할 수 있다.
- [226] 제1 패드 금속층(135a)은 마지막 발광셀(C7) 상에서 하부 절연층(133)의 제1 개구부(133a)를 통해 제1 도전형 반도체층(123)에 전기적으로 접속한다. 제1 패드 금속층(135a)은 제1 도전형 반도체층(123)에 직접 접촉할 수 있다. 따라서, 제1 패드 금속층(135a)은 제1 도전형 반도체층(123)에 오믹 콘택하는 오믹층을 포함할 수 있다.
- [227] 한편, 제2 패드 금속층(135b)은 제1 발광셀(C1) 상에서 하부 절연층(133)의 제2 개구부(133b)를 통해 오믹 반사층(131)에 전기적으로 접속한다. 제2 패드 금속층(135b)은 오믹 반사층(131)에 직접 접촉할 수 있다. 나아가, 도 20a에 도시한 바와 같이, 제2 패드 금속층(135b)은 연결부(135ab)에 의해 둘러싸일 수 있다. 이에 따라, 제2 패드 금속층(135b)과 연결부(135ab) 사이에 경계 영역이 형성될 수 있으며, 이 경계 영역에 하부 절연층(133)이 노출될 수 있다.
- [228] 제3 패드 금속층들(135c)은 발광셀들(C2~C6) 상에 배치된다. 본 실시예에 있어서, 제3 패드 금속층들(135c)은 특히 제1 및 제2 패드 금속층들(135a, 135b)이 배치되지 않은 발광셀들(C2~C6)에 배치된다. 그러나 다른 실시예에 있어서, 제3 패드 금속층(135c)이 제1 및 제2 패드 금속층들(135a, 135b)이 배치된 발광셀들(C7, C1) 상에도 배치될 수 있다. 제3 패드 금속층들(135c)은 또한 도 20a에 도시한 바와 같이 오믹 반사층들(131) 상부 영역 내에 한정되어 배치될 수 있다. 다만, 제3 패드 금속층들(135c)은 하부 절연층(133)에 의해 오믹 반사층(131)으로부터 이격된다.
- [229] 상기 제1 패드 금속층(135a), 제2 패드 금속층(135b), 제3 패드 금속층(135c) 및 연결부들(135ab)은 동일 재료로 동일 공정에서 함께 형성될 수 있다. 예컨대, 상기 제1 패드 금속층(135a), 제2 패드 금속층(135b), 제3 패드 금속층(135c) 및 연결부들(135ab)은 접착층으로서 Ti, Cr, Ni 등을 포함할 수 있으며, 금속 반사층으로 Al을 포함할 수 있다. 나아가, 상기 제1 패드 금속층(135a), 제2 패드 금속층(135b), 제3 패드 금속층(135c) 및 연결부들(135ab)은 Sn과 같은 금속 원소의 확산을 방지하기 위한 확산 방지층 및 확산 방지층의 산화를 방지하기 위한 산화 방지층을 더 포함할 수 있다. 확산 방지층으로서는 예를 들어 Cr, Ti,

Ni, Mo, TiW 또는 W 등이 사용될 수 있으며, 산화방지층으로서는 Au가 사용될 수 있다.

[230] 본 실시예에서 상기 제1 패드 금속층(135a), 제2 패드 금속층(135b), 제3 패드 금속층(135c) 및 연결부들(135ab)을 동일 공정에서 함께 형성함으로써 공정을 단순화할 수 있다. 그러나 본 발명은 이에 한정되는 것은 아니며, 제3 패드 금속층(135c)을 별개의 공정으로 하부 절연층(133) 상에 형성할 수도 있다. 이 경우, 제3 패드 금속층(135c)은 금속 반사층을 포함하지 않을 수도 있다.

[231] 도 21a 및 도 21b를 참조하면, 제1 패드 금속층(135a), 제2 패드 금속층(135b), 제3 패드 금속층(135c) 및 연결부들(135ab)을 덮는 상부 절연층(137)이 형성된다. 상부 절연층(137)은 제1 패드 금속층(135a)을 노출시키는 개구부들(137a), 제2 패드 금속층(135b)을 노출시키는 개구부(137b) 및 제3 패드 금속층들(135c)을 노출시키는 개구부들(137c)을 가진다. 상기 개구부들(137a, 137b, 137c)은 각각 제1 패드 금속층(135a), 제2 패드 금속층(135b) 및 제3 패드 금속층(135c)의 영역들 상부에 한정되어 배치될 수 있다.

[232] 본 실시예에 있어서, 복수의 개구부들(137a)이 도시되어 있으나, 이에 한정되는 것은 아니며, 하나의 개구부(137a)가 사용될 수도 있다. 또한, 단일의 개구부(137b)가 도시되어 있으나, 복수의 개구부(137b)가 형성될 수도 있다. 나아가, 각각의 제3 패드 금속층(135c)이 2개의 개구부들(137c)에 의해 노출되는 것으로 도시하였으나, 이에 한정되는 것은 아니며, 각각의 제3 패드 금속층(135c)이 하나의 개구부(137c) 또는 3개 이상의 복수의 개구부(137c)에 의해 노출될 수 있으며, 나아가, 각각의 제3 패드 금속층(135c)을 노출시키는 개구부들(137c)의 개수는 서로 다를 수도 있다. 예를 들어, 제3 패드 금속층(135c)이 상대적으로 넓은 경우, 더 많은 수의 개구부들(137c)이 그 위에 배치될 수 있다.

[233] 한편, 상부 절연층(137)의 개구부(137b)는 하부 절연층(133)의 제2 개구부(133b)로부터 횡방향으로 이격되어 배치될 수 있다. 상부 절연층(137)의 개구부(137b)와 하부 절연층(133)의 제2 개구부(133b)를 서로 중첩하지 않도록 이격시킴으로써, 오믹 반사층(131)이 솔더 등에 의해 오염되는 것을 방지할 수 있다. 그러나 본 발명은 이에 한정되는 것은 아니며, 하부 절연층(133)의 제2 개구부(133b)와 상부 절연층(137)의 개구부(137b)가 서로 중첩될 수도 있다.

[234] 한편, 상부 절연층(137)은 또한 기판(121)의 가장자리를 따라 하부 절연층(133)의 가장자리를 덮을 수 있으며, 기판(121)의 가장자리 근처의 일부 영역을 노출시킬 수 있다. 상부 절연층(137)의 가장자리는 연결부들(135ab)로부터 적어도 19um 이격되도록 형성될 수 있다.

[235] 상부 절연층(137)은 실리콘 산화막 또는 실리콘 질화막으로 형성될 수 있으며, 나아가 분포 브래그 반사기로 형성될 수도 있다.

[236] 도 22a 및 도 22b를 참조하면, 상부 절연층(137) 상에 제1 범프 패드(139a) 및 제2 범프 패드(139b)가 형성된다.

- [237] 제1 범프 패드(139a)는 상부 절연층(137)의 개구부(137a)를 통해 제1 패드 금속층(135a)에 전기적으로 접속하고, 제2 범프 패드(139b)는 상부 절연층(137)의 개구부(137b)를 통해 제2 패드 금속층(135b)에 전기적으로 접속한다. 나아가, 제1 범프 패드(139a) 및 제2 범프 패드(139b)는 각각 상부 절연층(137)의 개구부들(137c)을 통해 제3 패드 금속층들(135c)에 접속한다.
- [238] 제1 및 제2 범프 패드(139a, 139b)는 도 22a에 도시한 바와 같이 복수의 발광셀들에 걸쳐서 형성될 수 있다. 상부 절연층(137)이 발광셀들과 제1 및 제2 범프 패드들(139a, 139b) 사이에서 전기적 단락을 방지한다. 또한, 제3 패드 금속층(135c)은 하부 절연층(133)에 의해 오믹 반사층(131)으로부터 전기적으로 절연되므로, 제1 및 제2 범프 패드들(139a, 139b)이 제3 패드 금속층(135c)에 접속하더라도 전기적 단락이 발생되지 않는다.
- [239] 제1 및 제2 범프 패드들(139a, 139b)이 형성된 후, 기관(121)의 하면을 그라인딩 및/또는 래핑 공정을 통해 부분적으로 제거하여 기관(121) 두께를 감소시킬 수 있다. 이어서, 기관(121)을 개별 칩 단위로 분할함으로써 서로 분리된 발광 다이오드가 제공된다. 이때, 상기 기관(121)은 레이저 스크라이빙 기술을 이용하여 분리될 수 있다.
- [240] 본 실시예에 따르면, 제1 패드 금속층(135a) 및 제2 패드 금속층(135b)을 경유하여 제1 및 제2 범프 패드들(139a, 139b)을 통해 방출되는 열 경로에 추가하여 제3 패드 금속층들(135c)을 경유하여 제1 및 제2 범프 패드들(139a, 139b)을 통해 방출되는 열 경로가 추가될 수 있다. 특히, 제1 패드 금속층(135a) 및 제2 패드 금속층(135b)이 접속되지 않는 발광셀들(C2~C6)에 제3 패드 금속층들(135c)을 배치함으로써 이들 발광셀들(C2~C6)의 방열 성능이 개선될 수 있다.
- [241] 도 23은 본 발명의 또 다른 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 평면도들이다. 이하에서는, 중복을 피하기 위해 본 실시예의 발광 다이오드에 대해 도 14의 실시예와 다른 점에 대해 상세히 설명하며, 동일한 내용에 대해서는 간략하게 설명하거나 설명을 생략하기로 한다.
- [242] 도 23을 참조하면, 본 실시예에 따른 발광 다이오드는 기관(121) 상에 3개의 발광셀들(C1, C2, C3)이 배치되며, 이들 발광셀들이 연결부들(135ab)에 의해 직렬 연결된다. 발광셀들(C1, C2, C3)은 셀 분리 영역(ISO)에 의해 서로 분리된다. 한편, 앞의 실시예에서 기관(121) 가장자리를 따라 발광셀들 주위에 기관(121) 상면이 노출되었으나, 본 실시예에서 기관(121)의 가장자리들이 제1 도전형 반도체층(123)으로 덮이도록 도시된다. 그러나 이에 한정되는 것은 아니며, 기관(121) 상면이 그 가장자리를 따라 노출될 수도 있다.
- [243] 한편, 하부 절연층(133)은 발광셀들(C1~C3)을 대부분 덮고 셀 분리 영역(ISO)을 덮는다. 다만, 하부 절연층(133)은 각 발광셀들(C1~C3)의 관통홀들(130a) 내에 개구부들(133a)을 가지며, 또한, 제1 발광셀(C1) 상의 오믹 반사층(131)을 노출시키는 개구부(133b)를 가진다. 또한, 본 실시예에 있어서, 기관(121)

가장자리 근처의 제1 도전형 반도체층(123)이 하부 절연층(123)의 외부에 노출될 수 있다.

- [244] 제1 패드 금속층(135a)은 제3 발광셀(C3) 상에 배치되며, 하부 절연층(133)의 제1 개구부(133a)를 통해 제3 발광셀(C3)의 제1 도전형 반도체층(123)에 전기적으로 접속된다.
- [245] 제2 패드 금속층(135b)은 제1 발광셀(C1) 상에 배치되며, 하부 절연층(133)의 개구부(133b)를 통해 오믹 반사층(131)에 전기적으로 접속된다.
- [246] 한편, 제3 패드 금속층들(135c)이 각 발광셀들(C1~C3) 상부에 배치된다. 본 실시예에 있어서, 제1 발광셀(C1) 상부에 하나의 제3 패드 금속층(135c)이 연결부(135ab) 주위에 배치되고, 제2 발광셀(C2) 상부에 2개의 제3 패드 금속층들(135c)이 서로 대향하여 제2 발광셀(C2)의 양측 가장자리 근처에 배치되며, 제3 발광셀(C3) 상부에 하나의 제3 패드 금속층(135c)이 배치된다. 제1 발광셀(C1) 상부의 제1 패드 금속층(135c)은 제2 패드 금속층(135b)의 반대측에 배치될 수 있다.
- [247] 한편, 상부 절연층(137)은 제1 내지 제3 패드 금속층들(135a, 135b, 135c) 및 연결부들(135ab)을 덮으며, 하부 절연층(133)의 가장자리를 덮는다. 하부 절연층(137)은 제1 패드 금속층(135a)을 노출시키는 제1 개구부들(137a), 제2 패드 금속층(135b)을 노출시키는 제2 개구부(137b) 및 제3 패드 금속층들(135c)을 노출시키는 제3 개구부들(137c)을 가진다.
- [248] 제1 범프 패드(139a) 및 제2 범프 패드(139b)는 각각 3개의 발광셀들(C1, C2, C3) 모두에 걸쳐 배치된다. 제1 범프 패드(139a)는 상부 절연층(137)의 제1 개구부들(137a)을 통해 제1 패드 금속층(135a)에 접속함과 아울러 제3 개구부들(137c)을 통해 제3 패드 금속층들(135c)에 접속된다. 또한, 제2 범프 패드(139b)는 상부 절연층(137)의 제2 개구부들(137b)을 통해 제2 패드 금속층(135b)에 접속함과 아울러 제3 개구부들(137c)을 통해 제3 패드 금속층들(135c)에 접속된다.
- [249] 도 24는 본 발명의 또 다른 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 평면도이다.
- [250] 도 24를 참조하면, 본 실시예에 따른 발광 다이오드는 도 23을 참조하여 설명한 발광 다이오드와 대체로 유사하나, 제2 발광셀(C2) 상의 제3 패드 금속층(135c)의 형상에 차이가 있다. 즉, 상기 제3 패드 금속층(135c)은 제2 발광셀(C2) 영역 상에 한정되지 않고 셀 분리 영역들(ISO)을 지나 이웃하는 발광셀들, 즉 제1 발광셀(C1) 및 제3 발광셀(C3)의 상부 영역으로 확장된다. 또한, 본 실시예에 있어서, 제1 발광셀(C1) 상의 제3 패드 금속층(135c)과 제2 발광셀(C2) 상의 제3 패드 금속층(135c)이 서로 이격되고, 제3 발광셀(C1) 상의 제3 패드 금속층(135c)과 제2 발광셀(C2) 상의 제3 패드 금속층(135c)이 서로 이격된다. 그러나 이들은 서로 연결될 수도 있다.
- [251] 제3 패드 금속층들(135c) 중 적어도 일부는 오믹 반사층(131)의 상부 영역

외부에 배치될 수 있으며, 나아가 연결부(135ab)의 양측에서 셀 분리 영역(ISO) 내에 배치될 수 있다. 이에 따라, 셀 분리 영역(ISO)으로 진행하는 광을 반사시킬 수 있어 광 추출 효율을 향상시킬 수 있다.

- [252] 도 25는 본 발명의 또 다른 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 평면도이다.
- [253] 도 25를 참조하면, 본 실시예에 따른 발광 다이오드는 도 23을 참조하여 설명한 발광 다이오드와 대체로 유사하나, 제3 패드 금속층들(135c)의 형상에 차이가 있다. 즉, 제3 패드 금속층들(135c) 각각은 하나의 발광셀의 상부 영역 내에 한정되지 않고 이웃하는 발광셀들에 걸쳐서 배치된다. 제3 패드 금속층들(135c) 셀 분리 영역(ISO) 내에서 연결부(135ab)의 양측에 배치되어 셀 분리 영역(ISO)의 넓은 면적을 덮으며, 셀 분리 영역(ISO)으로 진행하는 광을 반사시킬 수 있어 광 추출 효율을 향상시킬 수 있다.
- [254] 도 26은 본 발명의 또 다른 실시예에 따른 발광 다이오드를 설명하기 위한 평면도이다.
- [255] 도 26을 참조하면, 본 실시예에 따른 발광 다이오드는 도 24를 참조하여 설명한 발광 다이오드와 대체로 유사하나, 제1 패드 금속층(135a) 및 연결부들(135ab)이 발광셀들(C1, C2, C3)의 관통홀들(130a)을 통해 제1 도전형 반도체층(123)에 전기적으로 접속하는 대신, 메사 외부에 노출된 제1 도전형 반도체층(123)에 전기적으로 접속하는 것에 차이가 있다.
- [256] 제1 패드 금속층(135a)은 제3 발광셀(C3)의 제2 도전형 반도체층(127) 주위에 노출된 제1 도전형 반도체층(123)에 접속하며, 연결부들(135ab)은 제1 발광셀(C1) 및 제2 발광셀(C2)의 제2 도전형 반도체층들(127) 주위에 노출된 제1 도전형 반도체층(123)에 접속한다.
- [257] 한편, 각 발광셀들(C1, C2, C3) 상에 제3 패드 금속층(135c)이 배치되며, 적어도 하나의 제3 패드 금속층(135c)은 셀 분리 영역(ISO)을 지나 두 개의 발광셀들에 걸쳐서 배치될 수 있다. 또한, 본 실시예에 있어서, 이웃하는 제3 패드 금속층들(135c)이 서로 이격된 것으로 도시하나, 이들은 서로 연결될 수도 있다.
- [258] 본 실시예에 따르면, 제3 패드 금속층(135c)의 면적을 증가시켜 열 방출 효율을 개선할 수 있다.
- [259] 도 27은 본 발명의 또 다른 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 평면도이다.
- [260] 도 27을 참조하면, 본 실시예에 따른 발광 다이오드는 도 14 또는 도 23을 참조하여 설명한 발광 다이오드와 대체로 유사하나, 8개의 발광셀들(C1~C8)을 포함하고, 이들 발광셀들(C1~C8)이 4x2의 행렬로 배열된 것에 차이가 있다. 즉, 아래 열에 4개의 발광셀들(C1~C4)이 배치되고, 위 열에 다시 4개의 발광셀들(C5~C8)이 배치되어 있다. 이들 발광셀들(C1~C8)은 연결부들(135ab)에 의해 서로 직렬 연결된다.
- [261] 제1 범프 패드(139a)는 위 열의 발광셀들(C5~C8) 상부에 걸쳐 배치되며, 제2

- 범프 패드(139b)는 아래 열의 발광셀들(C1~C4) 상부에 걸쳐 배치된다. 제1 범프 패드(139a)는 직렬 어레이의 끝 단에 위치한 제8 발광셀(C8)의 상부에서 상부 절연층(137)의 제1 개구부(137a)를 통해 제1 패드 금속층(135a)에 접속한다. 제2 범프 패드(139b)는 직렬 어레이의 첫 단에 위치한 제1 발광셀(C1)의 상부에서 상부 절연층(137)의 제2 개구부(137b)를 통해 제2 패드 금속층(135b)에 접속한다.
- [262] 또한, 제2 내지 제7 발광셀들(C2~C7) 상부에 각각 제3 패드 금속층(135c)이 배치되고, 제1 및 제2 범프 패드들(139a, 139b)은 상부 절연층(137)의 제3 개구부들(137c)을 통해 제3 패드 금속층들(135c)에 접속된다.
- [263] 이에 따라, 제1 발광셀(C1)에서 생성된 열은 제2 패드 금속층(135b)을 통해 제2 범프 패드(139b)로 전달될 수 있고, 제8 발광셀(C8)에서 생성된 열은 제1 패드 금속층(135a)을 통해 제1 범프 패드(139a)로 전달되어 방출될 수 있다. 또한, 제2 내지 제7 발광셀들(C2~C7)에서 생성된 열은 연결부들(135ab)을 통해 상부 절연층(137)을 거쳐 제1 또는 제2 범프 패드(139a, 139b)로 전달됨과 아울러, 오믹 반사층(131) 및 하부 절연층(133)을 거쳐 제3 패드 금속층(135c)을 통해 제1 또는 제2 범프 패드(139a, 139b)에 전달되어 방출될 수 있다.
- [264] 따라서, 제3 패드 금속층들(135c)을 배치함으로써 발광 다이오드의 방열 성능이 향상된다.
- [265] 도 28는 본 발명의 또 다른 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 평면도이다.
- [266] 도 28를 참조하면, 본 실시예에 따른 발광 다이오드는 도 27를 참조하여 설명한 발광 다이오드와 대체로 유사하나, 제1 패드 금속층(135a), 연결부들(135ab) 및 제3 패드 금속층(135c)의 배치 및 형상에 차이가 있다.
- [267] 즉, 제1 내지 제4 발광셀들(C1~C4)과 제5 내지 제8 발광셀들(C5~C8) 사이에 제3 패드 금속층들(135c)이 추가로 배치되며, 이들 제3 패드 금속층들(135c)을 추가함에 따라, 제1 패드 금속층(135a) 및 연결부들(135ab)의 형상이 변형된다. 제2 패드 금속층(135b)의 형상도 변형될 수 있다.
- [268] 제3 패드 금속층들(135c)이 추가됨에 따라, 각 발광셀 상에는 열 방출 통로가 적어도 두 개 이상 형성될 수 있다. 또한, 제3 패드 금속층들(135c) 중 일부는 발광셀의 상부 영역 내에 한정되어 배치되고, 나머지 제3 패드 금속층들(135c)은 셀 분리 영역(ISO)을 지나 복수의 발광셀들 상부 영역에 걸쳐서 배치된다.
- [269] 또한, 제3 패드 금속층들(135c) 중 일부는 제1 범프 패드(139a) 또는 제2 범프 패드(139b)의 하부 영역 내에 한정되지 않고 제1 및 제2 범프 패드들(139a, 139b)의 하부 영역 외부로 연장된다.
- [270] 이에 따라, 열 방출 효율을 개선함과 아울러, 셀 분리 영역(ISO)으로 진행되는 광을 반사시킬 수 있어 광 추출 효율을 개선할 수 있다.
- [271] 도 29는 본 발명의 일 실시예에 따른 발광 다이오드를 적용한 조명 장치를 설명하기 위한 분해 사시도이다.
- [272] 도 29를 참조하면, 본 실시예에 따른 조명 장치는, 확산 커버(1010), 발광 소자

모듈(1020) 및 바디부(1030)를 포함한다. 바디부(1030)는 발광 소자 모듈(1020)을 수용할 수 있고, 확산 커버(1010)는 발광 소자 모듈(1020)의 상부를 커버할 수 있도록 바디부(1030) 상에 배치될 수 있다.

- [273] 바디부(1030)는 발광 소자 모듈(1020)을 수용 및 지지하여, 발광 소자 모듈(1020)에 전기적 전원을 공급할 수 있는 형태이면 제한되지 않는다. 예를 들어, 도시된 바와 같이, 바디부(1030)는 바디 케이스(1031), 전원 공급 장치(1033), 전원 케이스(1035), 및 전원 접속부(1037)를 포함할 수 있다.
- [274] 전원 공급 장치(1033)는 전원 케이스(1035) 내에 수용되어 발광 소자 모듈(1020)과 전기적으로 연결되며, 적어도 하나의 IC칩을 포함할 수 있다. 상기 IC칩은 발광 소자 모듈(1020)로 공급되는 전원의 특성을 조절, 변환 또는 제어할 수 있다. 전원 케이스(1035)는 전원 공급 장치(1033)를 수용하여 지지할 수 있고, 전원 공급 장치(1033)가 그 내부에 고정된 전원 케이스(1035)는 바디 케이스(1031)의 내부에 위치할 수 있다. 전원 접속부(115)는 전원 케이스(1035)의 하단에 배치되어, 전원 케이스(1035)와 결속될 수 있다. 이에 따라, 전원 접속부(1037)는 전원 케이스(1035) 내부의 전원 공급 장치(1033)와 전기적으로 연결되어, 외부 전원이 전원 공급 장치(1033)에 공급될 수 있는 통로 역할을 할 수 있다.
- [275] 발광 소자 모듈(1020)은 기관(1023) 및 기관(1023) 상에 배치된 발광 소자(1021)를 포함한다. 발광 소자 모듈(1020)은 바디 케이스(1031) 상부에 마련되어 전원 공급 장치(1033)에 전기적으로 연결될 수 있다.
- [276] 기관(1023)은 발광 소자(1021)를 지지할 수 있는 기관이면 제한되지 않으며, 예를 들어, 배선을 포함하는 인쇄회로기판일 수 있다. 기관(1023)은 바디 케이스(1031)에 안정적으로 고정될 수 있도록, 바디 케이스(1031) 상부의 고정부에 대응하는 형태를 가질 수 있다. 발광 소자(1021)는 상술한 본 발명의 실시예들에 따른 발광 다이오드들 중 적어도 하나를 포함할 수 있다.
- [277] 확산 커버(1010)는 발광 소자(1021) 상에 배치되며, 바디 케이스(1031)에 고정되어 발광 소자(1021)를 커버할 수 있다. 확산 커버(1010)는 투광성 재질을 가질 수 있으며, 확산 커버(1010)의 형태 및 광 투과성을 조절하여 조명 장치의 지향 특성을 조절할 수 있다. 따라서 확산 커버(1010)는 조명 장치의 이용 목적 및 적용 태양에 따라 다양한 형태로 변형될 수 있다.
- [278] 도 30은 본 발명의 또 다른 실시예에 따른 발광 다이오드를 적용한 디스플레이 장치를 설명하기 위한 단면도이다.
- [279] 본 실시예의 디스플레이 장치는 표시패널(2110), 표시패널(2110)에 광을 제공하는 백라이트 유닛 및, 상기 표시패널(2110)의 하부 가장자리를 지지하는 패널 가이드를 포함한다.
- [280] 표시패널(2110)은 특별히 한정되지 않고, 예컨대, 액정층을 포함하는 액정표시패널일 수 있다. 표시패널(2110)의 가장자리에는 상기 게이트 라인으로 구동신호를 공급하는 게이트 구동 PCB가 더 위치할 수 있다. 여기서, 게이트

구동 PCB는 별도의 PCB에 구성되지 않고, 박막 트랜지스터 기판상에 형성될 수도 있다.

[281] 백라이트 유닛은 적어도 하나의 기판 및 복수의 발광 소자(2160)를 포함하는 광원 모듈을 포함한다. 나아가, 백라이트 유닛은 바텀커버(2180), 반사 시트(2170), 확산 플레이트(2131) 및 광학 시트들(2130)을 더 포함할 수 있다.

[282] 바텀커버(2180)는 상부로 개구되어, 기판, 발광 소자(2160), 반사 시트(2170), 확산 플레이트(2131) 및 광학 시트들(2130)을 수납할 수 있다. 또한, 바텀커버(2180)는 패널 가이드와 결합될 수 있다. 기판은 반사 시트(2170)의 하부에 위치하여, 반사 시트(2170)에 둘러싸인 형태로 배치될 수 있다. 다만, 이에 한정되지 않고, 반사 물질이 표면에 코팅된 경우에는 반사 시트(2170) 상에 위치할 수도 있다. 또한, 기판은 복수로 형성되어, 복수의 기판들이 나란히 배치된 형태로 배치될 수 있으나, 이에 한정되지 않고, 단일의 기판으로 형성될 수도 있다.

[283] 발광 소자(2160)는 상술한 본 발명의 실시예들에 따른 발광 다이오드를 포함할 수 있다. 발광 소자(2160)들은 기판 상에 일정한 패턴으로 규칙적으로 배열될 수 있다. 또한, 각각의 발광 소자(2160) 상에는 렌즈(2210)가 배치되어, 복수의 발광 소자(2160)들로부터 방출되는 광을 균일성을 향상시킬 수 있다.

[284] 확산 플레이트(2131) 및 광학 시트들(2130)은 발광 소자(2160) 상에 위치한다. 발광 소자(2160)로부터 방출된 광은 확산 플레이트(2131) 및 광학 시트들(2130)을 거쳐 면 광원 형태로 표시패널(2110)로 공급될 수 있다.

[285] 이와 같이, 본 발명의 실시예들에 따른 발광 소자는 본 실시예와 같은 직하형 디스플레이 장치에 적용될 수 있다.

[286] 도 31은 본 발명의 또 다른 실시예에 따른 발광 다이오드를 적용한 디스플레이 장치를 설명하기 위한 단면도이다.

[287] 본 실시예에 따른 백라이트 유닛이 구비된 디스플레이 장치는 영상이 디스플레이되는 표시패널(3210), 표시패널(3210)의 배면에 배치되어 광을 조사하는 백라이트 유닛을 포함한다. 나아가, 상기 디스플레이 장치는, 표시패널(3210)을 지지하고 백라이트 유닛이 수납되는 프레임(240) 및 상기 표시패널(3210)을 감싸는 커버(3240, 3280)를 포함한다.

[288] 표시패널(3210)은 특별히 한정되지 않고, 예컨대, 액정층을 포함하는 액정표시패널일 수 있다. 표시패널(3210)의 가장자리에는 상기 게이트 라인으로 구동신호를 공급하는 게이트 구동 PCB가 더 위치할 수 있다. 여기서, 게이트 구동 PCB는 별도의 PCB에 구성되지 않고, 박막 트랜지스터 기판상에 형성될 수도 있다. 표시패널(3210)은 그 상하부에 위치하는 커버(3240, 3280)에 의해 고정되며, 하부에 위치하는 커버(3280)는 백라이트 유닛과 결속될 수 있다.

[289] 표시패널(3210)에 광을 제공하는 백라이트 유닛은 상면의 일부가 개구된 하부 커버(3270), 하부 커버(3270)의 내부 일 측에 배치된 광원 모듈 및 상기 광원 모듈과 나란하게 위치되어 점광을 면광으로 변환하는 도광판(3250)을 포함한다.

또한, 본 실시예의 백라이트 유닛은 도광판(3250) 상에 위치되어 광을 확산 및 집광시키는 광학 시트들(3230), 도광판(3250)의 하부에 배치되어 도광판(3250)의 하부방향으로 진행하는 광을 표시패널(3210) 방향으로 반사시키는 반사시트(3260)를 더 포함할 수 있다.

[290] 광원 모듈은 기관(3220) 및 상기 기관(3220)의 일면에 일정 간격으로 이격되어 배치된 복수의 발광 소자(3110)를 포함한다. 기관(3220)은 발광 소자(3110)를 지지하고 발광 소자(3110)에 전기적으로 연결된 것이면 제한되지 않으며, 예컨대, 인쇄회로기판일 수 있다. 발광 소자(3110)는 상술한 본 발명의 실시예들에 따른 발광 다이오드를 적어도 하나 포함할 수 있다. 광원 모듈로부터 방출된 광은 도광판(3250)으로 입사되어 광학 시트들(3230)을 통해 표시패널(3210)로 공급된다. 도광판(3250) 및 광학 시트들(3230)을 통해, 발광 소자(3110)들로부터 방출된 점 광원이 면 광원으로 변형될 수 있다.

[291] 이와 같이, 본 발명의 실시예들에 따른 발광 소자는 본 실시예와 같은 에지형 디스플레이 장치에 적용될 수 있다.

[292] 도 32는 본 발명의 또 다른 실시예에 따른 발광 다이오드를 헤드 램프에 적용한 예를 설명하기 위한 단면도이다.

[293] 도 32를 참조하면, 상기 헤드 램프는, 램프 바디(4070), 기관(4020), 발광 소자(4010) 및 커버 렌즈(4050)를 포함한다. 나아가, 상기 헤드 램프는, 방열부(4030), 지지랙(4060) 및 연결 부재(4040)를 더 포함할 수 있다.

[294] 기관(4020)은 지지랙(4060)에 의해 고정되어 램프 바디(4070) 상에 이격 배치된다. 기관(4020)은 발광 소자(4010)를 지지할 수 있는 기관이면 제한되지 않으며, 예컨대, 인쇄회로기판과 같은 도전 패턴을 갖는 기관일 수 있다. 발광 소자(4010)는 기관(4020) 상에 위치하며, 기관(4020)에 의해 지지 및 고정될 수 있다. 또한, 기관(4020)의 도전 패턴을 통해 발광 소자(4010)는 외부의 전원과 전기적으로 연결될 수 있다. 또한, 발광 소자(4010)는 상술한 본 발명의 실시예들에 따른 발광 다이오드를 적어도 하나 포함할 수 있다.

[295] 커버 렌즈(4050)는 발광 소자(4010)로부터 방출되는 광이 이동하는 경로 상에 위치한다. 예컨대, 도시된 바와 같이, 커버 렌즈(4050)는 연결 부재(4040)에 의해 발광 소자(4010)로부터 이격되어 배치될 수 있고, 발광 소자(4010)로부터 방출된 광을 제공하고자 하는 방향에 배치될 수 있다. 커버 렌즈(4050)에 의해 헤드 램프로부터 외부로 방출되는 광의 지향각 및/또는 색상이 조절될 수 있다. 한편, 연결 부재(4040)는 커버 렌즈(4050)를 기관(4020)과 고정시킴과 아울러, 발광 소자(4010)를 둘러싸도록 배치되어 발광 경로(4045)를 제공하는 광 가이드 역할을 할 수도 있다. 이때, 연결 부재(4040)는 광 반사성 물질로 형성되거나, 광 반사성 물질로 코팅될 수 있다. 한편, 방열부(4030)는 방열핀(4031) 및/또는 방열팬(4033)을 포함할 수 있고, 발광 소자(4010) 구동 시 발생하는 열을 외부로 방출시킨다.

[296] 이와 같이, 본 발명의 실시예들에 따른 발광 소자는 본 실시예와 같은 헤드

램프, 특히, 차량용 헤드 램프에 적용될 수 있다.

- [297] 이상에서, 본 발명의 다양한 실시예들에 대해 설명하였으나, 본 발명은 이들 실시예들에 한정되는 것은 아니다. 또한, 하나의 실시예에 대해서 설명한 사항이나 구성요소는 본 발명의 기술적 사상을 벗어나지 않는 한, 다른 실시예에도 적용될 수 있다.

청구범위

- [청구항 1] 제1 도전형 반도체층;
 상기 제1 도전형 반도체층 상에 배치되고, 제2 도전형 반도체층 및 상기 제1 도전형 반도체층과 제2 도전형 반도체층 사이에 배치된 활성층을 포함하는 메사;
 상기 메사 상에 배치되어 상기 제2 도전형 반도체층에 오믹 콘택하는 오믹 반사층;
 상기 메사 및 오믹 반사층을 덮되, 상기 제1 도전형 반도체층 및 상기 오믹 반사층을 부분적으로 노출시키는 하부 절연층;
 상기 하부 절연층 상에 배치되며, 상기 제1 도전형 반도체층에 전기적으로 접속된 제1 패드 금속층;
 상기 하부 절연층 상에 배치되며, 상기 제1 패드 금속층으로부터 수평 방향으로 이격된 금속 반사층; 및
 상기 제1 패드 금속층 및 상기 금속 반사층을 덮으며, 상기 제1 패드 금속층을 노출시키는 개구부를 가지는 상부 절연층을 포함하되,
 상기 금속 반사층의 적어도 일부는 상기 메사 측면을 덮는 발광 다이오드.
- [청구항 2] 청구항 1에 있어서,
 상기 메사는 상기 제1 도전형 반도체층을 노출시키는 관통홀을 포함하고,
 상기 하부 절연층은 상기 관통홀 내에서 상기 제1 도전형 반도체층을 노출시키는 개구부를 가지며,
 상기 제1 패드 금속층은 상기 하부 절연층의 개구부를 통해 상기 제1 도전형 반도체층에 전기적으로 접속하는 발광 다이오드.
- [청구항 3] 청구항 1에 있어서,
 상기 하부 절연층은 상기 메사 외부에서 상기 제1 도전형 반도체층을 노출시키도록 배치되고,
 상기 제1 패드 금속층은 상기 메사 외부에 노출된 제1 도전형 반도체층에 전기적으로 접속하는 발광 다이오드.
- [청구항 4] 청구항 1에 있어서,
 상기 하부 절연층 상에 배치되고, 상기 오믹 반사층에 전기적으로 접속된 제2 패드 금속층을 더 포함하되, 상기 금속 반사층은 또한 상기 제2 패드 금속층으로부터 수평 방향으로 이격된 발광 다이오드.
- [청구항 5] 청구항 4에 있어서,
 상기 금속 반사층은 상기 제1 패드 금속층 및 제2 패드 금속층과 동일재료로 형성되어 동일 레벨에 위치하는 발광 다이오드.
- [청구항 6] 청구항 4에 있어서,
 상기 상부 절연층은 상기 제2 패드 금속층을 노출시키는 개구부를 더 포함하는 발광 다이오드.

- [청구항 7] 청구항 6에 있어서,
상기 상부 절연층의 개구부들에 의해 노출된 상기 제1 패드 금속층 및 제2 패드 금속층의 상면에 각각 접속하는 제1 범프 패드 및 제2 범프 패드를 더 포함하는 발광 다이오드.
- [청구항 8] 청구항 7에 있어서,
상기 상부 절연층은 상기 금속 반사층을 노출시키는 개구부를 포함하고, 상기 제1 범프 패드 또는 제2 범프 패드는 상기 상부 절연층의 개구부를 통해 상기 금속 반사층에 접속하는 발광 다이오드.
- [청구항 9] 청구항 8에 있어서,
상기 제1 패드 금속층, 제2 패드 금속층 및 상기 금속 반사층을 노출시키는 개구부들은 서로 중첩하지 않도록 횡방향으로 이격된 발광 다이오드.
- [청구항 10] 청구항 6에 있어서,
상기 제1 패드 금속층 또는 상기 제2 패드 금속층을 노출시키는 개구부를 통해 상기 금속 반사층이 노출되는 발광 다이오드.
- [청구항 11] 청구항 4에 있어서,
상기 제1 패드 금속층은 상기 제2 패드 금속층을 둘러싸는 발광 다이오드.
- [청구항 12] 청구항 1에 있어서,
상기 제1 패드 금속층은 상기 메사 영역 상부에 한정되어 배치되고, 상기 금속 반사층은 링 형상으로 상기 제1 패드 금속층을 둘러싸는 발광 다이오드.
- [청구항 13] 청구항 1에 있어서,
상기 금속 반사층은 상기 메사 상면 및 상기 메사 주위의 제1 도전형 반도체층을 부분적으로 덮는 발광 다이오드.
- [청구항 14] 청구항 13에 있어서,
상기 금속 반사층은 상기 기판 상부에 복수의 영역들에 나뉘어 배치된 발광 다이오드.
- [청구항 15] 청구항 14에 있어서,
상기 금속 반사층은 상기 메사의 모서리들 근처에 나뉘어 배치되고, 상기 제1 패드 금속층은 상기 메사의 가장자리들 근처에서 제1 도전형 반도체층에 전기적으로 접속하는 발광 다이오드.
- [청구항 16] 청구항 15에 있어서,
상기 메사는 가장자리들 근처에 홈들을 가지고, 상기 제1 패드 금속층은 상기 홈들 내에서 상기 제1 도전형 반도체층에 전기적으로 접속하는 발광 다이오드.
- [청구항 17] 청구항 1에 있어서,
기판을 더 포함하되,
상기 제1 도전형 반도체층은 상기 기판 상에 배치되고, 활성층에서

- 생성된 광은 상기 기판을 통해 외부로 방출되는 발광 다이오드.
- [청구항 18] 제1 도전형 반도체층;
 상기 제1 도전형 반도체층 상에 배치되고, 제2 도전형 반도체층 및 상기 제1 도전형 반도체층과 제2 도전형 반도체층 사이에 배치된 활성층을 포함하는 메사;
 상기 메사 상에 배치되어 상기 제2 도전형 반도체층에 오믹 콘택하는 오믹 반사층;
 상기 메사 및 오믹 반사층을 덮되, 상기 제1 도전형 반도체층 및 상기 오믹 반사층을 부분적으로 노출시키는 하부 절연층;
 상기 하부 절연층 상에 배치되며, 상기 제1 도전형 반도체층에 전기적으로 접속된 제1 패드 금속층;
 상기 하부 절연층 상에 배치되고, 상기 오믹 반사층에 전기적으로 접속된 제2 패드 금속층;
 상기 하부 절연층 상에 배치되며, 상기 제1 패드 금속층 및 제2 패드 금속층으로부터 수평 방향으로 이격된 제3 패드 금속층; 및
 상기 제1, 제2 및 제3 패드 금속층을 덮으며, 상기 제1 패드 금속층 및 제2 패드 금속층을 노출시키는 개구부들을 가지는 상부 절연층을 포함하는 발광 다이오드.
- [청구항 19] 청구항 18에 있어서,
 상기 제1 패드 금속층에 접속된 제1 범프 패드 및 제2 패드 금속층에 접속된 제2 범프 패드를 더 포함하고,
 상기 제3 패드 금속층은 상기 제1 범프 패드 또는 제2 범프 패드에 접속된 발광 다이오드.
- [청구항 20] 청구항 18에 있어서,
 상기 제3 패드 금속층은 적어도 부분적으로 상기 오믹 반사층에 중첩하는 발광 다이오드.
- [청구항 21] 각각 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 복수의 발광셀들;
 각 발광셀의 제2 도전형 반도체층 상에 오믹 콘택하는 오믹 반사층;
 상기 발광셀들 및 오믹 반사층들을 덮되, 각 발광셀의 제1 도전형 반도체층 및 오믹 반사층을 노출시키는 개구부들을 가지는 하부 절연층;
 상기 하부 절연층 상에 배치되며, 이웃하는 발광셀들을 전기적으로 직렬 연결하여 발광셀들의 직렬 어레이를 형성하기 위한 연결부(들);
 상기 하부 절연층의 개구부를 통해 상기 직렬 어레이의 끝단에 배치된 마지막 발광셀의 제1 도전형 반도체층에 전기적으로 접속하는 제1 패드 금속층;
 상기 하부 절연층의 개구부를 통해 상기 직렬 어레이의 첫단에 배치된 제1 발광셀의 오믹 반사층에 전기적으로 접속하는 제2 패드 금속층;

상기 하부 절연층 상에 배치되며, 상기 연결부(들), 상기 제1 및 제2 패드 금속층들로부터 이격된 적어도 하나의 제3 패드 금속층;

상기 연결부(들) 및 상기 제1 내지 제3 패드 금속층을 덮되, 상기 제1 내지 제3 패드 금속층의 상면을 각각 노출시키는 개구부들을 가지는 상부 절연층; 및

상기 상부 절연층의 개구부들에 의해 노출된 상기 제1 패드 금속층 및 제2 패드 금속층의 상면에 각각 접속하는 제1 범프 패드 및 제2 범프 패드를 포함하되,

상기 제1 및 제2 범프 패드들 중 적어도 하나는 상기 상부 절연층의 개구부를 통해 상기 제3 패드 금속층에 접속하는 발광 다이오드.

[청구항 22] 청구항 21에 있어서,

상기 제1 및 제2 범프 패드들은 적어도 두 개의 발광셀들 상부에 걸쳐서 배치된 발광 다이오드.

[청구항 23] 청구항 22에 있어서,

상기 적어도 하나의 제3 패드 금속층은 상기 오믹 반사층들 상부 영역 내에 한정되어 위치하는 발광 다이오드.

[청구항 24] 청구항 23에 있어서,

상기 제3 패드 금속층은 상기 하부 절연층에 의해 상기 오믹 반사층으로부터 이격된 발광 다이오드.

[청구항 25] 청구항 22에 있어서,

상기 적어도 하나의 제3 패드 금속층은 복수 개이고, 상기 복수의 제3 패드 금속층들이 2개 이상의 발광셀들 상부에 나뉘어 배치된 발광 다이오드.

[청구항 26] 청구항 25에 있어서,

상기 제3 패드 금속층들 중 적어도 하나는 상기 상부 절연층의 적어도 2개의 개구부들을 통해 노출되는 발광 다이오드.

[청구항 27] 청구항 21에 있어서,

상기 제1 패드 금속층은 상기 마지막 발광셀의 상부 영역 내에 한정되어 배치되고, 상기 제2 패드 금속층은 상기 제1 발광셀의 상부 영역 내에 한정되어 배치된 발광 다이오드.

[청구항 28] 청구항 21에 있어서,

상기 연결부(들) 및 상기 제1 내지 제3 패드 금속층은 동일재료로 형성되어 동일 레벨에 위치하는 발광 다이오드.

[청구항 29] 청구항 21에 있어서,

상기 오믹 콘택층을 노출시키는 상기 하부 절연층의 개구부와 상기 제2 패드 금속층을 노출시키는 상기 상부 절연층의 개구부는 서로 중첩하지 않도록 횡방향으로 이격된 발광 다이오드.

[청구항 30] 청구항 21에 있어서,

적어도 하나의 발광셀은 상기 제2 도전형 반도체층 및 활성층을 관통하여 상기 제1 도전형 반도체층을 노출시키는 관통홀을 가지고,
상기 연결부는 상기 관통홀을 통해 상기 발광셀의 제1 도전형 반도체층에 전기적으로 접속하는 발광 다이오드.

[청구항 31] 청구항 21에 있어서,

상기 상부 절연층은 상기 기판의 가장자리와 상기 발광셀들 사이의 영역을 덮되, 상기 상부 절연층의 가장자리로부터 상기 연결부까지의 거리는 15 μ m 이상인 발광 다이오드.

[청구항 32] 청구항 21에 있어서,

상기 연결부(들)은 상기 하부 절연층의 개구부를 통해 노출된 제1 도전형 반도체층 및 오믹 반사층에 직접 접촉하는 발광 다이오드.

[청구항 33] 각각 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 복수의 발광셀들;

이웃하는 발광셀들을 전기적으로 직렬 연결하여 발광셀들의 직렬 어레이를 형성하기 위한 연결부(들);

상기 직렬 어레이의 끝단에 배치된 마지막 발광셀의 제1 도전형 반도체층에 전기적으로 접속하는 제1 패드 금속층;

상기 직렬 어레이의 첫단에 배치된 제1 발광셀의 제2 도전형 반도체층에 전기적으로 접속하는 제2 패드 금속층;

상기 연결부(들), 상기 제1 및 제2 패드 금속층들로부터 이격된 적어도 하나의 제3 패드 금속층; 및

각각 상기 복수의 발광셀들 중 적어도 2개의 발광셀들에 걸쳐 배치되고, 상기 제1 패드 금속층 및 제2 패드 금속층의 상면에 각각 접속하는 제1 범프 패드 및 제2 범프 패드를 포함하되,

상기 제3 패드 금속층 각각은 상기 제1 범프 패드 또는 상기 제2 범프 패드에 접속된 발광 다이오드.

[청구항 34] 청구항 33에 있어서,

상기 연결부(들), 상기 제1 내지 제3 패드 금속층들과 상기 발광셀들 사이에 위치하는 하부 절연층을 더 포함하되,

상기 연결부(들) 및 상기 제1 및 제2 패드 금속층들은 각각 상기 하부 절연층의 개구부들을 통해 상기 발광셀들에 전기적으로 접속하고, 상기 제3 패드 금속층은 상기 하부 절연층에 의해 상기 발광셀들로부터 이격된 발광 다이오드.

[청구항 35] 청구항 34에 있어서,

상기 연결부(들), 상기 제1 내지 제3 패드 금속층들을 덮는 상부 절연층을 더 포함하되,

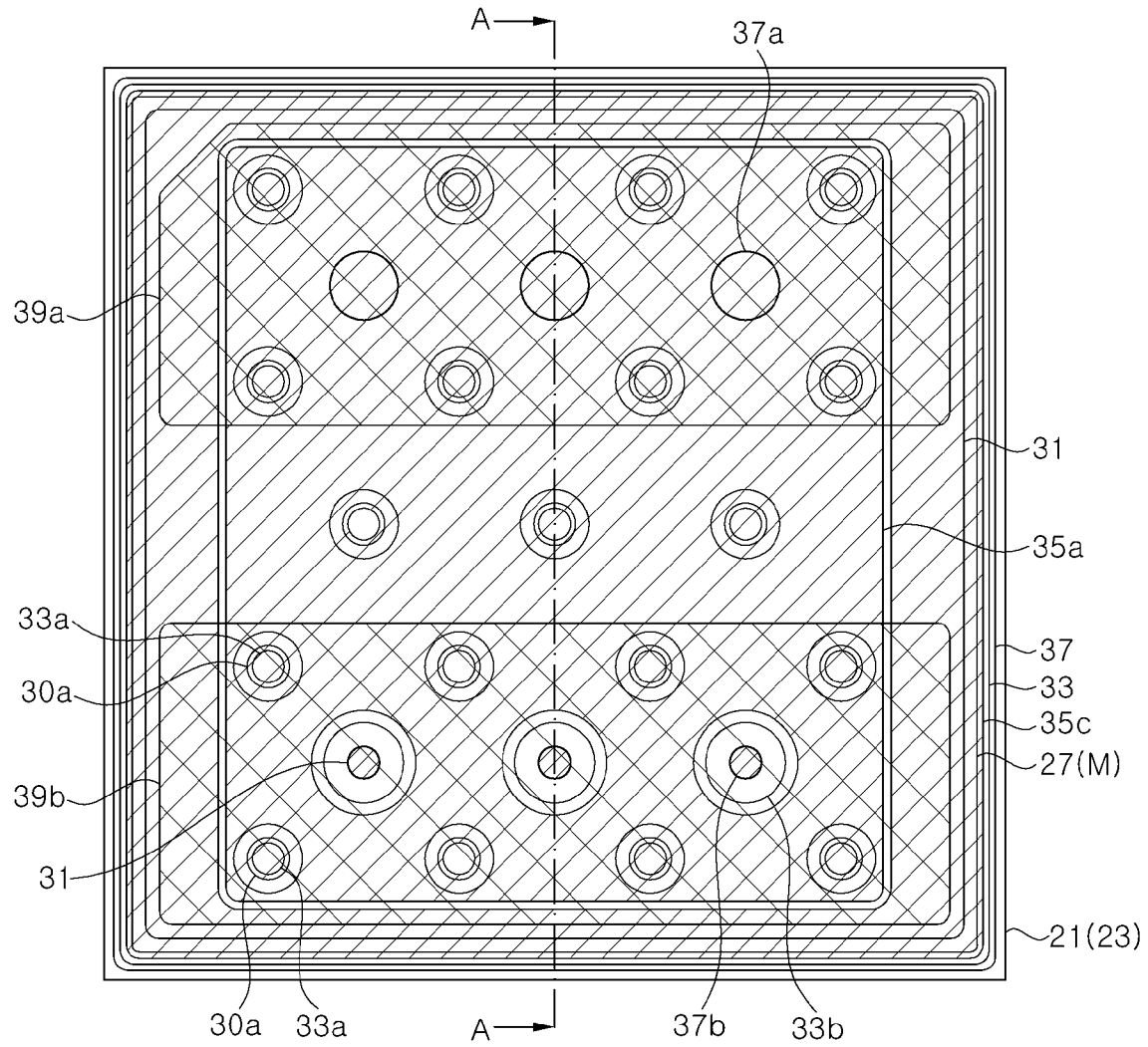
상기 상부 절연층은 각각 상기 제1 내지 제3 패드 금속층들을 노출시키는 개구부들을 갖는 발광 다이오드.

- [청구항 36] 청구항 35에 있어서,
상기 제3 패드 금속층 각각은 상기 발광셀들 상부 영역 내에 한정되어 위치하는 발광 다이오드.
- [청구항 37] 청구항 36에 있어서,
상기 하부 절연층과 상기 발광셀들 사이에 배치되며, 각 발광셀의 제2 도전형 반도체층 상에 오믹 콘택하는 오믹 반사층을 더 포함하되,
상기 제3 패드 금속층 각각은 상기 오믹 반사층들 상부 영역 내에 한정되어 위치하는 발광 다이오드.
- [청구항 38] 각각 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 복수의 발광셀들;
상기 복수의 발광셀들을 덮는 하부 절연층;
상기 하부 절연층 상에 배치되며, 상기 하부 절연층의 개구부들을 통해 상기 발광셀들에 전기적으로 접속되어 이웃하는 발광셀들을 전기적으로 직렬 연결하는 연결부(들);
상기 하부 절연층 상에서 상기 연결부(들)로부터 이격되며, 또한 상기 하부 절연층에 의해 상기 발광셀들로부터 이격된 적어도 하나의 패드 금속층;
상기 연결부(들) 및 상기 패드 금속층을 덮되, 상기 패드 금속층을 노출시키는 개구부(들)을 가지는 상부 절연층; 및
상기 상부 절연층 상에 배치되며 각각 상기 발광셀들 중 하나에 전기적으로 접속된 제1 범프 패드 및 제2 범프 패드를 포함하되,
상기 제1 범프 패드 또는 제2 범프 패드는 상기 상부 절연층의 개구부를 통해 상기 패드 금속층에 접속하는 발광 다이오드.
- [청구항 39] 청구항 18에 있어서,
상기 제1 범프 패드 및 제2 범프 패드는 각각 상기 복수의 발광셀들 중 적어도 2개의 발광셀들에 걸쳐 배치된 발광 다이오드.
- [청구항 40] 청구항 39에 있어서,
상기 패드 금속층은 상기 제1 범프 패드 및 제2 범프 패드가 전기적으로 접속되는 발광셀들 이외의 다른 발광셀 영역 상부에 위치하는 발광 다이오드.
- [청구항 41] 기판 상에 배치된 복수의 발광셀들;
상기 복수의 발광셀들을 덮는 하부 절연층;
상기 하부 절연층 상에 배치되고, 상기 하부 절연층에 의해 상기 복수의 발광셀들로부터 이격된 패드 금속층;
상기 패드 금속층을 덮되, 상기 패드 금속층을 노출시키는 개구부를 가지는 상부 절연층; 및
각각 상기 복수의 발광셀들 중 어느 하나에 접속된 제1 범프 패드 및 제2 범프 패드를 포함하되,

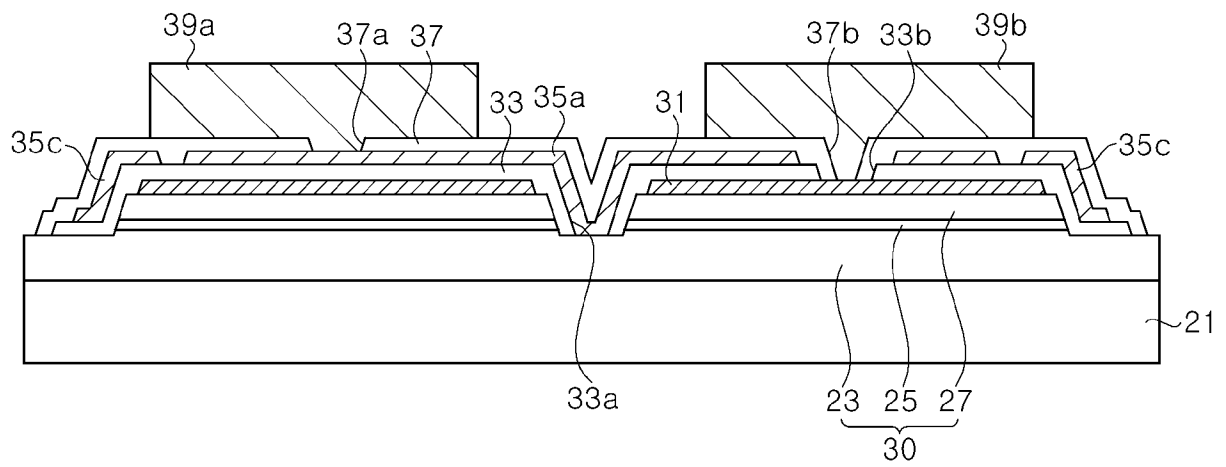
상기 제1 범프 패드 또는 상기 제2 범프 패드는 상기 상부 절연층의 개구부를 통해 상기 패드 금속층에 접속하는 발광 다이오드.

- [청구항 42] 청구항 41에 있어서,
상기 패드 금속층은 상기 복수의 발광셀들 중 적어도 두 개의 발광셀들에 걸쳐서 배치된 발광 다이오드.
- [청구항 43] 청구항 41에 있어서,
상기 패드 금속층은 상기 상부 절연층의 적어도 두 개의 개구부를 통해 노출된 발광 다이오드.
- [청구항 44] 청구항 41에 있어서,
상기 패드 금속층은 상기 제1 범프 패드 또는 상기 제2 범프 패드의 하부 영역 내에 한정되어 위치하는 발광 다이오드.
- [청구항 45] 청구항 41에 있어서,
상기 패드 금속층의 일부는 상기 제1 범프 패드 및 상기 제2 범프 패드의 하부 영역 외부에 위치하는 발광 다이오드.

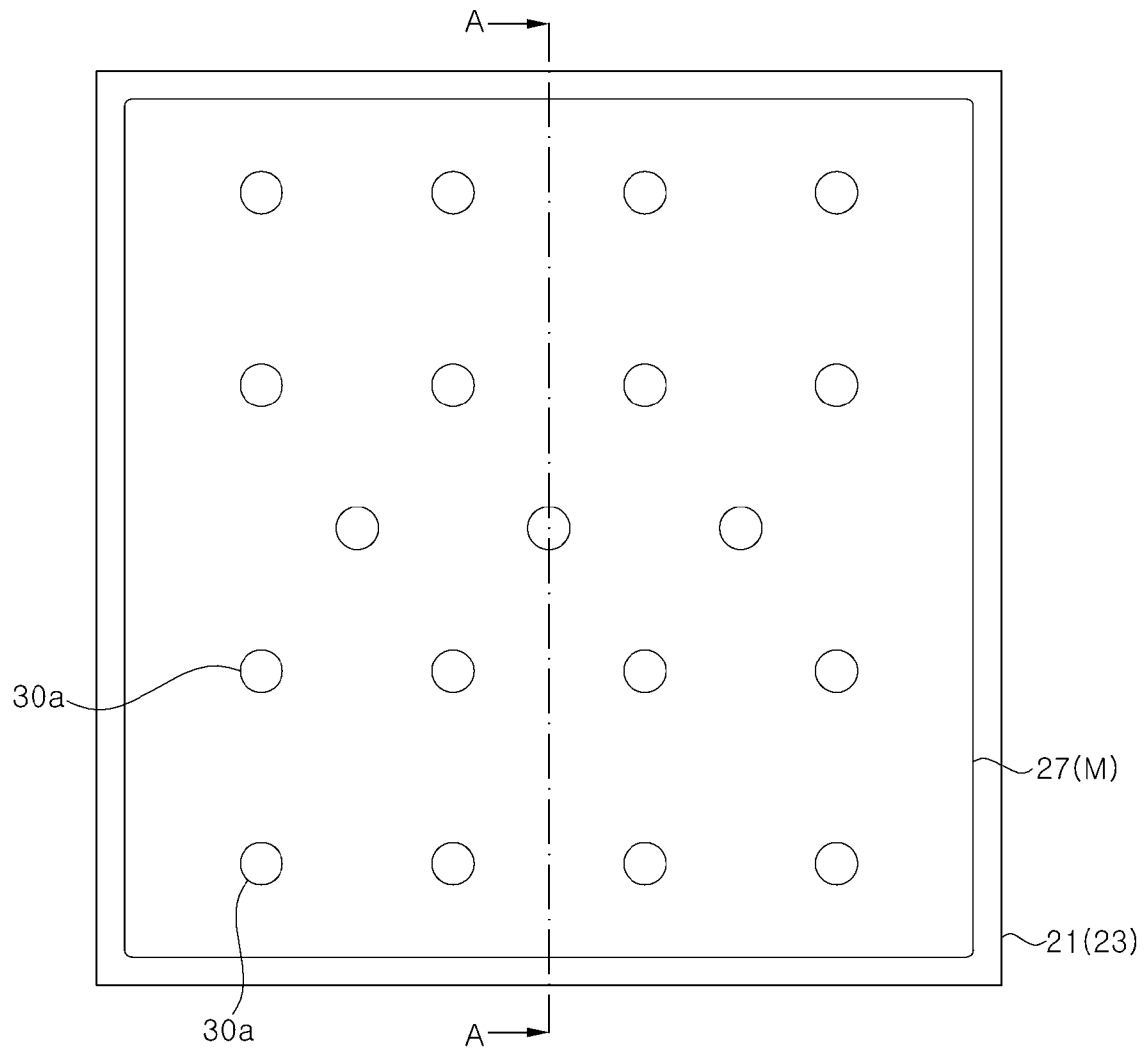
[도1]



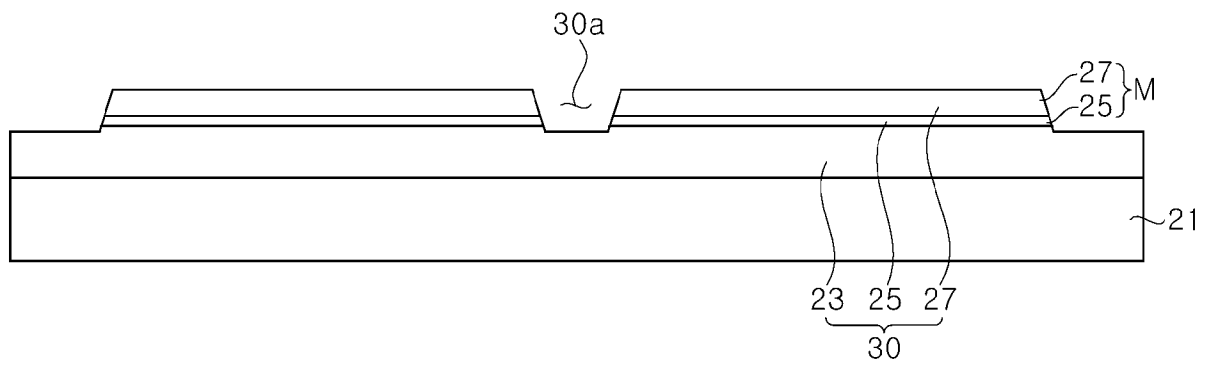
[도2]



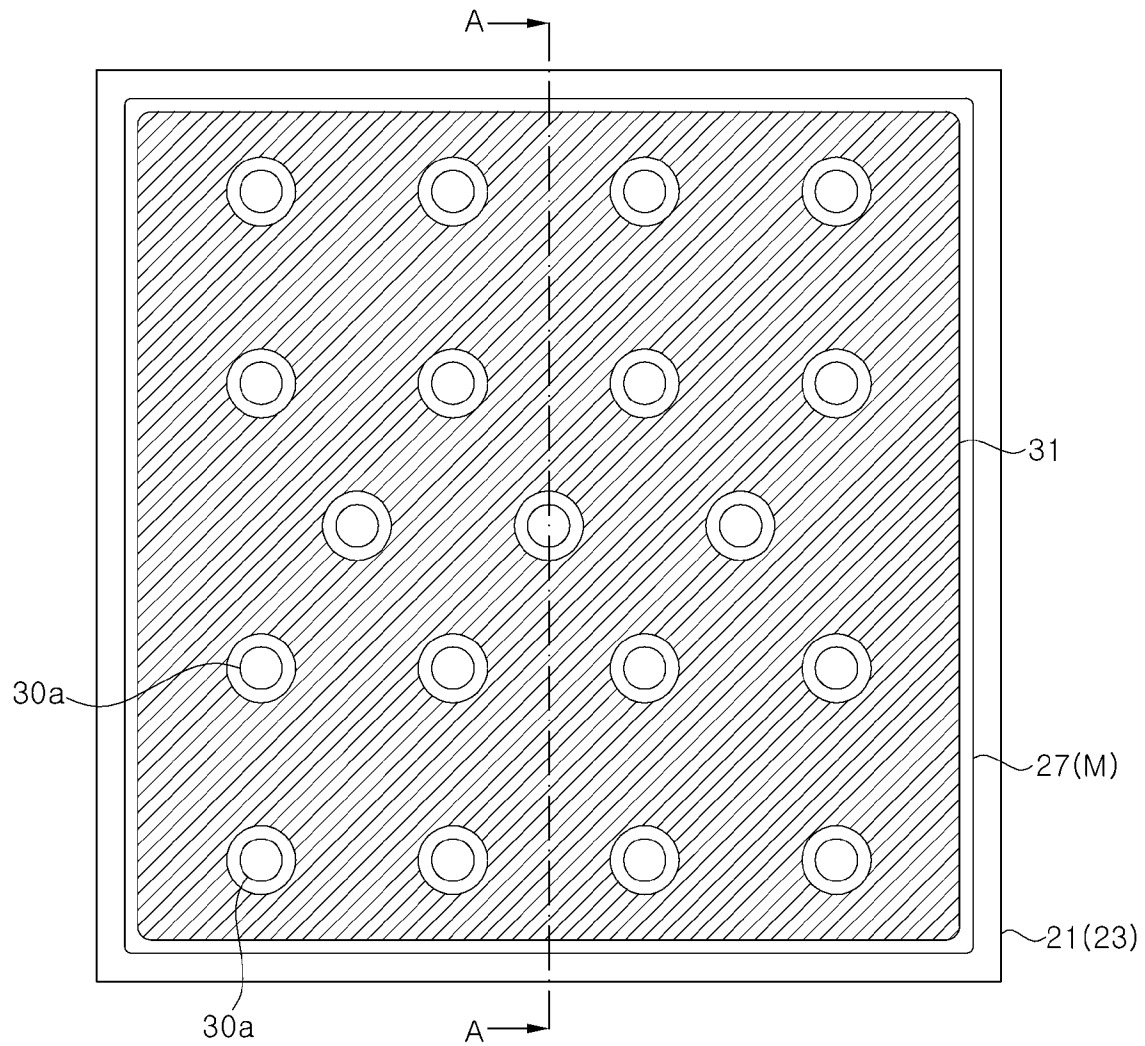
[도3a]



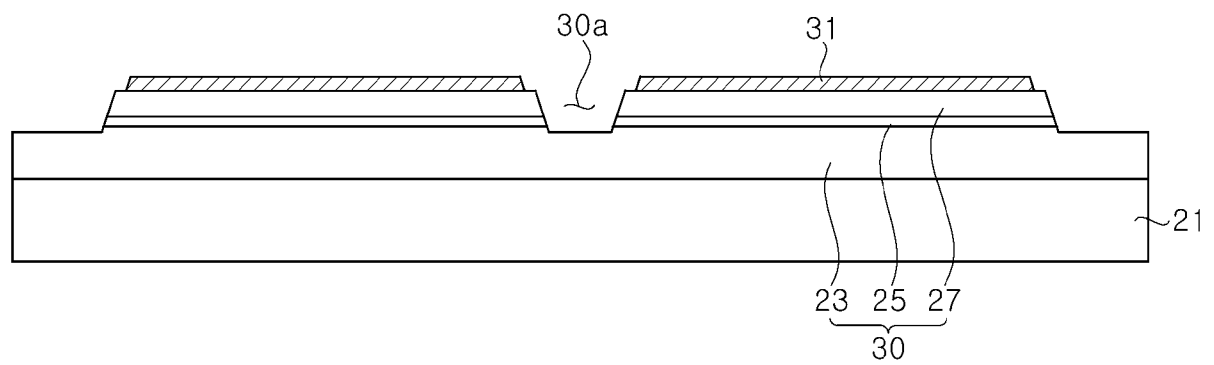
[도3b]



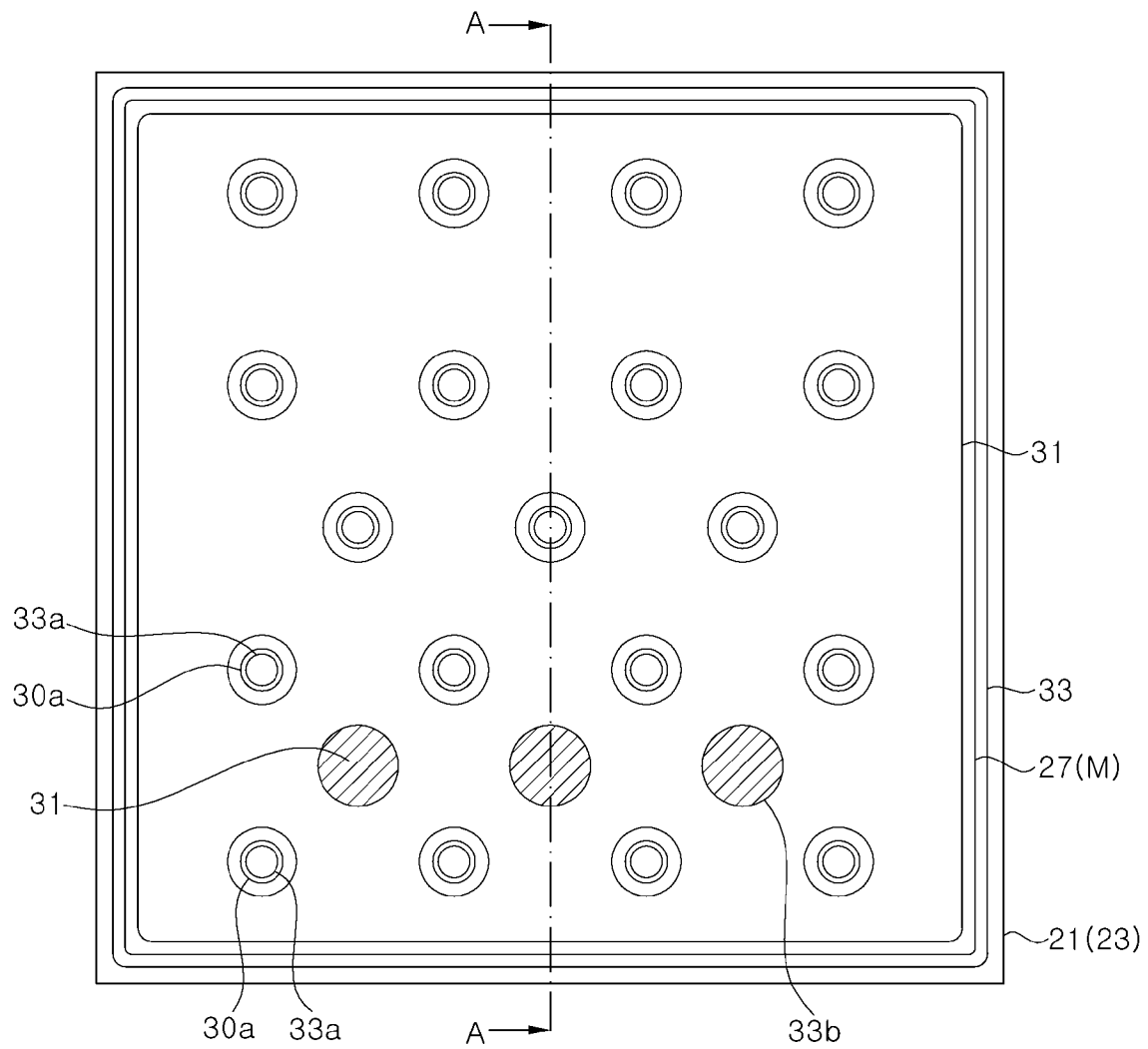
[도4a]



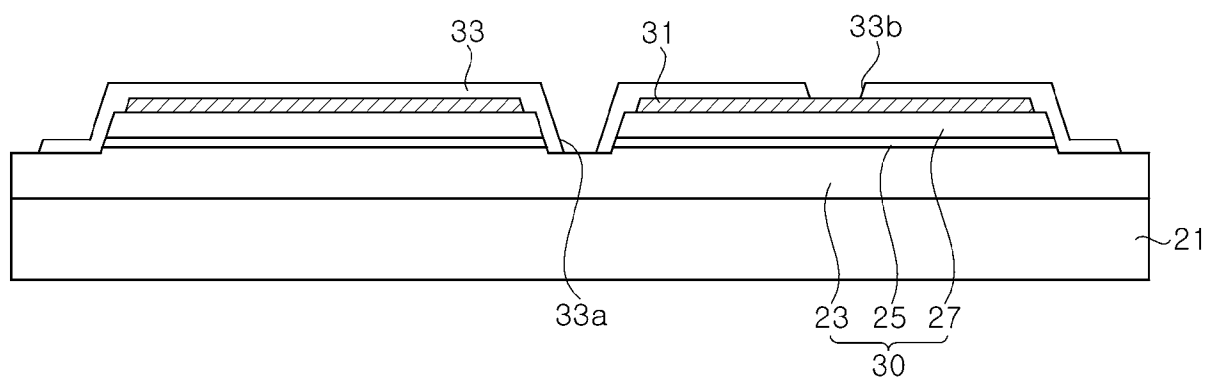
[도4b]



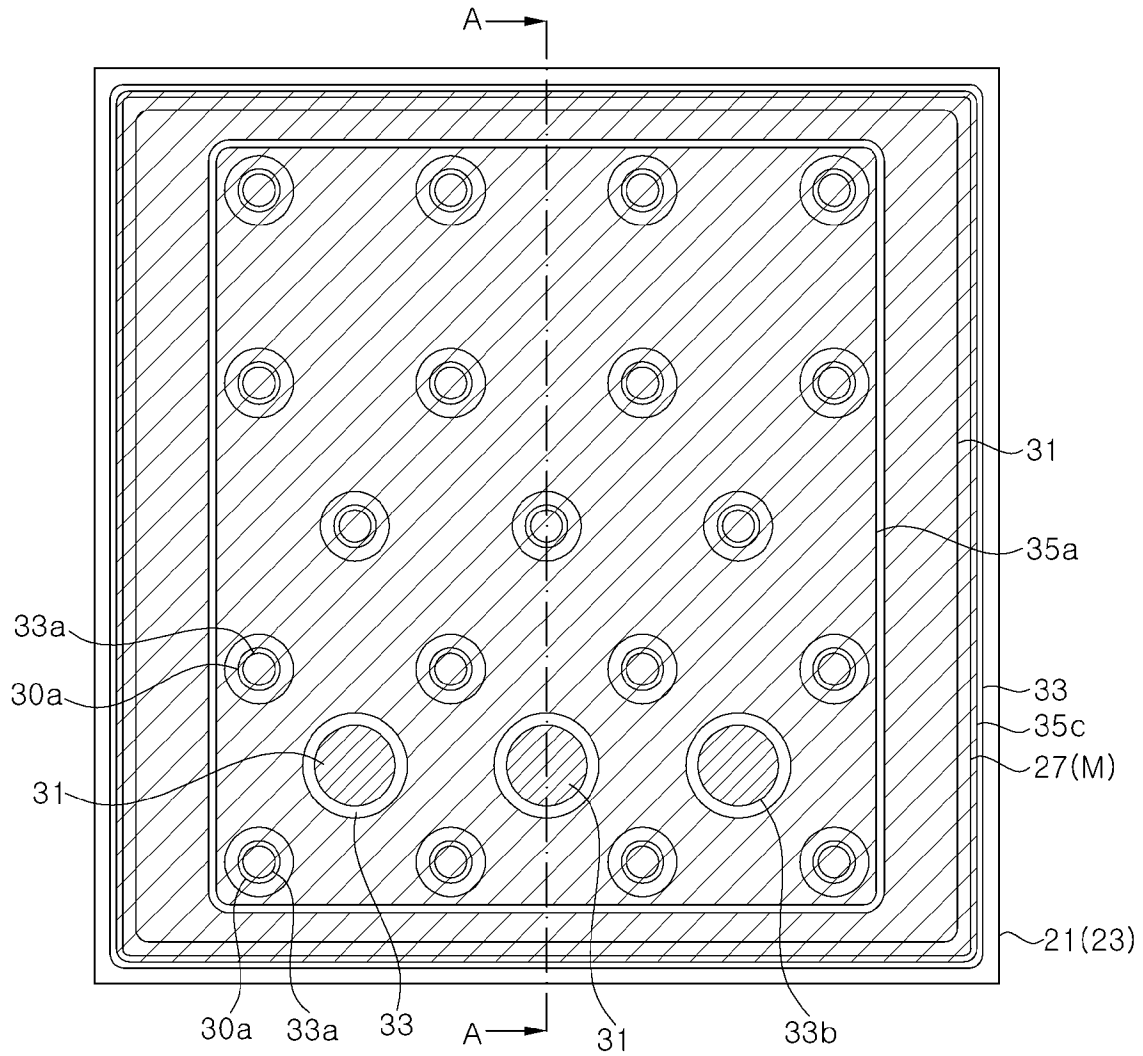
[도5a]



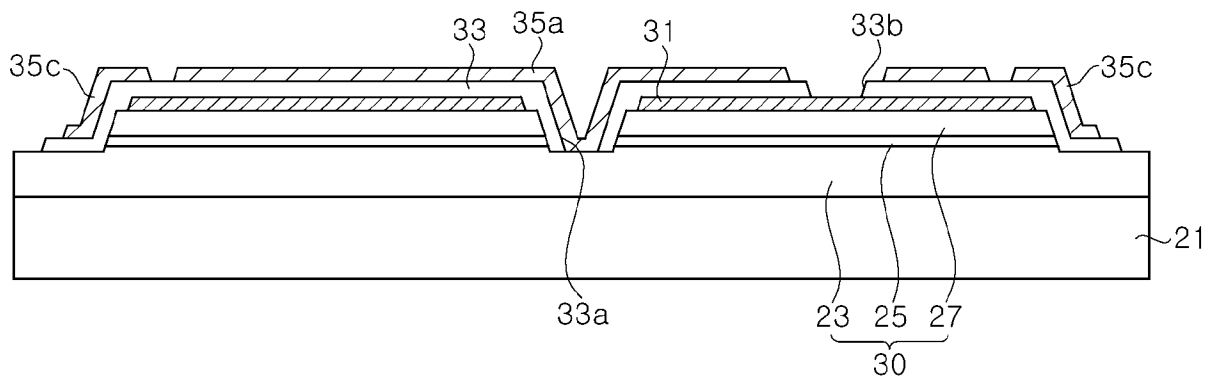
[도5b]



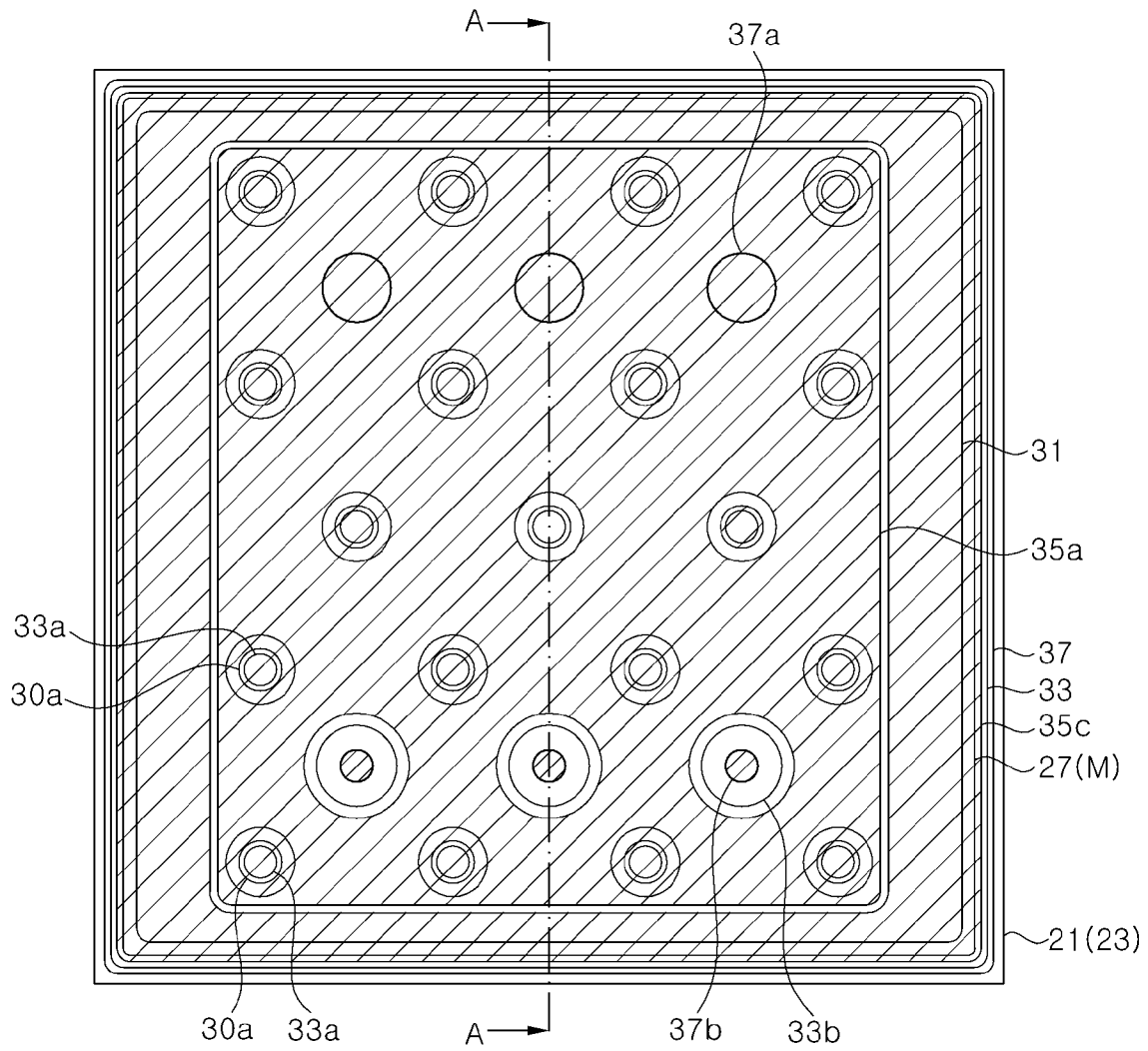
[도6a]



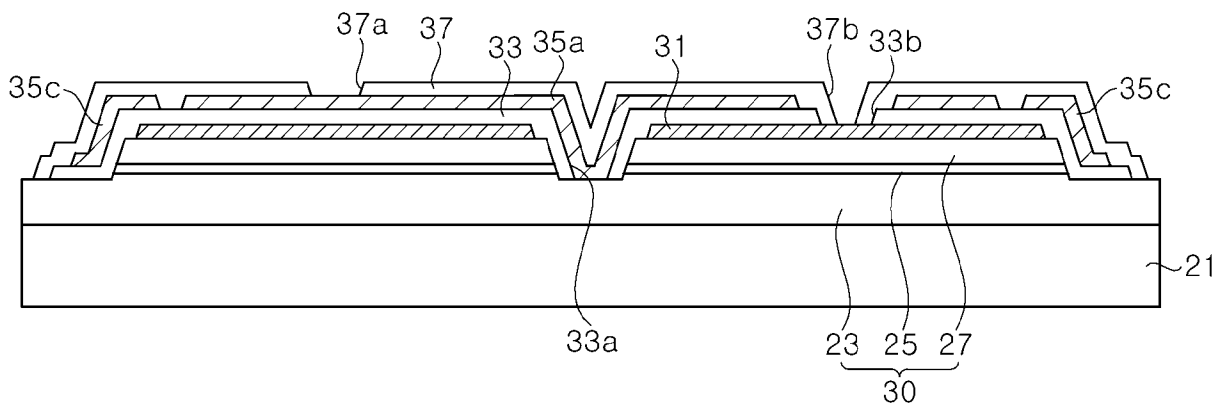
[도6b]



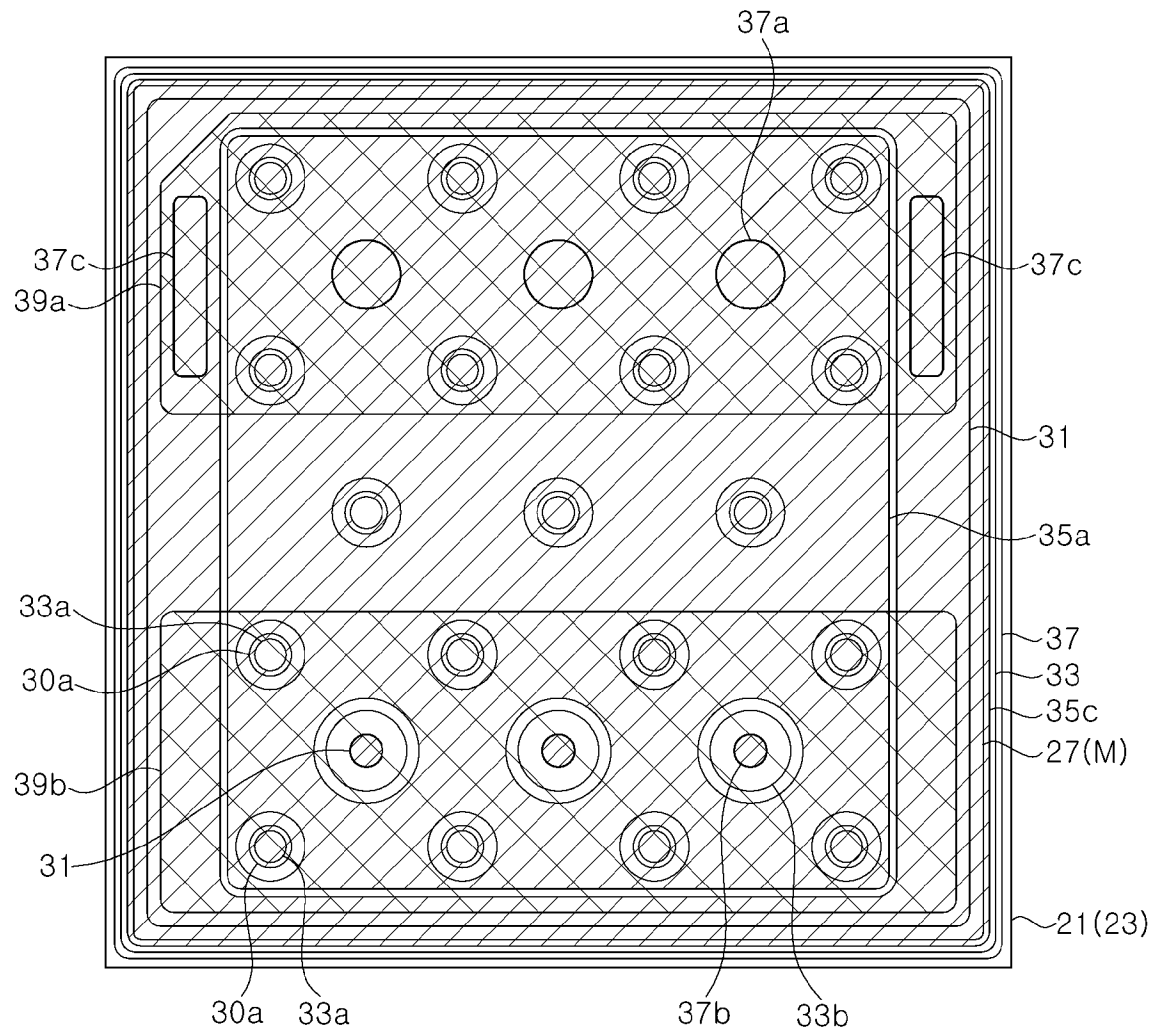
[도7a]



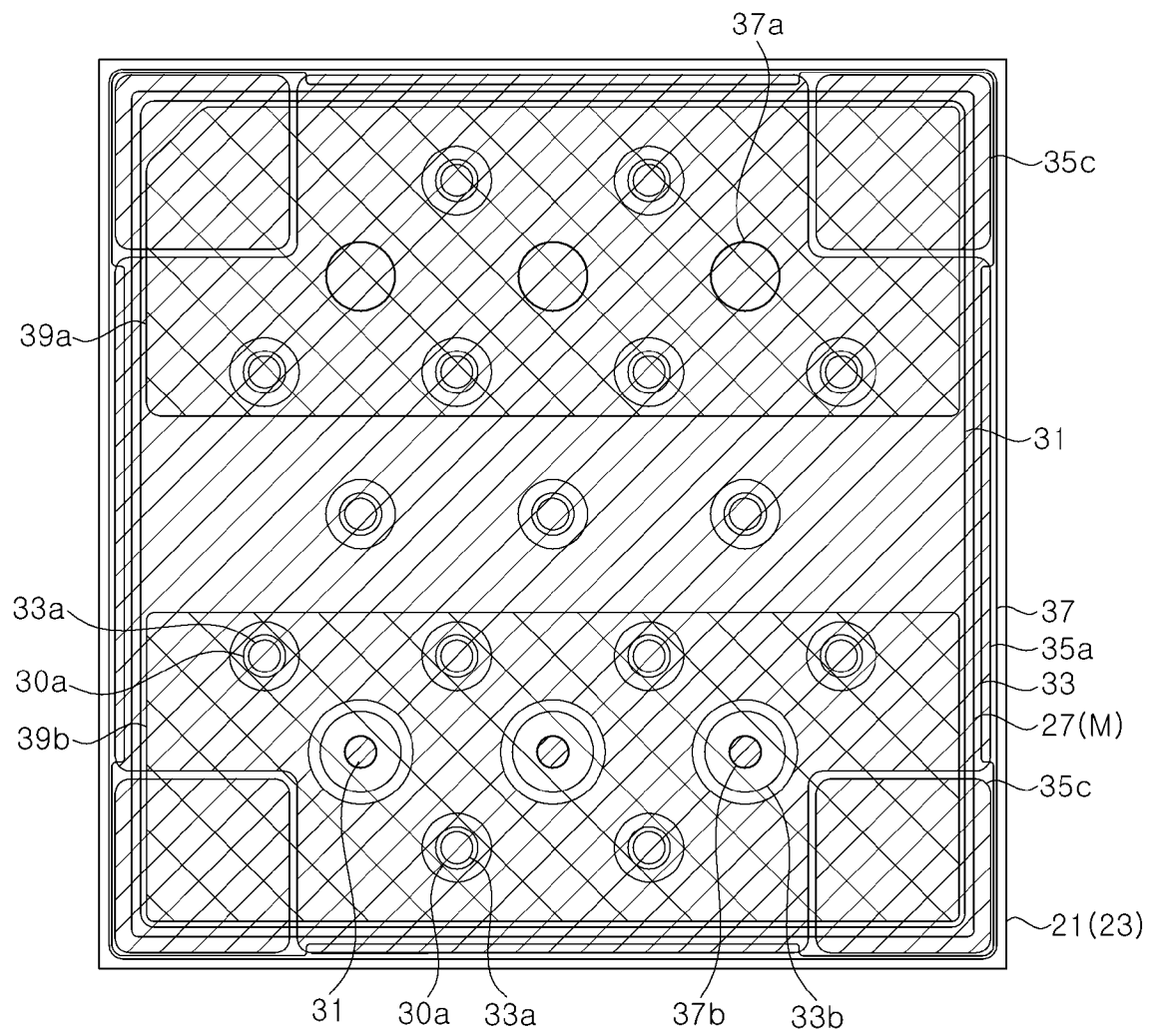
[도7b]



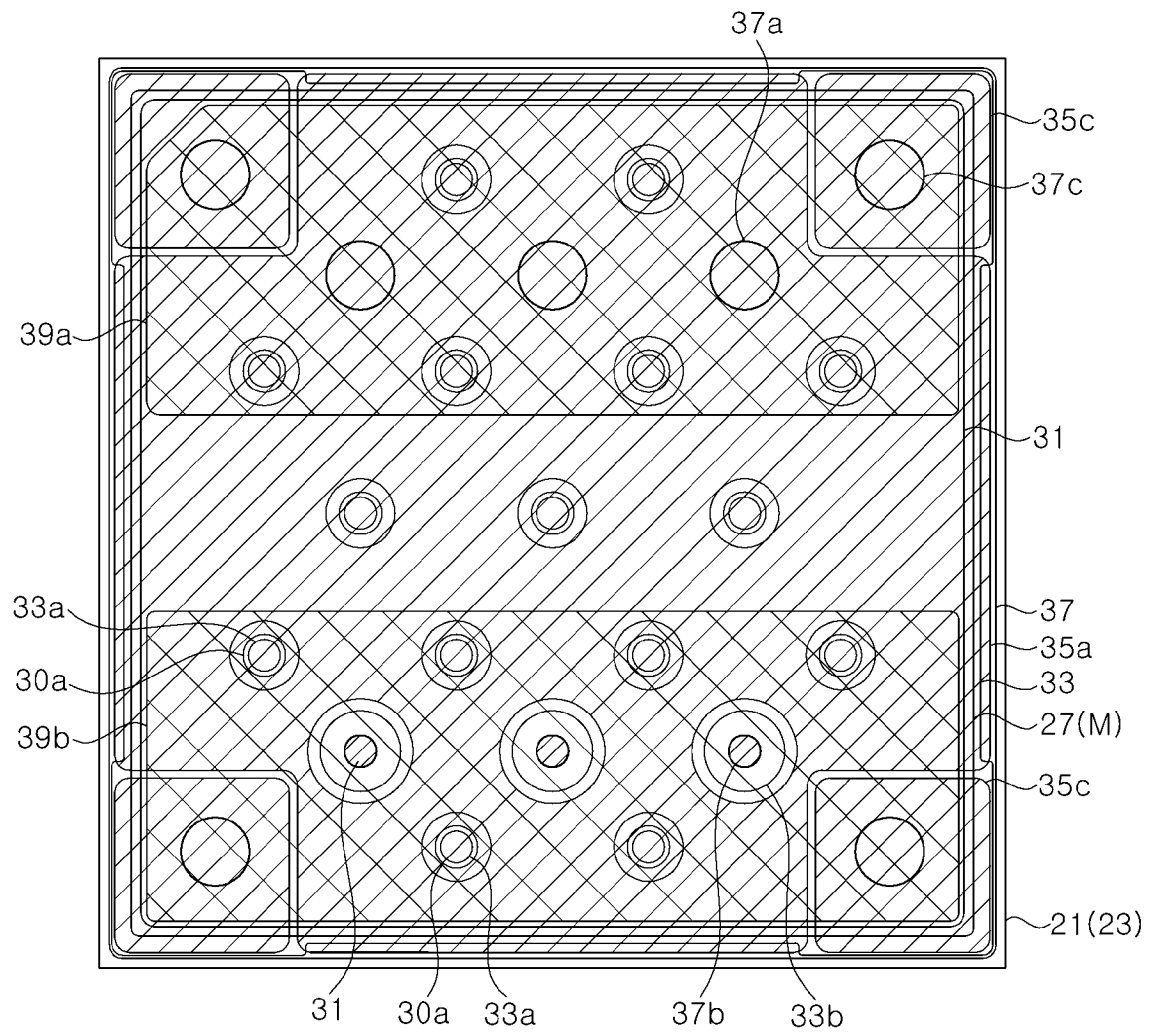
[도8]



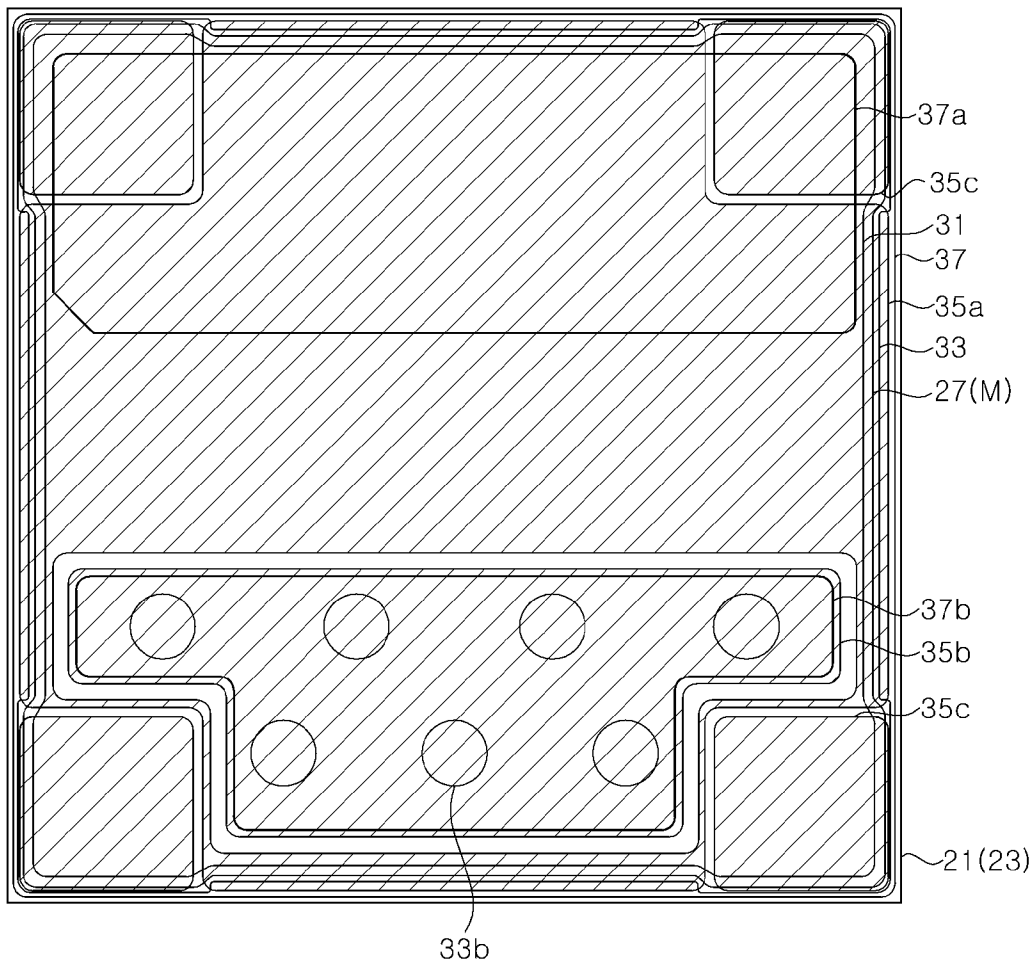
[도9]



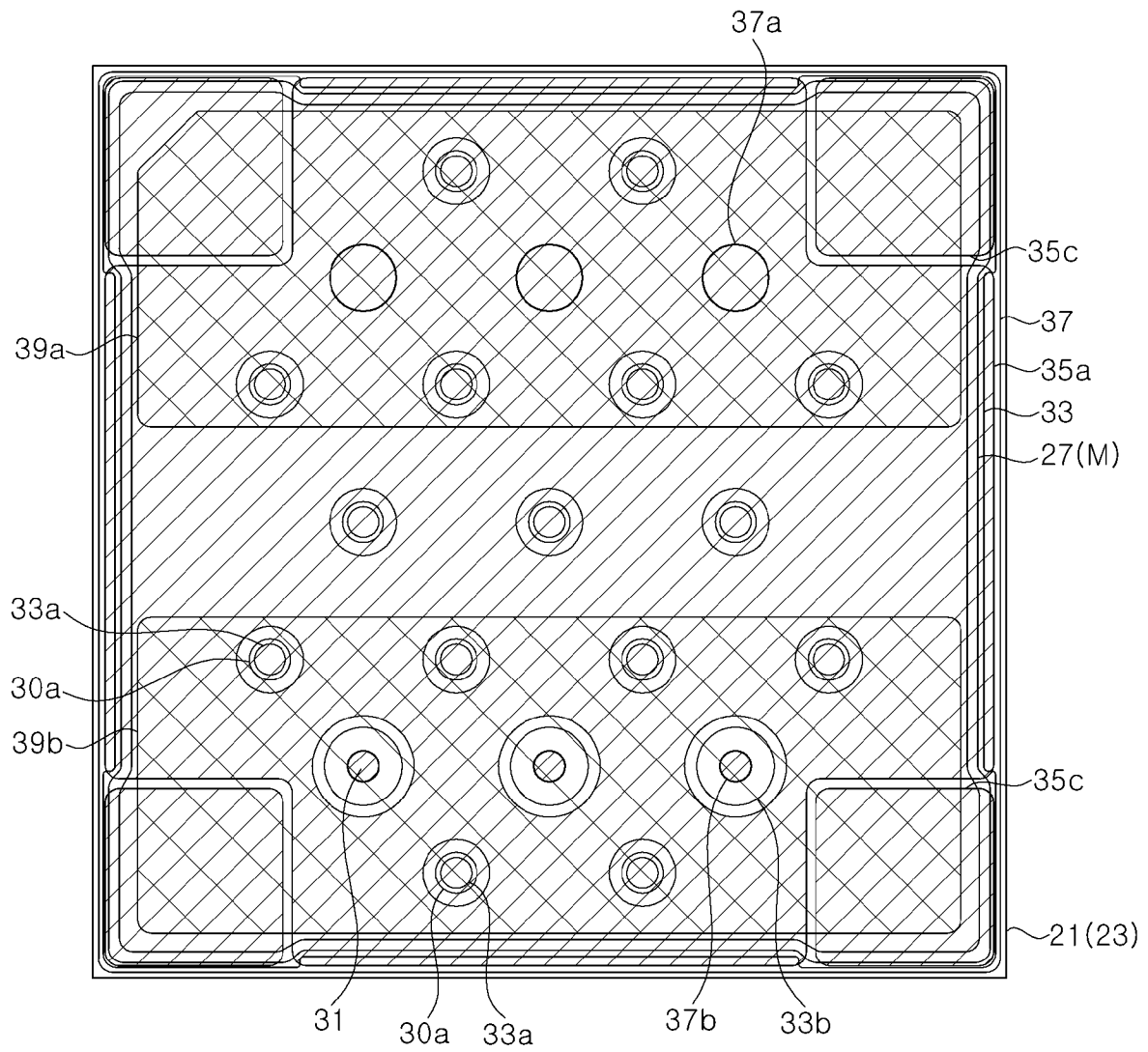
[도10]



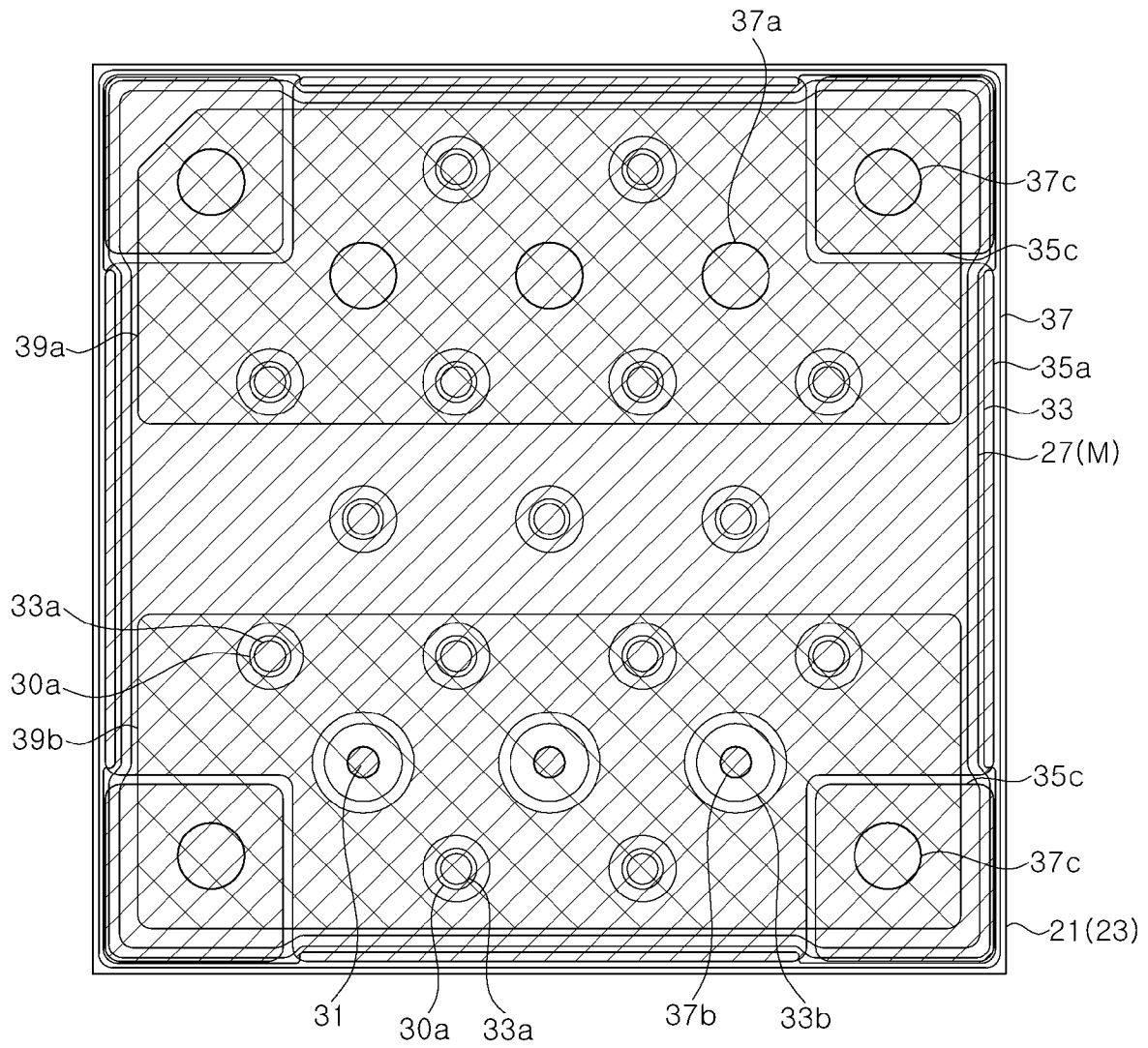
[도11]



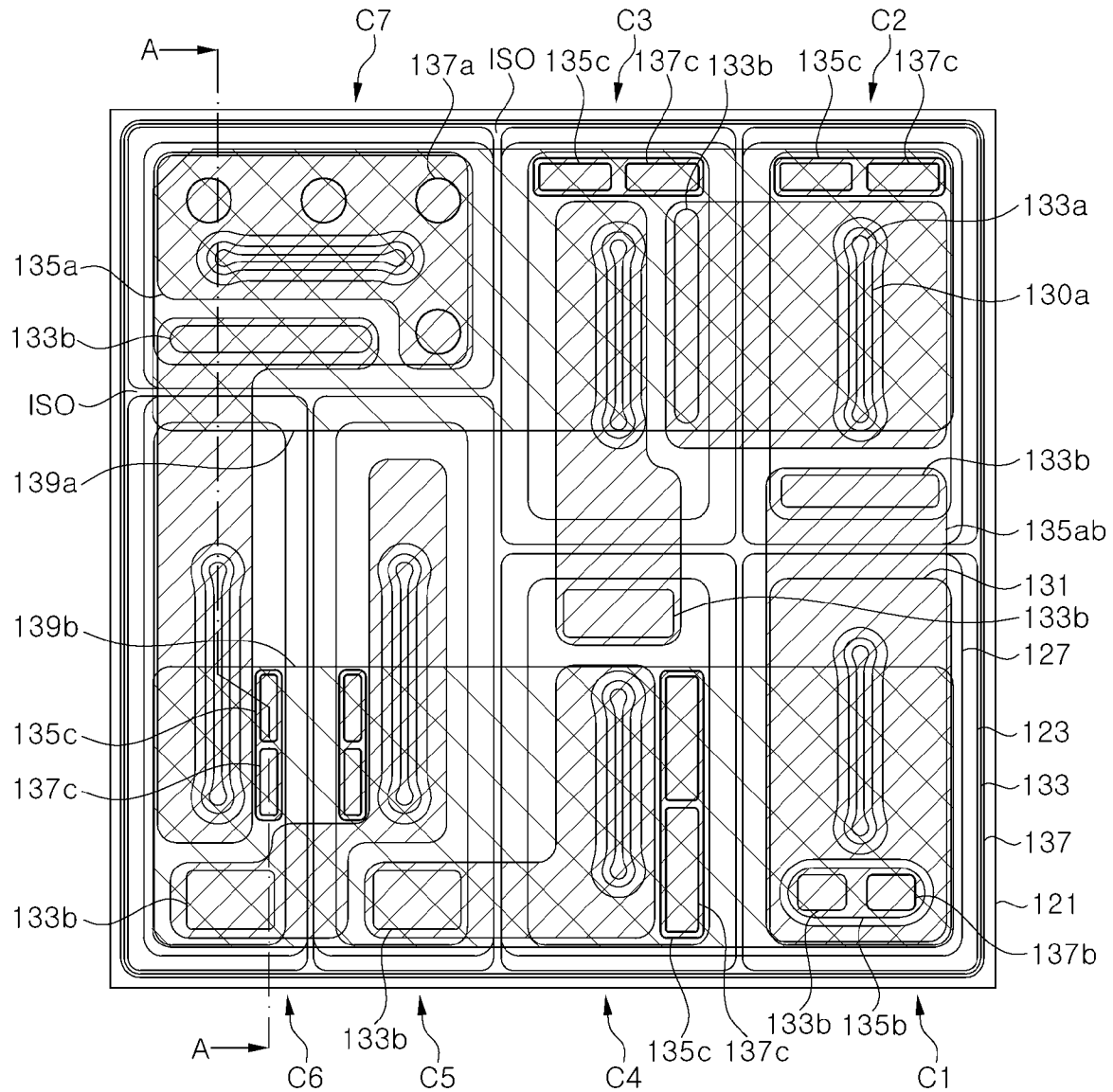
[도12]



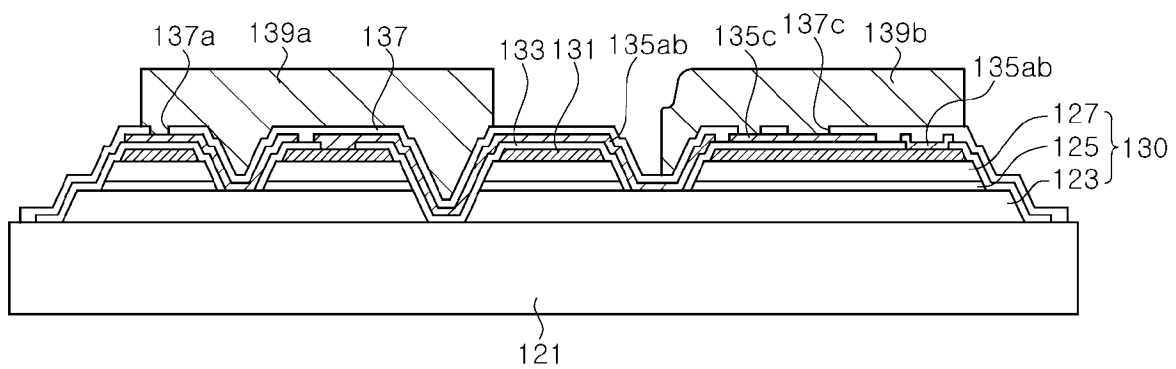
[도13]



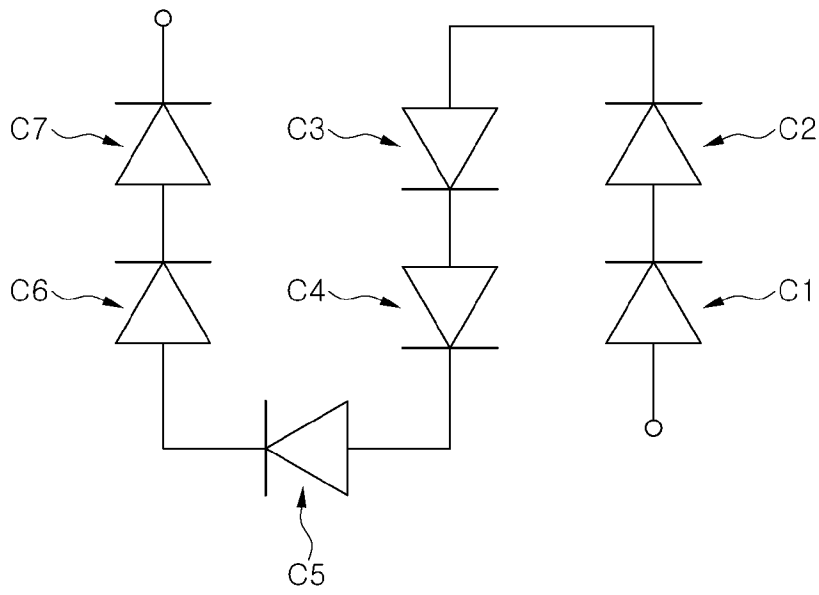
[도14]



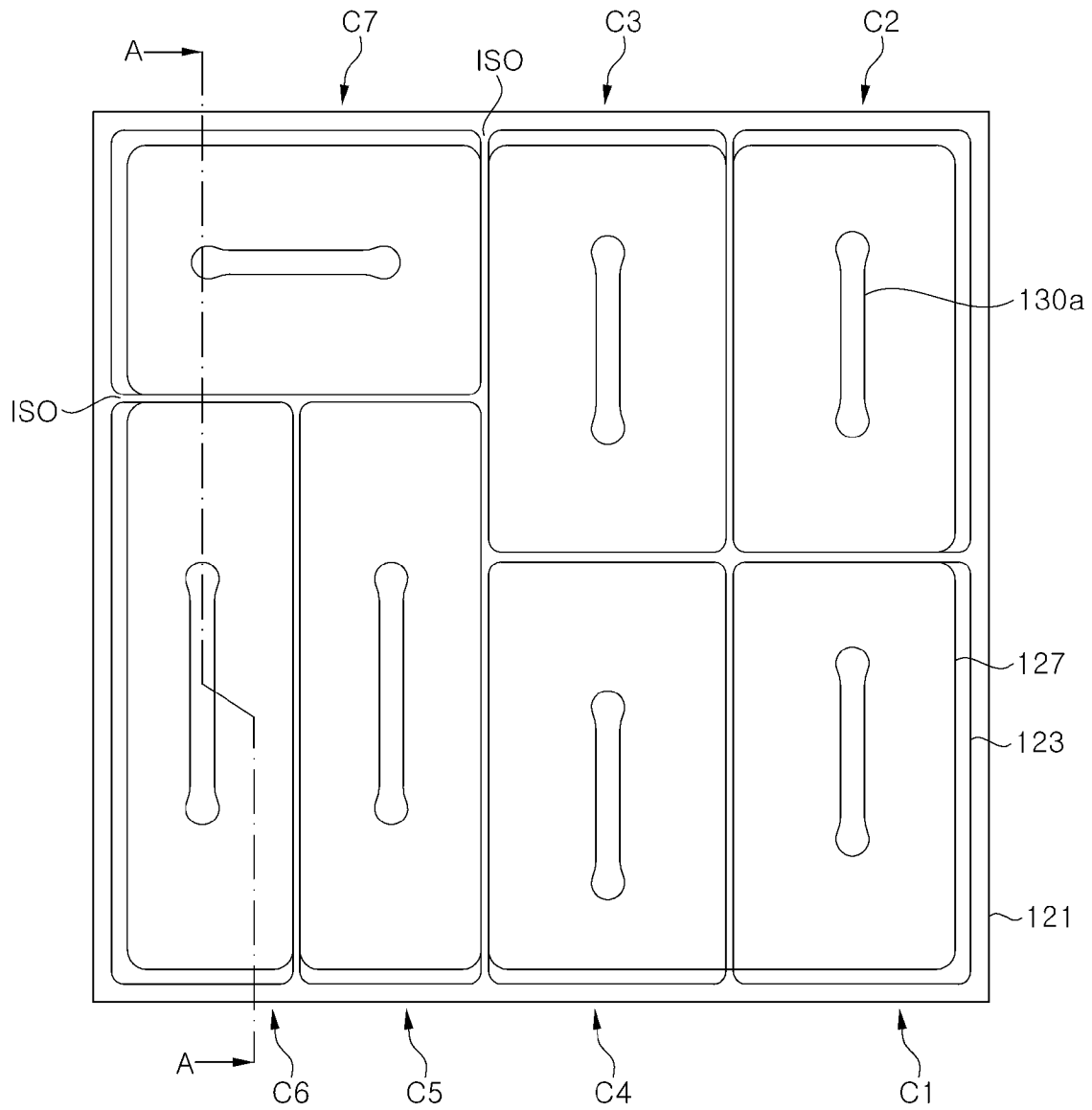
[도15]



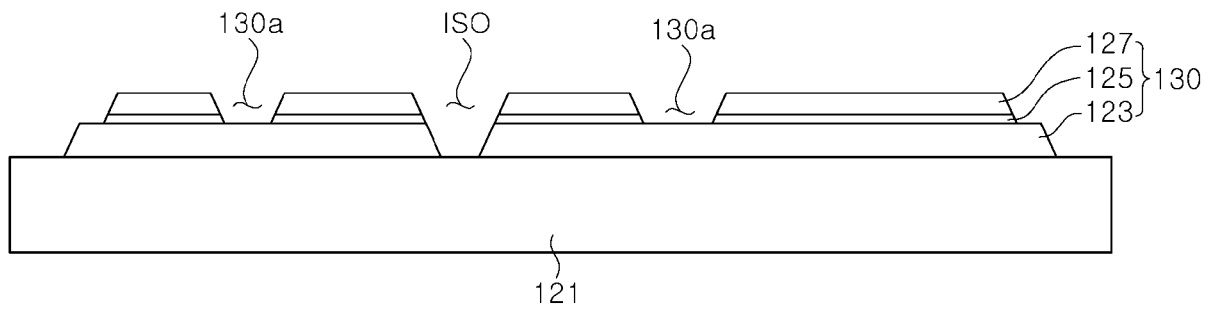
[도16]



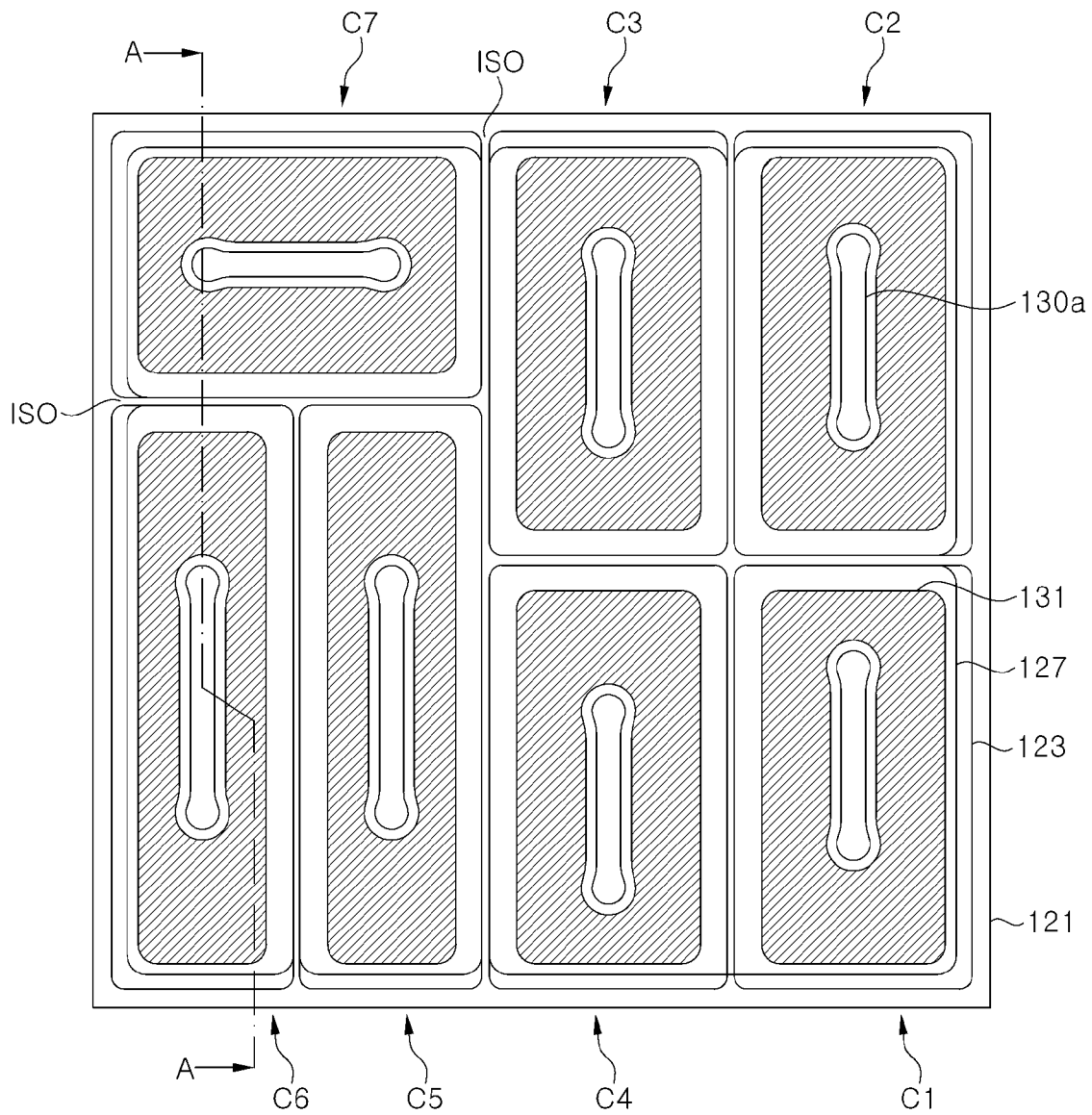
[도17a]



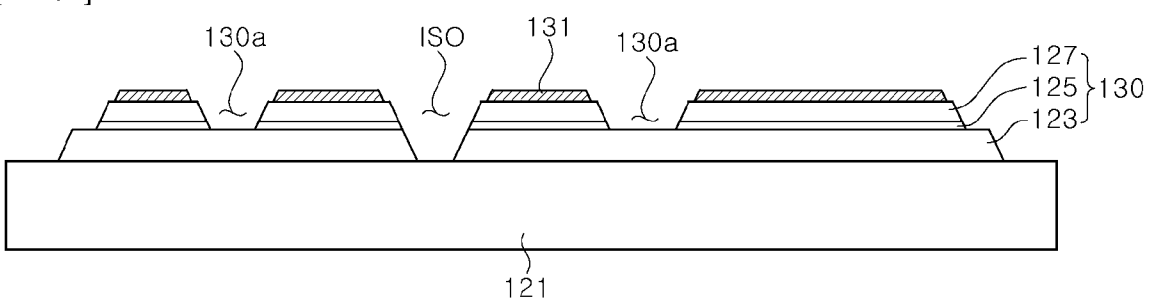
[도17b]



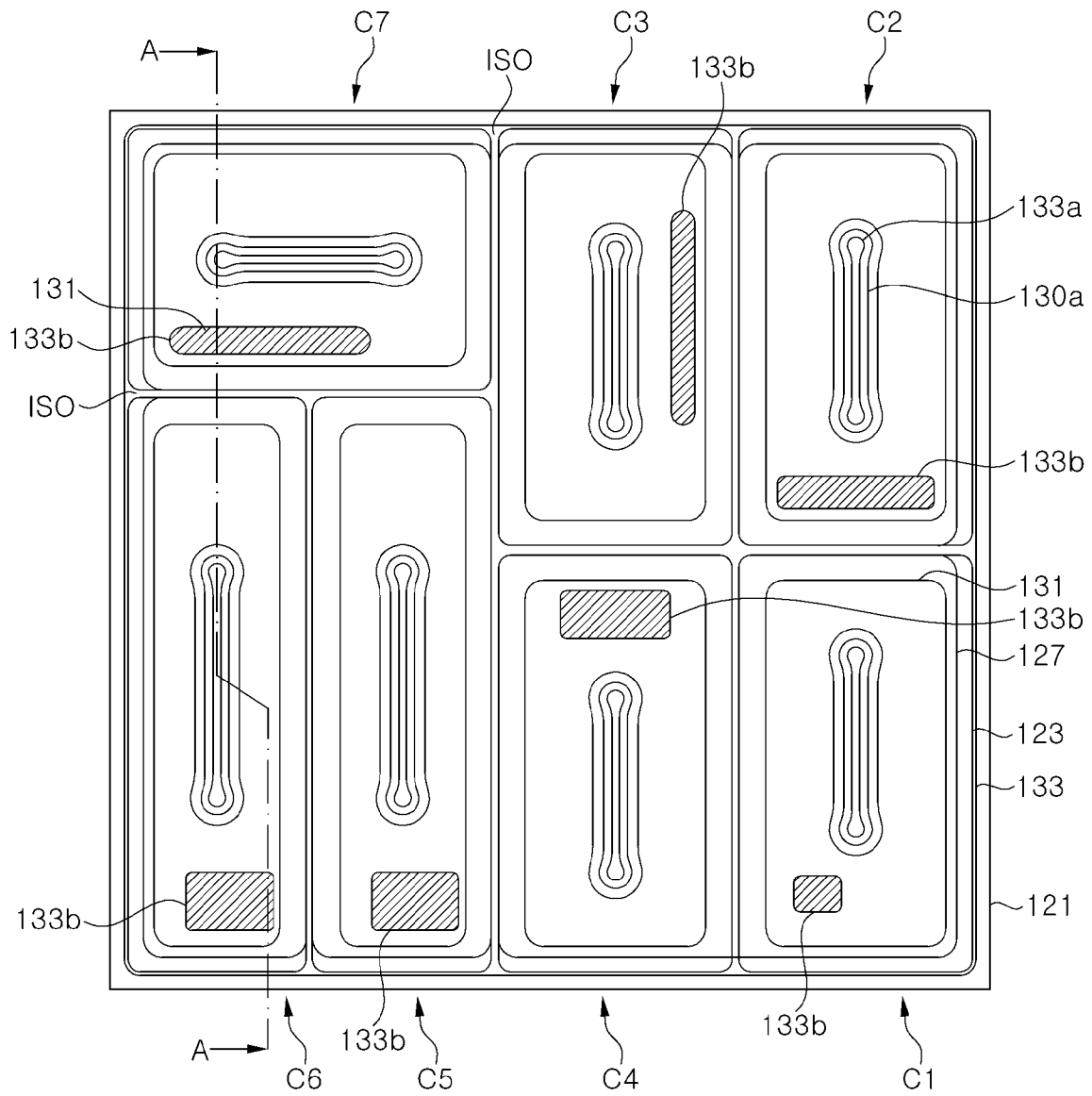
[도18a]



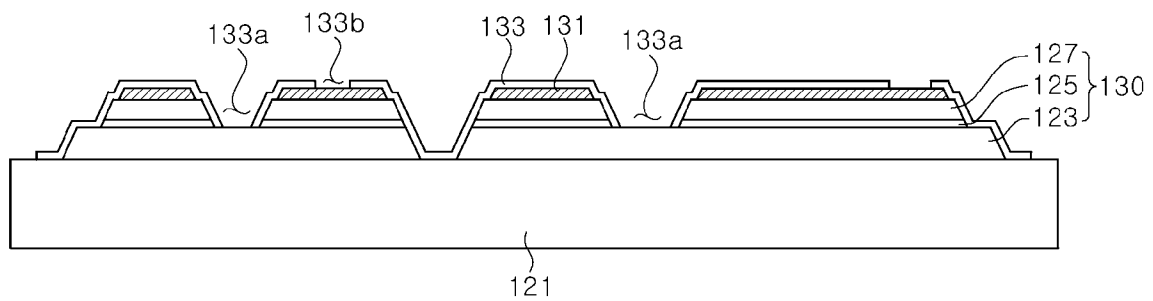
[도18b]



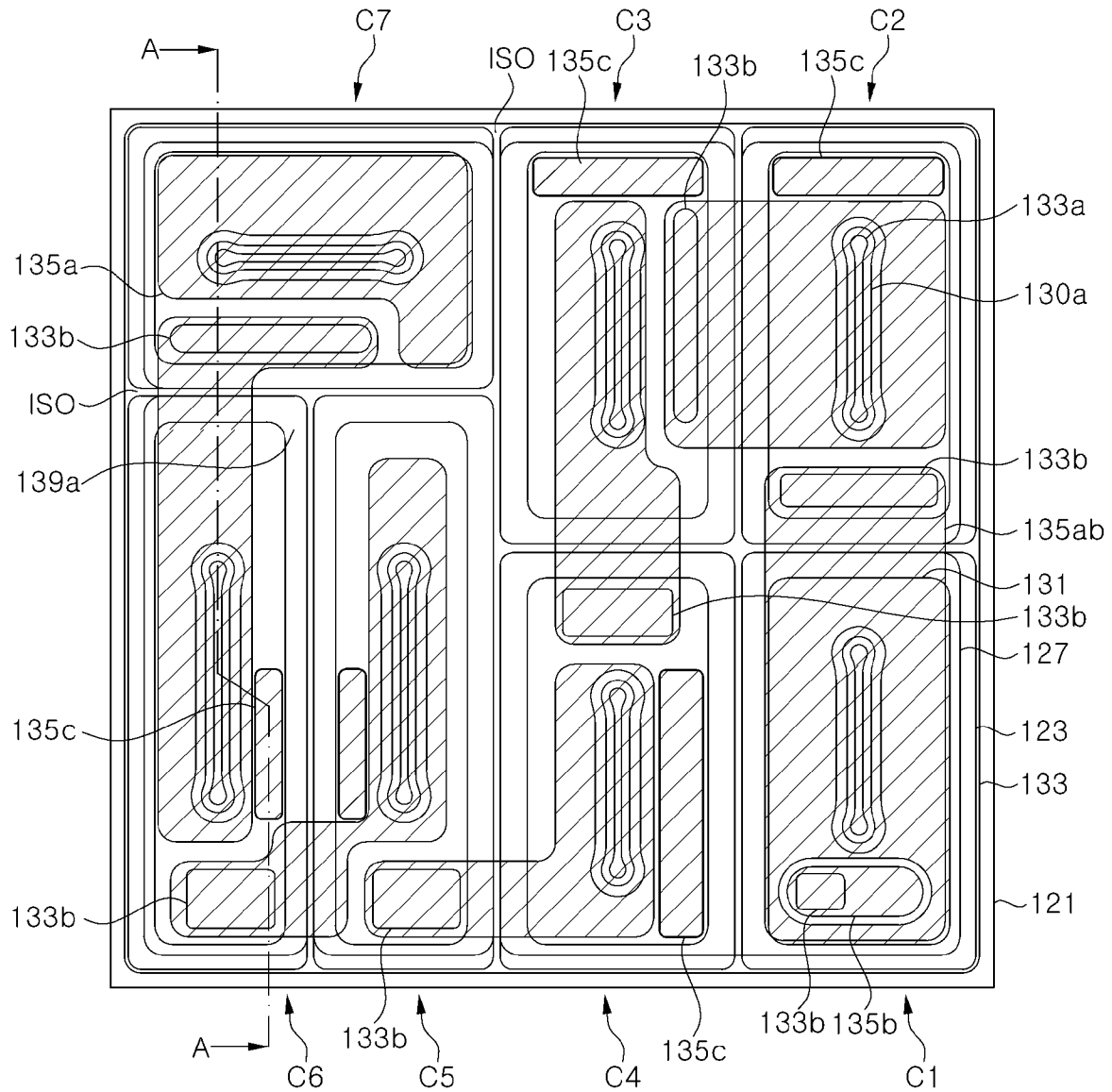
[도19a]



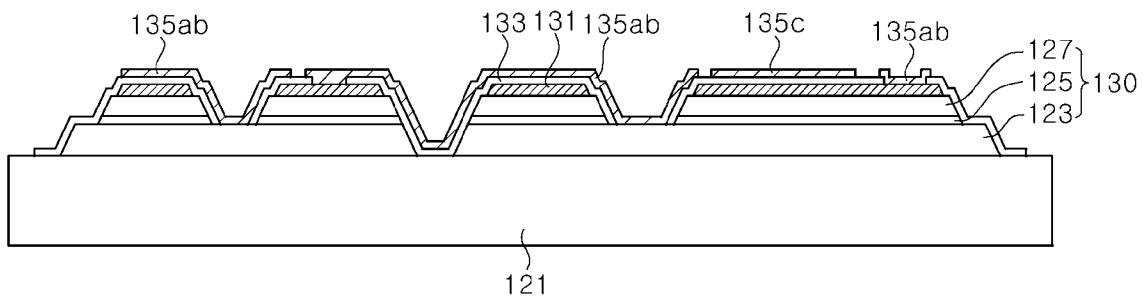
[도19b]



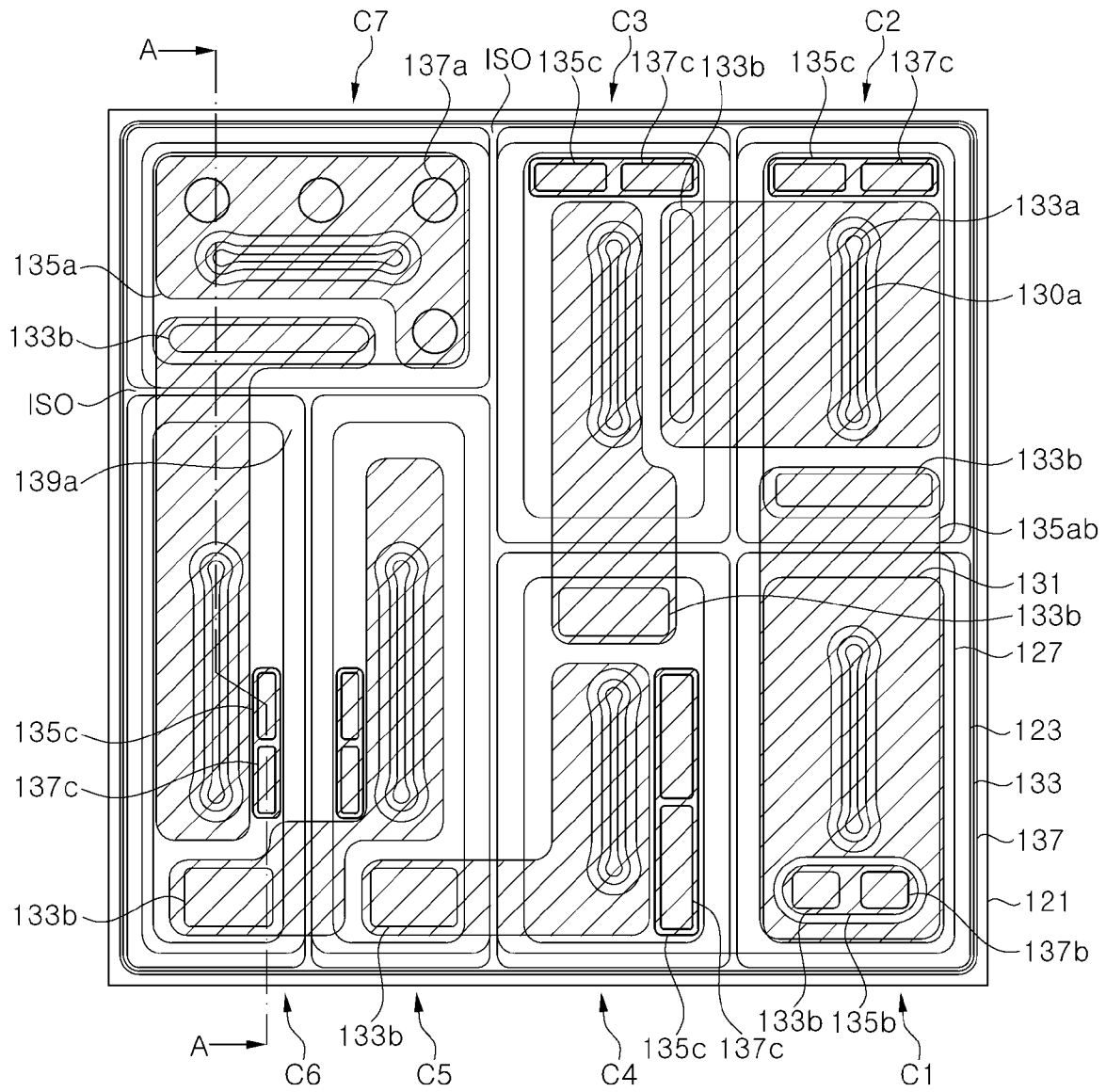
[도20a]



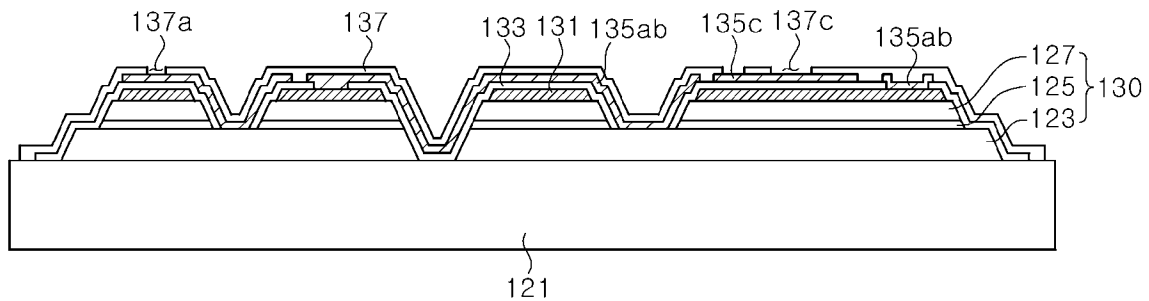
[도20b]



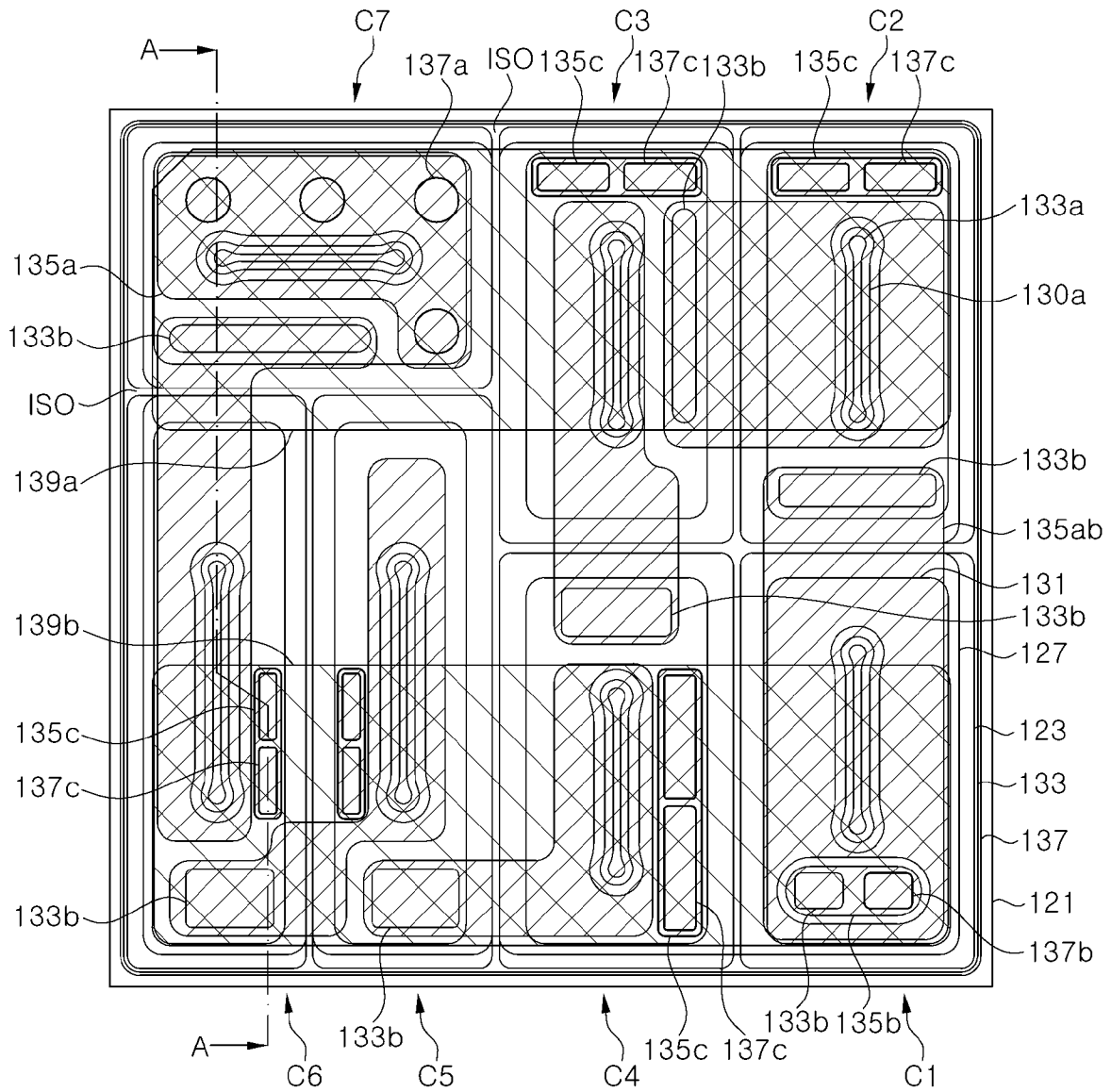
[도21a]



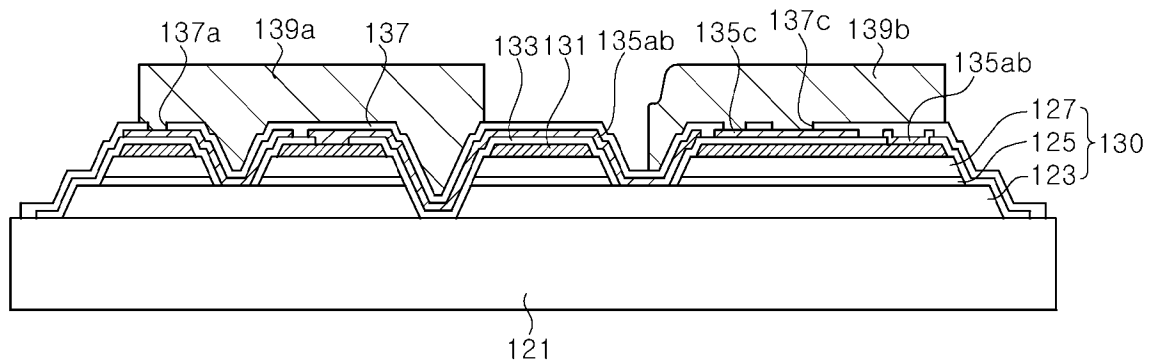
[도21b]



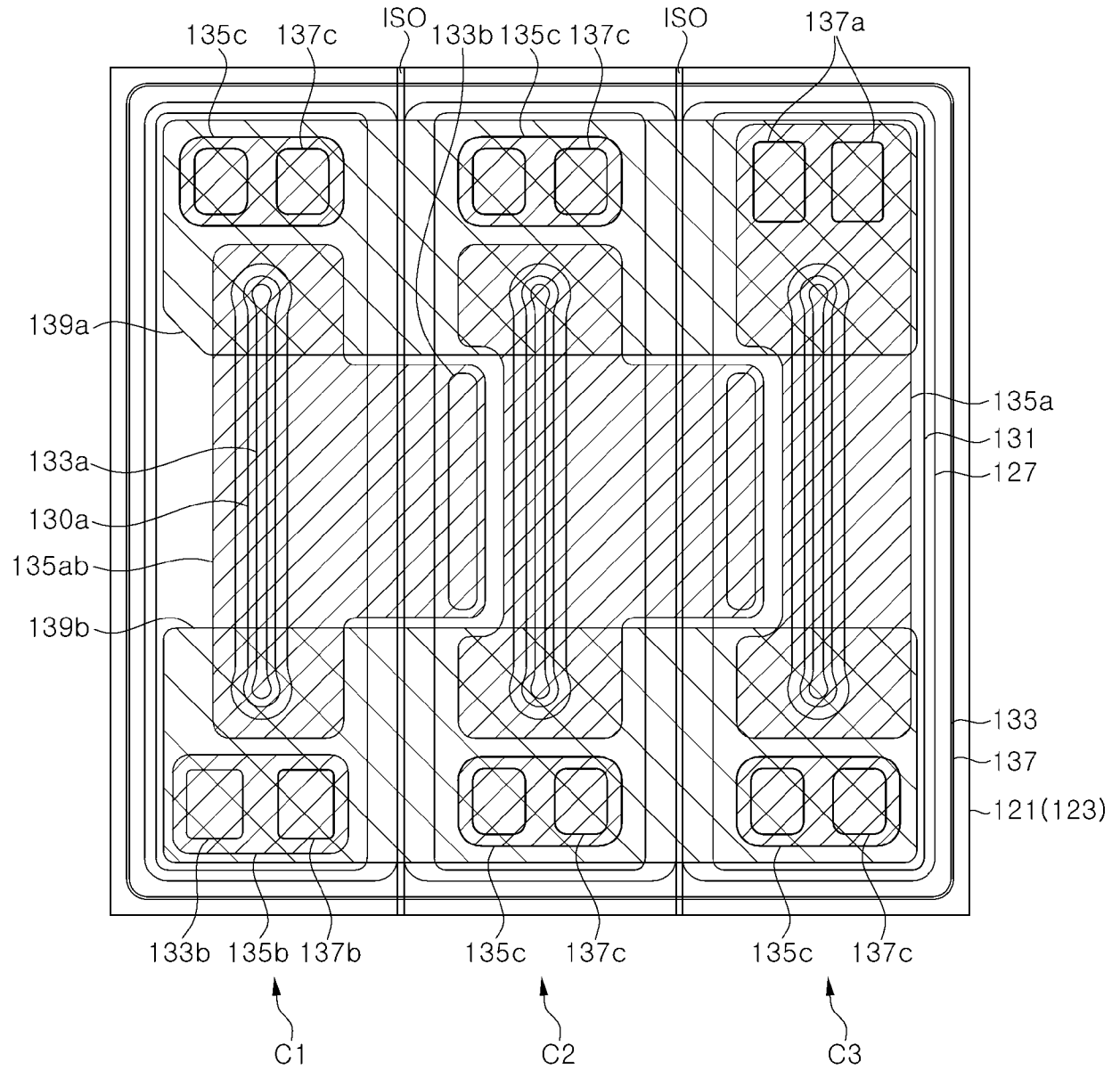
[도22a]



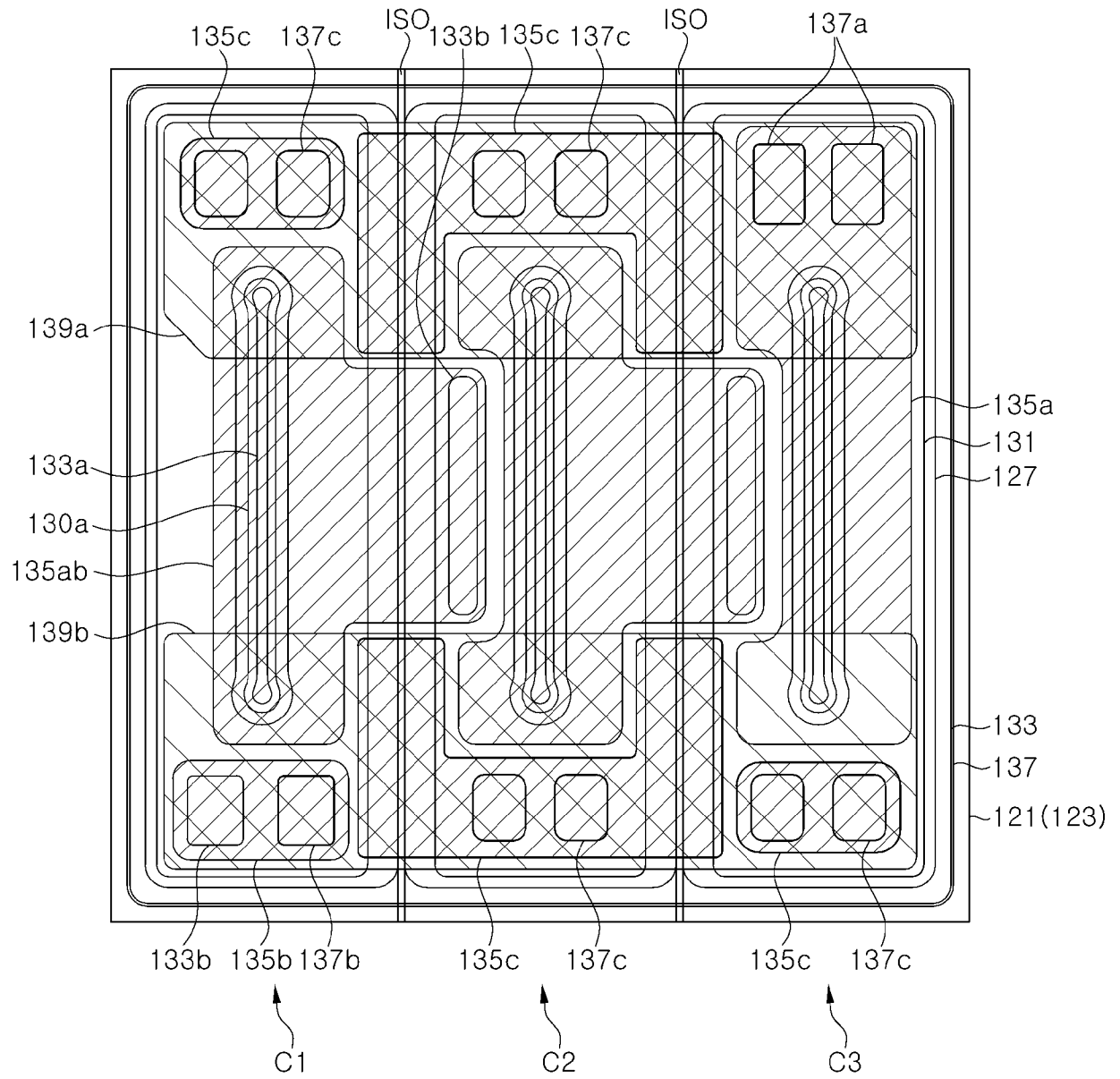
[도22b]



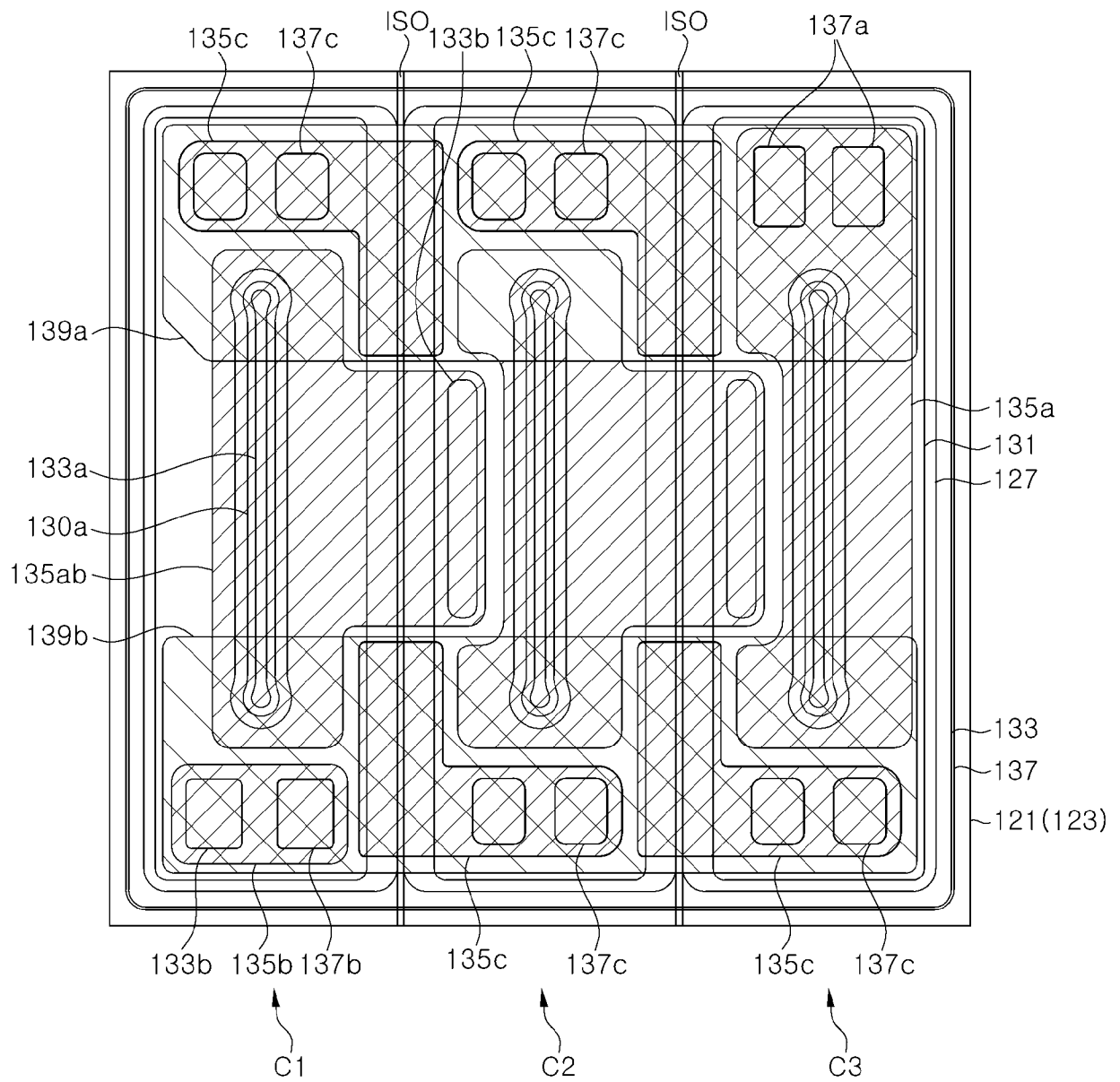
[도23]



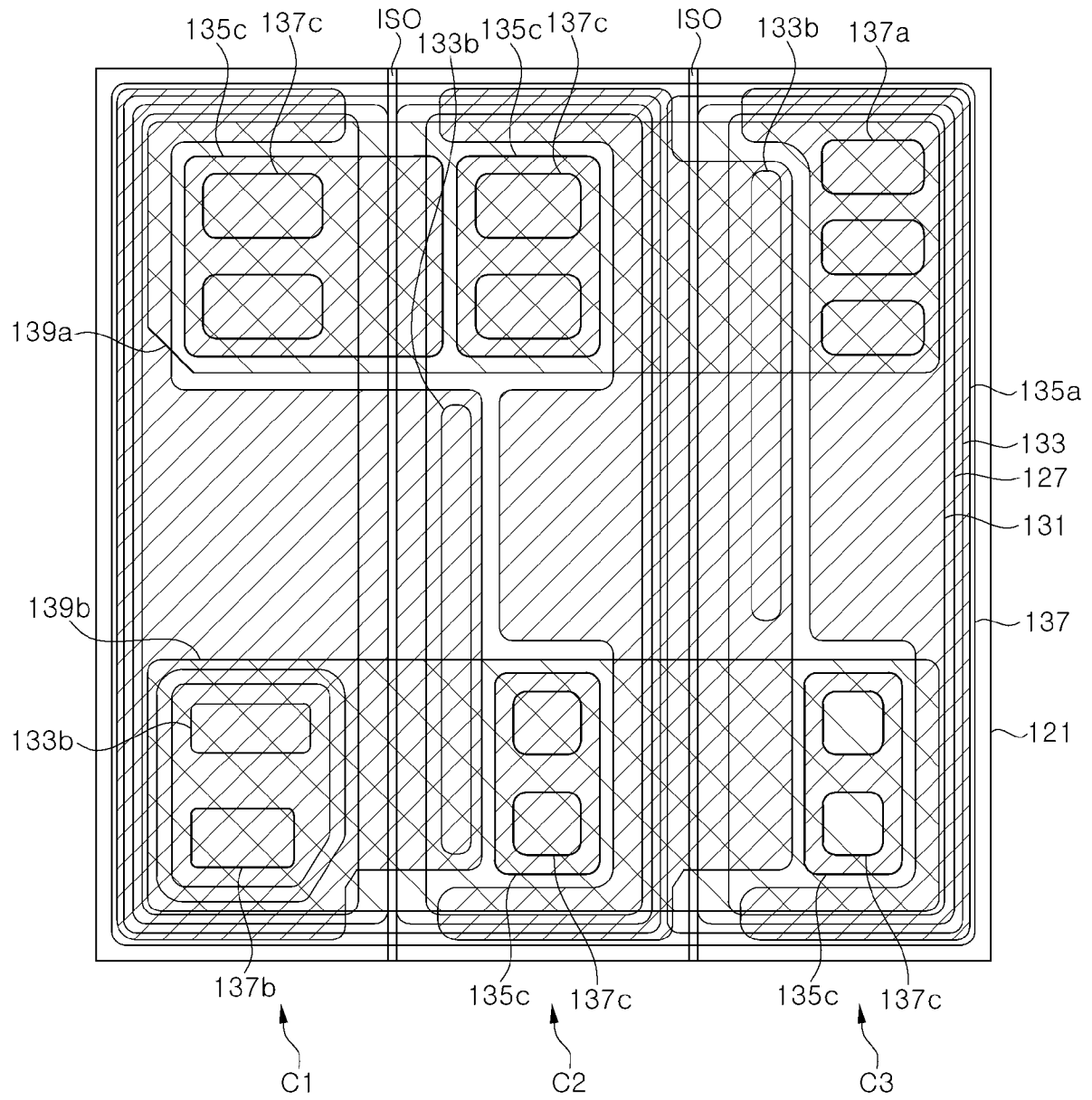
[도24]



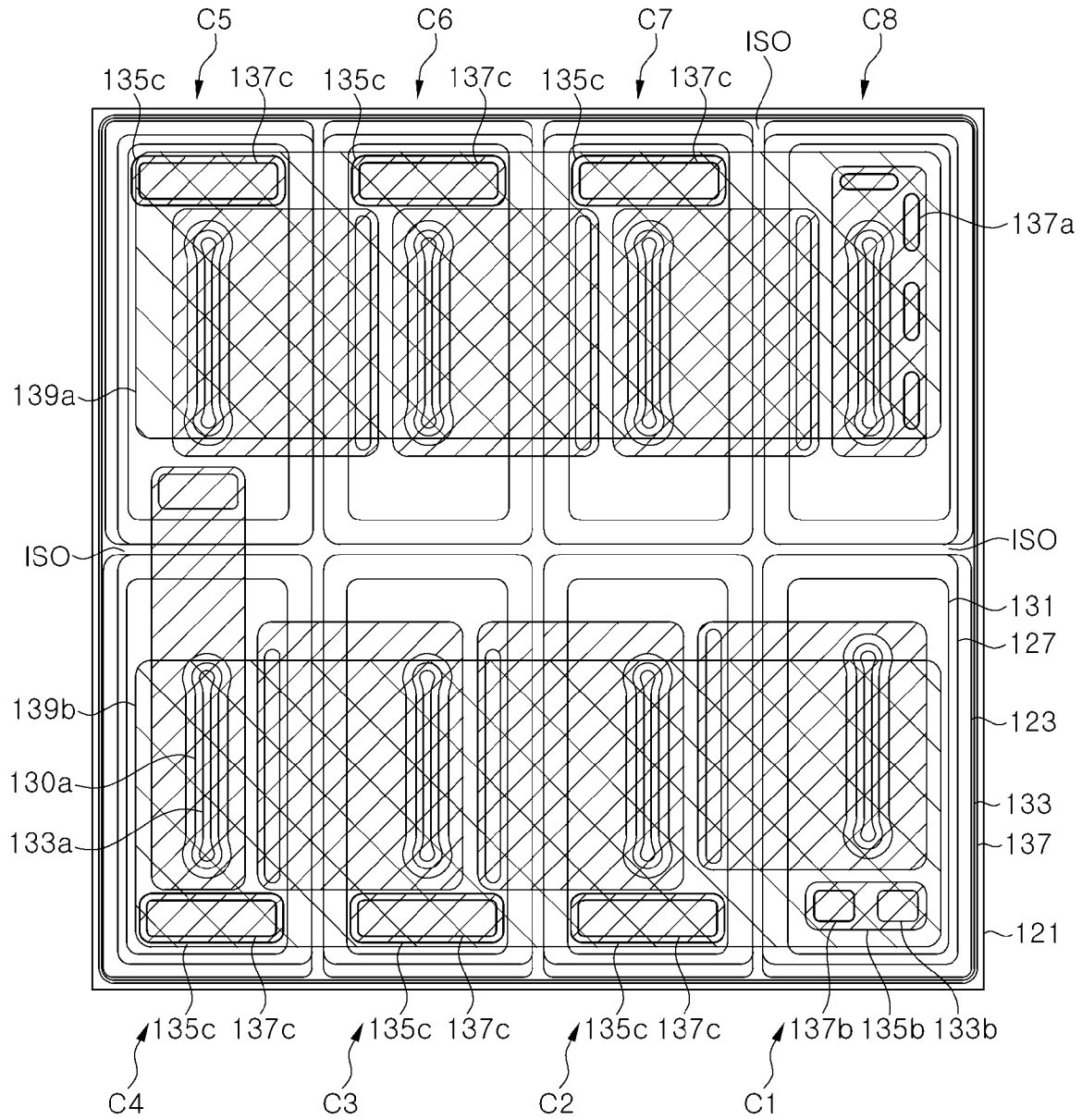
[도25]



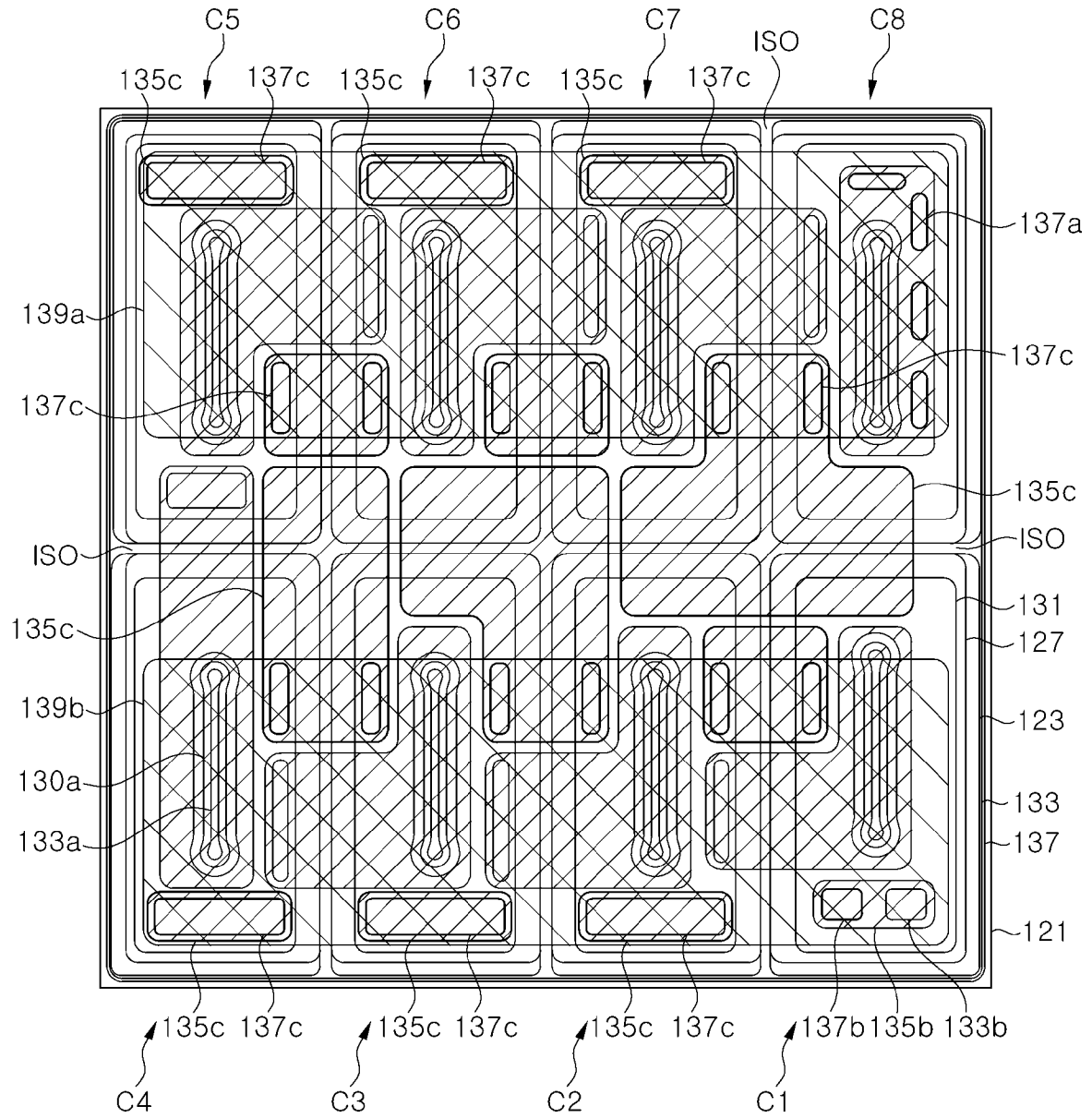
[도26]



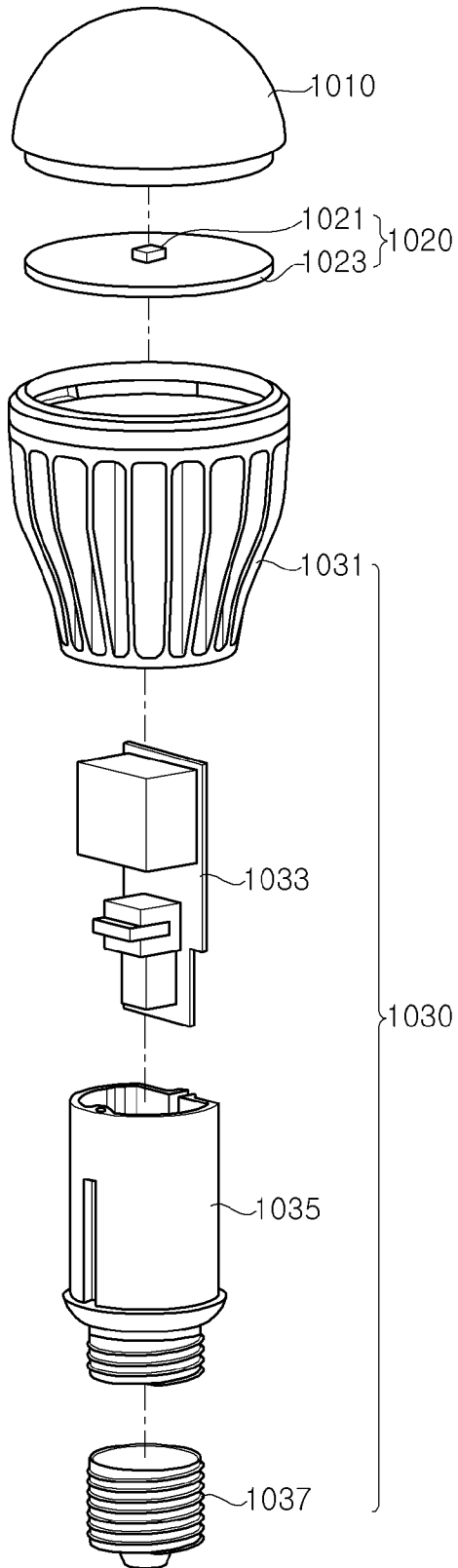
[도27]



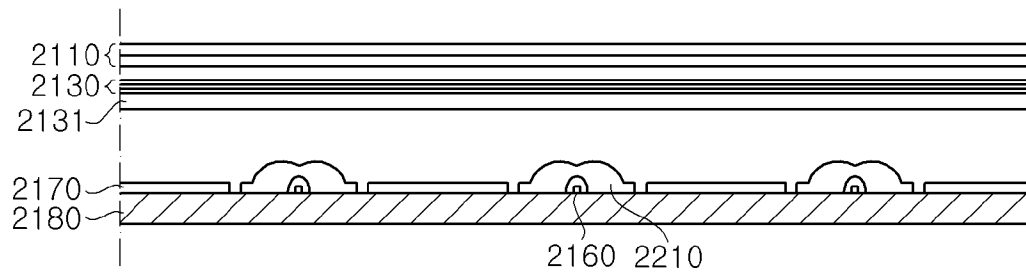
[도28]



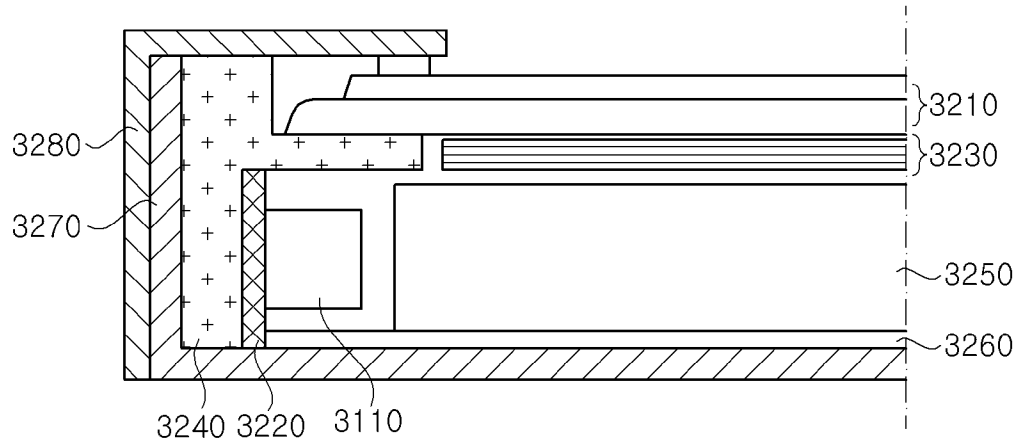
[도29]



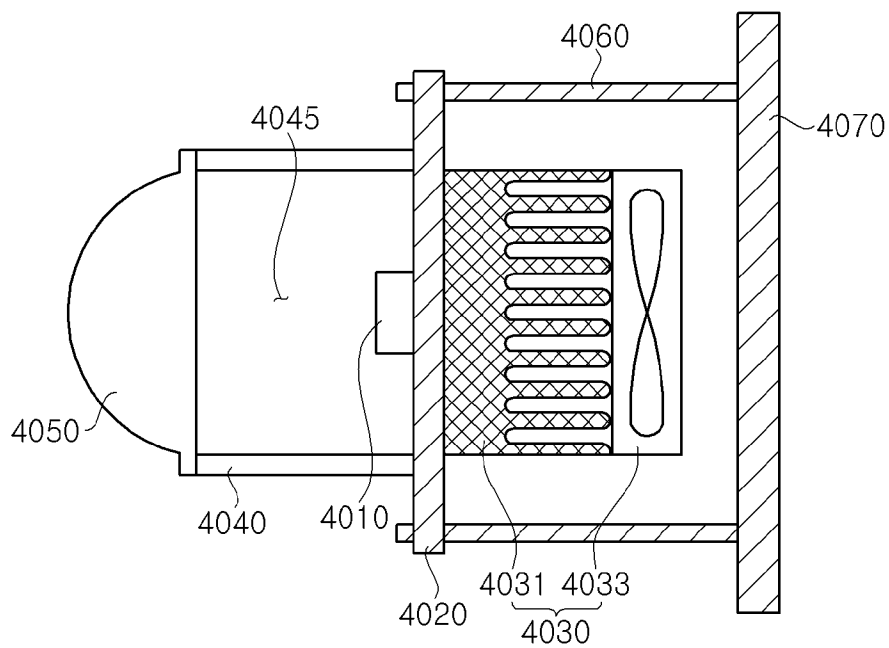
[도30]



[도31]



[도32]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2017/011177

A. CLASSIFICATION OF SUBJECT MATTER

H01L 33/02(2010.01)i, H01L 33/10(2010.01)i, H01L 33/60(2010.01)i, H01L 33/62(2010.01)i, H01L 33/36(2010.01)i, H01L 33/64(2010.01)i, H01L 27/15(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 33/02; H01L 33/10; H01L 33/36; H01L 33/38; H01L 33/62; H01L 33/60; H01L 33/64; H01L 27/15

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: light emitting diode, conductive type semiconductor layer, active layer, mesa, ohmic reflection, exposure, opening, pad, reflection, penetration, separation, bump, array, series connection

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	KR 10-2015-0014353 A (SEOUL VIOSYS CO., LTD.) 06 February 2015 See paragraphs [46]-[88], claims 1-19, figures 2-9.	1-3, 12-17
A		4-11, 18-45
Y	KR 10-2013-0030178 A (SEOUL OPTO DEVICE CO., LTD.) 26 March 2013 See paragraphs [49]-[78], claims 1-20, figures 3-12.	1-3, 12-17
A	JP 2014-044971 A (NICHIA CHEM. IND. LTD.) 13 March 2014 See the entire document.	1-45
A	US 2014-0014998 A1 (PANASONIC CORPORATION) 16 January 2014 See the entire document.	1-45
A	KR 10-2015-0087445 A (SAMSUNG ELECTRONICS CO., LTD.) 30 July 2015 See the entire document.	1-45



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

06 FEBRUARY 2018 (06.02.2018)

Date of mailing of the international search report

06 FEBRUARY 2018 (06.02.2018)

Name and mailing address of the ISA/KR



Korean Intellectual Property Office
Government Complex-Daejeon, 189 Sconsa-ro, Daejeon 302-701,
Republic of Korea

Facsimile No. +82-42-481-8578

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2017/011177

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2015-0014353 A	06/02/2015	KR 10-2015-0014135 A	06/02/2015
		KR 10-2015-0014136 A	06/02/2015
		KR 10-2015-0053743 A	18/05/2015
		KR 10-2015-0053888 A	19/05/2015
		KR 10-2016-0081787 A	08/07/2016
		US 2015-0380620 A1	31/12/2015
		US 2016-0072011 A1	10/03/2016
		US 2016-0111600 A1	21/04/2016
		US 9520534 B2	13/12/2016
		US 9640719 B2	02/05/2017
		US 9847457 B2	19/12/2017
		WO 2015-016561 A1	05/02/2015
KR 10-2013-0030178 A	26/03/2013	CN 103828073 A	28/05/2014
		CN 103828073 B	21/09/2016
		CN 106058000 A	26/10/2016
		CN 106067499 A	02/11/2016
		CN 106098889 A	09/11/2016
		CN 106129195 A	16/11/2016
		EP 2757598 A2	23/07/2014
		EP 2757598 B1	26/04/2017
		EP 3223320 A1	27/09/2017
		JP 2014-527313 A	09/10/2014
		JP 2016-105495 A	09/06/2016
		JP 5869678 B2	24/02/2016
		KR 10-1679395 B1	25/11/2016
		KR 10-1723201 B1	05/04/2017
		KR 10-2013-0094483 A	26/08/2013
		KR 10-2013-0128747 A	27/11/2013
		KR 10-2016-0079760 A	06/07/2016
		KR 10-2016-0121793 A	20/10/2016
		KR 10-2017-0046113 A	28/04/2017
		US 2014-0361327 A1	11/12/2014
		US 2015-0200334 A1	16/07/2015
		US 2016-0043282 A1	11/02/2016
		US 2016-0233386 A1	11/08/2016
		US 2016-0343911 A1	24/11/2016
		US 9634193 B2	25/04/2017
		WO 2013-039344 A2	21/03/2013
		WO 2013-039344 A3	10/05/2013
JP 2014-044971 A	13/03/2014	CN 102969414 A	13/03/2013
		CN 102969414 B	01/03/2017
		CN 107017320 A	04/08/2017
		EP 2565944 A2	06/03/2013
		EP 2565944 A3	26/11/2014
		JP 5949294 B2	06/07/2016
		KR 10-1627010 B1	02/06/2016
		KR 10-2013-0024852 A	08/03/2013

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2017/011177

Patent document cited in search report	Publication date	Patent family member	Publication date
US 2014-0014998 A1	16/01/2014	TW 201316556 A	16/04/2013
		TW 1555231 B	21/10/2016
		US 2013-0049053 A1	28/02/2013
		US 8823031 B2	02/09/2014
US 2014-0014998 A1	16/01/2014	CN 103477513 A	25/12/2013
		CN 103477513 B	09/09/2015
		JP 5608815 B2	15/10/2014
		US 9472741 B2	18/10/2016
		WO 2013-157176 A1	24/10/2013
KR 10-2015-0087445 A	30/07/2015	US 2015-0207051 A1	23/07/2015
		US 9412903 B2	09/08/2016

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H01L 33/02(2010.01)i, H01L 33/10(2010.01)i, H01L 33/60(2010.01)i, H01L 33/62(2010.01)i, H01L 33/36(2010.01)i, H01L 33/64(2010.01)i, H01L 27/15(2006.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

H01L 33/02; H01L 33/10; H01L 33/36; H01L 33/38; H01L 33/62; H01L 33/60; H01L 33/64; H01L 27/15

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 발광 다이오드, 도전형 반도체층, 활성층, 메사, 오믹 반사, 노출, 개구, 패드, 반사, 관통, 이격, 범프, 어레이, 직렬 연결

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
Y	KR 10-2015-0014353 A (서울바이오시스 주식회사) 2015.02.06	1-3, 12-17
A	단락 46-88, 청구항 1-19, 도면 2-9 참조.	4-11, 18-45
Y	KR 10-2013-0030178 A (서울옵토디바이스주식회사) 2013.03.26	1-3, 12-17
A	단락 49-78, 청구항 1-20, 도면 3-12 참조.	
A	JP 2014-044971 A (NICHIA CHEM. IND. LTD.) 2014.03.13	1-45
A	전체 문헌 참조.	
A	US 2014-0014998 A1 (PANASONIC CORPORATION) 2014.01.16	1-45
A	전체 문헌 참조.	
A	KR 10-2015-0087445 A (삼성전자주식회사) 2015.07.30	1-45
A	전체 문헌 참조.	

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“&” 동일한 대응특허문헌에 속하는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

국제조사의 실제 완료일

2018년 02월 06일 (06.02.2018)

국제조사보고서 발송일

2018년 02월 06일 (06.02.2018)

ISA/KR의 명칭 및 우편주소



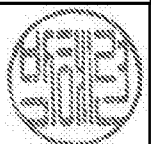
대한민국 특허청
(35208) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)

팩스 번호 +82-42-481-8578

심사관

박혜련

전화번호 +82-42-481-3463



국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2015-0014353 A	2015/02/06	KR 10-2015-0014135 A	2015/02/06
		KR 10-2015-0014136 A	2015/02/06
		KR 10-2015-0053743 A	2015/05/18
		KR 10-2015-0053888 A	2015/05/19
		KR 10-2016-0081787 A	2016/07/08
		US 2015-0380620 A1	2015/12/31
		US 2016-0072011 A1	2016/03/10
		US 2016-0111600 A1	2016/04/21
		US 9520534 B2	2016/12/13
		US 9640719 B2	2017/05/02
		US 9847457 B2	2017/12/19
		WO 2015-016561 A1	2015/02/05
KR 10-2013-0030178 A	2013/03/26	CN 103828073 A	2014/05/28
		CN 103828073 B	2016/09/21
		CN 106058000 A	2016/10/26
		CN 106067499 A	2016/11/02
		CN 106098889 A	2016/11/09
		CN 106129195 A	2016/11/16
		EP 2757598 A2	2014/07/23
		EP 2757598 B1	2017/04/26
		EP 3223320 A1	2017/09/27
		JP 2014-527313 A	2014/10/09
		JP 2016-105495 A	2016/06/09
		JP 5869678 B2	2016/02/24
		KR 10-1679395 B1	2016/11/25
		KR 10-1723201 B1	2017/04/05
		KR 10-2013-0094483 A	2013/08/26
		KR 10-2013-0128747 A	2013/11/27
		KR 10-2016-0079760 A	2016/07/06
		KR 10-2016-0121793 A	2016/10/20
		KR 10-2017-0046113 A	2017/04/28
		US 2014-0361327 A1	2014/12/11
		US 2015-0200334 A1	2015/07/16
		US 2016-0043282 A1	2016/02/11
		US 2016-0233386 A1	2016/08/11
		US 2016-0343911 A1	2016/11/24
		US 9634193 B2	2017/04/25
		WO 2013-039344 A2	2013/03/21
		WO 2013-039344 A3	2013/05/10
JP 2014-044971 A	2014/03/13	CN 102969414 A	2013/03/13
		CN 102969414 B	2017/03/01
		CN 107017320 A	2017/08/04
		EP 2565944 A2	2013/03/06
		EP 2565944 A3	2014/11/26
		JP 5949294 B2	2016/07/06
		KR 10-1627010 B1	2016/06/02
		KR 10-2013-0024852 A	2013/03/08

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		TW 201316556 A	2013/04/16
		TW I555231 B	2016/10/21
		US 2013-0049053 A1	2013/02/28
		US 8823031 B2	2014/09/02
US 2014-0014998 A1	2014/01/16	CN 103477513 A	2013/12/25
		CN 103477513 B	2015/09/09
		JP 5608815 B2	2014/10/15
		US 9472741 B2	2016/10/18
		WO 2013-157176 A1	2013/10/24
KR 10-2015-0087445 A	2015/07/30	US 2015-0207051 A1	2015/07/23
		US 9412903 B2	2016/08/09