(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2023 年 10 月 26 日 (26.10.2023)

WIPO | PCT

(10) 国际公布号
WO 2023/201824 A1

(51) 国际专利分类号:
H03F 1/26 (2006.01) *H04R 3/00* (2006.01)
H03F 3/45 (2006.01)

(21) 国际申请号: PCT/CN2022/093937

(22) 国际申请日: 2022 年 5 月 19 日 (19.05.2022)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202210410727.1 2022年4月19日 (19.04.2022) CN

(71) 申请人: 瑞声声学科技（深圳）有限公司 **(AAC ACOUSTIC TECHNOLOGIES (SHENZHEN) CO., LTD.)** [CN/CN]; 中国广东省深圳市南山区科技园区南区粤兴三道6号南京大学深圳产学研大楼A座6楼（办公）, Guangdong 518057 (CN)。

(72) 发明人:韩冬**(HAN, Dong)**; 新加坡卡文迪什科技园大道85号2楼8号, Singapore 118259 (SG)。 蔡东记**(CHUATIONG, Kee)**; 新加坡卡文迪什科技园大道85号2楼8号, Singapore 118259 (SG)。

(74) 代理人: 深圳君信诚知识产权代理事务所（普通合伙）**(SHENZHEN JUNXINCHENG INTELLECTUAL PROPERTY FIRM (GENERAL PARTNERSHIP))**; 中国广东省深圳市宝安区西乡街道桃源社区航城工业区智汇创新中心D栋617, Guangdong 518000 (CN)。

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB,

(54) **Title:** SINGLE-ENDED-TO-DIFFERENTIAL MICROPHONE CIRCUIT

(54) 发明名称: 单端转差分麦克风电路

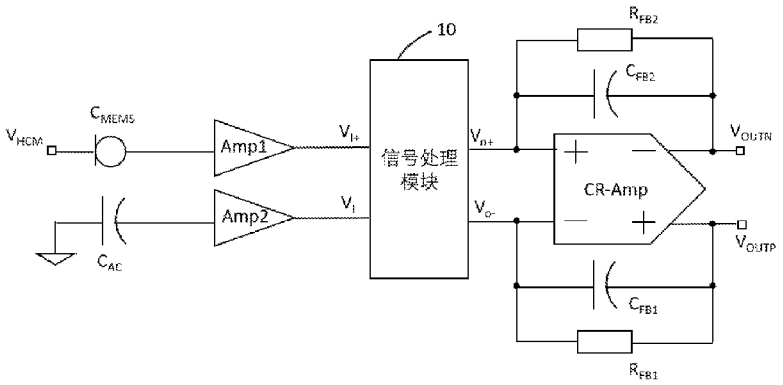


图 2

10 Signal processing module

(57) **Abstract:** A single-ended-to-differential microphone circuit, comprising a power supply end (V_{HCM}), which is used for inputting a first bias voltage, and a microphone capacitor (C_{MEMS}), a coupling capacitor (C_{AC}), a first primary amplifier (Amp1), a second primary amplifier (Amp2), a signal processing module (10), a current sharing amplifier (CR-Amp), a positive-end feedback resistor (R_{FB1}), a positive-end feedback capacitor (C_{FB1}), a negative-end feedback resistor (R_{FB2}), and a negative-end feedback capacitor (C_{FB2}), wherein the microphone capacitor (C_{MEMS}) is connected to an input end of the first primary amplifier (Amp1); the coupling capacitor (C_{AC}) is connected to an input end of the second primary amplifier (Amp2); and the signal processing module (10) is used for adjusting output signals of the first primary amplifier (Amp1) and the second primary amplifier (Amp2) to target differential signals that have equal amplitudes and opposite phases, and outputting the target differentials signal to the current sharing amplifier (CR-Amp). In the single-ended-to-differential microphone circuit, the current sharing amplifier (CR-Amp), which has a small range of input common-mode voltages and low noise, is

WO 2023/201824 A1

[见续页]

GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:
— 包括国际检索报告(条约第21条(3))。

used to realize single-ended-to-differential conversion of a signal, thereby facilitating the improvement of a signal-to-noise ratio of a circuit.

(57) 摘要: 一种单端转差分麦克风电路，包括用于输入第一偏置电压的供电端（V_{HCM}）、麦克风电容（C_{MEMS}）、耦合电容（C_{AC}）、第一初级放大器（Amp1）、第二初级放大器（Amp2）、信号处理模块（10）、电流共用放大器（CR-Amp）、正端反馈电阻（R_{FB1}）、正端反馈电容（C_{FB1}）、负端反馈电阻（R_{FB2}）以及负端反馈电容（C_{FB2}），其中麦克风电容（C_{MEMS}）连接第一初级放大器（Amp1）的输入端，耦合电容（C_{AC}）连接第二初级放大器（Amp2）的输入端，信号处理模块（10）用于将第一初级放大器（Amp1）和第二初级放大器（Amp2）的输出信号调整为振幅相等且相位相反的目标差分信号，并将目标差分信号输出给电流共用放大器（CR-Amp），单端转差分麦克风电路利用输入共模电压范围小且噪声小的电流共用放大器（CR-Amp）实现信号的单端转差分，有利于提高电路的信噪比。

单端转差分麦克风电路

技术领域

[0001] 本发明涉及电声转换领域，尤其涉及一种单端转差分麦克风电路。

背景技术

[0002] MEMS（微型机电系统，Microelectro Mechanical Systems）麦克风是基于MEMS传感器技术制造的麦克风，具有改进的噪声消除性能、良好的射频性能及电磁干扰抑制能力，被广泛应用于智能手机、线控耳机、平板以及笔记本等各类电子产品中。为了减少外界的电磁干扰、提高信号传输质量，相关技术中通常将MEMS麦克风输出的单端信号转为差分信号进行传输。

发明概述

技术问题

[0003] 如图1所示，传统的单端转差分麦克风电路中， MEMS麦克风的输出端直接连接至全差分放大器Amp的正输入端，补偿电容CDMY连接至全差分放大器Amp负输入端，然而，受MEMS麦克风自身结构的限制，其传感器的衬底会对地产生较大的寄生电容，导致衬底输出的信号的振幅小于传感器的信号端输出的信号的振幅，在等效电路中衬底输出的信号传输给全差分放大器Amp的负输入端，传感器的信号端传输给全差分放大器Amp的正输入端，因此全差分放大器的正负输入端的信号振幅存在差异，相位相反，为非理想差分信号，导致正负输入端的共模电压会有较大的振幅，这就要求全差分放大器Amp必须为输入共模电压范围大的放大器，才能确保全差分放大器Amp能够正常工作，然而，此类全差分放大器的噪声通常也较大，不利于提高电路的信噪比。

问题的解决方案

技术解决方案

[0004] 本发明的目的在于提供一种单端转差分麦克风电路，可以利用输入共模电压范围小且噪声小的电流共用放大器实现信号的单端转差分，有利于提高电路的信

噪比。

[0005] 为了达到上述目的，本发明提供了一种单端转差分麦克风电路，包括用于输入第一偏置电压的供电端、麦克风电容、耦合电容、第一初级放大器、第二初级放大器、信号处理模块、电流共用放大器、正端反馈电阻、正端反馈电容、负端反馈电阻以及负端反馈电容；其中，所述麦克风电容为麦克风连接至所述单端转差分麦克风电路中等效形成；

[0006] 所述供电端与所述麦克风电容的偏置电压输入端连接，所述麦克风电容的输出端与所述第一初级放大器的输入端连接；

[0007] 所述耦合电容的正极接地或与所述偏置电压输入端连接，其中当所述耦合电容的正极与所述偏置电压输入端连接时，所述麦克风电路还包括串联在所述供电端和所述偏置电压输入端之间的第一偏置电阻，所述耦合电容的负极与所述第二初级放大器的输入端连接；

[0008] 所述第一初级放大器的输出端和第二初级放大器的输出端分别与所信号处理模块的正输入端和负输入端连接，所述信号处理模块的正输出端和负输出端分别与所述电流共用放大器的正输入端和负输入端连接，以通过所述信号处理模块将所述第一初级放大器和所述第二初级放大器的输出信号调整为振幅相等且相位相反的目标差分信号，并将所述目标差分信号输出给所述电流共用放大器；

[0009] 所述正端反馈电阻和所述正端反馈电容均并联于所述电流共用放大器的正输入端和负输出端之间，所述负端反馈电阻和所述负端反馈电容均并联于所述电流共用放大器的负输入端和正输出端之间。

[0010] 进一步地，所述信号处理模块包括信号倍增器，所述信号倍增器具体用于：

[0011] 将所述第一初级放大器的输出信号减去所述第二初级放大器的输出信号，得到差值信号；

[0012] 将所述差值信号进行反相处理从而得到差值反相信号，所述差值信号和所述差值反相信号构成所述目标差分信号；

[0013] 将所述差值信号从所述信号处理模块的正输出端输出，将所述差值反相信号从所述信号处理模块的负输出端进行输出。

[0014] 进一步地，所述信号倍增器包括四个开关电容，每个所述开关电容包括两个第

一开关、两个第二开关以及一个电容器，所述四个开关电容分别为第一开关电容、第二开关电容、第三开关电容以及第四开关电容；

[0015] 其中，所述第一开关电容的所述电容器的正极通过一个所述第一开关连接至所述信号处理模块的正输入端，并通过一个所述第二开关连接至所述信号处理模块的正输出端，所述电容器的负极通过另一个所述第一开关连接至所述信号处理模块的负输入端，并通过另一个所述第二开关连接输入共模电压；

[0016] 所述第二开关电容的所述电容器的正极通过一个所述第一开关连接至所述信号处理模块的正输入端，并通过一个所述第二开关连接所述输入共模电压，所述电容器的负极通过另一个所述第一开关连接至所述信号处理模块的负输入端，并通过另一个所述第二开关连接至所述信号处理模块的负输出端；

[0017] 所述第三开关电容的所述电容器的正极通过一个所述第一开关连接至所述信号处理模块的正输出端，并通过一个所述第二开关连接至所述信号处理模块的正输入端，所述电容器的负极通过另一个所述第一开关连接所述输入共模电压，并通过另一个所述第二开关连接至所述信号处理模块的负输入端；

[0018] 所述第四开关电容的所述电容器的正极通过一个所述第一开关连接所述输入共模电压，并通过一个所述第二开关连接至所述信号处理模块的正输入端，所述电容器的负极通过另一个所述第一开关连接至所述信号处理模块的负输出端，并通过另一个所述第二开关连接至所述信号处理模块的负输入端；

[0019] 所有所述第一开关和所述第二开关受控于设定的时钟信号，当所述时钟信号为第一相位时，所有所述第一开关闭合，所有所述第二开关断开；当所述时钟信号为与所述第一相位相反的第二相位时，所有所述第一开关断开，所有所述第二开关闭合。

[0020] 进一步地，所述单端转差分麦克风电路还包括第一斩波开关和第二斩波开关；

[0021] 所述第一斩波开关通过一输入端和一输出端串联于所述麦克风的输出端和所述第一初级放大器的输入端之间，所述第一斩波开关通过另一输入端和另一输出端串联于所述耦合电容的负极和所述第二初级放大器的输入端之间；

[0022] 所述第二斩波开关通过一输入端和一输出端串联于所述第一初级放大器的输出端和所述信号处理模块的正输入端之间，所述第二斩波开关通过另一输入端和

另一输出端串联于所述第二初级放大器的输出端和所述信号处理模块的负输入端之间。

[0023] 进一步地，所述电流共用放大器包括偏置电流源、第一PMOS管、第二PMOS管、第一NMOS管、第二NMOS管、第三NMOS管以及第四NMOS管；

[0024] 所述第一PMOS管的源极和所述第二PMOS管的源极均与所述偏置电流源的输出端连接，所述第一PMOS管的栅极与所述第一NMOS管的栅极相连接并共同作为所述电流共用放大器的正输入端，所述第一PMOS管的漏极与所述第一NMOS管的漏极、所述第三NMOS管的栅极相连接并共同作为所述电流共用放大器的负输出端；

[0025] 所述第二PMOS管的栅极与所述第二NMOS管的栅极相连接并共同作为所述电流共用放大器的负输入端，所述第二PMOS管的漏极与所述第二NMOS管的漏极、所述第四NMOS管的栅极相连接并共同作为所述电流共用放大器的正输出端；

[0026] 所述第一NMOS管的源极与所述第三NMOS管的漏极、所述第二NMOS管的源极、所述第四NMOS管的漏极相连接；

[0027] 所述第三NMOS管的源极和所述第四NMOS管的源极均接地。

[0028] 进一步地，所述单端转差分麦克风电路还包括第二偏置电阻和第三偏置电阻；

[0029] 所述第二偏置电阻的一端与所述第一初级放大器的输入端连接，所述第二偏置电阻的另一端用于输入第二偏置电压；所述第三偏置电阻的一端与所述第二初级放大器的输入端连接，所述第三偏置电阻的另一端用于输入所述第二偏置电压。

[0030] 进一步地，所述第一偏置电压大于所述第二偏置电压。

[0031] 进一步地，所述第一偏置电阻的阻值范围为100GΩ至200GΩ。

[0032] 进一步地，所述正端反馈电阻和所述负端反馈电阻的阻值相同，所述正端反馈电容和所述负端反馈电容的电容值相同。

发明的有益效果

有益效果

[0033] 与相关技术相比，本发明的麦克风电路中，其包括用于输入第一偏置电压的供电端、麦克风电容、耦合电容、第一初级放大器、第二初级放大器、信号处理模块、电流共用放大器、正端反馈电阻、正端反馈电容、负端反馈电阻、负端

反馈电容、第一输出端以及第二输出端；所述麦克风和所述耦合电容分别与所述第一初级放大器的输入端和所述第二初级放大器的输入端连接，所述第一初级放大器的输出端和第二初级放大器的输出端分别与所信号处理模块的正输入端和负输入端连接，所述信号处理模块的正输出端和负输出端分别与所述电流共用放大器的正输入端和负输入端连接，以通过所述信号处理模块将所述第一初级放大器和所述第二初级放大器的输出信号调整为振幅相等且相位相反的目标差分信号，并将所述目标差分信号输出给所述电流共用放大器，由此通过信号处理模块的作用可以输出振幅相等且相位相反的差分信号，从而可以利用输入共模电压范围较小且噪声较小的电流共用放大器来实现差分信号的输出，有利于提高电路的信噪比。

对附图的简要说明

附图说明

[0034] 为了更清楚地说明本发明实施例中的技术方案，下面将对实施例描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其它的附图，其中：

[0035] 图1为现有技术一种单端转差分麦克风电路的电路图；

[0036] 图2为本发明实施例提供的单端转差分麦克风电路的一电路图；

[0037] 图3为本发明实施例提供的信号倍增器的电路图；

[0038] 图4a为图3所示的信号倍增器在时钟信号为第一相位时的等效电路图；

[0039] 图4b为图3所示的信号倍增器在时钟信号为第二相位时的等效电路图；

[0040] 图5为本发明实施例提供的单端转差分麦克风电路的另一电路图；

[0041] 图6为本发明实施例提供的电流共用放大器的电路图。

实施该发明的最佳实施例

本发明的最佳实施方式

[0042] 下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅是本发明的一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳

动前提下所获得的所有其它实施例，都属于本发明保护的范围。

[0043] 请参阅图2，本发明的单端转差分麦克风电路中，该麦克风电路包括用于输入第一偏置电压的供电端V_{HCM}、麦克风电容C_{MEMS}、耦合电容C_{AC}、第一初级放大器Amp1、第二初级放大器Amp2、信号处理模块10、电流共用放大器CR-Amp、正端反馈电阻R_{FB1}、正端反馈电容C_{FB1}、负端反馈电阻R_{FB2}以及负端反馈电容C_{FB2}。其中，所述麦克风电容C_{MEMS}为麦克风连接至所述单端转差分麦克风电路中等效形成。

[0044] 所述供电端V_{HCM}与所述麦克风电容C_{MEMS}的偏置电压输入端连接，从而为所述麦克风电容C_{MEMS}提供第一偏置电压，该第一偏置电压为高电压偏置电压，例如可以是13.8V，所述麦克风电容C_{MEMS}的输出端与所述第一初级放大器Amp1的输入端连接。

[0045] 所述耦合电容C_{AC}的正极接地，所述耦合电容C_{AC}的负极与所述第二初级放大器Amp2的输入端连接。

[0046] 所述第一初级放大器Amp1的输出端与所信号处理模块10的正输入端V_{I+}连接，第二初级放大器Amp2的输出端与所信号处理模块10的负输入端V_{I-}连接，所述信号处理模块10的正输出端V_{O+}与所述电流共用放大器CR-Amp的正输入端连接，所述信号处理模块10的负输出端V_{O-}与所述电流共用放大器CR-Amp的负输入端连接，以通过所述信号处理模块10将所述第一初级放大器Amp1和所述第二初级放大器Amp2的输出信号调整为振幅相等且相位相反的目标差分信号，并将所述目标差分信号输出给所述电流共用放大器CR-Amp。

[0047] 所述正端反馈电阻R_{FB1}和所述正端反馈电容C_{FB1}均并联于所述电流共用放大器CR-Amp的正输入端和负输出端V_{OUTN}之间，所述负端反馈电阻R_{FB2}和所述负端反馈电容C_{FB2}均并联于所述电流共用放大器CR-Amp的负输入端和正输出端V_{OUTP}之间。其中，所述正端反馈电阻R_{FB1}和所述负端反馈电阻R_{FB2}的阻值可以相同，所述正端反馈电容C_{FB1}和所述负端反馈电容C_{FB2}的电容值可以相同。

[0048] 因此，本实施例的单端转差分麦克风电路中，电流共用放大器CR-Amp为一个双端输入双端输出的全差分放大器，通过电流共用放大器CR-Amp的作用实现信号

的单端转差分。其中，通过信号处理模块10的作用，将第一初级放大器Amp1和第二初级放大器Amp2的输出信号调整为振幅相等且相位相反的目标差分信号，由此可以使得输入至后续电路中的全差分放大器的差分信号振幅相等且相位相反，从而可以使得输入共模电压范围变小，因此后续电路中的全差分放大器能够采用输入共模电压范围小的电流共用放大器CR-Amp来实现，而电流共用放大器CR-Amp相比于输入共模电压范围大的全差分放大器，具有更小的噪声，从而可以减小电流共用放大器CR-Amp自身的噪声对整个电路的影响，有利于提高麦克风电路的信噪比。

[0049] 进一步地，本发明的信号处理模块10包括信号倍增器，所述信号倍增器具体用于将所述第一初级放大器Amp1的输出信号减去所述第二初级放大器Amp2的输出信号，得到差值信号；然后将所述差值信号进行反相处理从而得到差值反相信号，所述差值信号和所述差值反相信号构成所述目标差分信号；还用于将所述差值信号从所述信号处理模块10的正输出端输出，将所述差值反相信号从所述信号处理模块10的负输出端进行输出。

[0050] 由此，通过所述信号倍增器可以实现将所述第一初级放大器Amp1和所述第二初级放大器Amp2的输出信号调整为振幅相等且相位相反的目标差分信号，并且目标差分信号的两路信号的振幅差相比于调整前的振幅差扩大了一倍，有利于减小后续电路中的电流共用放大器对整个电路的信噪比的影响。

[0051] 更具体地，参阅图3，本发明的实施例中，所述信号倍增器包括四个开关电容，每个所述开关电容包括两个第一开关S1、两个第二开关S2以及一个电容器，所述四个开关电容分别为第一开关电容101、第二开关电容102、第三开关电容103以及第四开关电容104；

[0052] 其中，所述第一开关电容101的所述电容器C1的正极通过一个所述第一开关S1连接至所述信号处理模块10的正输入端V_{I+}，并通过一个所述第二开关S2连接至所述信号处理模块10的正输出端V_{O+}，所述电容器C1的负极通过另一个所述第一开关S1连接至所述信号处理模块10的负输入端V_{I-}，并通过另一个所述第二开关S2连接输入共模电压V_{CM}。

[0053] 所述第二开关电容102的所述电容器C2的正极通过一个所述第一开关S1连接至

所述信号处理模块10的正输入端V_{I+}，并通过一个所述第二开关S2连接所述输入共模电压V_{CM}，所述电容器C2的负极通过另一个所述第一开关S1连接至所述信号处理模块10的负输入端V_{I-}，并通过另一个所述第二开关S2连接至所述信号处理模块10的负输出端V_{O-}。

[0054] 所述第三开关电容103的所述电容器C3的正极通过一个所述第一开关S1连接至所述信号处理模块10的正输出端V_{O+}，并通过一个所述第二开关S2连接至所述信号处理模块10的正输入端V_{I+}，所述电容器C3的负极通过另一个所述第一开关S1连接所述输入共模电压V_{CM}，并通过另一个所述第二开关S2连接至所述信号处理模块10的负输入端V_{I-}。

[0055] 所述第四开关电容104的所述电容器C4的正极通过一个所述第一开关S1连接所述输入共模电压V_{CM}，并通过一个所述第二开关S2连接至所述信号处理模块10的正输入端V_{I+}，所述电容器C4的负极通过另一个所述第一开关S1连接至所述信号处理模块10的负输出端V_{O-}，并通过另一个所述第二开关S2连接至所述信号处理模块10的负输入端V_{I-}。

[0056] 所有所述第一开关S1和所述第二开关S2受控于设定的时钟信号，当所述时钟信号为第一相位S01时，所有所述第一开关S1闭合，所有所述第二开关S2断开。当所述时钟信号为与所述第一相位S01相反的第二相位S02时，所有所述第一开关S1断开，所有所述第二开关S2闭合。

[0057] 如图4a和图4b所示，图4a为图3所示的信号倍增器在时钟信号为第一相位S01时的等效电路图，图4b为图3所示的信号倍增器在时钟信号为第二相位S02时的等效电路图。在第一相位S01时，电容器C1和电容器C2并联在信号处理模块10的正输入端V_{I+}和负输入端V_{I-}之间，电容器C3和电容器C4串联在信号处理模块10的正输出端V_{O+}和负输出端V_{O-}之间，此时电容器C1和电容器C2两端的电压差即为正输入端V_{I+}和负输入端V_{I-}的电压差，也即第一初级放大器Amp1和第二初级放大器Amp2的输出信号的差值信号；而在第二相位S02时，电容器C1和电容器C2串联在信号处理模块10的正输出端V_{O+}和负输出端V_{O-}之间，从而将电容器C1在第一相位S01时两端的电压差和电容器C2在第一相位S01时两端的电压差叠加在正输出端V_{O+}和负输出端V_{O-}之间。由此，正输出端V_{O+}的信号变为电容器C1两端的

电压差加上输入共模电压V_{CM}，即$V_{O+}=V_{CM}+V_{I+}-V_{I-}$；负输出端$V_{O-}$的信号变为输入共模电压$V_{CM}$减去电容器C2两端的电压差，即$V_{O-}=V_{CM}-(V_{I+}-V_{I-})$。因此，正输出端$V_{O+}$的信号和负输出端$V_{O-}$的信号构成目标差分信号并传输给电流共用放大器CR-Amp的正负输入端，并且，$V_{O+}-V_{O-}=(V_{CM}+V_{I+}-V_{I-})-(V_{CM}-(V_{I+}-V_{I-}))=2(V_{I+}-V_{I-})$，即目标差分信号的正负振幅差变为第一初级放大器Amp1和第二初级放大器Amp2的输出信号的振幅差的两倍，从而实现振幅的差值倍增。

[0058] 其中，电容器C3和电容器C4的工作原理与电容器C1和电容器C2的工作原理相类似，两者控制时钟相位互为反相，通过电容器C1、电容器C2、电容器C3和电容器C4在相位互补的时钟控制下，使得信号处理模块10的正负输出端可得到持续的差值倍增信号。

[0059] 参阅图5，本发明的实施例中，所述麦克风电路还包括第一斩波开关11和第二斩波开关12。

[0060] 所述第一斩波开关11通过一输入端和一输出端串联于所述麦克风电容C_{MEMS}的输出端和所述第一初级放大器Amp1的输入端之间，所述第一斩波开关11通过另一输入端和另一输出端串联于所述耦合电容C_{AC}的负极和所述第二初级放大器Amp2的输入端之间。

[0061] 所述第二斩波开关12通过一输入端和一输出端串联于所述第一初级放大器Amp1的输出端和所述信号处理模块10的正输入端V_{I+}之间，所述第二斩波开关12通过另一输入端和另一输出端串联于所述第二初级放大器Amp2的输出端和所述信号处理模块10的负输入端V_{I-}之间。

[0062] 通过第一斩波开关11和第二斩波开关12对信号进行Chopping处理，可以消除第一初级放大器Amp1和第二初级放大器Amp2的低频噪声。

[0063] 继续参阅图5，本实施例中，与图2所示实施例不同的是，耦合电容C_{AC}的正极还可以连接至所述麦克风电容C_{MEMS}的偏置电压输入端，此时，麦克风电路还包括串联在所述供电端V_{HCM}和所述偏置电压输入端之间的第一偏置电阻R_{B1}。其中，第一偏置电阻R_{B1}为大阻值电阻，其阻值范围比如可以是100GΩ至200GΩ。

[0064] 进一步地，麦克风电路还包括第二偏置电阻R_{B2}和第三偏置电阻R_{B3}。

[0065] 所述第二偏置电阻R_{B2}的一端与所述第一初级放大器Amp1的输入端连接，所述第二偏置电阻R_{B2}的另一端用于输入第二偏置电压V_B；所述第三偏置电阻R_{B3}的一端与所述第二初级放大器Amp2的输入端连接，所述第三偏置电阻R_{B3}的另一端用于输入所述第二偏置电压V_B。第一偏置电压大于第二偏置电压V_B，第二偏置电压V_B为低电压偏置电压，如为0.8V。

[0066] 其中，所述第二偏置电阻R_{B2}和第三偏置电阻R_{B3}的阻值相同。所述第一偏置电阻R_{B1}与所述第二偏置电阻R_{B2}、第三偏置电阻R_{B3}的阻值可以相同也可以不相同，例如可以都为200GΩ。

[0067] 如图5所示，声音信号从麦克风电容C_{MEMS}输入后，经麦克风电容C_{MEMS}转变为交流电信号，而由于第一偏置电阻R_{B1}的高阻抗作用，可以使得交流电信号经过第一斩波开关11后同时输入至第一初级放大器Amp1和第二初级放大器Amp2，且输入至第一初级放大器Amp1和第二初级放大器Amp2的交流电信号相位相反。经过第一斩波开关11和第二斩波开关12的Chopping处理，可以消除第一初级放大器Amp1和第二初级放大器Amp2的低频噪声，然后利用信号处理模块10对经过第二斩波开关12处理后的信号进行调整，以获得振幅相等且相位相反的目标差分信号，并且还可以使目标差分信号的振幅相比于调整前有所扩增，从而有利于降低电流共用放大器对整个电路的信噪比的影响，有利于提高信噪比。

[0068] 此外，当闭环增益为1时，现有技术的正、负端反馈电容的电容值需要设置为与麦克风电容C_{MEMS}的电容值相同，而麦克风电容C_{MEMS}的电容值通常都较小，从而正、负端反馈电容的电容值也是较小的电容值，会降低整个电路的信噪比，而本实施例中，通过将耦合电容C_{AC}连接至所述麦克风电容C_{MEMS}的偏置电压输入端，并且在供电端V_{HCM}和所述麦克风电容C_{MEMS}的偏置电压输入端之间串联第一偏置电阻R_{B1}，从而当闭环增益为1时，正、负端反馈电容的电容值可设置为麦克风电容C_{MEMS}的电容值的两倍，相比于现有方式，可以增大正、负端反馈电容的电容值，从而能够更多地滤除电流共用放大器自身的噪声，提高整个麦克风电容电路的信噪比。

[0069] 参阅图6，本发明的实施例中，电流共用放大器CR-Amp包括偏置电流源IB、第一PMOS管P1、第二PMOS管P2、第一NMOS管N1、第二NMOS管N2、第三NMOS管N3以

及第四NMOS管N4。

[0070] 所述第一PMOS管P1的源极和所述第二PMOS管P2的源极均与所述偏置电流源IB的输出端连接，所述第一PMOS管P1的栅极与所述第一NMOS管N1的栅极相连接并共同作为所述电流共用放大器CR-Amp的正输入端V_{INP}，所述第一PMOS管P1的漏极与所述第一NMOS管N1的漏极、所述第三NMOS管N3的栅极相连接并共同作为所述电流共用放大器CR-Amp的负输出端V_{OUTN}。

[0071] 所述第二PMOS管P2的栅极与所述第二NMOS管N2的栅极相连接并共同作为所述电流共用放大器CR-Amp的负输入端，所述第二PMOS管P2的漏极与所述第二NMOS管N2的漏极、所述第四NMOS管N4的栅极相连接并共同作为所述电流共用放大器CR-Amp的正输出端。

[0072] 所述第一NMOS管N1的源极与所述第三NMOS管N3的漏极、所述第二NMOS管N2的源极、所述第四NMOS管N4的漏极相连接。

[0073] 所述第三NMOS管N3的源极和所述第四NMOS管N4的源极均接地。

[0074] 由此，对于上述电流共用放大器CR-Amp，作为输入管的第一PMOS管P1和第一NMOS管N1的跨导相加后经过作为负载的第三NMOS管N3后转变为电压在负输出端V_{OUTN}输出，作为输入管的第二PMOS管P2和第二NMOS管N2的跨导相加后经过作为负载的第四NMOS管N4后转变为电压在正输出端V_{OUTP}输出，从而在同样的偏置电流下，跨导增大一倍，有利于减小电流共用放大器CR-Amp的噪声。

[0075] 以上所述的仅是本发明的实施方式，在此应当指出，对于本领域的普通技术人员来说，在不脱离本发明创造构思的前提下，还可以做出改进，但这些均属于本发明的保护范围。

权利要求书

[权利要求 1] 一种单端转差分麦克风电路，其特征在于，包括用于输入第一偏置电压的供电端、麦克风电容、耦合电容、第一初级放大器、第二初级放大器、信号处理模块、电流共用放大器、正端反馈电阻、正端反馈电容、负端反馈电阻以及负端反馈电容；其中，所述麦克风电容为麦克风连接至所述单端转差分麦克风电路中等效形成；

所述供电端与所述麦克风电容的偏置电压输入端连接，所述麦克风电容的输出端与所述第一初级放大器的输入端连接；

所述耦合电容的正极接地或与所述偏置电压输入端连接，其中当所述耦合电容的正极与所述偏置电压输入端连接时，所述单端转差分麦克风电路还包括串联在所述供电端和所述偏置电压输入端之间的第一偏置电阻，所述耦合电容的负极与所述第二初级放大器的输入端连接；

所述第一初级放大器的输出端和第二初级放大器的输出端分别与所信号处理模块的正输入端和负输入端连接，所述信号处理模块的正输出端和负输出端分别与所述电流共用放大器的正输入端和负输入端连接，以通过所述信号处理模块将所述第一初级放大器和所述第二初级放大器的输出信号调整为振幅相等且相位相反的目标差分信号，并将所述目标差分信号输出给所述电流共用放大器；

所述正端反馈电阻和所述正端反馈电容均并联于所述电流共用放大器的正输入端和负输出端之间，所述负端反馈电阻和所述负端反馈电容均并联于所述电流共用放大器的负输入端和正输出端之间。

[权利要求 2] 根据权利要求1所述的单端转差分麦克风电路，其特征在于，所述信号处理模块包括信号倍增器，所述信号倍增器用于：

将所述第一初级放大器的输出信号减去所述第二初级放大器的输出信号，得到差值信号；

将所述差值信号进行反相处理从而得到差值反相信号，所述差值信号和所述差值反相信号构成所述目标差分信号；

将所述差值信号从所述信号处理模块的正输出端输出，将所述差值反

相信号从所述信号处理模块的负输出端进行输出。

[权利要求 3] 根据权利要求2所述的单端转差分麦克风电路，其特征在于，所述信号倍增器包括四个开关电容，每个所述开关电容包括两个第一开关、两个第二开关以及一个电容器，所述四个开关电容分别为第一开关电容、第二开关电容、第三开关电容以及第四开关电容；

其中，所述第一开关电容的所述电容器的正极通过一个所述第一开关连接至所述信号处理模块的正输入端，并通过一个所述第二开关连接至所述信号处理模块的正输出端，所述电容器的负极通过另一个所述第一开关连接至所述信号处理模块的负输入端，并通过另一个所述第二开关连接输入共模电压；

所述第二开关电容的所述电容器的正极通过一个所述第一开关连接至所述信号处理模块的正输入端，并通过一个所述第二开关连接所述输入共模电压，所述电容器的负极通过另一个所述第一开关连接至所述信号处理模块的负输入端，并通过另一个所述第二开关连接至所述信号处理模块的负输出端；

所述第三开关电容的所述电容器的正极通过一个所述第一开关连接至所述信号处理模块的正输出端，并通过一个所述第二开关连接至所述信号处理模块的正输入端，所述电容器的负极通过另一个所述第一开关连接所述输入共模电压，并通过另一个所述第二开关连接至所述信号处理模块的负输入端；

所述第四开关电容的所述电容器的正极通过一个所述第一开关连接所述输入共模电压，并通过一个所述第二开关连接至所述信号处理模块的正输入端，所述电容器的负极通过另一个所述第一开关连接至所述信号处理模块的负输出端，并通过另一个所述第二开关连接至所述信号处理模块的负输入端；

所有所述第一开关和所述第二开关受控于设定的时钟信号：当所述时钟信号为第一相位时，所有所述第一开关闭合，所有所述第二开关断开；当所述时钟信号为与所述第一相位相反的第二相位时，所有所述

第一开关断开，所有所述第二开关闭合。

[权利要求 4] 根据权利要求1所述的单端转差分麦克风电路，其特征在于，所述单端转差分麦克风电路还包括第一斩波开关和第二斩波开关；

所述第一斩波开关通过一输入端和一输出端串联于所述麦克风的输出端和所述第一初级放大器的输入端之间，所述第一斩波开关通过另一输入端和另一输出端串联于所述耦合电容的负极和所述第二初级放大器的输入端之间；

所述第二斩波开关通过一输入端和一输出端串联于所述第一初级放大器的输出端和所述信号处理模块的正输入端之间，所述第二斩波开关通过另一输入端和另一输出端串联于所述第二初级放大器的输出端和所述信号处理模块的负输入端之间。

[权利要求 5] 根据权利要求1所述的单端转差分麦克风电路，其特征在于，所述电流共用放大器包括偏置电流源、第一PMOS管、第二PMOS管、第一NMOS管、第二NMOS管、第三NMOS管以及第四NMOS管；

所述第一PMOS管的源极和所述第二PMOS管的源极均与所述偏置电流源的输出端连接，所述第一PMOS管的栅极与所述第一NMOS管的栅极相连接并共同作为所述电流共用放大器的正输入端，所述第一PMOS管的漏极与所述第一NMOS管的漏极、所述第三NMOS管的栅极相连接并共同作为所述电流共用放大器的负输出端；

所述第二PMOS管的栅极与所述第二NMOS管的栅极相连接并共同作为所述电流共用放大器的负输入端，所述第二PMOS管的漏极与所述第二NMOS管的漏极、所述第四NMOS管的栅极相连接并共同作为所述电流共用放大器的正输出端；

所述第一NMOS管的源极与所述第三NMOS管的漏极、所述第二NMOS管的源极、所述第四NMOS管的漏极相连接；

所述第三NMOS管的源极和所述第四NMOS管的源极均接地。

[权利要求 6] 根据权利要求1所述的单端转差分麦克风电路，其特征在于，所述单端转差分麦克风电路还包括第二偏置电阻和第三偏置电阻；

所述第二偏置电阻的一端与所述第一初级放大器的输入端连接，所述第二偏置电阻的另一端用于输入第二偏置电压；所述第三偏置电阻的一端与所述第二初级放大器的输入端连接，所述第三偏置电阻的另一端用于输入所述第二偏置电压。

[权利要求 7] 根据权利要求6所述的单端转差分麦克风电路，其特征在于，所述第一偏置电压大于所述第二偏置电压。

[权利要求 8] 根据权利要求7所述的单端转差分麦克风电路，其特征在于，所述第一偏置电阻的阻值范围为100GΩ至200GΩ。

[权利要求 9] 根据权利要求1所述的单端转差分麦克风电路，其特征在于，所述正端反馈电阻和所述负端反馈电阻的阻值相同，所述正端反馈电容和所述负端反馈电容的电容值相同。

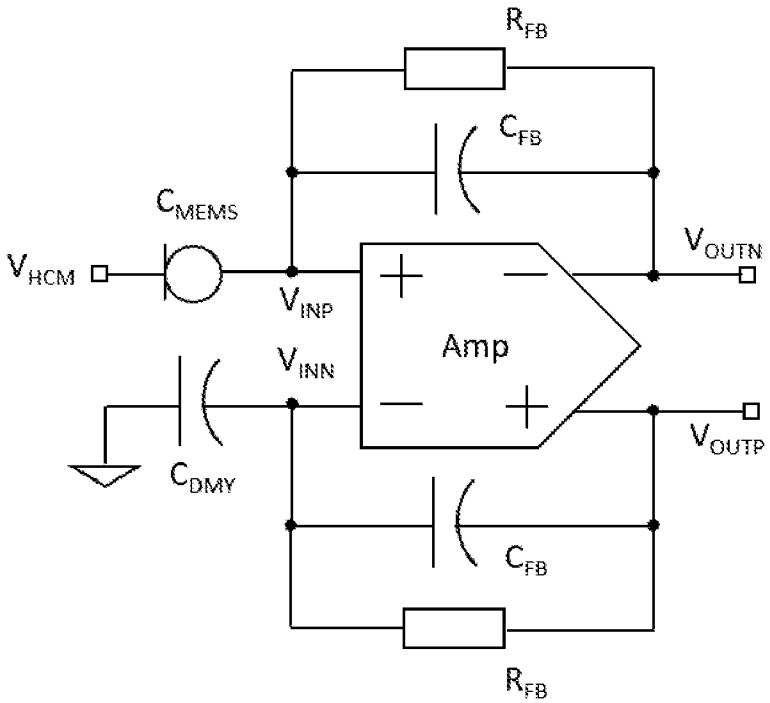


图 1

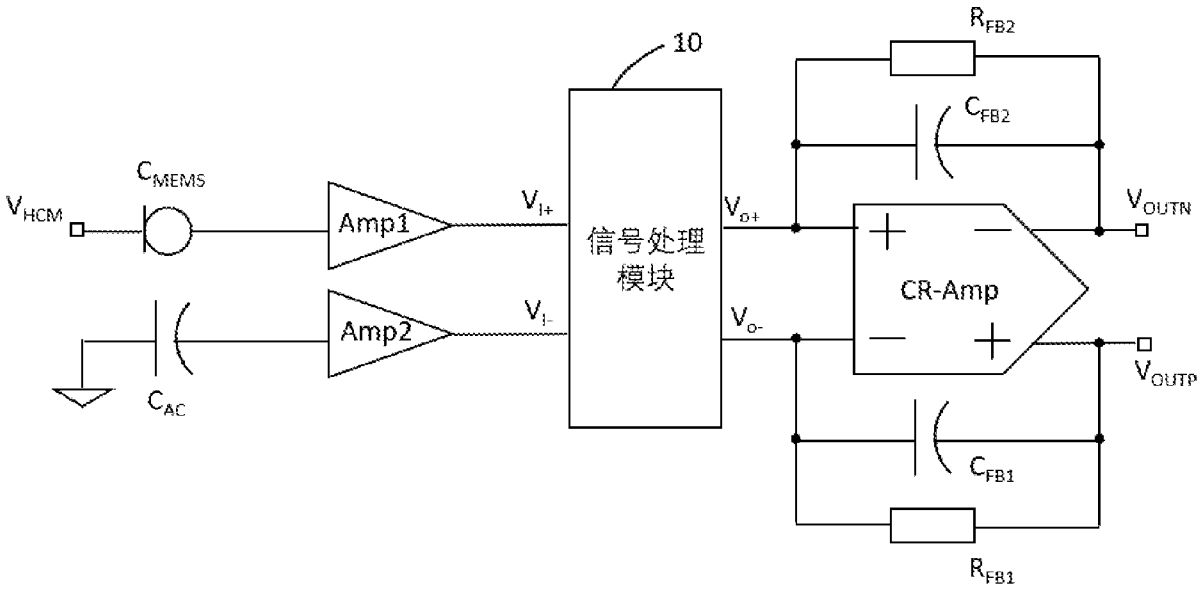

10
R_{FB2}
C_{FB2}
C_{MEMS}
V_{HCM}
Amp1
V_{I+}
信号处理
模块
V_{O+}
V_{OUTN}
CR-Amp
Amp2
V_{I-}
V_{O-}
V_{OUTP}
C_{AC}
C_{FB1}
R_{FB1}

图 2

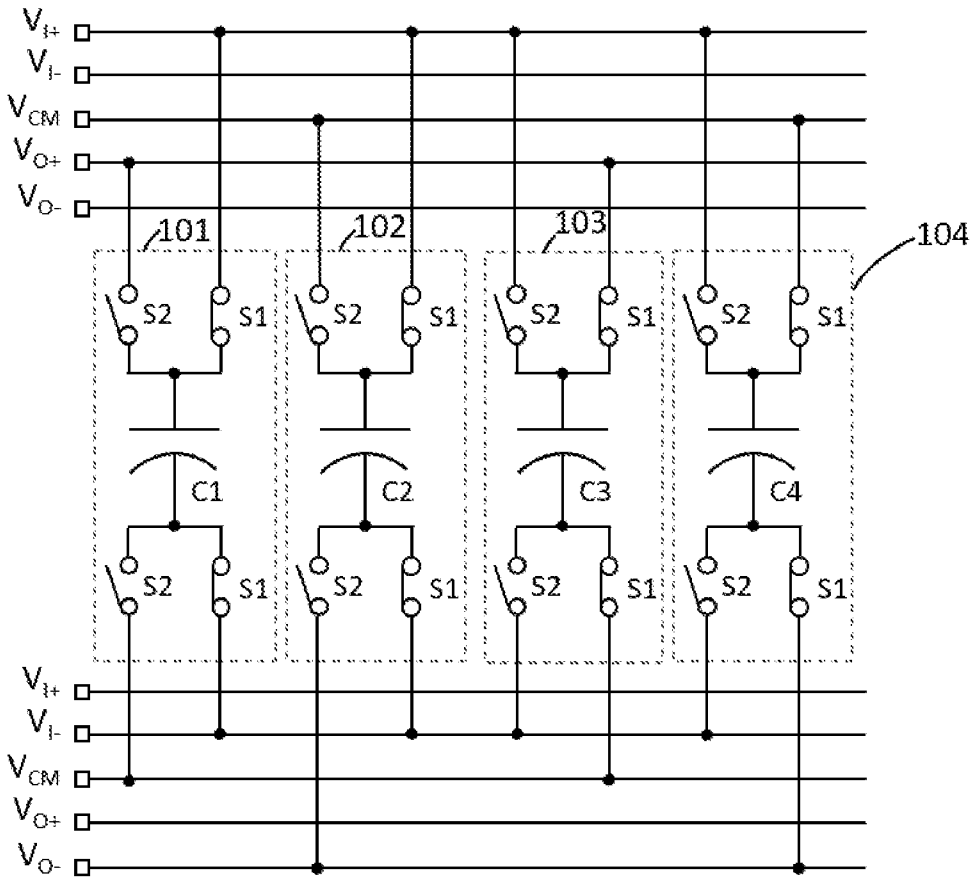

V_{I+}
V_{I-}
V_{CM}
V_{O+}
V_{O-}
101
102
103
104
S2
S1
C1
C2
C3
C4

图 3

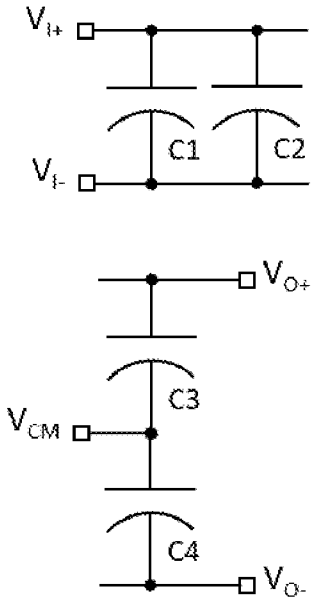


图 4a

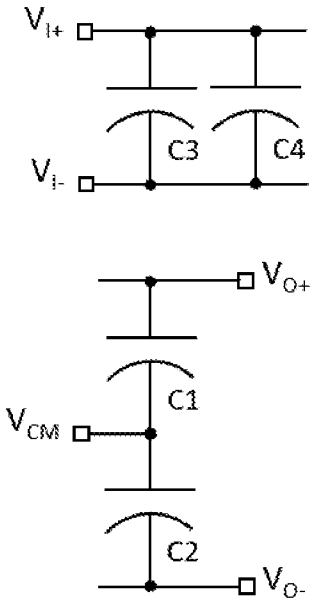


图 4b

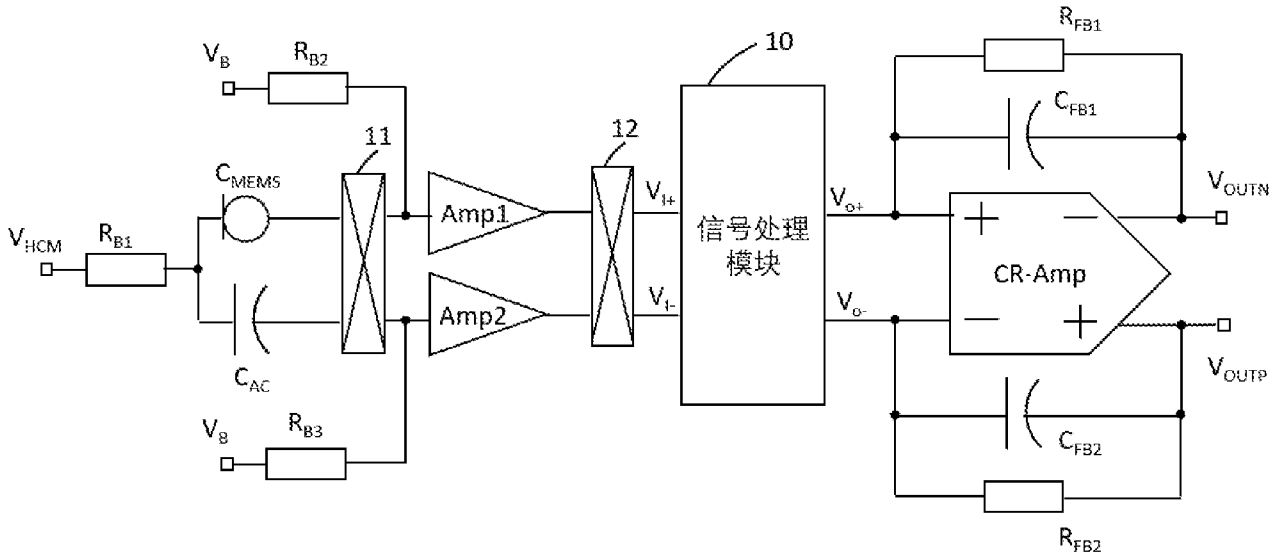

V_B
R_{B2}
11
12
10
R_{FB1}
C_{FB1}
C_{MEMS}
V_{HCM}
R_{B1}
Amp1
Amp2
V_{I+}
V_{I-}
信号处理模块
V_{O+}
V_{O-}
CR-Amp
V_{OUTN}
V_{OUTP}
C_{AC}
V_B
R_{B3}
C_{FB2}
R_{FB2}

图 5

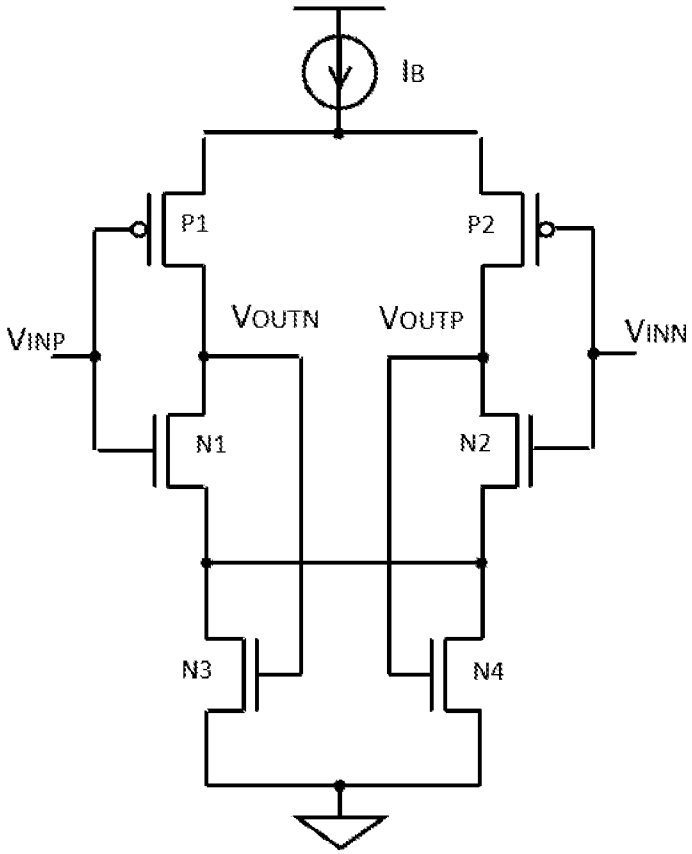

IB
P1
P2
VOUTN
VOUTP
VINP
VINN
N1
N2
N3
N4

图 6

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2022/093937

A. CLASSIFICATION OF SUBJECT MATTER

H03F 1/26(2006.01)i; H03F 3/45(2006.01)i; H04R 3/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03F, H04R

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, EPODOC, WPI: 差分, 麦克风, 话筒, 信号处理, 偏置, 耦合, 电容, 电阻, 放大, 倍增, 初级, 一级; microphone, differential, bias, coupl+, capacitor, resistor, signal process+, amplifier

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	KR 20090058393 A (RFSEMI TECHNOLOGIES, INC. et al.) 09 June 2009 (2009-06-09) description, paragraphs [0031]-[0069], and figures 1-5	1-9
Y	CN 105376675 A (XIAOMI INC.) 02 March 2016 (2016-03-02) description, paragraphs [0031]-[0069], and figures 1-5	1-9
A	CN 101005271 A (MARVELL WORLD TRADE LTD.) 25 July 2007 (2007-07-25) entire document	1-9
A	CN 103580633 A (RENESAS MOBILE CORP. et al.) 12 February 2014 (2014-02-12) entire document	1-9
A	CN 113225024 A (NANJING UNIVERSITY OF POSTS AND TELECOMMUNICATIONS) 06 August 2021 (2021-08-06) entire document	1-9
A	CN 114039602 A (ASY POWER SEMICONDUCTOR NANJING CO., LTD.) 11 February 2022 (2022-02-11) entire document	1-9
A	CN 102882481 A (INFINEON TECHNOLOGIES AG) 16 January 2013 (2013-01-16) entire document	1-9

☑ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
27 November 2022	**15 December 2022**
Name and mailing address of the ISA/CN **China National Intellectual Property Administration (ISA/CN)** **No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088, China** Facsimile No. **(86-10)62019451**	Authorized officer Telephone No.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 112073013 A (TECHTOTOP MICROELECTRONICS TECHNOLOGY CO., LTD.) 11 December 2020 (2020-12-11) entire document	1-9

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2022/093937

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
KR 20090058393 A	09 June 2009	None	
CN 105376675 A	02 March 2016	None	
CN 101005271 A	25 July 2007	CN 101005270 A	25 July 2007
		CN 101005269 A	25 July 2007
CN 103580633 A	12 February 2014	JP 2014036293 A	24 February 2014
		US 2014043099 A1	13 February 2014
		US 2016006477 A1	07 January 2016
CN 113225024 A	06 August 2021	None	
CN 114039602 A	11 February 2022	None	
CN 102882481 A	16 January 2013	KR 20130009666 A	23 January 2013
		EP 2549643 A1	23 January 2013
		US 2013015919 A1	17 January 2013
CN 112073013 A	11 December 2020	None	

国际检索报告

国际申请号
PCT/CN2022/093937

A. 主题的分类

H03F 1/26(2006.01)i; H03F 3/45(2006.01)i; H04R 3/00(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H03F, H04R

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

CNPAT, CNKI, EPODOC, WPI: 差分,麦克风,话筒，信号处理,偏置,耦合，电容，电阻，放大，倍增，初级，一级; microphone, differential, bias, coupl+, capacitor, resistor, signal process+, amplifier

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
Y	KR 20090058393 A (RFSEMI TECHNOLOGIES INC. 等) 2009年6月9日 (2009-06-09) 说明书第[0031]-[0069]段，图1-5	1-9
Y	CN 105376675 A (小米科技有限责任公司) 2016年3月2日 (2016-03-02) 说明书第[0031]-[0069]段，图1-5	1-9
A	CN 101005271 A (马维尔国际贸易有限公司) 2007年7月25日 (2007-07-25) 全文	1-9
A	CN 103580633 A (瑞萨移动公司) 2014年2月12日 (2014-02-12) 全文	1-9
A	CN 113225024 A (南京邮电大学) 2021年8月6日 (2021-08-06) 全文	1-9
A	CN 114039602 A (宜矽源半导体南京有限公司) 2022年2月11日 (2022-02-11) 全文	1-9
A	CN 102882481 A (英飞凌科技股份有限公司) 2013年1月16日 (2013-01-16) 全文	1-9
A	CN 112073013 A (泰斗微电子科技有限公司) 2020年12月11日 (2020-12-11) 全文	1-9

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

"A" 认为不特别相关的表示了现有技术一般状态的文件

"E" 在国际申请日的当天或之后公布的在先申请或专利

"L" 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

"O" 涉及口头公开、使用、展览或其他方式公开的文件

"P" 公布日先于国际申请日但迟于所要求的优先权日的文件

"T" 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

"X" 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

"Y" 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

"&" 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2022年11月27日	2022年12月15日
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 孙建强 电话号码 86-（10）-53962440

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2022/093937

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
KR	20090058393	A	2009年6月9日	无			
CN	105376675	A	2016年3月2日	无			
CN	101005271	A	2007年7月25日	CN	101005270	A	2007年7月25日
				CN	101005269	A	2007年7月25日
CN	103580633	A	2014年2月12日	JP	2014036293	A	2014年2月24日
				US	2014043099	A1	2014年2月13日
				US	2016006477	A1	2016年1月7日
CN	113225024	A	2021年8月6日	无			
CN	114039602	A	2022年2月11日	无			
CN	102882481	A	2013年1月16日	KR	20130009666	A	2013年1月23日
				EP	2549643	A1	2013年1月23日
				US	2013015919	A1	2013年1月17日
CN	112073013	A	2020年12月11日	无			