



(12) 发明专利

(10) 授权公告号 CN 102598139 B

(45) 授权公告日 2015.01.14

(21) 申请号 201080032406.8

(56) 对比文件

(22) 申请日 2010.07.09

CN 1714406 A, 2005.12.28, 说明书第1-6页  
详细说明部分及附图1-4.

(30) 优先权数据

12/502,222 2009.07.13 US

CN 1714406 A, 2005.12.28, 说明书第1-6页  
详细说明部分及附图1-4.

(85) PCT国际申请进入国家阶段日

2012.01.12

US 2009/0072246 A1, 2009.03.19, 第  
27-28,31段,权利要求2-4及如图1-2,3A.

(86) PCT国际申请的申请数据

PCT/US2010/041555 2010.07.09

CN 101170122 A, 2008.04.30, 说明书第5页  
第3段至第6页第3段,第7页第9-16行,第11  
页第2段及附图5.

(87) PCT国际申请的公布数据

W02011/008654 EN 2011.01.20

US 2009/0052225 A1, 2009.02.26, 全文.

(73) 专利权人 希捷科技有限公司

CN 1815770 A, 2006.08.09, 全文.

地址 美国明尼苏达州

US 6753561 B1, 2004.06.22, 全文.

(72) 发明人 T·伟 J·印斯克 V·文努戈帕兰

US 2006/0073652 A1, 2006.04.06, 全文.

X·海文 T·麦克尔 L·布莱恩

审查员 卢晓霞

(74) 专利代理机构 上海专利商标事务所有限公  
司 31100

代理人 钱慰民

(51) Int. Cl.

G11C 11/16(2006.01)

G11C 13/02(2006.01)

H01L 27/24(2006.01)

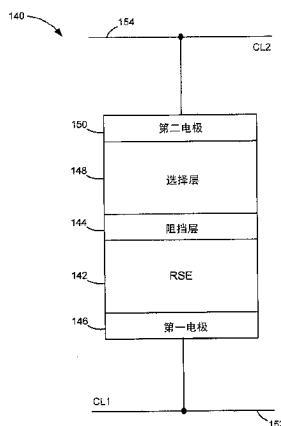
权利要求书2页 说明书5页 附图6页

(54) 发明名称

具有非欧姆选择层的非易失性存储单元

(57) 摘要

披露一种包含非欧姆选择层的非易失性存储单元和关联的方法。根据一些实施例，非易失性存储单元由耦合于非欧姆选择层的阻性感测元件(RSE)构成。选择层被配置成响应大于或等于预定阈值的电流从第一阻态转变至第二阻态。



1. 一种包含耦合于非欧姆选择层的阻性感测元件 (RSE) 的存储单元, 其中, 所述选择层被配置成响应于大于或等于预定阈值的电流, 从第一阻态转变为第二阻态, 所述选择层具有预定电压范围, 在所述预定电压范围内, 所述选择层能够二者择一地逐个呈现所述第一阻态和所述第二阻态。
2. 如权利要求 1 所述的存储单元, 其特征在于, 所述选择层由金属绝缘体转变材料构成。
3. 如权利要求 2 所述的存储单元, 其特征在于, 所述金属绝缘体转变材料被表征为双极的。
4. 如权利要求 1 所述的存储单元, 其特征在于, 所述第一阻态对应于高电阻和非传导性, 而所述第二阻态对应于低电阻和传导性。
5. 如权利要求 1 所述的存储单元, 其特征在于, 当所述存储单元中的电流量小于所述预定阈值时, 所述选择层返回至所述第一阻态。
6. 如权利要求 1 所述的存储单元, 其特征在于, 所述选择层由硫属化物构成。
7. 如权利要求 6 所述的存储单元, 其特征在于, 所述硫属化物是  $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 。
8. 如权利要求 1 所述的存储单元, 其特征在于, 所述 RSE 是双极非易失性存储器件。
9. 如权利要求 2 所述的存储单元, 其特征在于, 所述金属绝缘体转变材料掺杂有以从铬、钛和钨构成的组中选取的材料。
10. 如权利要求 2 所述的存储单元, 其特征在于, 所述金属绝缘体转变材料是从  $\text{V}_0_2$ 、 $\text{V}_0$ 、 $\text{V}_0_x$  和  $\text{Ti}_2\text{O}_3$  构成的组中选取的。
11. 一种数据存储器件, 包括:  
排列成行和列的存储单元交叉点阵列, 其中每个存储单元包括耦合于非欧姆选择层的阻性感测元件 (RSE); 以及  
数据访问电路, 所述数据访问电路能通过将大于或等于预定阈值的电流施加于存储单元而使所述选择层从第一阻态转变至第二阻态, 在所述电流下降至低于所述预定阈值后, 所述选择层保持在所述第二阻态。
12. 如权利要求 11 所述的器件, 其特征在于, 所述选择层由多种金属绝缘体转变材料构成。
13. 如权利要求 11 所述的器件, 其特征在于, 所述 RSE 包括非易失阻性随机存取存储器 (PRAM) 单元。
14. 如权利要求 11 所述的器件, 其特征在于, 所述 RSE 包括非易失自旋力矩随机存取存储器 (STRAM) 单元。
15. 如权利要求 11 所述的器件, 其特征在于, 所述选择层通过阻挡层与 RSE 隔开。
16. 如权利要求 15 所述的器件, 其特征在于, 所述选择层、阻挡层和 RSE 被设置在第一和第二电极之间。
17. 如权利要求 15 所述的器件, 其特征在于, 所述阻挡层在相对侧上同时接触所述选择层和 RSE, 并且所述阻挡层包括从由 Ta、TaN、Ti、TiN、TiW、钛合金和钽合金构成的组中选取的材料。
18. 一种数据存储方法, 包括:  
提供包含耦合于非欧姆选择层的阻性感测元件 (RSE) 的存储单元;

通过将大于或等于第一预定阈值的电流施加于所述存储单元而使所述选择层从第一阻态转变至第二阻态；以及

响应于所述电流下降至低于第二预定阈值，使所述选择层从所述第二阻态转变至所述第一阻态，其中所述第二预定阈值小于所述第一预定阈值。

19. 如权利要求 18 所述的方法，其特征在于，在所述选择层处于所述第二阻态时，第一逻辑状态通过所述电流被编程至 RSE。

20. 如权利要求 18 所述的方法，其特征在于，在所述选择层处于第一阻态时，没有电流流过所述存储单元。

## 具有非欧姆选择层的非易失性存储单元

### 背景技术

[0001] 固态存储器 (SSM) 经常包括单独可编程的存储单元的一个或多个阵列，所述存储单元配置成通过施加写电流至单元以存储位序列而存储数据。随后可通过施加适当的读出电流并感测横跨这些单元的压降，在读操作期间读取所存储的位。

[0002] 一些 SSM 单元配置采用耦合于开关器件的逻辑存储位。在读出和写入操作中，在开关器件允许对阻性感测元件作选择性访问的同时，可将阻性元件编程至不同电阻以表示不同位状态。

[0003] 今后的趋势是提供具有较大数据容量和较小制造工艺特征尺寸的 SSM 阵列。然而，许多开关器件的物理需求已使这些组件的实现变得更加困难。此外，由于非常靠近其它组件且高编程电流经常用于现代逻辑存储位，因此较小的特征尺寸可能在读出和写入数据时引起高误差可能性。

[0004] 因而，需要不断改善的非易失性存储单元，尤其在减少运行数据访问错误的同时减少开关器件的物理开销的方面。

### 发明内容

[0005] 因此，本发明的多个实施例一般涉及包含非欧姆选择层的非易失性存储单元，并披露关联的方法。

[0006] 根据一些实施例，非易失性存储单元由耦合于非欧姆选择层的阻性感测元件 (RSE) 构成。选择层配置成响应大于或等于预定阈值的电流从第一阻态转变至第二阻态。

[0007] 根据其它实施例，提供由耦合于非欧姆选择层的阻性感测元件 (RSE) 构成的非易失性存储单元。选择层响应至存储单元的大于或等于预定阈值的电流从第一阻态转变至第二阻态。

[0008] 在又一实施例中，存储单元的交叉点阵列排列成行和列，其中每个存储单元由耦合于非欧姆选择层的阻性感测元件 (RSE) 构成。提供数据访问电路，该数据访问电路能通过将大于或等于预定阈值的电流施加于存储单元而使选择层从第一阻态转变至第二阻态。

[0009] 表征本发明的各个实施例的这些和其他特征和优点可考虑以下具体讨论和所附附图来理解。

### 附图说明

[0010] 图 1 是用来读出和写入数据至数据存储阵列的示例性电路的一般图示。

[0011] 图 2 示出能用作图 1 的数据存储阵列的存储单元的示例性交叉点阵列。

[0012] 图 3 示出根据本发明的多个实施例构成的示例性存储单元。

[0013] 图 4 总地绘出根据本发明多个实施例的阻性感测元件的示例性功率特征。

[0014] 图 5 绘出根据本发明多个实施例的选择层的示例性功率特征。

[0015] 图 6 总地示出根据本发明多个实施例的存储单元的示例性操作特征。

[0016] 图 7 示出示例性自旋扭矩转移随机存取存储 (STRAM) 单元。

- [0017] 图 8 给出示例性阻性随机存取存储 (RRAM) 单元。
- [0018] 图 9 示出示例性可编程金属化单元 (PMC)。
- [0019] 图 10 提供根据本发明多个实施例执行的示例性数据读出 / 写入例程的流程图。

## 具体实施方式

[0020] 本公开总体涉及非易失性存储单元，尤其涉及具有可选择地允许对阻性感测元件作访问的选择层的存储单元。现有技术的数据存储器件因为许多原因经常无法可靠地将双极电流提供至在高密度存储器阵列中构造的存储单元，例如能选择地提供双极电流的器件的大物理空间需求。另外，现有存储单元可能对存储器阵列增加可观的复杂度，这需要增加的处理时间和功率以实现可靠操作。

[0021] 因此，由非欧姆选择层构成的存储单元可通过采用向存储单元施加大于或等于预定值的电流而从第一阻态转变至第二阻态来提供对阻性感测元件 (RSE) 的选择性访问。在存储单元中构造非欧姆选择层的能力较为有利地允许构造具有可缩放特征的高密度存储器阵列。

[0022] 参见附图，图 1 提供根据本发明的多个实施例构造和操作的数据存储器件 100 的功能框图。器件 100 包括顶层控制器 102、接口 (I/F) 电路 104 和数据存储阵列 106。I/F 电路 104 在控制器 102 的指导下工作以在阵列 106 和主机设备 (未示出) 之间传递用户数据。

[0023] 在一些实施例中，该器件被表征为固态驱动 (SSD)，控制器 102 是可编程微控制器，而阵列 106 包括非易失性存储单元 108 的阵列。在其它实施例中，数据存储阵列 106 可分别具有独立的 X 和 Y 解码器 110、112，用来提供对选定存储单元 108 的访问。然而，数据存储器件 100 的多个组件的配置和操作并非要求或限制，可根据需要进行更改。

[0024] 图 2 示出能提供对一个或多个存储单元的访问的存储单元 120 的交叉点阵列。交叉点阵列 120 可由排列成行和列的多个存储单元 122 构造成，这些行和列由行控制线 124 和列控制线 126 定义。相应的行控制线 124 和列控制线 126 可单独或统一地通过行驱动器 128 和列驱动器 130 来操控。应当注意，尽管可将单个驱动器用来控制多个行控制线 124 和列控制线 126，然而这种配置并非要求或限制，可根据需要使用任何数量的行或列驱动器来操作存储单元 120 的交叉点阵列。

[0025] 然而，存储单元 120 的交叉点阵列的操作可能在数据访问操作期间产生不期望的电流。例如，由于预充电的未选择存储单元之间的电位差和由行控制线驱动器 128 形成的电压，可能沿选定的行控制线 124 和列控制线 126 产生不期望的电流。因而，当访问预定存储单元时，连接于选定位线的较高数量的存储单元可能导致增加的出错可能性。

[0026] 图 3 示出根据本发明的多个实施例构造的示例性存储单元 140。阻性感测元件 (RSE) 142 一侧耦合于阻挡层 144 而另一侧耦合于第一电极 146。存储单元也具有位于阻挡层 144 和第二电极 150 之间的选择层 148。第一和第二电极 146、150 分别各自连接于第一和第二控制线 152、154。

[0027] 在一些实施例中，RSE 142 是双极的，因为可通过使写入电流沿第一方向通过 RSE 而将其编程至第一阻态，并可通过使写入电流沿第二方向通过 RSE 而将其编程至第二阻态。此外在一些实施例中，选择层 148 被构造成金属绝缘体材料，该材料表现出高阻态并且

没有传导性,除非出现大于或等于预定阈值的电流。然而,一旦达到预定阈值,选择层 148 转变至传导的低阻态并允许电流流过包括 RSE 142 的存储单元 140。

[0028] 应当注意,任何金属绝缘体转变材料可用于存储单元 140 中以选择地允许双极电流沿相反方向流过 RSE 142。在一示例性操作中,大于阈值的电流使选择层 148 从低阻态转变至高阻态,这使电流传导通过阻挡层 144 和 RSE 142 以将预定阻态编程至 RSE 142。

[0029] 一旦电流流过存储单元 140 且选择层 148 不再具有大于或等于预定阈值的电流,选择层 148 从低阻态转变至高阻态以有效地防止从任一控制线 152 或 154 对 RSE 的访问。也就是说,选择层 148 响应存储单元中存在的电流量或电压量下降到预定阈值之下而自动地返回到高阻态。由此,使选择层 148 转变至非传导高阻态的独立信号是不需要的。

[0030] 此外,选择层 148 可由掺杂的金属绝缘体转变材料构造成,所述掺杂的金属绝缘体转变材料对电流或电压具有响应并且不需要升高温度以在阻态之间转变。这类掺杂物元素可以是,但不仅限于,铬、钛和钨,而金属绝缘体材料可以是,但不仅限于,  $\text{VO}_2$ 、 $\text{VO}$ 、 $\text{VO}_x$  和  $\text{Ti}_2\text{O}_3$ 。已观察到这类掺杂的金属绝缘体转变材料的工作行为可提供优势的阈值,该阈值对应于低阻态和高阻态之间的大裕量。也就是说,稳定阈值可与容易区别于高阻态的低阻态对应。

[0031] 在多个其它实施例中,选择层 148 由硫属化物构成,该硫属化物例如但不仅限于,表现出相似地优选的工作特性的  $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 。又构想可利用多种技术以构造存储单元 140,这些技术包括,但不仅限于,溅射、化学气相沉积 (CVD)、物理气相沉积 (PVD) 以及分子束外延 (MBE)。同样,阻挡层 144 的构造不仅限于特定材料并且可以是例如纯钽、 $\text{TiN}$ 、 $\text{TaN}$  和  $\text{TiW}$  的多种材料。

[0032] 还要注意,尽管图示出单个选择层 148,然而存储单元 140 的构造不仅限于这种配制并可包括多个不同选择层。另外,单个选择层 148 可通过提供较优工作特性的多个独立金属绝缘体材料构造。

[0033] 图 4 总地绘出能构造在图 3 的存储单元 140 中的阻性感测元件的示例性功率特征 160。在本发明的多个实施例中,使用双极 RSE,该双极 RSE 通过沿相反方向流过 RSE 的电流被编程至不同的阻态。当将一阻态编程至 RSE 时,具有正极性的示例性电流由直线 162 表示。如图所示,不具有相应电流的电压增加转变至具有相关压降的写入电流。接着,RSE 返回到没有电流或电压存在的工作位置。然而,编程的阻态保持在 RSE 并可容易地关联于用于数据处理目的的逻辑状态。

[0034] 相反,在一示例性操作中,如直线 164 所示的负极性电流用来将负电流和电压提供给 RSE 以编程一阻态,并随后转变为零电流而没有任何可辨的电压损失。类似于具有正极性电流的 RSE 编程,负极性电流 184 返回到零电流和电压状态,并且 RSE 中保留经编程的阻态。

[0035] 可以理解,RSE 的双极特性可通过多个不同阻性感测技术来展示,所述阻性感测技术例如但不仅限于,阻性细丝成形、磁性切换、自旋极化磁性切换和离子细丝成形。

[0036] 图 5 中总地示出能构造在图 3 的存储单元 140 中的选择层的示例性功率特征 170 的曲线图。功率线 172 展示出不管是正极性电流还是负极性电流,可感知量的电流将不会流过选择层直到达到转变阈值。因此,尽管电流可能存在于存储单元的电极或控制线中,然而在达到转变阈值并且选择层从高阻态转变至低阻态之前,没有电流会流过 RSE。

[0037] 结果,选择层的工作特征有效地防止 RSE 的无意编程。因此,将防止存储单元的交叉点阵列中产生的任何不期望电流操纵未选择的存储单元的已有的经编程阻态。

[0038] 图 6 进一步总地绘出能用于图 3 的存储单元 140 的选择层的示例性工作特征 180。当选择层转变至低阻态时,其有效地“导通”并可使电流传导通过存储单元。相反,在不出现大于或等于转变阈值的电流时,选择层有效地“截止”。特定层截止功率特征由线 182 表示。不论显著电压存在与否,低电流对应于缺乏等于或大于预定转变阈值的电流。

[0039] 同时,等于或大于预定转变阈值的电流存在将使选择层导通并连续传导电流,如线 184 所示。要注意,层导通线和层截止线之间的裕量 186 较为有利地允许特定存储单元的肯定性选择而不用担心会激活与故障对应的出错。

[0040] 在图 7 中,示例性阻性感测元件 190 图示为根据本发明多个实施例构造和操作。在某些实施例中,RSE 是双极的。此外,RSE 可以是自旋扭矩转移随机存取存储器 (STRAM) 配置,如图所示。RSE 190 可被表征为磁性隧穿结 (MTJ) 192,MTJ192 具有由居间隧穿 (阻挡) 层 198 隔开的固定基准层 194 和可编程自由层 196(记录层)。基准层 194 具有沿选定方向的固定磁取向,如箭头 200 所示。该固定磁取向可以多种方式建立,例如借助相对独立磁体的钉扎 (未示出)。

[0041] 自由层 196 具有可选择地编程的磁取向,该磁取向可以是与基准层 194 的选定方向平行的 (实线 202 所示) 或逆平行的 (虚线 204 所示)。也可根据需要采用其它相应的磁化取向。

[0042] 在操作中,当自由层 196 的磁化定向到与基准层 194 的磁化大致相同的方向 (平行) 时,达到 RSE 190 的低阻态。为使 RSE 190 定向在平行的低阻态,写入电流流过 RSE 以使基准层 194 的磁化方向设定自由层 196 的磁取向。

[0043] RSE 190 的高阻状态建立在逆平行取向上,其中自由层 196 的磁化方向与基准层 194 的磁化方向大致相反。为使 RSE 190 定向在逆平行阻态,写入电流从基准层 194 流过 RSE 至自由层 196 以使自旋极化电子沿相反方向流入自由层。

[0044] 图 8 进一步示出根据本发明的多个实施例构造和操作的示例性阻性感测元件 210。在某些实施例中,RSE 是双极的。另外,可构造阻性随机存取存储器 (RRAM) 配置以使传导性细丝 212 有选择地形成在氧化物层 214 中,以使 RSE 210 从高阻态转变至低阻态。RSE 210 可由相对的金属或金属合金电极层 216、218 形成,所述电极层 216、218 由居间氧化物层 214 分隔。在一些实施例中,氧化物层 214 为 RSE 提供高阻态。

[0045] 跨 RSE 210 的适当编程电压的施加包括从电极 216、218 中的一个或两者的金属迁移,这导致横跨氧化物层 214 延伸的一个或多个传导性细丝 212 的形成。细丝使 RSE 210 的电阻显著地减小至第二、低阻态。接着,细丝可通过施加与第一电压相反的第二编程电压而撤回,由此使 RSE 返回至其最初的高阻态。

[0046] 图 9 总地示出可构造在图 3 的存储单元 140 中的示例性阻性感测元件 220。在一些实施例中,RSE 是双极的。而在其它实施例中,RSE 构造成可编程金属化单元 (PMC) 配置,如图所示,该 PMC 配置可通过使用离子细丝成形而提供阻态保持。PMC 220 包括顶部电极 222 和底部电极 224、金属层 226、电解质层 228 和电介质层 230。控制电路 (未示出) 可用来调整第一和第二电极 222、224 之间的相对电压电位,这导致写入电流 232 经过 PMC 220 以形成细丝 234。

[0047] 细丝 234 通过离子从金属层 226 和电子从底部电极 224 的迁移在金属层 226 和底部电极 224 之间建立导电路径。电介质层 230 汇集来自底部电极 224 的小面积电子迁移，以控制所产生细丝 234 的位置。细丝将 PMC 元件 220 的有效电阻减小至相对低的电阻，这可赋予例如逻辑 1 的选定逻辑值。

[0048] 接下来沿第二方向施加通过 PMC 元件的写入电流 236 致使离子和电子迁移回到相应的电极 222、224。这使 PMC 220 重置至其最初的高电阻，如此可赋予不同逻辑值，例如逻辑 0。在一些实施例中，具有与图 9 所示相同构造的 PMC 可替代地使用不同幅度和 / 或脉宽的单极编程电流来编程。

[0049] 图 10 提供了数据读出 / 写入例程 250 的流程图，一般地示出了根据本发明的多个实施例所执行的步骤。在步骤 252，提供一种存储单元，该存储单元具有耦合于非欧姆选择层的阻性感测元件 (RSE)。如前所述，可利用多种配制和取向的 RSE 和选择层。在多个实施例中，双极 RSE 经由阻挡层耦合于选择层。

[0050] 随后在步骤 254，选择层通过第一电流从高阻态转变至低阻态，该第一电流具有大于或等于预定阈值的幅度。由于大于或等于阈值的电流保持存在于选择层中，通过选择层的传导性提供数据访问。然而，随着电流量下降至低于预定阈值，选择层将自动地从低阻态转变至高阻态，并有效地消除对 RSE 和存储单元的访问。

[0051] 在可任选步骤 256，随着第一电流沿第一方向通过 RSE，RSE 被编程至预定的阻态和相应逻辑状态。尽管经编程的阻态是稳定的并能通过读出电路连续或相继地读出，然而在步骤 258 可通过施加沿第二方向流过 RSE 的第二电流将第二阻态可任选地编程到 RSE。如所能理解的那样，该第二电流需要等于或大于选择层允许访问 RSE 的预定转变阈值。

[0052] 尽管可在存储单元上执行任何数量的读出和编程步骤，然而数据访问例程 250 不一定需要这些步骤。事实上，要注意数据访问例程 250 的步骤只是解说性的而非限定性的。例如，在对存储单元编程不同阻态之前或不对存储单元编程不同阻态的情况下，对 RSE 阻态的可任选编程可以任何顺序或任意次数地实现。

[0053] 如本领域内技术人员能理解的，由于消除了技术上充满挑战且物理上诸多限制的存储单元选择，本文描述的多个实施例提供数据存储器件效率和复杂性两方面的优势。选择层的引入实现具有更少处理时间和功率的更精确数据访问操作。此外，本发明的存储单元易于缩放以包含在不断增长的高密度数据存储阵列中。然而，应当理解，本文所讨论的多个实施例具有许多潜在应用，并且不限于特定的电子介质领域或特定的数据存储器件类型。

[0054] 要注意，术语“非欧姆”针对一般工作特征并且不是限定性的。也就是说，非欧姆组件是大体不遵循欧姆定律的组件。然而，本发明的多个实施例可通过在任何时候背离欧姆定律而被表征为非欧姆的。例如，非欧姆选择层可遵循欧姆定律，直到施加高于预定阈值的电流为止，此时该非欧姆选择层经历与欧姆定律背离。

[0055] 要理解，即使已在前面的描述中阐述了本发明多个实施例的许多特征和优势以及本发明多个实施例的结构和功能的细节，然而该详细描述仅为解说性的，并可在细节上做出改变，尤其可在术语的宽泛意思所指示的全面范围上对落入本发明原理内的部分的结构与安排做出改变，其中以术语来表达所附权利要求。

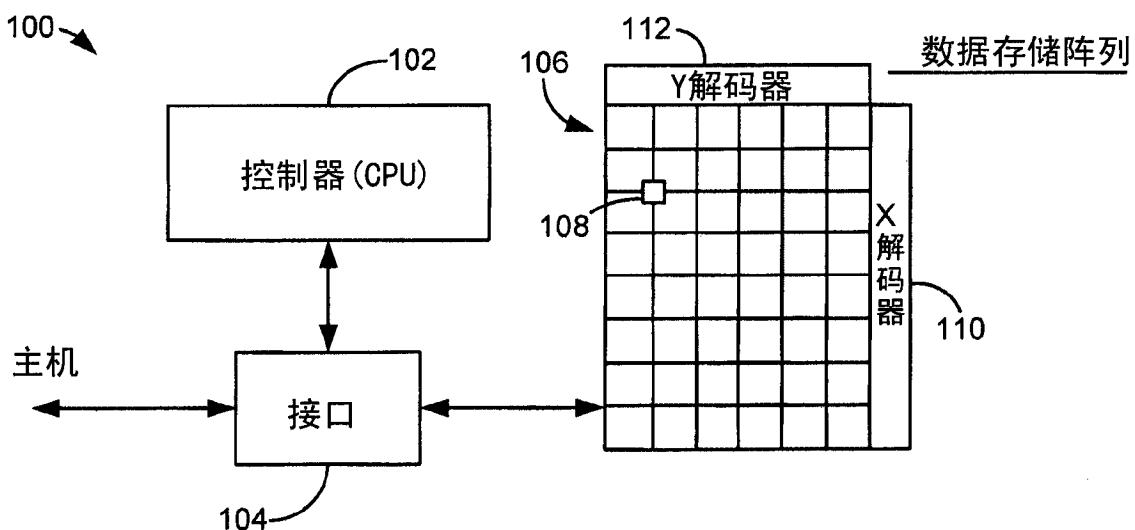


图 1

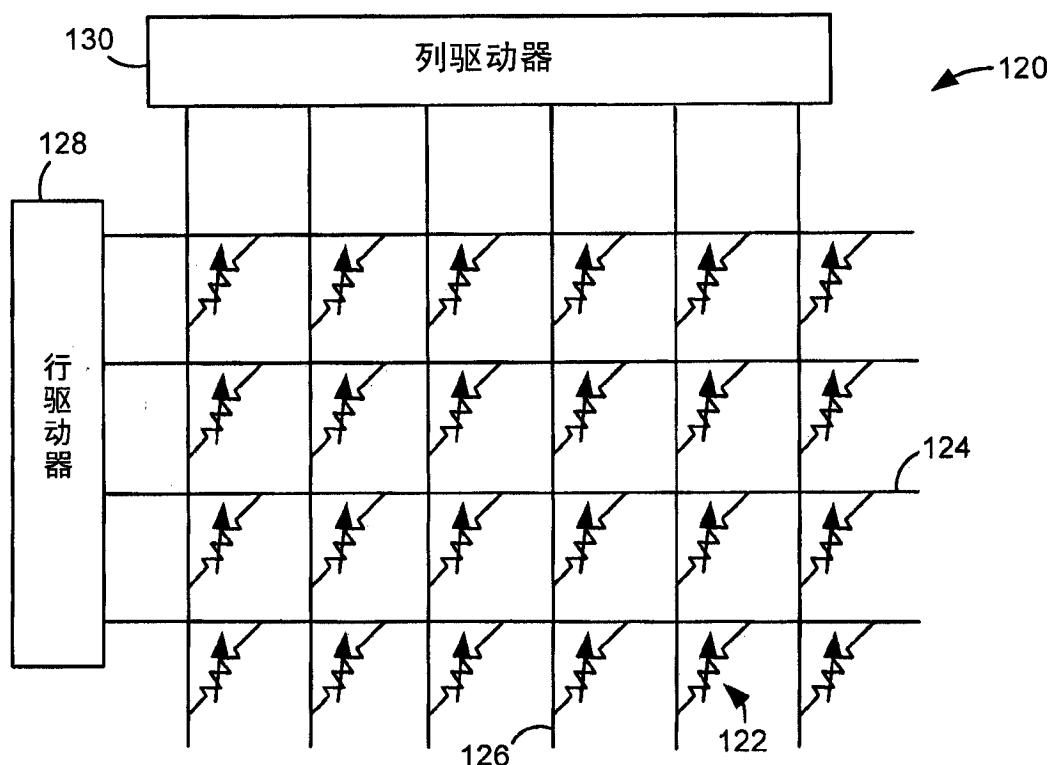


图 2

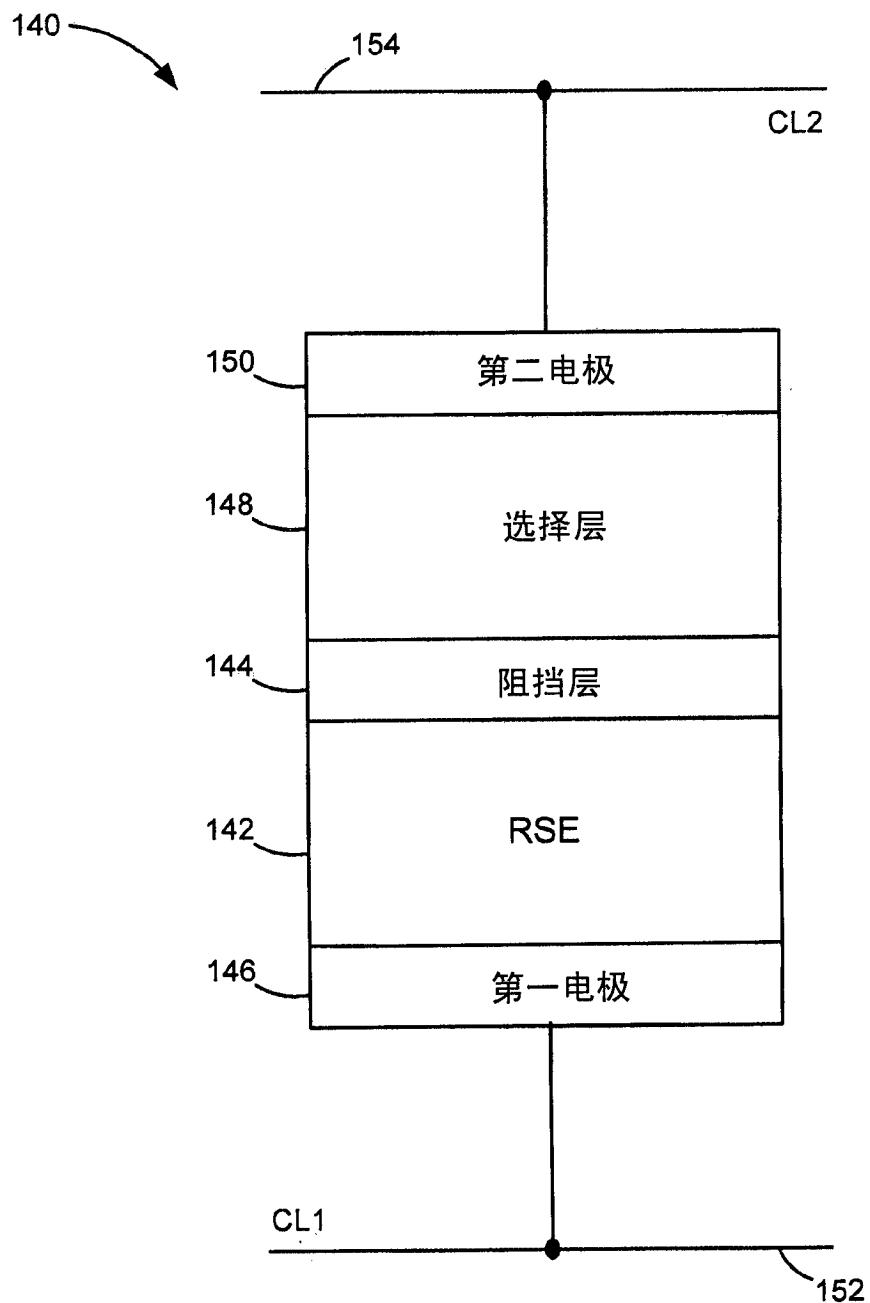


图 3

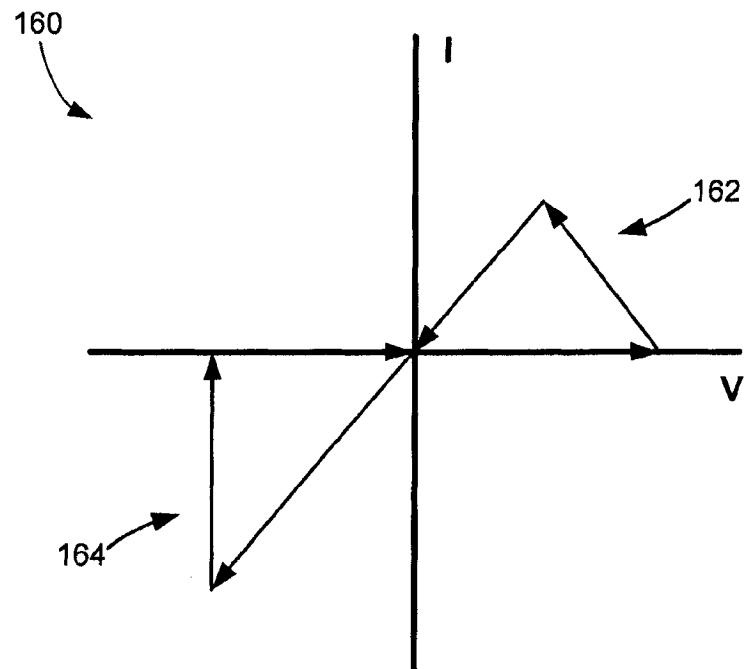


图 4

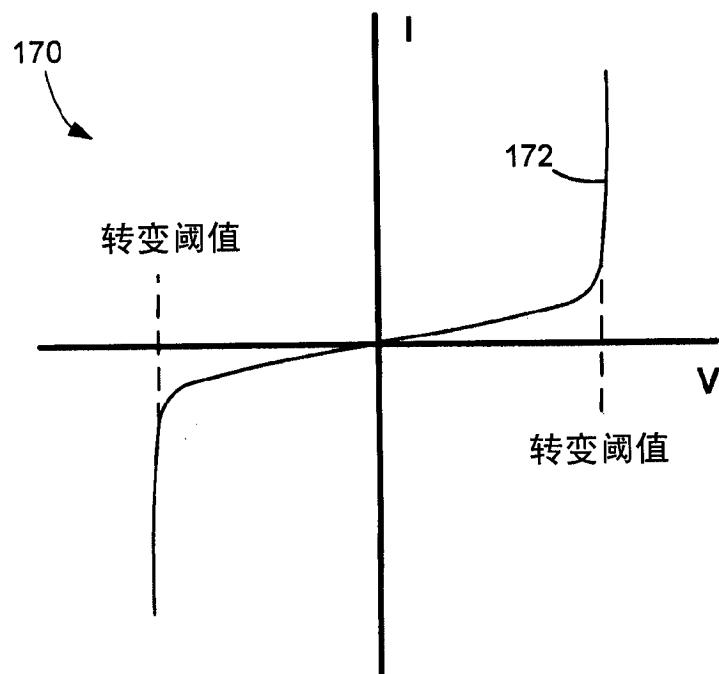


图 5

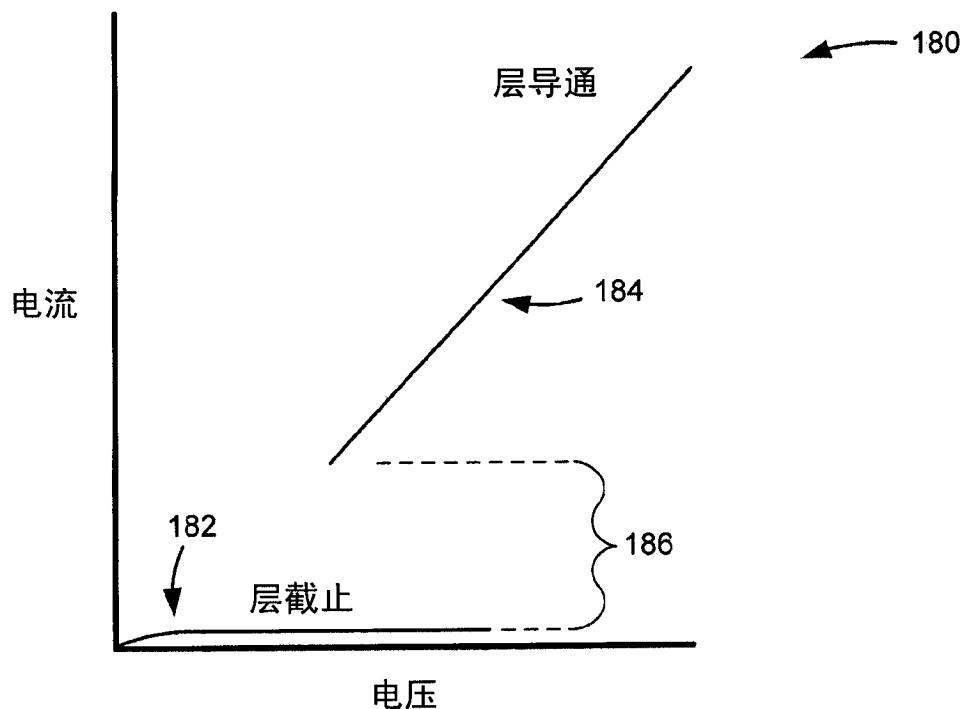


图 6

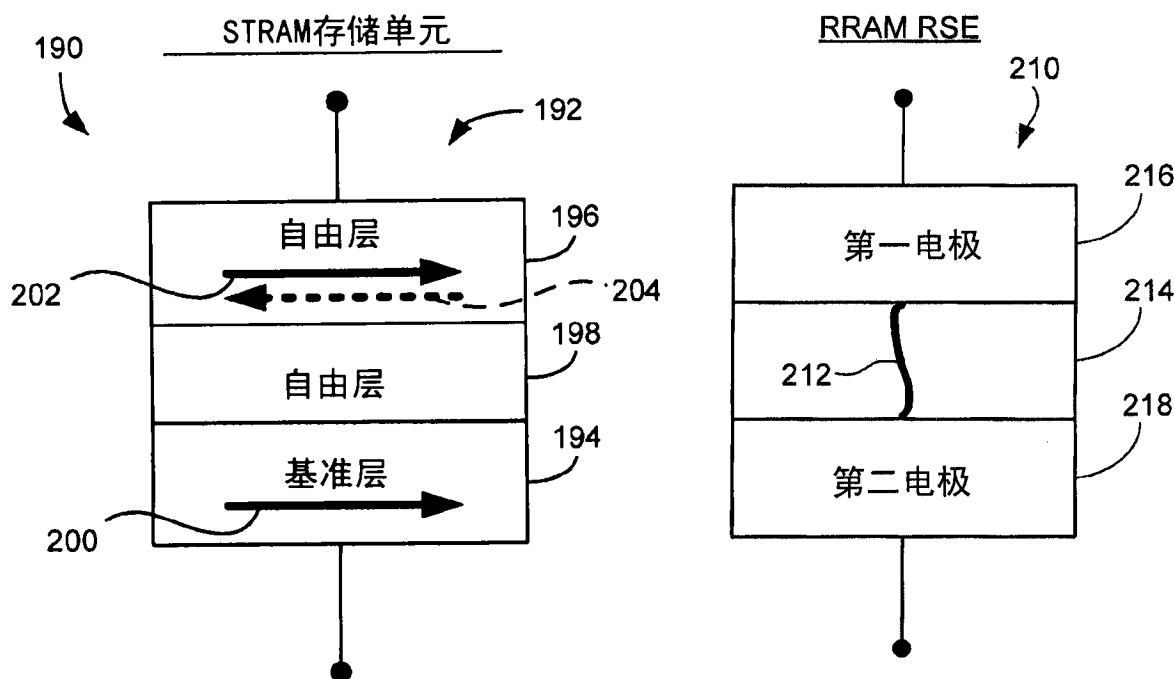


图 7

图 8

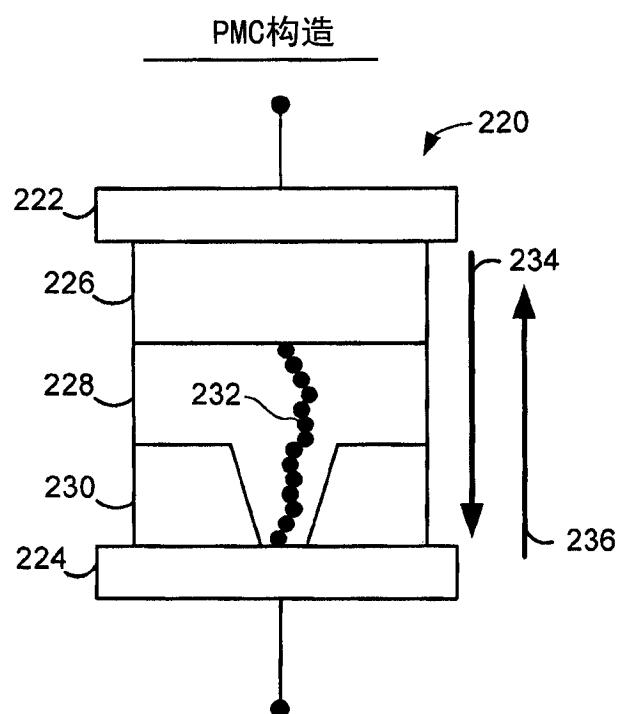


图 9

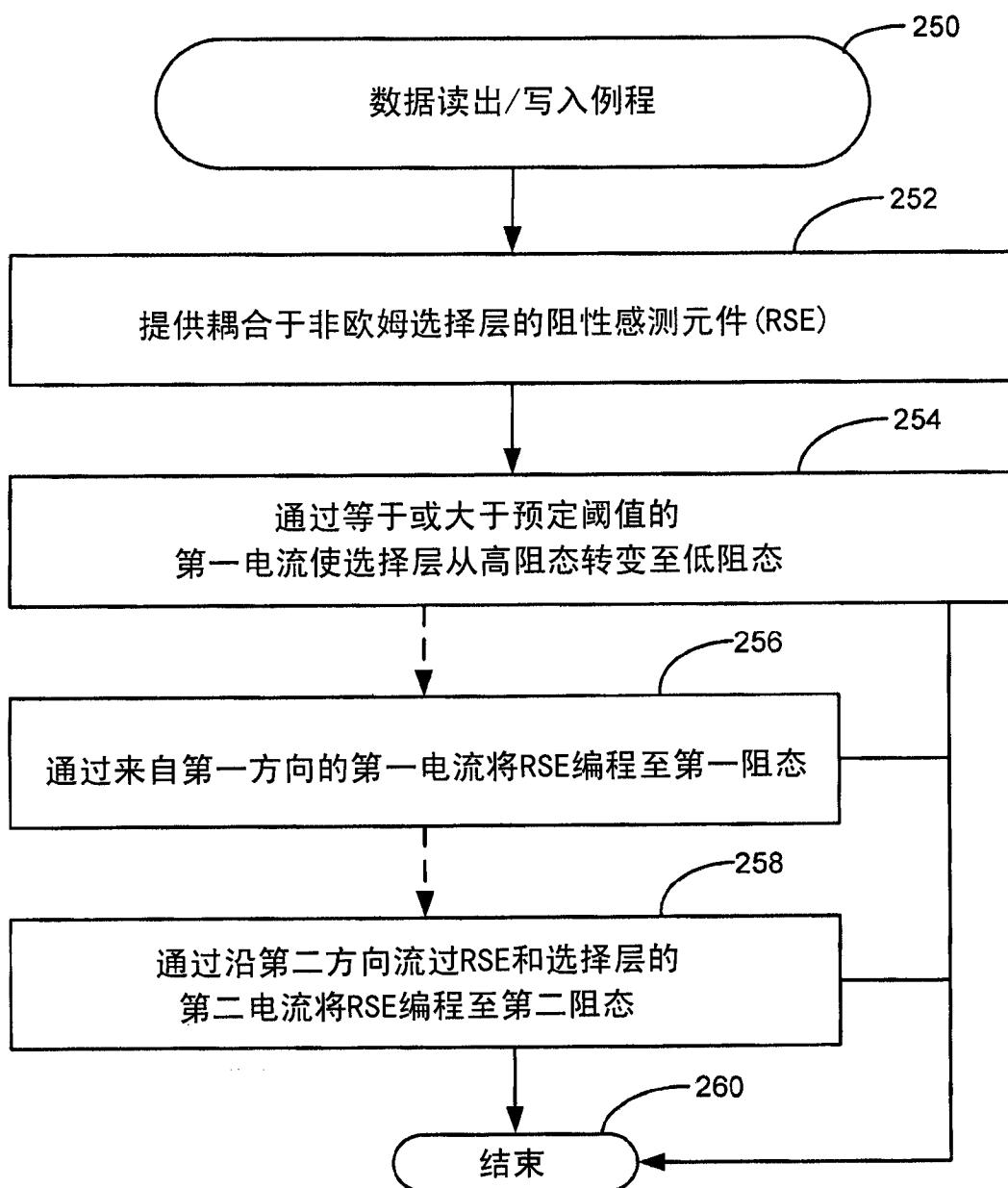


图 10