



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2017년03월27일

(11) 등록번호 10-1719484

(24) 등록일자 2017년03월20일

(51) 국제특허분류(Int. Cl.)

G02F 1/1335 (2006.01) G02F 1/1333 (2006.01)

G02F 1/1337 (2006.01) G02F 1/1339 (2006.01)

G02F 1/1345 (2006.01) G02F 1/1362 (2006.01)

(21) 출원번호 10-2010-0096404

(22) 출원일자 2010년10월04일

심사청구일자 2015년10월05일

(65) 공개번호 10-2012-0034978

(43) 공개일자 2012년04월13일

(56) 선행기술조사문헌

JP2003029269 A*

KR1020000062174 A*

KR1020060119203 A*

KR1020070056549 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성로 1 (농서동)

(72) 발명자

김혁진

충청남도 아산시 탕정면 탕정면로 37, 트라파리스
102동 705호

임효택

충청남도 아산시 탕정면 탕정면로 37, 탕정삼성트
라팰리스아파트 103동 1403호

(뒷면에 계속)

(74) 대리인

특허법인가산

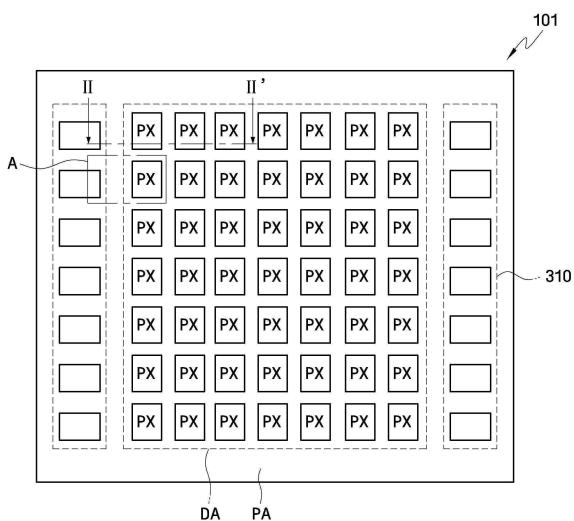
전체 청구항 수 : 총 26 항

심사관 : 김민수

(54) 발명의 명칭 표시 기판 및 이를 포함하는 표시 장치

(57) 요 약

표시 기판 및 이를 포함하는 표시 장치가 제공된다. 본 발명의 일 실시예에 따른 표시 기판은, 복수의 화소 영역을 포함하는 표시부와, 표시부 이외의 비표시부로 구분된 기판, 기판의 복수의 화소 영역 상에 형성된 복수의 컬러 필터; 및 기판의 비표시부 상에 형성된 적어도 하나의 단차 패턴을 포함하되, 단차 패턴은 복수의 컬러 필터 중 어느 하나와 동일한 물질로 이루어지고, 적어도 하나의 단차 패턴은 비표시부의 20% 이상의 밀도로 형성된다.

대 표 도 - 도3

(72) 발명자

홍권삼

서울특별시 동작구 여의대방로 256, 102동 902호
(대방동, 성원아파트)

박현

충청남도 천안시 서북구 쌍용15길 51, 3층
(쌍용동)

김태형

서울특별시 종로구 통일로 246-20, 105동 303호
(무악동, 무악현대아파트)

명세서

청구범위

청구항 1

복수의 화소 영역을 포함하는 표시부와, 상기 표시부 이외의 비표시부로 구분된 기판;
 상기 기판의 상기 복수의 화소 영역 상에 형성된 복수의 컬러 필터; 및
 상기 기판의 상기 비표시부 상에 형성된 적어도 하나의 단차 패턴을 포함하되,
 상기 단차 패턴은 상기 복수의 컬러 필터 중 어느 하나와 동일한 물질로 이루어지고,
 상기 복수의 컬러 필터와 상기 적어도 하나의 단차 패턴 간의 최소 거리는 1.5 mm인 표시 기판.

청구항 2

제1 항에 있어서,
 상기 적어도 하나의 단차 패턴은 상기 비표시부의 20% 이상의 밀도로 형성된 표시 기판.

청구항 3

제1 항에 있어서,
 상기 복수의 컬러 필터는 적색(R), 녹색(G), 및 청색(B) 컬러 필터를 포함하고,
 상기 단차 패턴은 상기 적색 컬러 필터와 동일한 물질로 이루어진 표시 기판.

청구항 4

제1 항에 있어서,
 상기 단차 패턴은 상기 비표시부 상에 섬(island) 형상으로 배치되는 표시 기판.

청구항 5

제1 항에 있어서,
 상기 기판의 상기 표시부에 대응하여 배치된 제1 컬럼 스페이서와, 상기 기판의 상기 비표시부에 대응하여 배치된 제2 컬럼 스페이서를 더 포함하되,
 상기 제1 컬럼 스페이서는 상기 제2 컬럼 스페이서 보다 상기 기판 측으로 돌출되어 상기 제2 컬럼 스페이서와 제1 단차를 가지는 표시 기판.

청구항 6

제5 항에 있어서,
 상기 제1 단차의 크기는 0.4 um 내지 0.5 um인 표시 기판.

청구항 7

제5 항에 있어서,
 상기 기판의 표시부에 대응하여 배치된 제3 컬럼 스페이서를 더 포함하되,
 상기 제1 컬럼 스페이서는 상기 제3 컬럼 스페이서 보다 상기 기판 측으로 돌출되어 상기 제3 컬럼 스페이서와 제2 단차를 가지되,
 상기 제2 단차의 크기는 상기 제1 단차의 크기보다 큰 표시 기판.

청구항 8

제5 항에 있어서,

상기 제2 컬럼 스페이서는 상기 단차 패턴과 중첩되어 배치된 표시 기판.

청구항 9

제1 항에 있어서,

상기 기판의 상기 비표시부 상에 형성된 회로부를 포함하되,

상기 회로부는 상기 회로부 내에 형성된 배선을 전기적으로 연결하는 복수의 콘택을 포함하되,

상기 단차 패턴은 상기 복수의 콘택과 중첩하지 않도록 배치된 표시 기판.

청구항 10

제9 항에 있어서,

상기 회로부는 상기 복수의 화소 영역에 게이트 신호를 전송하는 게이트 구동 회로를 포함하되,

상기 게이트 구동 회로는 비정질 실리콘 게이트 회로인 표시 기판.

청구항 11

제1 항에 있어서,

상기 기판의 상기 복수의 화소 영역 상에 형성된 복수의 트랜지스터를 더 포함하는 표시 기판.

청구항 12

복수의 화소 영역을 포함하는 표시부와, 상기 표시부 이외의 비표시부로 구분된 제1 기판과, 상기 제1 기판의 상기 복수의 화소 영역 상에 형성된 복수의 컬러 필터와, 상기 제1 기판의 상기 비표시부 상에 형성된 적어도 하나의 단차 패턴을 포함하는 제1 표시 기판;

상기 제1 표시 기판과 대향하는 제2 표시 기판; 및

상기 제1 표시 기판과 상기 제2 표시 기판 사이에 개재된 액정층을 포함하되,

상기 단차 패턴은 상기 복수의 컬러 필터 중 어느 하나와 동일한 물질로 이루어지고,

상기 복수의 컬러 필터와 상기 적어도 하나의 단차 패턴 간의 최소 거리는 1.5 mm인 표시 장치.

청구항 13

제12 항에 있어서,

상기 적어도 하나의 단차 패턴은 상기 비표시부의 20% 이상의 밀도로 형성된 표시 장치.

청구항 14

제12 항에 있어서,

상기 복수의 컬러 필터는, 적색(R), 녹색(G), 및 청색(B) 컬러 필터를 포함하고,

상기 단차 패턴은 상기 적색 컬러 필터와 동일한 물질로 이루어진 표시 장치.

청구항 15

제12 항에 있어서,

상기 단차 패턴은 상기 비표시부 상에 섬(island) 형상으로 배치되는 표시 장치.

청구항 16

제12 항에 있어서,

상기 표시부에 대응하여 상기 제2 표시 기판 상에 배치된 제1 컬럼 스페이서와, 상기 비표시부에 대응하여 상기 제2 표시 기판 상에 배치된 제2 컬럼 스페이서를 더 포함하되,

상기 제1 컬럼 스페이서는 상기 제2 컬럼 스페이서 보다 상기 제1 표시 기판 측으로 0.4 μm 내지 0.5 μm 돌출된 표시 장치.

청구항 17

제16 항에 있어서,

상기 표시부에 대응하여 상기 제2 표시 기판 상에 배치된 제3 컬럼 스페이서를 더 포함하되,

상기 제1 컬럼 스페이서는 상기 제3 컬럼 스페이서 보다 상기 제1 표시 기판 측으로 돌출되어, 상기 제2 컬럼 스페이서가 상기 제3 컬럼 스페이서 보다 상기 제1 표시 기판 측으로 돌출되어 형성된 표시 장치.

청구항 18

제16 항에 있어서,

상기 제2 컬럼 스페이서는 상기 단차 패턴과 중첩되어 배치된 표시 장치.

청구항 19

제12 항에 있어서,

상기 제1 표시 기판의 상기 비표시부 상에 형성된 회로부를 포함하되,

상기 회로부는 상기 회로부 내에 형성된 배선을 전기적으로 연결하는 복수의 콘택을 포함하되,

상기 단차 패턴은 상기 복수의 콘택과 중첩하지 않도록 배치된 표시 장치.

청구항 20

제12 항에 있어서,

상기 제1 기판의 상기 복수의 화소 영역 상에 형성된 복수의 트랜ジ스터를 더 포함하는 표시 장치.

청구항 21

복수의 화소 영역을 포함하는 표시부와, 상기 표시부 이외의 비표시부로 구분된 제1 기판과, 상기 제1 기판의 상기 복수의 화소 영역 상에 형성된 복수의 컬러 필터와, 상기 제1 기판의 상기 비표시부 상에 형성된 적어도 하나의 단차 패턴을 포함하는 제1 표시 기판;

상기 제1 표시 기판과 대향하는 제2 표시 기판; 및

상기 제1 표시 기판과 상기 제2 표시 기판 사이에 개재된 액정층을 포함하되,

상기 제2 표시 기판 상에는 블랙 매트릭스 패턴이 형성되고,

상기 단차 패턴은 상기 복수의 컬러 필터 중 어느 하나와 동일한 물질로 이루어지며,

상기 복수의 컬러 필터와 상기 적어도 하나의 단차 패턴 간의 최소 거리는 1.5 mm 인 표시 장치.

청구항 22

제21 항에 있어서,

상기 적어도 하나의 단차 패턴은 상기 비표시부의 20% 이상의 밀도로 형성된 표시 장치.

청구항 23

제21 항에 있어서,

상기 복수의 컬러 필터는, 적색(R), 녹색(G), 및 청색(B) 컬러 필터를 포함하고,

상기 단차 패턴은 상기 적색 컬러 필터와 동일한 물질로 이루어진 표시 장치.

청구항 24

제21 항에 있어서,

상기 표시부에 대응하여 상기 제2 표시 기판 상에 배치된 제1 컬럼 스페이서와, 상기 비표시부에 대응하여 상기 제2 표시 기판 상에 배치된 제2 컬럼 스페이서를 더 포함하되,

상기 제1 컬럼 스페이서는 상기 제2 컬럼 스페이서 보다 상기 제1 표시 기판 측으로 0.4 μm 내지 0.5 μm 둘출된 표시 장치.

청구항 25

제24 항에 있어서,

상기 제2 컬럼 스페이서는 상기 단차 패턴과 중첩되어 배치된 표시 장치.

청구항 26

제21 항에 있어서,

상기 제1 기판의 상기 복수의 화소 영역 상에 형성된 복수의 트랜ジ스터를 더 포함하는 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 표시 기판 및 이를 포함하는 표시 장치에 관한 것이다.

배경 기술

[0002] 오늘날과 같은 정보화 사회에 있어서 전자 디스플레이 장치(electronic display device)의 역할은 갈수록 중요해지며, 각종 전자 디스플레이 장치가 다양한 산업 분야에 광범위하게 사용되고 있다. 또, 반도체 기술의 급속한 진보에 의해 각종 전자 장치의 고체화, 저전압 및 저전력화와 함께 전자 기기의 소형 및 경량화에 따라 새로운 환경에 적합한 전자 디스플레이 장치, 즉 얇고 가벼우면서도 낮은 구동 전압 및 낮은 소비 전력의 특징을 갖춘 평판 패널(flat panel)형 디스플레이 장치에 대한 요구가 급격히 증대하고 있다.

발명의 내용

해결하려는 과제

[0003] 본 발명이 해결하려는 과제는 표시 품질이 향상된 표시 기판을 제공하는 것이다.

[0004] 본 발명이 해결하려는 다른 과제는, 표시 품질이 향상된 표시 기판을 포함하는 표시 장치를 제공하는 것이다.

[0005] 본 발명이 해결하려는 과제들은 이상에서 언급한 과제들로 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0006] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 기판은, 복수의 화소 영역을 포함하는 표시부와, 상기 표시부 이외의 비표시부로 구분된 기판, 상기 기판의 상기 복수의 화소 영역 상에 형성된 복수의 컬러 필터, 및 상기 기판의 상기 비표시부 상에 형성된 적어도 하나의 단차 패턴을 포함하되, 상기 단차 패턴은 상기 복수의 컬러 필터 중 어느 하나와 동일한 물질로 이루어지고, 상기 적어도 하나의 단차 패턴은 상기 비표시부의 20% 이상의 밀도로 형성된다.

[0007] 상기 과제를 해결하기 위한 본 발명의 다른 실시예에 따른 표시 기판은, 복수의 화소 영역을 포함하는 표시부와, 상기 표시부 이외의 비표시부로 구분된 제1 기판과, 상기 제1 기판의 상기 복수의 화소 영역 상에 형성된 복수의 컬러 필터와, 상기 제1 기판의 상기 비표시부 상에 형성된 적어도 하나의 단차 패턴을 포함하는 제1 표시 기판, 상기 제1 표시 기판과 대향하는 제2 표시 기판, 및 상기 제1 표시 기판과 상기 제2 표시 기판 사

이에 개재된 액정층을 포함하되, 상기 단차 패턴은 상기 복수의 컬러 필터 중 어느 하나와 동일한 물질로 이루어지고, 상기 적어도 하나의 단차 패턴은 상기 비표시부의 20% 이상의 밀도로 형성된다.

[0008] 상기 다른 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치는, 복수의 화소 영역을 포함하는 표시부와, 상기 표시부 이외의 비표시부로 구분된 제1 기판과, 상기 제1 기판의 상기 복수의 화소 영역 상에 형성된 복수의 컬러 필터와, 상기 제1 기판의 상기 비표시부 상에 형성된 적어도 하나의 단차 패턴을 포함하는 제1 표시 기판, 상기 제1 표시 기판과 대향하는 제2 표시 기판, 및 상기 제1 표시 기판과 상기 제2 표시 기판 사이에 개재된 액정층을 포함하되, 상기 제2 표시 기판 상에는 블랙 매트릭스 패턴이 형성되고, 상기 단차 패턴은 상기 복수의 컬러 필터 중 어느 하나와 동일한 물질로 이루어지며, 상기 적어도 하나의 단차 패턴은 상기 비표시부의 20% 이상의 밀도로 형성된다.

[0009] 본 발명의 기타 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

도면의 간단한 설명

[0010] 도 1은 본 발명의 일 실시예에 따른 표시 기판의 개념도이다.

도 2는 도 1의 표시 기판을 포함하는 표시 장치를 I-I' 선을 따라 절단한 단면도이다.

도 3은 본 발명의 다른 실시예에 따른 표시 기판의 개념도이다.

도 4는 도 3의 표시 기판을 포함하는 표시 장치를 II-II' 선을 따라 절단한 단면도이다.

도 5는 도 4의 회로부가 ASG (Amorphous Silicon Gate) 구조인 경우를 예시한 표시 기판의 일부 레이아웃도이다.

도 6은 도 5의 III-III' 선을 따라 표시 장치를 절단한 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0011] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

[0012] 소자(elements) 또는 층이 다른 소자 또는 층의 "위(on)" 또는 "상(on)"으로 지칭되는 것은 다른 소자 또는 층의 바로 위뿐만 아니라 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다. 반면, 소자가 "직접 위(directly on)" 또는 "바로 위"로 지칭되는 것은 중간에 다른 소자 또는 층을 개재하지 않은 것을 나타낸다. "및/또는"은 언급된 아이템들의 각각 및 하나 이상의 모든 조합을 포함한다.

[0013] 공간적으로 상대적인 용어인 "아래(below)", "아래(beneath)", "하부(lower)", "위(above)", "상부(upper)" 등은 도면에 도시되어 있는 바와 같이 하나의 소자 또는 구성 요소들과 다른 소자 또는 구성 요소들과의 상관관계를 용이하게 기술하기 위해 사용될 수 있다. 공간적으로 상대적인 용어는 도면에 도시되어 있는 방향에 더하여 사용시 또는 동작 시 소자의 서로 다른 방향을 포함하는 용어로 이해되어야 한다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

[0014] 본 명세서에서 기술하는 실시예들은 본 발명의 이상적인 개략도인 평면도 및 단면도를 참고하여 설명될 것이다. 따라서, 제조 기술 및/또는 허용 오차 등에 의해 예시도의 형태가 변형될 수 있다. 따라서, 본 발명의 실시예들은 도시된 특정 형태로 제한되는 것이 아니라 제조 공정에 따라 생성되는 형태의 변화도 포함하는 것이다. 따라서, 도면에서 예시된 영역들은 개략적인 속성을 가지며, 도면에서 예시된 영역들의 모양은 소자의 영역의 특정 형태를 예시하기 위한 것이고, 발명의 범주를 제한하기 위한 것은 아니다.

[0015] 다른 정의가 없다면, 본 명세서에서 사용되는 모든 용어(기술 및 과학적 용어를 포함)는 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 공통적으로 이해될 수 있는 의미로 사용될 수 있을 것이다. 또 일반적으로 사용되는 사전에 정의되어 있는 용어들은 명백하게 특별히 정의되어 있지 않는 한 이상적으로 또는 과도하게 해석되지 않는다.

[0016] 이하, 첨부된 도면들을 참조하여 본 발명의 실시예들에 따른 표시 기판 및 이를 포함하는 표시 장치에 대하여

설명한다.

[0017] 먼저, 도 1 및 도 2를 참조하여 본 발명의 일 실시예에 따른 표시 기판(100) 및 이를 포함하는 표시 장치(10)를 설명한다. 도 1은 본 발명의 일 실시예에 따른 표시 기판의 개념도이고, 도 2는 도 1의 표시 기판을 포함하는 표시 장치를 I-I' 선을 따라 절단한 단면도이다.

[0018] 도 1 및 도 2를 참조하면, 본 발명의 일 실시예에 따른 표시 장치(10)는 복수의 컬러 필터(130R, 130G, 130B)가 형성되는 제1 표시 기판(100), 제1 표시 기판(100)과 대향하는 제2 표시 기판(200), 및 제1 표시 기판(100)과 제2 표시 기판(200) 사이에 개재된 액정층을 포함할 수 있다.

[0019] 더욱 구체적으로, 본 발명의 일 실시예에 따른 제1 표시 기판(100)은 제1 기판(110), 복수의 컬러 필터(130R, 130G, 130B), 및 적어도 하나의 단차 패턴(135)을 포함한다.

[0020] 기판(110)은 복수의 화소 영역(PX)을 포함하는 표시부(DA)와, 표시부(DA) 이외의 영역을 포함하는 비표시부(PA)로 구분된다. 여기서, 각 화소 영역(PX)은 예를 들어, 매트릭스 형상으로 배치될 수 있고, 제1 표시 기판(100)의 하부에 배치되는 백라이트 어셈블리(미도시)의 광원(미도시)으로부터 출사된 빛이 컬러 필터(130R, 130G, 130B)를 통과하여 외부로 영상을 표시하는 영역을 의미할 수 있다. 도면에서 비표시부(PA)는 표시부(DA)의 외측에 배치되는 경우를 도시하였으나, 이에 한정되지 않음은 물론이다. 이 때, 기판(10)은 소다석회유리(soda lime glass) 또는 보로 실리케이트 유리 등의 유리 또는 플라스틱 등으로 이루어질 수 있다.

[0021] 도 2에 도시된 바와 같이, 기판(110) 상에는 복수의 화소 영역(PX)에 각각 대응하여 형성된 화소 스위칭 소자, 예를 들어 화소 박막 트랜지스터(120)가 배치될 수 있다. 도면으로 구체적으로 도시하지는 않았으나, 기판(110) 상에는 게이트 신호를 전달하는 게이트 배선과, 데이터 신호를 전달하는 데이터 배선이 형성될 수 있다. 예를 들어, 게이트 배선은 행 방향으로 연장된 게이트 선과, 게이트 선으로부터 돌출된 화소 박막 트랜지스터의 게이트 전극을 포함할 수 있다. 예를 들어, 데이터 배선은 열 방향으로 연장된 데이터 선과, 데이터 선으로부터 분지되어 게이트 전극의 상부로 연장된 소오스 전극과, 소오스 전극과 분리되어 화소 박막 트랜지스터의 채널부를 중심으로 소오스 전극과 대향하도록 게이트 전극의 상부에 형성된 드레인 전극을 포함할 수 있다. 상기 게이트 전극, 소오스 전극, 및 드레인 전극에 의해 화소 박막 트랜지스터(120)가 정의될 수 있다.

[0022] 게이트 전극 상에 형성된 게이트 절연막과, 게이트 전극에 대응하여 게이트 절연층 상에 형성된 반도체층 등을 포함하는 화소 박막 트랜지스터(120)에 관한 구체적인 구조는 본 발명의 기술분야에서 통상의 지식을 가진 자라면 용이하게 이해될 수 있으므로, 이에 대한 구체적인 설명은 생략한다.

[0023] 기판(110)의 복수의 화소 영역(PX) 상에는 복수의 컬러 필터(130R, 130G, 130B)가 형성된다. 다시 말하면, 복수의 컬러 필터(130R, 130G, 130B)는 복수의 화소 영역(PX)에 각각 대응하도록 형성될 수 있다. 이 때, 복수의 컬러 필터(130R, 130G, 130B)는 각 화소 영역(PX)에 배치된 화소 박막 트랜지스터(120)를 덮도록 형성될 수 있다.

[0024] 복수의 컬러 필터(130R, 130G, 130B)는 각 화소 영역(PX)이 특정한 색을 나타낼 수 있도록 특정 파장대의 빛만을 통과시킬 수 있다. 즉, 각 컬러 필터(130R, 130G, 130B)는 예를 들어, 적색(R) 파장의 광을 통과시키는 적색 안료, 녹색(G) 파장의 광을 통과시키는 녹색 안료, 또는 청색(B) 파장의 광을 통과시키는 청색 안료를 포함할 수 있다. 다시 말하면, 복수의 컬러 필터(130R, 130G, 130B)는 적색(R), 녹색(G), 및 청색(B) 컬러 필터를 포함할 수 있다.

[0025] 나아가, 복수의 컬러 필터(130R, 130G, 130B)는 감광성 유기물, 예를 들어 포토레지스트로 이루어질 수 있다. 예를 들어, 복수의 컬러 필터(130R, 130G, 130B)에 포함된 포토레지스트는 빛이 조사된 부분이 경화되는 네가티브(negative)형 또는 빛이 조사되지 않는 부분이 경화되는 포지티브(positive)형 포토레지스트일 수 있다.

[0026] 기판(110)의 비표시부(PA) 상에는 적어도 하나의 단차 패턴(135)이 형성된다. 적어도 하나의 단차 패턴(135)은 비표시부(PA)의 20% 이상의 밀도로 형성된다. 여기서, 적어도 하나의 단차 패턴(135)의 밀도는, 비표시부(PA)의 면적에 대하여 단차 패턴(135)이 차지하는 면적의 비율을 의미할 수 있다.

[0027] 적어도 하나의 단차 패턴(135)은 복수의 컬러 필터(130R, 130G, 130B) 중 어느 하나와 동일한 물질로 이루어지며, 복수의 컬러 필터(130R, 130G, 130B)와 적어도 하나의 단차 패턴(135) 간의 최소 거리(D)는 1.5 mm이다. 여기서, 복수의 컬러 필터(130R, 130G, 130B)와 적어도 하나의 단차 패턴(135) 간의 최소 거리(D)는, 기판(110)의 표시부(DA) 상에 형성된 복수의 컬러 필터(130R, 130G, 130B)와 기판(110)의 비표시부(PA) 상에 형성된 적어도 하나의 단차 패턴(135) 사이의 거리를 중에서 가장 가까운 거리를 의미할 수 있다. 따라서, 도면에 도시된 바와 같이, 상기 최소 거리(D)는 복수의 컬러 필터(130R, 130G, 130B) 중에서 표시부(DA)와 비표시부(PA)의 경

계 영역, 즉 표시부(DA)의 외곽 영역과, 비표시부(PA) 중 표시부(DA)에 인접한 영역에 각각 배치된 컬러 필터(130R, 130G, 130B)와 단차 패턴(135) 사이에서 결정될 수 있다.

[0028] 복수의 컬러 필터(130R, 103G, 130B)와 적어도 하나의 단차 패턴(135) 간의 최소 거리(D)가 0.88mm로 이격된 경우, 단차 패턴(135)의 존재로 인한 셀 갭의 급격한 변화에 따른 화이티시 현상이 지속적으로 발생할 수 있다. 따라서, 상술한 바와 같이, 복수의 컬러 필터(130R, 103G, 130B)와 적어도 하나의 단차 패턴(135) 간의 거리는 적어도 1.5mm 이상 이격하여 배치하는 것이 바람직하다.

[0029] 적어도 하나의 단차 패턴(135)은 복수의 컬러 필터(130R, 130G, 130B) 중 어느 하나와 동일한 물질로 이루어진다. 예를 들어, 단차 패턴(135)은 적색 컬러 필터(130R, 130G, 130B)와 동일한 물질로 이루어질 수 있다. 이 때, 단차 패턴(135)과 적색 컬러 필터(130R, 130G, 130B)는 동시에 형성될 수 있다. 여기서, 단차 패턴(135)과 적색 컬러 필터(130R, 130G, 130B)가 동시에 형성된다는 것은, 예를 들어 사진 식각 공정을 이용하는 경우, 동일한 단계의 사진 식각 공정을 통해 단차 패턴(135)과 적색 컬러 필터(130R, 130G, 130B)가 현상된다는 것을 의미할 수 있다. 또는, 잉크젯 공정을 이용하는 경우, 단차 패턴(135)과 적색 컬러 필터(130R, 130G, 130B)를 동일한 단계에서 형성된다는 것을 의미할 수 있다.

[0030] 몇몇 다른 실시예에서, 단차 패턴(135)은 녹색 컬러 필터(130R, 130G, 130B)와 동일한 물질로 이루어질 수 있다. 상술한 바와 마찬가지로, 단차 패턴(135)과 녹색 컬러 필터(130R, 130G, 130B)는 동시에 형성될 수 있다. 예를 들어, 동일한 단계의 사진 식각 공정을 통해 단차 패턴(135)과 녹색 컬러 필터(130R, 130G, 130B)가 동시에 형성되거나, 동일한 단계의 잉크젯 공정을 통해 단차 패턴(135)과 녹색 컬러 필터(130R, 130G, 130B)가 동시에 형성될 수 있다. 경우에 따라서는, 단차 패턴(135)이 청색 컬러 필터(130R, 130G, 130B)와 동일한 물질로 이루어질 수도 있다. 요컨대, 단차 패턴(135)은 네거티브 또는 포지티브 포토레지스트일 수 있으며, 적색(R), 녹색(G), 또는 청색(B) 컬러 필터 중 어느 하나와 동일한 물질로 이루어질 수 있다.

[0031] 적어도 하나의 단차 패턴(135)은 복수의 컬러 필터(130R, 130G, 130B)와 1.5 mm의 최소 거리(D)로 이격 배치된다. 단차 패턴(135)을 컬러 필터(130R, 130G, 130B)로부터 1.5 mm 이상으로 이격하여 배치함으로써, 단차 패턴(135)의 배치로 인한 셀 갭(cell gap)의 급격한 변화에 따른 화이티시(whitish) 현상을 방지할 수 있는 장점이 있다. 더욱 구체적으로, 기판(110)의 비표시부(PA) 상에 단차 패턴(135)을 형성하면, 단차 패턴(135)의 존재로 제1 기판(110)과 제2 기판(210) 사이의 간격인 셀 갭이 상승하여 액정 몰림 현상이 발생할 수 있다. 이러한 액정 몰림 현상에 의해 화이티시 현상이 심화되는 것을 방지하기 위해, 단차 패턴(135)과 컬러 필터(130R, 130G, 130B) 사이의 거리를 적어도 1.5 mm 이상 확보하도록 한다. 이에 따라, 표시부(DA)를 통해 표시되는 영상의 화질을 향상시킬 수 있다.

[0032] 단차 패턴(135)은 비표시부(PA) 상에 섬(island) 형상의 패턴일 수 있다. 도 1에 도시된 바와 같이, 비표시부(PA) 상에 섬 형상의 단차 패턴(135)을 배치함으로써, 제1 표시 기판(100)과 제2 표시 기판(200) 사이에 개재된 액정층의 액정 퍼짐에 유리할 수 있다. 즉, 단차 패턴(135)을 닫힌 구조가 아닌 섬 형상으로 형성함으로써, 제1 표시 기판(100)과 제2 표시 기판(200) 사이로 주입된 액정이 보다 신속하고 균일하게 퍼지도록 할 수 있다.

[0033] 복수의 컬러 필터 패턴(130R, 130G, 130B) 상에는 보호막(140)이 형성될 수 있다. 나아가, 보호막(140)은 복수의 컬러 필터 패턴(130R, 130G, 130B) 및 단차 패턴(135)이 형성된 기판(110)의 전면(全面) 상에 형성될 수 있다. 예를 들어, 보호막(140)은 질화 규소 또는 산화 규소로 이루어진 무기물, 또는 평탄화 특성이 우수하며 감광성(photosensitivity)을 가지는 유기물 또는 플라스마 화학 기상 증착(plasma enhanced chemical vapor deposition, PECVD)으로 형성되는 a-Si:C:O, a-Si:O:F 등의 저유전율 절연 물질 등으로 이루어질 수 있다. 또한, 이들의 이중막 구조를 가질 수 있다.

[0034] 복수의 화소 영역(PX) 각각의 컬러 필터(130R, 130G, 130B) 상에는 화소 전극(150)이 형성될 수 있다. 화소 전극(150)은 콘택홀(71, 72, 73, 74)을 통하여 화소 박막 트랜지스터(120)와 전기적으로 연결될 수 있다. 더욱 구체적으로, 상술한 화소 박막 트랜지스터의 드레인 전극으로부터 연장되어, 화소 전극(150)과의 전기적 접촉을 향상시키기 위해 상대적으로 넓은 면적으로 형성된 드레인 전극 확장부와 전기적으로 연결될 수 있다. 예를 들어, 화소 전극(150)은 ITO 또는 IZO 등의 투명 도전체 또는 알루미늄 등의 반사성 도전체로 이루어질 수 있다.

[0035] 제2 표시 기판(200)은 제2 기판(210)과, 블랙 매트릭스 패턴(223, 225), 오버코트층(230), 공통 전극(240), 및 컬럼 스페이서(251, 252, 253) 등을 포함할 수 있다

[0036] 제2 기판(210)은 제1 표시 기판(100)의 제1 기판(110)과 실질적으로 유사하게 형성될 수 있다. 더욱 구체적으로, 제2 기판(210)은 제1 기판(110)의 표시부(DA) 및 비표시부(PA)에 각각 대응하는 영역을 포함할 수

있다. 몇몇 실시예에서, 제2 기판(210)과 제1 기판(110)의 면적이 다를 수 있는데, 적어도 제1 기판(110)과 제2 기판(210)의 표시부(DA)는 서로 동일하게 정의될 수 있다. 따라서, 이러한 경우 비표시부(PA)의 면적이 제1 기판(110)과 제2 기판(210) 간에 서로 다를 수도 있다. 나아가, 제2 기판(210)은 제1 표시 기판(100)의 제1 기판(110)과 실질적으로 동일한 물질로 이루어질 수 있다.

[0037] 블랙 매트릭스 패턴(223)은 제1 표시 기판(100)의 비표시부(PA)에 대응하여, 제2 기판(210) 상에 형성될 수 있다. 블랙 매트릭스 패턴(223)은 광차단막 역할을 하는 것으로, 백라이트 어셈블리에서 제공된 빛이 비표시부(PA)를 통해 새어나가는 것을 방지하기 위해 비표시부(PA)에 대응하여 형성될 수 있다. 도면에 도시된 바와 같이, 표시부(DA)의 외곽을 따라 비표시부(PA)가 정의된 경우, 블랙 매트릭스 패턴(223)은 표시부(DA)의 외곽을 따라 비표시부(PA)가 정의된 영역에 형성될 수 있다.

[0038] 도 2에 도시된 바와 같이, 블랙 매트릭스 패턴(225)은 표시부(DA) 내에서 컬러 필터(130R, 130G, 130B)의 외측에 형성될 수 있다. 표시부(DA)의 블랙 매트릭스 패턴(225)은 화소 영역 이외의 영역에서 빛이 새는 것을 방지하는 역할을 할 수 있다. 또한, 블랙 매트릭스 패턴(225)은 화소 박막 트랜지스터(120) 상부에 형성될 수 있다. 블랙 매트릭스 패턴(225)은 예를 들어, 크롬(Cr) 등의 불투명 물질로 이루어질 수 있으며, 빛샘을 방지하여 표시 장치의 화질을 개선하는 역할을 할 수 있다.

[0039] 오버코트층(230)은 블랙 매트릭스 패턴(223, 225) 상에는 형성될 수 있다. 예를 들어, 오버코트층(230)은 블랙 매트릭스 패턴(223, 225)에 의해 형성된 단차를 평탄화하는 역할을 할 수 있다.

[0040] 공통 전극(240)은 오버코트층(230) 상에 형성될 수 있다. 공통 전극(240)은 화소와 무관하게 제2 기판(210)의 전면에 형성될 수 있다. 예를 들어, 공통 전극(240)은 ITO, IZO 등과 같은 투명한 도전 물질로 이루어질 수 있으나, 이에 한정되지는 않는다. 나아가, 도면에 도시되지 않았으나, 공통 전극(240) 상에는 배향막이 더 형성될 수 있다.

[0041] 컬럼 스페이서(251, 252, 253)는 표시부(DA)에 대응하여 제2 기판(210) 상에 배치된 제1 컬럼 스페이서(251)와, 비표시부(PA)에 대응하여 제2 기판(210) 상에 배치된 제2 컬럼 스페이서(252)를 포함할 수 있다.

[0042] 도면에 도시된 바와 같이, 제1 컬럼 스페이서(251)는 표시부(DA)에 대응하여 배치될 수 있다. 더욱 구체적으로, 복수의 화소 영역(PX) 중 적어도 일부에 배치될 수 있다. 다시 말하면, 제1 컬럼 스페이서(251)는 복수의 화소 영역(PX) 중 몇몇의 화소 영역에 배치될 수 있다. 몇몇 다른 실시예에서는, 제1 컬럼 스페이서(251)가 복수의 화소 영역(PX) 각각에 배치될 수도 있다.

[0043] 제2 컬럼 스페이서(252)는 비표시부(PA)에 대응하여 배치될 수 있다. 제2 컬럼 스페이서(252)는 제1 컬럼 스페이서(251)와 제1 단자(S1)를 가질 수 있다. 더욱 구체적으로, 제1 컬럼 스페이서(251)는 제2 컬럼 스페이서(252)보다 기판(110) 측으로 돌출되어 형성되어 제2 컬럼 스페이서(252)와 제1 단자(S1)를 형성할 수 있다. 예를 들어, 제1 단자(S1)의 크기는 약 0.4 μm 내지 약 0.5 μm 일 수 있다. 여기서, 제1 컬럼 스페이서(251)와 제2 컬럼 스페이서(252)가 제1 단자(S1)를 가진다는 것은, 제1 컬럼 스페이서(251)의 제1 표시 기판(100) 측의 끝단과, 제2 컬럼 스페이서(252)의 제1 표시 기판(100) 측의 끝단이 소정의 높이 차를 가지는 것을 의미할 수 있다.

[0044] 나아가, 도 2에 도시된 바와 같이, 제2 컬럼 스페이서(252)는 단자 패턴(135)과 중첩되도록 배치될 수 있다. 따라서, 제2 컬럼 스페이서(252)는 제2 기판(210) 상에 형성되어, 제1 기판(110)의 비표시부(PA)에 대응하여 제2 기판(210)의 블랙 매트릭스 패턴(223)과 중첩되어 형성될 수 있다.

[0045] 요컨대, 컬럼 스페이서(251, 252, 253)는 제1 기판(110)의 표시부(DA)에 대응하여 제2 표시 기판(200) 상에 배치된 제1 컬럼 스페이서(251)와, 제1 기판(110)의 비표시부(PA)에 대응하여 제2 표시 기판(200) 상에 배치된 제2 컬럼 스페이서(252)를 포함하되, 제1 컬럼 스페이서(251)는 제2 컬럼 스페이서(252) 보다 제1 표시 기판(100) 측으로 돌출되어 형성될 수 있다. 예를 들어, 제1 컬럼 스페이서(251)와 제2 컬럼 스페이서(252)는 약 0.4 μm 내지 약 0.5 μm 크기의 제1 단자(S1)를 가질 수 있다.

[0046] 도 2에 도시된 바와 같이, 컬럼 스페이서는 제1 기판(110)의 표시부(DA)에 대응하여 배치된 제3 컬럼 스페이서(253)를 더 포함할 수 있다. 제3 컬럼 스페이서(253)는 제2 기판(210) 상에 형성될 수 있으며, 제1 기판(110)의 표시부(DA) 내에 형성된 블랙 매트릭스 패턴(225)과 중첩되어 형성될 수 있다. 더욱 구체적으로, 제1 컬럼 스페이서(251)는 제3 컬럼 스페이서(253) 보다 제1 기판(110) 측으로 돌출되어, 제2 컬럼 스페이서(252)가 제3 컬럼 스페이서(253) 보다 제1 표시 기판(100) 측으로 돌출되어 형성될 수 있다.

[0047] 이 때, 제1 컬럼 스페이서(251)는 제3 컬럼 스페이서(253)와 제2 단자(S2)를 형성할 수 있다. 이 때, 제2 단자

(S2)의 크기는, 제1 단자(S1), 즉 제1 컬럼 스페이서(251)와 제2 컬럼 스페이서(252) 사이의 단자의 크기보다 클 수 있다. 상술한 바와 같이, 제1 컬럼 스페이서(251)와 제3 컬럼 스페이서(253)가 제2 단자(S2)를 형성한다는 것은, 제1 컬럼 스페이서(251)의 제1 표시 기판(100) 측의 끝단과, 제3 컬럼 스페이서(253)의 제1 표시 기판(100) 측의 끝단이 소정의 높이 차를 가지는 것을 의미할 수 있다.

[0048] 몇몇 실시예에서, 제1 표시 기판(100)에 가장 근접하여 형성된 제1 컬럼 스페이서(251)를 '메인 스페이서'로, 비표시부(PA)에 대응하여 형성된 제2 컬럼 스페이서(252)를 '더미 스페이서'로, 표시부(DA)에 대응하여 형성되며 제1 컬럼 스페이서(251)보다 끝단이 이격되어 형성된 제3 컬럼 스페이서(253)를 '보조 스페이서'로 지칭할 수 있다.

[0049] 도면에 도시된 바와 같이, 본 발명의 실시예들에 따른 표시 기판 및 이를 포함하는 표시 장치에 의하면, 표시부(DA) 외곽에 정의된 비표시부(PA)에 대응하는 영역의 제1 기판(110) 상에 적어도 하나의 단자 패턴(135)을 포함하되, 적어도 하나의 단자 패턴(135)은 표시부(DA)의 컬러 필터(130R, 130G, 130B)와의 최소 거리가 1.5 mm 이상이 되도록 배치된다. 이에 따라, 제1 표시 기판(100)의 하부에서 제공되는 빛을 차단하는 블랙 매트릭스 패턴(223)을 비표시부(PA)의 제1 표시 기판(100) 상에 배치하지 않더라도, 표시부(DA)와 비표시부(PA)의 경계에서 발생할 수 있는 레디시(reddish) 현상과 같은 화질 저하 현상을 감소시킬 수 있다.

[0050] 나아가, 비표시부(PA)에 대응하는 영역에 제2 컬럼 스페이서(252)를, 표시부(DA)에 대응하는 영역에 배치된 제1 컬럼 스페이서(251)의 끝단보다 제1 표시 기판(100)으로부터 더욱 이격되도록 배치함으로써, 셀 잭의 급격한 변화로 인한 화이티시(whitish) 현상과 같은 화질 저하 현상을 감소시킬 수 있다. 즉, 표시 품질을 더욱 향상시킬 수 있다.

[0051] 이하, 도 3 내지 도 6를 참조하여 본 발명의 다른 실시예들에 따른 표시 기판(101) 및 이를 포함하는 표시 장치(11)를 설명한다. 도 3은 본 발명의 다른 실시예에 따른 표시 기판(101)의 개념도이고, 도 4는 도 3의 표시 기판을 포함하는 표시 장치를 II-II' 선을 따라 절단한 단면도이다. 도 5는 도 4의 회로부가 ASG (Amorphous Silicon Gate) 구조인 경우를 예시한 표시 기판의 일부 레이아웃도이다. 도 6은 도 5의 III-III' 선을 따라 표시 장치(12)를 절단한 단면도이다.

[0052] 본 발명의 다른 실시예에 따른 표시 기판(101) 및 이를 포함하는 표시 장치(11)는 제1 기판(110)의 비표시부(PA) 상에 회로부(310)가 배치된다는 점에서 상술한 실시예들과의 차이점을 중심으로 설명하며, 설명의 편의상 상술한 구성 요소와 실질적으로 동일한 구성 요소에 대한 구체적인 설명은 간략히 하거나 생략한다.

[0053] 도 3 및 도 4를 참조하면, 기판(110)의 비표시부(PA) 상에 회로부(310)가 형성될 수 있다. 여기서, 회로부(310)는 임의의 도전성 소자를 의미할 수 있다. 예를 들어, 도전성 배선이나 게이트 구동부 또는 데이터 구동부에 포함되는 소자일 수 있다. 도면에 도시된 바와 같이, 회로부(310)는 제1 기판(110)의 비표시부(PA) 상에 복수 개로 형성될 수 있으며, 단자 패턴(135)은 회로부(310) 상에 배치될 수 있다. 여기서, 단자 패턴(135)이 회로부(310) 상에 배치된다는 것은, 회로부(310)를 구성하는 물질층 혹은 패턴 상에 단자 패턴(135)이 형성되는 것을 의미할 수 있다. 또한, 도면에 도시된 바와 같이, 회로부(310)는 복수의 패턴을 포함할 수 있으며, 단자 패턴(135)은 회로부(310)의 복수 패턴 중 일부 상에 배치될 수 있다.

[0054] 나아가, 제2 기판(210) 상에는 제1 내지 제3 컬럼 스페이서(251, 252, 253)가 형성될 수 있으며, 제2 컬럼 스페이서(252)는 복수의 단자 패턴(135) 중 어느 하나에 대응되어 형성될 수 있다. 제1 컬럼 스페이서(251)와 제2 컬럼 스페이서(252) 사이의 제1 단자(S1) 및 제1 컬럼 스페이서(251)와 제3 컬럼 스페이서(253) 사이의 제2 단자(S2)의 크기 차이는 앞선 실시예들에서 설명한 것과 실질적으로 동일하다.

[0055] 도 5 및 도 6은 본 발명의 다른 실시예들에 따른 표시 기판(101) 및 이를 포함하는 표시 장치(12)의 회로부(310)가 복수의 화소 영역(PX)에 게이트 신호를 전송하는 게이트 구동 회로로, 예를 들어 게이트 구동 회로가 비정질 실리콘 게이트 회로(ASG 회로)인 경우를 도시한다.

[0056] 도 5를 참조하면, 회로부(310)의 게이트 구동 회로는 소오스 전극 콘택트부(60a), 게이트 라인 콘택트부(22), 제1 소오스 또는 드레인 라인(60b), 제1 패드(62), 제2 패드(26), 게이트 라인(24), 제1 브릿지 라인(81), 제2 브릿지 라인(82)을 포함할 수 있다.

[0057] 소오스 전극 콘택트부(60a)는 게이트 구동 회로의 게이트 신호 전송 트랜지스터(T1)의 제2 소오스 또는 드레인 라인(60c)과 연결될 수 있다. 이 때, 제2 소오스 또는 드레인 라인(60c)을 표시부(DA) 방향으로 연장되도록 형성하여 소오스 전극 콘택트부(60a)와 제2 소오스 또는 드레인 라인(60c)을 일체형으로 형성할 수 있다. 한편, 소오

스 전극 콘택부(60a)에는 제1 소오스 또는 드레인 라인(60b)이 연결되어 있어, 게이트 신호 전송 트랜지스터(T1)의 제1 소오스 전극(61)에서 제공되는 게이트 출력 신호를 선행 스테이지로 전달할 수 있다.

[0058] 소오스 전극 콘택부(60a)와 게이트 라인 콘택부(22)는 서로 연결되어, 제1 소오스 전극(61)에서 제공하는 게이트 출력 신호를 표시부의 각 화소에 형성된 게이트 전극(29)으로 전달할 수 있다. 소오스 전극 콘택부(60a)는 게이트 절연막(30) 상에 형성되어 있고, 게이트 라인 콘택부(22)는 게이트 절연막(30) 하에 형성되어 있지만, 제1 브릿지 라인(81)을 통해 서로 전기적으로 연결될 수 있다. 즉, 소오스 전극 콘택부(60a)과 게이트 절연막(30) 상에는 보호막(70)이 형성되어 있지만, 보호막(70)과 게이트 절연막(30)에 제1 콘택홀(71)을 형성하여, 소오스 전극 콘택부(60a)와 게이트 라인 콘택부(22)를 제1 브릿지 라인(81)으로 연결할 수 있다. 이때, 제1 브릿지 라인(81)은 보호막(70) 상에 형성될 수 있다.

[0059] 한편, 게이트 라인 콘택부(22)에는 게이트 라인(24)이 연결되어 있어, 제1 브릿지 라인(81)을 통해 소오스 전극 콘택부(60a)로부터 전달된 게이트 출력 신호가 게이트 라인(24)을 통해 각 화소에 형성된 게이트 전극(29)으로 전달될 수 있다.

[0060] 도면에 도시된 바와 같이, 제1 패드(62)는 후행 스테이지의 제1 소오스 또는 드레인 라인(60b)과 연결되어 후행 스테이지의 게이트 출력 신호를 인가받을 수 있다. 한편, 게이트 라인(24)을 중심으로 게이트 라인(24)의 일측에 제1 패드(62)가 위치하고, 타측에는 제2 패드(26)가 위치할 수 있다. 제2 패드(26)는 제1 패드(62)와 연결되어 후행 스테이지의 게이트 출력 신호를 인가받을 수 있다. 또한, 제2 패드(26)는 제2 트랜지스터(T2)의 제2 게이트 전극(63)과 연결되어, 후행 스테이지의 게이트 출력 신호가 제2 게이트 전극에 인가될 수 있다. 이때, 제1 패드(62)와 제2 패드(26)는 제2 브릿지 라인(82)에 의해 전기적으로 연결될 수 있다.

[0061] 제1 패드(62)는 게이트 절연막(30) 상에 형성될 수 있고, 제2 패드(26)는 게이트 절연막 하에 형성될 수 있다. 즉, 제2 패드(26)는 게이트 전극과 동일한 층에 형성될 수 있다. 한편, 제1 패드(62) 상에는 보호막(70)이 형성될 수 있고, 제2 패드(26) 상에는 게이트 절연막(30)과 보호막(70)이 형성될 수 있다. 따라서, 제2 브릿지 라인(82)으로 제1 패드(62)와 제2 패드(26)를 연결하기 위하여, 제1 패드(62) 상에 제3 콘택홀(73)을 제2 패드(26) 상에 제4 콘택홀(74)이 형성될 수 있다. 제3 및 제4 콘택홀(73, 74)에 의해 제1 및 제2 패드(62, 26)가 제2 브릿지 라인(82)으로 연결될 수 있다. 이때, 제2 브릿지 라인(82)은 보호막(70) 상에 형성될 수 있다.

[0062] 도 5에 도시된 바와 같이, 게이트 구동 회로(310a, 310b)는 콘택 영역(310b)과 배선 영역(310a)을 포함할 수 있다. 단차 패턴(135)은 배선 영역(310a)에 형성되어, 콘택 영역(310b)에 형성된 복수의 콘택홀(71, 72, 73, 74)과 중첩하지 않도록 배치될 수 있다.

[0063] 여기서, 콘택 영역(310b)은 게이트 구동 회로 내에 형성된 배선을 전기적으로 연결하는 복수의 콘택홀(71, 72, 73, 74)이 밀집되어 형성된 영역을 의미할 수 있다. 배선 영역(310a) 내에서도 배선층 간의 전기적 접속을 위한 콘택이 형성될 수 있으나, 콘택 영역(310b)은 배선 영역(310a)에 비하여 상대적으로 콘택이 조밀하게 형성된다. 예를 들어, 회로부(310)가 ASG 회로를 포함하는 게이트 구동 회로일 경우, 콘택 영역(310b)의 콘택홀(71, 72, 73, 74)은 브릿지 라인(81, 82)을 통해 후행 스테이지로부터 게이트 신호를 전달받거나, 선행 스테이지로 게이트 신호를 전달하는 역할을 할 수 있다.

[0064] 상술한 바와 같이, 단차 패턴(135)은 배선 영역(310a)에 형성되며, 콘택 영역(310b)에 형성된 콘택홀(71, 72, 73, 74)과 중첩하지 않도록 배치할 수 있다. 다른 관점에서, 단차 패턴(135)은 배선 영역(310a)과 같이 상대적으로 편평한 영역에 배치될 수 있다. 단차 패턴(135)을 배선 영역(310a)과 같이 상대적으로 편평한 영역에 배치할 경우, 단차 패턴(135)을 더욱 안정적으로 형성할 수 있을 뿐만 아니라, 셀 캡의 급격한 변화를 상대적으로 감소시킬 수 있다. 이에 따라, 화질이 개선될 수 있다.

[0065] 도 6에 도시된 바와 같이, 콘택 영역(310b)에 형성된 콘택홀(71, 72, 73, 74)은 보호막(140) 또는 보호막(140)과 게이트 절연막(30)을 관통하여 형성되므로, 단차 패턴(135)은 콘택 영역(310b) 상에 배치할 경우, 후속 공정을 통해 콘택홀(71, 72, 73, 74)이 단차 패턴(135)을 관통하도록 형성하여야 한다. 다만, 경우에 따라서는, 단차 패턴(135)을 콘택 영역(310b) 상에 형성할 수도 있다. 즉, 콘택 영역(310b) 상에 단차 패턴(135)을 배치하는 실시예를 배제하는 것은 아니다.

[0066] 도 6에서는 제1 컬럼 스페이서(251)와 제2 컬럼 스페이서(252)만을 도시하였으나, 표시부(DA) 내에 제2 컬럼 스페이서(252)보다 제1 표시 기판(100)으로부터 이격되어 형성된 제3 컬럼 스페이서(도 4의 253 참조)가 배치될 수 있음을 물론이다. 제1 컬럼 스페이서(251)와 제2 컬럼 스페이서(252) 간의 단차에 관한 설명은 상술한 바와 실질적으로 동일하므로 구체적인 설명은 생략한다.

[0067] 도면에서는 회로부(310)가 ASG 회로를 포함하는 게이트 구동 회로인 경우를 예로 설명하였으나, 회로부(310)에는 다양한 종류의 회로 소자가 배치될 수 있다. 예를 들어, 표시부(DA)에 형성된 신호 라인, 예를 들어 데이터 라인 또는 게이트 라인을 비표시부(PA)에 형성된 신호 구동부와 연결하는 팬 아웃(fanout)부 상에 단차 패턴이 형성될 수 있다.

[0068] 본 발명의 다른 실시예에 따른 표시 기판 및 이를 포함하는 표시 장치(12)에 따르면, 비표시부(PA)에 형성된 회로부(310) 상에 단차 패턴(135)을 형성하되, 콘택(71, 72, 73, 74)과 중첩하지 않도록 배치하여 기존 레이아웃으로부터의 변화를 최소화할 수 있는 장점이 있다. 나아가, 단차 패턴과 컬러 필터 패턴 사이의 최소 거리를 1.5 mm 이상으로 유지하고, 비표시부(PA)에 대응하는 영역에 배치된 제2 컬럼 스페이서와 제1 표시 기판 사이의 거리를 조절함으로써 표시 기판 및 이를 포함하는 표시 장치의 화질을 향상시킬 수 있다.

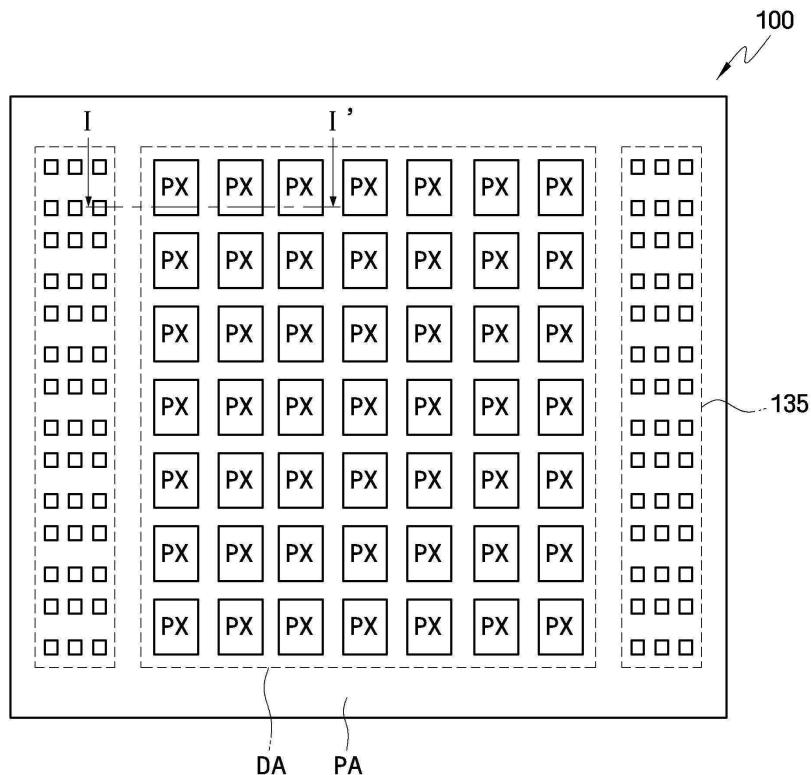
[0069] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

부호의 설명

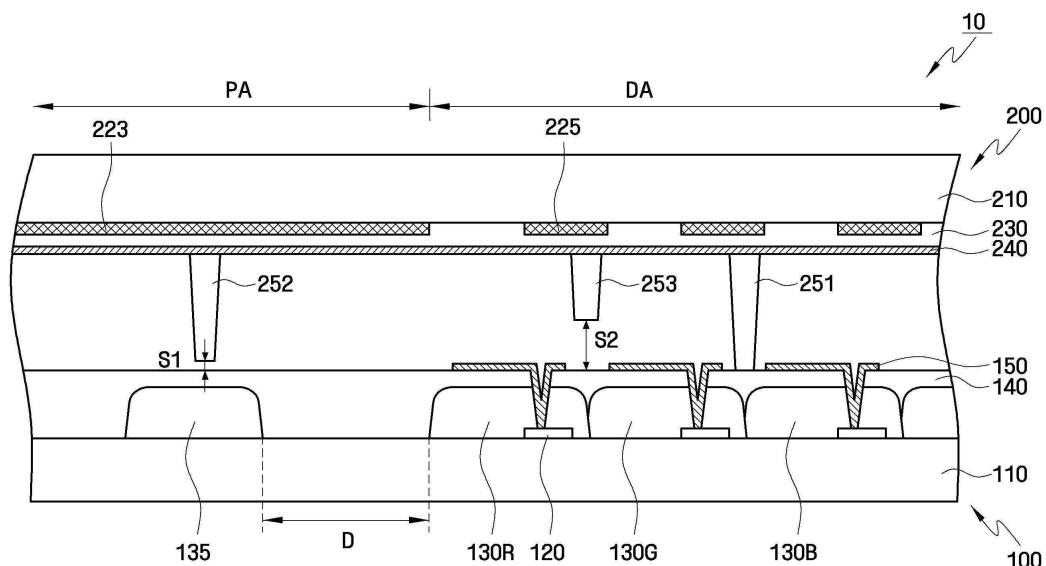
100: 제1 표시 기판	110: 제1 기판
120: 화소 박막 트랜지스터	130, 130R, 130G, 130B: 컬러 필터
135: 단차 패턴	140: 보호막
150: 화소 전극	200: 제2 표시 기판
210: 제2 기판	223, 225: 블랙 매트릭스 패턴
230: 오버코트층	240: 공통 전극
251, 252, 253: 제1 내지 제3 컬럼 스페이서	
310: 회로부	

도면

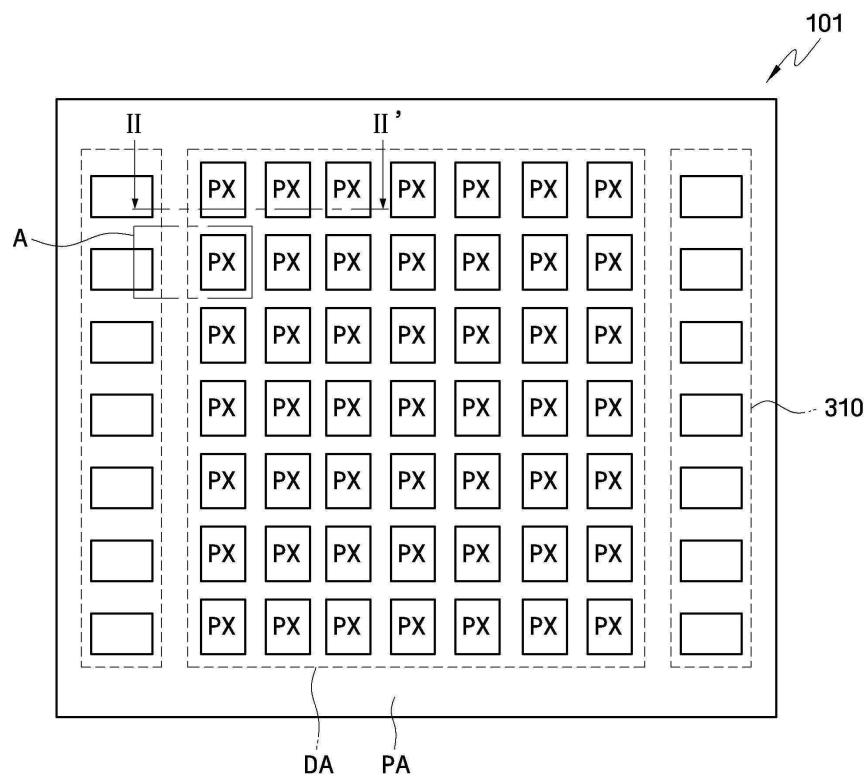
도면1



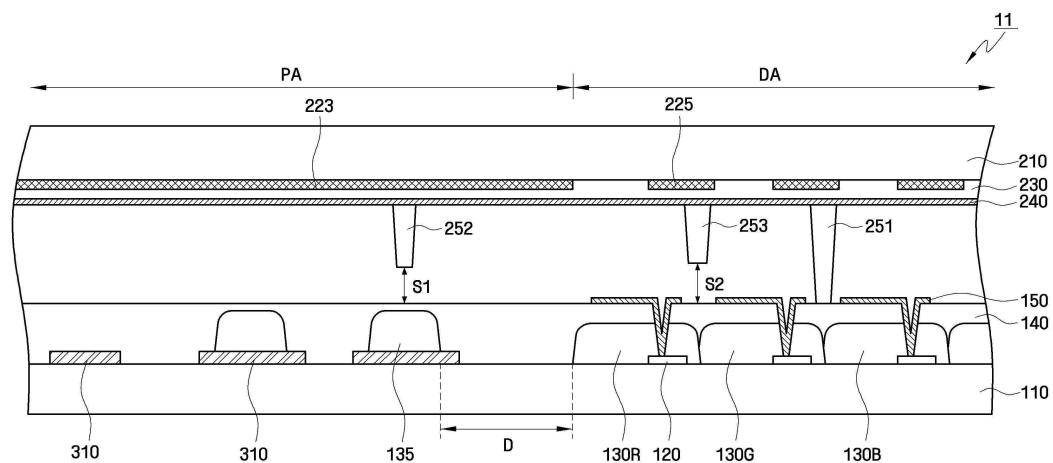
도면2



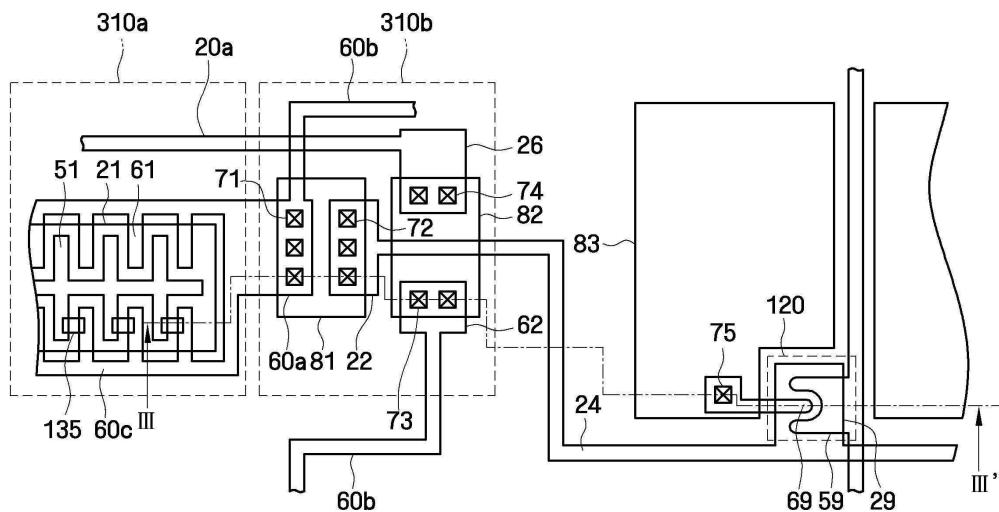
도면3



도면4



도면5



도면6

