

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 6 部門第 3 区分
 【発行日】平成20年2月14日 (2008.2.14)

【公表番号】特表2007-536626(P2007-536626A)
 【公表日】平成19年12月13日 (2007.12.13)
 【年通号数】公開・登録公報2007-048
 【出願番号】特願2007-511351(P2007-511351)
 【国際特許分類】

G 0 6 F 9/38 (2006.01)

【F I】

G 0 6 F 9/38 3 1 0 A

G 0 6 F 9/38 3 5 0 B

【手続補正書】

【提出日】平成19年12月14日 (2007.12.14)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 のアドレス指定パターンおよび第 1 のタグを記憶するように構成されたエントリを含むメモリファイルであって、前記メモリファイルは、前記エントリに含まれる前記第 1 のアドレス指定パターンを、ロードオペレーションの第 2 のアドレス指定パターンと比較するように構成されており、前記メモリファイルは、前記第 2 のアドレス指定パターンが前記エントリに記憶されている前記第 1 のアドレス指定パターンと一致する場合、前記第 1 のタグによって識別されるデータ値を前記ロードオペレーションの投機的な結果にリンクするように構成されているメモリファイルと、

前記メモリファイルに結合され、前記ロードオペレーションに依存する第 2 のオペレーションを実行する際に、前記投機的な結果にアクセスするように構成された実行コアと、

前記メモリファイルに結合され、1 つ以上のアドレスの比較を実行することによって、前記第 1 のタグによって識別される前記データ値と前記ロードオペレーションの前記投機的な結果との前記リンクを検証するように構成された機能ユニットとを備えるシステム。

【請求項 2】

前記第 1 のアドレス指定パターンおよび前記第 2 のアドレス指定パターンのそれぞれは、対応するデータ値アドレスを生成するのに用いられる 1 つ以上のアドレスオペランドを特定する、請求項 1 記載のシステム。

【請求項 3】

前記機能ユニットは、前記比較を実行し、かつ非投機的なストアからロードへの転送を実行するように構成されたストアからロードへの転送比較器を有する請求項 1 記載のシステム。

【請求項 4】

前記エントリは、前記エントリの割り当てを生じさせたロードオペレーションまたはストアオペレーションを識別する転送タグを記憶し、かつ前記第 2 のアドレス指定パターンが、前記エントリに記憶されている前記第 1 のアドレス指定パターンと一致する場合、前記転送タグを出力するようにさらに構成されている請求項 1 記載のシステム。

【請求項 5】

前記機能ユニットは、前記転送タグを受け取るために結合されており、前記ロードオペ

レーションより先で、かつ前記ロードオペレーションのアドレスと一致するアドレスを有するオペレーションのうち最も後のものを選択し、前記転送タグを前記選択された最も後のオペレーションの識別タグと比較することによって、前記比較を実行するようにさらに構成されており、前記選択された最も後のオペレーションは、ロードオペレーションまたはストアオペレーションである請求項 4 記載のシステム。

【請求項 6】

前記機能ユニットは、前記転送タグを受け取るために結合されており、それぞれが前記ロードオペレーションより先で、かつそれぞれが前記ロードオペレーションのアドレスと一致するアドレスを有する最も後のロードオペレーションと最も後のストアオペレーションとを選択し、前記選択された最も後のロードオペレーションが前記選択された最も後のストアオペレーションよりもプログラムの順序において後であると判定して、前記転送タグを前記選択された最も後のロードオペレーションの識別タグと比較することによって、前記比較を実行するようにさらに構成されている請求項 4 記載のシステム。

【請求項 7】

前記メモリファイルは、前記ロードオペレーションよりも先のロードオペレーションに
応答して前記エントリを割当て、前記先のロードオペレーションは前記ロードオペレーシ
ョンよりもプログラム順序において前に発生する、請求項 1 記載のシステム。

【請求項 8】

前記メモリファイルは、ストアオペレーションに
応答して、前記エントリを割当てるよ
うに構成されている、請求項 1 記載のシステム。

【請求項 9】

前記メモリファイルは前記ロードオペレーションよりもプログラム順序において先に発
生するストアオペレーションに
応答して前記エントリを割当てるように構成され、前記機
能ユニットは前記メモリファイルが前記タグによって識別される前記データ値を前記ロー
ドオペレーションの投機的結果にリンクするのに
応答して前記ストアオペレーションに関
連するフラグをセットするように構成される、請求項 1 記載のシステム。

【請求項 10】

前記フラグが設定されるのに
応答して、前記機能ユニットは前記比較を実行すること
により前記リンクが検証されるまで前記ストアオペレーションに関連する情報を保持する
ように構成される、請求項 9 記載のシステム。

【請求項 11】

前記フラグがセットされたかどうかについて前記リンクが検証されるまで前記ストア
オペレーションをリタイヤさせないように構成されたリタイヤキューをさらに備える、請
求項 10 記載のシステム。

【請求項 12】

第 1 のアドレス指定パターンおよび第 1 のタグを記憶するように構成されたエントリを
含むメモリファイルであって、前記メモリファイルは、前記エントリに含まれる前記第 1
のアドレス指定パターンを、ロードオペレーションの第 2 のアドレス指定パターンと比較
するように構成されており、前記メモリファイルは、前記第 2 のアドレス指定パターンが
前記エントリに記憶されている前記第 1 のアドレス指定パターンと一致する場合、前記第
1 のタグによって識別されるデータ値を前記ロードオペレーションの投機的な結果にリン
クするように構成されているメモリファイルと、

前記メモリファイルに結合され、前記ロードオペレーションに依存する第 2 のオペレー
ションを実行する際に、前記投機的な結果にアクセスするように構成された実行コアと、

前記メモリファイルに結合され、前記投機的な結果と前記ロードオペレーションの実際
の結果との比較を実行することによって、前記第 1 のタグによって識別される前記データ
値と前記ロードオペレーションの前記投機的な結果との前記リンクを検証するように構成
された機能ユニットとを備えるシステム。

【請求項 13】

前記第 1 のアドレス指定パターンおよび前記第 2 のアドレス指定パターンのそれぞれは

、対応するデータ値アドレスを生成するのに用いられる 1 つ以上のアドレスオペランドを特定する、請求項 1 2 記載のシステム。

【請求項 1 4】

前記リンクに応答して、前記ロードオペレーションと関連する比較オペレーションとをディスパッチするように構成されたディスパッチユニットをさらに備え、前記機能ユニットは前記関連する比較オペレーションを実行するときに前記比較を実行するように構成されている、請求項 1 2 記載のシステム。

【請求項 1 5】

前記機能ユニットはアドレス計算のために前記ロードオペレーションで使用されないレジスタから前記投機的結果をアクセスするように構成されている、請求項 1 2 記載のシステム。

【請求項 1 6】

第 1 のアドレス指定パターンおよび第 1 のタグを含むエントリを記憶するステップと、
前記エントリの記憶の後に、前記エントリに含まれる前記第 1 のアドレス指定パターンを、ロードオペレーションの第 2 のアドレス指定パターンと比較するステップと、
前記比較に応答して、前記第 2 のアドレス指定パターンが前記エントリに記憶されている前記第 1 のアドレス指定パターンと一致する場合、前記第 1 のタグによって識別されるデータ値を前記ロードオペレーションの投機的な結果にリンクするステップと、
前記リンク後、前記ロードオペレーションに依存する第 2 のオペレーションを実行する際に、前記投機的な結果にアクセスするステップと、
前記リンク後、1 つ以上のアドレスの比較を実行することによって、前記第 1 のタグによって識別される前記データ値と前記ロードオペレーションの前記投機的な結果との前記リンクを検証するステップとを有する方法。

【請求項 1 7】

前記エントリは、前記ロードオペレーションよりもプログラムの順序において先にくるストアオペレーションを受けて割り当てられており、前記方法は、前記タグによって識別される前記データ値が前記ロードオペレーションの前記投機的な結果にリンクされたことを受けて、前記ストアオペレーションに関連付けられているフラグをセットするステップをさらに有する請求項 1 6 記載の方法。

【請求項 1 8】

前記比較を実行することによって前記リンクが検証されるまで、前記ストアオペレーションに関連する情報を保持するステップをさらに有し、前記保持は、前記フラグのセットを受けて行われる請求項 1 7 記載の方法。

【請求項 1 9】

前記フラグのセットを受けて、前記リンクが検証されるまで前記ストアオペレーションをリタイアさせないステップをさらに有する請求項 1 8 記載の方法。

【請求項 2 0】

前記第 1 のアドレス指定パターンおよび前記第 2 のアドレス指定パターンのそれぞれは、対応するデータ値アドレスを生成するのに用いられる 1 つ以上のアドレスオペランドを特定する、請求項 1 6 記載の方法。

【請求項 2 1】

第 1 のアドレス指定パターンおよび第 1 のタグを含むエントリを記憶するステップと、
前記エントリの記憶の後に、前記エントリに含まれる前記第 1 のアドレス指定パターンを、ロードオペレーションの第 2 のアドレス指定パターンと比較するステップと、
前記比較を受けて、前記第 2 のアドレス指定パターンが前記エントリに記憶されている前記第 1 のアドレス指定パターンと一致する場合、前記第 1 のタグによって識別されるデータ値を前記ロードオペレーションの投機的な結果にリンクするステップと、
前記リンク後、前記ロードオペレーションに依存する第 2 のオペレーションを実行する際に、前記投機的な結果にアクセスするステップと、
前記リンク後、前記ロードオペレーションの前記投機的な結果と実結果との比較を実行

することによって、前記第 1 のタグによって識別される前記データ値と前記ロードオペレーションの前記投機的な結果との前記リンクを検証するステップとを有する方法。

【請求項 2 2】

前記第 1 のアドレス指定パターンおよび前記第 2 のアドレス指定パターンのそれぞれは、対応するデータ値アドレスを生成するのに用いられる 1 つ以上のアドレスオペランドを特定する、請求項 2 1 記載の方法。