

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6643255号
(P6643255)

(45) 発行日 令和2年2月12日(2020.2.12)

(24) 登録日 令和2年1月8日(2020.1.8)

(51) Int.Cl.

F 1

H03F	3/72	(2006.01)	H03F	3/72
H03F	1/26	(2006.01)	H03F	1/26
H03F	1/22	(2006.01)	H03F	1/22
H04B	1/18	(2006.01)	HO4B	1/18

B

請求項の数 13 (全 21 頁)

(21) 出願番号	特願2016-568627 (P2016-568627)
(86) (22) 出願日	平成27年5月8日(2015.5.8)
(65) 公表番号	特表2017-517201 (P2017-517201A)
(43) 公表日	平成29年6月22日(2017.6.22)
(86) 國際出願番号	PCT/US2015/029984
(87) 國際公開番号	W02015/179148
(87) 國際公開日	平成27年11月26日(2015.11.26)
審査請求日	平成30年4月10日(2018.4.10)
(31) 優先権主張番号	62/001,657
(32) 優先日	平成26年5月22日(2014.5.22)
(33) 優先権主張国・地域又は機関	米国(US)
(31) 優先権主張番号	14/638,963
(32) 優先日	平成27年3月4日(2015.3.4)
(33) 優先権主張国・地域又は機関	米国(US)

(73) 特許権者	595020643 クアルコム・インコーポレイテッド QUALCOMM INCORPORATED アメリカ合衆国、カリフォルニア州 92121-1714、サン・ディエゴ、モアハウス・ドライブ 5775
(74) 代理人	100108855 弁理士 蔵田 昌俊
(74) 代理人	100109830 弁理士 福原 淑弘
(74) 代理人	100158805 弁理士 井関 守三
(74) 代理人	100112807 弁理士 岡田 貴志

最終頁に続く

(54) 【発明の名称】 RCネットワークをもつ多段増幅器

(57) 【特許請求の範囲】

【請求項 1】

装置であって、

無線周波数(RF)入力信号の第1のキャリア信号を増幅するように構成された第1の増幅器段と、ここにおいて、前記第1の増幅器段が、キャリアアグリゲーション動作モードをサポートするように構成される、

前記RF入力信号の第2のキャリア信号を増幅するように構成された第2の増幅器段と、ここにおいて、前記第2の増幅器段が、デュアル加入者識別モジュール(SIM)デュアルスタンバイ(DSDS)動作モードで、ページング信号を検出するために前記第2のキャリア信号を増幅するように構成される、

抵抗容量性(RC)ネットワーク、ここで、前記RCネットワークが、前記第1の増幅器段に結合された、及び前記第2の増幅器段に結合された第1の端子を含み、前記RCネットワークが、容量要素に結合された抵抗要素を含み、前記RCネットワークが、前記RF入力信号を受信し、制御入力に応答して前記RF入力信号に接地への経路を与えるように構成され、ここにおいて、前記接地への経路を与えることは、前記第1の増幅器段が有效地にされるかどうかに基づいて、前記第2の増幅器段のインピーダンスを変更することを備える、と、

を備え、前記装置は、第1の負荷回路と第2の負荷回路とをさらに備え、ここにおいて、前記第1の増幅器段が、前記第1の増幅器段の出力を前記第1の負荷回路に結合する第1のスイッチと、前記第1の増幅器段の前記出力を前記第2の負荷回路に結合する第2の

10

20

スイッチとを含む、装置。

【請求項 2】

前記第2の増幅器段が、前記第2の増幅器段の出力を前記第1の負荷回路に結合する第3のスイッチと、前記第2の増幅器段の前記出力を前記第2の負荷回路に結合する第4のスイッチとを含む、請求項1に記載の装置。

【請求項 3】

前記RCネットワークが、
接地に結合された第2の端子と、
制御入力を受信するように構成された第3の端子と
をさらに含み、前記第1の端子が、RF入力ノードにさらに結合される、請求項1に記載の装置。 10

【請求項 4】

前記RCネットワークが、スイッチングデバイスをさらに含み、前記容量要素が、前記スイッチングデバイスと接地とに結合され、前記スイッチングデバイスが、制御入力に応答し、および前記第1の増幅器段が有効にされるかどうかに基づいて前記第2の増幅器段のインピーダンスを変更するように構成される、請求項1に記載の装置。

【請求項 5】

前記第1の増幅器段および前記第2の増幅器段が、低雑音増幅器(LNA)中に含まれ、ここにおいて、前記LNAが、前記第1の増幅器段が有効にされるかどうかから独立して前記第2の増幅器段を有効にするように構成可能である、請求項1に記載の装置。 20

【請求項 6】

前記第1の増幅器段および前記第2の増幅器段が、前記第1の増幅器段および前記第2の増幅器段が有効にされる第1のモードで動作し、および第2のモードで動作するように構成された低雑音増幅器(LNA)中に含まれる、請求項1に記載の装置。

【請求項 7】

前記第2のモードで、前記第1の増幅器段が無効にされている間に、前記第2の増幅器段が有効にされる、請求項6に記載の装置。

【請求項 8】

前記第1の増幅器段の入力と前記第2の増幅器段の入力との間の交流(AC)結合を与えるように構成されたキャパシタをさらに備える、請求項1に記載の装置。 30

【請求項 9】

前記第1の増幅器段に結合された第1のバイアス回路と、前記第2の増幅器段に結合された第2のバイアス回路とをさらに備え、前記第1の増幅器段が、第1の利得を与えるように構成され、前記第2の増幅器段が、前記第1の利得とは異なる第2の利得を与えるように構成される、請求項1に記載の装置。

【請求項 10】

前記RCネットワークが、制御入力を受信するように構成されたトランジスタをさらに含み、前記トランジスタが、前記制御入力を受信するように結合されたゲートと、前記容量要素に結合されたソースと、前記抵抗要素に結合されたドレインとを含む、請求項1に記載の装置。 40

【請求項 11】

前記第1の増幅器段がディジエネレーション回路を介して接地に結合され、前記第2の増幅器段が接地に直接結合された、請求項1に記載の装置。

【請求項 12】

方法であって、

第1の増幅器段の入力と第2の増幅器段の入力とにおいて入力信号を受信すること、ここで、前記第1の増幅器段が、無線周波数(RF)入力信号の第1のキャリア信号を増幅するように構成され、ここにおいて、前記第1の増幅器段が、キャリアアグリゲーション動作モードをサポートするように構成され、前記第2の増幅器段が、前記RF入力信号の第2のキャリア信号を増幅するように構成される、と、 50

前記第1の増幅器段の出力を第1の負荷回路に結合するための第1のスイッチを有効にすることと、

前記第1の増幅器段の前記出力を第2の負荷回路に結合するための第2のスイッチを有効にすることと、

前記第1の増幅器段に結合された、及び前記第2の増幅器段に結合された第1の端子を含む抵抗容量性（R C）ネットワークにおいて、制御入力を受信すること、ここで、前記 R C ネットワークが、前記 R F 入力信号を受信し、前記制御入力に応答して前記 R F 入力信号に接地への経路を与えること、ここにおいて、デュアル加入者識別モジュール（SIM）デュアルスタンバイ（DSDS）動作モードで、前記第1の増幅器段は、前記第1の増幅器段が有効にされたときに、第1のキャリア信号を増幅するように構成され、前記第2の増幅器段は、ページング信号を検出するために第2のキャリア信号を増幅するように構成され、ここにおいて、前記接地への経路を与えることは、前記第1の増幅器段が有効にされるかどうかに基づいて、前記第2の増幅器段のインピーダンスを変更することを備える、と

を備える、方法。

【請求項 1 3】

前記第2の増幅器段の出力を第1の負荷回路に結合するための第3のスイッチを有効にすることと、

前記第2の増幅器段の前記出力を第2の負荷回路に結合するための第4のスイッチを有効にすることと

をさらに備える、請求項1_2に記載の方法。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

関連出願の相互参照

[0001]本出願は、その内容全体が参考により本明細書に明確に組み込まれる、同一出願人が所有する、2014年5月22日に出願された米国仮特許出願第62/001,657号、および2015年3月4日に出願された米国非仮特許出願第14/638,963号の優先権を主張する。

【0 0 0 2】

[0002]本開示は、一般に電子機器に関し、より詳細には、送信機および受信機に関する。

【背景技術】

【0 0 0 3】

[0003]無線周波数（RF）トランシーバでは、通信信号が、一般に、時に受信チェーンと呼ばれる受信回路要素によって、受信されダウンコンバートされる。受信チェーンは、一般に、通信信号中に含まれている情報を復元するために、受信フィルタ、低雑音増幅器（LNA：low noise amplifier）、ミキサ、局部発振器（LO）、電圧制御発振器（VCO）、ベースバンドフィルタ、および他の構成要素を含む。トランシーバは、別のトランシーバにおける受信機への通信信号の送信を可能にする回路要素も含む。トランシーバは、一般に周波数バンドと呼ばれる、複数の周波数範囲にわたって動作することが可能であり得る。その上、同じ周波数バンド中にあり得るが、周波数が重複しないことがある、不連続キャリア（non-contiguous carriers）と呼ばれる構成であり得る複数のキャリア信号を使用して動作するように、単一のトランシーバが構成され得る。

【0 0 0 4】

[0004]いくつかの事例では、単一の送信機または受信機が、複数の送信周波数および/または複数の受信周波数を使用して動作するように構成される。受信機が2つまたはそれ以上の受信信号を同時に受信することが可能であるように、2つまたはそれ以上の受信経路が同時に動作させられ得る。そのようなシステムは「キャリアアグリゲーション（carrier-aggregation）」システムと呼ばれることがある。「キャリアアグリゲーション」と

10

20

30

40

50

いう用語は、インターバンドキャリアアグリゲーションおよびイントラバンドキャリアアグリゲーションを含むシステムを指すことがある。イントラバンドキャリアアグリゲーションは、同じ通信バンド中の2つの別個のキャリア信号の処理を指す。インターバンドキャリアアグリゲーションは、異なる通信バンド中にある2つの別個のキャリア信号の処理を指す。

【0005】

[0005]キャリアアグリゲーション能力を有するトランシーバの可能な用途のうちの1つは、異なる通信規格、たとえば、CDMAおよびGSM(登録商標)を使用する異なるワイヤレスネットワークからの複数の信号の受信である。そのようなシステムは、デュアル加入者識別モジュール(SIM)デュアルスタンバイ(DSDS:dual subscriber identity module dual standby)システムと呼ばれる。DSDS能力を達成する1つの手法は、LNAの従来のCA動作をサポートするために主増幅器を使用し、DSDSページング信号を受信するのをサポートするために補助の高インピーダンス増幅器を使用する。従来のCA動作では、2つのキャリアは、受信電力に関してある程度まで平衡が取れていると仮定されるが、DSDS動作の場合、ページング信号は別の基地局から受信され得、その場合、2つのキャリア、CA1およびCA2は異なる電力レベルを有し得る。補助LNAは従来、主LNAの通常動作への補助LNAの影響を低減するために、主LNAと比較して高い入力インピーダンスを有する。残念ながら、このことは、主たる受信信号がない場合でも、補助の高インピーダンス増幅器がDSDSページング信号を受信するために使用中である間、入力整合を維持するために、主増幅器がオンであることを必要とする。主たる受信信号がないときに主LNAよって消費される電力は、デバイスの有効なバッテリー寿命を低減し得る。
10

【0006】

[0006]図において、別段に規定されていない限り、様々な図の全体を通して、同様の参考番号は同様の部分を指す。「102a」または「102b」のような英文字名称をもつ参考番号について、英文字名称は、同じ図中に存在する2つの同様の部分または要素を区別し得る。参考番号が、すべての図において同じ参考番号を有するすべての部分を包含するものとする場合、参考番号に対する英文字名称は省略され得る。
20

【図面の簡単な説明】

【0007】

【図1】[0007]ワイヤレス通信システムと通信するワイヤレスデバイスを示す図。
30
【図2A】[0008]図1のワイヤレスデバイスによって使用され得る連続イントラバンドキャリアアグリゲーション(CA)の一例を示すグラフの図。

【図2B】[0009]図1のワイヤレスデバイスによって使用され得る不連続イントラバンドCAの一例を示すグラフの図。

【図2C】[0010]図1のワイヤレスデバイスによって使用され得る同じバンドグループにおけるインターバンドCAの一例を示すグラフの図。

【図2D】[0011]図1のワイヤレスデバイスによって使用され得る異なるバンドグループにおけるインターバンドCAの一例を示すグラフの図。

【図3】[0012]図1のワイヤレスデバイス中に含まれ得る構成要素を示すブロック図。

【図4】[0013]図1のワイヤレスデバイス中に含まれ得る増幅器の例示的な実施形態を示す図。
40

【図5】[0014]図1のワイヤレスデバイス中に含まれ得る増幅器の別の例示的な実施形態を示す図。

【図6】[0015]図1のワイヤレスデバイスにおいて実行され得る方法の例示的な実施形態を示す図。

【発明を実施するための形態】

【0008】

[0016]「例示的」という単語は、本明細書では「例、事例、または例示の働きをすること」を意味するために使用する。「例示的」として本明細書で説明するいかなる態様も、
50

必ずしも他の態様よりも好適または有利であると解釈されるべきであるとは限らない。

【0009】

[0017]本明細書では、「アプリケーション」という用語は、オブジェクトコード、スクリプト、バイトコード、マークアップ言語ファイル、およびパッチのような、実行可能なコンテンツを有するファイルを含み得る。さらに、本明細書で言及する「アプリケーション」はまた、開かれる必要があり得るドキュメント、またはアクセスされる必要がある他のデータファイルのような、本来実行可能でないファイルを含み得る。

【0010】

[0018]「コンテンツ」という用語は、オブジェクトコード、スクリプト、バイトコード、マークアップ言語ファイル、およびパッチのような、実行可能なコンテンツを有するファイルを含み得る。さらに、本明細書で言及する「コンテンツ」はまた、開かれる必要があり得るドキュメント、またはアクセスされる必要がある他のデータファイルのような、本来実行可能でないファイルを含み得る。10

【0011】

[0019]本明細書で使用する「スタンドアロン動作」という用語は、低雑音増幅器（LNA）のような、増幅器が一度に单一のキャリア信号上で動作することを指し、「同時動作」という用語は、LNAのような、増幅器が、同時に2つまたはそれ以上のキャリア信号上で動作することを指す。

【0012】

[0020]図1は、ワイヤレス通信システム120と通信するワイヤレスデバイス110を示す図である。ワイヤレス通信システム120は、ロングタームエボリューション（LTE（登録商標））システム、符号分割多元接続（CDMA）システム、モバイル通信用グローバルシステム（GSM：Global System for Mobile Communications）システム、ワイヤレスローカルエリアネットワーク（WLAN）システム、または何らかの他のワイヤレスシステムであり得る。CDMAシステムは、広帯域CDMA（WCDMA（登録商標））、CDMA 1X、エボリューションデータオプティマイズド（EVDO：Evolution-Data Optimized）、時分割同期CDMA（TD-SCDMA：Time Division Synchronous CDMA）、またはCDMAの何らかの他のバージョンを実装し得る。簡単のために、図1は、2つの基地局130および132と1つのシステムコントローラ140とを含むワイヤレス通信システム120を示している。概して、ワイヤレス通信システムは、任意の数の基地局と、ネットワークエンティティの任意のセットとを含み得る。20

【0013】

[0021]ワイヤレスデバイス110は、ユーザ機器（UE）、移動局、端末、アクセス端末、加入者ユニット、局などと呼ばれることもある。ワイヤレスデバイス110は、セルラーフォン、スマートフォン、タブレット、ワイヤレスモデム、携帯情報端末（PDA）、ハンドヘルドデバイス、ラップトップコンピュータ、スマートブック、ネットブック、タブレット、コードレスフォン、ワイヤレスローカルループ（WLL）局、Blue tooth（登録商標）デバイスなどであり得る。ワイヤレスデバイス110はワイヤレス通信システム120と通信し得る。ワイヤレスデバイス110はまた、放送局（たとえば、放送局134）からの信号、1つまたは複数のグローバルナビゲーション衛星システム（GNSS：global navigation satellite system）中の衛星（たとえば、衛星150）からの信号などを受信し得る。ワイヤレスデバイス110は、LTE、WC DMA、CDMA 1X、EVDO、TD-SCDMA、GSM、802.11など、ワイヤレス通信のための1つまたは複数の無線技術をサポートし得る。40

【0014】

[0022]ワイヤレスデバイス110は、複数のキャリア上での動作を含む、キャリアアグリゲーションをサポートし得る。キャリアアグリゲーションはマルチキャリア動作と呼ばれることもある。ワイヤレスデバイス110は、ローバンド（LB）周波数バンドグループ（たとえば、1つまたは複数の周波数バンド中に含まれる最高周波数が1000メガヘルツ（MHz）を超えない1つまたは複数の周波数バンドの「バンドグループ」）、ミッ50

ドバンド(M B)周波数バンドグループ(たとえば、1つまたは複数の周波数バンド中に含まれる最低周波数が 1 0 0 0 M H z を超え、1つまたは複数の周波数バンド中に含まれる最高周波数が 2 3 0 0 M H z を超えない1つまたは複数の周波数バンドのバンドグループ)、および / またはハイバンド(H B)周波数バンドグループ(たとえば、1つまたは複数の周波数バンド中に含まれる最低周波数が 2 3 0 0 M H z を超える1つまたは複数の周波数バンドのバンドグループ)中で動作することが可能であり得る。たとえば、ローバンドは 6 9 8 ~ 9 6 0 M H z をカバーし得、ミッドバンドは 1 4 7 5 ~ 2 1 7 0 M H z をカバーし得、ハイバンドは 2 3 0 0 ~ 2 6 9 0 M H z と 3 4 0 0 ~ 3 8 0 0 M H z とをカバーし得る。ローバンド、ミッドバンド、およびハイバンドは、バンドの3つのグループ(またはバンドグループ)を指し、各バンドグループは、いくつかの周波数バンド(または単に、「バンド」)を含む。いくつかの実装形態では、各バンドは、2 0 0 M H z よりも小さいかまたはそれに等しいバンド幅を有し得、1つまたは複数のキャリアを含み得る。各キャリアは、L T E では最高 2 0 M H z をカバーし得る。L T E リリース 1 1 は 3 5 個のバンドをサポートし、それらのバンドは、L T E / U M T S バンドと呼ばれ、3 G P P (登録商標) T S 3 6 . 1 0 1 に記載されている。
10

【 0 0 1 5 】

[0023] ワイヤレスデバイス 1 1 0 は、図 4 に関してさらに詳細に説明するような、抵抗容量性(R C : resistive-capacitive)ネットワークを有する増幅器を含み得る。キャリアアグリゲーション動作モードでは、ワイヤレスデバイス 1 1 0 は、異なる増幅器段において異なるキャリア信号を増幅し得る。非キャリアアグリゲーション動作モードでは、ワイヤレスデバイス 1 1 0 は、互いに並列に動作する複数の増幅器段においてキャリア信号を増幅し得る。R C ネットワークは、キャリアアグリゲーションモードのような、動作モードに基づいて増幅器の入力インピーダンスを選択的に変更するように構成されたスイッチングデバイスを含み得る。概して、キャリアアグリゲーション(C A)は、2つのタイプ、すなわちイントラバンド C A とインターバンド C A とに分類され得る。イントラバンド C A は、同じバンド内の複数のキャリア上での動作を指す。インターバンド C A は、異なるバンド中の複数のキャリア上での動作を指す。ワイヤレスデバイス 1 1 0 は、R C ネットワークを使用する単一の増幅器において、インターバンドおよびイントラバンドキャリアアグリゲーションのような、様々なキャリアアグリゲーションモードをサポートし得る。その結果、より複雑な整合ネットワークを使用する増幅器と比較して、増幅器のチップ面積およびコストが低減され得る。
20
30

【 0 0 1 6 】

[0024] 図 2 A は、ローバンドグループ 2 1 0 と、ミッドバンドグループ 2 1 2 と、ハイバンドグループ 2 1 4 と、連続イントラバンドキャリアアグリゲーション(C A)の一例とを示すグラフの図である。図 2 A に示されている例では、ワイヤレスデバイス 1 1 0 は、ローバンドにおける4つの連続キャリア 2 1 6 ~ 2 1 9 で構成される。ワイヤレスデバイス 1 1 0 は、同じバンドグループ内の4つの連続キャリア 2 1 6 ~ 2 1 9 上での送信を送信および / または受信し得る。ワイヤレスデバイス 1 1 0 は、第1の増幅器段 2 0 2 と第2の増幅器段 2 0 4 と R C ネットワーク 2 0 6 とを有する、L N A を含み得る。増幅器段 2 0 2 、 2 0 4 は、第1のキャリア 2 1 6 に対応する第1のキャリア信号と、第2のキャリア 2 1 7 に対応する第2のキャリア信号とを含む入力 R F 信号を受信し得る。第1の増幅器段 2 0 2 は、第1のキャリア信号を増幅するように構成され、第2の増幅器段 2 0 4 は、第2のキャリア信号を増幅するように構成される。第2の増幅器段 2 0 4 は、第1の増幅器段 2 0 2 と並列に動作する。その結果、ワイヤレスデバイス 1 1 0 は、受信された信号の第2の部分、第2のキャリア 2 1 7 に対応する第2の部分を増幅することとともに、受信された信号の第1の部分、第1のキャリア 2 1 6 に対応する第1の部分を増幅し得る。
40

【 0 0 1 7 】

[0025] 図 2 B は、不連続イントラバンド C A の一例を示すグラフの図である。図 2 B に示されている例では、ワイヤレスデバイス 1 1 0 は、ローバンドグループ 2 1 0 における
50

1つのバンド中の4つの不連続キャリアを使用してワイヤレス通信を送信および／または受信するように構成される。キャリアは、5MHz、10MHz、または何らかの他の量だけ分離され得る。ワイヤレスデバイス110は、同じバンド内の4つの不連続キャリア上での送信を送信および／または受信し得る。

【0018】

[0026]図2Cは、同じバンドグループにおけるインターバンドCAの一例を示すグラフの図である。図2Cに示されている例では、ワイヤレスデバイス110は、ローバンドグループ210における2つのバンド220、222中の4つのキャリアを使用してワイヤレス通信を送信および／または受信するように構成される。ワイヤレスデバイス110は、同じバンドグループにおける異なるバンド中の4つのキャリア上での送信を送信および／または受信し得る。10

【0019】

[0027]図2Dは、異なるバンドグループにおけるインターバンドCAの一例を示すグラフの図である。図2Dに示されている例では、ワイヤレスデバイス110は、ローバンドグループ210における1つのバンド中の2つのキャリアと、ミッドバンドグループ212における別のバンド中の2つのキャリアとを含む、異なるバンドグループにおける2つのバンド中の4つのキャリアを使用して、ワイヤレス通信を送信および／または受信するように構成される。ワイヤレスデバイス110は、異なるバンドグループにおける異なるバンド中の4つのキャリア上での送信を送信および／または受信し得る。20

【0020】

[0028]図2A～図2Dは、キャリアアグリゲーションの4つの例を示している。キャリアアグリゲーションは、バンドとバンドグループとの他の組合せについてもサポートされ得る。20

【0021】

[0029]図3は、ワイヤレスデバイス300（たとえば、図1のワイヤレスデバイス110の例示的な実装形態）を示すブロック図である。図3はトランシーバ320の一例を示している。概して、送信機330および受信機350における信号の調整は、増幅器、フィルタ、アップコンバータ、ダウンコンバータなどの1つまたは複数の段によって実行され得る。これらの回路ブロックは、図3に示されている構成とは異なって構成され得る。さらに、図3に示されていない他の回路ブロックも送信機330および受信機350において信号を調整するために使用され得る。別段に記載されていない限り、図3、または図面中の他の図中のいかなる信号もシングルエンドまたは差動のいずれかであり得る。また、図3中のいくつかの回路ブロックが省略され得る。30

【0022】

[0030]図3に示されている例では、ワイヤレスデバイス300は、概して、トランシーバ320とデータプロセッサ310とを備える。データプロセッサ310は、データおよびプログラムコードを記憶するためのメモリ（図示せず）を含み得、概して、アナログおよびデジタル処理要素を備え得る。トランシーバ320は、双方向通信をサポートする送信機330と受信機350とを含む。概して、ワイヤレスデバイス300は、任意の数の通信システムと周波数バンドとのための任意の数の送信機および／または受信機を含み得る。トランシーバ320の全部または一部分が、1つまたは複数のアナログ集積回路（I C）、RF I C（RFIC）、混合信号I Cなどの上に実装され得る。40

【0023】

[0031]送信機または受信機は、スーパー・ヘテロダイニアーキテクチャまたはダイレクトコンバージョン・アーキテクチャを用いて実装され得る。スーパー・ヘテロダイニアーキテクチャでは、信号が、複数の段において無線周波数（RF）とベースバンドとの間で、たとえば、ある段ではRFから中間周波数（IF）に、次いで受信機のための別の段ではIFからベースバンドに、周波数変換される。ダイレクトコンバージョン・アーキテクチャでは、信号が1つの段においてRFとベースバンドとの間で周波数変換される。スーパー・ヘテロダイニアーキテクチャおよびダイレクトコンバージョン・アーキテクチャは、異な50

る回路ブロックを使用し、および／または異なる条件を有し得る。図3に示されている例では、送信機330および受信機350は、ダイレクトコンバージョン・アーキテクチャを用いて実装される。

【0024】

[0032]送信経路では、データプロセッサ310は、送信されるべきデータを処理し、送信機330に同相(I)および直交(Q)アナログ出力信号を与える。例示的な実施形態では、データプロセッサ310は、データプロセッサ310によって生成されたデジタル信号を、さらなる処理のためにIおよびQアナログ出力信号、たとえば、IおよびQ出力電流に変換するためのデジタルアナログ変換器(DAC)314aおよび314bを含む。
10

【0025】

[0033]送信機330内で、ローパスフィルタ332aおよび332bは、前のデジタルアナログ変換によって生じた望ましくないイメージを除去するために、それぞれ、IおよびQアナログ送信信号をフィルタ処理する。増幅器(Amp)334aおよび334bは、それぞれ、ローパスフィルタ332aおよび332bからの信号を増幅し、IおよびQベースバンド信号を与える。アップコンバータ340が、送信(TX)局部発振器(LO)信号生成器390からのIおよびQ-TX-LO信号を用いてIおよびQベースバンド信号をアップコンバートし、アップコンバートされた信号を与える。フィルタ342が、周波数アップコンバージョンによって生じた望ましくないイメージならびに受信周波数バンド中の雑音を除去するために、アップコンバートされた信号をフィルタ処理する。電力増幅器(PA)344が、所望の出力電力レベルを取得するためにフィルタ342からの信号を増幅し、送信RF信号を与える。送信RF信号は、デュプレクサまたはスイッチ346を通して送られ、アンテナ348を介して送信される。
20

【0026】

[0034]受信経路では、アンテナ348は、通信信号を受信し、受信RF信号を与え、受信RF信号は、デュプレクサまたはスイッチ346を通して送られ、低雑音増幅器(LNA)352に与えられる。LNA352は、スタンドアロンまたは同時のいずれかで、1つまたは複数のキャリア信号上で動作するように構成された単一のLNAを備え得る。たとえば、LNA352は、図2の第2の増幅器段204およびRCネットワーク206と並列に結合された第1の増幅器段202を含み得る。LNA352は、スタンドアロンまたは同時のいずれかで、1つまたは複数のキャリア信号上で動作するように構成された2つまたはそれ以上のLNAを備え得る。
30

【0027】

[0035]デュプレクサ346は、RX信号がTX信号から分離されるように、特定のRX-TXデュプレクサ周波数分離を用いて動作するように設計される。受信RF信号は、LNA352によって増幅され、所望のRF入力信号を取得するためにフィルタ354によってフィルタ処理される。ダウンコンバージョンミキサ361aおよび361bは、IおよびQベースバンド信号を生成するために、フィルタ354の出力を、受信(RX)LO信号生成器380からのIおよびQ-RX-LO信号(すなわち、LO-IおよびLO-Q)と混合する。IおよびQベースバンド信号は、データプロセッサ310に与えられるIおよびQアナログ入力信号を取得するために、増幅器362aおよび362bによって増幅され、ローパスフィルタ364aおよび364bによってさらにフィルタ処理される。図示の例示的な実施形態では、データプロセッサ310は、アナログ入力信号を、データプロセッサ310によってさらに処理されるべきデジタル信号に変換するためのアナログデジタル変換器(ADC)316aおよび316bを含む。
40

【0028】

[0036]図3では、TX-LO信号生成器390は、周波数アップコンバージョンのために使用されるIおよびQ-TX-LO信号を生成し、RX-LO信号生成器380は、周波数ダウンコンバージョンのために使用されるIおよびQ-RX-LO信号を生成する。各LO信号は、特定の基本周波数をもつ周期信号である。位相ロックループ(PLL)3
50

92は、データプロセッサ310からタイミング情報を受信し、LO信号生成器390からのTX LO信号の周波数および／または位相を調整するために使用される制御信号を生成する。同様に、PLL382は、データプロセッサ310からタイミング情報を受信し、LO信号生成器380からのRX LO信号の周波数および／または位相を調整するために使用される制御信号を生成する。

【0029】

[0037]ワイヤレスデバイス300は、CAをサポートし得、(i)異なる周波数における複数のダウンリンクキャリア上で1つまたは複数のセルによって送信された複数のダウンリンク信号を受信し、および／あるいは(ii)複数のアップリンクキャリア上で1つまたは複数のセルへの複数のアップリンク信号を送信し得る。

10

【0030】

[0038]図4に、図1～図2のワイヤレスデバイス110のような、ワイヤレスデバイスに組み込まれ得る、LNA410のような増幅器およびトランスフォーマ回路400の例示的な実施形態を示す。LNA410は、図3のLNA352に対応し得る。LNA410は、図2～図3の第1の増幅器段202に対応し得る、主LNA412のような、第1の増幅器段を含む。LNA410はまた、図2～図3の第2の増幅器段204に対応し得る、補助LNA414のような、第2の増幅器段404を含む。LNA410は、(たとえば、図3のデュプレクサまたはスイッチ346から)接続416を介して無線周波数(RF)入力信号(RF_in)を受信するように構成される。主LNA412はディジタルネーション回路(たとえば、ディジタルネーションインダクタ432)を介して接地に結合され、補助LNA414は直接接地に結合される。LNA410はまた、入力ノード418に結合された、図2～図3の抵抗容量性(RC)ネットワーク206のような、RCネットワーク450を含む。RCネットワーク450は、抵抗要素(たとえば、抵抗器453)と、抵抗要素および少なくとも1つのインピーダンス要素(たとえば、キャパシタ454)に結合されたトランジスタ452のような、スイッチングデバイスとを含む。抵抗要素および少なくとも1つのインピーダンス要素は、主LNA412が無効にされるとき、補助LNA414に入力インピーダンス整合を与えるように構成される。

20

【0031】

[0039]入力整合回路425は、接続416と入力ノード418との間に結合される。入力整合回路425は、キャリアアグリゲーションモードおよび非キャリアアグリゲーションモードで、主LNA412の動作中に入力インピーダンス整合を与えるように構成され得る。補助LNA414が増幅器410に(すなわち、主LNA412に)高い入力インピーダンスを与えるので、入力整合回路425は、補助LNA414がアクティブであるかどうかから独立して、主LNA412がアクティブである間、有効入力インピーダンス整合を与えるを得る。

30

【0032】

[0040]第1の増幅器段(たとえば、主LNA412)は、入力ノード418に結合され、第1のキャリア信号を増幅するように構成され、第2の増幅器段(たとえば、補助LNA414)は、入力ノード418に結合され、第2のキャリア信号を増幅するように構成される。たとえば、補助LNA414は、デュアル加入者識別モジュール(SIM)デュアルスタンバイ(DSDS)動作モードで、ページング信号を検出するために第2のキャリア信号を増幅するように構成され得る。主LNA412は、第1の利得を与えるように構成され得、補助LNA414は、第1の利得とは異なる第2の利得を与えるように構成され得る。

40

【0033】

[0041]主LNA412は、主利得トランジスタ420と、第1のカスコードトランジスタ424のような、第1のスイッチと、第2のカスコードトランジスタ426のような、第2のスイッチとを備える。主利得トランジスタ420のソースは、ディジタルネーションインダクタ432に結合される。ディジタルネーションインダクタ432は、主利得トランジスタ420にソースディジタルネーションを与える。主利得トランジスタ420の

50

ドレインは、第1のカスコードトランジスタ424のソースと、第2のカスコードトランジスタ426のソースとに結合される。第1のカスコードトランジスタ424のドレインは、第1のトランスフォーマ462のような、第1の負荷回路に結合される。

【0034】

[0042]例示的な実施形態では、第1のトランスフォーマ462は、第1のカスコードトランジスタ424のドレインからのシングルエンドC A 1 _ R F出力信号(C A 1 _ R F o u t)を、第1のダウンコンバータ(図示せず)に与えられる差動信号出力に変換するように構成される。第2のカスコードトランジスタ426のドレインは、第2のトランスフォーマ464のような、第2の負荷回路に結合される。例示的な実施形態では、第2のトランスフォーマ464は、第2のカスコードトランジスタ426のドレインからのシングルエンドC A 2 _ R F出力信号(C A 2 _ R F o u t)を、第2のダウンコンバータ(図示せず)に与えられる差動信号出力に変換するように構成される。10

【0035】

[0043]例示的な実施形態では、主L N A 4 1 2は、接続416上の無線周波数(R F)入力信号について低入力インピーダンス(L Z)(たとえば、50オーム程度)を呈するように構成され得る。例示的な実施形態では、第1のカスコードトランジスタ424は、そのゲート上のイネーブル信号、m a i n _ e n a _ C A 1に応答し、第2のカスコードトランジスタ426は、そのゲート上のイネーブル信号、m a i n _ e n a _ C A 2に応答する。別個のカスコードトランジスタ424および426は、C Aおよび非C A機能をサポートするための「スプリットカスコード」アーキテクチャと呼ばれることがある。例示的な実施形態では、C A 1信号およびC A 2信号は、電力レベルに関して平衡が取れないと仮定される。20

【0036】

[0044]キャパシタ(C g s)425は、外部キャパシタであり得、主利得トランジスタ420のゲートを主利得トランジスタ420のソースに結合し得る。例示的な実施形態では、C g s 4 2 5のキャパシタンスは、入力信号R F i nに対するL N A 4 1 0の「最適」な、または、そうでなければ改善された入力整合を与えるように構成可能にされ得る。たとえば、C g s 4 2 5は、L N A 4 1 0が第1の周波数バンド中の信号を増幅するように構成されるときは第1の値にプログラムされ、L N A 4 1 0が第2の周波数バンド中の信号を増幅するように構成されるときは第2の値にプログラムされ得る。たとえば、C g s 4 2 5は、C g s 4 2 5を特定のキャパシタンスに設定するために、選択的に主利得トランジスタ420のゲートに結合されるかまたはそれから分離され得る、複数の容量要素を含み得る。30

【0037】

[0045]補助L N A 4 1 4は、補助利得トランジスタ430と、第1の補助カスコードトランジスタ434のような、第3のスイッチと、第2の補助カスコードトランジスタ436のような、第4のスイッチとを備える。補助利得トランジスタ430のソースは接地に結合される。補助利得トランジスタ430のドレインは、第1の補助カスコードトランジスタ434のソースと、第2の補助カスコードトランジスタ436のソースとに結合される。第1の補助カスコードトランジスタ434のドレインは、第1のトランスフォーマ462に結合される。例示的な態様では、第1の補助カスコードトランジスタ434は、そのゲートにおけるイネーブル信号、a u x _ e n a _ C A 1に応答し、第2の補助カスコードトランジスタ436は、そのゲートにおけるイネーブル信号、a u x _ e n a _ C A 2に応答する。40

【0038】

[0046]例示的な実施形態では、第1のトランスフォーマ462は、第1の補助カスコードトランジスタ434のドレインからのシングルエンドC A 1 _ R F出力信号(C A 1 _ R F o u t)を、第1のダウンコンバータ(図示せず)に与えられる差動信号出力に変換するように構成される。第2の補助カスコードトランジスタ436のドレインは、第2のトランスフォーマ464に結合される。例示的な実施形態では、第2のトランスフォーマ50

464は、第2の補助カスコードトランジスタ436のドレインからのシングルエンドCA2RF出力信号(CA2_RFout)を、第2のダウンコンバータ(図示せず)に与えられる差動信号出力に変換するように構成される。交流(AC)結合キャパシタ419として示されている、容量デバイスは、主LNA412の入力と補助LNA414の入力との間のAC結合を与えるように構成され得る。AC結合キャパシタ419は、補助利得トランジスタ430のゲートと入力ノード418との間に結合され得る。

【0039】

[0047]第1のバイアス回路が第1の増幅器段の入力に結合され得る。たとえば、バイアス電圧、V_bias_mainが、接続411からバイアス抵抗器413、R_bias_mainを通して、第1の利得トランジスタ420のゲートに与えられる。第2のバイアス回路が第2の増幅器段の入力に結合され得る。たとえば、バイアス電圧、V_bias_auxが、接続415からバイアス抵抗器417、R_bias_auxを通して、補助利得トランジスタ430のゲートに与えられる。
10

【0040】

[0048]例示的な実施形態では、主利得トランジスタ420および補助利得トランジスタ430は、第1のトランスフォーマ462および第2のトランスフォーマ464にイントラCA信号出力CA1およびインターCA信号出力CA2を与えるために、第1のカスコードトランジスタ424と、第2のカスコードトランジスタ426と、第1の補助カスコードトランジスタ434と、第2の補助カスコードトランジスタ436との様々な組合せとともに有効にされ得る。主利得トランジスタ420は、一方のキャリアのみまたはCA1とCA2の両方の出力を与えるために、第1のカスコードトランジスタ424および第2のカスコードトランジスタ426のいずれかまたは両方とともに有効にされ得る。しかしながら、DSDS動作モードでページング信号を監視するために補助利得トランジスタ430が使用されるモードでは、主利得トランジスタ420を動作させることなしに補助利得トランジスタ430を動作させることが、ページング信号の増幅を妨害し得る入力インピーダンス不整合を引き起こすことがある。したがって、そのようなモードで主利得トランジスタ420をアクティブにすることを回避するために、補助整合回路(すなわち、RCネットワーク450)が、主利得トランジスタ420のゲートとAC結合キャパシタ419を通して補助利得トランジスタ430のゲートとに結合され得る。
20

【0041】

[0049]RCネットワーク450は補助整合回路として動作するように構成され、抵抗デバイス(たとえば、抵抗器453)、および、スイッチングデバイス(たとえば、トランジスタ452)と接地とに結合された容量要素(たとえば、キャパシタ454)を含む少なくとも1つのインピーダンス要素を含む。スイッチングデバイスは、抵抗デバイスを介して入力ノード418に結合される。たとえば、抵抗デバイス(たとえば、抵抗器453)、スイッチングデバイス(たとえば、トランジスタ452)および容量デバイス(たとえば、キャパシタ454)は、入力ノード418と接地との間に直列に結合され得る。RCネットワーク450は、容量デバイス(キャパシタ454)に結合されたスイッチングデバイスを含み、スイッチングデバイスは、主LNA412が無効にされている間に補助LNA414が有効にされるとき、制御入力(たとえば、信号aux_alone_en)に応答して、容量デバイスを入力ノード418に結合する。スイッチングデバイスは、主LNA412が無効にされるときに容量デバイスを入力ノード418に結合することによって、および主LNA412が有効にされるときに容量デバイスを入力ノード418から分離することによって、第1の増幅器段(主LNA412)が有効にされるかどうかに基づいて、第2の増幅器段(補助LNA414)のインピーダンスを変更するように構成され得る。
40

【0042】

[0050]例示的な実施形態では、補助整合回路(RCネットワーク450)は、そのゲートが抵抗器456を通して接続458上のイネーブル信号、aux_alone_enに結合されたトランジスタ452を備える。トランジスタ452のソースは、キャパシタ50

454を通して接地に結合される。トランジスタ452のドレインは、入力ノード418に結合された抵抗器453に結合される。トランジスタ452が有効にされるとき、抵抗器453およびキャパシタ454は、補助利得トランジスタ430のゲートにおける入力インピーダンス整合ネットワークを生成する。

【0043】

[0051]トランジスタ452は、主増幅器412が有効にされるかどうかに基づいて補助LNA414のインピーダンスを調整するように、制御入力(たとえば、信号aux_alone_en)に応答する。例示的な実施形態では、トランジスタ452は、主利得トランジスタ420が有効にされることなしに補助利得トランジスタ430が動作しているとき、信号、aux_alone_enによって有効にされる。

10

【0044】

[0052]主利得トランジスタ420がオンであり、補助利得トランジスタ430がオフであるモードで動作するとき、第1のカスコードトランジスタ424がmain_ena_CA1信号によって有効にされること、および/または第2のカスコードトランジスタ426がmain_ena_CA2信号によって有効にされることのいずれかまたは両方が行われる。

【0045】

[0053]LNA410は、1次LNA412が有効にされるのか無効にされるのかから独立して補助LNA414を有効にするように構成可能であり得る。たとえば、LNA410は、主LNA412および補助LNA414が有効にされる第1のモードで動作するように構成され、ならびに主LNA412が無効にされている間に補助LNA414が有効にされる第2のモードで動作するように構成され得る。主利得トランジスタ420がオンであり、補助利得トランジスタ430がオンであるモードで動作する(たとえば、他方のキャリアがアクティブである間に、キャリアの一方を使用してページング信号を受信する)とき、第1のカスコードトランジスタ424がmain_ena_CA1信号によって有効にされること、または第2のカスコードトランジスタ426がmain_ena_CA2信号によって有効にされることのいずれかが行われる。さらに、第1の補助カスコードトランジスタ434がaux_ena_CA1信号によって有効にされること、または第2の補助カスコードトランジスタ436がaux_ena_CA2信号によって有効にされることのいずれかが行われる。主利得トランジスタ420がオフであり、補助利得トランジスタ430がオンであるモードで動作する(たとえば、他方のキャリアがアクティブでない間に、キャリアの一方を使用してページング信号を受信する)とき、トランジスタ452は接続458上のaux_alone_en信号によって有効にされ、第1の補助カスコードトランジスタ434がaux_ena_CA1信号によって有効にされること、および/または第2の補助カスコードトランジスタ436がaux_ena_CA2信号によって有効にされることのいずれかまたは両方が行われる。このようにして、補助整合回路450は、補助利得トランジスタ430に入力インピーダンス整合を与え、主利得トランジスタ420がオフである間に補助利得トランジスタ430がオンであることを可能にする。主利得トランジスタ420がオフである間に補助利得トランジスタ430を動作させることは、LNA410における全体的電力消費を低減する。

20

30

40

【0046】

[0054]図5に、RCネットワーク450のような、図4に関して前に説明したいくつかの構成要素を含む増幅器510を含むシステムの別の例示的な実施形態を示す。増幅器510は、ディジエネレーションインダクタ432を介して接地に結合された主LNA412を含む。主LNA412および補助LNA414は、負荷回路462、464に結合される。接続411とバイアス抵抗器413とを含む、第1のバイアス回路は、第1の利得トランジスタ420のゲートに結合される。接続415とバイアス抵抗器417とを含む、第2のバイアス回路は、補助利得トランジスタ430のゲートに結合される。

【0047】

[0055]増幅器510はまた、第2の主LNA512のような、第2の主増幅器段を含む

50

。第2の主LNA512は、カスコードトランジスタ524（「ダイバート(divert)」トランジスタ）を介して第1の負荷回路462に選択的に結合され、カスコードトランジスタ526を介して第2の負荷回路464に選択的に結合される、利得トランジスタ520を含む。利得トランジスタ520のゲートは、主LNA412の利得トランジスタ520のゲートに直流(DC)結合され得る。利得トランジスタ520のソースは、ディジエネレーショントランジスタ532を介して接地に結合される。

【0048】

[0056]主LNA412および第2の主LNA512は、主LNA412が第1の負荷回路462に結合され、第2の主LNA512が第2の負荷回路464に結合され、主LNA412と第2の主LNA512との間の電流フローを阻止する（または低減する）ためにダイバートトランジスタ524が非アクティブにされる、キャリアアグリゲーションモードで動作するように構成され得る。主LNA412および第2の主LNA512は、主LNA412および第2の主LNA512が第1の負荷回路462に並列に結合されるように、ダイバートトランジスタ524がアクティブにされ、カスコードトランジスタ526が非アクティブにされる、非キャリアアグリゲーションモードで動作するように構成され得る。

10

【0049】

[0057]接続416における入力信号RFinが、入力整合回路425を介して入力ノード418に与えられる。入力整合回路425は、キャリアアグリゲーションモードおよび非キャリアアグリゲーションモードで、主LNA412および第2の主LNA512の動作中に入力インピーダンス整合を与えるように構成され得る。補助LNA414が増幅器510に（すなわち、主LNA412と第2の主LNA512とに）高入力インピーダンスを与えるので、入力整合回路425は、補助LNA414がアクティブであるかどうかから独立して、主LNA412および/または第2の主LNA512がアクティブである間に、有効入力インピーダンス整合を与える。

20

【0050】

[0058]補助LNA414がアクティブである間に、主LNA412および第2の主LNA512が非アクティブ（無効）である動作モードでは、補助整合回路450のトランジスタ452は接続458におけるaux_alone_en信号によって有効にされ、第1の補助カスコードトランジスタ434がaux_ena_C1信号によって有効にされること、および/または第2の補助カスコードトランジスタ436がaux_ena_C2信号によって有効にされることのいずれかまたは両方が行われる。このようにして、補助整合回路450は、補助利得トランジスタ430に対する入力インピーダンス整合を与え、主利得トランジスタ420および520がオフである間に補助利得トランジスタ430がオンであることを可能にする。したがって、入力インピーダンスは、DSDS構成において異なる増幅器利得をサポートし得る3つ以上の増幅段を有する増幅器510の動作モードに基づいて、変更され得る。

30

【0051】

[0059]図6を参照すると、方法の例示的な実施形態が示されており、全体的に600と称される。方法600は、図4のLNA410または図5の増幅器510を含む図1のワイヤレスデバイス110のような、複数の増幅段とRC整合ネットワークとをもつ増幅器を含むワイヤレスデバイスにおいて実行され得る。たとえば、方法600は、図4のLNA410によって、または図5の増幅器510によって実行され得る。

40

【0052】

[0060]方法600は、602において、第1の増幅器段の入力と第2の増幅器段の入力とにおいて入力信号を受信することを含む。第1の増幅器段は、第1のキャリア信号を増幅するように構成され得、第2の増幅器段は、第2のキャリア信号を増幅するように構成され得る。たとえば、入力信号は、図4または図5の入力ノード418において受信され得る。第1の増幅器段は、例示的な非限定的な例として、図4または図5の主LNA412あるいは図5の第2のLNA512に対応し得る。例示のために、入力信号は、デュブ

50

レクサまたはスイッチ 3 4 6 を介して図 3 のアンテナ 3 4 8 から受信された R F 信号であり得る。

【 0 0 5 3 】

[0061] 6 0 4 において、第 1 の増幅器段に結合され、第 2 の増幅器段に結合された抵抗容量性 (R C) ネットワークにおいて、制御入力を受信する。たとえば、制御入力は、抵抗器 4 5 6 を介して図 4 ~ 図 5 のトランジスタ 4 5 2 に到る接続 4 5 8 上に与えられたイネーブル信号 (a u x _ a l o n e _ e n) に対応し得る。制御入力は、増幅器の動作モードに基づいて、図 3 のデータプロセッサ 3 1 0 によるような、制御回路によって選択され、生成され、または場合によっては与えられ得る。

【 0 0 5 4 】

[0062] たとえば、増幅器は、デュアル加入者識別モジュール (S I M) デュアルスタンバイ (D S D S) 動作モードで動作し得る。D S D S モードでは、第 1 の増幅器段は、第 1 の増幅器段が有効にされるときに第 1 のキャリア信号を増幅するように構成された主増幅器段であり得る。第 1 のキャリア信号が主たる受信信号を含まないとき、第 1 の増幅器段は無効にされ得る。第 2 の増幅器段は、ページング信号を検出するために第 2 のキャリア信号を増幅するように構成された補助増幅器段に対応し得る。制御入力は、スイッチングデバイスに、第 1 の増幅器段が有効にされるモードでの動作中に、抵抗器 4 5 3 を通る電流を阻止することなどによって、入力ノードから R C ネットワークの少なくとも 1 つのインピーダンス要素を分離させ得る。制御入力は、スイッチングデバイスに、第 2 の増幅器段に入力インピーダンス整合を与えるために第 1 の増幅器段が無効にされるモードでの動作中に、入力ノードに少なくとも 1 つのインピーダンス要素 (たとえば、キャパシタ 4 5 4) を結合させ得る。

【 0 0 5 5 】

[0063] 方法 6 0 0 は、それぞれのキャリア信号に独立して制御可能な利得レベルを与え得る複数の増幅段の動作を可能にする。D S D S ページング信号のために第 2 の増幅器段が有効のままである間に、第 1 の増幅器段を無効にすることによって電力消費を低減するシングルを使用して、D S D S モードのような、様々な動作モードがサポートされ得る。その結果、D S D S ページングモードのように、第 1 の増幅器段のための受信信号が存在しないときに、第 2 の増幅器段に入力インピーダンス整合を与えるために第 1 の増幅器段をオンに保つ増幅器と比較して、増幅器の電力消費が低減され得る。

【 0 0 5 6 】

[0064] 図 6 は方法 6 0 0 の要素の特定の順序を示しているが、他の実施形態では、方法 6 0 0 の要素は別の順序で実行され得ること、あるいは同時にまたは実質的に同時に実行され得ることを理解されたい。たとえば、(6 0 4 において) 制御信号がスイッチングデバイスに与えられるのと同時に (または実質的に同時に) (6 0 2 において) 入力信号が第 1 の増幅器段の入力および第 2 の増幅器段の入力に与えられ得る。

【 0 0 5 7 】

[0065] 開示する実施形態に関連して、第 1 のキャリア信号を増幅するための第 1 の手段を含む装置について説明する。たとえば、増幅するための第 1 の手段は、図 2 または図 3 の第 1 の増幅器段 2 0 2 、図 4 または図 5 の主 L N A 4 1 2 、図 5 の第 2 の L N A 5 1 2 、1 つまたは複数の他の増幅器回路、またはそれらの任意の組合せを含み得る。

【 0 0 5 8 】

[0066] 本装置は、第 2 のキャリア信号を増幅するための第 2 の手段を含む。たとえば、増幅するための第 2 の手段は、図 2 または図 3 の第 2 の増幅器段 2 0 4 、図 4 または図 5 の補助 L N A 4 1 4 、1 つまたは複数の他の増幅器回路、あるいはそれらの任意の組合せを含み得る。

【 0 0 5 9 】

[0067] 本装置は、R C インピーダンスを与えるための手段を含み、R C インピーダンスを与えるための手段は、増幅するための第 1 の手段に結合され、増幅するための第 2 の手段に結合され得る。R C インピーダンスを与えるための手段は、抵抗容量性 (R C) ネッ

10

20

30

40

50

トワークを含み得、RCネットワークは、入力ノードと接地との間に直列結合された抵抗器とキャパシタとを含む。たとえば、RCインピーダンスを与えるための手段は、図2または図3のRCネットワーク206、図4～図5のRCネットワーク450、1つまたは複数の他のスイッチングデバイス(たとえば、トランジスタ、スイッチングダイオードなど)、あるいはそれらの任意の組合せを含み得る。

【0060】

[0068]本装置はまた、増幅するための第1の手段に結合されたバイアスするための第1の手段と、増幅するための第2の手段に結合されたバイアスするための第2の手段とを含み得る。たとえば、バイアスするための第1の手段は、図4または図5の接続411、図4または図5のバイアス抵抗器413、電圧バイアスを与えるための別のノード、接続、電圧源、または他の回路要素、あるいはそれらの任意の組合せを含み得る。別の例として、バイアスするための第2の手段は、図4または図5の接続415、図4または図5のバイアス抵抗器417、電圧バイアスを与えるための別のノード、接続、電圧源、または他の回路要素、あるいはそれらの任意の組合せを含み得る。

10

【0061】

[0069]本装置はまた、増幅するための第1の手段の入力と増幅するための第2の手段の入力との間の交流(AC)結合を与えるための手段を含み得る。たとえば、AC結合を与えるための手段は、図4または図5のAC結合キャパシタ419、1つまたは複数の他の容量性回路要素、あるいはそれらの任意の組合せを含み得る。

20

【0062】

[0070]本明細書で説明したRC整合ネットワークをもつ増幅器は、デュアルSIMデュアルスタンバイ(DSDS)動作のために使用され得、1つまたは複数のIC、アナログIC、RFIC、混合信号IC、ASIC、プリント回路板(PCB)、電子デバイスなどの上に実装され得る。RC整合ネットワークをもつ増幅器はまた、相補型金属酸化物半導体(CMOS)、NチャネルMOS(NMOS)、PチャネルMOS(PMOS)、バイポーラ接合トランジスタ(BJT)、バイポーラCMOS(BiCMOS)、シリコンゲルマニウム(SiGe)、ガリウムヒ素(GaAs)、ヘテロ接合バイポーラトランジスタ(HBT)、高電子移動度トランジスタ(HEMT)、シリコンオンインシュレータ(SOI)のような、様々なICプロセス技術を用いて作製され得る。

30

【0063】

[0071]本明細書で説明したRC整合ネットワークをもつ増幅器を実装する装置は、デュアルSIMデュアルスタンバイ(DSDS)動作のために使用され得、スタンドアロンデバイスであり得るか、またはより大きいデバイスの一部であり得る。デバイスは、(i)スタンドアロンIC、(ii)データおよび/または命令を記憶するためのメモリICを含み得る1つまたは複数のICのセット、(iii)RF受信機(RFR)またはRF送信機/受信機(RTR)のようなRFIC、(iv)移動局モデム(MSM)のようなASIC、(v)他のデバイス内に埋め込まれ得るモジュール、(vi)受信機、セルラーフォン、ワイヤレスデバイス、ハンドセット、またはモバイルユニット、(vii)その他であり得る。

40

【0064】

[0072]1つまたは複数の例示的な設計では、説明した機能は、ハードウェア、ソフトウェア、ファームウェア、またはそれらの任意の組合せで実装され得る。ソフトウェアで実装される場合、機能は、1つまたは複数の命令またはコードとしてコンピュータ可読媒体上に記憶され得る。コンピュータ可読媒体は、ある場所から別の場所へのコンピュータプログラムの転送を可能にする任意の媒体を含む、コンピュータ記憶媒体とコンピュータ通信媒体の両方を含む。記憶媒体は、コンピュータによってアクセスされ得る任意の利用可能な媒体であり得る。例示的な実施形態では、ストレージデバイスは、物理ストレージ材料の光反射率または磁気配向、トランジスタのフローティングゲートにまたはキャパシタのプレートに記憶された電荷量に基づくような、過渡信号または伝搬信号でない形式でデータを記憶する。限定ではなく例として、そのようなコンピュータ可読媒体は、RAM、

50

R O M、 E E P R O M (登録商標)、 C D - R O M または他の光ディスクストレージ、磁気ディスクストレージまたは他の磁気ストレージデバイス、あるいは命令またはデータ構造の形態の所望のプログラムコードを搬送または記憶するために使用され得、コンピュータによってアクセスされ得る、任意の他の媒体を備えることができる。また、いかなる接続もコンピュータ可読媒体と適切に呼ばれる。たとえば、ソフトウェアが、同軸ケーブル、光ファイバーケーブル、ツイストペア、デジタル加入者回線 (D S L)、または赤外線、無線、およびマイクロ波のようなワイヤレス技術を使用して、ウェブサイト、サーバ、または他のリモートソースから送信される場合、同軸ケーブル、光ファイバーケーブル、ツイストペア、D S L、または赤外線、無線、およびマイクロ波のようなワイヤレス技術は、媒体の定義に含まれる。本明細書で使用するディスク (disk) およびディスク (disc) 10 は、コンパクトディスク (disc) (C D)、レーザーディスク (登録商標) (disc)、光ディスク (disc)、デジタル多用途ディスク (disc) (D V D)、フロッピー (登録商標) ディスク (disk) および b l u - r a y (登録商標) ディスク (disc) を含み、ここで、ディスク (disk) は、通常、データを磁気的に再生し、ディスク (disc) は、データをレーザーで光学的に再生する。上記の組合せもコンピュータ可読媒体の範囲内に含めるべきである。

【 0 0 6 5 】

[0073]本明細書で使用する「構成要素」、「データベース」、「モジュール」、「システム」などの用語は、ハードウェア、ファームウェア、ハードウェアとソフトウェアの組合せ、ソフトウェア、または実行中のソフトウェアなど、コンピュータ関連のエンティティを指すものとする。例示のために、図3のデータプロセッサ310は、図4または図5の制御信号「aux_a lone_en」の値を選択するためのプログラム命令、図4のスイッチ424、426、434および436を制御するための制御信号の値を選択するためのプログラム命令、ならびに／あるいは図5のスイッチ424、524および426を制御するための制御信号の値を設定するためのプログラム命令を実行し得る。たとえば、構成要素は、限定はしないが、プロセッサ上で実行されるプロセス、プロセッサ、オブジェクト、実行ファイル、実行スレッド、プログラム、および／またはコンピュータであり得る。例として、コンピューティングデバイス上で実行しているアプリケーションと、そのコンピューティングデバイスの両方が構成要素であり得る。1つまたは複数の構成要素がプロセスおよび／または実行スレッド内に常駐し得、1つの構成要素が1つのコンピュータ上に配置され得、および／または2つまたはそれ以上のコンピュータ間に分散され得る。さらに、これらの構成要素は、様々なデータ構造を記憶している様々なコンピュータ可読媒体から実行し得る。これらの構成要素は、1つまたは複数のデータパケット（たとえば、信号を介して、ローカルシステム、分散システム内の別の構成要素と相互作用し、および／またはインターネットなどのネットワーク上で他のシステムと相互作用する1つの構成要素からのデータ）を有する信号に従うことなどによって、ローカルプロセスおよび／またはリモートプロセスを介して通信し得る。 20 30

【 0 0 6 6 】

[0074]選択された態様について詳細に図示および説明したが、以下の特許請求の範囲によって定義されるように、本発明の趣旨および範囲から逸脱することなく、様々な置換および改変を本明細書で行い得ることを理解されよう。 40

以下に、本願出願の当初の特許請求の範囲に記載された発明を付記する。

[C 1]

装置であって、前記装置は下記を備える、

第1のキャリア信号を増幅するように構成された第1の増幅器段と、

第2のキャリア信号を増幅するように構成された第2の増幅器段と、

前記第1の増幅器段に結合され、前記第2の増幅器段に結合された抵抗容量性 (R C) ネットワーク、ここで、前記R Cネットワークが、容量要素に結合された抵抗要素を含む。

[C 2]

10

20

30

40

50

第1の負荷回路と第2の負荷回路とをさらに備え、ここにおいて、前記第1の増幅器段が、前記第1の負荷回路に結合された第1のスイッチと、前記第2の負荷回路に結合された第2のスイッチとを含む、C1に記載の装置。

[C 3]

前記第2の増幅器段が、前記第1の負荷回路に結合された第3のスイッチと、前記第2の負荷回路に結合された第4のスイッチとを含む、C2に記載の装置。

[C 4]

前記第1の増幅器段が、キャリアアグリゲーション動作モードをサポートするように構成され、前記第2の増幅器段が、デュアル加入者識別モジュール(SIM)デュアルスタンバイ(DDDS)動作モードで、ページング信号を検出するために前記第2のキャリア信号を増幅するように構成された、C1に記載の装置。

10

[C 5]

前記RCネットワークが、スイッチングデバイスをさらに含み、前記容量要素が、前記スイッチングデバイスと接地とに結合された、C1に記載の装置。

[C 6]

前記スイッチングデバイスは、制御入力に応答し、前記第1の増幅器段が有効にされるかどうかに基づいて前記第2の増幅器段のインピーダンスを変更するように構成される、C5に記載の装置。

[C 7]

前記第1の増幅器段および前記第2の増幅器段が、低雑音増幅器(LNA)中に含まれ、ここにおいて、前記LNAは、前記第1の増幅器段が有効にされるかどうかから独立して前記第2の増幅器段を有効にするように構成可能である、C1に記載の装置。

20

[C 8]

前記第1の増幅器段および前記第2の増幅器段は、前記第1の増幅器段および前記第2の増幅器段が有効にされる第1のモードで動作し、および第2のモードで動作するように構成された低雑音増幅器(LNA)中に含まれる、C1に記載の装置。

[C 9]

前記第2のモードで、前記第1の増幅器段が無効にされている間に、前記第2の増幅器段が有効にされる、C8に記載の装置。

[C 10]

30

前記第1の増幅器段の入力と前記第2の増幅器段の入力との間の交流(AC)結合を与えるキャパシタをさらに備える、C1に記載の装置。

[C 11]

前記第1の増幅器段に結合された第1のバイアス回路と、前記第2の増幅器段に結合された第2のバイアス回路とをさらに備える、C1に記載の装置。

[C 12]

前記第1の増幅器段が、第1の利得を与えるように構成され、前記第2の増幅器段が、前記第1の利得とは異なる第2の利得を与えるように構成された、C1に記載の装置。

[C 13]

前記第1の増幅器段がディジエネレーション回路を介して接地に結合され、前記第2の増幅器段が接地に直接結合された、C1に記載の装置。

40

[C 14]

装置であって、前記装置は下記を備える、

第1のキャリア信号を増幅するための第1の手段と、

第2のキャリア信号を増幅するための第2の手段と、

抵抗容量性(RC)インピーダンスを与えるための手段、ここで、前記RCインピーダンスを与えるための前記手段が、増幅するための前記第1の手段に結合され、および増幅するための前記第2の手段に結合される。

[C 15]

前記RCインピーダンスを与えるための前記手段が、スイッチングのための手段と接地

50

とに結合された容量要素を含む、C 1 4 に記載の装置。

[C 1 6]

増幅するための前記第1の手段が、キャリアアグリゲーション動作モードをサポートするように構成され、増幅するための前記第2の手段が、デュアル加入者識別モジュール(SIM)デュアルスタンバイ(DDDS)動作モードで、ページング信号を検出するため前記第2のキャリア信号を増幅するように構成される、C 1 4 に記載の装置。

[C 1 7]

増幅するための前記第1の手段の入力と増幅するための前記第2の手段の入力との間の交流(AC)結合を与えるための手段をさらに備える、C 1 4 に記載の装置。

[C 1 8]

10

増幅するための前記第1の手段に結合されたバイアスするための第1の手段と、増幅するための前記第2の手段に結合されたバイアスするための第2の手段とをさらに備える、C 1 4 に記載の装置。

[C 1 9]

方法であって、前記方法は下記を備える、

第1の増幅器段の入力と第2の増幅器段の入力とにおいて入力信号を受信すること、ここで、前記第1の増幅器段が、第1のキャリア信号を増幅するように構成され、前記第2の増幅器段が、第2のキャリア信号を増幅するように構成される、と、

前記第1の増幅器段に結合され、前記第2の増幅器段に結合された抵抗容量性(RC)ネットワークにおいて、制御入力を受信すること。

20

[C 2 0]

デュアル加入者識別モジュール(SIM)デュアルスタンバイ(DDDS)動作モードで、前記第1の増幅器段は、前記第1の増幅器段が有効にされたときに、第1のキャリア信号を増幅するように構成され、前記第2の増幅器段は、ページング信号を検出するため第2のキャリア信号を増幅するように構成される、C 1 9 に記載の方法。

【図1】

【図2A】

図1

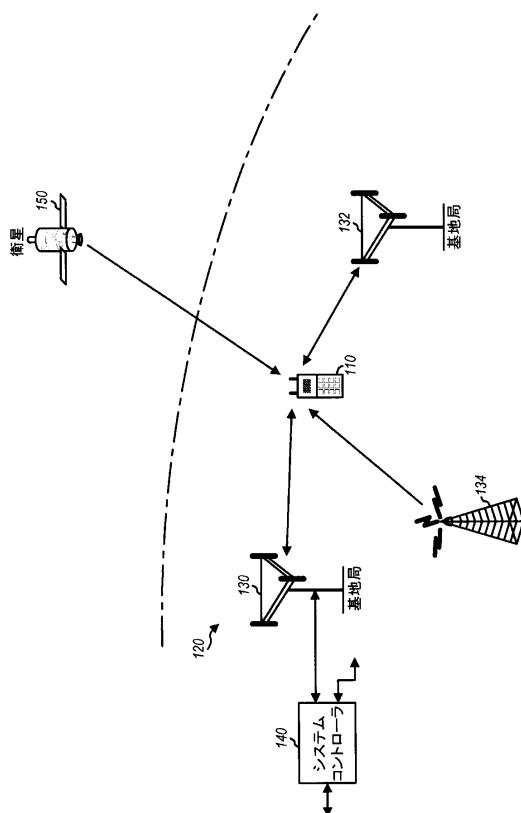


FIG. 1

図2A

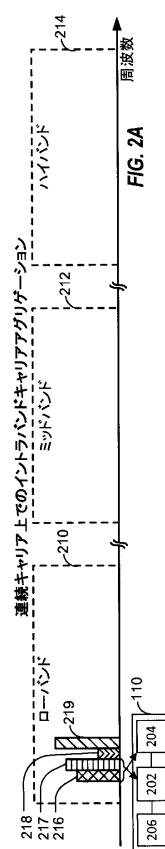
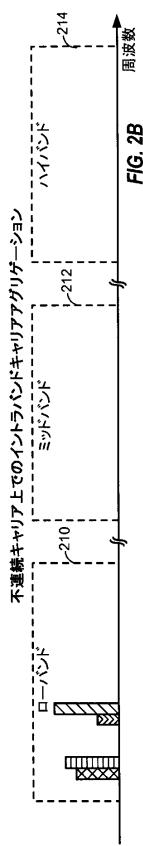


FIG. 2A

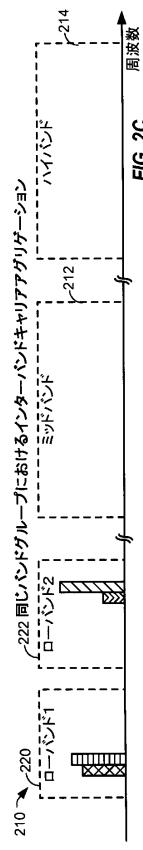
【図 2 B】

図 2B



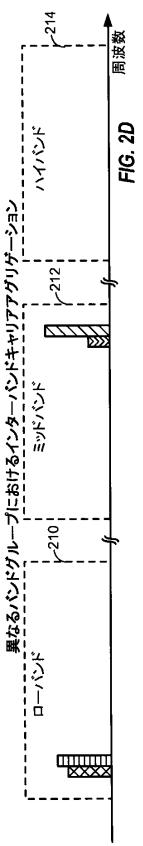
【図 2 C】

図 2C



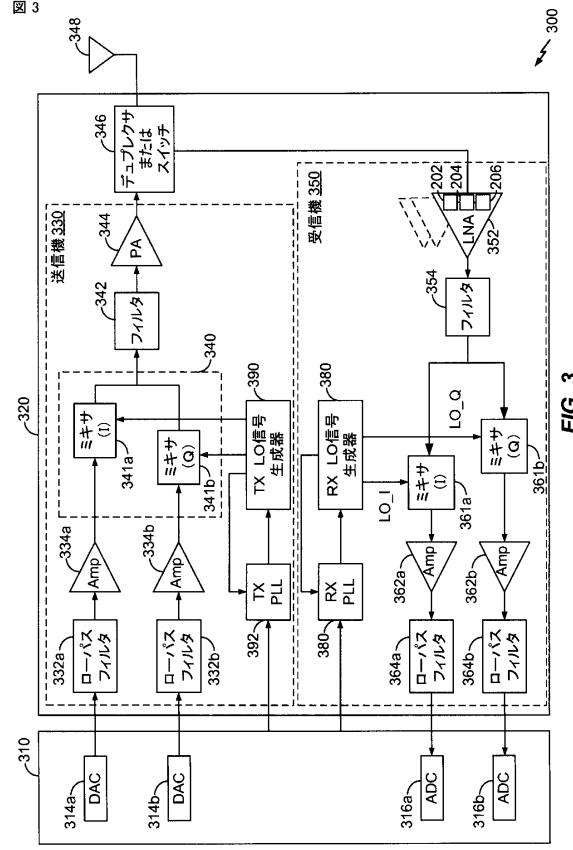
【図 2 D】

図 2D



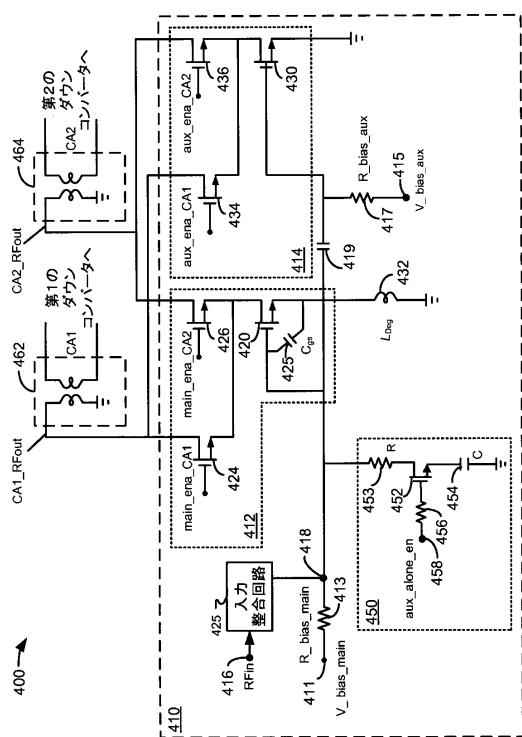
【図 3】

図 3



【図4】

図4



【図5】

図5

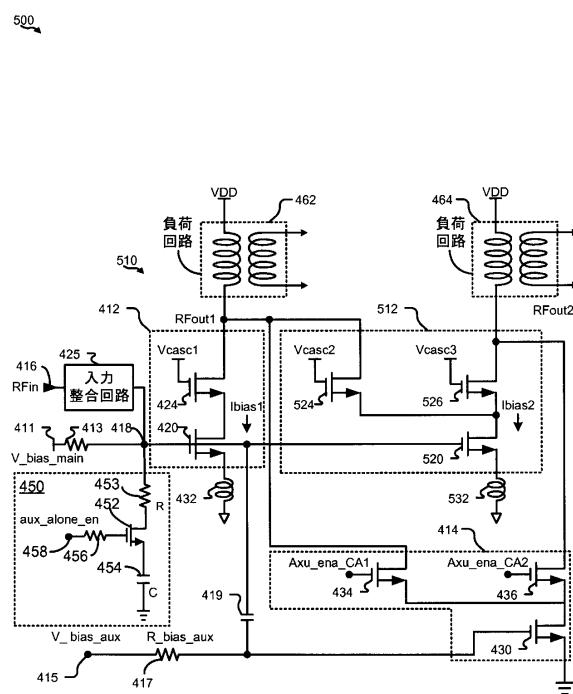


FIG. 4

FIG. 5

【図6】

図6

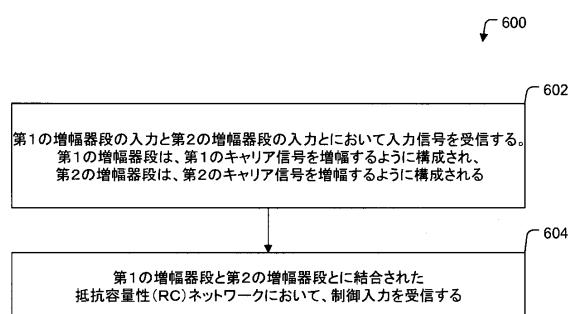


FIG. 6

フロントページの続き

- (72)発明者 ユーセフ、アーメド・アブデル・モネン
アメリカ合衆国、カリフォルニア州 92121-1714、サン・ディエゴ、モアハウス・ドライブ 5775
- (72)発明者 レウン、ウィンチン・ピンセント
アメリカ合衆国、カリフォルニア州 92121-1714、サン・ディエゴ、モアハウス・ドライブ 5775
- (72)発明者 シュ、ルイ
アメリカ合衆国、カリフォルニア州 92121-1714、サン・ディエゴ、モアハウス・ドライブ 5775
- (72)発明者 フェルナンド、ウダラ・チャーマン
アメリカ合衆国、カリフォルニア州 92121-1714、サン・ディエゴ、モアハウス・ドライ브 5775
- (72)発明者 フムナバッドカー、ケタン
アメリカ合衆国、カリフォルニア州 92121-1714、サン・ディエゴ、モアハウス・ドライ브 5775
- (72)発明者 フアン、ツァイ - チエン
アメリカ合衆国、カリフォルニア州 92121-1714、サン・ディエゴ、モアハウス・ドライ브 5775
- (72)発明者 チヤン、リ - チュン
アメリカ合衆国、カリフォルニア州 92121-1714、サン・ディエゴ、モアハウス・ドライ브 5775

審査官 石原 由晴

- (56)参考文献 国際公開第2013/177563 (WO, A1)
特開2010-109710 (JP, A)
国際公開第2014/071246 (WO, A1)
特開2007-259297 (JP, A)
国際公開第2014/066421 (WO, A1)

(58)調査した分野(Int.Cl., DB名)

- H03F 1/00 - 3/45
H03F 3/50 - 3/52
H03F 3/62 - 3/64
H03F 3/68 - 3/72
H04B 1/18