

[19] 中华人民共和国国家知识产权局



# [12] 发明专利说明书

专利号 ZL 200580023217.3

[51] Int. Cl.

*H01L 21/02 (2006.01)*  
*H01L 21/336 (2006.01)*  
*H01L 27/13 (2006.01)*  
*H01L 29/786 (2006.01)*  
*H01L 21/301 (2006.01)*  
*H01L 21/304 (2006.01)*

[45] 授权公告日 2009年6月10日

[11] 授权公告号 CN 100499022C

[51] Int. Cl. (续)

*H01L 21/822 (2006.01)*  
*G06K 19/07 (2006.01)*  
*H01L 27/04 (2006.01)*  
*G06K 19/077 (2006.01)*

[22] 申请日 2005.7.6

[21] 申请号 200580023217.3

[30] 优先权

[32] 2004.7.9 [33] JP [31] 203906/2004

[86] 国际申请 PCT/JP2005/012875 2005.7.6

[87] 国际公布 WO2006/006611 英 2006.1.19

[85] 进入国家阶段日期 2007.1.9

[73] 专利权人 株式会社半导体能源研究所  
地址 日本神奈川

[72] 发明人 鹤目卓也 大力浩二 楠本直人

[56] 参考文献

CN1350701A 2002.5.22  
US6376278B1 2002.4.23  
JP8-274048A 1996.10.18  
JP2004-94492A 2004.3.25  
JP2003-53659A 2003.2.26  
JP11-20360A 1999.1.26  
JP11-212116A 1999.8.6  
US2004/0129450A1 2004.7.8

审查员 颜庙青

[74] 专利代理机构 中国国际贸易促进委员会专利  
商标事务所

代理人 秦晨

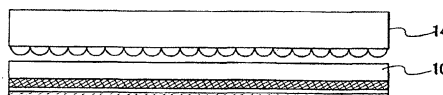
权利要求书 3 页 说明书 15 页 附图 17 页

[54] 发明名称

IC 芯片及其制造方法

[57] 摘要

本发明的目标是降低 IC 芯片的单位成本，并实现 IC 芯片的大量生产。按照本发明，使用尺寸上没有限制的衬底(例如玻璃衬底)取代硅衬底。这实现了 IC 芯片的大量生产以及单位成本的降低。此外，通过研磨和抛光衬底(例如玻璃衬底)提供了薄的 IC 芯片。



1. 一种制造 IC 芯片的方法，包括：

在玻璃衬底的第一绝缘表面上形成含有绝缘层、多个元件和导电层的薄膜集成电路；

在所述薄膜集成电路上提供第一膜；

在第一膜上提供第二膜；

研磨所述玻璃衬底的第二绝缘表面；

切割所述玻璃衬底、绝缘膜和第一膜，以便形成多个其中堆叠了所述玻璃衬底、薄膜集成电路和第一膜的 IC 芯片；

扩展第二膜，以便在 IC 芯片之间形成间隔；

在玻璃衬底的第二绝缘表面上提供第三膜；

加热第三膜，使所述玻璃衬底的第二绝缘表面粘附到第三膜；

用光照射第二膜；以及

使所述 IC 芯片中的至少一个与第二膜分开。

2. 一种制造 IC 芯片的方法，包括：

在玻璃衬底的第一绝缘表面上形成含有绝缘层、多个元件和导电层的薄膜集成电路；

在所述薄膜集成电路上提供第一膜；

在第一膜上提供第二膜；

研磨所述玻璃衬底的第二绝缘表面；

切割所述玻璃衬底、绝缘层和第一膜，以便形成多个其中堆叠了所述玻璃衬底、薄膜集成电路和第一膜的 IC 芯片；

扩展第二膜，以便在所述 IC 芯片之间形成间隔

在玻璃衬底的第二绝缘表面上提供第三膜；

加热第三膜，使所述玻璃衬底的第二绝缘表面粘附到第三膜；

用光照射第二膜；；

使所述 IC 芯片中的至少一个与第二膜分开；以及

将第一膜粘附到第四膜。

3. 一种制造 IC 芯片的方法，包括：

在玻璃衬底的第一绝缘表面上形成含有绝缘层和多个元件的薄膜集成电路；

在所述薄膜集成电路上提供第一膜；

在第一膜上提供第二膜；

研磨所述玻璃衬底的第二绝缘表面；

切割所述玻璃衬底、绝缘层和第一膜，以便形成多个其中堆叠了所述玻璃衬底、薄膜集成电路和第一膜的 IC 芯片；

扩展第二膜，以便在所述 IC 芯片之间形成间隔；

用光照射第二膜；

在玻璃衬底的第二绝缘表面上提供第三膜；

加热第三膜，使所述玻璃衬底的第二绝缘表面粘附到第三膜；以

及

使所述 IC 芯片中的至少一个与第二膜分开。

4. 一种制造 IC 芯片的方法，包括：

在玻璃衬底的第一绝缘表面上形成含有绝缘层和多个元件以及导电层的薄膜集成电路；

在所述薄膜集成电路上提供第一膜；

在第一膜上提供第二膜；

研磨所述玻璃衬底的第二绝缘表面；

切割所述玻璃衬底、绝缘层和第一膜，以便形成多个其中堆叠了所述玻璃衬底、薄膜集成电路和第一膜的 IC 芯片；

扩展第二膜，以便在所述 IC 芯片之间形成间隔；

通过光照射第二膜；

在所述玻璃衬底的第二绝缘表面上提供第三膜；

加热第三膜，使所述玻璃衬底的第二绝缘表面粘附到第三膜；

使 IC 芯片中的至少一个与第二膜分开；以及

将第一膜粘附到第四膜。

5. 一种制造 IC 芯片的方法，包括：

在玻璃衬底的第一绝缘表面上形成含有绝缘层、多个元件以及导电层的薄膜集成电路；

在所述薄膜集成电路上提供一膜；

研磨所述玻璃衬底的第二绝缘表面；

切割所述玻璃衬底和绝缘层，以便形成多个其中堆叠了所述玻璃衬底和薄膜集成电路的 IC 芯片；

扩展该膜，以便在所述 IC 芯片之间形成间隔；

切割该膜，以使所述 IC 芯片分开；

将 IC 芯片中的至少一个提供至第一带的凹陷部分；以及在第一带上提供第二带。

6. 如权利要求 1 至 5 中任一所述的制造 IC 芯片的方法，其中研磨所述玻璃衬底的第二绝缘表面，直到所述玻璃衬底的厚度变为  $100\mu\text{m}$  或更小为止。

7. 如权利要求 1 至 5 中任一所述的制造 IC 芯片的方法，其中研磨所述玻璃衬底的第二绝缘表面，直到所述玻璃衬底的厚度变为  $20\mu\text{m}$  或更小为止。

8. 如权利要求 1 至 5 中任一所述的制造 IC 芯片的方法，进一步包括抛光所述玻璃衬底的已经被研磨过的第二绝缘表面。

9. 如权利要求 1 至 5 中任一项所述的制造 IC 芯片的方法，其中所述导电层用作天线。

## IC 芯片及其制造方法

### 技术领域

本发明涉及一种 IC 芯片及其制造方法。

### 背景技术

近年来，用于发送和接收数据的 IC 芯片已经得到广泛地发展，这样的 IC 芯片被称作 RF 标签、射频标签、电子标签、射频处理器、射频存储器等等（例如，见参考文献 1：日本专利申请公开 No.2004-282050，p. 11-14，图 5）。目前实际应用中的大部分 IC 芯片使用硅衬底。这样的 IC 芯片通过在硅衬底的一个表面上形成元件，然后研磨和抛光与该表面相反的表面而具有较薄的厚度。

### 发明内容

尽管已经通过 IC 芯片的扩展促进了 IC 芯片成本的降低，但是由于硅衬底是昂贵的，所以很难降低 IC 芯片的单位成本。此外，市场上的硅衬底是圆形的，并且直径最大是大约 12 英寸（30 cm）那么小。由于此原因，硅衬底在其尺寸上具有限制，使得很难大量生产。

考虑到上述问题，本发明的目的是降低 IC 芯片的单位成本，并实现 IC 芯片的大量生产。

本发明通过使用尺寸上没有限制的衬底（例如玻璃衬底）取代硅衬底，实现了 IC 芯片的大量生产并降低了 IC 芯片的单位成本。此外，通过研磨和抛光衬底（例如玻璃衬底）提供了薄的 IC 芯片。

按照本发明的一种制造 IC 芯片的方法，包括以下步骤：在具有绝缘表面的衬底的一个表面（衬底的一个平面）上形成多个薄膜集成电路；提供第一膜以覆盖薄膜集成电路；提供第二膜以覆盖第一膜；研磨与衬底的所述一个表面相反的表面（衬底的另一个平面）；抛光

衬底已研磨的表面；切割衬底、薄膜集成电路所含的绝缘膜和第一膜，以便形成多个其中堆叠了衬底、薄膜集成电路和第一膜的 IC 芯片；扩展第二膜，以便在 IC 芯片之间形成间隔；使 IC 芯片与第二膜分开；将 IC 芯片的一个平面粘附到第一基座；并将 IC 芯片的另一个平面粘附到第二基座。

在上述处理中，在通过光线照射第二膜之后，通过使用拾取装置从第二膜取出 IC 芯片来执行使 IC 芯片与第二膜分开的步骤，并且通过使用拾取装置将 IC 芯片的一个平面粘附到第一基座来执行将 IC 芯片的一个平面粘附到第一基座的步骤。

而且，在上述处理中，以通过光线照射第二膜的方式执行使 IC 芯片与第二膜分开的步骤以及将 IC 芯片的一个平面粘附到第一基座的步骤，放置第一基座以便覆盖 IC 芯片的一个平面，通过加热第一基座将 IC 芯片的一个平面粘附到第一基座，然后使粘附有 IC 芯片的第一基座与第二膜分开。

按照本发明的一种制造 IC 芯片的方法，包括以下步骤：在具有绝缘表面的衬底的一个表面（衬底的一个平面）上形成多个薄膜集成电路；提供膜以覆盖薄膜集成电路；研磨与衬底的一个表面相反的表面（衬底的另一个平面）；抛光衬底已研磨的表面；切割衬底和薄膜集成电路所含的绝缘膜，以便形成多个其中堆叠了衬底和薄膜集成电路的 IC 芯片；并且扩展该膜，以便在 IC 芯片之间形成间隔。

在上述处理之后，执行切割膜以便分开 IC 芯片的步骤，为 IC 芯片提供粘附到第一带的凹陷部分的膜的步骤，以及提供第二带以便接触第一带的步骤。

在上述处理中，研磨与衬底的一个表面相反的表面，直到衬底的厚度变为  $100\mu\text{m}$  或更小为止。此外，抛光衬底的研磨过的表面，直到衬底的厚度变为  $20\mu\text{m}$  或更小为止。

按照本发明的一种 IC 芯片，包括：衬底；形成在衬底上的薄膜集成电路；以及覆盖薄膜集成电路的膜；其中衬底、薄膜集成电路和膜被夹在第一基座与第二基座之间，其中第一基座与衬底接触，其中

第二基座与膜接触，其中衬底的厚度为  $20\mu\text{m}$  或更小。

按照本发明的一种 IC 芯片，包括：衬底和形成在衬底上的薄膜集成电路，衬底与薄膜集成电路被夹在第一基座与第二基座之间，其中第一基座与衬底接触，其中第二基座与薄膜集成电路接触，其中衬底的厚度为  $20\mu\text{m}$  或更小。

按照采用没有尺寸限制的衬底（例如玻璃衬底）的本发明，与使用硅衬底的情况相比，能够降低 IC 芯片的单位成本，并且使大量生产 IC 芯片成为可能。

其中对例如玻璃衬底的衬底进行研磨和抛光的本发明，能够提供薄的 IC 芯片。

#### 附图说明

在附图中：

图 1A 至 1D 显示了按照本发明的用于制造 IC 芯片的方法（实施方式 1）；

图 2A 至 2C 显示了按照本发明的用于制造 IC 芯片的方法（实施方式 1）；

图 3A 至 3C 显示了按照本发明的用于制造 IC 芯片的方法（实施方式 1）；

图 4A 至 4D 显示了按照本发明的用于制造 IC 芯片的方法（实施方式 2）；

图 5A 至 5D 显示了按照本发明的用于制造 IC 芯片的方法（实施方式 2）；

图 6 显示了按照本发明的用于制造 IC 芯片的方法（实施方式 2）；

图 7A 和 7B 显示了按照本发明的用于制造 IC 芯片的方法（实施方式 3）；

图 8A 至 8C 显示了按照本发明的用于制造 IC 芯片的方法（实施方式 3）；

图 9 显示了按照本发明的用于制造 IC 芯片的方法（实施方式 3）；

图 10 显示了按照本发明的用于制造 IC 芯片的方法(实施方式 4);

图 11 显示了按照本发明的用于制造 IC 芯片的方法(实施方式 4);

图 12 显示了 IC 芯片的结构(实施例 1);

图 13A 至 13E 显示了 IC 芯片的使用方式(实施例 2);

图 14A 和 14B 显示了 IC 芯片的使用方式(实施例 2);

图 15A 和 15B 显示了按照本发明的用于制造 IC 芯片的方法(实施方式 4);

图 16 显示了按照本发明的用于制造 IC 芯片的方法(实施方式 4)。

### 具体实施方式

下面将参照附图详细说明本发明的实施方式和实施例。但是,本发明不限于下面的说明,本领域技术人员应当理解,在本发明的范围内能够对本发明的方式和细节进行各种改变。因此,不能将本发明解释为局限于下面说明的实施方式和实施例。此外,在下面说明的本发明的结构中,整个附图中以相同的参考符号表示相同的部分。

#### 【实施方式 1】

将参照附图说明本发明的实施方式。

在具有绝缘表面的衬底 10 的一个表面上形成含有多个薄膜集成电路的层 11(参见图 1A)。衬底 10 对应于玻璃衬底、石英衬底、塑料衬底、丙烯酸衬底(塑料衬底的一种)等。衬底 10 能够很容易地制成为一条边具有 1m 或更长的长度,并且能够具有预期的形状,例如正方形或圆形。因此,当衬底 10 在一条边具有 1m 或更长的尺寸时,能够显著地提高生产率。与从圆形硅衬底取得 IC 芯片的情况相比,此特征是明显的优势。

含有多个薄膜集成电路的层 11 至少包括多个绝缘膜、构成多个元件的半导体层和导电层、以及用作天线的导电层。具体地,层 11 包括用作基础膜的第一绝缘膜、设置在第一绝缘膜上的多个元件、覆盖多个元件的第二绝缘膜、连接到多个元件并与第二绝缘膜接触的第

一导电层、覆盖第一导电层的第三绝缘膜、与第三绝缘膜接触的用作天线的第二导电层、和覆盖第二导电层的第四绝缘膜。稍后在实施方式 4 中说明更具体的结构。

接下来，设置第一膜 12，以覆盖含有多个薄膜集成电路的层 11。第一膜 12 是保护膜，用于保护含有多个薄膜集成电路的层 11。

随后，设置第二膜 13，以覆盖第一膜 12。第二膜 13 包括氯乙烯树脂、硅树脂等，并且在拉伸时具有延展性。因此，第二膜 13 也被称作扩展膜。此外，第二膜 13 优选地具有下面的性质：其附着力在正常状态下较高，但是通过照射光线而降低。具体地，优选地使用其附着力通过照射紫外线而降低的 UV 带。

接下来，通过研磨装置 14 研磨与衬底 10 的所述一个表面相反的表面（参见图 1B）。优选地研磨衬底 10，直到其厚度变为  $100\mu\text{m}$  或更小。通常，在此研磨步骤中，通过旋转固定有衬底 10 的台与研磨装置 14 之一或两者，研磨衬底 10 的表面。研磨装置 14 例如对应于磨石。

接下来，通过抛光装置 16 抛光衬底 10 的研磨表面（参照图 1C）。优选地将衬底 10 一直抛光到其厚度为  $20\mu\text{m}$  或更小为止。按照与研磨步骤相同的方式，通过旋转固定有衬底 10 的台与抛光装置 16 中的一个或两个来进行该抛光步骤。抛光装置 16 例如对应于磨石。之后，尽管没有显示，但是必须清洗衬底，以便去除在研磨和抛光步骤中产生的灰尘。

随后，通过切割装置 17 切割衬底 10、含有多个薄膜集成电路的层 11 和第一膜 12。在薄膜集成电路的边界（薄膜集成电路之间）切割含有多个薄膜集成电路的层 11，使得各个薄膜集成电路彼此分开。此外，切割提供给含有多个薄膜集成电路的层 11 的绝缘膜，而不切割提供给含有多个薄膜集成电路的层 11 的元件。因此，在切割步骤之后，形成了多个薄膜集成电路 18。

然后，形成多个 IC 芯片 19，其中堆叠了衬底 10、薄膜集成电路 18 和第一膜 12（参照图 1D）。切割装置 17 对应于切割器、激光器、线状锯等。在此步骤中，不切割第二膜 13。

接下来，扩展第二膜 13 以便在 IC 芯片 19 之间形成间隔（参照图 2A）。此时，优选地在平面的方向上均匀地扩展第二膜 13，以使 IC 芯片之间的每个间隔均匀。随后，通过光线照射第二膜 13。如果第二膜 13 是 UV 带，则通过紫外线照射第二膜 13。然后，第二膜的附着力下降，并且第二膜 13 与 IC 芯片 19 之间的粘性降低。因此，通过物理装置获得了其中 IC 芯片 19 能够与第二膜 13 分离的状态。

上述工艺中，在扩展第二膜 13 的步骤之后执行通过光线照射第二膜 13 的步骤。但是，本发明不限于此顺序，可以在扩展第二膜 13 之前执行通过光线照射第二膜 13 的步骤。

随后，以不同的方法执行下面的步骤，并且首先说明其中一种。

在此方法中，首先通过拾取装置 21 拾取 IC 芯片 19，以使 IC 芯片 19 与第二膜 13 分开。接下来，通过拾取装置 21 在第一基座 20 上提供 IC 芯片 19，以使 IC 芯片 19 的一个平面粘附到第一基座 20（参见图 2B）。此处，被称作移动装置或传递装置的拾取装置对应于接触型传递（移动）装置，用于通过销或臂提升或使用真空机构真空接触，或者对应于非接触型传递（移动）装置，使用磁力、气压、电力作为用于提升的吸附力。

随后，将 IC 芯片 19 的另一个平面粘附到第二基座 22（图 2B）。使用包括供给辊 24 和碾压辊 23 的碾压设备执行此步骤。供给辊 24 使第二基座 22 绕其缠绕，碾压辊 23 具有加热装置和加压装置中的一种或两者。通过顺序地旋转碾压辊 23 和供给辊 24 来持续地碾压 IC 芯片 19。具体地，通过碾压辊 24 将 IC 芯片 19 的另一个平面粘附到第二基座 22，并依照加热处理和加压处理中的一种或两种通过第一基座 20 和第二基座 22 密封 IC 芯片 19。

下面将更详细地说明碾压处理。碾压辊 23 和供给辊 24 顺序地旋转，供给辊 24 将第二基座 22 提供至碾压辊 23。通过传送装置 27 顺序地传递具有多个 IC 芯片 19 的第一基座 20。当粘附有 IC 芯片的第一基座 20 通过碾压辊 23 与传送装置 27 之间时，碾压处理对应于其中通过碾压辊 23 和传送装置 27 对 IC 芯片 19、第一基座 20 和第二基座

22 执行加热处理和加压处理中的一种或两种的处理。通过碾压处理，由第一基座 20 和第二基座 22 密封 IC 芯片 19。应当注意，传送装置 27 对应于带式输送机、多个辊或机械手。当通过碾压辊 23 和传送装置 27 执行热处理时，碾压辊 23 具有对应于使用电加热线、油等的加热器的加热装置。

随后，通过切割装置 26（参见图 2C）切割第一基座 20 和第二基座 22。然后，完成了通过第一基座 20 和第二基座 22 密封的 IC 芯片 19。

接下来，说明其它的方法。

首先，提供第一基座 20，以便覆盖 IC 芯片 19 的一个平面（参见图 3A）。接下来，通过加热装置 25 加热第一基座 20，将 IC 芯片 19 的一个平面粘附到第一基座 20。然后，将粘附有 IC 芯片 19 的第一基座 20 与第二膜 13 分开，以使 IC 芯片 19 与第二膜 13 分开（参见图 3B）。

接下来，将 IC 芯片 19 的另一个平面粘附到第二基座 22，并通过第一基座 20 和第二基座 22 密封 IC 芯片 19（参见图 3C）。随后，切割第一基座 20 和第二基座 22。此步骤与前述方法中的步骤相同。

按照后面的方法，在通过光线照射第二膜 13 之后，提供第一基座 20，以便覆盖 IC 芯片 19 的一个平面（参见图 3A）。但是，本发明不限于此顺序。可以在提供第一基座 20 以便覆盖 IC 芯片 19 的一个平面并加热第一基座 20 之后，通过光线照射第二膜 13。

在上述处理中，在完成衬底 10 的研磨步骤（参见图 1B）和抛光步骤（参见图 1C）之后，执行切割衬底 10 的步骤（参见图 1D）。但是，本发明不限于此顺序。可以在衬底 10 的切割步骤之后执行衬底 10 的研磨步骤和抛光步骤。

通过上述处理完成的 IC 芯片 19 是薄的和轻的。因为薄，所以即使将 IC 芯片 19 安装到物体上时，也不降低设计质量。

### 【实施方式 2】

将参照附图说明本发明的实施方式。

在衬底 30 的一个表面上形成含有多个薄膜集成电路的层 31 (参见图 4A)。衬底 30 对应于玻璃衬底、石英衬底、塑料衬底、丙烯酸衬底等。衬底 30 能够很容易地制成为一条边具有 1m 或更长的长度,并且能够具有预期的形状,例如正方形或圆形。因此,当衬底 30 在一条边具有 1m 或更长的尺寸时,能够显著地提高生产率。与从圆形硅衬底取得 IC 芯片的情况相比,此特征是明显的优势。

含有多个薄膜集成电路的层 31 至少包括多个绝缘膜、构成多个元件的半导体层和导电层、以及用作天线的导电层。

接下来,设置膜 33,以覆盖含有多个薄膜集成电路的层 31。膜 33 包括氯乙烯树脂、硅树脂等,并且在拉伸时具有延展性。因此,膜 33 也被称作扩展膜。此外,膜 33 优选地具有下面的性质:其附着力在正常状态下较高,但是通过照射光线而降低。具体地,优选地使用其附着力通过照射紫外线而降低的 UV 带。在此实施方式中,与先前的实施方式不同,其不粘贴保护膜。

接下来,通过研磨装置 14 研磨与衬底 30 的所述一个表面相反的表面(参见图 4B)。优选地研磨衬底 30,直到其厚度变为  $100\mu\text{m}$  或更小。

接下来,通过抛光装置 16 抛光衬底 30 的研磨表面(参照图 4C)。优选地将衬底 30 一直抛光到其厚度为  $20\mu\text{m}$  或更小为止。

随后,通过切割装置 17 切割衬底 30 和含有多个薄膜集成电路的层 31。切割含有多个薄膜集成电路的层 31,使得各个薄膜集成电路彼此分开。此外,切割提供给含有薄膜集成电路的层 31 的绝缘膜,而不切割提供给含有多个薄膜集成电路的层 31 的元件。因此,在切割步骤之后,形成了多个薄膜集成电路 38。也就是说,形成了多个 IC 芯片 19,其中堆叠了衬底 30、薄膜集成电路 38 和膜 33(参见图 4D)。在此步骤中,没有切割膜 33。

接下来,扩展上述膜 33 以便在 IC 芯片 39 之间形成间隔(参照图 5A)。此时,优选地在平面的方向上均匀地扩展膜 33,以使 IC 芯片之间的每个间隔均匀。

接下来，以两种不同的情况说明下面的步骤。首先，说明使用胶带作为膜 33 的一种情况。在此情况下，通过切割装置 17 切割膜 33，以使 IC 芯片 39 彼此分开（参照图 5B）。

接下来，通过拾取装置 21 拾取粘附有膜 33 的 IC 芯片 39。然后，移动拾取装置 21，以便将粘附有膜 33 的 IC 芯片 39 提供至第一带 40 的凹陷部分（参见图 5C）。

接下来，提供第二带 41，以便与第一带 40 接触（参见图 5D）。当使用 IC 芯片 39 时，通过从第一带 40 剥离第二带 41，来取出 IC 芯片 39。

接下来，说明使用 UV 带作为膜 33 的另一种情况。在此情况下，在扩展上述膜 33 之后，将膜 33 转变成辊状形状或片状形状，并且能够直接运输上述膜 33（参见图 6）。

当准备使用 IC 芯片 39 时，通过紫外线选择地照射膜 33。然后，降低膜 33 与 IC 芯片 39 之间的粘性；因此能够通过物理装置使 IC 芯片 39 与膜 33 分开。接下来，通过分离装置（例如拾取装置）使 IC 芯片 39 与膜 33 完全分开，由此能够使用 IC 芯片 39。

在上述处理中，在完成衬底 30 的研磨步骤（参见图 4B）和抛光步骤（参见图 4C）之后执行切割衬底 30 的步骤（参见图 4D）。但是，本发明不限于此顺序。可以在衬底 30 的切割步骤之后执行衬底 30 的研磨步骤和抛光步骤。

通过上述处理完成的 IC 芯片 39 是薄的和轻的。因为薄，所以即使将 IC 芯片 39 安装到物体上时，也不降低设计质量。

### 【实施方式 3】

将参照附图说明本发明的实施方式。此实施方式说明了在实施方式 1 的步骤中使用框架（载具）时的操作。

首先，如上所述，在衬底 10 上形成含有多个薄膜集成电路的层 11。接下来，粘贴第一膜 12，以便覆盖含有多个薄膜集成电路的层 11。随后，粘贴第二膜 13，以便覆盖第一膜 12。通过在粘贴到框架 51 的第二膜 13 上提供叠层体 52 来执行此步骤，叠层体 52 包括第一膜 12、

含有多个薄膜集成电路的层 11 和衬底 10 (参见图 7A 的剖面图和图 7B 的透视图)。

接下来,提供多孔卡盘 53,使其与第二膜 13 的一个表面接触(参见图 8A)。多孔卡盘 53 是多孔的真空卡盘机构。

随后,处理多孔卡盘 53,使得衬底 10 的一个表面变得高于框架 51 的一个表面。然后,通过保持多孔卡盘 53 已被处理的状态,固定衬底 10 (参见图 8B)。

之后,通过研磨装置 14 研磨衬底 10。然后,通过抛光装置 16 抛光衬底 10 (参见图 8C)。

随后,进行下面的步骤。由于已经通过研磨和抛光步骤使衬底 10 变薄,所以必须传送衬底 10,使得衬底 10 不弯曲。因此,提供臂 54,使其重叠在衬底 10 上,并一起传送臂 54 和框架 51 (参见图 9)。

可以在从框架 51 剥离叠层体 52 之后执行下面的步骤,或者在将叠层体 52 设置在框架 51 上的状态下执行下面的步骤。

#### 【实施方式 4】

将参照附图说明本发明的实施方式。在此实施方式中,将参照附图具体说明形成在具有绝缘表面的衬底 10 的一个表面上的含有多个薄膜集成电路的层 11 的结构。

在衬底 10 上形成用作基础膜的绝缘膜 61 (参见图 10)。绝缘膜 61 包括含有氮化硅氧化物和氮氧化硅的多层膜,含有氮氧化硅、氮化硅氧化物和氮氧化硅的多层膜,或含有氧化硅、氮化硅氧化物和氮氧化硅的多层。

接下来,在绝缘膜 61 上形成多个元件。多个元件例如对应于选自由薄膜晶体管、电容器元件、电阻器元件、二极管等组成的组中的多个元件。图 10 显示了 N 型 (N 沟道型) 薄膜晶体管 62 和 64 以及 P 型 (P 沟道型) 薄膜晶体管 63 和 65 的剖面结构。在图 10 中,每个薄膜晶体管 62 和 64 具有 LDD (轻掺杂的漏极) 结构,其含有沟道形成区域、轻掺杂的杂质区域和重掺杂的杂质区域。每个薄膜晶体管 63 和 65 具有单漏极结构,其含有沟道形成区域和杂质区域。

薄膜晶体管的结构不限于上述说明，任何结构都是可用的，例如单漏极结构、偏移结构、LDD结构或GOLD（栅极重叠轻掺杂漏极）结构。

接下来，形成绝缘膜66，以便覆盖薄膜晶体管62至65。接下来，形成开口部分，以便部分暴露出薄膜晶体管62至65的杂质区域，形成导电膜，以便填充开口部分，然后图形化导电膜，由此形成用作源极或漏极布线的布线71至76。

接下来，形成绝缘膜67，以便覆盖用作源极或漏极布线的布线71至76。然后形成开口部分，以便部分地暴露出用作源极或漏极布线的布线71至76，形成导电膜，以便填充开口部分，并图形化导电膜，由此形成用作天线的导电层77至80。

接下来，形成绝缘膜68，以便覆盖导电层77至80。通过上述处理，在衬底10的一个表面上完成了含有多个薄膜集成电路的层11（参见图10和1A）。

接下来，粘贴第一膜12，以便覆盖含有多个薄膜集成电路的层11。然后，在第一膜12上粘贴第二膜13（参见图10和1A）。接下来，研磨和抛光衬底10（参见图11以及图1B和1C）。

然后，通过使用切割装置17切割衬底10、含有多个薄膜集成电路的层11以及第一膜12，形成开口部分81（参见图11和图1D）。更具体地，通过切割衬底10，含有多个薄膜集成电路的层11中的绝缘膜61、66、67、68和69，以及第一膜12，形成开口部分81。此时，没有切割含有多个薄膜集成电路的层11中的元件。

在切割步骤之后，形成了多个薄膜集成电路18。此外，形成了多个其中堆叠有衬底10、薄膜集成电路18以及第一膜12的IC芯片19。

随后将执行的步骤如先前实施方式中所示，并且将在下面说明其细节。

接下来，扩展第二膜13，以便在IC芯片19之间形成间隔（参见图15A和图2A）。随后，通过光线照射第二膜13，以便降低第二膜13与IC芯片19的一个平面之间的粘性。接下来，使IC芯片19

与第二膜 13 分开，然后将 IC 芯片 19 的一个平面粘附到第一基座 20（参见图 15B 以及图 2A 和 2B）。随后，将 IC 芯片 19 的另一个平面粘附到第二基座 22（参见图 16 以及图 2B 和 2C）。接下来，通过切割装置 26 切割第一基座 20 与第二基座 22 粘附的部分。然后，完成了通过第一基座 20 和第二基座 22 密封的 IC 芯片 19。

### 【实施例 1】

按照本发明制造的一种薄膜集成电路包括多个元件和用作天线的导电层。多个元件例如对应于薄膜晶体管、电容器元件、电阻器元件、二极管等。

IC 芯片中所含的薄膜集成电路 210 具有以非接触方式通信数据的功能，薄膜集成电路 210 中所含的多个元件构成各种电路。例如，这些元件具有例如电源电路 211、时钟发生器电路 212、数据解调器/调制器电路 213、控制电路 214、接口电路 215、存储器 216、数据总线 217、天线（也称作天线线圈）218 等（参见图 12）。

电源电路 211 是一种用于根据从天线 218 输入的交流信号产生将供给各种电路的电流或电压的电路。时钟发生器电路 212 是一种用于根据从天线 218 输入的交流信号产生将供给各种电路的各种时钟的电路。数据解调器/调制器电路（包括解调器电路和调制器电路）213 具有用于解调/调制将被发送至读取器/写入器 219 或从读取器/写入器 219 接收的数据的功能。控制电路 214 对应于例如中央处理单元（CPU）、微处理器单元（MPU）等，并具有控制其它电路的功能。天线 218 具有发送和接收电磁波的功能。读取器/写入器 219 具有与薄膜集成电路通信、控制薄膜集成电路、以及处理发送到薄膜集成电路或从薄膜集成电路接收的数据的功能。

此外，天线 218 具有将电磁波转换成交流电信号的功能。此外，通过数据解调器/调制器电路 213 向天线 218 施加负载调制。将天线 218 产生的交流电信号提供至电源电路 211、时钟发生器电路 212、数据解调器/调制器电路 213 等。

薄膜集成电路构成的电路不限于上述的电路，这些电路例如还可

以包括其它的构成元件，例如电源电压的限幅电路和只用于处理代码的硬件。

### 【实施例 2】

含有按照本发明制造的薄膜晶体管的 IC 芯片 296 可用于广泛的范围内。例如，IC 芯片 296 能够用于钞票、硬币、有价单据、不记名债券、识别证书（驾照、居住证等，参见图 13A）、包装容器（包装纸、瓶子等，参见图 13B）、记录介质（DVD 软件、录像带等，参见图 13C）、车辆（自行车等，参见图 13D）、个人财产（书包、眼镜等，参见图 13E）、食品、衣服、日用商品、电子装置等。电子装置是液晶显示器件和 EL 显示器件、电视机（也简单地称作 TV、TV 接收机或电视接收机）、移动电话等。

薄膜集成电路和含有薄膜集成电路的 IC 芯片通过粘贴到物体的表面或嵌入到物体内部而固定到物体。例如，如果物体是书籍，则通过将薄膜集成电路和含有薄膜集成电路的 IC 芯片嵌入到纸张内，将它们固定到书籍，如果物体是由有机树脂制成的包装，则通过将薄膜集成电路和含有薄膜集成电路的 IC 芯片嵌入到有机树脂中，将它们固定到包装上。通过在钞票、硬币、有价单据、不记名债券、识别证书等内提供薄膜集成电路和含有薄膜集成电路的 IC 芯片，能够防止伪造。而且，当在包装容器、记录介质、个人财产、食品、衣服、日用商品、电子装置等中提供薄膜集成电路和含有薄膜集成电路的 IC 芯片时，检查系统、出租店的系统等变得更加有效。当在车辆中提供薄膜集成电路和含有薄膜集成电路的 IC 芯片时，能够防止伪造和盗窃。

而且，通过将含有薄膜集成电路的 IC 芯片应用到物体的管理系统和循环系统，该系统能够变得更加精细。例如，给出一个示例，其中在含有显示部分 294 的移动终端的侧表面提供读取器/写入器 295，并在物体 297 的侧表面提供含有薄膜集成电路的 IC 芯片 296（参见图 14A）。在此系统中，当含有薄膜集成电路的 IC 芯片 296 保持在读取器/写入器 295 上时，显示部分 194 显示物体 297 的信息，例如材料、

生产区域、循环处理的历史等。作为另一个示例，读取器/写入器 295 设置在带式输送机旁边（参见图 14B）。在此情况下，能够容易地检查物体 297。

### 【实施例 3】

在许多情况下，IC 芯片只在第一膜与第二膜之间具有薄膜集成电路。但是，按照本发明，在第一膜与第二膜之间提供衬底和薄膜集成电路。此特征使得能够防止有害气体、水和杂质元素的侵入。因此，能够提供其中抑制了薄膜集成电路的劣化和损害并提高了可靠性的 IC 芯片。

本发明的 IC 芯片中所含的衬底具有  $50\mu\text{m}$  或更小，优选地为  $20\mu\text{m}$  或更小，更优选地为  $5\mu\text{m}$  或更小。通过执行研磨步骤和抛光步骤使衬底变薄，以具有上述的厚度，能够提供具有弹性的 IC 芯片。

衬底 10 对应于玻璃衬底、石英衬底、塑料衬底等。这些衬底中，玻璃衬底是特别优选的。这是因为玻璃衬底与其他衬底相比具有优点，其能够容易地进行研磨和抛光，能够容易地使用大的衬底，并且玻璃是很廉价的。作为塑料衬底的材料，主要有热塑性树脂和热固性树脂。热塑性树脂对应于聚乙烯、聚丙烯、聚苯乙烯、AS 树脂、ABS 树脂（其中聚合了丙烯腈、丁二烯和苯乙烯）、甲基丙烯酸树脂（也称作丙烯酸树脂）、聚氯乙烯、聚缩醛、聚酰胺、聚碳酸酯、改性的聚亚苯基醚、聚对苯二甲酸丁二酯、聚对苯二甲酸乙二醇酯、聚砜、聚醚砜、聚亚苯基硫化物、聚酰胺-酰亚胺、聚甲基丙烯酸戊烯甲酯等。热固性树脂对应于苯酚树脂、尿素树脂、三聚氰胺树脂、环氧树脂、己二烯酞酸脂树脂、不饱和的聚酯树脂、聚酰亚胺、聚亚氨酯等。

第一膜 12、第二膜 13、第一基座 20、第二基座 22、膜 33、第一带 40 和第二带 41 的每个对应于例如聚丙烯、聚酯、乙烯基、聚氟乙烯、氯乙烯、乙烯-醋酸乙烯酯、氨脂或聚对苯二甲酸乙二醇酯的材料，由纤维材料制成的纸，等等。这些膜、基座、带的表面可以涂覆有二氧化硅（硅石）的粉末。由于该涂层，所以即使在高温和高湿环境下也能够保持防水特性。由于涂层材料抗静电，所以能够保护薄膜集成

电路防止静电。而且，表面可以涂覆导电材料，例如氧化铟锡。此外，表面可以涂覆主要含有碳的薄膜（例如，钻石状碳膜）。能够通过涂层增加强度，并且能够抑制对薄膜集成电路的损害。表面可以具有粘合剂平面，其上施加了粘合剂，例如热固性树脂、可紫外线固化树脂、或环氧树脂粘合剂。第一膜 12、第二膜 13、第一基座 20、第二基座 22、膜 33、第一带 40 和第二带 41 的每一个可以具有透光的属性。所有的第一膜 12、第二膜 13、膜 33、第一基座 20、第二基座 22、第一带 40 和第二带 41 形成有相同的功能。因此，基座和带相当于膜。

本发明包括通过抛光装置 16 抛光衬底 10 的研磨表面的步骤（参见图 1C）。抛光的衬底 10 的厚度没有特别的限制，但是，优选地是厚度为 50 $\mu\text{m}$  或更小，更优选地为 20 $\mu\text{m}$  或更小，更加优选地为 5 $\mu\text{m}$  或更小。可以考虑抛光的 IC 芯片的强度、抛光步骤所需的时间、切割步骤所需的时间、IC 芯片的应用等，适当地确定抛光的衬底 10 的厚度。

例如，在通过缩短抛光步骤的时间来提高生产率的情况下，优选地将抛光的衬底 10 的厚度设置为大约 50 $\mu\text{m}$ 。在将 IC 芯片粘贴或嵌入到薄物体的情况下，优选地将抛光的衬底 10 的厚度设置为大约 20 $\mu\text{m}$  或更小，更优选地为 5 $\mu\text{m}$  或更小。在通过缩短切割步骤的时间来提高生产率的情况下，优选地将抛光的衬底 10 的厚度设置为大约 20 $\mu\text{m}$  或更小，更优选地为 5 $\mu\text{m}$  或更小。

本发明包括在衬底的一个平面上形成薄膜集成电路的步骤。但是，薄膜集成电路的结构根据 IC 芯片的应用而不同。例如，当制造用于发送和接收电磁波的 IC 芯片时，形成多个元件（薄膜晶体管、电容器元件、电阻器元件等）和用作天线的导电层作为薄膜集成电路。而且，当制造用于存储数据的 IC 芯片时，形成存储元件和用于控制存储元件的多个元件（薄膜晶体管、电容器元件、电阻器元件等）作为薄膜集成电路。当制造用于控制电路或产生信号的 IC 芯片（例如 CPU、信号发生器电路等）时，形成多个元件（薄膜晶体管、电容器元件、电阻器元件等）作为薄膜集成电路。

图1A

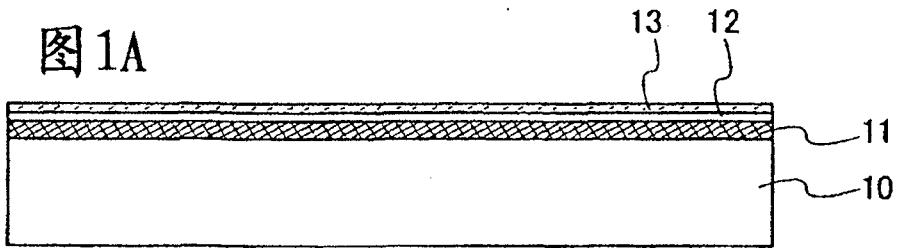


图1B

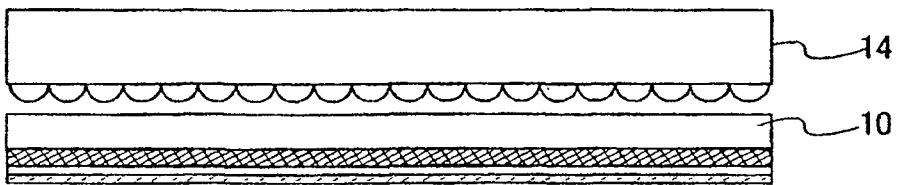


图1C

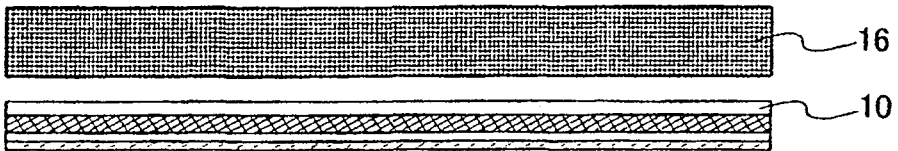
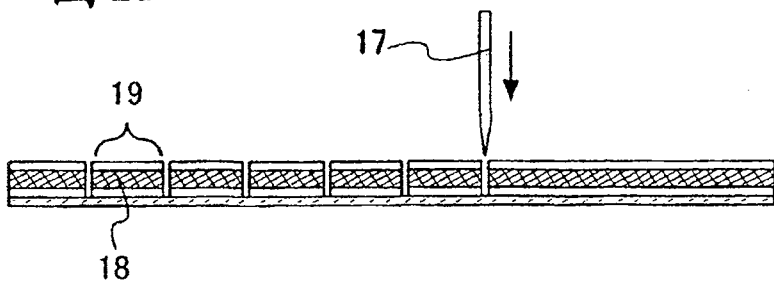


图1D



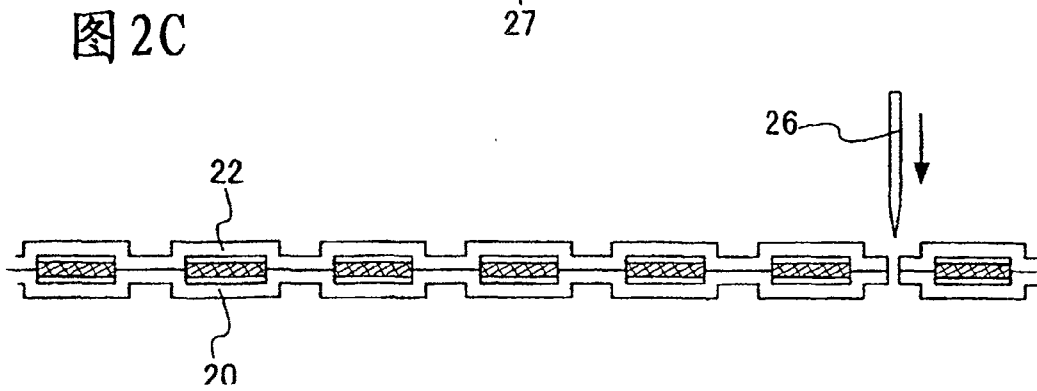
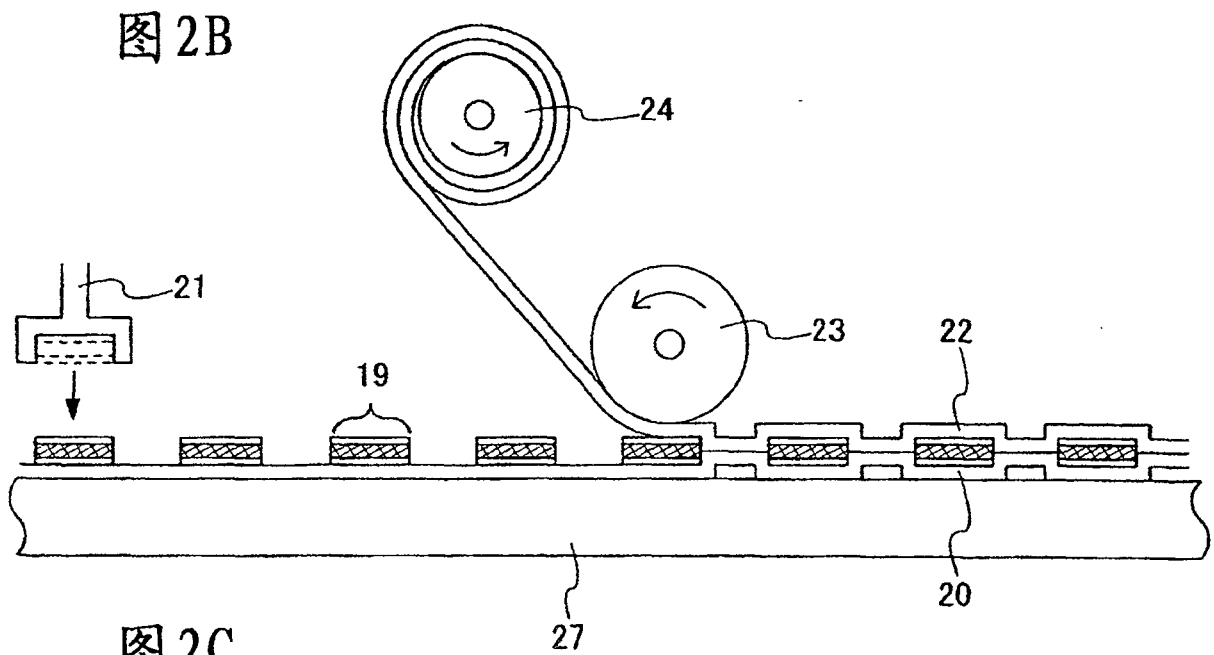
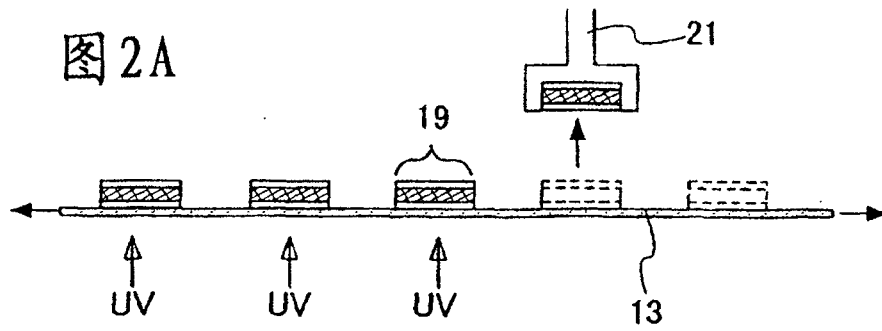


图 3A

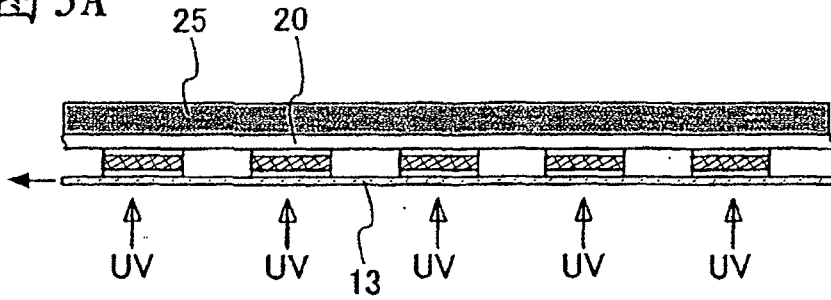


图 3B

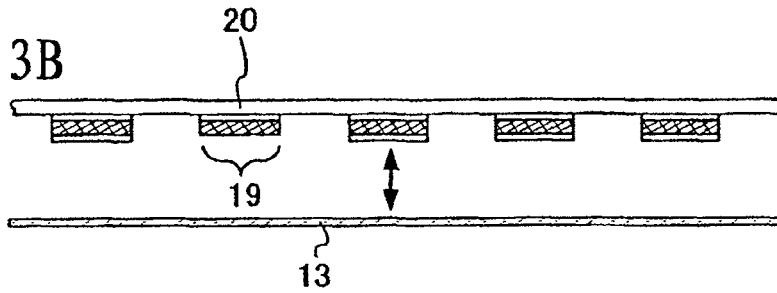


图 3C

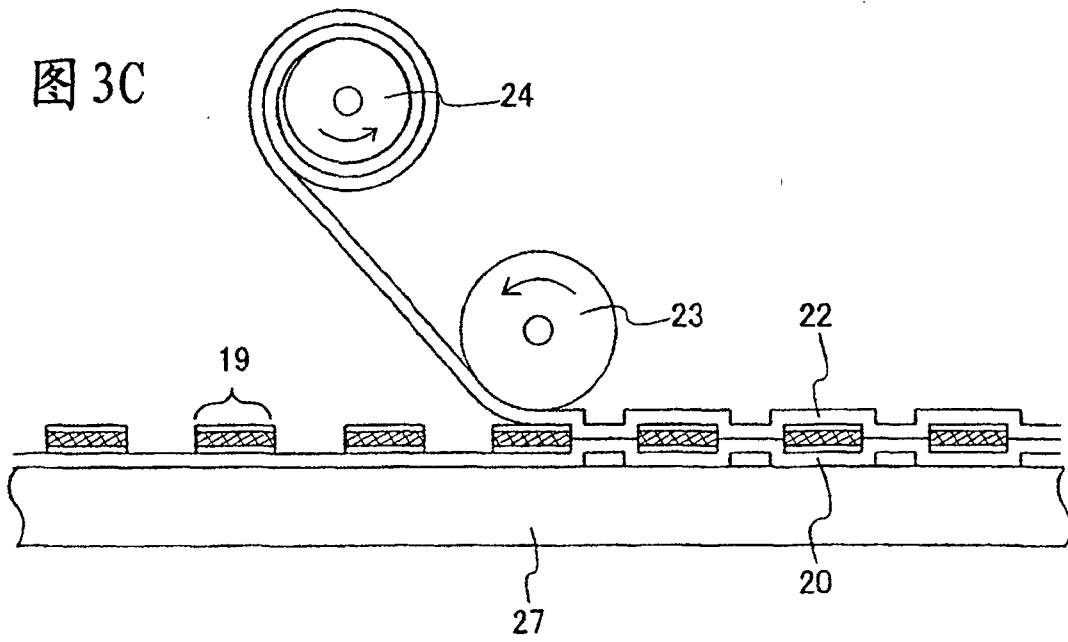


图4A

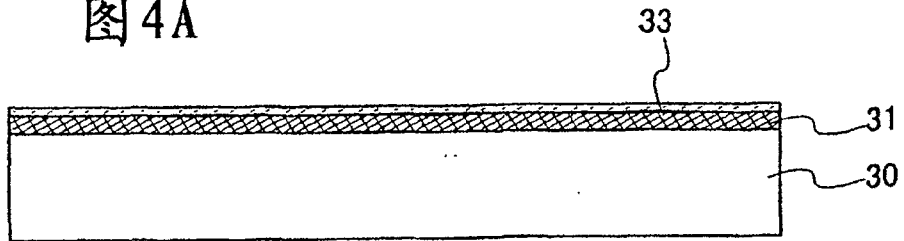


图4B

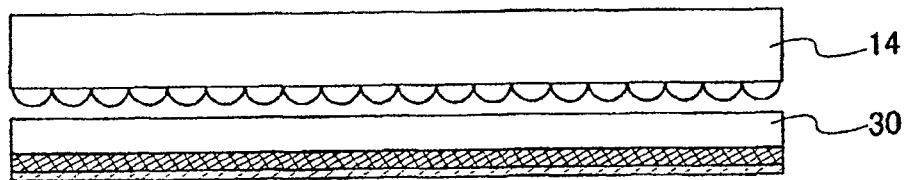


图4C

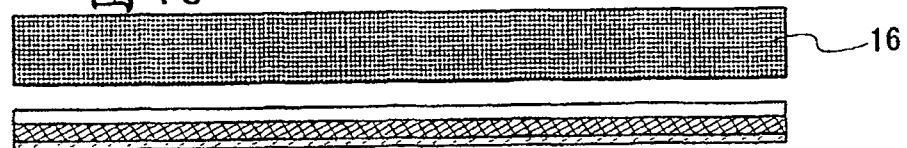


图4D

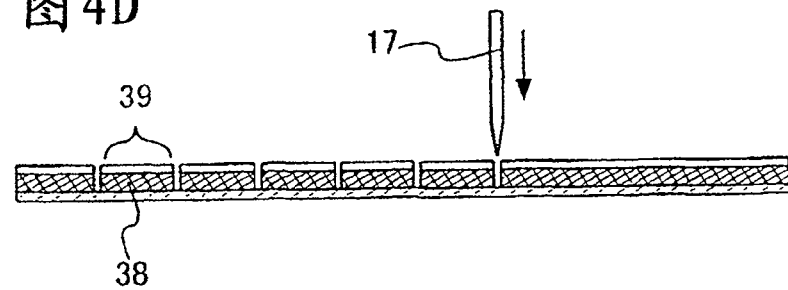


图 5A

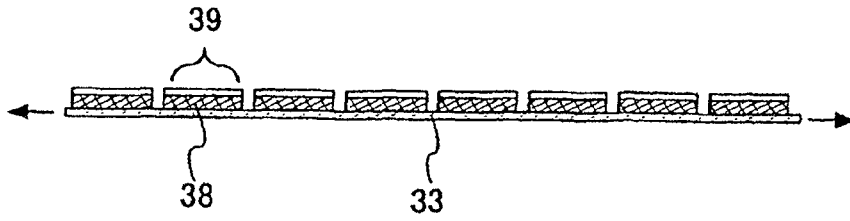


图 5B

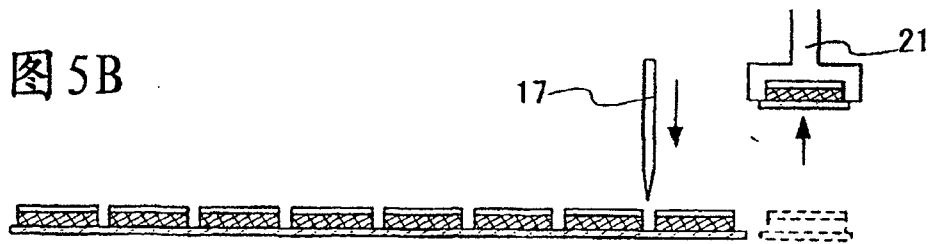


图 5C

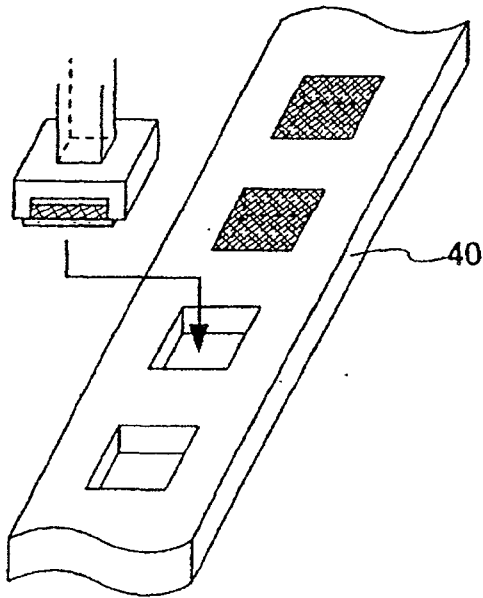


图 5D

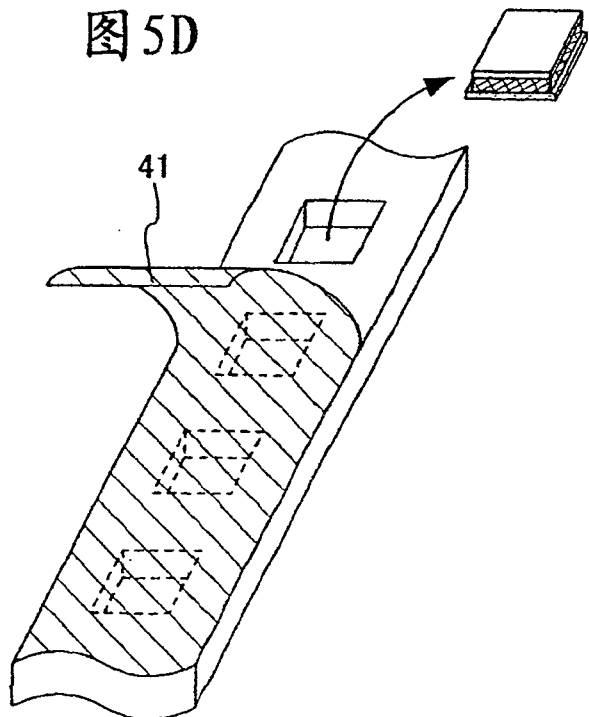


图6

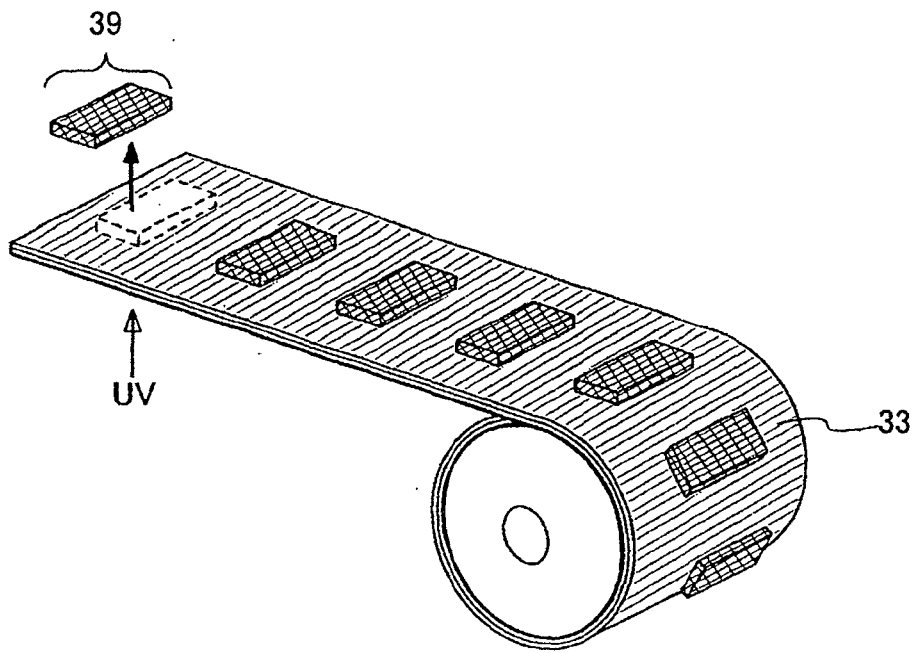


图7A

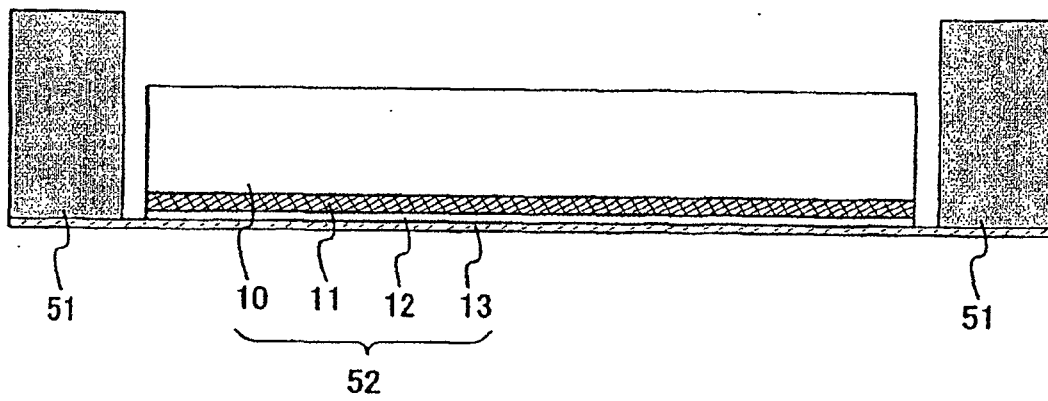


图7B

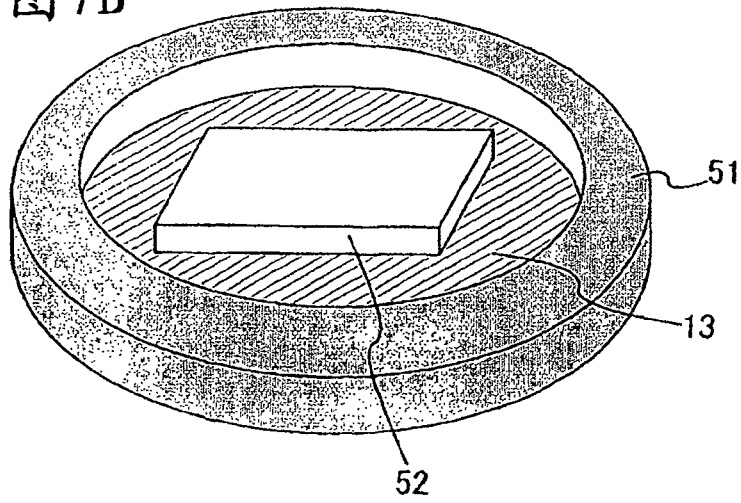


图 8A

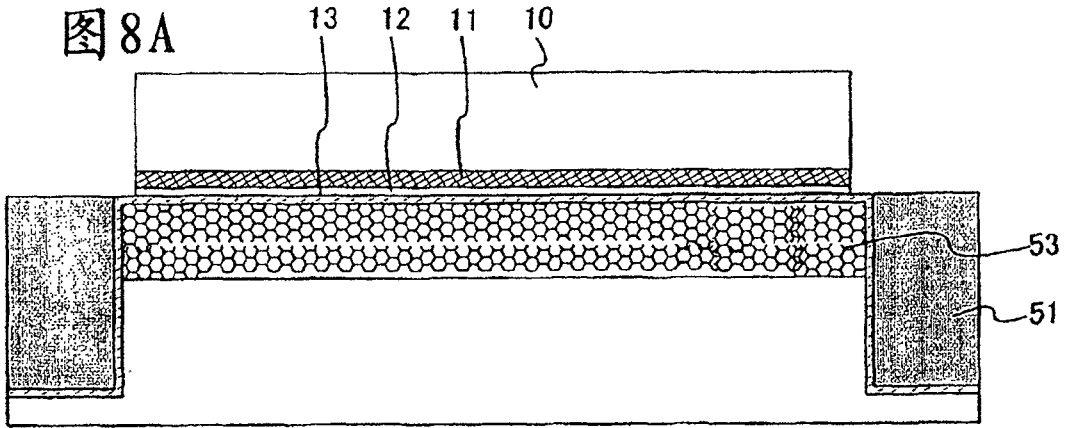


图 8B

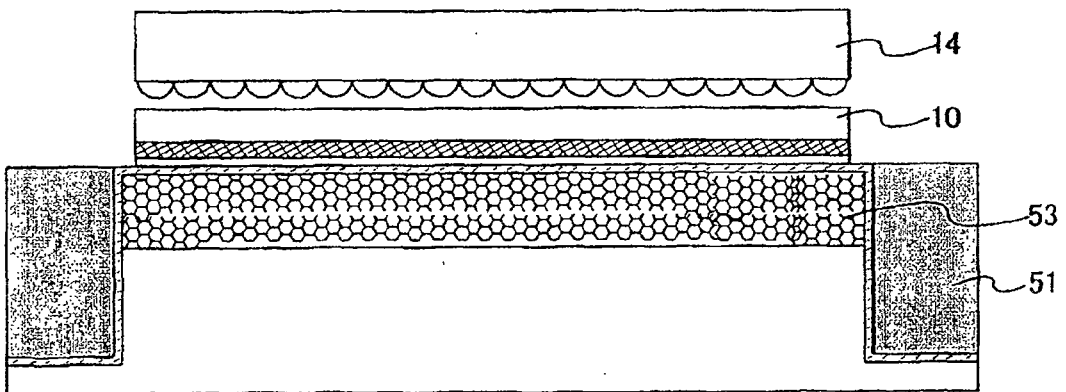


图 8C

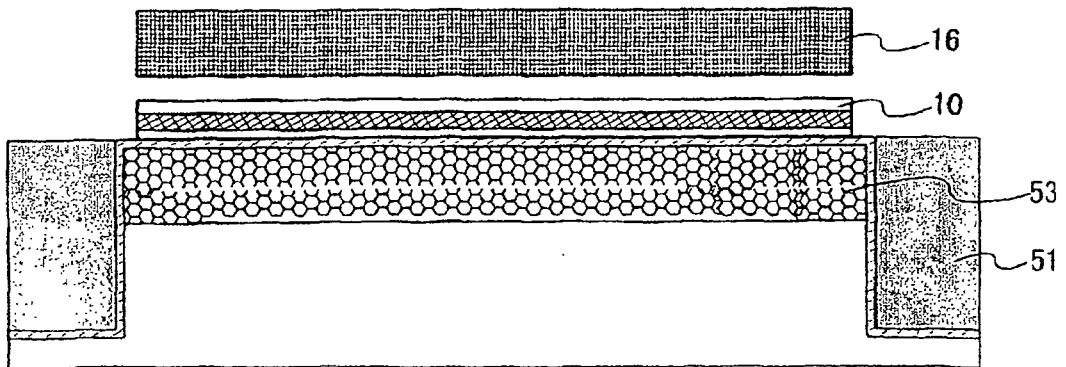
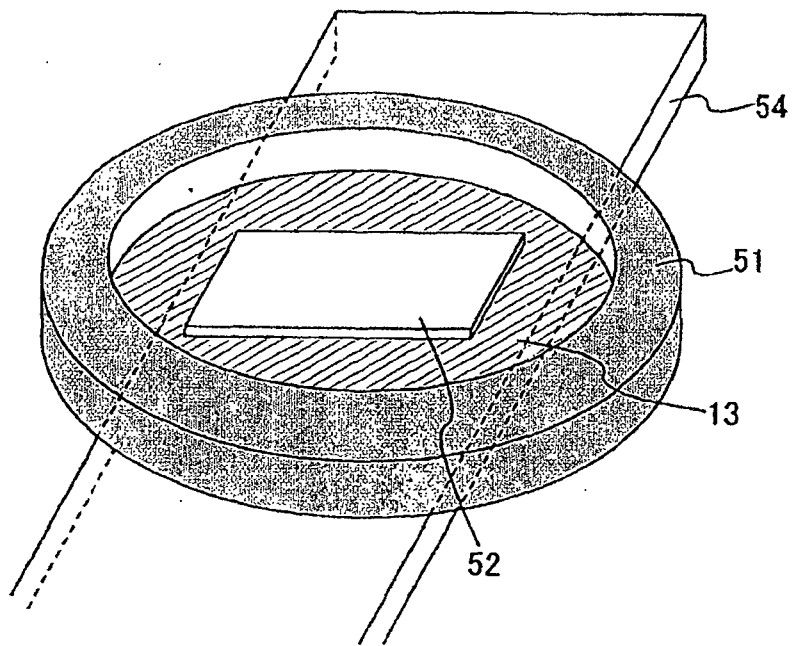


图9



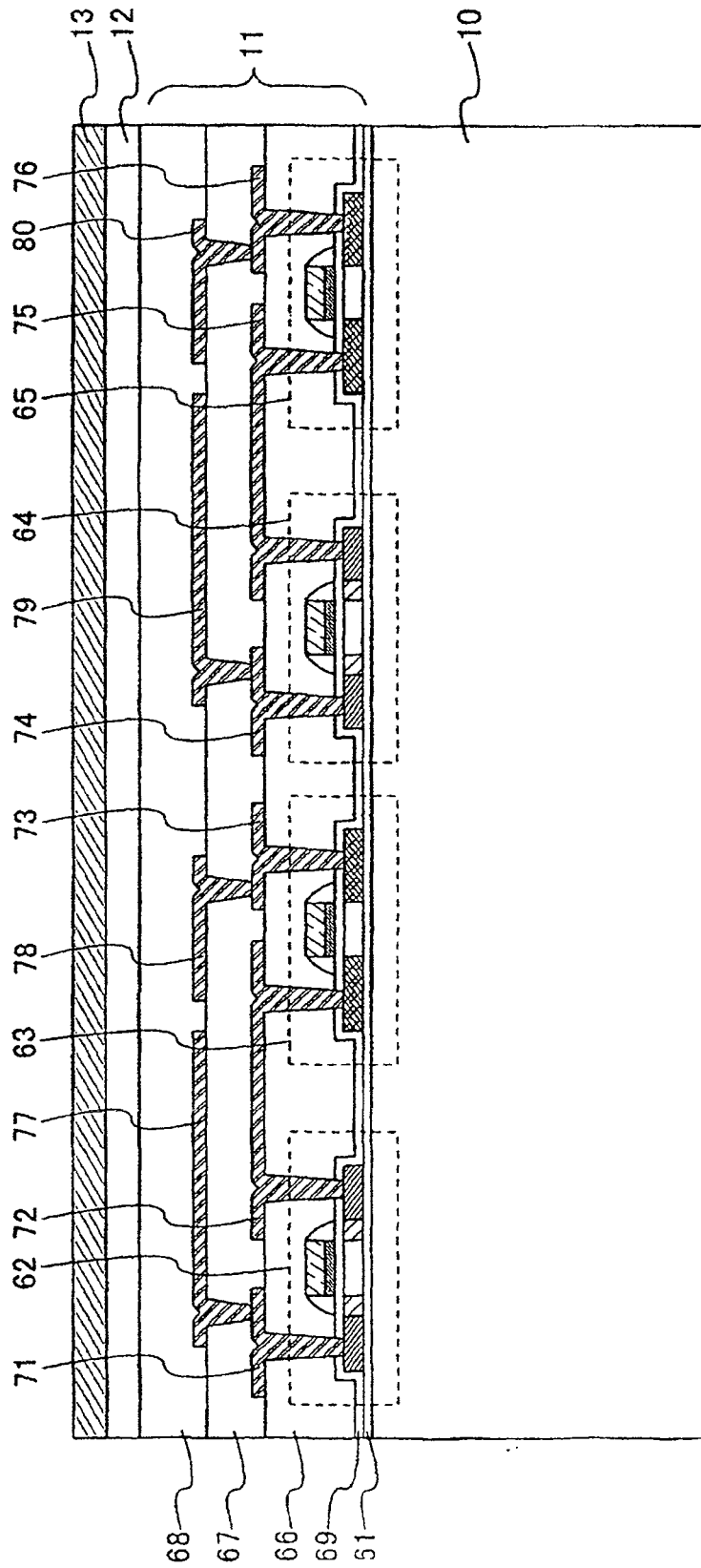


图10

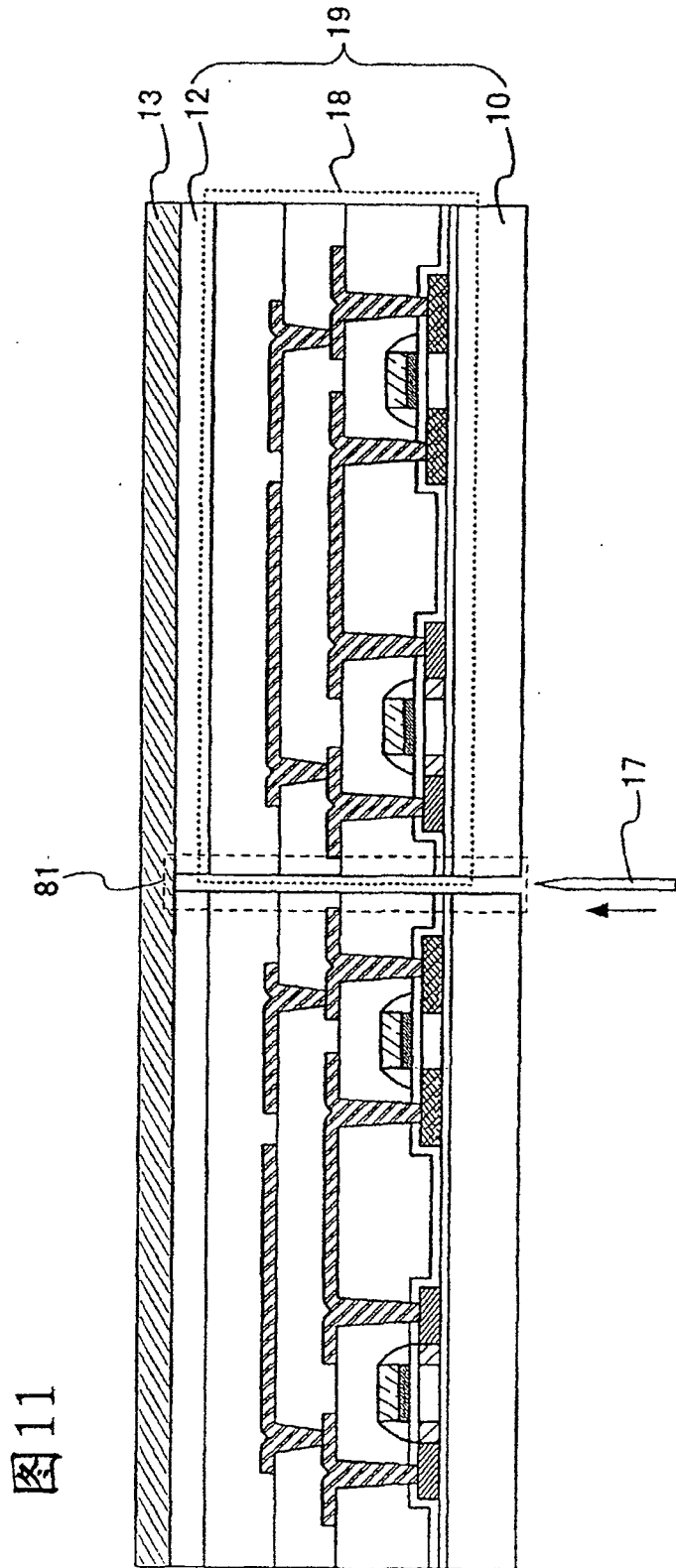


图11

图12

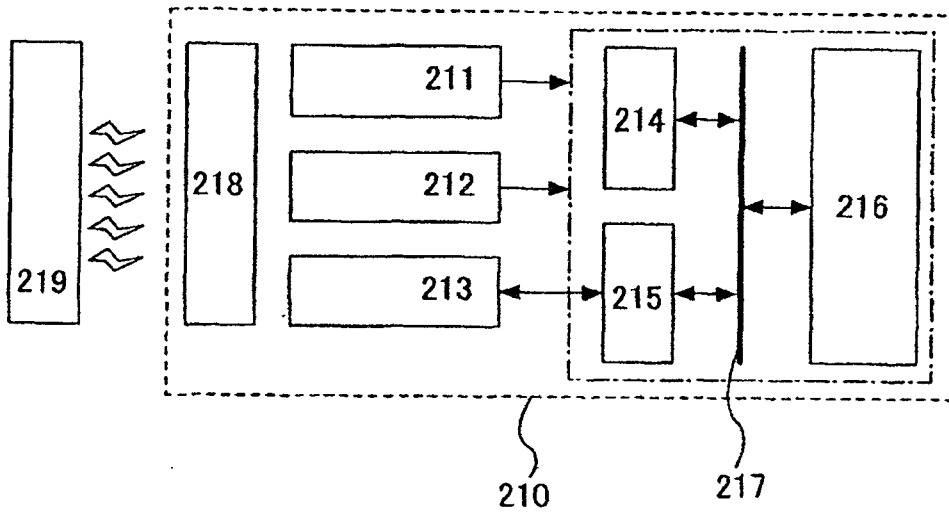


图13A

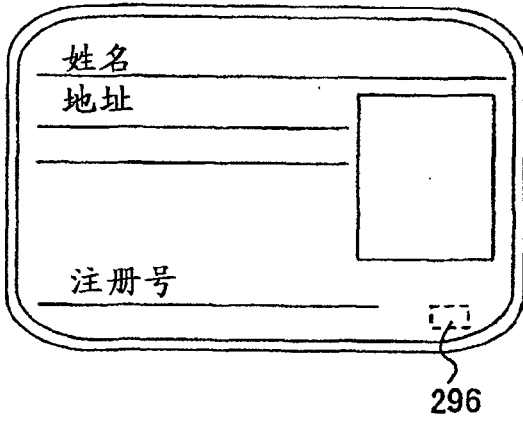


图13B

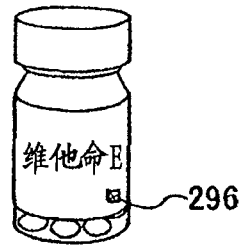


图13C

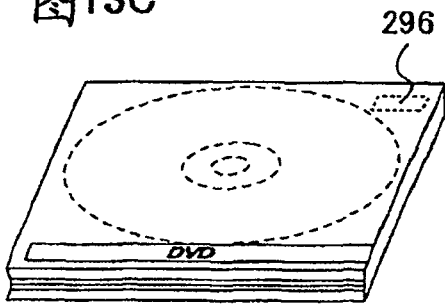


图13D

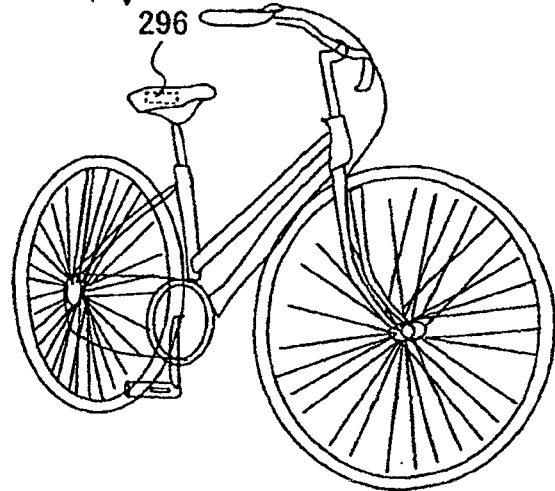


图13E

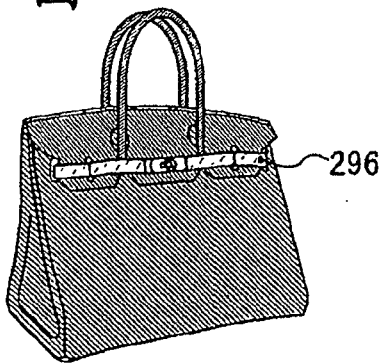


图14A

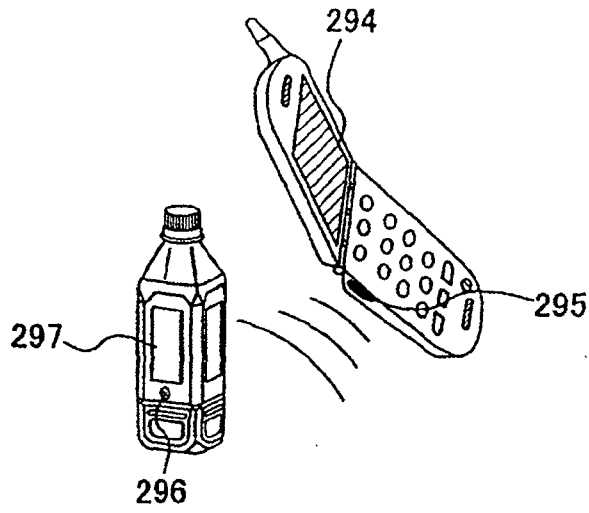
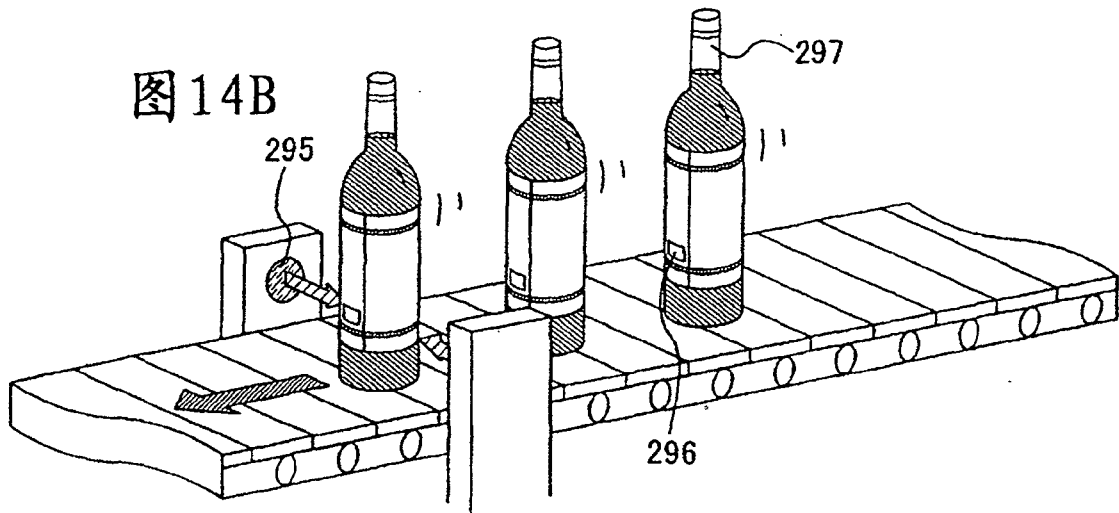
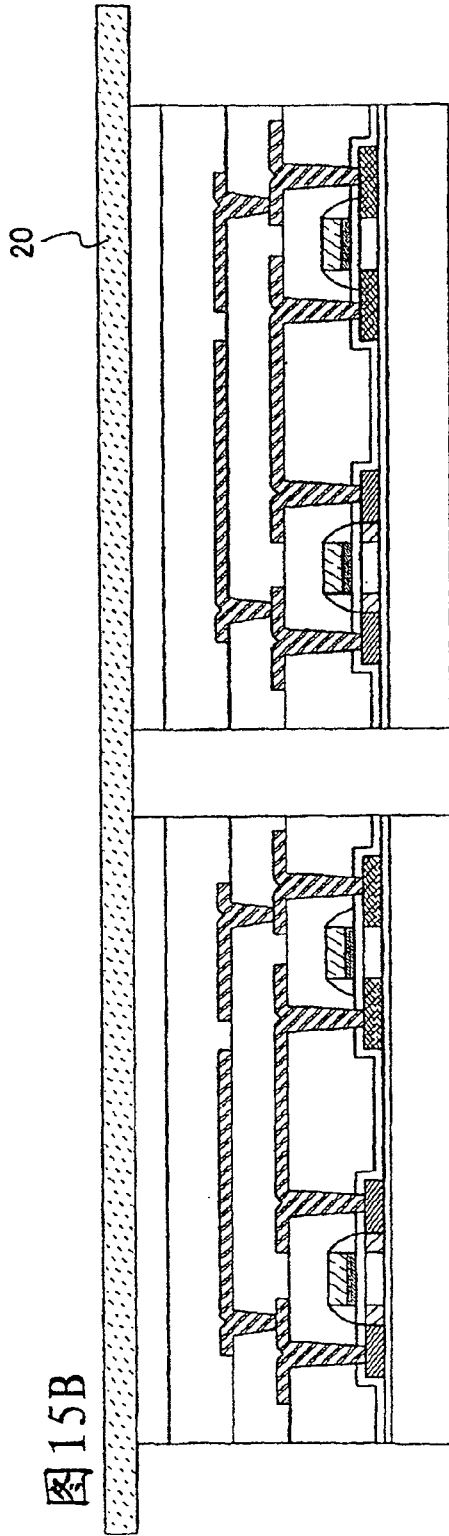
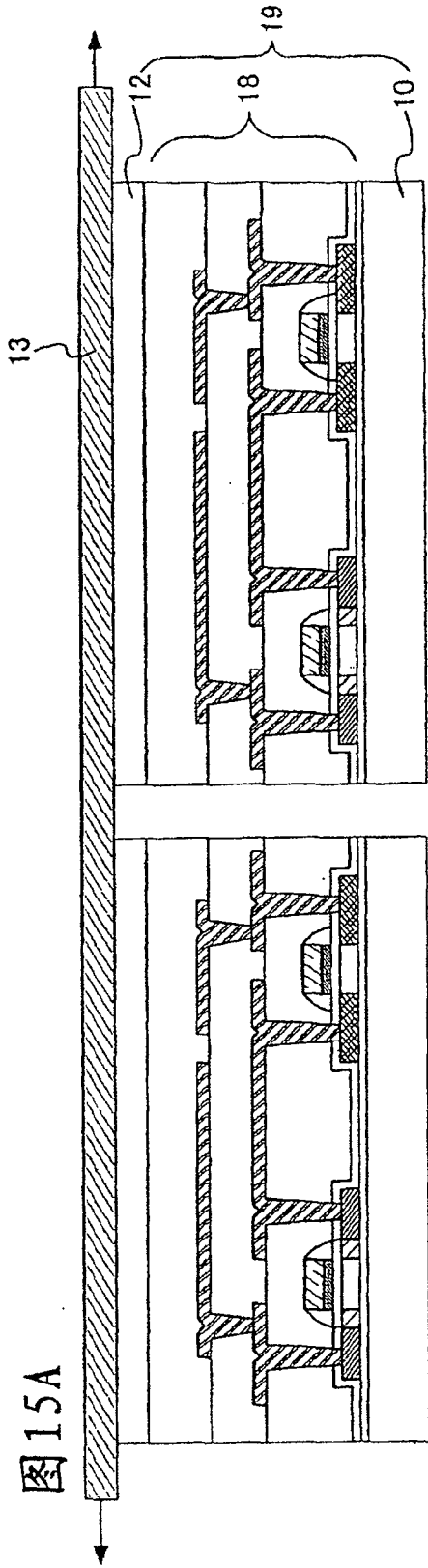


图14B





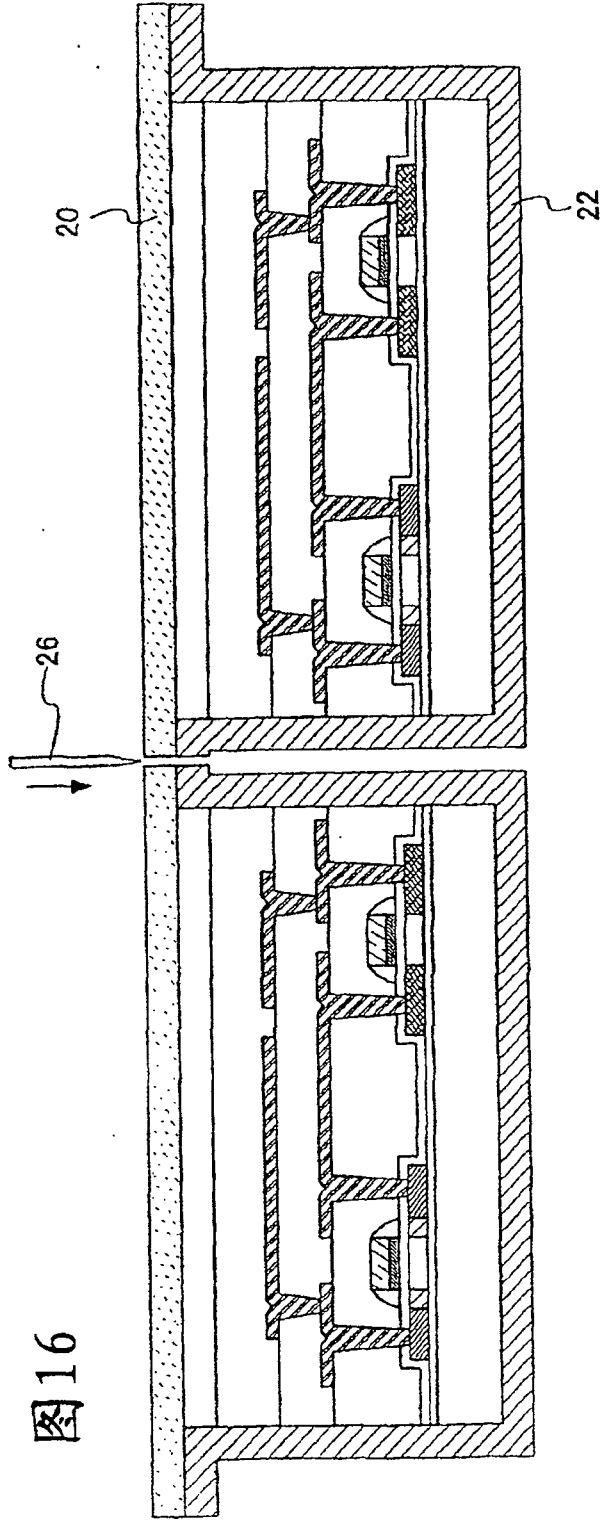


图16

### 附图标记说明:

10: 衬底; 11: 含有多个薄膜集成电路的层; 12: 第一膜; 13: 第二膜; 14: 研磨装置; 16: 抛光装置; 17: 切割装置; 18: 薄膜集成电路; 19: IC 芯片; 20: 第一基座; 21: 拾取装置; 22: 第二基座; 23: 碾压辊; 24: 供给辊; 25: 加热装置; 26: 切割装置; 30: 衬底; 31: 含有多个薄膜集成电路的层; 33: 膜; 38: 薄膜集成电路; 39: IC 芯片; 40: 第一带; 41: 第二带; 51: 框架; 52: 叠层体; 53: 多孔卡盘; 54: 臂; 61: 绝缘膜; 62: 薄膜晶体管; 63: 薄膜晶体管; 64: 薄膜晶体管; 65: 薄膜晶体管; 66: 绝缘膜; 67: 绝缘膜; 68: 绝缘膜; 71: 源极布线或漏极布线; 72: 源极布线或漏极布线; 73: 源极布线或漏极布线; 74: 源极布线或漏极布线; 75: 源极布线或漏极布线; 76: 源极布线或漏极布线; 77: 导电层; 78: 导电层; 79: 导电层; 80: 导电层; 81: 开口部分; 210: 薄膜集成电路; 211: 电源电路; 212: 时钟发生器电路; 213: 数据解调器/调制器电路; 214: 控制装置; 215: 接口电路; 216: 存储器; 217: 数据总线; 218: 天线; 219: 读取器/写入器; 294: 显示部分; 295: 读取器/写入器; 296: 含有薄膜集成电路的 IC 芯片; 297: 物体。