



[12] 发 明 专 利 说 明 书

[21] ZL 专利号 02107013. X

[45] 授权公告日 2005 年 5 月 11 日

[11] 授权公告号 CN 1201279C

[22] 申请日 2002.3.8 [21] 申请号 02107013. X

[30] 优先权

[32] 2001. 3. 9 [33] JP [31] 67646/2001

[32] 2001. 9. 26 [33] JP [31] 294702/2001

[32] 2001. 12. 11 [33] JP [31] 377794/2001

[32] 2002. 1. 23 [33] JP [31] 14765/2002

[71] 专利权人 精工爱普生株式会社

地址 日本东京都

[72] 发明人 小岛大辅 伊藤昭彦

审查员 詹靖康

[74] 专利代理机构 中国专利代理(香港)有限公司

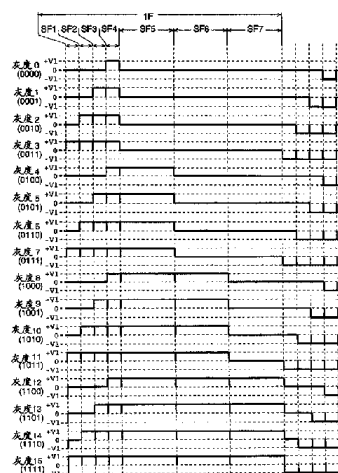
代理人 刘宗杰 王忠忠

权利要求书 3 页 说明书 23 页 附图 33 页

[54] 发明名称 电光元件的驱动方法、驱动装置和
电子装置

[57] 摘要

本发明的课题在于避免因被选择的子场相互间的位置关系的无规则性引起的灰度的差别。 本发明的像素的驱动方法包含: 选择步骤, 按照灰度数据, 在以多个第 1 子场群与多个第 2 子场群的边界为基点而离开该基点的方向上, 依次选择互相连续的所述多个第 1 子场群和互相连续的所述多个第 2 子场群, 该多个第 2 子场群与该多个第 1 子场群连续; 以及驱动步骤, 在已被选择的所述子场群内使所述像素导通。



1. 一种电光元件的驱动方法，在对应于这样的灰度数据的期间，所述灰度数据是规定电光元件通过帧期间应显示的灰度，通过使所述电光元件处于导通状态，在所述电光元件上显示所述灰度，其特征在于，包含：选择步骤，将 1 帧分成多个子场期间，具有存在与所述灰度数据相互对应连续的多个子场期间的第 1 子场群，和位于所述第 1 子场群前或后，具有多个实质上相当于所述第 1 子场群合计期间长度或相当于大于所述合计期间长度的子场期间的第 2 子场群，把所述第 1 子场群及所述第 2 子场群的边界作为基准点，从所述基准点在所述第 1 子场群定位侧及所述第 2 子场群定位侧，根据所述灰度数据依次选择子场期间；

驱动步骤，在选择所述子场期间内使所述电光元件处于导通状态。

2. 如权利要求 1 中所述的电光元件的驱动方法，其特征在于：所述第 1 子场群和所述第 2 子场群被包含在同一帧期间中。

3. 如权利要求 1 中所述的电光元件的驱动方法，其特征在于：所述第 1 子场群和所述第 2 子场群的一部分子场期间被包含在连续的 2 个帧期间中的其一的帧期间内，另一部分的子场期间被包含在另一帧期间内。

4. 如权利要求 3 中所述的电光元件的驱动方法，其特征在于：所述一部分的子场期间是所述第 1 子场群和所述第 2 子场群中的其一的子场期间，所述其他部分的子场期间是其他的子场期间。

5. 如权利要求 1 中所述的电光元件的驱动方法，其特征在于：在所述驱动步骤中，不管所述灰度数据如何，都在所述边界处插入使所述电光元件处于导通状态的期间。

6. 如权利要求 1 中所述的电光元件的驱动方法，其特征在于：在所述驱动步骤中，在所述边界上插入当所述灰度数据表示零时，使所述电光元件断开，在除此以外时，使所述电光元件处于导通状态的期间。

7. 如权利要求 1 中所述的电光元件的驱动方法，其特征在于：在所述选择步骤中选择了第 2 子场群时，在所述驱动步骤中将已被选择的所述第 2 子场群中的至少一个第 2 子场群分割为多个分割期

间而使处于导通状态。

8. 如权利要求 7 中所述的电光元件的驱动方法, 其特征在于:

在所述驱动步骤中, 优先地分割在已被选择的所述第 2 子场群中处于接近于所述边界的位置的第 2 子场群而使之处于导通状态。

5 9. 如权利要求 8 中所述的电光元件的驱动方法, 其特征在于:

在所述选择步骤中选择了 2 个以上的第 2 子场群时, 在所述驱动步骤中, 作为已被选择的所述 2 个以上的第 2 子场群, 在互相邻接的第 2 子场群中, 将离所述边界远的第 2 子场群分割成其分割数与离所述边界近的第 2 子场群的分割数相同或在其以下, 并使之处于导通状态。

10 10. 如权利要求 7 中所述的电光元件的驱动方法, 其特征在于:

在所述驱动步骤中, 分割已被选择的所述第 2 子场群的全部而使处于导通状态。

11. 如权利要求 7 中所述的电光元件的驱动方法, 其特征在于:

15 在所述驱动步骤中, 所述多个分割期间中至少一个分割期间与一个第 1 子场群相当。

12. 如权利要求 1 中所述的电光元件的驱动方法, 其特征在于:

所述灰度数据由规定具有 2 的 N 次方的种类的所述灰度用的 N 个比特构成, 其中 N 是 2 以上的整数,

20 所述 N 个比特中的高位一侧 M 个比特规定所述多个第 2 子场群应显示的灰度,

所述 N 个比特中的低位一侧 N-M 个比特规定所述多个第 1 子场群应显示的灰度,

所述 M 是在设想了所述帧期间包含 $2^{N-M} - 1$ 个第 1 子场群这一点时给出的 M 的最佳解。

25 13. 如权利要求 1 中所述的电光元件的驱动方法, 其特征在于:

所述灰度数据由规定具有 2 的 M 次方的种类的所述灰度用的 N 个比特构成, 其中 N 是 2 以上的整数,

所述各第 2 子场群的长度与表示所述 N 个比特中包含的高位一侧 M 个比特中最低位比特规定的灰度用的期间的长度相当,

30 所述多个第 2 子场群的个数与由所述 M 个比特表示的最大的数目相当,

所述各第 1 子场群的长度与表示所述 N 个比特中包含的低位一侧 N

- M个比特中的最低位比特规定的灰度用的期间的长度相当，

所述多个第1子场群的个数与由所述N-M个比特表示的最大的数目相当。

- 5 14. 一种电光元件的驱动装置，在对应于这样的灰度数据的期间，所述灰度数据是规定电光元件通过帧期间应显示的灰度，通过使所述电光元件处于导通状态，使在所述电光元件上显示所述灰度，其特征在于，包含：

10 选择电路，将1帧分成多个子场群期间，具有，存在与所述灰度数据相互对应连续的多个子场期间的第1子场群，和位于所述第1子场群前或后，具有多个实质上相对相当于所述第1子场期间合计期间长度或相当于大于所述合计期间长度的子场期间的第2子场群，把所述第1子场期间及所述第2子场期间边界作为基准点，从所述基准点在所述第1子场群定位侧及第2子场群定位侧根据所述灰度数据依次选择子场期间；

- 15 驱动电路，在所选择的所述子场期间内使所述电光元件处于导通状态。

15. 一种电子装置，其特征在于，具备：

显示装置，包含被配置成矩阵状的多个电光元件，用来显示与电子装置相关的图像；以及

- 20 权利要求14中所述的电光元件的驱动装置。

电光元件的驱动方法、驱动装置和电子装置

技术领域

- 5 本发明涉及使用脉宽调制来驱动作为电光元件的像素的像素的驱动方法、驱动装置和电子装置。

背景技术

- 以往，使用了利用选择像素用的扫描信号和规定上述像素应显示的灰度用的数据信号来驱动被配置成矩阵状的多个像素这样的像素的驱动方法。在该像素的驱动方法中，为了使显示图像的图像品质提高等，提出了在1帧内设置了的多个期间（以下，称为「子场」）的各期间中对于全部的像素施加上述数据信号这样的子场驱动。

- 按照该子场驱动，在上述各子场中，对各像素施加表示导通（例如，黑）用的电压（例如，高电平脉冲）或表示断开（例如，白）用的电压（例如，低电平脉冲）中的某一个作为上述数据信号，由此，在1帧内利用上述数据信号对各像素进行脉宽调制，作为其结果，可使上述像素显示例如64级灰度中的一级灰度。

- 但是，在用现有的 2^n 灰度并以N个子场来驱动的情况下，因为从上述帧中包含的上述多个子场中没有任何规律性地选择应施加上述导通的电压的子场，故存在下述问题：例如，尽管本来必须显示同一灰度，但起因于已被选择的上述子场相互间的位置关系的无规律性而显示出不同的灰度。

此外，在用 2^n 灰度并以 $(2^n - 1)$ 个子场来驱动的情况下，子场数增加，在1帧期间内在像素中写入电压的次数增加，功耗增加。

- 25 再者，因为必须进一步缩短伴随使灰度级数增加、即多灰度化的各子场的长度，故必须在时间的制约下施加上述数据信号，也存在难以高精度地控制上述数据信号的施加的问题。

发明内容

- 30 为了解决上述问题，本发明的目的在于提供能避免因无规则地选择的子场的位置引起的灰度的差别的像素的驱动方法、驱动电路和电子装置。

一种电光元件的驱动方法，在对应于这样的灰度数据的期间，所

述灰度数据是规定电光元件通过帧期间应显示的灰度，通过使所述电光元件处于导通状态，在所述电光元件上显示所述灰度，其特征在于，包含：

- 选择步骤，将 1 帧分成多个子场期间，具有存在与所述灰度数据相互对应连续的多个子场期间的第 1 子场群，和位于所述第 1 子场群前或后，具有多个实质上相当于所述第 1 子场群合计期间长度或相当于大于所述合计期间长度的子场期间的第 2 子场群，在定位于距所述第 1 子场群及所述第 2 子场群边界最远的所述第 1 子场群内的一个及所述第 2 子场群内的一个方向上，根据所述灰度数据依次选择子场期间；

驱动步骤，在选择所述子场期间内使所述电光元件处于导通状态。

一种电光元件的驱动方法，以帧期间为单位使电光元件显示灰度的电光元件的驱动方法，其特征在于，包含：

- 选择步骤，对于在所述帧期间内存在的基准点与在时间上处理于前或后的其任一侧彼此相邻，按照在所述灰度的数据内由低位比特表示的值，从所述基准点向所述其一侧顺序选择用于使所述电光元件处于导通或关闭状态的 2 以上的第 1 子场群，同时，对于所述基准点在时间上处于前或后的任一其他侧上存在或相邻，同时是用于使所述电光元件处于导通或关闭状态的 1 个以上的第 2 子场群，根据用除了所述数据内所述低位比特外的高位比特表示的值，从所述基准点向所述另一侧依次选择一个期间长于所述多个第 1 子场群合计期间设定的第 2 子场群；

- 驱动步骤，在已被选择的第 1 和第 2 子场期间内使所述电光元件持续地处于导通或断开状态。

- 本发明的另一电光元件的驱动方法是以帧期间为单位使电光元件显示灰度的电光元件的驱动方法，其特征在于，包含：选择步骤，按照规定上述灰度的数据中由低位比特表示的值，从上述帧期间内存在的基准点起朝向对于上述基准点来说在时间上处于前方或后方的任一方的一侧顺序地选择在上述一侧互相邻接的、使上述电光元件导通或断开用的 2 个以上的第 1 子场期间，同时按照由上述数据中除了上述低位比特外的高位比特表示的值，从上述基准点起朝向对于上述基准

点来说在时间上处于前方或后方的任一方的另一侧顺序地选择在上述另一侧存在或互相邻接的、并使上述电光元件导通或断开用的 1 个以上的第 2 子场期间、而且该第 2 子场期间是其一个期间被设定为长到上述多个第 1 子场期间的合计期间以上的第 2 子场期间；以及驱动步骤，在已被选择的第 1 和第 2 子场期间内使上述电光元件持续地导通（或断开）。

一种电光元件的驱动装置，在对应于这样的灰度数据的期间，所述灰度数据是规定电光元件通过帧期间应显示的灰度，通过使所述电光元件处于导通状态，使在所述电光元件上显示所述灰度，其特征在于，包含：

选择电路，将 1 帧分成多个子场群期间；具有存在与所述灰度数据相互对应连续的多个子场期间的第 1 子场群，和位于所述第 1 子场群前或后，具有多个实质上相对相当于所述第 1 子场期间合计期间长度或相当于大于所述合计期间长度的子场期间的第 2 子场群；在定位于距所述第 1 子场期间及所述第 2 子场期间边界最远的所述第 1 子场群及第 2 子场群方向上根据所述灰度数据依次选择子场期间；

驱动电路，在所选择的所述子场期间内使所述电光元件处于导通状态。

一种电光元件的驱动装置，该驱动装置是以帧期间为单位使电光元件显示灰度的电光元件的驱动装置，其特征在于，包含：

选择电路，对于在所述帧期间内存在的基准点与在时间上处理于前或后的其任一側彼此相邻，按照在规定所述灰度的数据内由低位比特表示的值，从所述基准点向所述其一側顺序选择用于使所述电光元件处于导通或关闭状态的 2 以上的第 1 子场群，同时，对于所述基准点在时间上处于前或后的任一其他側上存在或相邻，同时是用于使所述电光元件处于导通或关闭状态的 1 个以上的第 2 子场群，根据用除了所述数据内所述低位比特外的高位比特表示的值，从所述基准点向所述另一側依次选择一个期间长于所述多个第 1 子场群合计期间设定的第 2 子场群；

驱动电路，在已被选择的第 1 和第 2 子场群内使所述电光元件持续地处于导通或断开状态。

本发明的另一电光元件的驱动装置是以帧期间为单位使电光元件

显示灰度的电光元件的驱动装置，其特征在于，包含：选择电路，按照规定上述灰度的数据中由低位比特表示的值，从上述帧期间内存在的基准点起朝向对于上述基准点来说在时间上处于前方或后方的任一一方的一侧顺序地选择在上述一侧互相邻接的、使上述电光元件导通或断开用的 2 个以上的第 1 子场期间，同时按照由上述数据中除了上述低位比特外的高位比特表示的值，从上述基准点起朝向对于上述基准点来说在时间上处于前方或后方的任一方的另一侧顺序地选择在上述另一侧存在或互相邻接的、并使上述电光元件导通或断开用的 1 个以上的第 2 子场期间、而且该第 2 子场期间是其一个期间被设定为长到上述多个第 1 子场期间的合计期间以上的第 2 子场期间；以及驱动电路，在已被选择的第 1 和第 2 子场期间内使上述电光元件持续地导通（或断开）。

本发明的电子装置的特征在于，具备：显示装置，包含被配置成矩阵状的多个电光元件，用来显示与电子装置相关的图像；以及上述电光元件的驱动装置的任一装置。

本发明还包括：

一种电光元件的驱动方法，在对应于这样的灰度数据的期间，所述灰度数据是规定电光元件通过帧期间应显示的灰度，通过使所述电光元件处于导通状态，在所述电光元件上显示所述灰度，其特征在于，包含：选择步骤，将 1 帧分成多个子场期间，具有存在与所述灰度数据相互对应连续的多个子场期间的第 1 子场群，和位于所述第 1 子场群前或后，具有多个实质上相当于所述第 1 子场群合计期间长度或相当于大于所述合计期间长度的子场期间的第 2 子场群，把所述第 1 子场群及所述第 2 子场群的边界作为基准点，从所述基准点在所述第 1 子场群定位侧及所述第 2 子场群定位侧，根据所述灰度数据依次选择子场期间；

驱动步骤，在选择所述子场期间内使所述电光元件处于导通状态。

一种电光元件的驱动装置，在对应于这样的灰度数据的期间，所述灰度数据是规定电光元件通过帧期间应显示的灰度，通过使所述电光元件处于导通状态，使在所述电光元件上显示所述灰度，其特征在于，包含：

选择电路，将1帧分成多个子场群期间，具有，存在与所述灰度数据相互对应连续的多个子场期间的第1子场群，和位于所述第1子场群前或后，具有多个实质上相对相当于所述第1子场期间合计期间长度或相当于大于所述合计期间长度的子场期间的第2子场群，过所述第1子场期间及所述第2子场期间边界作为基准点，从所述基准点在所述第1子场群定位侧及第2子场群定位侧根据所述灰度数据依次选择子场期间；

驱动电路，在所选择的所述子场期间内使所述电光元件处于导通状态。

附图说明

图1是示出第1实施例的电光装置的结构图。

图2是示出在第1实施例的显示部上已被设置的像素的结构图。

图3是示出第1实施例的电光装置的结构图。

图4是示出第1实施例的数据线驱动电路的结构图。

图5是示出第1实施例的启动脉冲发生电路的结构图。

图6是示出第1实施例的启动脉冲发生电路的工作的时序图。

图7是示出第1实施例的数据变换电路的结构图。

图8是示出第1实施例的译码器使用的真值表的图。

图9是示出第1实施例的信号的波形的时序图。

图10是示出第1实施例的子场的图。

图11是示出第1实施例的应用例的子场的图。

图12是示出第1实施例的应用例的启动脉冲发生电路的结构图。

图13(a)是示出第1实施例的灰度-透过率特性的图，(b)是示出应用例的灰度-透过率特性的图。

图14是例示应用例中使分割数不均匀的情况的图。

图15是例示应用例中使应分割的子场不同的情况的图。

图16是示出第2实施例的启动脉冲发生电路的结构图。

图17是示出第2实施例的数据变换电路的结构图。

图18是示出第2实施例的信号的波形的时序图。

图19是示出第2实施例的子场的图。

图 20 是示出第 3 实施例的启动脉冲发生电路的结构图。

图 21 是示出第 3 实施例的数据变换电路的结构图。

图 22 是示出第 3 实施例的电光装置的工作图。

图 23 是示出第 3 实施例的子场的图。

5 图 24 是示出第 4 实施例的子场的图。

图 25 是示出第 5 实施例的子场的图。

图 26 是例示第 5 实施例中使分割数不均匀的情况的图。

图 27 是示出第 6 实施例的数据变换电路的结构图。

图 28 是示出第 6 实施例的译码器使用的真值表的图。

10 图 29 是示出第 6 实施例的信号的波形的时序图。

图 30 是示出第 6 实施例的子场的图。

图 31 是示出第 6 实施例的各帧中的选择模式的图。

图 32 是示出第 6 实施例的数据变换电路的结构图。

图 33 是示出第 6 实施例的子场的图。

15 图 34 是示出第 6 实施例的各帧中的选择模式的图。

图 35 是示出第 7 实施例的电子装置的结构图。

图 36 是示出投影仪、便携型的计算机和移动电话机的结构的图。

具体实施方式

以下，参照附图说明本发明的实施例。

20 [第 1 实施例]

说明使用了作为本发明的像素的驱动方法的子场驱动方法的电光装置。

图 1 示出第 1 实施例的电光装置的结构。该电光装置在元件基板与对置基板间呈矩阵状具备多个像素，在 1 帧、即 1 帧的期间内，在
25 垂直方向上依次进行同时选择在行方向 (X) 上并排的规定数目的像素的工作、即进行线顺序选择，同时通过对像素施加规定灰度用的信号、即 0 或 $\pm V$ ，使各像素显示上述灰度。更详细地说，上述电光装置例如在构成 1 帧的多个子场的每个子场中选择在一行上已被排列的规定数目的像素。通过在某个子场中对上述像素施加电压，在 1 帧内对上述
30 像素进行脉宽调制。由此，改变对上述像素施加的电压有效值，可使上述像素在 1 帧间显示灰度。

以下，将施加 $\pm V$ 称为“导通”，将施加 0 称为“断开”。再有，

必须对液晶进行交流驱动，故从灰度的观点来看， $+V$ 的施加和 $-V$ 的施加实质上为同一意义。

图 10 示出子场。1 帧 (1F)，如图 10 中所示那样，由子场 SF1 ~ SF7 构成。将子场 SF1 ~ SF3 的长度的加权系数设定得较小，另一方面，
5 将子场 SF5 ~ SF7 的长度的加权系数设定得较大。例如，如果设想利用 4 比特将对电光装置供给的规定像素应显示的灰度的灰度数据定为 16 级灰度，则子场 SF1 ~ SF3 的长度相当于「1」级灰度，另一方面，子场 SF5 ~ SF7 的长度相当于「4」级灰度。即，子场 SF5 ~ SF7 的长度实质上相当于合计了 3 个子场 SF1 ~ SF3 的合计的长度和这些长度中的 1
10 个子场的长度的长度。为了供给与液晶的驱动有关的阈值电压 V_{th} ，使在上述子场 SF1 ~ SF3 与上述子场 SF5 ~ SF7 之间设置了的子场 SF4 与灰度无关地常时地成为导通状态。

子场 SF5 ~ SF7 (中的像素) 的导通/断开状态由上述 4 比特的灰度数据的高位 2 比特来决定。换言之，子场 SF5 ~ SF7 按照上述高位 2
15 比特沿从子场 SF5 到子场 SF7 的方向依次被选择。例如，在高位 2 比特为“00”时，使子场 SF5 ~ SF7 的全部成为断开状态，为“01”时，只使子场 SF5 成为导通状态，为“10”时，使子场 SF5 和 SF6 成为导通状态，为“11”时，使子场 SF5 ~ SF7 的全部成为成为导通状态。

子场 SF1 ~ SF3 的导通/断开状态由上述 4 比特的灰度数据的低位 2
20 比特来决定。换言之，子场 SF1 ~ SF3 按照上述低位 2 比特沿从子场 SF3 到子场 SF1 的方向依次被选择。例如，在低位 2 比特为“00”时，使子场 SF1 ~ SF3 的全部成为断开状态，为“01”时，只使子场 SF3 成为导通状态，为“10”时，使子场 SF2 和 SF3 成为导通状态，为“11”时，使子场 SF1 ~ SF3 的全部成为成为导通状态。

25 如果更详细地叙述子场 SF5 ~ SF7 和子场 SF1 ~ SF3 的导通/断开的通常状态，则例如在灰度数据为规定「9」级灰度的“1001”时，如图 10 中所示那样，使子场 SF5 和 SF6 成为导通状态，而且使子场 SF3 成为导通状态。此外，例如在灰度数据为规定「14」级灰度的“1110”时，如图 10 中所示那样，使子场 SF5 ~ 7 的全部成为导通状态，而且
30 使子场 SF2 和 SF3 成为导通状态。

在此，如果设想将规定 2 的 N 次方 (N 是 2 以上的整数) 的灰度级数的灰度的 N 比特的灰度数据分成高位 M 比特 (M 是比 N 小的正整数)

和低位 $(N-M)$ 比特的情况, 则与上述低位 $(N-M)$ 比特对应的多个上述第 1 子场的个数和与上述高位 M 比特对应的多个上述第 2 子场的个数分别为 $(2^{N-M}-1)$ 个、 (2^M-1) 个, 再者, 如果设想上述第 1 子场的加权系数为 α , 则上述第 2 子场的加权系数为 $\alpha 2^{N-M}$ 。

- 5 如上所述, 根据上述灰度数据, 从实质上互相邻接的子场 SF5 和 SF3 间的边界(基准点)起、换言之, 从子场 SF4 (的后端)起, 在子场 SF1 或子场 SF7 的方向上顺序地选择互相连续的多个子场 (SF5 ~ SF7) 和互相连续的多个子场 (SF1 ~ SF3)。即, 从帧期间的中央起, 朝向外侧依次选择上述子场 SF1 ~ SF3、子场 SF5 ~ SF7。因而, 可与灰度数据无关地连续地选择应成为导通状态的子场, 由此, 可避免因子场的非连续性引起的灰度的不良情况的发生。

此外, 通过在高位比特的子场与低位比特的子场的边界上设置应常时地导通的子场 SF4, 在维持了上述的连续性的基础上, 因为可对液晶施加与液晶的特性对应的电压有效值, 故能可靠地进行灰度控制。

- 15 返回到图 1, 电光装置, 如图 1 中所示, 包含: 显示部 101a; 振荡电路 150; 时序信号生成电路 200; 数据变换电路 300; 扫描线驱动电路 130; 以及数据线驱动电路 140。

- 20 在显示部 101a 上, 上述多个像素 110 被配置成 m 行 $\times$ n 列, 选择该多个像素 110 用的扫描线 112 在 X (行) 方向上延伸地被形成, 另一方面, 对上述多个像素 110 供给规定上述灰度的数据信号用的数据线 114 在 Y (列) 方向上延伸地被形成。

- 25 在时序信号生成电路 200 中, 根据从高位装置(未图示)供给的垂直同步信号 V_s 、水平同步信号 H_s 和输入灰度数据 $D_0 \sim D_3$ 的点时钟信号 $DLCK$ 以及从振荡电路 150 供给的读出时序的基本时钟 $RCLK$, 生成图 1 中示出的信号 $LCOM$ 、 FR 、 DY 、 CLY 、 LP 和 CLX 。

- 30 驱动信号 $LCOM$ 是为了驱动上述多个像素 110 而对对置基板的对置电极施加的恒定电位(零电位)。交流化信号 FR 在每 1 帧中指示使对液晶的施加电压的极性反转的时序。启动脉冲 DY 指示各子场 SF1 ~ SF7 的位置。时钟信号 CLY 用于规定扫描侧 (Y 侧) 的水平扫描期间。门锁脉冲 LP 规定水平扫描期间 (1H)。时钟信号 CLX 是显示用的点时钟信号。

数据变换电路 300 供给以 4 比特规定 16 级灰度的灰度数据 $D_0 \sim$

D3。在此，例如 D3 是最高位比特，另一方面，D0 是最低位比特。数据变换电路 300 根据上述灰度数据 D0~D3 生成数据信号 Ds，将该数据信号 Ds 输出给数据线驱动电路 140。

5 扫描线驱动电路 130 根据从上述时序信号生成电路 200 输出的信号 DY 和 CLY，对在上述显示部 101a 中包含的 m 条扫描线 112 分别供给扫描信号 G1、G2、G3、...、Gm，在水平扫描期间 1H 的期间内多次选择上述 m 条扫描线 112 的每一条，更具体地说，在 1 帧例如由图 10 中示出的 7 个子场构成时，在 1 帧内 7 次选择各扫描线 112。数据线驱动电路 140 根据从上述时序信号生成电路 200 输出的信号 FR、LP 和
10 CLX 以及从上述数据变换电路 300 输出的数据信号 Ds，对与已被选择的扫描线 112 有关的 1 行部分的像素 110 经 n 条数据线 114 分别供给数据信号 d1、d2、d3、...、dn。

图 2(a) 示出在显示部中已被设置的像素的结构。如图中所示，薄膜晶体管 (TFT) 116 的栅、源和漏分别连接到上述扫描线 112、上述数据线 114 和像素电极 118 上，在像素电极 118 与对置电极 108 之间夹持了作为电光材料的液晶 105。在像素电极 118 与对置电极 108 之间形成了保持电荷用的蓄积电容 119。
15

为了减轻对像素电极 118 的施加电压与对数据线 114 的施加电压之间的偏移电压，与图 2(a) 中示出的结构的像素相比，希望作成图 2(b) 中示出的互补地组合了 P 沟道型晶体管和 N 沟道型晶体管的结构的像素。如图 2(a) 中所示，在使用了一方的沟道型的晶体管的情况下，偏移电压成为必要的。
20

图 3(a)、(b) 示出电光装置的结构。该电光装置 100 除了图 1 中示出的结构要素外，例如还具备密封材料 104、遮光膜 106、偏振片、取向膜和滤色片。
25

图 4 示出数据线驱动电路。图 1 中示出的数据线驱动电路 140，如图 4 中所示，由 X 移位寄存器 1402、第 1 门锁电路 1404、第 2 门锁电路 1406、电位选择电路 1408 构成。

X 移位寄存器 1402 按照从上述时序信号生成电路 200 供给的时钟信号 CLX，将从时序信号生成电路 200 供给的门锁脉冲 LP 作为门锁信号 S1、S2、S3、...、Sn 依次供给第 1 门锁电路 1404。
30

第 1 门锁电路 1404 在上述门锁信号 S1、S2、S3、...、Sn 的下降

沿处依次门锁从数据变换电路 300 输出的上述数据信号 D_s 。第 2 门锁电路 1406 在上述门锁脉冲 LP 的下降沿处一起门锁由第 1 门锁电路 1404 已门锁的上述数据信号 D_s ，传送给电位选择电路 1408。

5 电位选择电路 1408 根据从时序信号生成电路 200 输出的上述交流化信号 FR，将上述已门锁的上述数据信号 D_s 变换为数据信号 d_1 、 d_2 、 d_3 、...、 d_n ，施加到数据线 114 上。即，在交流化信号 FR 为低电平时，将数据信号 d_1 、 d_2 、 d_3 、...、 d_n 的高电平变换为 $+V_1$ ，另一方面，在交流化信号 FR 为高电平时，将数据信号 d_1 、 d_2 、 d_3 、...、 d_n 的高电平变换为 $-V_1$ 。不管交流化信号 FR 为低电平还是高电平，都将数据信号
10 d_1 、 d_2 、 d_3 、...、 d_n 的低电平变换为 0 电位。

图 5 示出启动脉冲发生电路的结构，此外，图 6 是示出启动脉冲发生电路的工作的时序图。启动脉冲发生电路 210 被设置在图 1 中示出的时序信号生成电路 200 中，生成启动脉冲 DY。

启动脉冲发生电路 210，如图 5 中所示，由计数器 211、比较器 212、
15 多路器 213、环形计数器 214、D 触发器 215 和 OR（“或”）电路 216 构成。

计数器 211 对与时钟信号 CLY 同步的行时钟信号 LCLK 进行计数，其计数值被 OR 电路 216 的输出信号复位。

环形计数器 214 对启动脉冲 DY 的数目进行计数，多路器 213 根据
20 环形计数器 214 的计数结果 S_{214} ，有选择地输出表示子场 SF1~SF7 的时间的计数数据 D_{c1} 、 D_{c2} 、...、 D_{c7} 。

比较器 212 比较计数器 211 的计数值 S_{211} 与多路器 213 的输出数据值 S_{213} ，在两者一致时，输出高电平的一致信号 S_{212} 。比较器 212 在计数器 211 的计数值 S_{211} 达到子场的划分点时，输出一致信号
25 S_{212} 。因为该一致信号经 OR 电路 216 被反馈给计数器 211 的复位端子，故计数器 211 从子场的划分点起再次开始计数。

D 触发器 215 利用行时钟信号 LCLK 门锁 OR 电路 216 的输出信号，生成启动脉冲 DY。

对 OR 电路 216 的另一个输入端在帧的开始时供给只在行时钟信号
30 LCLK 的 1 个周期的期间内成为高电平的复位信号 RESET。由此，计数器 211 的计数值在帧的开始时刻被复位。

如果一致信号 S_{212} 上升，则首先在行时钟信号 LCLK 的上升沿的

时刻处，启动脉冲 DY 上升。另一方面，利用上述行时钟信号 LCLK 的上升，因为计数值 S211 与输出数据值 S213 不一致，故一致信号 S212 成为低电平。因而，在其次行时钟信号 LCLK 上升了时，因为该低电平的一致信号 S212 被 D 触发器 215 门锁，故启动脉冲 DY 成为低电平。

5 这样，在各子场的最初，输出启动脉冲 DY。

图 7 示出数据变换电路的结构。图 1 中示出的数据变换电路 300 包含：写入地址控制部 310；译码器 312；多个存储器块 321～327；显示地址控制部 330；以及 OR 电路 332。

如果对译码器 312 输入灰度数据 D0～D3，则将上述灰度数据 D0～
10 D3 变换为作为与各子场 SF1～SF3、SF5～SF7 的导通/断开状态对应的比特数据的子场数据 SD1～SD3、SD5～SD7。多个存储器块 321～327 分别为了存储子场数据 SD1～SD3、SD5～SD7 而被设置，与元件基板 101 的显示区域（m 行×n 列）对应地分别具有 m×n 比特的存储空间。存储器块 321～327 非同步地且独立地执行写入和读出工作。

15 写入地址控制部 310 与垂直同步信号 Vs、水平同步信号 Hs 和点时钟信号 DLCK 同步地对各存储器块供给写启动信号 WE 和写入地址 WAD。即，写入地址控制部 310 对点时钟信号 DLCK 进行向上计数，将该计数结果作为写入地址 WAD 输出，同时在每次写入地址 WAD 确定时，输出写启动信号 WE。此外，写入地址控制部 310 的计数结果在每次输入垂
20 直同步信号 Vs 时被复位。由此，对各存储器块 321～327 供给依次对 m×n 比特的存储空间进行存取的该写入地址 WAD，在与对应的存储器块内的显示位置对应的地址中依次存储子场数据 SD1～SD3、SD5～SD7。

显示地址控制部 330 的上述各子场期间一旦开始，则输出对对应的显示行的比特数据进行存取的地址信号 RAD。地址信号 RAD 与时钟信
25 号 CLX 同步地根据显示列数进行「n-1」次加 1。由此，输出对于对应的显示行依次对第 1 列～第 n 列的比特进行存取那样的地址信号 RAD。

读出信号 RD1～3、RD5～7 在各自对应的子场 SF1～SF3、SF5～SF7 的期间中常时地成为启动状态，在除此以外的子场期间中成为断开状态。由此，在各子场 SF1～SF3、SF5～SF7 中，只有对应的一个存储器
30 块成为可读出的状态，其它的存储器块成为禁止读出的状态。由此，子场 SF1 一旦开始，则从存储器块 321 依次读出 m 行×n 列的子场数据 SD1。

在子场 SF2、SF3 中，也同样地对存储器块 322、323 进行存取，分别依次读出 m 行 $\times$ n 列的子场数据 SD2、SD3。其次，在子场 SF4 中，将导通信号 S-on 保持为高电平。再有，在子场 SF4 以外的期间中，将导通信号 S-on 保持为低电平。其次，在子场 SF5 ~ SF7 中，也同样地对存储器块 325 ~ 327 进行存取，分别依次读出 m 行 $\times$ n 列的子场数据 SD5 ~ SD7。OR 电路 332 将这些子场数据 SD1 ~ SD3、SD5 ~ SD7 与导通信号 S-on 的逻辑和作为数据信号 Ds 输出。

图 8 示出译码器使用的真值表。译码器 312 使用的该真值表示出灰度数据与规定子场 SD1 ~ SD3、SD5 ~ SD7 的导通/断开的子场数据 (SD1 ~ SD3、SD5 ~ SD7) 中的 1 或 0 的对应关系。例如，为了表示「5」级灰度 (0101)，因为子场数据 SD3 和 SD5 是 1，故子场 SF3 和 SF5 成为导通状态。

图 9 示出第 1 实施例的信号的波形。在交流化信号 FR 为低电平的 1 帧 (1F) 中，如果供给启动脉冲 DY，则利用按照由扫描线驱动电路 130 进行的时钟信号 CLY 的传送，在期间 (t) 中依次排他地输出扫描信号 G1、G2、G3、...、Gm。将期间 (t) 设定为比最短的子场 SF1 更短的期间。

扫描信号 G1、G2、G3、...、Gm 分别具有与时钟信号 CLY 的半周期相当的脉冲宽度，还成为下述的结构：在被供给了启动脉冲 DY 后，在时钟信号 CLY 最初地上升之后，至少延迟时钟信号 CLY 的半周期来输出与从上数起第 1 条扫描线 112 对应的扫描信号 G1。因而，在被供给启动脉冲 DY 之后到输出扫描信号 G1 为止，对数据线驱动电路 140 供给门控脉冲 LP 的 1 个单拍脉冲 (G0)。

首先，如果对数据线驱动电路 140 供给该门控脉冲 LP 的 1 个单拍脉冲 (G0)，则利用按照数据线驱动电路 140 中的时钟信号 CLX 的传送，在水平扫描期间 (1H) 中依次排他地输出门控信号 S1、S2、S3、...、Sn。再有，门控信号 S1、S2、S3、...、Sn 分别具有与时钟信号 CLX 的半周期相当的脉冲宽度。

图 4 中的第 1 门控电路 1404 在门控信号 S1 的下降处，门控对与从上数起第 1 条扫描线 112 与从左数起第 1 条数据线 114 的交叉点对应的像素 110 的数据信号 Ds，其次，在门控信号 S2 的下降沿处，门控对与从上数起第 1 条扫描线 112 与从左数起第 2 条数据线 114 的交叉

点对应的像素 110 的数据信号 D_s ，以下，同样地门锁对与从上数起第 1 条扫描线 112 与从左数起第 n 条数据线 114 的交叉点对应的像素 110 的数据信号 D_s 。

由此，首先，利用第 1 门锁电路 1404，以点顺序的方式门锁在图 1 中与从上数起第 1 条扫描线 112 的交叉点对应的 1 行像素部分的数据信号 D_s 。再有，数据变换电路 300 与由第 1 门锁电路 1404 进行的门锁的时序相一致地将各像素的灰度数据 $D_0 \sim D_3$ 变换为数据信号 D_s 而输出。

其次，如果时钟信号 CLY 下降，输出扫描信号 G_1 ，则在图 1 中从上数起第 1 条扫描线 112 被选择的结果，与该扫描线 112 的交叉点对应的像素 110 的晶体管 116 全部成为导通。

另一方面，利用该时钟信号 CLY 的下降沿来输出门锁脉冲 LP 。而且，在该门锁脉冲 LP 的下降沿时刻中，第 2 门锁电路 1406 将由第 1 门锁电路 1404 以点顺序的方式已被门锁的数据信号 D_s 作为数据信号 d_1 、 d_2 、 d_3 、...、 d_n 经电位选择电路 1408 一起供给对应的数据线 114 的每一条。

因此，在从上数起第 1 行的像素 110 中，可同时进行数据信号 d_1 、 d_2 、 d_3 、...、 d_n 的写入。

与该写入并行地，由第 1 门锁电路 1404 以点顺序的方式门锁在图 1 中与从上数起第 2 条扫描线 112 的交叉点对应的 1 行像素部分的数据信号 D_s 。而且，到输出与第 m 条扫描线 112 对应的扫描信号 G_m 之前，重复以后同样的工作。即，在输出某个扫描信号 G_i (i 为满足 $1 < i < m$ 的整数) 的 1 个水平扫描期间 (1H) 中，并行地进行对于与第 i 条扫描线 112 对应的像素 110 的 1 行部分的数据信号 d_1 、 d_2 、 d_3 、...、 d_n 的写入和对于与第 $(i+1)$ 条扫描线 112 对应的像素 110 的 1 行部分的数据信号 D_s 的点顺序的门锁。再有，在下一个子场 SF2 中的写入之前，保持写入到像素 110 中的数据信号。

以下，在每次供给规定子场的开始的启动脉冲 DY 时，重复同样的工作。再者，即使在经过 1 帧后交流化信号 FR 反转至高电平的情况下，也在各子场中重复同样的工作。

〔第 1 实施例的应用〕

在上述的第 1 实施例中，即使在各子场的开始时利用晶体管 116

的导通将指示导通的电压 $+V_1$ 或 $-V_1$ 的数据信号施加到像素电极 118 上（导通像素写入），因在像素电极 118 与对置电极 108 之间夹持了液晶 105 而导致的一种电容性的缘故，该像素电极 118 的电压实际上不立即变成该数据信号的电压。而且，各子场中的晶体管 116 的导通期间与在 1 帧中进行 1 次垂直扫描的通常的驱动相比，是极短的。因此，在 1 次的写入工作中，应使之导通的像素的像素电极 118 中的电压达不到 $+V_1$ 或 $-V_1$ 的状态的可能性较高。换言之，设想随 1 帧中的导通像素写入的次数增多，像素电极 118 的电压接近于 $+V_1$ 或 $-V_1$ 。

因此，理想地说，像素的灰度在 1 帧中只应依赖于导通的子场的总期间，但实际上，也依赖于在每一帧中的导通像素写入的次数的趋势较强。

但是，在第 1 实施例 1 中，1 帧中的导通像素写入的次数，在图 10 中，如在各子场的开始期间中用纵粗线所示那样，在灰度 0、1、2、3 中，分别为 1 次、2 次、3 次、4 次，按照灰度，顺序地各增加 1 次，而在与灰度 3 相比高 1 级的灰度 4 中，变成 2 次，反而变为减少 2 次，其后，在灰度 5、6、7 中，再次按照灰度，顺序地各增加 1 次。同样，相对于在灰度 7 中为 5 次，在灰度 8 中变成 3 次，相对于在灰度 11 中为 6 次，在灰度 12 中变成 4 次，分别减少了 2 次。

即，在第 1 实施例 1 中，在每 1 帧中的导通像素写入的次数不是根据灰度均匀地增加。

因此，在第 1 实施例 1 中，如图 13(a) 中所示，存在对像素已指示的灰度（指示灰度）和实际的像素的灰度（透过率或反射率）成为具有部分地接近于平坦的部分的阶梯状的情况。详细地说，在指示灰度 3、4 中，发生透过率或反射率几乎没有差别的现象。在指示灰度 7、8 相互间和指示灰度 11、12 相互间也发生同样的现象。而且，由于这样的现象使已指示的灰度与实际的灰度产生差别，故使作为显示装置的灰度再现特性下降了。

为了防止这样的灰度再现特性的下降，在本应用例中，如下述那样改善规定各像素的导通断开时间的子场的设定。

即，在将灰度数据分割为高位比特和低位比特时，这样来进行改善：在具有与该高位比特的最低位比特的加权系数相当的期间长度的同时，将与由该高位比特能表现的最大值相当的个数的第 2 子场分割

为 2 以上，在已分割的子场中，进行同一内容的写入工作。

如果将这样的应用例应用于将 4 比特的灰度数据分割为低位 2 比特和高位 2 比特的上述第 1 实施例，则如图 11 中所示，将子场 SF1 ~ SF3 的期间长度定为「1」时，将具有「4」的期间长度的子场 SF5 进行 2 分割，成为在例如具有「1」和「3」的期间长度的子场 SF5a 和 SF5b，
5 同时在已分割的子场中，进行同一内容的写入工作。同样，对于子场 SF6 和 SF7 的每一个，也分别分割为子场 SF6a、SF6b 和 SF7a、SF7b，与此同时，在已分割的子场中，进行同一内容的写入工作。

如果这样来设定子场，则 1 帧中的导通像素写入的次数，例如在
10 比灰度 3 高 1 级的灰度 4 中，变成 3 次，减少部分为 1 次即可。同样，在灰度 7 中为 6 次，而在灰度 8 中变成 5 次，此外，在灰度 11 中为 8 次，而在灰度 12 中变成 7 次，分别归结为减少 1 次。

因而，在应用例中，可减少实际的灰度中的对于写入次数的依存性（实际的灰度不仅依赖于在 1 帧中导通的子场的总期间、而且也依
15 赖于导通像素写入的次数的性质）。

其结果是，如图 13 (b) 中所示，消除了指示灰度与实际的像素的灰度中的部分地平坦的部分，可防止灰度再现特性的下降。

在此，将启动脉冲发生电路 210 作成图 12 中示出的那样的结构，利用在已分割的子场的期间的开始时分别输出上述的启动脉冲 DY 的结
20 构，可容易地完成子场的分割。

即，作成下述的结构即可：对多路器 213 供给表示子场 SF5a、SF5b、SF6a、SF6b、SF7a、SF7b 的各时间的计数数据 Dc5a、Dc5b、Dc6a、Dc6b、Dc7a、Dc7b，来代替图 5 的计数数据 Dc5、Dc6、Dc7，比较器 212 比较计数器 211 的计数值 S211 与多路器 213 的输出数据值
25 S213，在两者一致时，输出成为高电平的一致信号 S212。

此外，在子场 SF5a、SF5b 中，由于分别供给与分割前的子场 SF5 相同的数据信号 Ds 即可，故显示地址控制部 330 在整个子场 SF5a、SF5b 中对存储器块 325 输出 2 次地址信号 RAD 即可，同样，显示地址控制部 330 在整个子场 SF6a、SF6b 中对存储器块 326 输出 2 次地址信号 RAD 即可，显示地址控制部 330 在整个子场 SF7a、SF7b 中对存储器块 327 输出 2 次地址信号 RAD 即可。
30

再有，可对与用灰度数据中的高位 2 比特表示的加权系数对应的

上述第 2 子场期间 SF5、SF6 和 SF7 的每一个例如进行 3 分割来代替 2 分割。此外，也可例如对某个第 2 子场期间进行 2 分割，对其它的子场期间进行 3 分割，使之在第 2 子场期间相互间成为互不相同的分割数，来代替一律对第 2 子场期间进行 2 分割。

5 在第 2 子场期间相互间使分割数不同的情况下，关于该高位比特中的与某个比特对应的子场的分割数，希望将其设定得不比对应于与其相比为低位的比特的子场的分割数大。换言之，关于第 2 子场的分割数，希望越接近于与第 1 子场的边界（基准点）（即，对应的比特的权重越小），越将其设定得大。

10 例如，在上述应用例中，关于子场 SF5、SF6 和 SF7 的分割数，如在图 14 中例示的那样，希望将这些子场的分割数设定为 $SF5 \geq SF6 \geq SF7$ 。在此，在图 14 中，在将子场 SF1 ~ SF3 的期间长度定为「1」时，具有「4」的期间长度的子场 SF5 分别 3 分割为具有「1」、「1」和「2」的期间长度的子场 SF5a、SF5b 和 SF5c。关于子场 SF6、
15 SF7，也同样地进行了 3 分割。为了以这种方式进行 3 分割，如在上述的应用例中已说明的那样，通过在启动脉冲发生电路 210 中变更对多路器 213 供给的计数数据的同时，控制显示地址控制部 330 中的存取即可实现。

20 这样，越接近于与第 1 子场的边界就越将第 2 子场的分割数设定得大的原因如下。即，在各子场中的晶体管 116 的导通期间与在 1 帧中进行 1 次垂直扫描的通常的驱动相比是极短的。因此，在 1 次的写入工作中，成为应使之导通的像素的像素电极 118 中的电压达不到 +V1 或 -V1 的状态，特别是往往在低温状态下发生。换言之，设想随 1 帧中的导通像素写入的次数增多，像素电极 118 的电压接近于 +V1 或
25 -V1，在某个次数中饱和。因此，如果在接近于第 2 子场的边界处增加分割数而成为大致饱和的写入次数，则可不增加在其以上的写入次数。

30 再有，关于第 2 子场的分割，也可不一定考虑上述原因。例如，如在图 15 中所示那样，可只分割第 2 子场期间 SF5 ~ SF7 中的位于中间的第 2 子场期间 SF6，同时不分割剩下的第 2 子场期间 SF5 和 SF7，或者，也可只分割第 2 子场期间 SF5 ~ SF7 中的离上述边界最远的第 2 子场期间 SF7，同时不分割剩下的第 2 子场期间 SF5 和 SF6。即，也

可只分割第 2 子场期间 SF5 ~ SF7 中的任意的第 2 子场期间。

关于第 2 子场的分割比率,也可不像图 11、图 14 和图 15 那样分割。例如,也可将例如具有「4」的期间长度的子场如「1.2」和「2.8」那样来 2 分割。

- 5 但是,考虑子场 SF1 ~ SF4 的期间长度为「1」这样的关系,将子场 SF5a、SF5b 等的期间设定为该期间的整数倍的期间长度的做法、即第 2 子场的分割期间以第 1 子场期间的某一个为单位的做法在可不对多路器 213 供给伴随小数的计数数据方面认为是有利的。

〔第 2 实施例〕

- 10 参照图 16 ~ 图 19,说明第 2 实施例的电光装置。

图 19 示出第 2 实施例的子场。从图 19 与表示第 1 实施例的子场的图 10 的比较可知,在第 2 实施例的的帧 1F 中,附加了与灰度数据无关地成为断开状态的子场 SF8。

- 15 图 16 示出第 2 实施例的启动脉冲发生电路的结构,图 17 示出第 2 实施例的数据变换电路的结构,图 18 示出第 2 实施例的信号的波形。第 2 实施例的电光装置中为了使用上述子场 SF8 而工作,具有图 16 中示出的启动脉冲发生电路 210 和在图 17 中示出的数据变换电路 300。在启动脉冲发生电路 210 中,如图 16 中所示,对多路器 213a 供给发生与子场 SF8 对应的期间用的计数数据 Dc8。在数据变换电路 300 中,20 如图 17 中所示,显示地址控制部 330a 只在启动脉冲 DY 指示子场 SF8 时输出 S-off 信号。

- 25 按照第 2 实施例的电光装置,在为了对灰度进行微调整而必须对子场 SF1 ~ SF7 的某个期间进行若干增减时,因为可通过增减一个只对子场 SF8 的期间需要作上述增减的长度而不增减其它的子场 SF1 ~ SF3、SF5 ~ SF7 的长度来对上述灰度进行微调整,故可容易地进行上述灰度的微调整。

〔第 3 实施例〕

第 3 实施例的电光装置以比第 1 和第 2 实施例的电光装置显示更多的灰度为特征。参照图 20 ~ 图 23,说明第 3 实施例的电光装置。

- 30 图 23 示出第 3 实施例的子场。在第 3 实施例的电光装置中,为了显示对该电光装置输入的 6 比特的灰度数据 D0 ~ D5 规定的 64 级灰度,如图 23 中所示,1 帧(1F)具有 7 个子场 SF1 ~ SF7、7 个子场 SF9 ~

SF15 和子场 SF8。子场 SF1~SF7 的长度具有「1」级灰度的加权系数，子场 SF9~SF15 的长度具有「8」级灰度的加权系数。为了提供由液晶的工作特性规定的阈值电压 V_{th} ，使子场 SF8 与灰度无关地成为常通状态。

- 5 子场 SF1~SF7 的导通/断开状态由灰度数据 D0~D5 的低位 3 比特 (D0~D2) 来规定，另一方面，子场 SF9~SF15 的导通/断开状态由灰度数据 D0~D5 的高位 3 比特 (D3~D5) 来规定。例如，在灰度数据 D0~D5 为表示「10」级灰度的「001010」时，使子场 SF6 和 SF7 为导通状态，而且使子场 SF9 为导通状态，此外，在灰度数据 D0~D5 为表示「28」
10 级灰度的「011100」时，使子场 SF4~SF7 为导通状态，而且使子场 SF9~SF11 为导通状态。

- 15 这样，按照低位比特 (D0~D2) 的值的增加和高位比特 (D3~D5) 的值的增加，通过以子场 SF7 和 SF9 间的实质上的边界为基点朝向帧的外侧的方向顺序地选择子场 SF1~SF7 和子场 SF9~SF15，与第 1 实施例相同，可确保被选择的子场的连续性。

再有，例如也可将 6 比特的灰度数据 D0~D5 分割为高位 2 比特和低位 4 比特，来代替将 6 比特的灰度数据 D0~D5 各分割为 3 比特。

- 20 图 20 示出第 3 实施例的启动脉冲发生电路的结构，图 21 示出第 3 实施例的数据变换电路的结构，图 22 示出第 3 实施例的电光装置的工作。为了进行上述的工作，第 3 实施例的电光装置具有图 20 中示出的启动脉冲发生电路和图 21 中示出的数据变换电路。

- 25 在启动脉冲发生电路 210 中，如图 20 中所示，对多路器 213b 供给发生与子场 SF1~SF15 对应的期间用的计数数据 Dc1~Dc15。在数据变换电路 300 中，对译码器 312b 供给灰度数据 D0~D6，输出子场数据 SD1~SD7、SD9~SD15，此外，显示地址控制部 330b 在启动脉冲 DY 每次指示子场 SF1~SF15 时，输出读出信号 RD1~RD7、RD9~RD15。

〔第 4 实施例〕

参照图 24，说明第 4 实施例的电光装置。

- 30 图 24 示出第 4 实施例的子场。第 4 实施例的电光装置，如图 24 中所示，使在第 1 实施例中已说明的、与灰度数据无关地应成为常通状态的子场 SF4 原则上成为导通状态，另一方面，只在上述灰度数据为 0000 时，使子场 SF4 成为断开状态。由此，可提高对比度，提高图

像品质。

〔第 5 实施例〕

参照图 25, 说明第 5 实施例的电光装置。

图 25 示出第 5 实施例的子场。第 5 实施例的电光装置, 如图 25 5 中所示, 使按照灰度应选择的子场在相互邻接的帧间的边界 F 处连续。换言之, 这样来构成子场, 使得按照灰度顺序地选择第 1 子场和第 2 子场时的边界 (基准点) P 与帧的边界 F 一致。

如果这样做, 则按照灰度在从该边界起相对于时间轴向后方方向上顺序地选择第 1 子场 (SF1 ~ SF3), 按照灰度在从该边界起相对于 10 时间轴向前方方向上顺序地选择第 2 子场 (SF5 ~ SF7), 即分别在与第 1 实施例相反的方向上进行选择。即, 在第 5 实施例中, 子场的选择方向, 从表观上看, 朝向前一帧和后一帧的中央。

因而, 在该第 5 实施例中, 虽然在跨越被选择的子场相邻的 2 个帧的点处与其它的实施例不同, 但由于确保了连续性, 故与其它的实施例相同, 可避免灰度的不良情况的发生。 15

再有, 在该第 5 实施例中, 应用与上述的第 1 实施例的应用例有关的技术 (即, 将第 2 子场相互间分割为 2 个以上的技术) 时的子场例如如图 26 中所示。即, 关于第 2 子场的分割数, 由于越接近于与第 1 子场的边界 P 越将其设定得大, 故从时间轴方向来看, 是相反的, 但 20 子场 SF5、SF6、SF7 的分割数与上述应用例相同, 分别例如为 3 次、2 次、1 次。

〔第 6 实施例〕

现说明第 6 实施例的电光装置。第 6 实施例的电光装置以将在上述的第 1 ~ 第 5 实施例中已说明的确保被选择的子场的连续性的技术 25 与 FRC (帧变化率控制) 调制组合起来为特征。

所谓 FRC 调制, 不是通过 1 个帧期间来显示灰度, 而是指的是通过互相连续的多个帧来显示灰度。例如, 在打算使用 2 个连续的帧来显示 64 级灰度中的「11」级灰度时, 在第 1 个帧中显示「6」级灰度, 在第 2 个帧中显示「5」级灰度。此外, 例如, 在打算使用 3 个连续的 30 帧来显示 64 级灰度中的「11」级灰度时, 在第 1 个帧中显示「4」级灰度, 在第 2 个帧中显示「4」级灰度, 在第 3 个帧中显示「3」级灰度。伴随应显示的灰度如 64 级灰度、128 级灰度、256 级灰度那样越

来越增大，因为不得不缩短显示低灰度用的子场、例如具有与「1」级灰度相当的子场的长度，故 FRC 调制特别适合于高精度地控制显示低灰度用的子场的导通/断开。

在此，构成灰度数据的 N 比特由高位 M 比特 (M 是比 N 小的正的整数) 和低位 $(N-M)$ 比特构成，第 1 子场具有与上述低位 $(N-M)$ 比特中的最低位比特的加权系数相当的第 1 加权系数，第 2 子场具有与上述高位 M 比特中的最低位比特的加权系数相当的第 2 加权系数，如果设想上述多个帧的数目为 F 个，则各帧中的第 1 子场的个数 b 和第 2 子场的个数 c 分别由下述的 (1)、(2) 式来示出。

$$b = (2^{N-M} - 1) / F \dots (1)$$

$$c = (2^N - 1) / F \dots (2)$$

但是，在 (1) 式中，在 $2^{N-M} - 1$ 不能被 F 除尽时 (产生余数时)，作为例外，将个数 b 定为将 1 加到该商的整数部分上的数。

再者，如果将第 1 加权系数设想为 α ，则第 2 加权系数 β 由下述的 (3) 式来示出。

$$\beta = \alpha 2^{N-M} / F \dots (3)$$

此外，如果看 1 个帧，则表示第 1 和第 2 子场的选择/非选择的组合的选择模式 (pattern) 的数目 Z 由下述的 (4) 式来示出。

$$Z = 2^M (b + 1) \dots (4)$$

再者，希望根据上述第 1 和上述第 2 子场数的合计为最小的 M 的最佳解将上述灰度数据分割为高位比特和低位比特。

再有，关于上述式 (1)、(2) 和 (4)，没有考虑应成为上述的常通状态的子场和应成为常断状态的子场。

以下，关于使用 3 个连续的帧显示由 6 比特的灰度数据规定的 64 级灰度的 64 级灰度 3FRC，以将该灰度数据分割为高位 2 比特和低位 4 比特的情况为例进行说明。

此时，由于 $N = 6$ 、 $M = 2$ 、 $F = 3$ ，故根据上述式 (1)， $b = 5$ ，根据上述式 (2)， $c = 3$ ，根据上述式 (3)， $\beta = 5.33\alpha$ ，根据上述式 (4)， $Z = 24$ 。

如果参照图 30 来说明该状态，则将通过 3 个帧应该用灰度数据的低位 4 比特表现的 16 级灰度显示用的 15 个子场分散在该 3 个帧中的结果，在各帧中设置了具有最低位比特的加权系数的 5 个 ($b = 5$) 子

场 SF1 ~ SF5。

另一方面，在各帧中设置了具有与灰度数据的高位 2 比特中的最低位比特的加权系数的 3 个 ($c = 3$) 子场 SF7 ~ SF9。详细地说，在将灰度数据的最低位比特的加权系数定为「1」时，灰度数据的高位 2 比特中的最低位比特的加权系数为「16」，将其分散到 3 个帧中的结果是，子场 SF7 ~ SF9 的期间长度为「5.33」（将子场 SF1 ~ SF5 的期间长度定为「1」时）。

结果，在各帧中设置了与低位 4 比特对应的子场 SF1 ~ SF5、与高位 2 比特对应的子场 SF7 ~ SF9 和应常通的子场 SF6，合计为 9 个子场。

在图 30 中示出了，因为与低位比特对应的子场 SF1 ~ SF5 的个数是 5，另一方面，与高位比特对应的子场 SF7 ~ SF9 的个数是 3，故选择模式为 $24 (= (5 + 1) \times (3 + 1))$ 种。这一点从 $Z = 24$ 也可明白。

图 31 是示出在定为 64 级灰度 3FRC 的情况下在各帧中应选择的选择模式的图表。例如，在灰度数据表示「7」级灰度 (000111) 时，在第 1 帧中，选择该第 1 帧中包含的子场中为了构成图 30 中示出的选择模式 3 所必要的子场，即选择子场 SF3 ~ SF5，在第 2 帧中，选择该第 2 帧中包含的子场中为了构成图 30 中示出的选择模式 2 所必要的子场，即选择子场 SF4 和 SF5，在第 3 帧中，也选择该第 3 帧中包含的子场中为了构成选择模式 2 所必要的子场，即选择子场 SF4 和 SF5。

图 27 是示出 64 级灰度 3FRC 用的数据变换电路的结构图。如该图中所示那样，数据变换电路 300s 与上述的第 1 实施例相同，具有：写入地址控制部 310s；显示地址控制部 330s；帧存储器 321s；以及译码器 312s。

在灰度数据 D0 ~ D5 一度被写入到帧存储器 321s 的存储区中用写入地址 WAD 示出的地址中后，从用读出地址 RAD 示出的地址被读出，被输出给译码器 312s。

译码器 312s 根据由信号 FRD0 · FRD1 特别指定的帧编号中用由信号 SFD0 ~ SFD3 特别指定的子场编号规定的子场期间（详细地说，按照图 28 中示出的真值表），将该灰度数据译码为数据信号 Ds。

按照该数据变换电路 300s，例如，在 3 个帧中由信号 FRD0 · FRD1 特别指定了第 1 帧 FR1、再者、在子场 SF1 ~ SF9 中由信号 SFD0 ~ SFD3 特别指定了子场 SF5 时，将表示「1」级灰度的灰度数据 (000001) 变

换为指示像素应导通的要旨的「1」的数据信号 D_s 。

图 29 示出 64 级灰度 3FRC 的信号的波形。图 29 中示出的信号的波形大致与第 1 实施例的信号的波形相同。

其次,关于使用 2 个帧显示由 6 比特的灰度数据规定的 64 级灰度的 64 级灰度 2FRC,说明将该灰度数据分割为高位 3 比特和低位 3 比特的情况。

此时,由于 $N=6$ 、 $M=3$ 、 $F=2$,故利用上述式(1)的例外, $b=4$,根据上述式(2), $c=7$,根据上述式(3), $\beta=4\alpha$,根据上述式(4), $Z=40$ 。

10 如果参照图 33 来说明该状态,则在各帧中设置了具有灰度数据的最低位比特的加权系数的 4 个($b=4$)子场 SF1~SF4,另一方面,在各帧中设置了与灰度数据的高位 3 比特中的最低位比特的加权系数相当的 7 个($c=7$)子场 SF6~SF12。

再有,在将子场 SF1~SF4 的各期间长度定为「1」时,子场 SF6~SF12 的各期间长度为「4」。

结果是,在各帧中设置了与低位 3 比特对应的 4 个子场 SF1~SF4、与高位 3 比特对应的 7 个子场 SF6~SF12 和应常通的子场 SF5,合计为 12 个子场。

因此,如图 33 中所示,1 帧中的选择模式为 $40(=(4+1)\times(7+1))$ 种。这一点从 $Z=40$ 也可明白。

图 34 是示出在定为 64 级灰度 2FRC 的情况下在各帧中应选择的选择模式的图表。例如,在灰度数据表示「6」级灰度(000110)时,在第 1 帧中,选择该第 1 帧中包含的子场中为了构成图 33 中示出的选择模式 4 所必要的子场,即选择子场 SF1~SF4,在第 2 帧中,选择该第 2 帧中包含的子场中为了构成图 33 中示出的选择模式 3 所必要的子场,即选择子场 SF2~SF4。

再有,关于第 6 实施例,除了使用了 6 比特的灰度数据的 64 级灰度外,当然也可以是使用了 8 比特的灰度数据的 256 级灰度等。

如以上已说明的那样,按照第 6 实施例,通过使用 FRC 调制,可减少在各帧中应设置的、加权系数小的子场的个数,由此,因为可加长上述加权系数小的子场的期间,故可延长对像素的写入时间。由此,高精度地施加对液晶的数据信号变得很容易。

再有，作为第 1 实施例的应用例，通过使用图 11 进行上述的工作，即使在作为本第 6 实施例的 FRC 中，也可将第 2 子场分割为多个来驱动。

〔第 7 实施例〕

5 现说明第 7 实施例的电子装置。

图 35 示出第 7 实施例的电子装置的结构。该电子装置，如图 35 中所示，主要具备：输出图像信号等的显示信息的显示信息输出源 1000；从上述显示信息依次生成数字信号的显示信息处理电路 1002；在上述各实施例中已说明的电光装置 1001；包含驱动该电光装置 1001 10 的上述的扫描线驱动电路 130 和数据线驱动电路 140 的驱动电路 1004；时钟发生电路 1008；以及电源电路 1010。作为第 7 实施例的代表性的电子装置，有投影仪、便携型计算机和移动电话机。

图 36 (a) 示出投影仪的结构、图 36 (b) 示出便携型计算机的结构、图 36 (c) 示出移动电话机的结构。投影仪 1430，如图 36 (a) 15 中所示，作为液晶光调制装置 100R、100G、100B，具有上述电光装置，便携型计算机 1200，如图 36 (b) 中所示，作为显示单元 1206，具备上述的电光装置 100 和背光源，移动电话机 1300，如图 36 (c) 中所示，作为显示部，具备上述的电光装置。

再有，也可考虑液晶的特性等来调整在上述的例子中已设定的各子场的加权系数。此外，在上述的例子中，对于液晶显示装置进行了说明，但也可应用于电致发光 (EL) 显示器、等离子体显示器或数字微镜器件 (DMD) 显示器等的电光元件。

如上所述，按照本发明的像素的驱动方法，因为可确保应选择导通的子场的连续性，故可改善灰度的偏移，可提高图像品质，另外， 25 因为对像素应施加的电压不以高频率来变化，故可减少功耗。

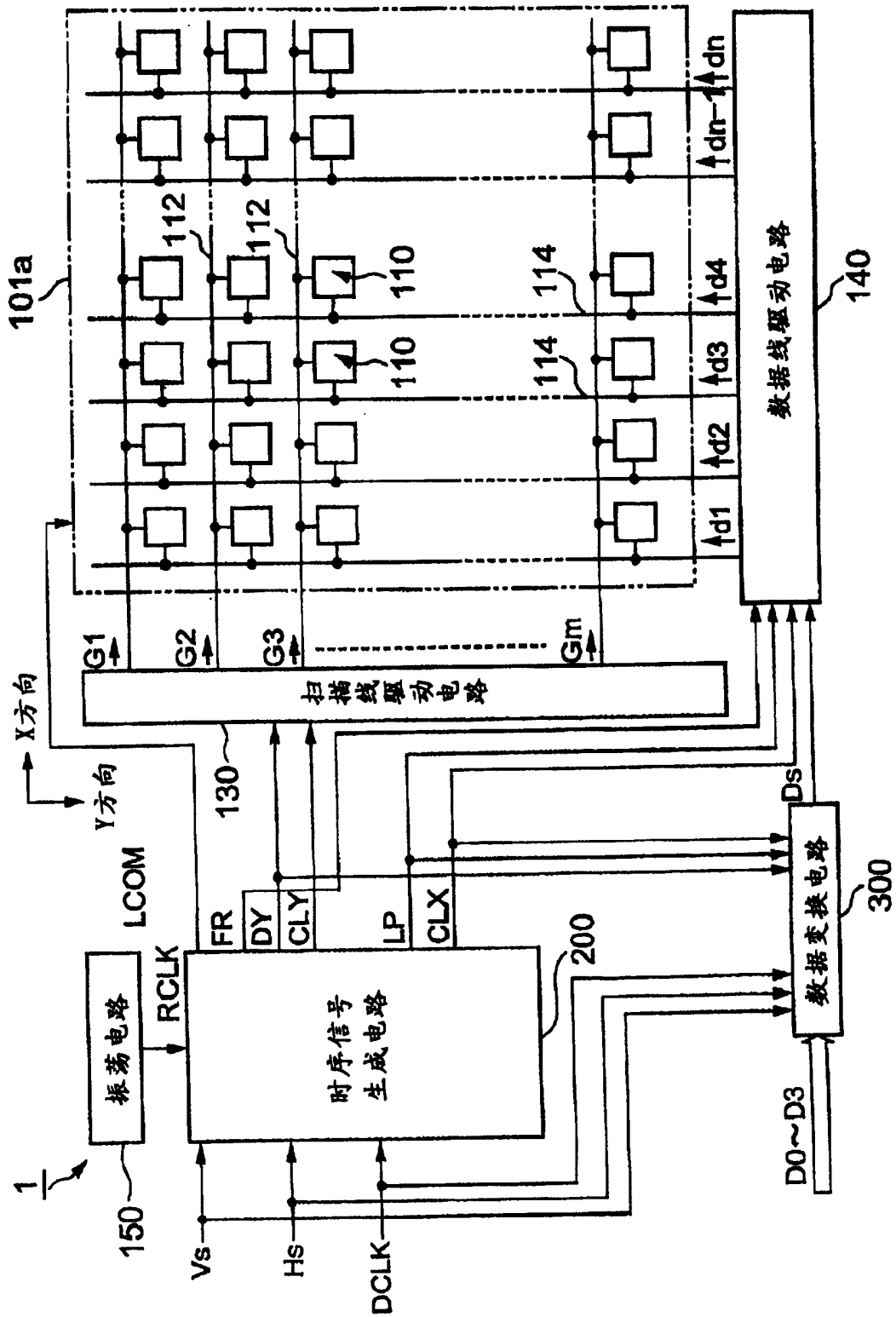


图 1

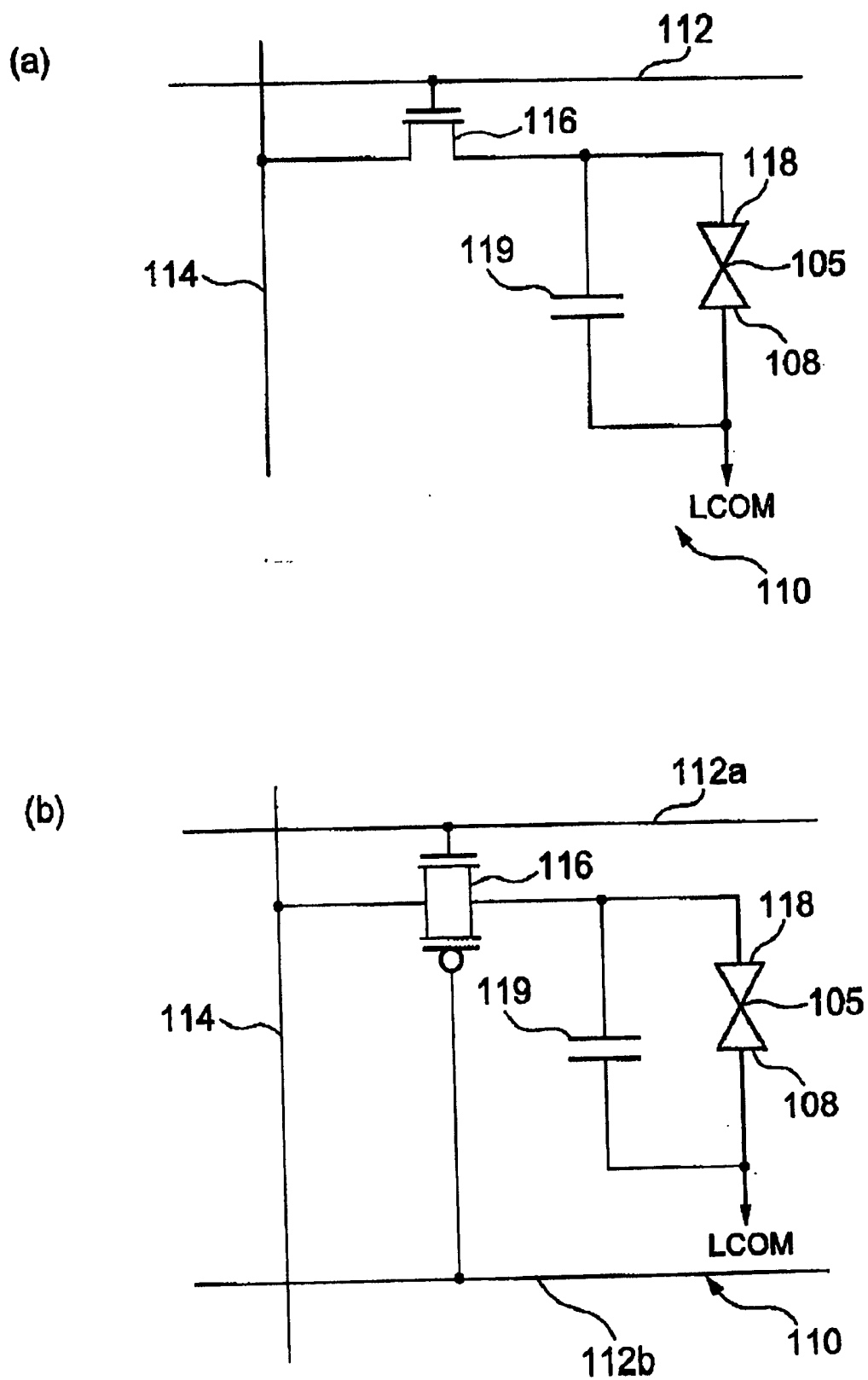


图 2

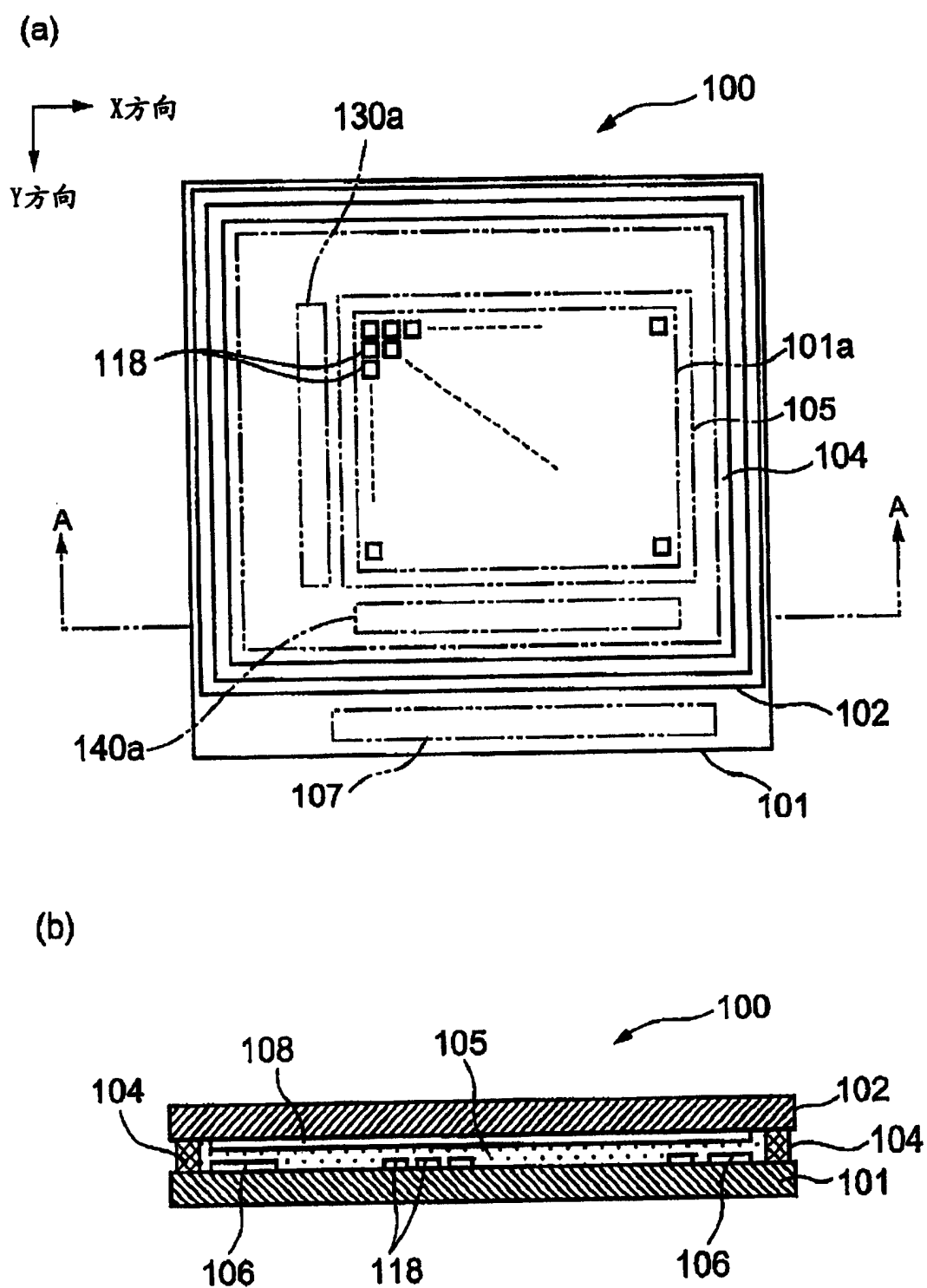


图 3

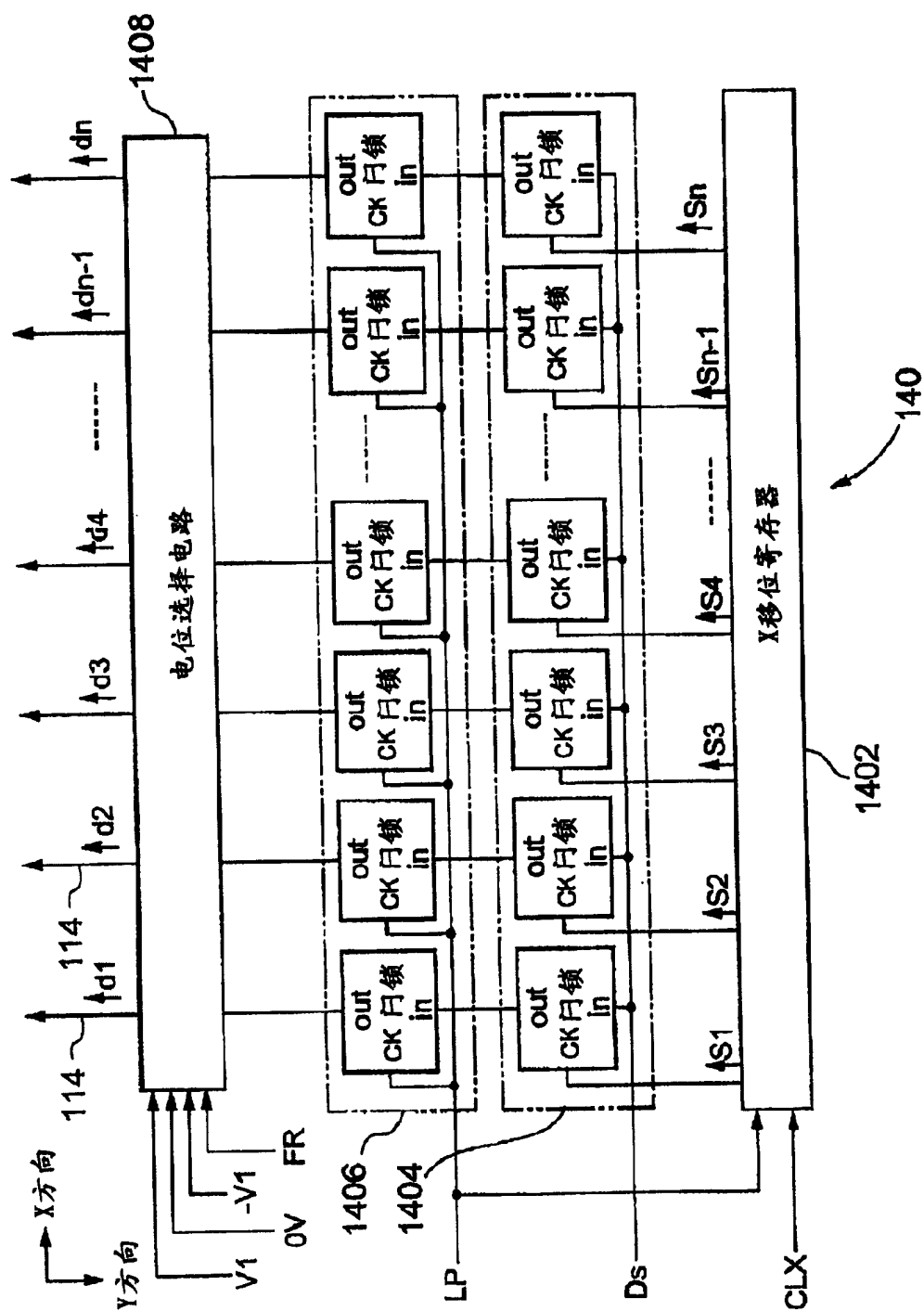


图 4

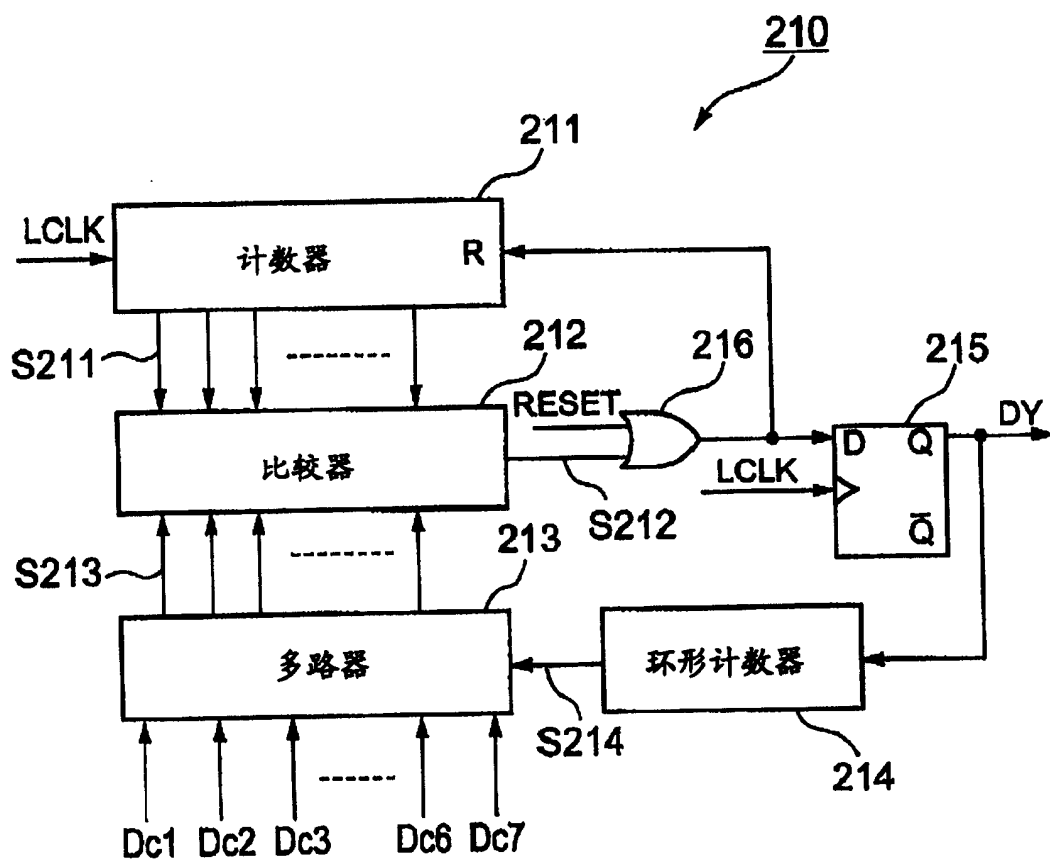


图 5

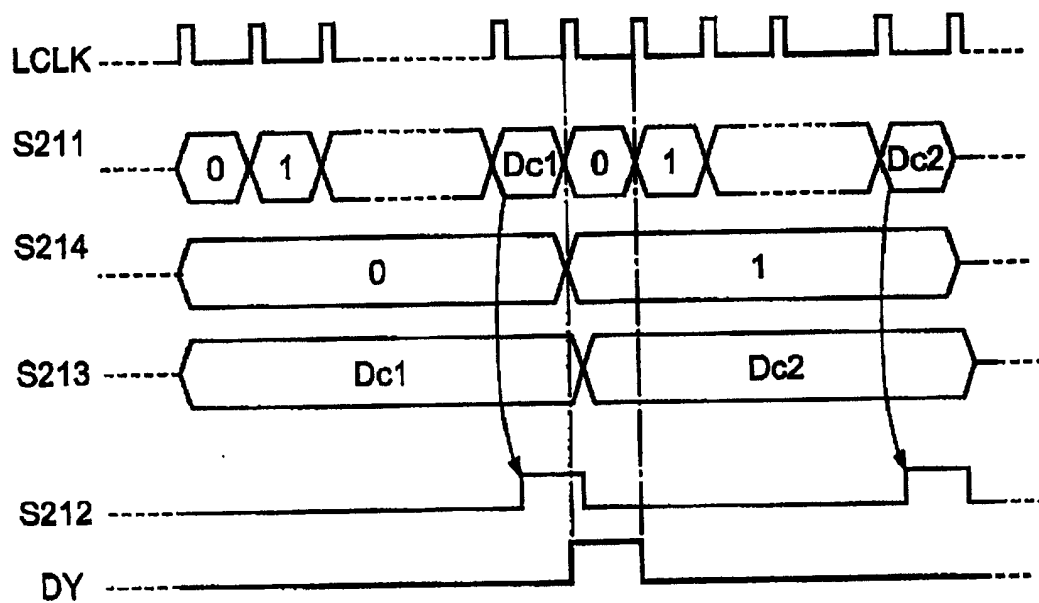


图 6

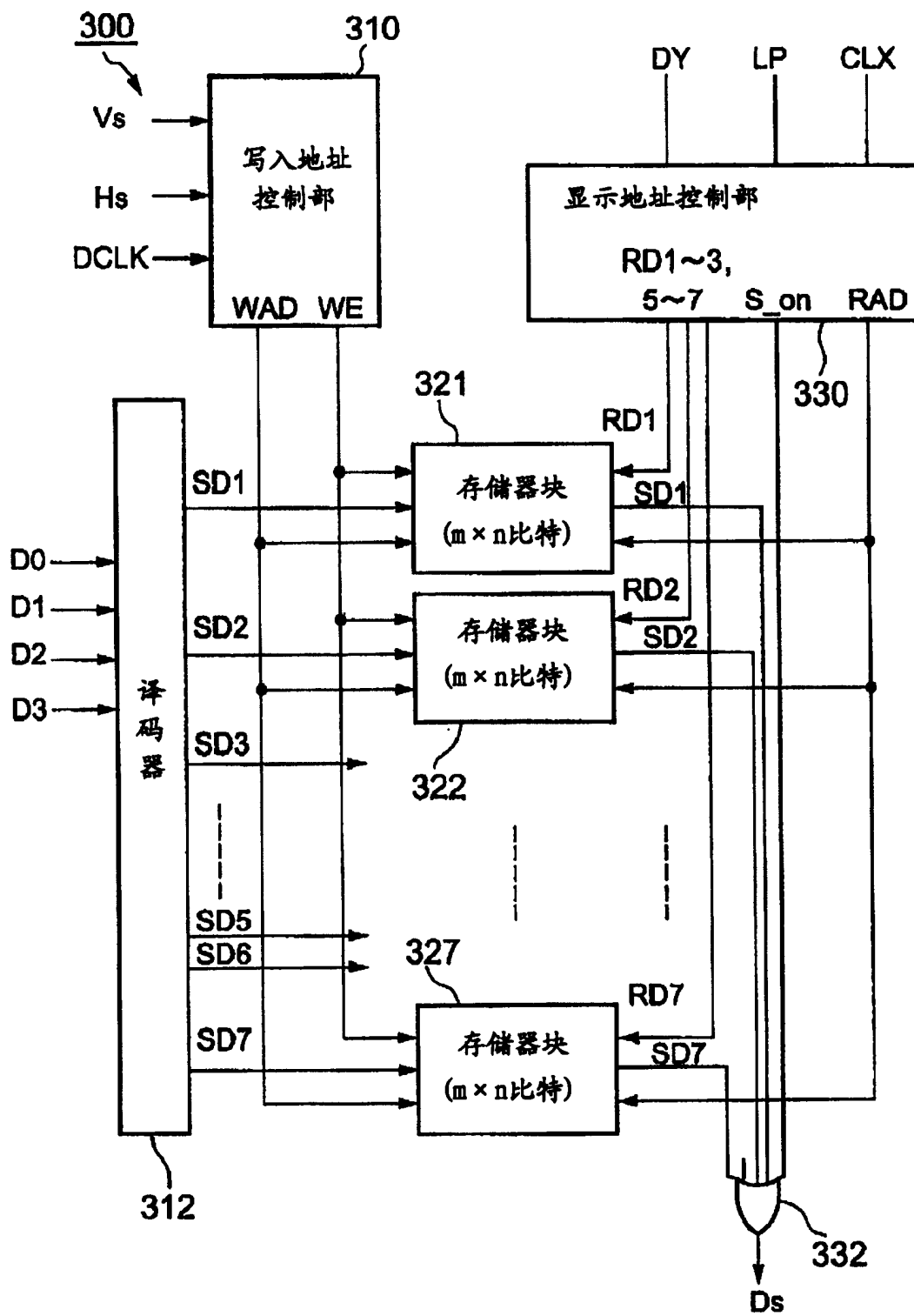


图 7

数据变换电路的译码器真值表 (16级灰度7sf)

	数据	SD1	SD2	SD3	SD5	SD6	SD7
0	0000	0	0	0	0	0	0
1	0001	0	0	1	0	0	0
2	0010	0	1	1	0	0	0
3	0011	1	1	1	0	0	0
4	0100	0	0	0	1	0	0
5	0101	0	0	1	1	0	0
6	0110	0	1	1	1	0	0
7	0111	1	1	1	1	0	0
8	1000	0	0	0	1	1	0
9	1001	0	0	1	1	1	0
10	1010	0	1	1	1	1	0
11	1011	1	1	1	1	1	0
12	1100	0	0	0	1	1	1
13	1101	0	0	1	1	1	1
14	1110	0	1	1	1	1	1
15	1111	1	1	1	1	1	1

图 8

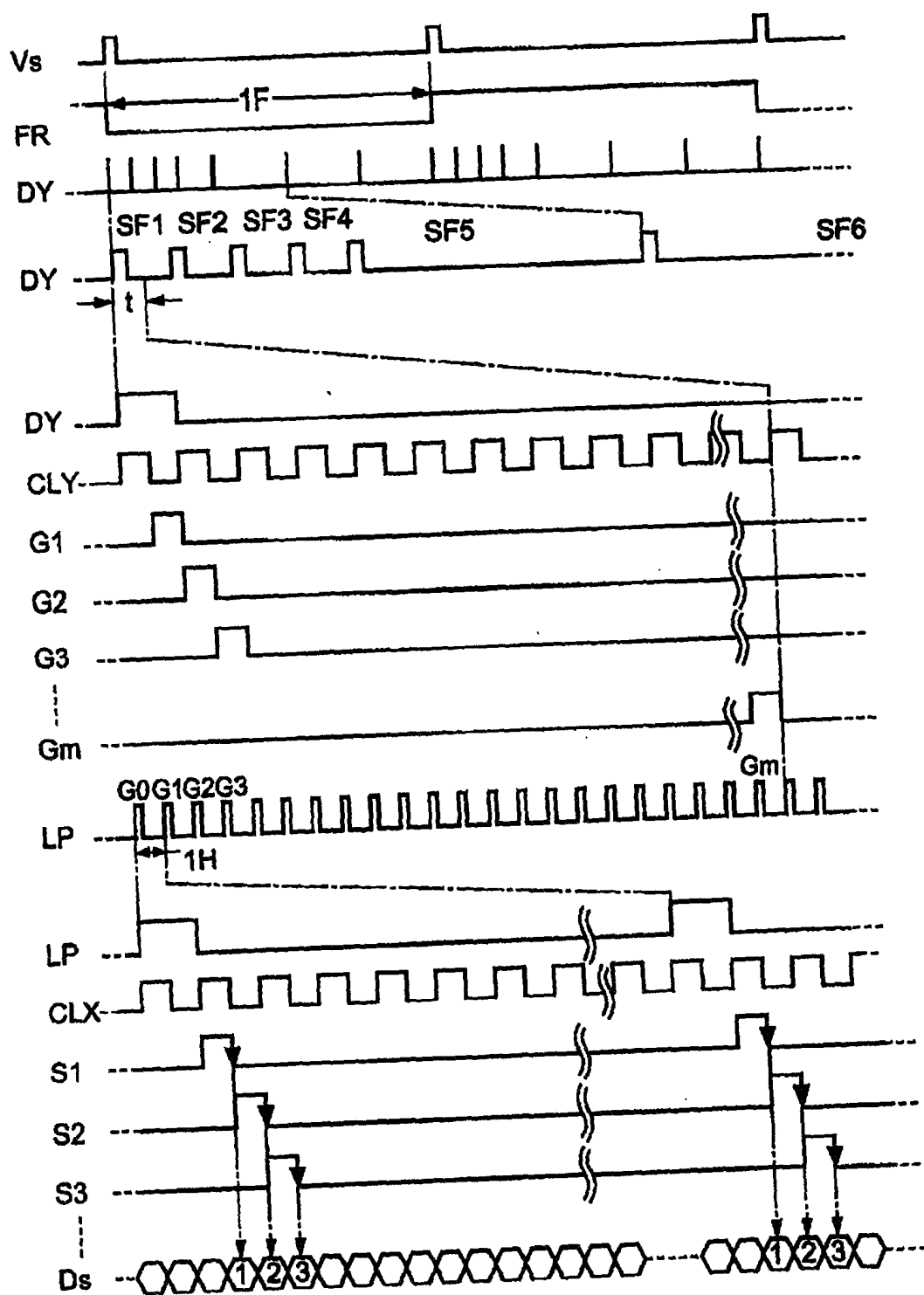


图 9

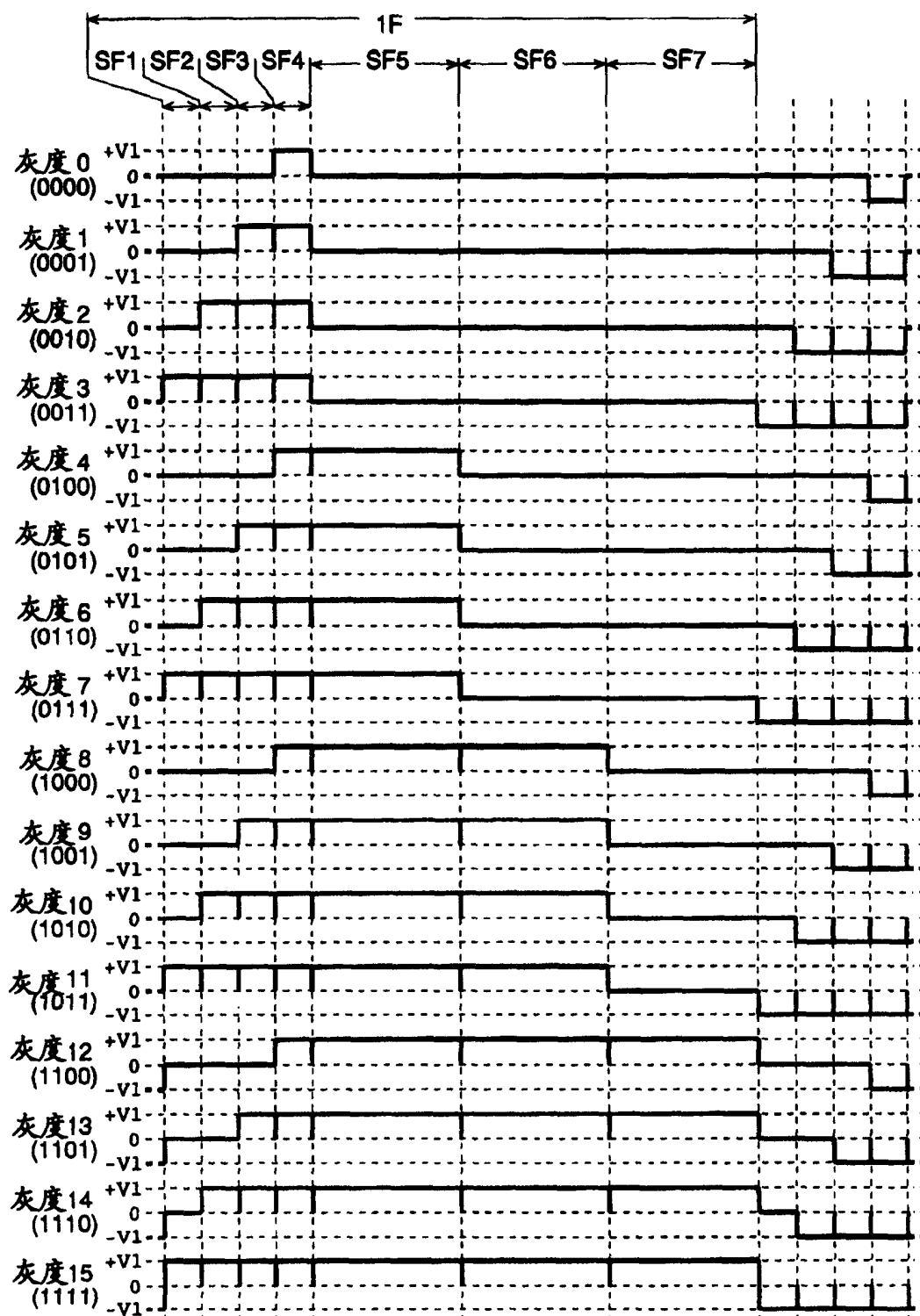


图 10

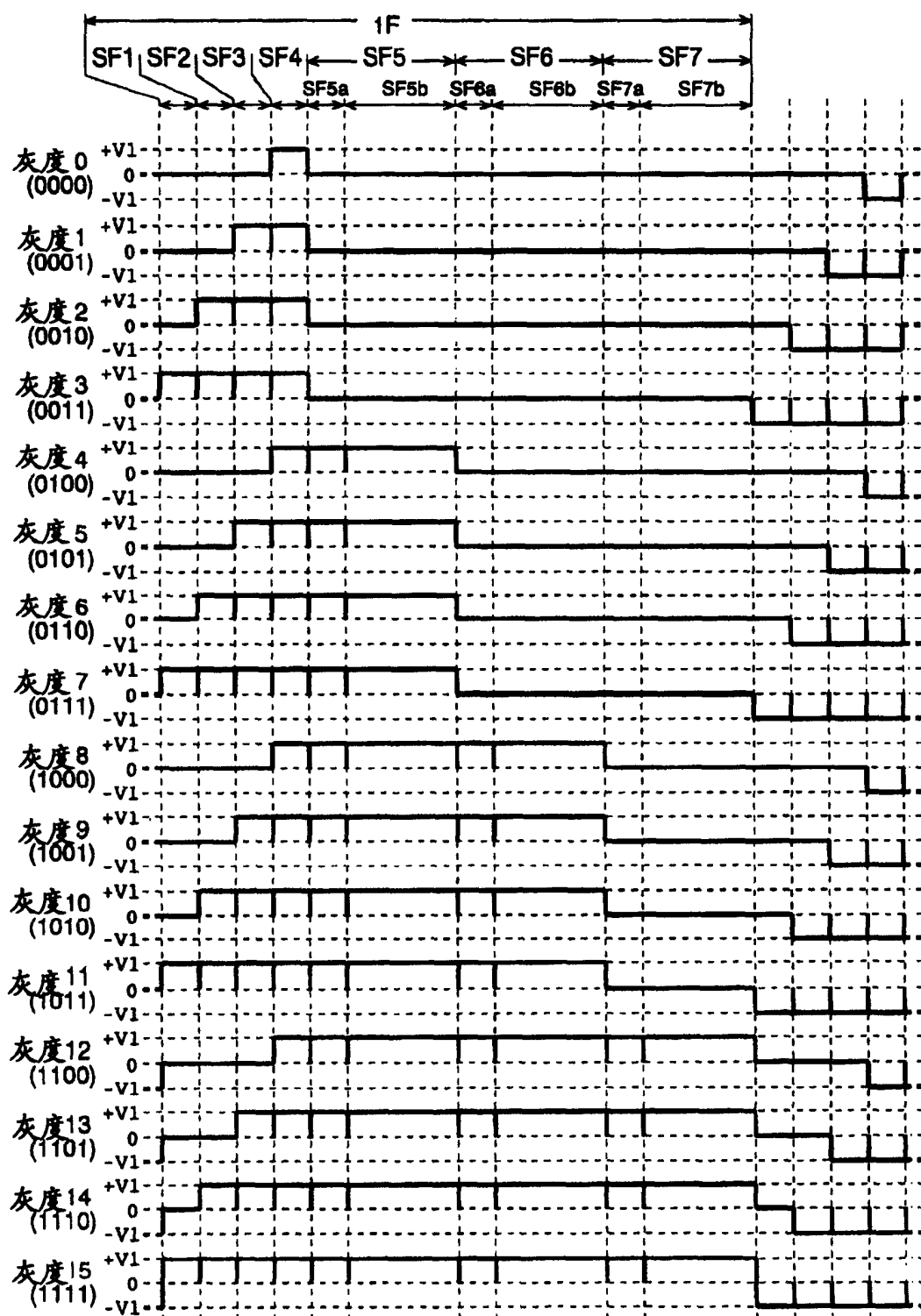


图 11

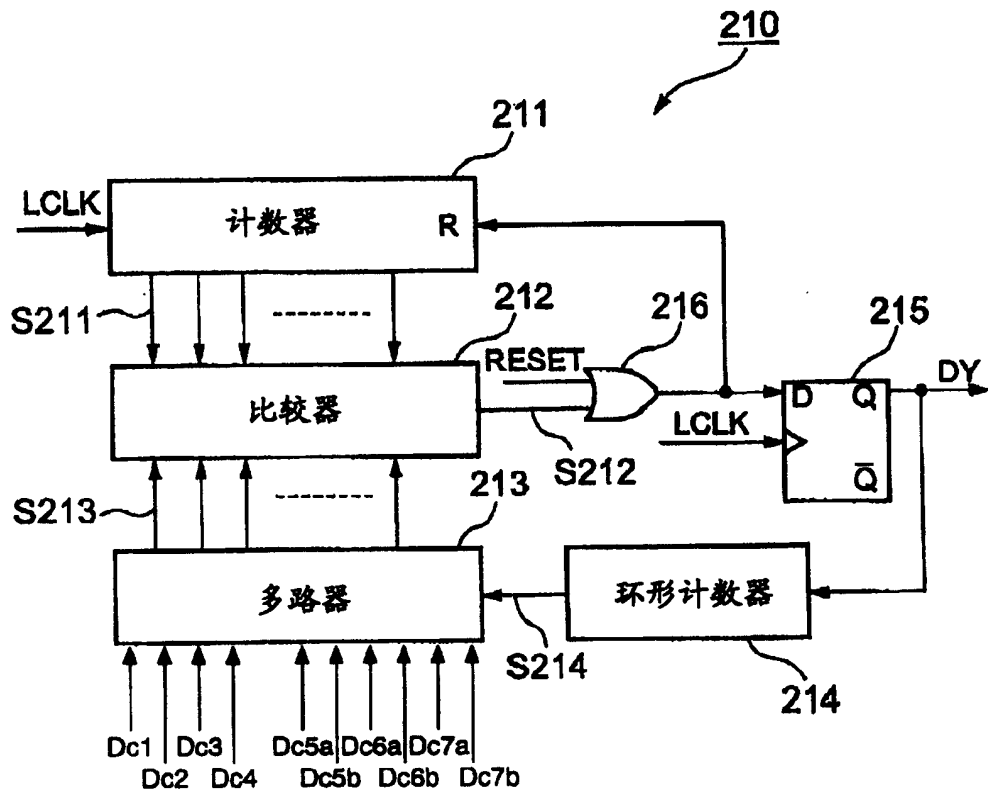
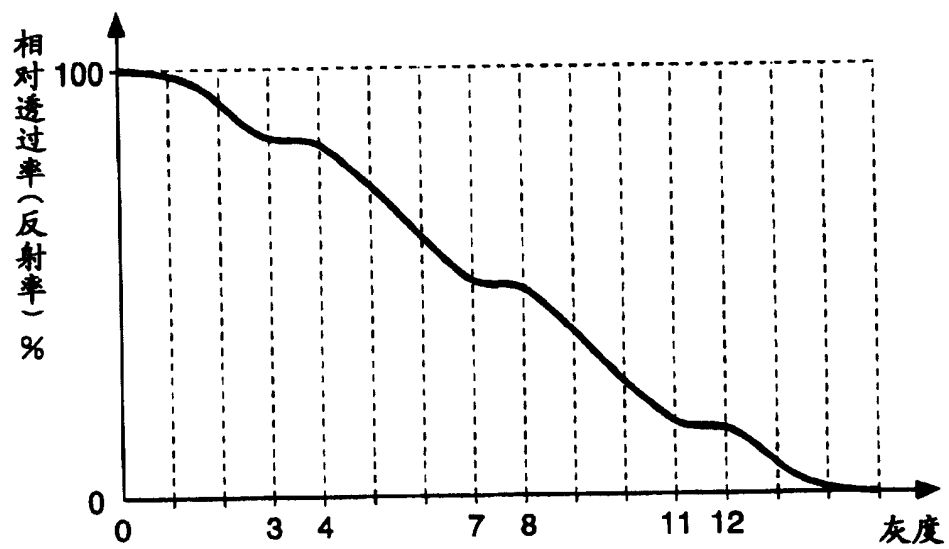


图 12

(a)



(b)

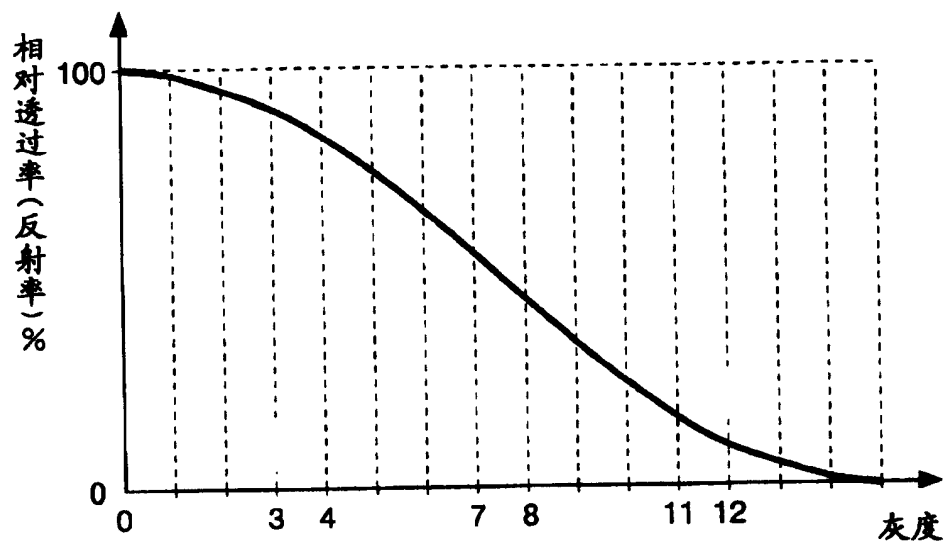


图 13

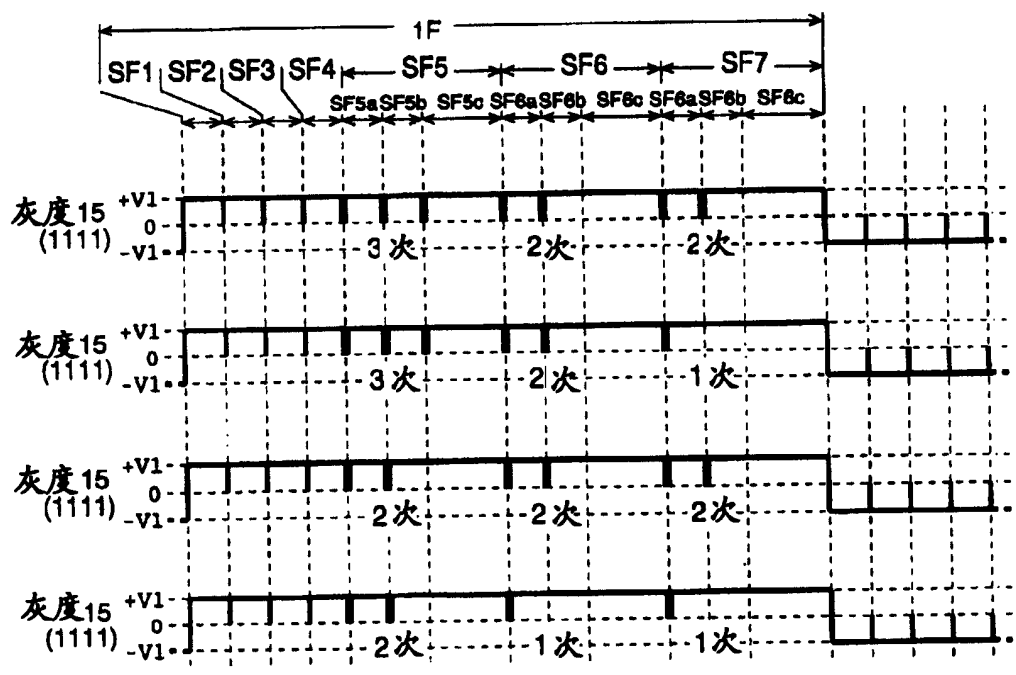


图 14

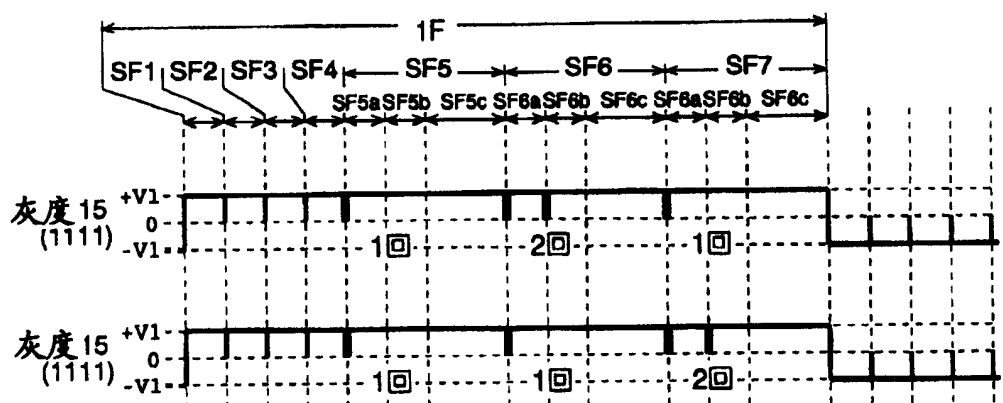


图 15

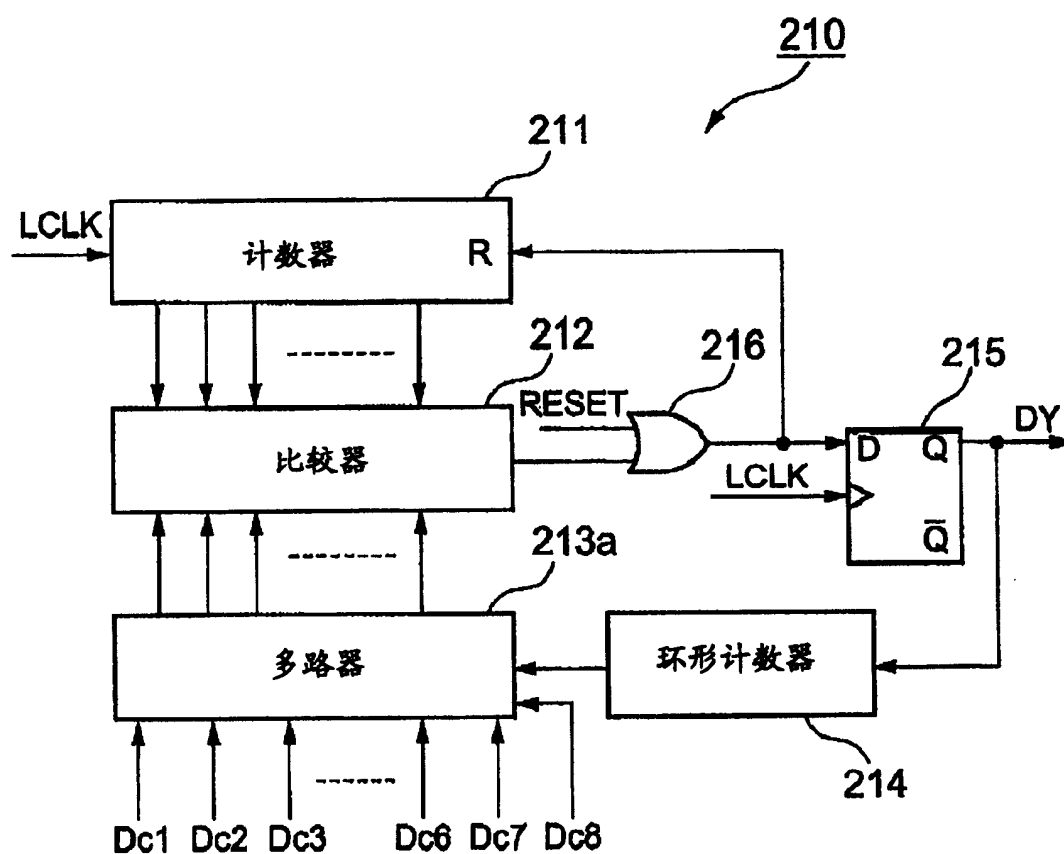


图 16

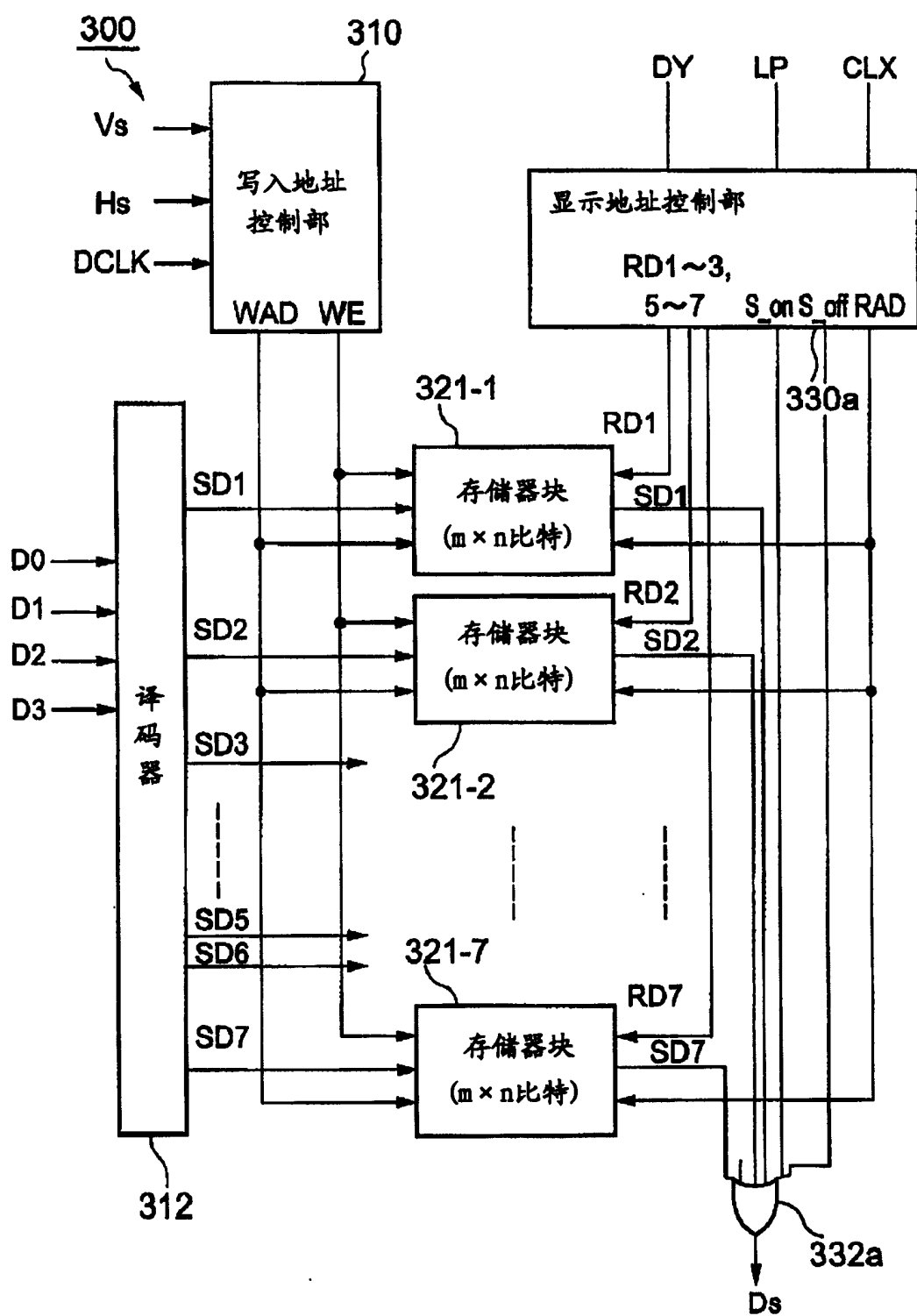


图 17

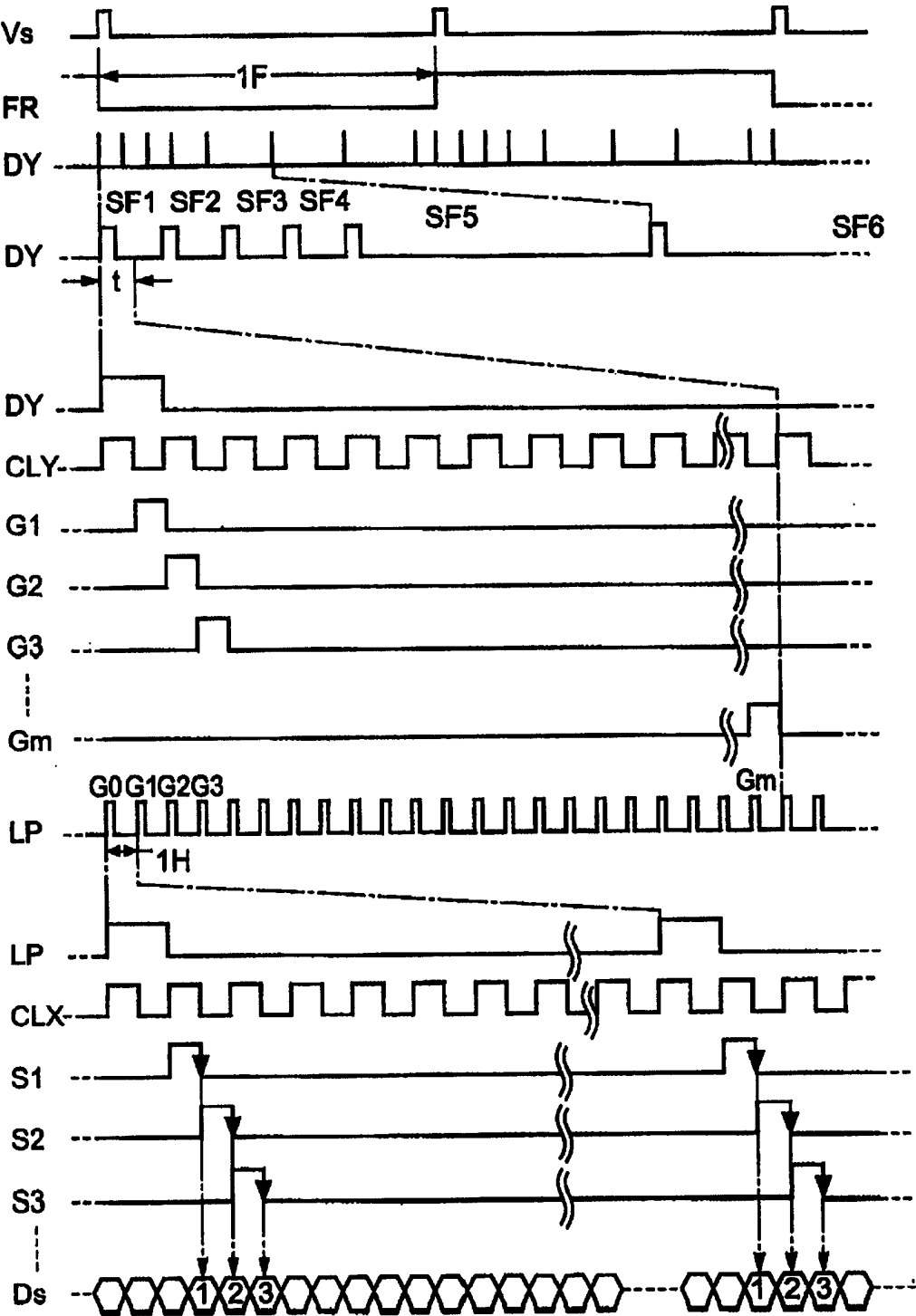


图 18

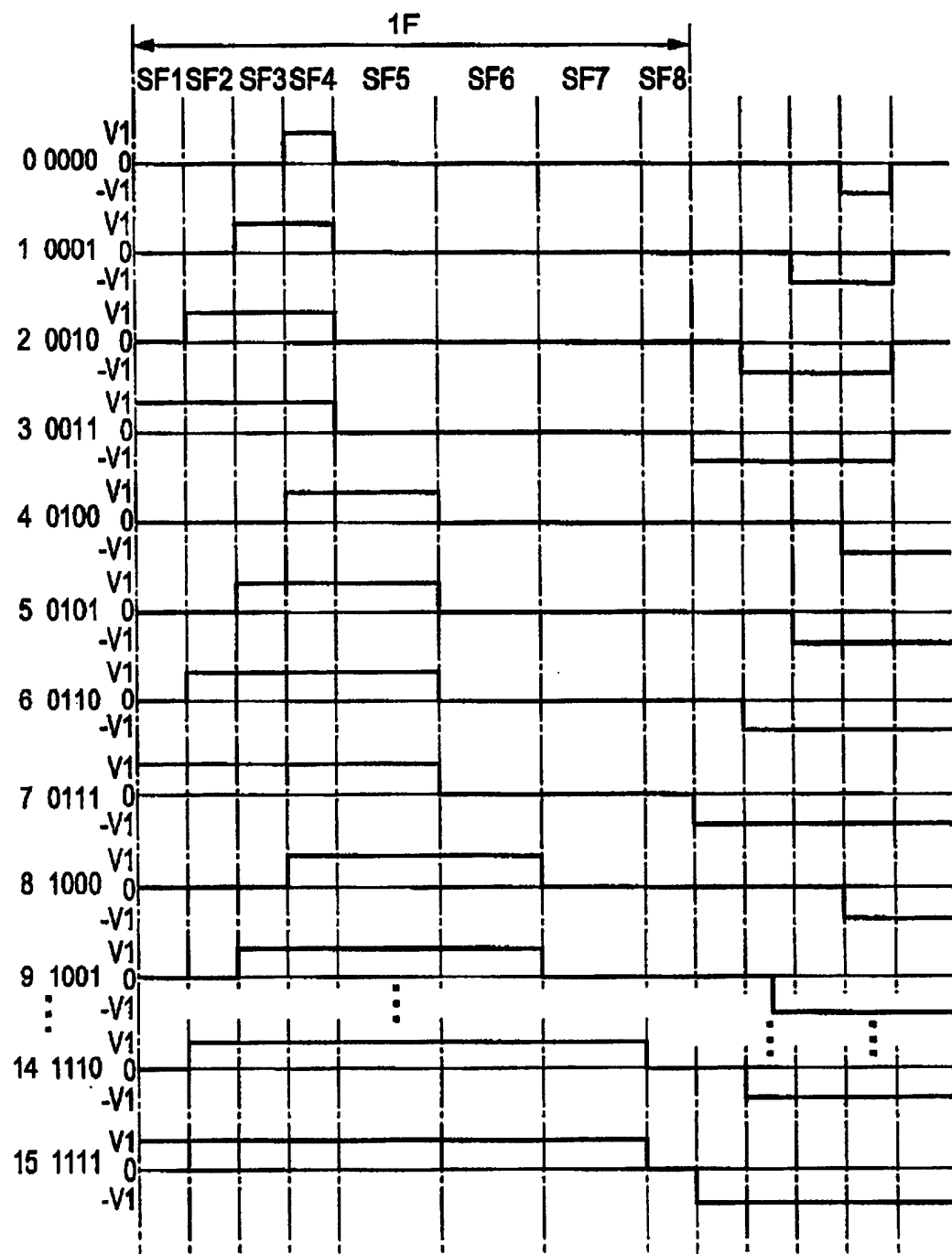


图 19

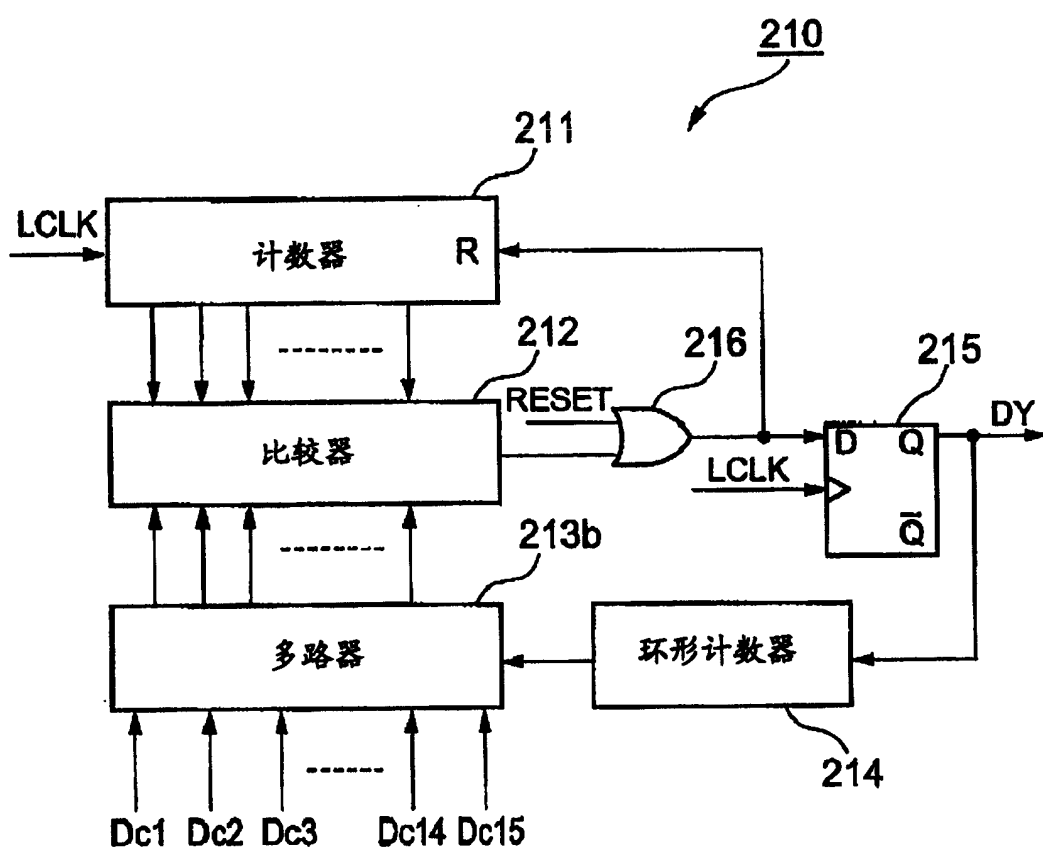


图 20

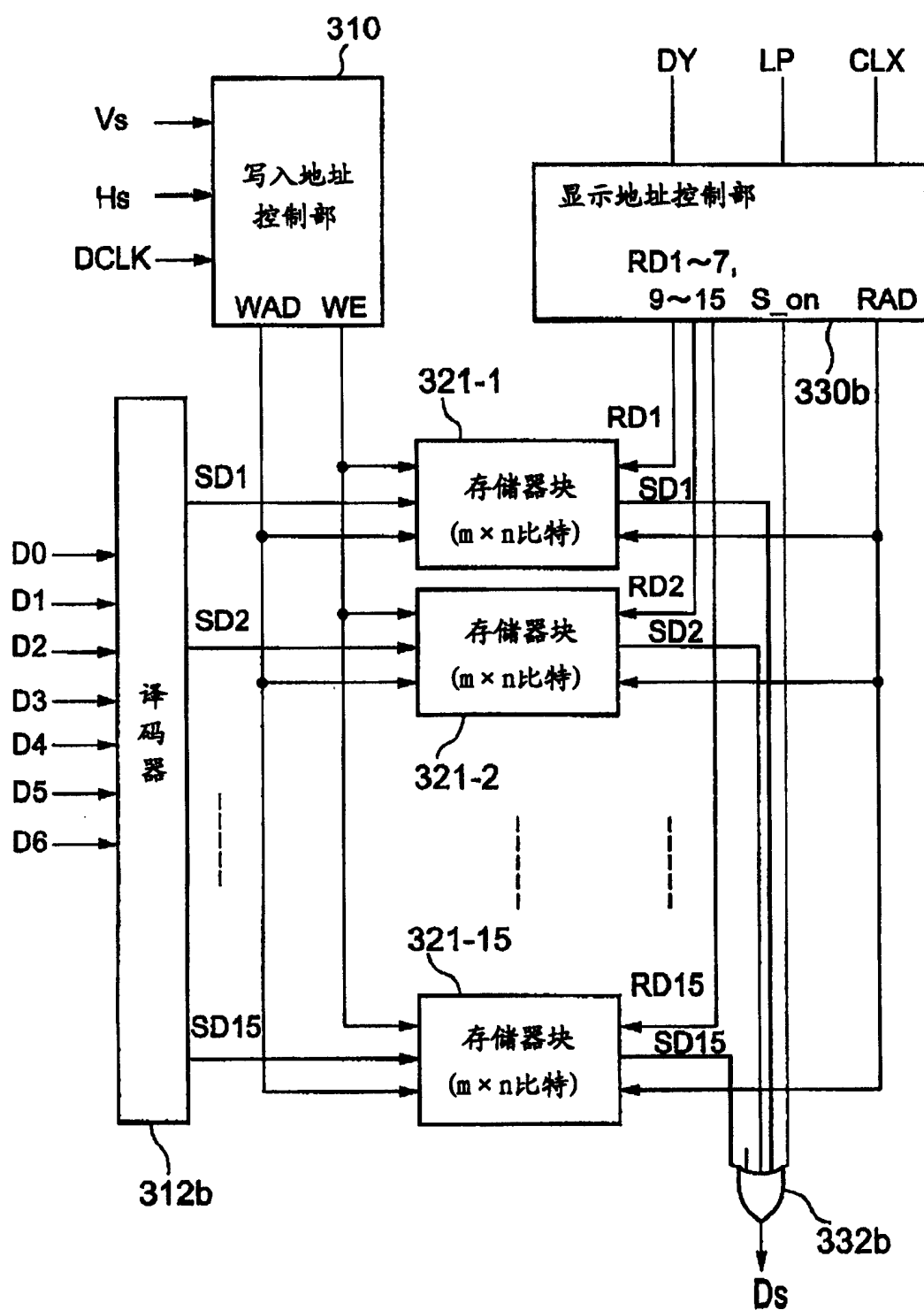


图 21

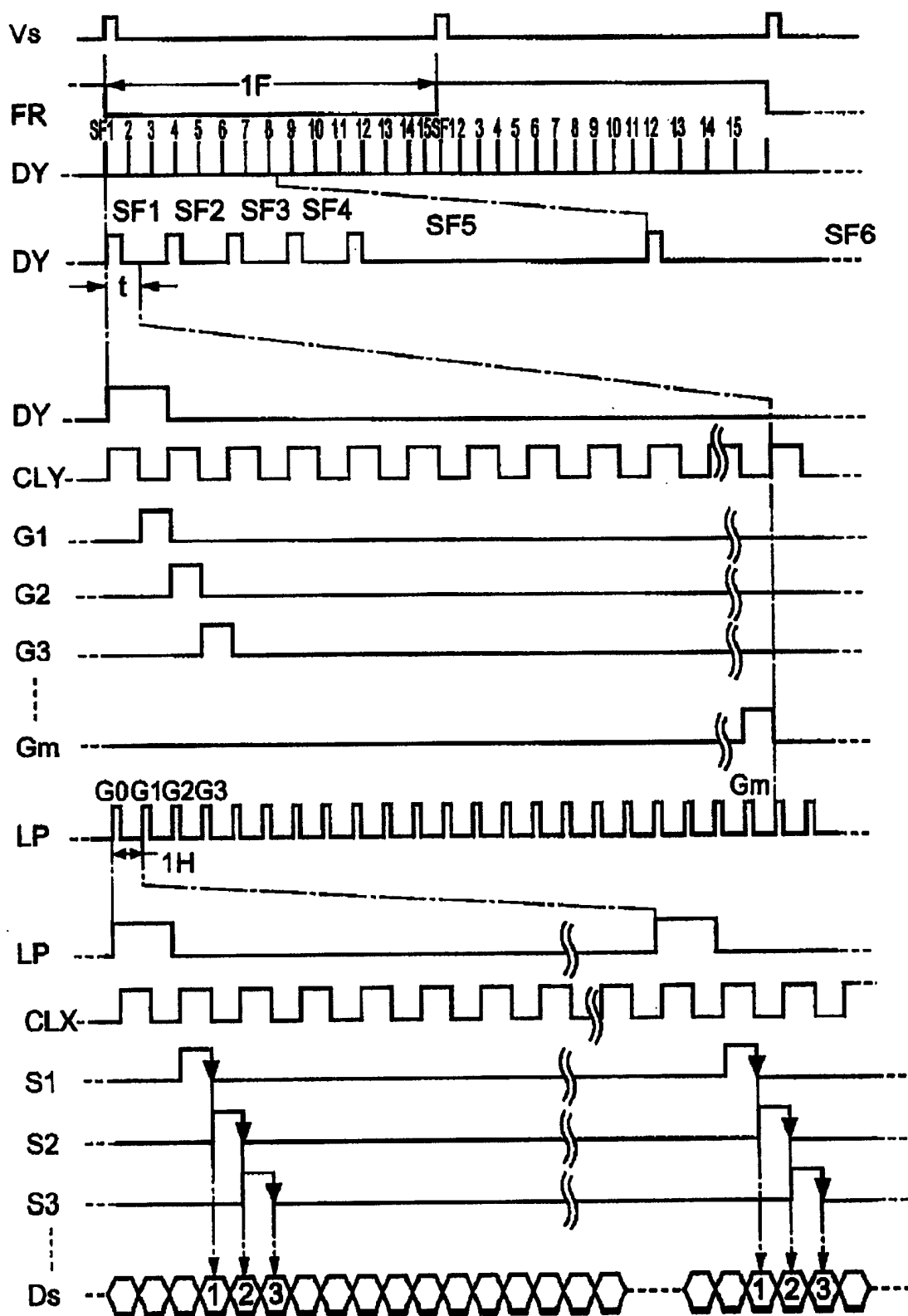


图 22

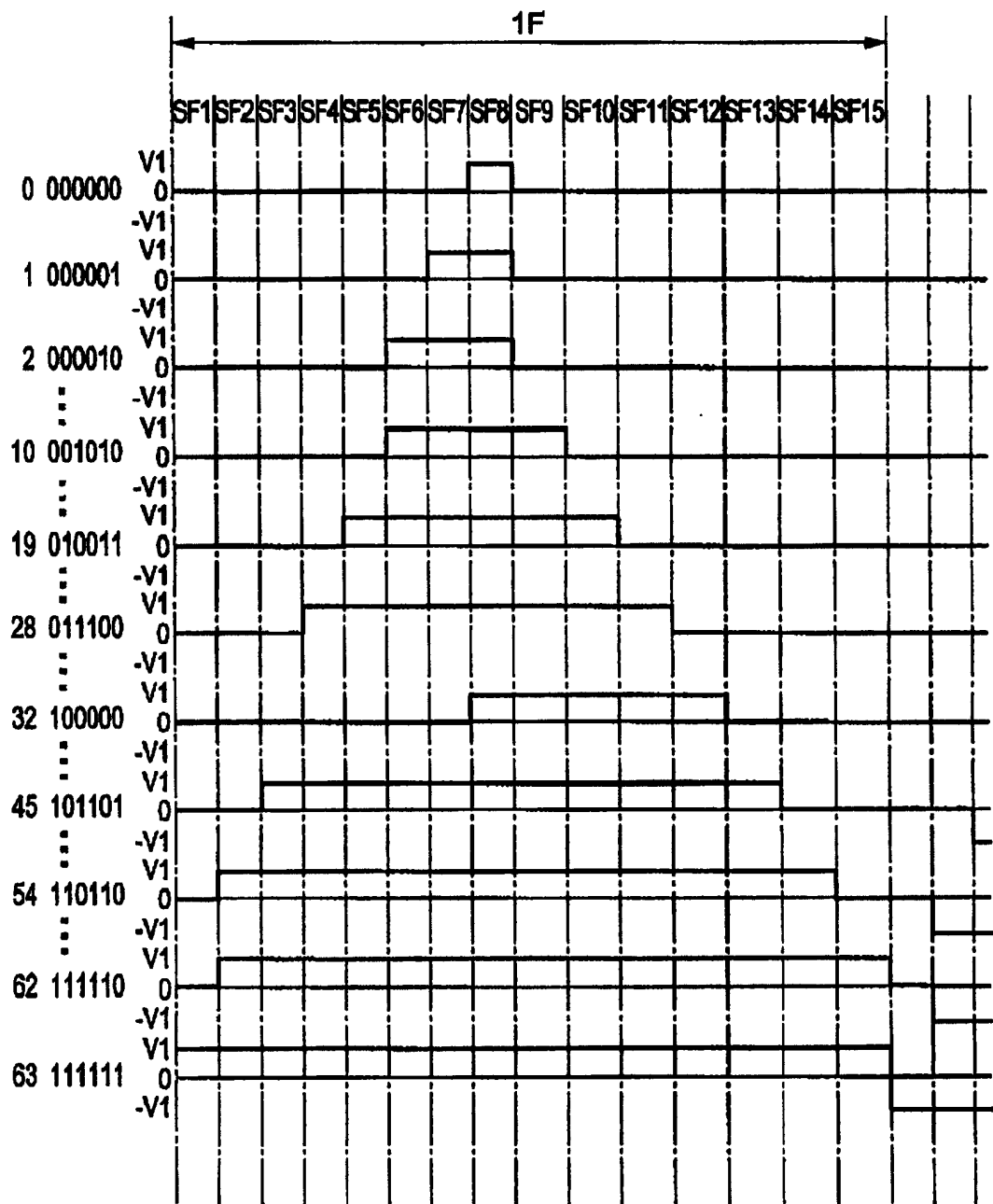


图 23

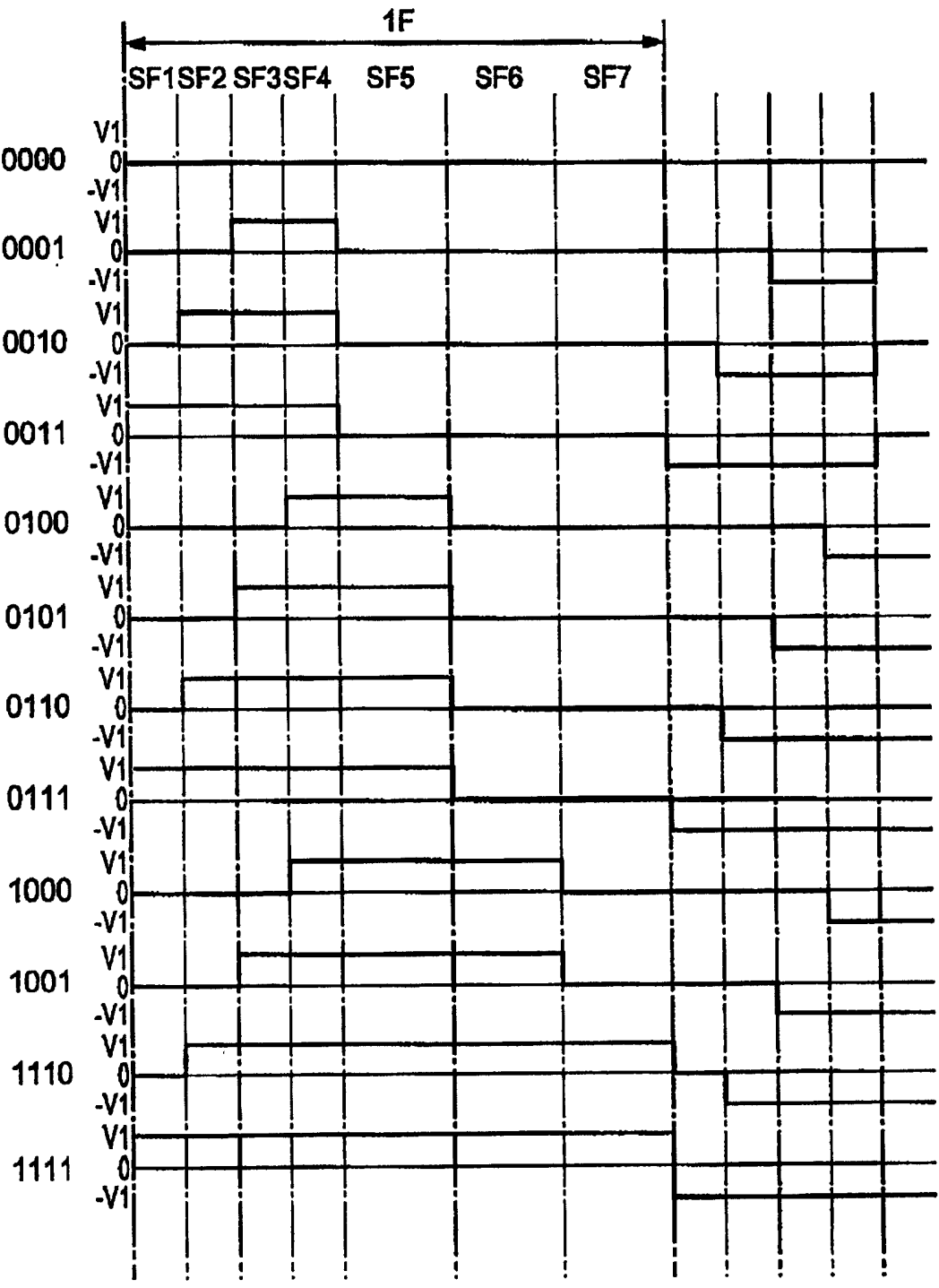


图 24

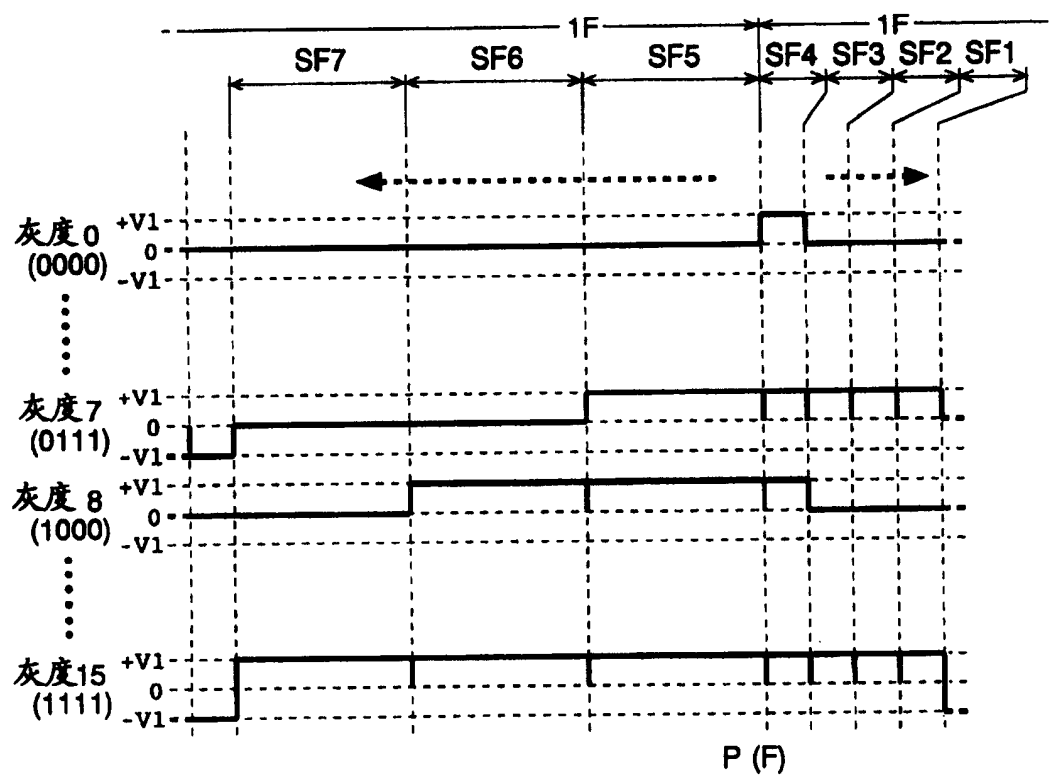


图 25

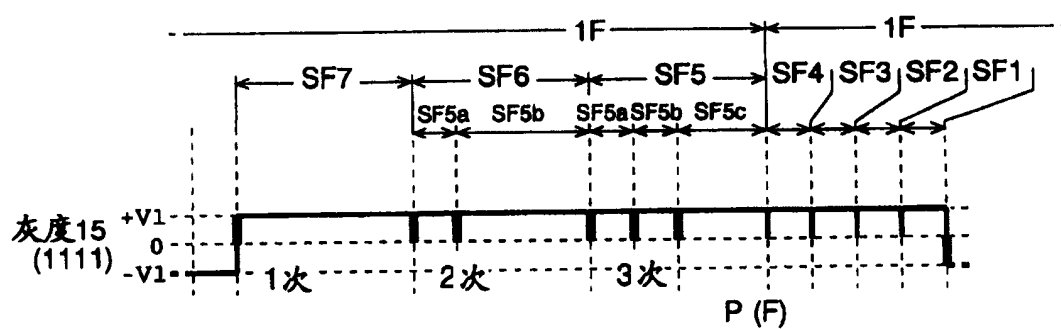


图 26

64级灰度(3FRC)的数据变换电路框图

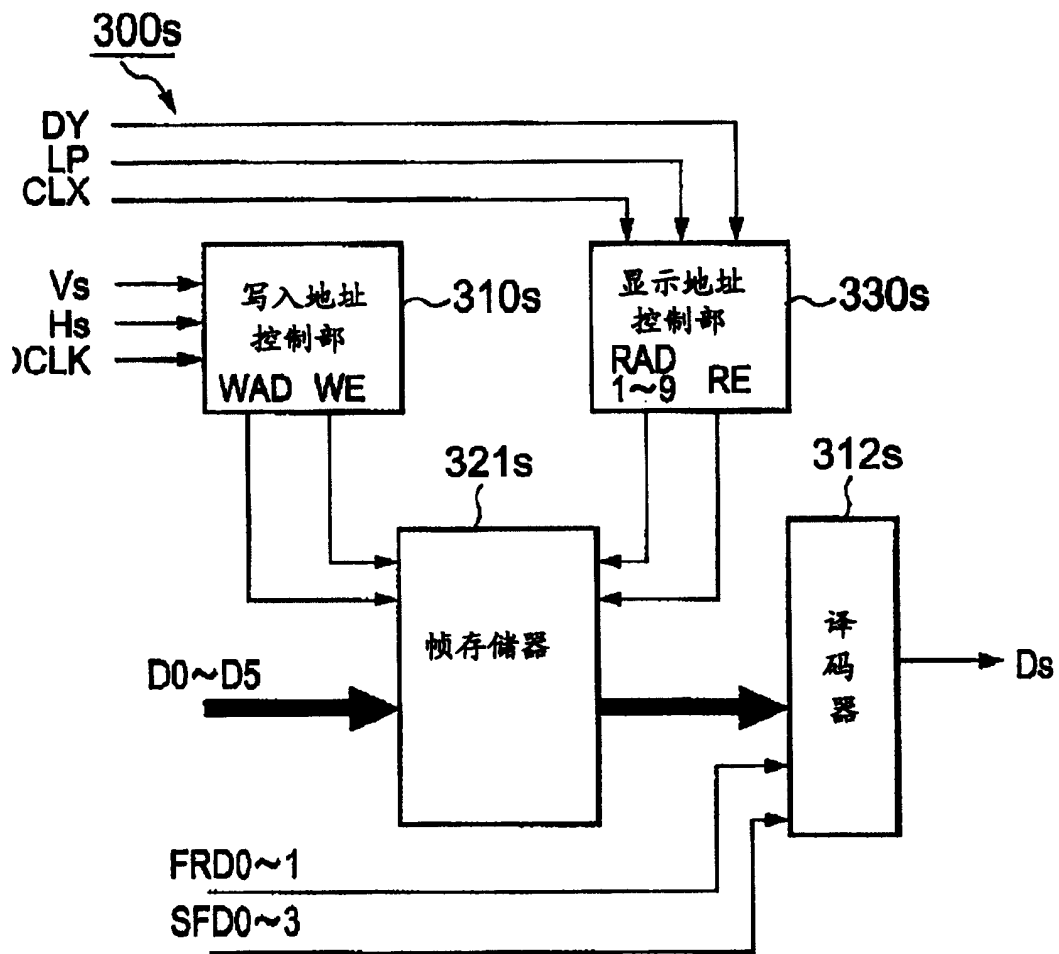


图 27

64级灰度(3FRC)的数据真值表

灰度数据	FRD	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	
000000	00	0	0	0	0	0	1	0	0	0	FR1
000000	01	0	0	0	0	0	1	0	0	0	FR2
000000	10	0	0	0	0	0	1	0	0	0	FR3
000001	00	0	0	0	0	1	1	0	0	0	FR1
000001	01	0	0	0	0	0	1	0	0	0	FR2
000001	10	0	0	0	0	0	1	0	0	0	FR3
000010	00	0	0	0	0	1	1	0	0	0	FR1
000010	01	0	0	0	0	1	1	0	0	0	FR2
000010	10	0	0	0	0	0	1	0	0	0	FR3
000011	00	0	0	0	0	1	1	0	0	0	FR1
000011	01	0	0	0	0	1	1	0	0	0	FR2
000011	10	0	0	0	0	1	1	0	0	0	FR3
000100	00	0	0	0	1	1	1	0	0	0	FR1
000100	01	0	0	0	0	1	1	0	0	0	FR2
000100	10	0	0	0	0	1	1	0	0	0	FR3
000101	00	0	0	0	1	1	1	0	0	0	FR1
000101	01	0	0	0	1	1	1	0	0	0	FR2
000101	10	0	0	0	0	1	1	0	0	0	FR3
111011	00	0	1	1	1	1	1	1	1	1	FR1
111011	01	0	1	1	1	1	1	1	1	1	FR2
111011	10	0	0	1	1	1	1	1	1	1	FR3
111100	00	0	1	1	1	1	1	1	1	1	FR1
111100	01	0	1	1	1	1	1	1	1	1	FR2
111100	10	0	1	1	1	1	1	1	1	1	FR3
111101	00	1	1	1	1	1	1	1	1	1	FR1
111101	01	0	1	1	1	1	1	1	1	1	FR2
111101	10	0	1	1	1	1	1	1	1	1	FR3
111110	00	1	1	1	1	1	1	1	1	1	FR1
111110	01	1	1	1	1	1	1	1	1	1	FR2
111110	10	0	1	1	1	1	1	1	1	1	FR3
111111	00	1	1	1	1	1	1	1	1	1	FR1
111111	01	1	1	1	1	1	1	1	1	1	FR2
111111	10	1	1	1	1	1	1	1	1	1	FR3

图 28

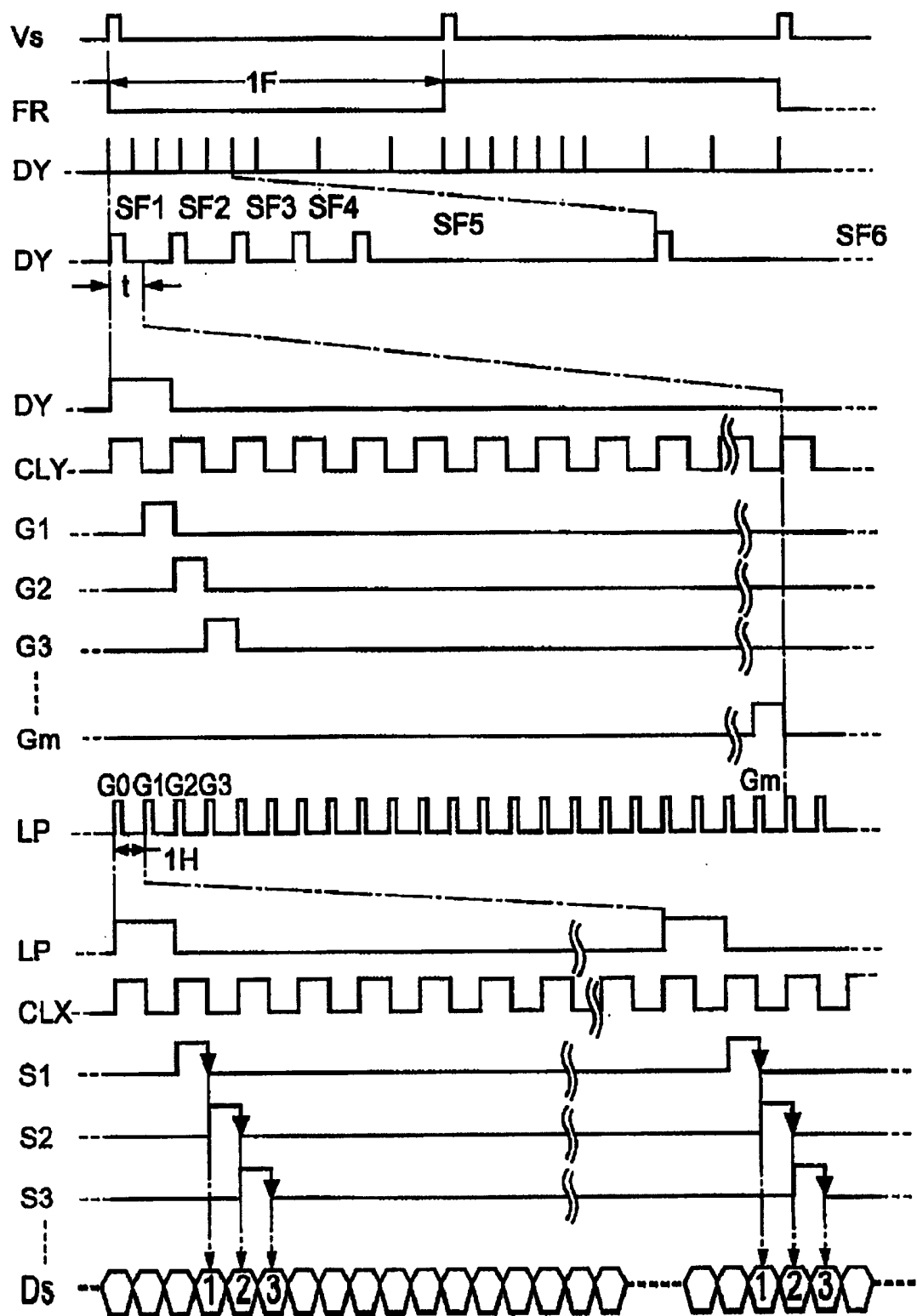


图 29

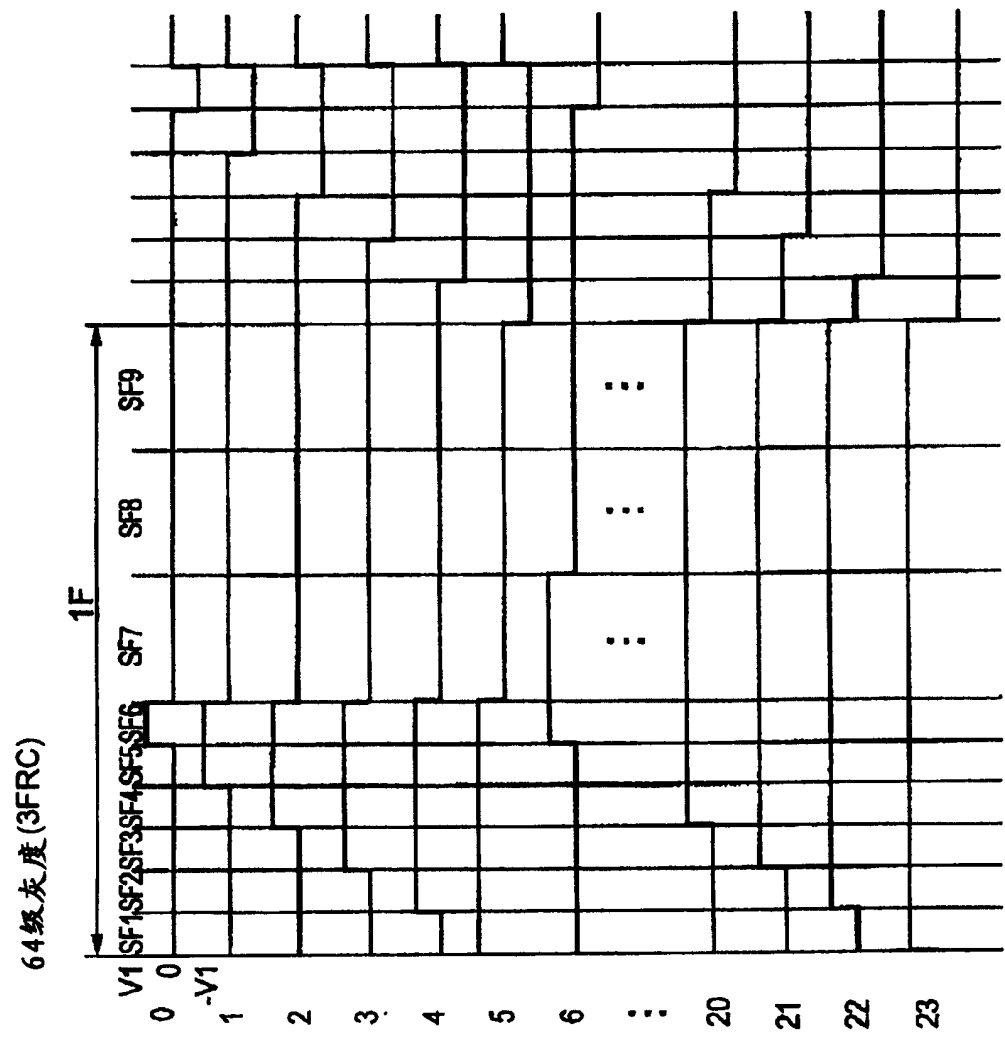


图 30

64级灰度(3FRC)

数据	FR1	FR2	FR3
000000	0	0	0
000001	1	0	0
000010	1	1	0
000011	1	1	1
000100	2	1	1
000101	2	2	1
000110	2	2	2
000111	3	2	2
010000	6	6	6
010001	7	6	6
010010	7	7	6
010011	7	7	7
100000	12	12	12
100001	13	12	12
100010	13	13	12
100011	13	13	13
111100	22	22	22
111101	23	22	22
111110	23	23	22
111111	23	23	23

图 31

64级灰度(2FRC)的数据变换电路框图

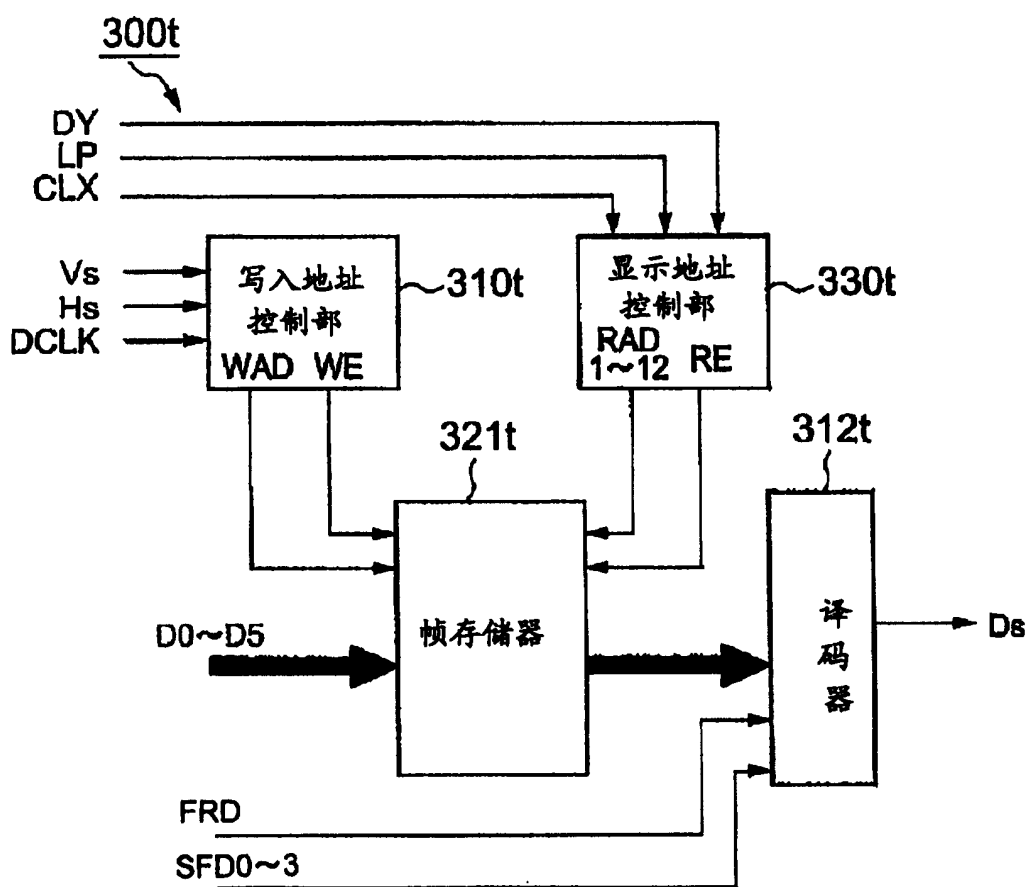


图 32

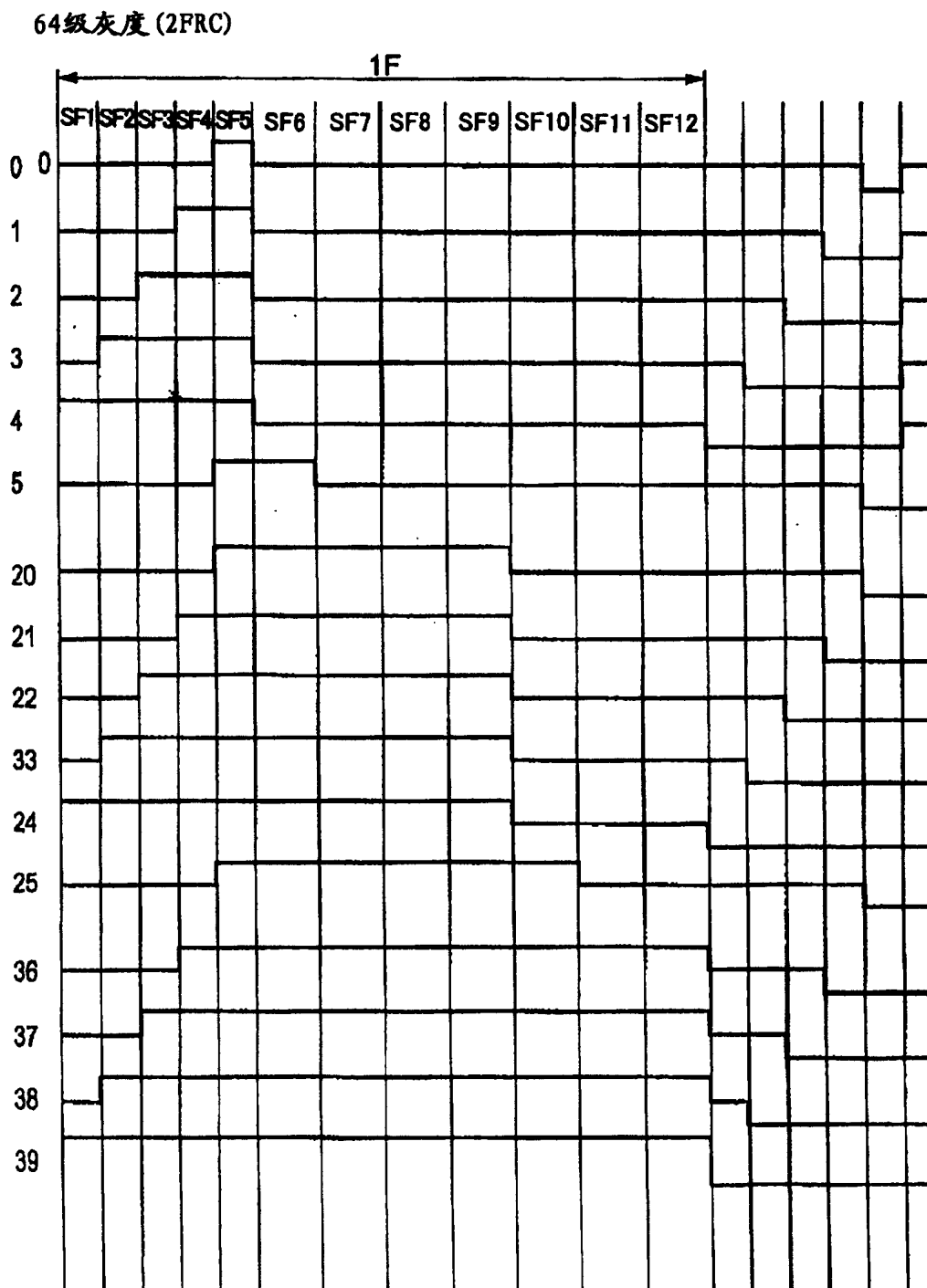


图 33

64级灰度 (2PRC)

数据	FR1	FR2
000000	1	0
000001	1	1
000010	2	1
000011	2	2
000100	3	2
000101	3	3
000110	4	3
000111	4	4
001000	6	5
001001	6	6
010000	11	10
010001	11	11
010010	12	11
010011	12	12
100000	21	20
100001	21	21
100010	22	21
100011	22	22
111100	38	37
111101	38	38
111110	39	38
111111	39	39

图 34

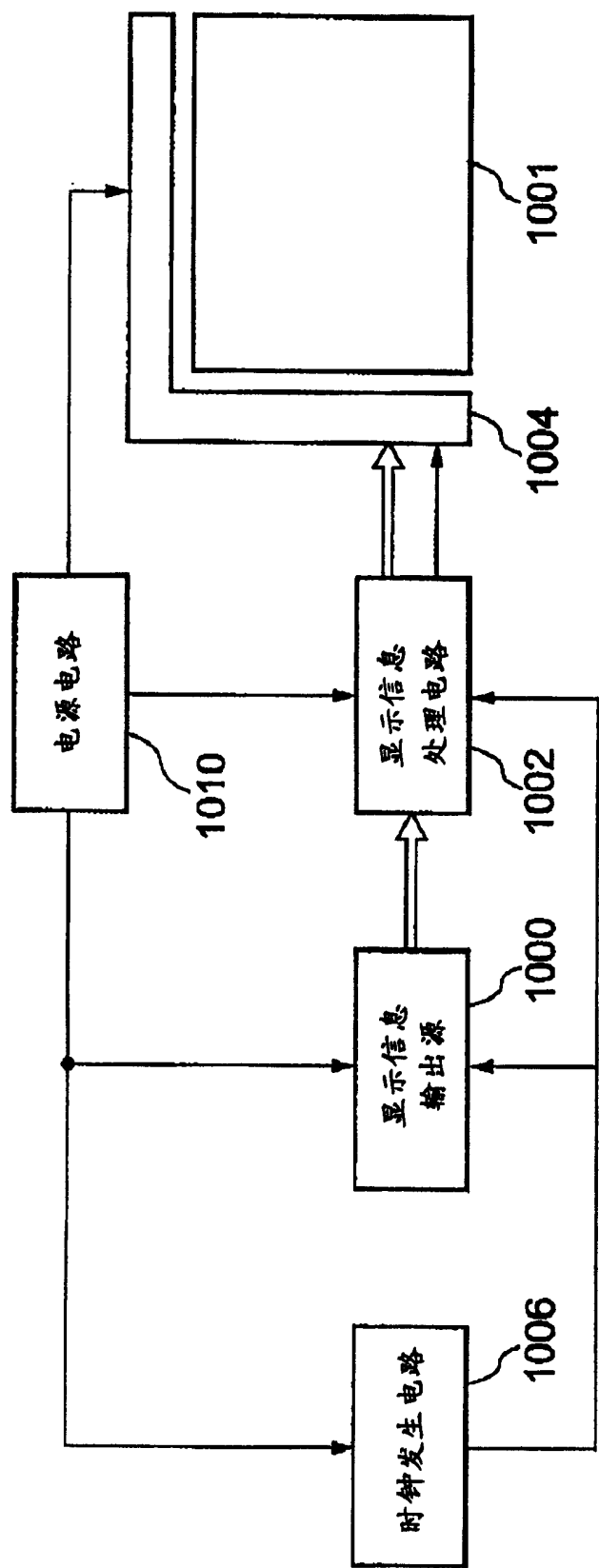


图 35

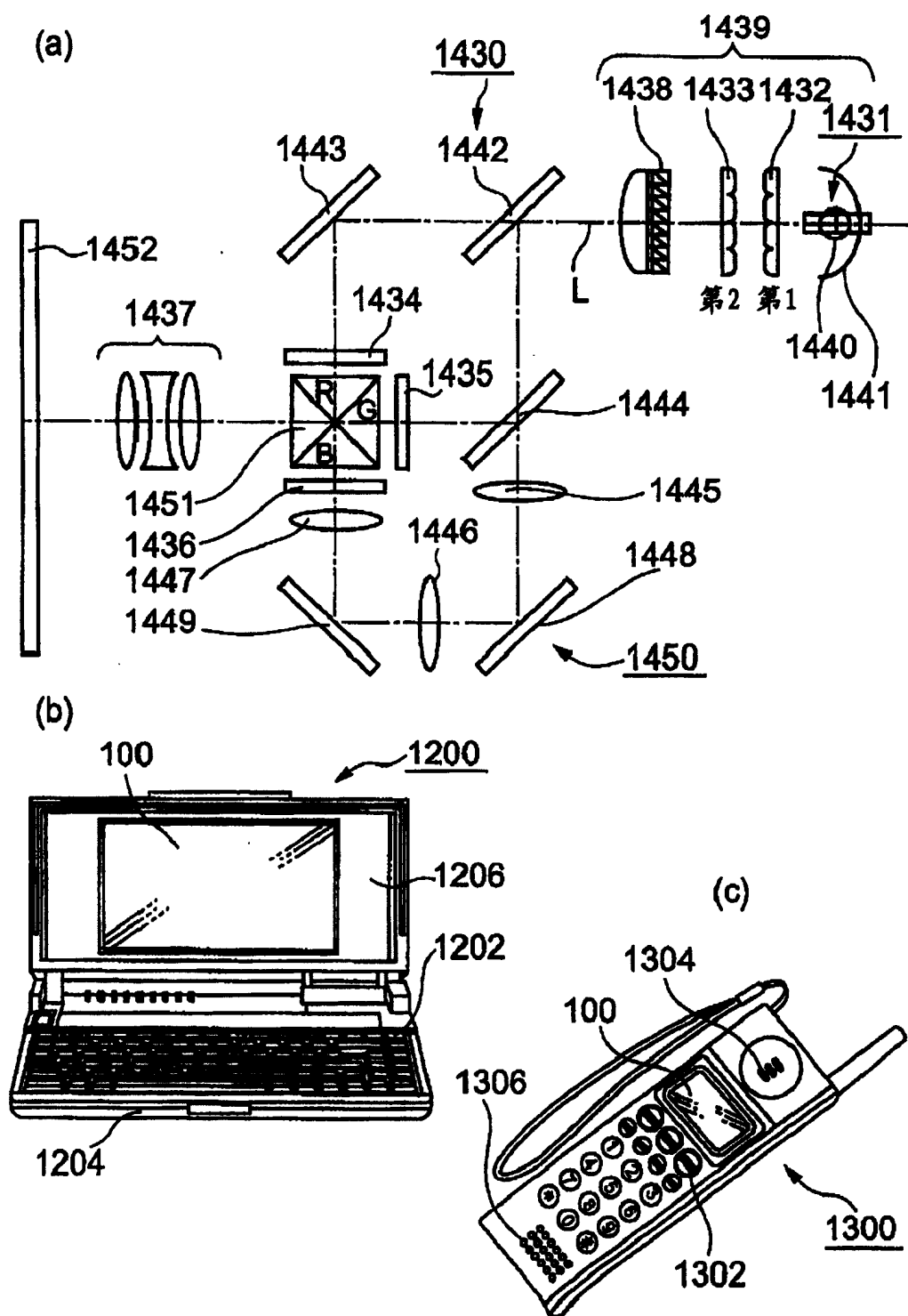


图 36