公告本

406302

申請日期	87.12.23
案號	87121500
類別	H01L 21/08

A4
C4

（以上各欄由本局填註）

406302

發明 新型 專利說明書

一、發明新型名稱	中文	製作半導體基板的方法
	英文	Method of Fabricating Semiconductor Substrate
二、發明創作人	姓名	1.河 旻 錫 2.崔 珍 淇 3.鄭 哲
	國籍	韓 國
	住、居所	1.韓國京畿道水原市八達區梅灘洞住公 1 團地公寓 30 棟 303 號 2.韓國漢城東大門區里門 1 洞 292 番地 52 號 3.韓國京畿道龍仁市水枝邑豐德川里 700 番地 1 號
三、申請人	姓名（名稱）	三星電子股份有限公司
	國籍	韓 國
	住、居所（事務所）	韓國京畿道水原市八達區梅灘洞 416 番地
	代表人姓名	尹 鍾 龍

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

裝 訂 線

406302

（由本局填寫）

承辦人代碼：	A6 B6
大　　類：	
ＩＰＣ分類：	

本案已向：

韓	國（地區）	申請專利，申請日期： 1997.12.20	案號： 71365/1997	，□有 ☑無主張優先權

有關微生物已寄存於：　　，寄存日期：　　，寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

五、發明說明（ / ）

發明背景

1.發明領域

本發明係有關半導體晶圓基板製作方法，其可避免晶圓翹曲，且特別者，有關可以避免逐漸增大直徑之晶圓發生翹曲之半導體晶圓基板製作方法。

2.相關技藝說明

半導體裝置朝向更高整合度與更高容量的最近趨勢，已增加了晶片尺寸與沈積厚度。爲了確保伴著晶片尺寸增加的製造產率，半導體晶圓的直徑亦隨之變大。此外，也增加沈積厚度以在線路設計中實現高整合度，導致額外程序數目之增加，亦即，沈積程序伴隨著熱處理。在從半導體晶圓製作晶片的過程中包括許多程序，包含光蝕印術，蝕刻，沈積，熱處理等等。於這些程序期間，半導體晶圓會經歷強應力。特別者，在約數百℃範圍內的高溫下進行沈積或熱處理的過程中，晶圓會翹曲。晶圓翹曲已在現行大量生產的 64M DRAM 的製作中觀察到，且於未來將是一項嚴重的問題。例如，在其上表面與下表面上沈積著多晶矽的半導體晶圓之情況中，佈局圖案的形成係限制在其上表面，由是使半導體基板因其上表面的多晶矽與下表面之間的熱脹差異而發生凹下情況。

日本專利先期公開 4-302432 揭示出一種防止晶圓翹曲的半導體基板製作方法，其中係在半導體晶圓基板的下表面之多晶矽膜中形成可阻斷翹曲的溝槽。這些溝槽係用來防止晶圓發生凹下現象。不過，溝槽的形成會阻礙晶圓平

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部智慧財產局員工消費合作社印製
本紙張尺度適用中國國家標準 (CNS)A4 規格 (210 × 297 公釐)

五、發明說明（ 2 ）

坦性的維持，由是難以在曝光程序中確保聚焦邊際。

此外，與此相異者，半導體晶圓也可能凸起。雖然這種現象尚未發生過，但從目前包括許多步驟的製程來看，此點是不能忽略。

發明概述

所以，本發明的一項目的爲提出一種防止半導體晶圓發生凹下現象之半導體晶圓製作方法。

本發明的另一目的爲提出一種防止半導體晶圓發生凸起現象之半導體晶圓製作方法。

爲了達到上述目的，乃提出一種半導體晶圓製作方法。於此種方法中，係在晶圓的上表面和下表面都形成第一材料層，而只在晶圓的上表面的第一材料層之上形成第二材料層，從該晶圓的下表面脫除該第一材料，及從該晶圓上表面上的第一材料脫除掉該第二材料層。

較佳者，該第一與第二材料層各具不同的蝕刻選擇性。

爲了達到本發明另一目的，乃提出一種半導體晶圓製作方法。於此方法中，係在晶圓上面形成一氧化膜，且於該氧化膜中用光蝕印術以預定間隔形成預定的圖案，以紓解晶圓的翹曲。

較佳者，係在半導體裝置製程實施之前形成該圖案。

圖式之簡略說明

本發明上述目的與優點可經由參照所附圖式詳細說明其較佳實施例而更爲明白，其中：

經濟部智慧財產局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4 規格（210 × 297 公釐）
（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線

五、發明說明（ 3 ）

圖 1A 至 1D 爲依序闡示根據本發明較佳實施例的半導體晶圓製作方法之截面圖；

圖 2 爲用以說明本發明較佳實施例所參考的一通用晶圓之平面圖；

圖 3 和 4 爲根據本發明較佳實施例的晶圓之平面圖；且

圖 5 爲沿圖 3 和 4 中的線 C-C'採取之晶圓截面圖。

較佳實施例之詳細說明

至此要參照所附圖式詳細地說明本發明較佳實施例。相同的指示數字表出圖式中的相同組件，且有關適用製程的已知氣氛和特性之說明，若認爲會使本發明主體混淆不清者皆予以省略。

圖 1A 至 1D 爲依次闡示根據本發明防止晶圓變凹的晶圓製作方法之截面圖。

參看圖 1A，在晶圓 10 的上表面和下表面上經由化學蒸氣沈積(CVD)形成例如多晶矽的第一材料層 20。

參看圖 1B，僅於該晶圓 10 的上表面上形成第二材料層 30。該第二材料層 30 較佳者係由具有與該第一材料層 20 不同蝕刻選擇性之材料所形成。

參看圖 1C，從該晶圓 10 的下表面脫除掉該第一材料層 20。

參看圖 1D，經由脫除掉該第二材料層 30 而在晶圓 10 的上表面上只留下該第一材料層 20。

於傳統技術中，係經由在晶圓下表面上的多晶矽膜中

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部智慧財產局員工消費合作社印製
本紙張尺度適用中國國家標準 (CNS)A4 規格 (210 × 297 公釐)

五、發明說明（ 4 ）

形成一圖案而防止晶圓變凹下。不過，該圖案可能妨礙晶圓保持平坦性，且因而難以在曝光程序中確保聚焦邊際。與此相異者，這些問題都可在本發明中經由從晶圓的下表面脫除掉一材料層而克服。

圖 2，3 和 4 皆爲說明防止晶圓變凸出的晶圓製作方法所要參看的圖式。

圖 2 爲具有主晶片 200 與刻線 300 的晶圓 100 之平面圖。參看圖 2，刻劃線 300 將晶圓 100 區分成諸主晶片 200，且促成諸主晶片 200 的分開形成。參考字母"A"表示分隔出四個主晶片 200 之形成刻劃線 300 的部位，且參考字母"B"表示諸主晶片 200 的寬度。

圖 3 和 4 爲本發明一實施例所用的部位 A 之放大平面圖。

參看圖 3，有水平與垂直取向的諸刻劃線 300，分隔出四個主晶片 200。沿著刻劃線 300 形成著長形溝槽 400。於圖 4 中，形成刻劃線 300 而分隔出四個主晶片 200，且沿著刻劃線 300 形成諸方形溝槽 500。爲了形成彼等溝槽，乃在半導體晶圓上形成一氧化膜，且塗被光阻膜以將該氧化膜造圖。然後，以光蝕印術將該氧化膜造圖，以開放該等刻劃線。在脫除光阻膜後，在底下的晶圓上之刻線中，根據氧化膜的圖案形成溝槽。彼等溝槽可形成爲線，島，或其他形狀，且於需要時可在晶片的額外空間內形成。形成溝槽的步驟係在早期階段中或在晶圓變翹曲的步驟之前，在不含線路圖案的晶圓上形成，使得晶圓翹曲得以避免。

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部智慧財產局員工消費合作社印製
本紙張尺度適用中國國家標準 (CNS)A4 規格 (210 × 297 公釐)

五、發明說明（ 5 ）

較佳者爲以預定間隔與圖案，在主晶片之間形成溝槽。

圖 5 爲沿圖 3 和 4 的線 C-C'採取之晶圓截面圖，顯示出在刻劃線 300 中形成的溝槽 400 或 500 所具寬度 600 與深度 700。溝槽 400 與 500 所具寬度 600，較佳者爲比要在隨後步驟中沈積的諸層總厚度大兩倍以上。這是因爲要紓解晶圓所含翹曲力所用的溝槽，於製作半導體裝置的過程中，將諸層沈積成爲厚者時，會沈沒之故。此外，溝槽 400 與 500 所具深度 700，較佳者爲比後續步驟中要沈積的諸層總厚度爲大，以防止阻斷翹曲所用溝槽沈沒。

於如上文所說明的本發明中，係經由從半導體晶圓的下表面脫除掉一材料層，而避免半導體晶圓變成凹下或藉以減低該問題。此外，經由在晶圓刻劃線中形成溝槽，而避免半導體晶圓變得凸出或藉以減低此問題。

雖然本發明已參照特定實施例予以說明和示範過，不過要清楚認知者，任何熟於此技人士施以許多變化，而仍在本發明範圍與旨意之內者。

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準 (CNS)A4 規格 (210 × 297 公釐)

四、中文發明摘要（發明之名稱：　　）

製作半導體基板的方法

一種防止晶圓翹曲之晶圓製作方法。其係經由從晶圓的下表面脫除掉一材料層，或在晶圓的刻劃線中形成溝槽而避免或減少晶圓翹曲。

英文發明摘要（發明之名稱：Method of Fabricating Semiconductor Substrate ）

A wafer fabricating method for preventing a wafer from being warped. Wafer warpage is prevented or minimized by removing a material layer from the lower surface of a wafer or forming a groove in a scribe line of the wafer.

（請先閱讀背面之注意事項再填寫本頁各欄）

裝

訂

線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

1.一種避免晶圓變凹下的半導體晶圓製作方法，其包括的步驟有：

在該晶圓的上表面與下表面上形成第一材料層；

只在該晶圓上表面的第一材料層上形成第二材料層；

從該晶圓的下表面脫除掉該第一材料；及

從該晶圓上表面上的第一材料層脫除掉該第二材料層。

2.如申請專利範圍第 1 項之方法，其中該第一和第二材料層各具不同的蝕刻選擇性。

3.如申請專利範圍第 1 項之方法，其中該第一材料層係由多晶矽所形成。

4.如申請專利範圍第 1 項之方法，其中該第二材料層係由光阻所形成。

5.一種避免晶圓變凸起的半導體晶圓製作方法，其包括的步驟有：

在該晶圓上形成一氧化膜；及

經由光蝕印術在該氧化膜中以預定間隔形成預定的圖案，以紓解該晶圓的翹曲。

6.如申請專利範圍第 5 項之方法，其中該圖案係在半導體裝置製程實施之前形成的。

7.如申請專利範圍第 5 項之方法，其中該圖案係在晶圓的諸刻劃線及晶片的額外空間其中一者之內形成。

8.如申請專利範圍第 5 項之方法，其中該圖案係形成爲預定形狀者。

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

9.如申請專利範圍第 5 項之方法，其中該圖案係形成爲線狀與島狀其中一者。

10.一種避免晶圓變翹曲的半導體晶圓製作方法，其包括的步驟有：

在該晶圓上形成一氧化膜；及

用光蝕印術在該氧化膜內以預定間隔形成預定的圖案，以紓解該晶圓的翹曲。

11.如申請專利範圍第 10 項之方法，其中該圖案係在半導體裝置製程期間形成。

12.如申請專利範圍第 10 項之方法，其中該圖案係在該晶圓的諸刻劃線與晶片的額外空間其中一者之內形成。

13.如申請專利範圍第 10 項之方法，其中該圖案係形成爲預定形狀者。

14.如申請專利範圍第 10 項之方法，其中該圖案係形成爲線狀與島狀其中一者。

15.一種半導體晶圓，其包括只在其上表面上的一材料層，以避免該半導體晶圓變成凹下之情況。

16.一種半導體晶圓，其包括在其刻劃線與晶片的額外空間其中一者之內以預定間隔形成的預定圖案，以減低該半導體晶圓變成凸出之情況。

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

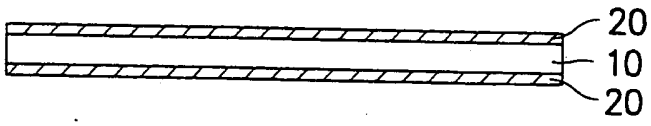


圖 1A

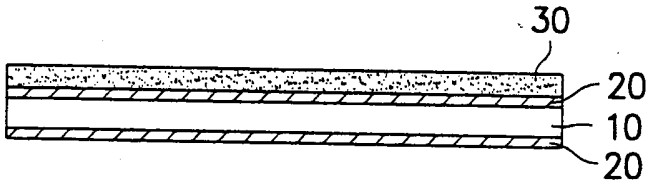


圖 1B

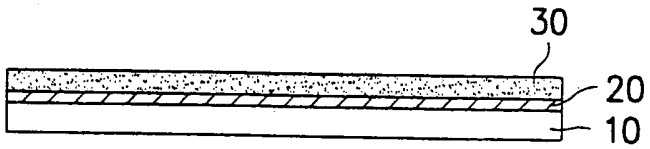


圖 1C

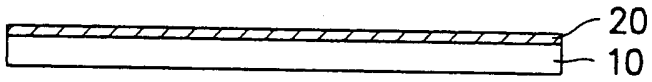


圖 1D

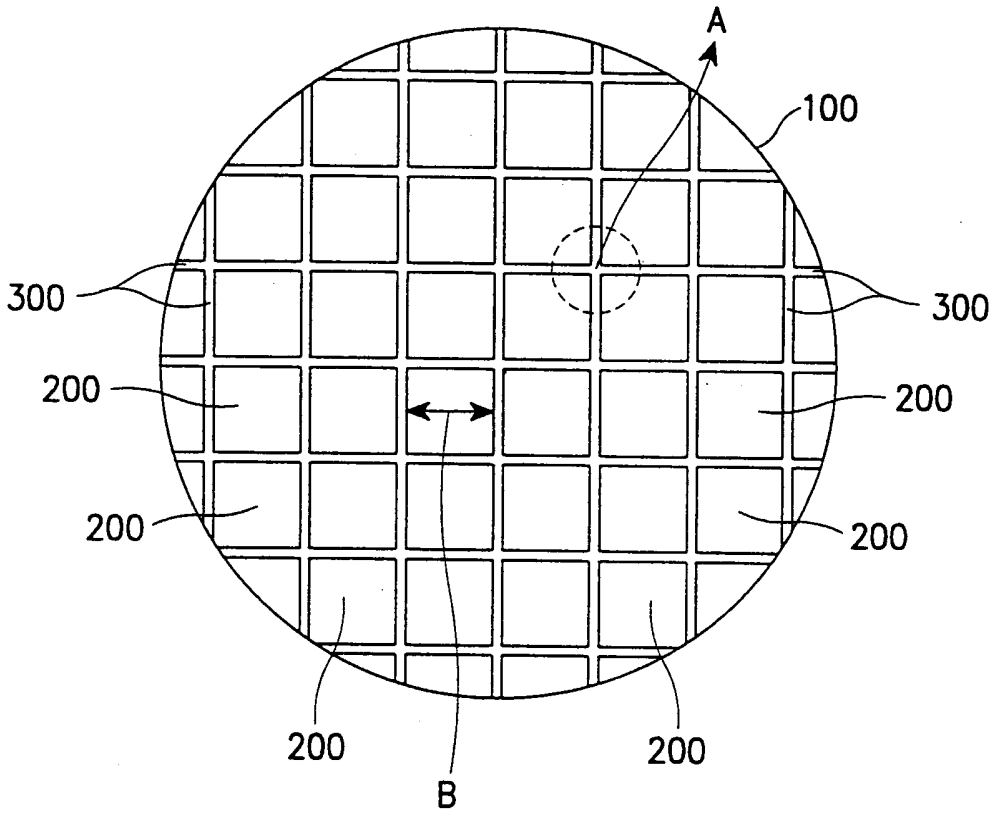


圖 2

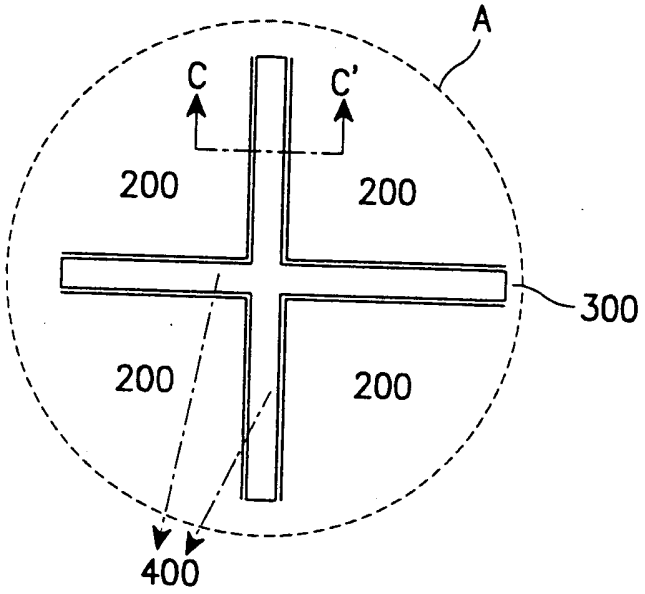


圖 3

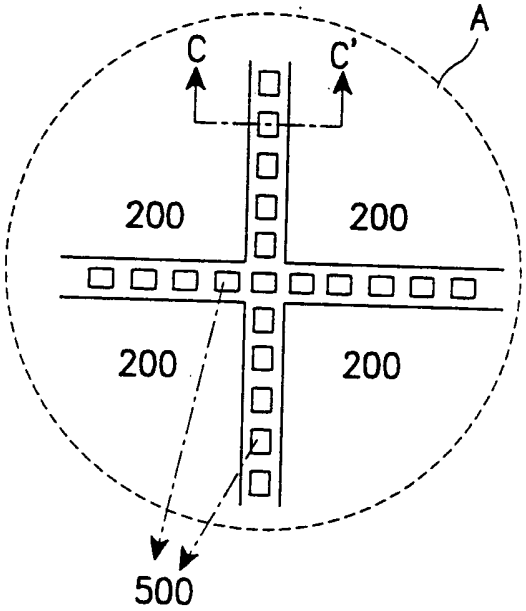


圖 4

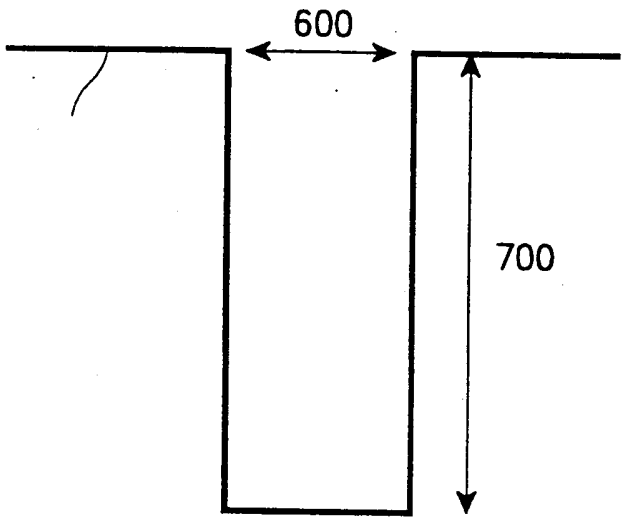


圖 5