



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I355871B1

(45)公告日：中華民國 101 (2012) 年 01 月 01 日

(21)申請案號：093137509

(22)申請日：中華民國 93 (2004) 年 12 月 03 日

(51)Int. Cl. : H05K3/46 (2006.01)

(30)優先權：2003/12/18 美國

10/737,974

(71)申請人：安迪克連接科技公司 (美國) ENDICOTT INTERCONNECT TECHNOLOGIES, INC.
(US)

美國

(72)發明人：詹姆士M 拉諾得 LARNERD, JAMES M. (US) ; 約翰M 勞弗 LAUFFER, JOHN
M. (US) ; 渥亞R 馬可威其 MARKOVICH, VOYA R. (US) ; 柯斯塔 I 帕佩瑪
士 PAPATHOMAS, KOSTAS I. (US)

(74)代理人：陳志成

(56)參考文獻：

TW 404649

US 4642160

US 6590165B1

審查人員：姜鼎懿

申請專利範圍項數：10 項 圖式數：9 共 0 頁

(54)名稱

提供具有導電孔之印刷電路板之方法及所形成之印刷電路板

METHOD OF PROVIDING PRINTED CIRCUIT BOARD WITH CONDUCTIVE HOLES AND BOARD
RESULTING THEREFROM

(57)摘要

本發明揭示一種製造印刷電路板的方法，其中係在印刷電路板結構的兩個介電層內形成導電穿透孔，以連接指定的導電層。一個導電孔連接兩個相鄰層及另一個連接兩個相鄰層，包括以另一個導電孔連接的導電層之一。也可以使用一或多個孔連接所有三個導電層。可以如導電膠或非導電膠的金屬電鍍填充所形成的孔。在後者的例子中，也可以在該膠上提供頂部覆蓋導電層，如以在印刷電路板之外表面上當作接點或其類似物。

A method of making a printed circuit board in which conductive thru-holes are formed within two dielectric layers of the board's structure so as to connect designated conductive layers. One hole connects two adjacent layers and the other connects two adjacent layers, including one of the conductive layers connected by the other hole. It is also possible to connect all three conductive layers using one or more holes. The resulting holes may be filled, e.g., with metal plating, or conductive or non-conductive paste. In the case of the latter, it is also possible to provide a top covering conductive layer over the paste, e.g., to serve as a pad or the like on the board's external surface.

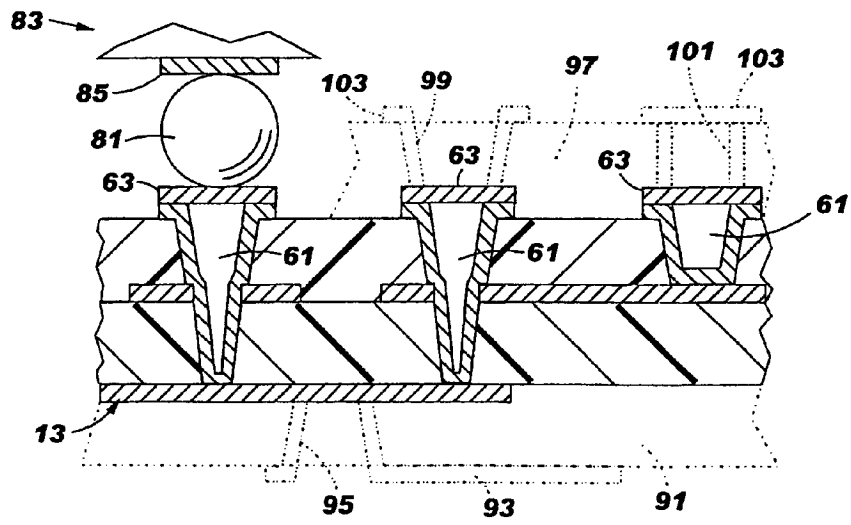


圖 9

13、63、93、

103 · · · 導電層

61 · · · 膠

81 · · · 焊球

83 · · · 層壓晶片載體

85 · · · 導電接點

91、97・・・介電層

95、99、101 · · ·

穿透孔

十一、圖式：

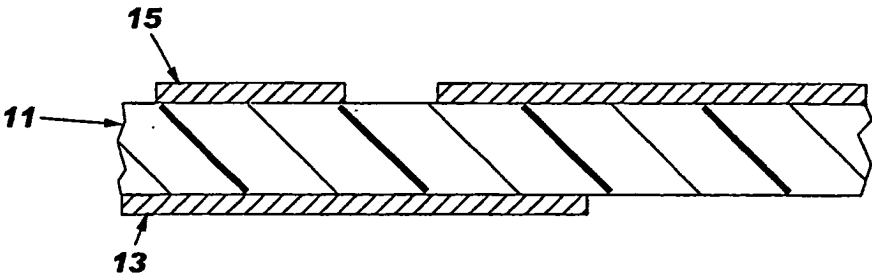


圖 1

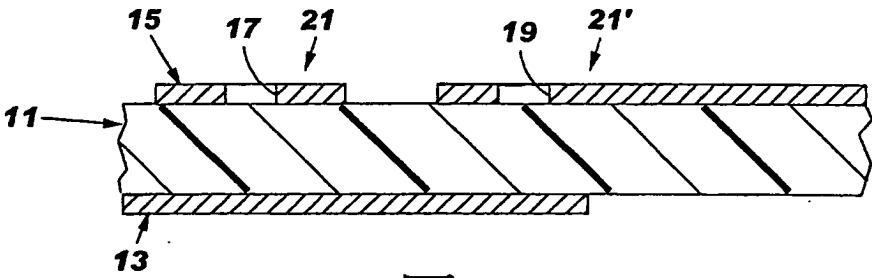


圖 2

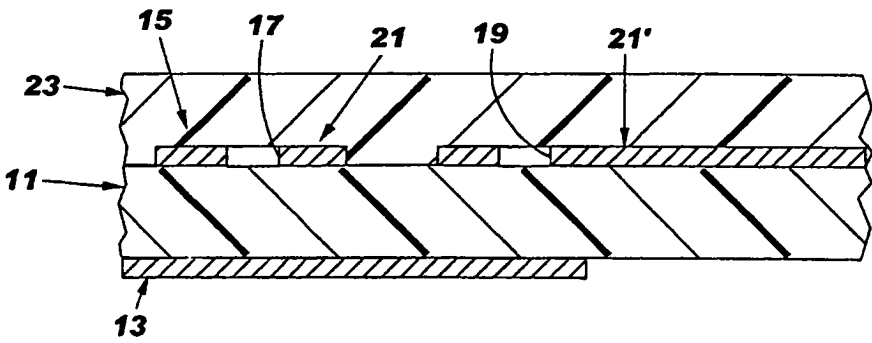


圖 3

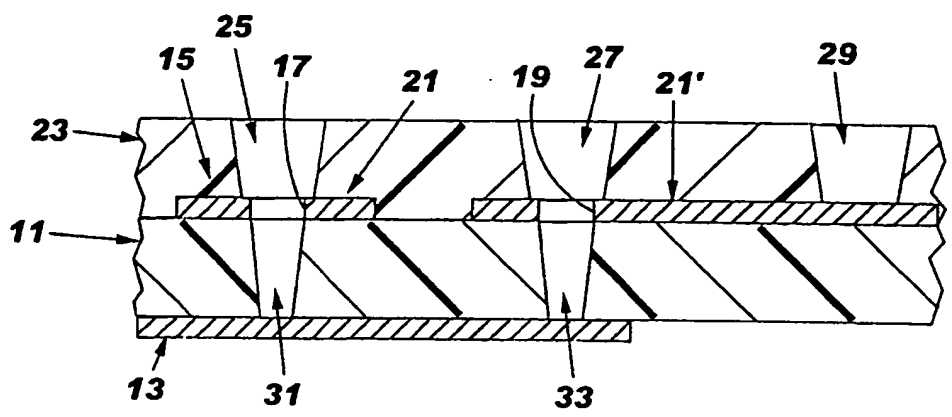


圖 4

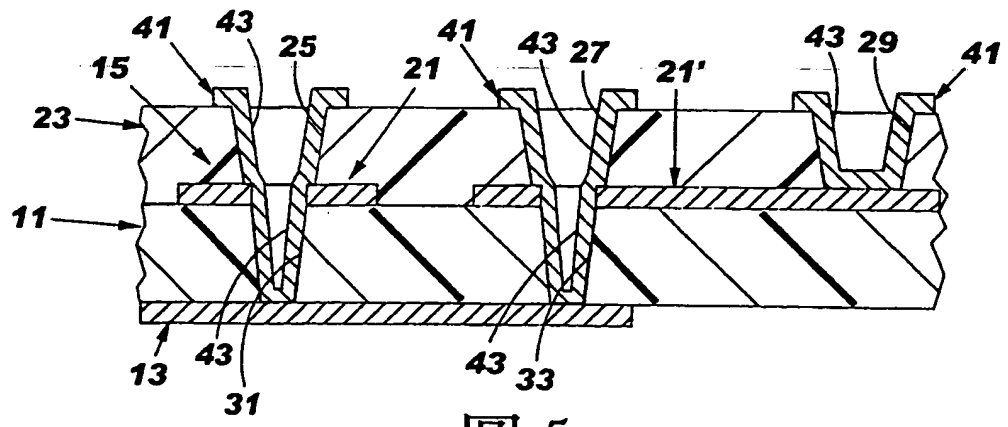


圖 5

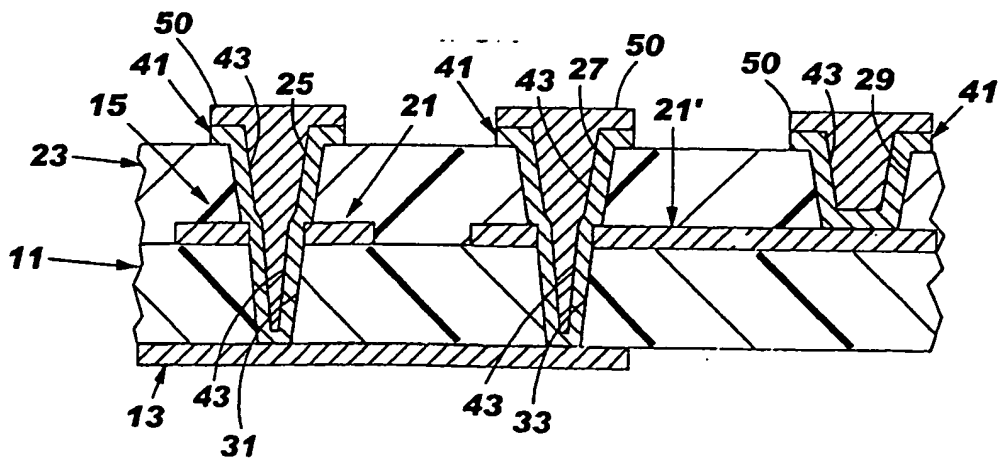
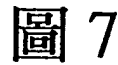


圖 6



六、發明說明：

【發明所屬之技術領域】

本發明有關印刷電路板，尤其有關在其中具有複數個導電穿透孔的多層印刷電路板。

【先前技術】

在印刷電路板(有時稱為印刷線路板)的製造中，在平面剛性或可撓絕緣基板的兩側上製造印刷電路已司空見慣。重要性漸增的是多層印刷電路的製造，該電路就實施此種印刷電路板之產品的操作需求漸增而言，乃是今日銷售最常見的印刷電路板。在這些印刷電路板中，印刷電路板通常由絕緣基板材料及導電金層的平行、平面、交替內層所組成。和雙面印刷電路板一樣，層壓結構的曝露外側具有電路圖案，且金層內層通常含有電路圖案，但實質上為固體的內部電源層例外，雖然也含有視需要的空隙開口或其他開口。

在雙面及多層印刷電路板中，必須在印刷電路板的各種導電層或導電側之間提供導電互連。這一般可藉由在印刷電路板中提供金屬化的導電穿透孔來達成，該等穿透孔可和需要電互連的各側及各層相通。對於部分應用，將需要和幾乎所有的導電層進行電連接。在此例中，通常會提供通過印刷電路板之整個厚度的穿透孔。對於這些穿透孔，以及對於其他的應用，通常需要在印刷電路板之一面上的電路及內部電路層的一或多個之間也提供電連接。在這些例子中，會提供僅部分通過印刷電路板的「盲孔(blind

via)」。又在另一例中，此種多層印刷電路板通常需要使用完全位在印刷電路板結構內並為外部分層所覆蓋的內部「通道」，包括介電及導電通道。此種內部「通道」通常形成於最終印刷電路板的子元件結構內，然後在印刷電路板的最終層壓期間和其他層結合。為此應用之故，用語「導電穿透孔」是指包括：兩種穿透孔：完全通過印刷電路板的穿透孔(在印刷電路領域中又稱為「電鍍穿透孔」或「PTH」)，從印刷電路板的外表面延伸至印刷電路板之特定導電層的「盲孔」，還有內部為印刷電路板外層所「捕獲」的「內部通道」。

為了在印刷電路板上提供所需的電路圖案，本技術已發展各種製造順序，許多均屬於「移除式」或「添加式」技術的廣泛類別。移除式程序的共同點是必須蝕刻移除(去掉)金屬，以在不需要電路的區域中曝露基板表面。另一方面，添加式程序始於曝露的基板表面(或添加式電鍍常見的金屬化薄層)及在其上需要的區域中建立金屬化，需要的區域係為不以先前所塗電鍍阻劑材料(如，在印刷電路板領域中稱為「光阻」)之圖案加以遮罩的區域。

通常，會在印刷電路板需要的位置上鑽出(包括使用機械的方式或是最近係使用雷射)或打出穿透孔。鑽孔或打孔可提供新曝露的表面，包括通道桶形表面及通道外圍入口表面。介電基板(包含：頂部表面、底部表面、及至少一曝露的通孔表面，部分或完全由絕緣材料所組成)接著一般會利用無電金屬沉積技術進行金屬化，不過其他沉積程序亦為

此領域中已知。

在電路化印刷電路板的製造中，係採用介電薄片材料作為基板的基底組件。此基底組件通常是有機材料，如：玻璃纖維增強環氧樹脂(在此領域中又簡稱為「FR4」)、聚四氟乙烯(如，鐵氟龍，杜邦公司(E.I. DuPont deNemours Company)的商標)、Driclad(安迪考特互連科技公司(Endicott Interconnect Technologies, Inc.)的商標)等。由於介電基板不導電，為了在基板上進行電鍍，通常會將基板「種以籽晶」，然後即可形成電鍍。此種處理為此領域已知，相信不必進一步說明，但要補充已知用於電鍍介電桶形物以形成穿透孔的金屬包括：銅、鎳及金。

製造印刷電路板之方法的範例，包括提供具有此種穿透孔的印刷電路板，係顯示及說明於以下美國專利：

6,015,520 Method For Filling Holes in Printed Wiring Boards(填充印刷線路板中之孔的方法)

6,073,344 Laser Segmentation of Plated Through-Hole Sidewalls To Form Multiple Conductors(電鍍穿透孔側壁的雷射切割以形成多個導體)

6,188,027 Protection of a Plated Through Hole From Chemical Attack(保護電鍍穿透孔免於化學腐蝕)

6,349,871 Process For Reworking Circuit Boards(重製電路板的程序)

6,493,861 Interconnected Series of Plated Through Hole Vias and Method of Fabrication Therefor(電鍍穿透孔通道的

互連串列及其製造方法)

6,626,196 Arrangement and Method For Degassing Small-High Aspect Ratio Drilled Holes Prior To Wet Chemical Processing(用於在濕式化學處理之前去氣小高型縱橫比鑽孔的配置及方法)

6,628,531 Multi-Layer and User-Configurable Micro-Printed Circuit Board(多層及使用者可配置之微印刷電路板)

6,630,630 Multilayer Printed Wiring Board and Its Manufacturing Method(多層印刷線路板及其製造方法)

6,630,743 Copper Plated PTH Barrels and Methods For Fabricating(銅電鍍的 PTH 桶形物及其製造方法)

6,631,558 Blind Via Laser Drilling System(盲孔雷射鑽孔系統)

6,631,838 Method For Fabricating Printed Circuit Board(用於製造印刷電路板的方法)

6,638,690 Method For Producing Multi-Layer Circuits(用於產生多層電路方法)

6,638,858 Hole Metal-Filling Method(孔金屬填充方法)

多層印刷電路板的其他範例係說明及顯示於以下公開之專利申請案中：

US 2002/0100613 A1 Conductive Substructures Of A Multilayered Laminate(多層層板的導電次結構)

US 2002/0108780 A1 Multilayered Laminate(多層層

板)

US 2002/0148637 A1 High Performance Dense Wire
For Printed Circuit Board(用於印刷電路板的高效能稠密線
路)

和上述方法及本技術中已知的其他程序相比，本發明揭示一種用於形成印刷電路板中導電穿透孔之新穎及獨特的方法。相信此種方法及因其所形成的印刷電路板將代表本技術中的一大進展。

【發明內容】

因此，本發明的主要目的在於藉由提供製造此種印刷電路板之新穎及獨特的方法來提升印刷電路板技術。

本發明的另一目的在於提供此種程序及所形成的印刷電路板，其中會形成若干導電穿透孔，以新穎及迅速的方式互連印刷電路板的各種導電層。

本發明的又另一目的在於提供可以使用習用的印刷電路板技術來實施的程序，因此執行的成本和習用的技術相差不多或不會增加超過其成本。

根據本發明的一方面，其中提供一種用於製造多層印刷電路板的方法，該方法包含以下步驟：提供具有第一及第二相對側的一第一介電層；在該第一介電層的該第一相對側上形成一第一導電層及具有一上表面；在該第一介電層的該第二相對側上形成一第二導電層(該第二導電層在其中包括至少一開口及具有一頂部表面)；在該第一介電層的該第二相對側上的該第二導電層上形成具有第一及第二相

對側的一第二介電層(該第二介電層的該第一相對側係接觸該第二導電層的至少部分，包括在其中的該至少一開口之上)；在該第二介電層內形成至少兩個孔，該等孔中的一個向下延伸至該第二導電層，及該等孔中的另一個延伸通過在該第二導電層中的該至少一開口及向下到達該第一導電層。該方法進一步包含以下步驟：在該第二介電層的該第二相對側上形成一第三導電層；及在該等至少兩個孔的該等表面上形成一導電塗層，以電耦合該第一及第二導電層和在該等孔之一孔上的該導電塗層，及電耦合該第二及第三導電層和在該等孔之另一孔上的該導電塗層。

根據本發明的另一方面，其中提供一種多層印刷電路板，其包含：一第一介電層，其具有第一及第二相對側；一第一導電層，其位在該第一介電層的該第一相對側上及具有一上表面；一第二導電層，其位在該第一介電層的該第二相對側上，該第二導電層在其中包括至少一開口。該印刷電路板進一步包含：一第二介電層，其在該第一介電層的該第二相對側上具有位在該第二導電層上的第一及第二相對側，該第二介電層的該第一相對側係接觸該第二導電層的至少部分，包括在其中的該至少一開口之上，該第二介電層在其中包括至少兩個雷射形成孔。該等雷射形成孔中的一個向下延伸至僅該第二導電層，及另一個雷射形成孔延伸通過該第二導電層的該至少一開口及向下到達該第一導電層。該印刷電路板尚進一步包括：一第三導電層，其位在該第二介電層的該第二相對側上；及一導電塗層，

其位在該等兩個雷射形成孔的該等表面上，以電耦合該第一及第二導電層和在該等雷射形成孔之一個上的該導電塗層，及電耦合該第二及第三導電層和在該等雷射形成孔上之另一個上的該導電塗層。

根據本發明的又另一方面，其中提供一種用於製造多層印刷電路板的方法，該方法包含：形成一電路化基板，該基板具有：一第一介電層，其具有相對側；及第一及第二導電層，其分別在該第一及第二相對側上，該第二導電層在其中包括至少一開口；層壓一第二介電層至該電路化基板上，致使該第二介電層實質上可覆蓋該第二導電層；在該第二介電層內形成至少兩個孔，該等孔中的一個向下延伸至僅該第二導電層，及該等孔中的另一個延伸通過在該第二導電層中的該至少一開口及向下到達該第一導電層。一第三導電層係形成於該第二介電層的該第二相對側上，及一導電塗層係形成於該等至少兩個孔之該等表面上，以電耦合該第一及第二導電層和在該等孔之一個上的該導電塗層，及電耦合該第二及第三導電層和在該另一個孔上的該導電塗層。

【實施方式】

為更了解本發明及其他更進一步之目的、優點及功能，可配合圖式參考下文之揭示及申請專利範圍。應明白，將使用相同的數字代表所有圖中的相同元件。

在圖 1 中，如從下文中所瞭解的，其中顯示在本發明較佳具體實施例的多層印刷電路板中代表關鍵元件的結構。圖 1

中的結構(又可稱為「電路化基板」)包括以如下習用介電材料形成的第一介電層 11，如：玻離纖維增強高分子樹脂(又稱為「FR4」)、聚四氟乙烯(鐵氟龍，杜邦公司的商標)、Driclad(安迪考特互連科技公司的商標)等。在一項具體實施例中，介電層 11 擁有厚度介於約 0.001 至約 0.005 英吋。在介電層 11 的下表面上是第一導電層 13。在一項範例中，層 13 係為銅，其提供較佳藉由以下方式：將導電箔層壓至介電層 11 上，之後再使用習用的微影蝕刻處理將其電路化。同樣地，可以相同的方式在介電層 11 的相對上表面上提供第二導電層 15。也可以使用此種微影蝕刻處理同時形成第一導電層 13 及第二導電層 15。如所述，由於圖 1 所示的結構在介電基板上擁有至少一導電層，因此可將其稱為「電路化基板」。

在圖 2 中，係在上方導電層 15 之內提供一對開口 17 及 19。這些開口較佳藉由使用合適遮罩(未顯示)的蝕刻來提供，及形狀較佳為實質上圓柱形。此外，包圍層 15 的銅材料也可以是實質上圓柱形，以因此代表通常在許多印刷電路板中所見的平台或相同結構。導電層 15 係顯示成至少兩個分開的電隔離部分 21 及 21'。第一部分 21 可以屬於上述之實質上圓柱形的平台配置，而第二部分 21' 可以只包括末端部分(包圍開口 19 的末端部分)。導電層的其餘部分可代表接合至形成之平台的單一線路或其類似物。

雖然如圖 2 所提供的顯示兩個開口，但應明白，根據本發明的較廣泛方面，只需要提供一個此種開口，仍可達到此

處所要的結果。

在圖 3 中，第二介電層 23 係形成於導電層 15 之上且係形成至第一介電層 11 的曝露表面上。如圖所示，第二介電層 23 實質上可覆蓋整個導電層 15，尤其包括覆蓋開口 17 及 19。形成層 23 的較佳方法是，使用習用的層壓處理直接將其層壓至圖 2 的結構上。相信因此不需要進一步的說明。雖然在開口 17 及 19 內未顯示存在層 23 的介電材料，這只是為了圖解之故，因為此種介電材料很可能發生於習用的層壓程序期間，對於此處定義的後續處理並無任何影響。雖然在圖 3 中顯示塗上單一的介電層 23，但也可以加上所謂的「樹脂塗布銅(REC)層」，其中先將介電質塗布至導電層上(銅較佳)，然後塗上此合成物，介電質側先塗，如圖 3 所示。銅因此可當作最終結構的另一個導電(如，信號)層。

在圖 4 中，三個孔 25、27 及 29 係形成於上方介電層 23 內。這些孔係以本技術中已知的方式使用雷射燒蝕加以形成，相信不需要進一步的說明，不過要提到在較佳的具體實施例中，可以使用紫外線鈹：鈮鋁石榴石(Nd:YAG)雷射。另外，對此種孔形成，也可以使用 CO₂ 或激分子電射。明確地說，各孔 25、27 及 29 至少可向下延伸至導電層 15 的上表面。尤其請見圖 4 右方的孔 29。雖然顯示形成三個孔，但應明白，根據本發明的廣泛方面，只需要提供兩個此種孔。為了圖解之故，圖 4 及後續圖式均顯示三個孔，但其意並不在限制本發明。

在圖 4 中，很明顯地分別將孔 25 及 27 形成直接對齊上方導

電層 15 中的開口 17 及 19。這很明顯是因為在此種孔形成期間，雷射燒蝕會造成在第一介電層 11 內形成附加的孔 31 及 33。因此，這些下方孔只是上方孔 25 及 27 的延伸，以在圖 4 結構的兩個部分中形成連續的單一孔。很明顯地，形成於金屬材料(此處為銅)中的開口 17 及 19 實質上可定義所形成的組態，以用於在介電層 11 內形成的孔延伸 31 及 33。因此，如果開口 17 及 19 為圓柱形，則對應的孔 31 及 33 也會是實質上圓柱形及具有和定義開口的直徑實質上相同的直徑。同樣地，請注意，在圖 4 右方孔 29 下的介電層 11 中，未形成此種後續的孔，因為有固體金屬層的存在，限制了孔形成期間發生雷射燒蝕的深度。

應明白，圖 1-4 所定義的步驟代表形成此處所示印刷電路板的一項具體實施例。本發明並不限於這些按照所述順序的現有步驟，因為可以使用附加的步驟及/或取代所述的步驟。這參考以下圖 5-8 的說明即可瞭解得更清楚。

在圖 5 中，在第二介電層 23 的上表面上已形成另一個導電層 41。在一項具體實施例中，此上方導電層代表一連串的金屬材料(如，銅)平台，其係在孔內設置導電(銅)塗布的期間形成，該等孔係如圖所示形成於介電層(且只有在層 23 中)中。如圖 5 之數字 43 所示的此種導電塗層較佳藉由本技術中已知的電鍍程序：無電或電解銅電鍍塗上。在此種處理之前，為了更好的銅黏著性，必須在介電質表面上提供「籽晶」層。在一項具體實施例中，會塗上具有厚度約 0.0003 至約 0.0015 英吋的導電塗層 43。相較之下，第一導電層 13

及第二導電層 15 之對應的厚度各介於約 0.0005 至約 0.003 英吋。同樣地，在介電層 23 的上表面上形成的導電平台 41 較佳各擁有介於約 0.0003 至約 0.0015 英吋的厚度。

雖然上文提及在處理期間形成第三導電層(此處為 41)及塗上導電塗層，如圖 5 所示，但同樣值得一提的是，可同時形成這兩個元件(導電層及導電塗層)以達成本發明需要的結果。另外還必須提到的是，本發明的顯著方面在於圖 4 具體實施例中形成的孔，這容許使用單一雷射操作形成層 11 及 23 後續的同時塗布。因此，不一定要提供一層(即 23)的初始雷射燒蝕，然後再提供另一層(即 11)。圖 4 的此種第二孔形成可能最為介電層 11 的相對(下方)表面所需，因而在此處所示之印刷電路板的形成有所限制(如，由於所需導電層 13 的存在)。

重要的是，在圖 5 中形成的導電穿透孔可用來在所形成的結構中提供不同的連接。例如，圖 5 左方的穿透孔可將介電層 23 上的上方導電層連接至臨時導電層 15，然後連接至下方導電層 13。這對於圖 5 中央的導電穿透孔也是如此。相較之下，圖 5 右方的導電穿透孔只將上方導電層連接至臨時上方導電層 15。因此如圖 5 所示，此處提供的穿透孔能夠連接三個不同的導電層或只連接兩個，端視操作需求而定。此外，如圖 5 所示，中央穿透孔可連接導電層 13、15 及 41，導電層 15 位在兩個位置上(圖 5 右方的兩個穿透孔)。因此，可以許多方式連接所示的導電層，同樣端視完成產品(印刷電路板)的操作需求而定。由於原來提供這些連接的孔係在兩個不同

的介電層中同時形成，耦合此種多個連接能力，所形成的程序及結構能夠以迅速的方式提供，因此和先前技術的方法及結構相比，也代表可以節省最終產品購買者的成本。

在圖 6 中，補充的電鍍步驟可實質上完成填充圖 5 中形成的導電穿透孔。此後續的電鍍操作也可以是無電或電解電鍍操作及可大量填充先前以所示方式電鍍的導電穿透孔。同樣地，較佳的電鍍材料為銅。在無電或電解電鍍操作期間會利用習用的電鍍程序，相信不需要進一步的說明。重要的是，可在此後續的電鍍操作期間，在各導電穿透孔上提供實質上固體的上表面 50，如圖 9 所定義，可用來容納焊球或其類似部件作為晶片載體的部分，及/或可用以對圖 6 所示結構之其他新增的各層形成後續的連接。在一項具體實施例中，各實質上平坦的固體上表面 50(其可以屬於如圖 6 所示的微小厚度或和平台 41 的上表面齊平)係用於容納層壓晶片載體的焊球，如本發明之受讓人所銷售的 HyperBGA(超級球格柵陣列)晶片載體。HyperBGA 是安迪考特互連科技公司的註冊商標。

在圖 7 中，顯示填充導電穿透孔的替代方法。在圖 7 中，各電鍍穿透孔具有膠 61 的填充材料。膠 61 可為導電或非導電，端視操作需求而定。合適導電膠的一個範例是 CB 100，可從位在德拉威州明頓(Wilmington)的杜邦公司購得。本發明適用之非導電膠的一個範例是微粒填充的 Driclad，可從位在紐約州安迪考特北街 1701(1701 North Street, Endicott, New York)的安迪考特互連科技公司購得。膠 61

的提供係使用習用的膠分配器，相信不需要進一步的說明。在填充膠 61 後，膠可當作在其之上形成之後續導電層 63 的支撐。層 63 較佳為銅及其電鍍係使用電解或無電電鍍，在一項範例中，擁有厚度約 0.0001 至約 0.001 英吋。位在各所示導電穿透孔上的此導電層 63 亦可用於容納如上述之晶片載體的焊球或其類似物，或可視需要提供電連接至較大電路板結構的其他部分。

圖 8 代表又另一項具體實施例如下：完全填充在介電層 11 及 23 中形成的孔，以形成能夠以此處需要的方式執行的導電穿透孔。在圖 8 中，導電材料完全填充各已形成的孔，包括在下方介電層 11 中的孔延伸。此較佳的材料為銅及其提供係使用上述實質上完全填充各所示孔的電鍍操作。所形成的固體(插塞)結構也包括實質上平坦的上表面，和圖 7 中的電鍍層 63 及圖 6 中的上表面 50 相同。此實質上固體的銅材料以數字 71 表示。雖然銅是本發明之此具體實施例的較佳材料，不過也可以利用其他金屬，包括：鎳(Ni)、金(Au)、鉛(Pb)、錫(Sn)及如 CB 100 的導電膠。本發明因此在此方面中不限於銅。另外還值得一提的是，另一個導電層，甚至上文指示的導電塗層，可以使用其他導電材料，此種替代材料可包括：Ni、Au、Sn 及 Pb。

在圖 9 中，其中顯示根據本發明一項具體實施例形成的印刷電路板結構，其中會提供附加的結構及/或耦合已發生至外部的電子組件，如上述的晶片載體。在圖 9 中，將左方所示的導電穿透孔顯示為經電耦合至接著成為層壓晶片載體

83(為了圖解之故，僅顯示部分)之部分的焊球 81，焊球 81 接著經連接至形成部分載體的導電接點 85。在較佳的形式中，此種載體將包括若干焊球 81，因此此處定義的電路板能夠經電耦合至這些焊球之選定的焊球(包括全部)，以因此將晶片載體確實連接至本發明，因而形成電路板電子組件裝配件。在此種情況中，接著會將底下的導電層 13 電耦合至可加到電路板上的其他導電層或其中設置印刷電路板之結構(如，伺服器)的其他導電部分。附加介電層及導電層的一個範例在圖 9 中係以數字 91 及 93 表示(均為幻影部分)，層 93 係使用導電穿透孔 95 耦合至導電層 13，如使用本發明指示所提供的。同樣地，可在圖 9 中提供附加介電層 97(亦為幻影部分)，及使用如此處形成之穿透孔 99(幻影部分)或習用的穿透孔 101(幻影部分)，將其耦合至印刷電路板右側的電鍍穿透孔(如圖所示)。在任一例中，接著可將這些上方導電穿透孔電耦合至表面導電層 103(形式為平台或連續的信號線)。

雖然圖 9 具體實施例顯示在導電穿透孔中使用膠填充 61，但其意並非在限制本發明，因為導電穿透孔可擁有此處所示橫截面構造的任一種，包括圖 6 及 8 的構造。在本發明的更廣泛方面內，也可以將焊球直接耦合至圖 5 所示的上方平台組態，這些平台不包括橋接橫跨其上的電鍍或固體導電層。

因此已經顯示及說明新穎及獨特的印刷電路板及其製造方法，其中孔係透過結構的兩個或多個介電層同時提供，

及各種個別層可以許多方式加以耦合，端視完成產品的設計需求而定。本發明因此代表本技術中的一大進展。

雖然已顯示與描述目前是本發明的較佳具體實施例，熟習此項技術者應明白，只要不脫離隨附申請專利範圍所界定之本發明的範疇，即可進行各種變化與修改。例如，本發明已依以下內容加以定義：所形成的成品結構可當作之後所塗介電質及/或導電層的基底，以建立更大的最終結構。其意不在限制本發明。其係完全可初始提供已形成的電路化基板(PCB)及在其上建立本發明。例如，圖 1 下方導電層 13 可為此種稍早形成之基板的頂部導電層，然後可在其之上塗上本發明的其餘部分，以提供具有此處所示有利特色之此初始基板。

【圖式簡單說明】

圖 1 為截面側視圖，顯示製造本發明一項具體實施例之印刷電路板的初始步驟；

圖 2 為截面側視圖，顯示在圖 1 之具體實施例的第二導電層內提供至少兩個的步驟；

圖 3 為截面側視圖，顯示對圖 2 之具體實施例增加第二介電層的步驟；

圖 4 為截面側視圖，顯示在圖 3 之具體實施例所用之第二介電層內形成兩個孔(圖 4 中顯示三個)的步驟；

圖 5 為截面側視圖，顯示在圖 4 之具體實施例中塗上導電層，以在此階段形成此具體實施例之部分的各種導電層之間提供選定的互連；

圖 6 為截面側視圖，顯示填充在本發明一項具體實施例之圖 5 中形成之孔的範例；

圖 7 為截面側視圖，顯示替代具體實施例如下：填充在圖 5 之具體實施例中形成的孔及之後在其之上提供導電層；

圖 8 為截面側視圖，顯示替代具體實施例如下：填充在圖 4 之具體實施例中形成的孔；及

圖 9 為截面側視圖，顯示各種替代的附加層及導電連接(即通道)及可能的附加電子結構(即晶片載體)，這些均可附加或耦合至本發明的印刷電路板，以提供更大、更加延伸之形式的印刷電路板。

【主要元件符號說明】

11、23、91、97	介電層
13、15、41、63、93、103	導電層
17、19	開口
21、21'	電隔離部分
25、27、29、31、33	孔
43	導電塗層
50	固體的上表面
61	膠
71	銅材料
81	焊球
83	層壓晶片載體
85	導電接點
95、99、101	穿透孔

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號： 93137509

※申請日： 93.12.31

※IPC 分類： H05K 3/46 (2006.01)

一、發明名稱：(中文/英文)

提供具有導電孔之印刷電路板之方法及所形成之印刷電路板

METHOD OF PROVIDING PRINTED CIRCUIT BOARD WITH
CONDUCTIVE HOLES AND BOARD RESULTING THEREFROM

二、中文發明摘要：

本發明揭示一種製造印刷電路板的方法，其中係在印刷電路板結構的兩個介電層內形成導電穿透孔，以連接指定的導電層。一個導電孔連接兩個相鄰層及另一個連接兩個相鄰層，包括以另一個導電孔連接的導電層之一。也可以使用一或多個孔連接所有三個導電層。可以如導電膠或非導電膠的金屬電鍍填充所形成的孔。在後者的例子中，也可以在該膠上提供頂部覆蓋導電層，如以在印刷電路板之外表面上當作接點或其類似物。

三、英文發明摘要：

A method of making a printed circuit board in which conductive thru-holes are formed within two dielectric layers of the board's structure so as to connect designated conductive layers. One hole connects two adjacent layers and the other connects two adjacent layers, including one of the conductive layers connected by the other hole. It is also possible to connect all three conductive layers using one or more holes. The resulting holes may be filled, e.g., with metal plating, or conductive or non-conductive paste. In the case of the latter, it is also possible to provide a top covering conductive layer over the paste, e.g., to serve as a pad or the like on the board's external surface.

七、申請專利範圍：

1. 一種用於一多層印刷電路板的製造方法，該方法包含：

提供具有第一及第二相對側的一第一介電層：

在該第一介電層的該第一相對側上形成一第一導電層；

在該第一介電層的該第二相對側上形成一第二導電層，該第二導電層在其中包括至少一開口；

在該第一介電層的該第二相對側上的該第二導電層上形成具有第一及第二相對側的一第二介電層，該第二介電層的該第一相對側係接觸該第二導電層的至少部份，包括在其中的該至少一開口之上；

在該第二介電層內雷射形成有第一孔及第二孔，該第一孔向下延伸僅至該第二導電層，及該第二孔的一部份延伸通過在該第二導電層中的該至少一開口及向下到達該第一導電層，該第一孔及第二孔包括該第二孔的該部份延伸通過在該第二導電層中的至少一開口及向下到達該第一導電層，各孔均為形成有表面的尖頭形態；

在該第二介電層的該第二相對側上形成一第三導電層；

在該第一孔及第二孔的該等表面上形成一導電塗層，以電耦合該第一及第二導電層和該第二孔上的該導電塗層，及以電耦合該第二及第三導電層和在該第一孔下的該導電塗層；

在該其上具有導電塗層的第一及第二孔電鍍上電鍍材料以填充第一及第二孔，包括該第二孔的該部份延伸通過

在該第二導電層中的該至少一開口及向下到達該第一導電層；及

在每一第一孔及第二孔中的該導電材料上形成有一實質地固體上表面。

2. 如請求項 1 之方法，其中在該第二孔上的該導電塗層係電耦合該第二導電層及第三導電層。
3. 如請求項 1 之方法，其中該第一、第二及第三導電層係使用微影蝕刻處理加以形成。
4. 如請求項 1 之方法，其中該等導電塗層係使用一電鍍程序在各該等孔的各該等表面上加以形成。
5. 如請求項 1 之方法，其中該第二介電層係使用一層壓程序在該第二導電層上加以形成。
6. 一種用於一多層印刷電路板的製造方法，該方法包含：

提供具有第一及第二相對側的一第一介電層：

在該第一介電層的該第一相對側上形成一第一導電層；

在該第一介電層的該第二相對側上形成一第二導電層

，該第二導電層在其中包括至少一開口；

在該第一介電層的該第二相對側上的該第二導電層上形成具有第一及第二相對側的一第二介電層，該第二介電層的該第一相對側係接觸該第二導電層的至少部份，包括在其中的該至少一開口之上；

在該第二介電層內雷射形成有第一孔及第二孔，該第一孔向下延伸僅至該第二導電層，及該第二孔的一部份延伸通過在該第二導電層中的該至少一開口及向下到達該第

一導電層，該第一孔及第二孔包括該第二孔的該部份延伸通過在該第二導電層中的至少一開口及向下到達該第一導電層，各孔均為形成有表面的尖頭形態；

在該第二介電層的該第二相對側上形成一第三導電層；

在該第一孔及第二孔的該等表面上形成一導電塗層，以電耦合該第一及第二導電層和該第二孔上的該導電塗層，及以電耦合該第二及第三導電層和在該第一孔下的該導電塗層；

以導電膠填充在該其上具有導電塗層的第一及第二孔，包括該第二孔的該部份延伸通過在該第二導電層中的至少一開口及向下到達該第一導電層；及

在該各填充於第一孔及第二孔中的該導電膠上形成有一導電層。

7. 如請求項 6 之方法，其中該位在該第二孔的該表面上的導電塗層，係以電耦合該第二及第三導電層。
8. 如請求項 6 之方法，其中該第一、第二及第三導電層係使用微影蝕刻處理加以形成。
9. 如請求項 6 之方法，其中該等導電塗層係使用一電鍍程序在各該等孔的各該等表面上加以形成。
10. 如請求項 6 之方法，其中該第二介電層係使用一層壓程序在該第二導電層上加以形成。

四、指定代表圖：

(一)本案指定代表圖為：第（ 9 ）圖。

(二)本代表圖之元件符號簡單說明：

13、63、93、103	導電層
61	膠
81	焊球
83	層壓晶片載體
85	導電接點
91、97	介電層
95、99、101	穿透孔

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

（ 無 ）