



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I382310B1

(45)公告日：中華民國 102 (2013) 年 01 月 11 日

(21)申請案號：098107583

(22)申請日：中華民國 98 (2009) 年 03 月 09 日

(51)Int. Cl. : G06F12/00 (2006.01)

(30)優先權：2008/03/19 美國 12/051,462

(71)申請人：桑迪士克科技公司 (美國) SANDISK TECHNOLOGIES INC. (US)
美國

(72)發明人：李顏 LI, YAN (US)；高安妮保玲 KOH, ANNE PAO LING (TW)

(74)代理人：黃章典

(56)參考文獻：

TW 505858 US 6717857B2

US 7242620B2 US 7336543B2

審查人員：郭彥鋒

申請專利範圍項數：25 項 圖式數：8 共 22 頁

(54)名稱

非揮發性記憶體及其操作方法

NON-VOLATILE MEMORY AND METHOD OF OPERATING THE SAME

(57)摘要

一種非揮發性記憶體可使用一儲存於相應資料鎖存器集合中之第一資料集合對一或多個經定址頁之一指定群組執行一第一操作(諸如，寫入)且亦接收對亦使用此等相應資料鎖存器中之具有一第二資料集合之一些的第二操作(諸如，讀取)之一請求。在該第一操作期間，當每一相應集合中之至少一鎖存器變得對該第二操作可用時，該記憶體判定是否存在足夠數目個該相應資料鎖存器集合來在該第一操作期間執行該第二操作；若不足夠，則延遲該第二操作。當足夠數目個鎖存器變得可用時，記憶體隨後可在該第一操作期間執行該第二操作；且若回應於判定是否存在足夠數目個該相應資料鎖存器集合來執行該第二操作而判定存在足夠的數目，則在該第一操作期間執行該第二操作。

A non-volatile memory can perform a first operation (such as a write, for example) on a designated group of one or more addressed pages using a first set of data stored in the corresponding set of data latches and also receive a request for a second operation (such as a read, for example) that also uses some of these corresponding data latches with a second set of data. During the first operation, when at least one latch of each set of the corresponding become available for the second operation, the memory whether there are a sufficient number of the corresponding set of data latches to perform the second operation during the first operation; if not, the second operation is delayed. The memory subsequently can perform the second operation during the first operation when a sufficient number of latches become available; and if, in response to determining whether there are a sufficient number of the corresponding set of data latches to perform the second operation it is determined that there are a sufficient number, performing the second operation during the first operation.

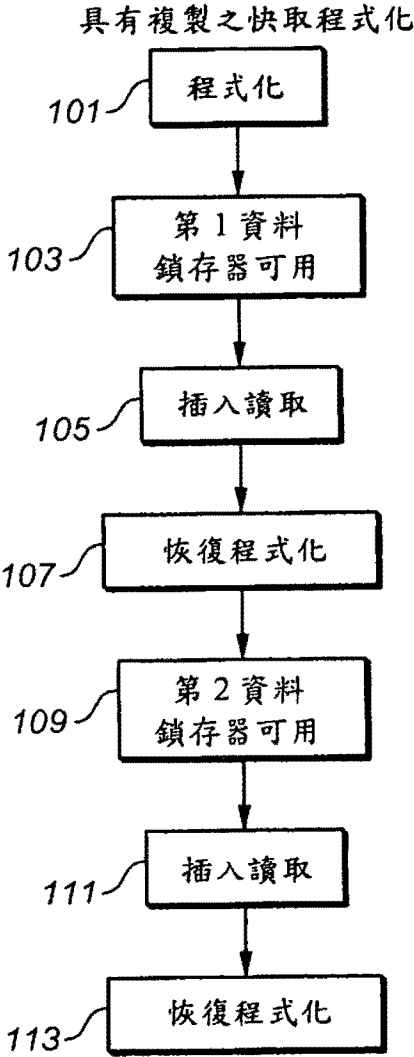


圖 1

發明專利說明書

101年7月13日修正替換頁

中文說明書替換頁(101年7月)

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：098107583

※ 申請日：98.3.9

※ IPC 分類：~~G06K~~

G06F 12/00 (2006.01)

一、發明名稱：(中文/英文)

非揮發性記憶體及其操作方法

NON-VOLATILE MEMORY AND METHOD OF OPERATING THE
SAME

二、中文發明摘要：

一種非揮發性記憶體可使用一儲存於相應資料鎖存器集合中之第一資料集合對一或多個經定址頁之一指定群組執行一第一操作(諸如，寫入)且亦接收對亦使用此等相應資料鎖存器中之具有一第二資料集合之一些的第二操作(諸如，讀取)之一請求。在該第一操作期間，當每一相應集合中之至少一鎖存器變得對該第二操作可用時，該記憶體判定是否存在足夠數目個該相應資料鎖存器集合來在該第一操作期間執行該第二操作；若不足夠，則延遲該第二操作。當足夠數目個鎖存器變得可用時，記憶體隨後可在該第一操作期間執行該第二操作；且若回應於判定是否存在足夠數目個該相應資料鎖存器集合來執行該第二操作而判定存在足夠的數目，則在該第一操作期間執行該第二操作。

三、英文發明摘要：

A non-volatile memory can perform a first operation (such as a write, for example) on a designated group of one or more addressed pages using a first set of data stored in the corresponding set of data latches and also receive a request for a second operation (such as a read, for example) that also uses some of these corresponding data latches with a second set of data. During the first operation, when at least one latch of each set of the corresponding become available for the second operation, the memory whether there are a sufficient number of the corresponding set of data latches to perform the second operation during the first operation; if not, the second operation is delayed. The memory subsequently can perform the second operation during the first operation when a sufficient number of latches become available; and if, in response to determining whether there are a sufficient number of the corresponding set of data latches to perform the second operation it is determined that there are a sufficient number, performing the second operation during the first operation.

四、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

(無元件符號說明)

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

六、發明說明：

【發明所屬之技術領域】

本發明大體上係關於非揮發性半導體記憶體，諸如電可抹除可程式化唯讀記憶體(EEPROM)及快閃EEPROM，且更特定言之，係關於基於允許重疊記憶體操作之共用鎖存器結構的快取操作。

【先前技術】

在諸如快閃記憶體之非揮發性記憶體之設計中，存在藉由增加此等記憶體的儲存密度，增加其效能及減少功率消耗來對其改良的持續過程。此等需求中之一者之改良將常常負面影響其他中的一者。舉例而言，為改良儲存密度，具有每單元多個層級之快閃記憶體可用以替代二元晶片，然而，操作之速度可在多狀態記憶體中更慢，諸如在寫入資料的狀況下，其中狀態之間的容差變得更嚴格。因此，具有多位階單元之記憶體之效能位準具有較大改良範疇。

此等及有關問題連同額外先前技術資訊在美國專利申請案公開案第US-2006-0221704-A1號及第US-2007-0109867-A1號之先前技術章節中給出。以下美國專利申請案公開案亦提供額外先前技術資訊：第US 2006-0233023-A1號、第US 2006-0233021-A1號、第US 2006-0221696-A1號、第US 2006-0233010-A1號、第US 2006-0239080-A1號及第US 2007-0002626-A1號。如下文所提及，此等公開案皆以引用的方式全部併入本文中。

因此，存在對高效能及高容量非揮發性記憶體之一般需

要。詳言之，存在對一種具有增強讀取及程式化效能之緊密非揮發性記憶體(其具有緊密且有效率而又在處理讀取/寫入電路中之資料極為通用的改良處理器)的需要。

【發明內容】

提供一種非揮發性記憶體及相應操作方法，其中記憶體具有可定址頁之記憶體單元且經定址頁之每一記憶體單元具備可鎖存預定數目個位元之相應資料鎖存器集合。記憶體可使用儲存於相應資料鎖存器集合中之第一資料集合對一或多個經定址頁之指定群組執行第一操作(諸如，寫入)且亦接收對亦使用此等相應資料鎖存器中之具有第二資料集合之一些的第二操作(諸如，讀取)之請求。在第一操作期間，當每一相應集合中之至少一鎖存器變得對第二操作可用時，判定是否存在足夠數目個相應資料鎖存器集合來在第一操作期間執行第二操作；若不足夠，則延遲第二操作。在額外態樣中，當足夠數目個鎖存器變得可用時，記憶體隨後在第一操作期間執行第二操作；且若回應於判定是否存在足夠數目個相應資料鎖存器集合來執行第二操作而判定存在足夠的數目，則在第一操作期間執行第二操作。

本發明之各種態樣、優勢、特徵及實施例包括於其例示性實例之一下描述中，該描述應結合隨附圖式來進行。本文中所引用之所有專利、專利申請案、文章、其他公開案、文件及事物在所有情況下皆以引用的方式全文併入本文中用於所有目的。就所併入之公開案、文件或事物中之

任一者與本申請案之間術語的定義或用途存在任何不一致或衝突而言，應以本申請案為準。

【實施方式】

當具有每單元多個層級之非揮發性記憶體(諸如NAND快閃記憶體)用以替代二元晶片時，通常存在對效能改良之一致需要。一效能改進集合係基於利用複雜快取演算法以同時進行並行操作。一些此等改進之實例在美國專利申請案公開案第US-2006-0221704-A1號及第US-2007-0109867-A1號中給出。亦引用以下美國專利申請案公開案，其在許多態樣上提供額外細節：第US 2006-0233023-A1號、第US 2006-0233021-A1號、第US 2006-0221696-A1號、第US 2006-0233010-A1號、第US 2006-0239080-A1號及第US 2007-0002626-A1號。如上文所提及，所有此等參考文件連同其中引用之參考文件皆以引用的方式完全併入本文中。以下描述一些技術以提供後續發展之背景，但再次引用此等先前申請案以獲得其他細節。就此而言，以下內容可在一定程度上視為其中所描述之內容之進一步發展。

在前述專利文件中，特別引用描述資料鎖存器之用途及資料鎖存器可如何用以將一操作(諸如，讀取)插入於第二更長操作(諸如程式化)中之章節。儘管彼先前論述中之許多主要係針對每單元2位元實施例給出，但是此處論述較大幅度係關於與每單元3個或3個以上位元之狀況有關的態樣。

預看讀取(Look Ahead read)為使用取決於下一字之資料

之校正性讀取的演算法。利用LA("預看")校正之讀取基本上檢查經程式化至鄰近字線上之單元之記憶體狀態且校正其對在當前字線上正被讀取之記憶體單元的任何擾動效應。若根據所引用之參考文件中所描述之較佳程式化方案頁已在程式化，則鄰近字線將為緊靠當前字線之上的字線。LA校正方案將需要鄰近字線上之資料在當前頁之前被讀取。

需要進行LA讀取之資料鎖存器之數目將取決於所需要的校正。在一些狀況下，此將為1位元校正，其他將使用2位元或3位元校正。每一頁所需要之校正將取決於頁及鄰近頁經歷之程式化順序。在一些狀況下，一頁將僅需要1位元校正，而另一頁將可能使用2位元校正。此等不同校正位準將使用不同數目之資料鎖存器來處理LA讀取。當進行混合快取操作，諸如在用於複製功能之快取程式化中插入讀取，或在快取抹除操作中插入讀取時，較佳在快取演算法中考慮讀取之資料鎖存器需求的變化。在使用者(例如，控制器或主機)發出位址之前，資料鎖存器需求亦未知。為更佳地處理此等複雜因素，在下文中引入一種被稱為適應性演算法的新快取演算法。

為提供背景，下文將在使用"預看讀取"("LA")及"下部中間"("LM")編碼用於資料多狀態之實施例中描述此等技術。此配置在上文引用之美國專利公開案中予以更詳細地呈現，諸如在US 2006-0239080-A1中，於段落[0295]開始，題為"Cache Read Algorithm for LM code with LA

Correction"之章節中。簡要地，如其中所描述，實施一種用於快取讀取資料的方案，使得即使對於校正取決於來自鄰近實體頁或字線之資料之讀取操作，資料鎖存器及I/O匯流排亦用以在正自記憶體核心感測當前頁時有效率地觸發出先前讀取的頁。一較佳讀取操作為"預看"("LA")讀取且用於記憶體狀態之較佳編碼為"下部中間"("LM")編碼。當當前字線上之當前頁之讀取必須在鄰近字線上之資料之先決條件讀取之後時，先決條件讀取連同任何I/O存取在用於讀取先前頁之週期中搶先完成，使得在先前讀取之頁在忙於I/O存取時可執行當前讀取。LA讀取方案已在於2005年4月5日申請之題為"Read Operations for Non-Volatile Storage that Includes Compensation for Coupling"之美國專利申請案第11/099,049中揭示，該案全文以引用的方式併入本文中。利用LA("預看")校正之讀取基本上檢查經程式化至鄰近字線上之單元之記憶體狀態且校正其對在當前字線上正被讀取之記憶體單元的任何擾動效應。若根據上文所描述之較佳程式化方案頁已在程式化，則鄰近字線將為緊靠當前字線之上的字線。LA校正方案將需要鄰近字線上之資料在當前頁之前被讀取。

返回至此處在此例示性實施例所呈現之進一步發展，當將資料鎖存器需求關聯至LM旗標時，則使用者命令可經執行且內部判定不存在足夠之資料鎖存器來完成命令的執行。適應性演算法記住使用者命令，等待足夠之資料鎖存器之可用性，且接著隨著資料鎖存器在操作的過程期間變

101年7月3日修正替換頁

得可用而執行命令。

圖 1 及圖 2 分別給出將讀取插入於快取程式化及快取抹除操作中之實例。在圖 1 之具有複製操作之快取程式化中，過程以於 101 處開始的程式化操作開始。此繼續直至 103 處資料鎖存器之相應堆疊中釋放第一鎖存器，在 US-2006-0221704-A1 及 US-2007-0109867-A1 中更詳細描述的處理。在此點，在 105 處可將讀取插入於程式化操作中，此後，寫入操作在 107 處繼續。在程式化之過程中，第二鎖存器再次在 109 處變得可用。此第二鎖存器可為 103 處之相同鎖存器，或相同堆疊中之不同鎖存器。再次，因為此處理大體上在頁層級實施，所以典型實施例將接著需求用於頁中每一單元之相應鎖存器。在任何狀況下，在 111 處再次插入讀取，此後，程式化操作在 113 繼續。

圖 2 為具有讀取之快取抹除之相應配置。此處包括軟程式化操作之抹除處理在 201 處開始。在 203 處，資料鎖存器可用於插入操作。因為軟程式化操作可視為一種二元程式化操作，所以對於 N 狀態記憶體單元，此將通常導致存在 (N-1) 個可用鎖存器。接著在 205 處可插入讀取操作，此後，軟程式化階段可繼續。

當插入讀取操作(圖 1 中之 105 或 111，圖 2 中之 205)為預看讀取操作時，資料鎖存器需求將取決於所使用之校正之量。在一演算法中，為對字線 $n(WLn)$ 執行預看讀取，1 位元校正將使用 2 個資料鎖存器，一個資料鎖存器用於 $WLn+1$ 資料，且一個資料鎖存器用於 WLn 資料之 1 頁。類

似地，就2位元校正而言，使用3個資料鎖存器(兩個資料鎖存器用於 $WLn+1$ 資料，且一個資料鎖存器用於 WLn 資料之1頁)，且就3位元校正而言，使用4個資料鎖存器(三個資料鎖存器用於 $WLn+1$ 資料，且一個資料鎖存器用於 WLn 資料之1頁)。將僅需求2個鎖存器用於所有LA校正之一替代性實施例描述於美國專利申請案號第11/618,569號及第11/618,578號。

接著，當結合LA讀取時，考慮包括下部中間("LM")頁次序及相應鎖存器需求，在Yan Li於2008年3月19日申請的題為"Different Combinations of Wordline Order and Look-Ahead read to improve Non-Volatile Memory performance"之美國專利申請案中更詳細地開發之配置。考慮每單元3個位元之狀況，該等頁可經配置使得下部及中間為連貫的且一起經程式化，但是其中上部頁將以上部頁程式化將傾向於消除中間頁至中間頁WL-WL耦合效應之方式被跳過。上部頁在下一字線之中間頁程式化之後經程式化。

該過程展示於圖3中，其中頁0及頁1在第一字線(WL0)上一起作為下部及中間頁經程式化，接著頁2及頁3一起作為下一字線(WL1)上之下部及中間頁經程式化。接著，該過程退後一頁(至WL0)且程式化上部頁(頁4)且接著向前跳兩個字線(至WL2)且程式化下部及中間頁(頁5及頁6)。此上部頁之退後及兩個下部頁之前跳對資料集合之剩餘部分繼續，a、b及c為十六進位記法中之頁10、11及12。以此方

式，WL-WL及BL-BL耦合效應中之許多將由上部頁程式化有效地校正。在上部頁程式化期間，下部及中間頁將藉由LA讀取讀入以校正性讀入來自記憶體單元之資料。在此頁配置中，上部頁讀取將僅需要1位元校正，因為上部頁僅耦合至下一WL上部頁程式化。另一方面，中間頁讀取將使用2個位元用於LA讀取校正，因為下部及中間頁可耦合先前字線中間頁電壓臨限值。

處理動態資料鎖存器需求之適應性演算法

如自剛給出之實例可見，此等快取槽之資料鎖存器需求為視情形可變的。此處給出之適應性演算法將此納入考慮。

返回至用於複製狀況之具有插入讀取之快取程式化之實例，此展示於圖4中，其中程式化操作開始於401。隨著操作繼續，在某點，在403處，釋放用於頁中每一單元之一對鎖存器。在此點，可如405處所展示，插入讀取。此可為狀態機已在保持，等待鎖存器打開之讀取，或在鎖存器打開之後進入之讀取請求，在該狀況下，程式化將繼續直至讀取進入。在任一狀況下，一旦插入讀取，可判定2個鎖存器不足以完成此讀取。讀取命令可在2個資料鎖存器可用時輸入，但是僅可藉由假定上部頁讀取僅使用1位元LA讀取來執行；然而，若該頁未使其上部頁程式化，則其將需要2個位元用於LA讀取。通常，鎖存器將已充滿程式化資料，但一旦判定需要其他鎖存器，則讀取資料將視為無效。在此情形下，使用者(亦即，控制器)所發出之讀

取命令直至更多資料鎖存器可用時方能完成。在此實例中，讀取直至3個資料鎖存器可用時方能執行。一旦記憶體判定不存在足夠之鎖存器且讀取不能完成，則命令被保持直至所需要之鎖存器可用，如箭頭所展示。

同時，寫入處理在407處繼續，在409處，另一鎖存器打開。接著在411處，再次插入且完成讀取，此後，寫入在413處繼續。應注意，此僅為可具有一定數目之變化之過程的一個一般實例，舉例而言，此狀況假定寫入在步驟413之前未完成。

類似情形可發生於插入讀取之快取抹除中，如圖5中所展示。具有軟程式化之抹除在501處開始。就每單元 $N=3$ 個位元資料而言，軟程式化中存在2個可用資料鎖存器(在503處)，其能夠處理1位元LA讀取，但若需要2個位元LA讀取，則讀取必須在整個軟程式化完成之後執行。因此，在505處插入讀取，且若不存在成功完成讀取之所需數目之鎖存器，則其僅被暫緩，軟程式化在507處恢復且在509處完成，此後讀取在511處再插入。

圖6說明另一情形，其中適應性快取操作對管理而言為複雜的。圖6展示一實例，其中第一讀取在601至607中予以執行，而無需多於可用鎖存器之鎖存器，與上文所引用之專利公開案中同樣多。此讀入頁將經檢查用於ECC且接著備妥待程式化至另一位置中。在上部頁程式化期間(607之部分)，可在611處插入第二讀取。若歸因於足夠資料鎖存器之不可用性而不能執行第二讀取，則第二讀取不能即

刻執行且將等待直至上部頁完成其程式化(613)。

在上部頁程式化之結束時，仍在資料鎖存器中之第一讀取資料(其仍未經程式化)將被轉移至正確之位置。可在上部頁程式化完成之後執行第二讀取命令。一旦程式化必須再次開始(615)，可再次執行未完成讀取(617)，如同關於圖4所描述。

適應性演算法之一般管理

可藉由圖7及圖8說明一般適應性快取操作演算法。在快取操作中，存在指示可插入另一操作之多個快取點。圖7概念性地展示此，其中時間視為向右進行，且圖拾取正在進行之寫入命令之操作中某或多或少任意點。各種可用快取點係如701、703...713處所指示，其中圖7開始時進行之寫入操作在731處結束，此後，下一寫入開始。

圖8為一例示性實施例之流程圖。將發出操作之命令且在快取點(例如，由就緒/忙碌信號指示)輸入命令。在發出使用者命令之後，在803處，狀態機將檢查是否存在足夠鎖存器來執行此命令。若存在足夠之資料鎖存器(出自805的"是")，則在807處即刻執行使用者命令且接著返回至801處。

若不存在足夠可用資料鎖存器(出自805的"否")或先前排入佇列之快取仍在管線中，則將恢復舊的操作(809)同時追蹤快取指標以獲得下一可用快取點。在下一快取點處，將基於2個因素再次評估先前使用者命令之執行(811)：1)管線中之快取佇列；2)資料鎖存器可用性。一旦命令位於佇

列頭部，且存在足夠鎖存器，則接著可在807處執行命令。在所有快取操作中，位址及命令必須儲存於FIFO管線中。

儘管已關於某些實施例來描述本發明之各種態樣，但是應理解本發明被授予附加申請專利範圍之整個範疇內的保護。

【圖式簡單說明】

圖1說明在快取程式化操作內部插入讀取。

圖2說明在快取抹除操作內部插入讀取。

圖3展示頁之特定程式化次序及一些相應預看讀取。

圖4說明當不存在足夠可用之鎖存器時在快取程式化操作內部插入讀取。

圖5說明當不存在足夠可用之鎖存器時在快取抹除操作內部插入讀取。

圖6為當不存在足夠可用之鎖存器時在快取程式化操作內部插入讀取的另一實例。

圖7示意性展示各種快取點如何發生。

圖8為適應性演算法之一基本實施例之流程圖。

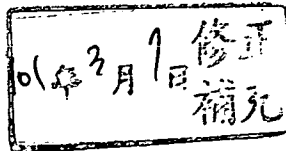
【主要元件符號說明】

701、703、705、 快取點

707、709、711、

713

731 結束點



七、申請專利範圍：

1. 一種操作包含一記憶體陣列及複數個資料鎖存器之一非揮發性記憶體的方法，該記憶體陣列具有可定址頁之記憶體單元，其中一經定址頁之每一記憶體單元提供一具有用於鎖存預定數目個位元的能力之相應資料鎖存器集合，該方法包含：

使用儲存於該相應資料鎖存器集合中之一第一資料集合，以對一或多個經定址頁之一指定群組執行一第一操作；

接收一第二操作的一請求，該第二操作使用具有與該記憶體陣列上一或多個後續記憶體操作有關之資料之該相應資料鎖存器集合中之一者；

在該第一操作期間，判定每一資料鎖存器集合中之至少一鎖存器是否對該第二操作可用；

隨後判定是否存在足夠數目個該相應資料鎖存器集合來在該第一操作期間執行該第二操作；及

回應於判定不存在足夠數目個該相應資料鎖存器集合來在該第一操作期間執行該第二操作，而延遲該第二操作。

2. 如請求項1之方法，其進一步包含：

隨後當足夠數目個鎖存器變得可用時在該第一操作期間執行該第二操作。

3. 如請求項1之方法，其進一步包含：

回應於判定存在足夠數目個該相應資料鎖存器集合來

執行該第二操作，而在該第一操作期間執行該第二操作。

4. 如請求項1之方法，其中該第一操作為一抹除操作之一軟程式化階段。
5. 如請求項1之方法，其中該第一操作為一程式化操作。
6. 如請求項5之方法，其中該第二操作為一讀取操作。
7. 如請求項6之方法，其中該讀取操作為用於在該程式化操作中使用之一預看讀取操作。
8. 如請求項1之方法，其中該第一操作為具有交替程式化及驗證階段之一寫入操作，且該第一資料集合為待寫入於該第一記憶體單元群組中的資料。
9. 如請求項1之方法，其中該等記憶體單元為儲存N位元資料之多位階記憶體單元，其中N大於一，且其中該等資料鎖存器集合中的每一者包括N個資料鎖存器且該第一資料集合為N位元資料。
10. 如請求項1之方法，其中對該第二操作之該請求係在該第一操作的該執行期間接收。
11. 如請求項1之方法，其中對該第二操作之該請求係在開始該第一操作的該執行之前。
12. 如請求項1之方法，其中每一資料鎖存器集合中之至少一鎖存器可用於該第二操作之該判定係基於一就緒/忙碌信號。
13. 一種非揮發性記憶體，其包含：
具有可定址頁之記憶體單元之一記憶體陣列；及

複數個資料鎖存器，其中一經定址頁之每一記憶體單元具有一具有用於鎖存預定數目個位元的能力之相應資料鎖存器集合；

其中在使用儲存於該相應資料鎖存器集合中之一第一資料集合對一或多個經定址頁之一指定群組之第一操作期間，該記憶體可判定每一相應資料鎖存器集合中之至少一鎖存器是否可用於使用該相應資料鎖存器集合中之具有與該記憶體陣列上之一或多個後續記憶體操作有關之資料的資料鎖存器之一所請求之第二操作，隨後判定是否存在足夠數目個該相應資料鎖存器集合來在該第一操作期間執行該第二操作，且回應於判定不存在足夠數目個該相應資料鎖存器集合來執行該第二操作而延遲該第二操作。

14. 如請求項 13 之非揮發性記憶體，其中當足夠數目個鎖存器變得可用時，該記憶體隨後在該第一操作期間執行該第二操作。
15. 如請求項 13 之非揮發性記憶體，其中回應於判定存在足夠數目個該相應資料鎖存器集合來執行該第二操作，該記憶體在該第一操作期間執行該第二操作。
16. 如請求項 13 之非揮發性記憶體，其中該第一操作為一抹除操作之一軟程式化階段。
17. 如請求項 13 之非揮發性記憶體，其中該第一操作為一程式化操作。
18. 如請求項 17 之非揮發性記憶體，其中該第二操作為一讀

取操作。

19. 如請求項18之非揮發性記憶體，其中該讀取操作為一用於在該程式化操作中使用之預看讀取操作。
20. 如請求項13之非揮發性記憶體，其中該第一操作為一具有交替程式化及驗證階段之寫入操作且該第一資料集合為待寫入於該第一記憶體單元群組中的資料。
21. 如請求項13之非揮發性記憶體，其中該等記憶體單元為儲存N位元資料之多位階記憶體單元，其中N大於一，且其中該等資料鎖存器集合中的每一者包括N個資料鎖存器且該第一資料集合為N位元資料。
22. 如請求項13之非揮發性記憶體，其中對該第二操作之該請求係在該第一操作的該執行期間予以接收。
23. 如請求項13之非揮發性記憶體，其中對該第二操作之該請求係在開始該第一操作的該執行之前。
24. 如請求項13之非揮發性記憶體，其中每一資料鎖存器集合中之至少一鎖存器可用於該第二操作之該判定係基於一就緒/忙碌信號。
25. 如請求項13之非揮發性記憶體，其進一步包含：
一狀態機，其中該狀態機執行：每一資料鎖存器集合中之至少一者是否可用於一所請求之第二操作的該判定、是否存在足夠數目個該相應資料鎖存器集合來在該第一操作期間執行該第二操作的該判定，及該第二操作之該延遲。

八、圖式：

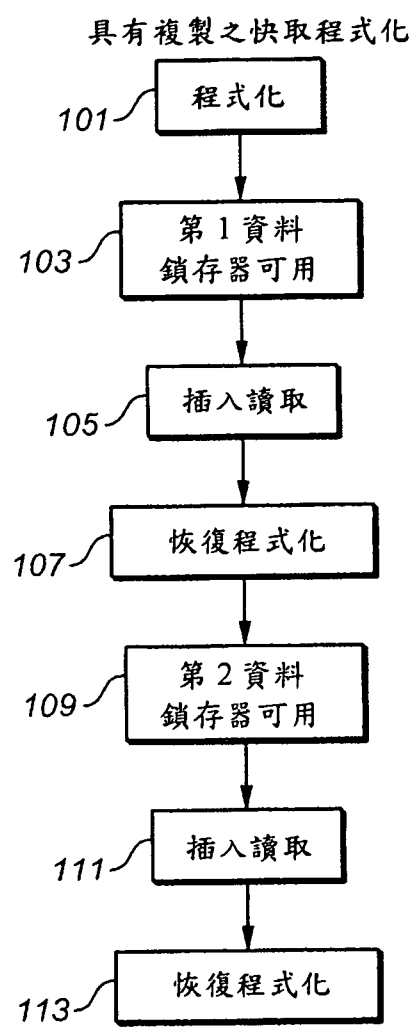


圖 1

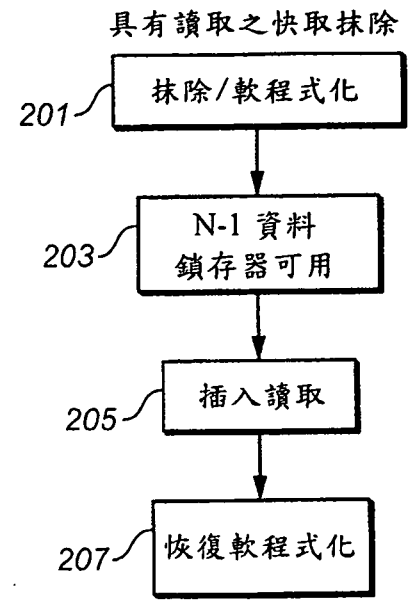


圖 2

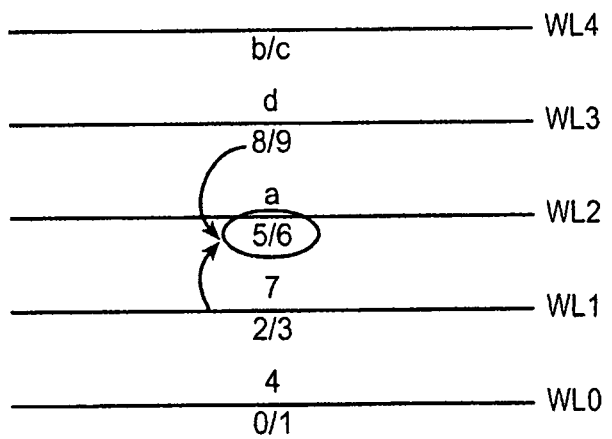


圖 3

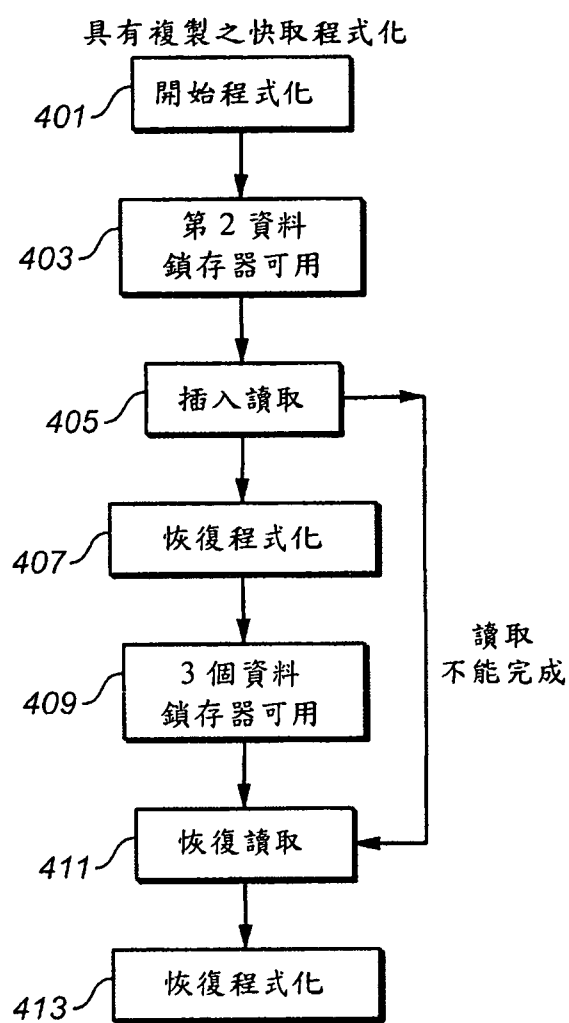


圖 4

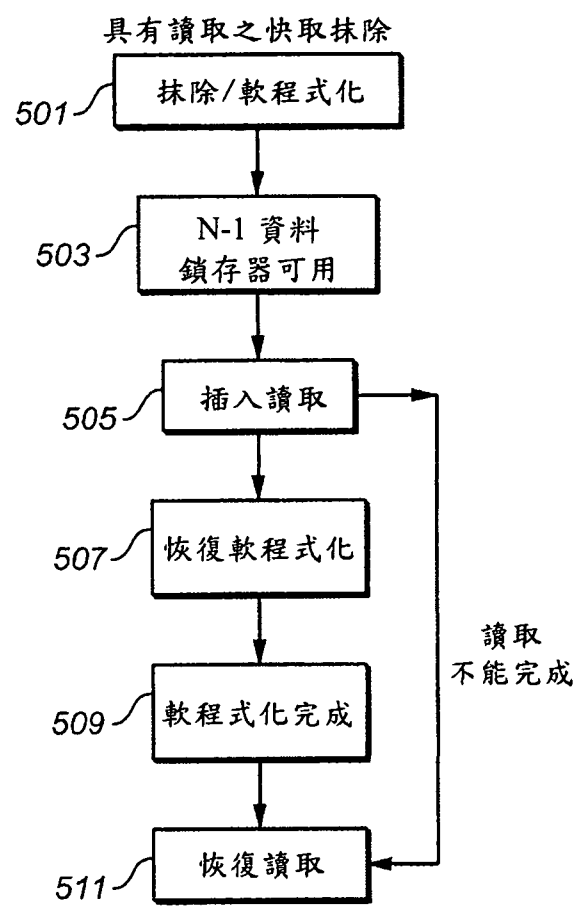


圖 5

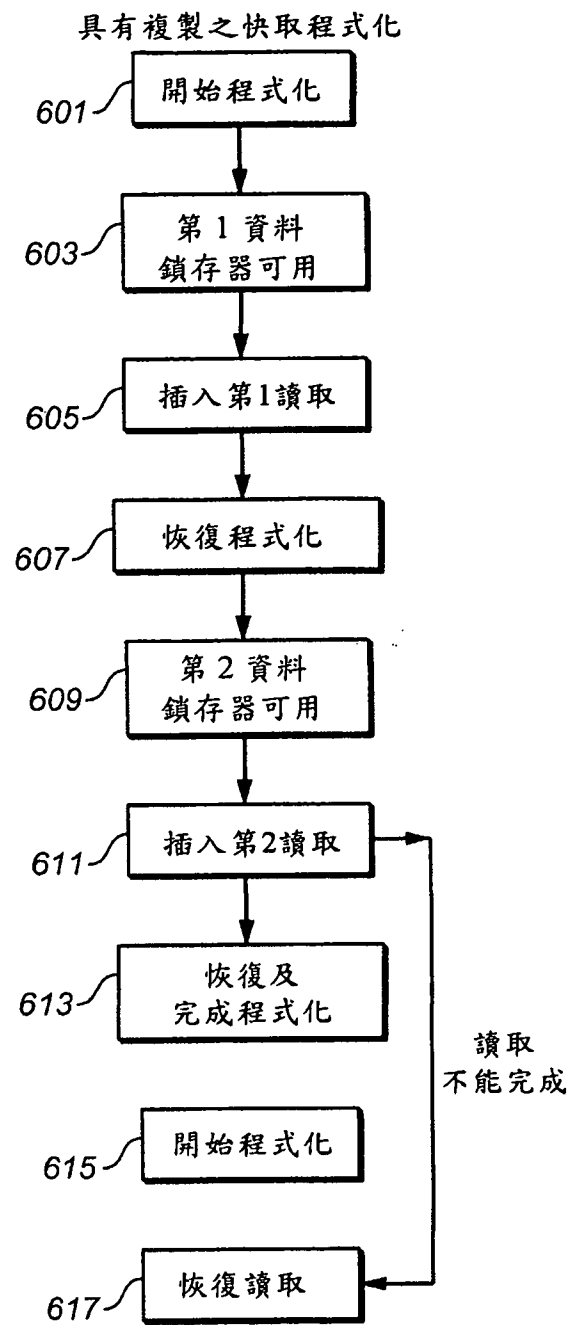


圖6

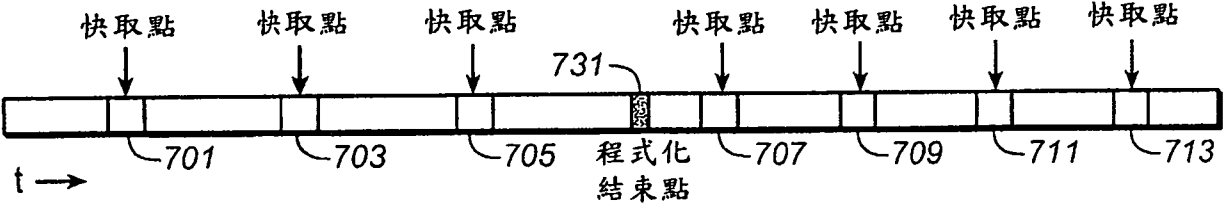


圖 7

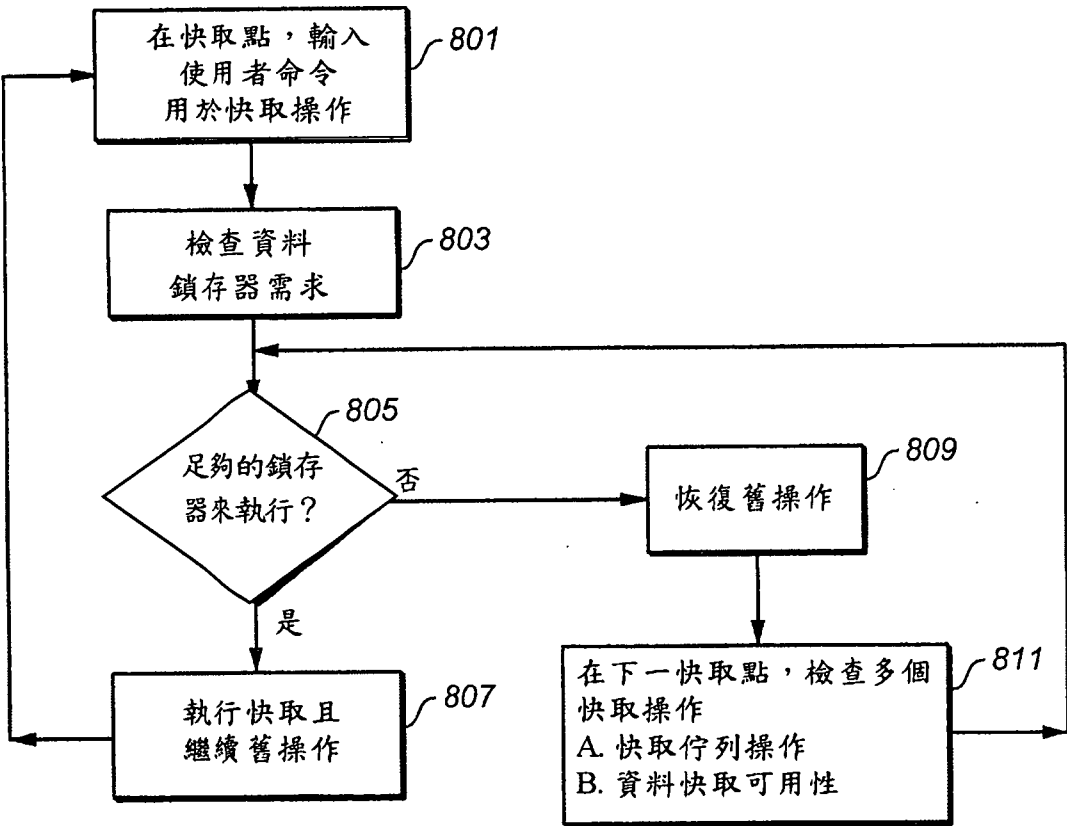


圖 8