

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5676273号  
(P5676273)

(45) 発行日 平成27年2月25日(2015.2.25)

(24) 登録日 平成27年1月9日(2015.1.9)

(51) Int.Cl.

F I

H O 1 L 33/02 (2010.01)

H O 1 L 33/00 1 0 0

請求項の数 15 (全 11 頁)

(21) 出願番号	特願2010-543598 (P2010-543598)	(73) 特許権者	510098261
(86) (22) 出願日	平成21年1月21日(2009.1.21)		インシアヴァ (ピーテーワイ) リミテッド
(65) 公表番号	特表2011-510511 (P2011-510511A)		南アフリカ共和国, 0083 プレトリア
(43) 公表日	平成23年3月31日(2011.3.31)		, ヒルクレスト, リンウッド ロード, ユニバーシティ オブ プレトリア, グラジュエイト センター ファースト フロアー
(86) 国際出願番号	PCT/IB2009/050209		
(87) 国際公開番号	W02009/093177	(74) 代理人	100094112
(87) 国際公開日	平成21年7月30日(2009.7.30)		弁理士 岡部 譲
審査請求日	平成23年12月8日(2011.12.8)	(74) 代理人	100085176
(31) 優先権主張番号	2008/00593		弁理士 加藤 伸晃
(32) 優先日	平成20年1月21日(2008.1.21)	(74) 代理人	100104352
(33) 優先権主張国	南アフリカ(ZA)		弁理士 朝日 伸光

最終頁に続く

(54) 【発明の名称】 パンチスルー効果を利用した半導体発光デバイス

(57) 【特許請求の範囲】

【請求項 1】

半導体材料からなるボディと、

前記ボディ内の、第1のドーピング・タイプをもつ前記ボディの第1の領域と第2のドーピング・タイプをもつ前記ボディの第2の領域との間に形成された、第1の接合領域と、

前記ボディ内の、前記ボディの前記第2の領域と前記第1のドーピング・タイプをもつ前記ボディの第3の領域との間に形成された、第2の接合領域と、

前記ボディに接続され、第2の接合領域の少なくとも一部に順バイアスをかけ、前記第1の接合領域が降伏モードとなるように第1の接合領域へと逆バイアスを印加するように構成された端子構成とを備え、

前記逆バイアスがかけられた第1の接合領域に関連する第1の空乏領域が、前記第2の接合領域の少なくとも一部のエネルギー障壁を低くするために、前記第2の接合領域の前記順バイアスがかけられた少なくとも一部に関連する第2の空乏領域にパンチスルーするように構成されるとともに、キャリアを前記第2の接合領域の少なくとも一部から第1の空乏領域へと注入し、これによりデバイスにおけるエレクトロルミネセンス効果を向上させるように構成された発光デバイス。

【請求項 2】

10

20

前記第 2 の接合領域の前記少なくとも一部は前記第 1 の接合領域および前記第 1 の接合領域の表面から横方向に離隔され、前記第 2 の接合領域の他の領域は逆バイアスがかけられる請求項 1 に記載の発光デバイス。

【請求項 3】

前記半導体材料が単結晶間接遷移型半導体材料である、請求項 1 または 2 に記載の発光デバイス。

【請求項 4】

前記半導体材料がシリコンを含む、請求項 3 に記載の発光デバイス。

【請求項 5】

記半導体材料が直接遷移型半導体材料である、請求項 1 または 2 に記載の発光デバイス 10

【請求項 6】

前記第 1 のドーピング・タイプが n であり、前記第 2 のドーピング・タイプが p である、請求項 1 乃至 5 のいずれか 1 項に記載の発光デバイス。

【請求項 7】

前記第 1 のドーピング・タイプが p であり、前記第 2 のドーピング・タイプが n である、請求項 1 乃至 5 のいずれか 1 項に記載の発光デバイス。

【請求項 8】

降伏モードが、アバランシェ・モード、電界放出モード、およびアバランシェ・モードと電界放出モードの組合せのうちの 1 つである、請求項 1 乃至 6 のいずれか 1 項に記載の発光デバイス。 20

【請求項 9】

前記第 1 の空乏領域が前記第 2 の接合領域にパンチスルーする、請求項 1 乃至 8 のいずれか 1 項に記載の発光デバイス。

【請求項 10】

前記端子構成が、前記ボディの前記第 1 の領域に接続された、第 1 の極性の電圧を前記第 1 の領域に印加するための第 1 の端子と、前記ボディの前記第 3 の領域に接続された、反対極性の電圧を前記第 3 の領域に印加するための第 2 の端子との 2 つの端子を備える、請求項 1 乃至 9 のいずれか 1 項に記載の発光デバイス。

【請求項 11】

30

前記端子構成が、前記ボディの前記第 1 の領域に接続されている、第 1 の極性の電圧を前記ボディの前記第 1 の領域に印加するための第 1 の端子と、前記ボディの前記第 3 の領域に接続されている、反対極性の電圧を前記第 3 の領域に印加するための第 2 の端子と、前記ボディの前記第 2 の領域に接続されている第 3 の端子との 3 つの端子を備える、請求項 1 乃至 10 のいずれか 1 項に記載の発光デバイス。

【請求項 12】

発光デバイスを動作させる方法であって、

第 1 のドーピング・タイプをもつ前記ボディの第 1 の領域と第 2 のドーピング・タイプをもつ前記ボディの第 2 の領域との間に形成された第 1 の接合領域と、前記ボディの前記第 2 の領域と前記第 1 のドーピング・タイプをもつ前記ボディの第 3 の領域との間のボディ内部に形成された第 2 の接合領域とを備える半導体材料のボディを供給するステップと 40

前記第 1 の接合領域に逆バイアスをかけて降伏モードにするステップと、

前記第 2 の接合領域の少なくとも第 1 の部分に順バイアスをかけるステップと、

前記逆バイアスがかけられた第 1 の接合領域に関連する第 1 の空乏領域に、前記ボディの前記第 2 の領域を前記第 2 の接合領域の少なくとも一部のエネルギー障壁を低くするために、前記第 2 の接合領域の前記少なくとも第 1 の部分と関連する第 2 の空乏領域へとパンチスルーさせるとともに、キャリアを前記第 2 の接合領域の少なくとも第 1 の部分から第 1 の空乏領域へと注入させ、これによりデバイスにおけるエレクトロルミネセンス効果を向上させるステップと 50

を含む方法。

【請求項 1 3】

前記第 2 の接合領域には逆バイアスがかけられ、前記パンチスルーさせた第 1 の空乏領域によって、前記第 2 の接合領域の前記第 1 の部分に順バイアスがかけられる、請求項 1 2 に記載の方法。

【請求項 1 4】

前記半導体材料が単結晶間接遷移型半導体材料である、請求項 1 2 または 1 3 に記載の方法。

【請求項 1 5】

前記半導体材料が直接遷移型半導体材料である、請求項 1 3 または 1 4 に記載の方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、オプトエレクトロニック・デバイスに関し、より詳細には、半導体材料から製作される発光デバイス、および半導体材料内で光を発生させる方法に関する。

【背景技術】

【0002】

単結晶間接遷移型半導体（例えばシリコン）内でのアバランシェ・エレクトロルミネセント発光は、逆バイアスがかけられた p n 接合部内での移動キャリア（例えば電子と正孔の再結合）と格子フォノンの相互作用によって発生する。「クールな」（低エネルギーの）キャリアが、密に隔離された、順バイアスがかけられた接合部から、逆バイアスがかけられた接合部に注入されて、「ホットな」高エネルギーのキャリアと空乏領域内で相互作用する場合、内部量子効率（電子 1 個当たりが発生する光子の数）を高めることができる。

20

【0003】

しかし、従来型デバイスでは、順バイアスがかけられた接合部から注入されるキャリアが、順バイアスがかけられた接合部全体（側壁および底壁）を横切って注入される。これは、全注入キャリアのうち比較的少ないパーセンテージだけが、逆バイアスがかけられた空乏領域に到達して、光の発生を開始することを意味する。逆バイアスがかけられたアバランシェ空乏層に到達していないキャリアは失われ、光の発生に利用されていないデバイス電流になり、したがって、光源の電力効率が低減する。

30

【発明の概要】

【発明が解決しようとする課題】

【0004】

したがって、前述の欠点を少なくとも軽減できると出願人が考える、代替の発光デバイスおよび関連する方法を提供することが、本発明の目的である。

【課題を解決するための手段】

【0005】

本発明によれば、

- 半導体からなるボディと、
  - ボディ内の、第 1 のドーピング・タイプをもつボディの第 1 の領域と第 2 のドーピング・タイプをもつボディの第 2 の領域との間に形成された、第 1 の接合領域と、
  - ボディ内の、ボディの第 2 の領域と第 1 のドーピング・タイプをもつボディの第 3 の領域との間に形成された、第 2 の接合領域と、
  - 使用の際に、第 1 の接合領域に逆バイアスをかけて降伏モードにし、また第 2 の接合領域の少なくとも一部に順バイアスをかけて、第 1 の接合領域に向かってキャリアを注入するために、ボディに接続された端子構成と
- を備え、

40

- 逆バイアスがかけられた第 1 の接合領域に関連する第 1 の空乏領域が、第 2 の領域をパンチスルーして、第 2 の接合領域の順バイアスがかけられた少なくとも一部に関連する

50

第2の空乏領域に至るように構成された  
発光デバイスが提供される。

【0006】

半導体材料は、間接遷移型材料とすることができる。あるいは、半導体材料は、直接遷移型材料とすることもできる。

【0007】

降伏モードは、アバランシェ・モードでも、別法として、電界放出モードでも、さらに別法として、アバランシェと電界放出の組合せでもよい。

【0008】

いくつかの実施形態では、第1のドーピング・タイプをnとし、第2のドーピング・タイプをpとすることができる。他の実施形態では、第1のドーピング・タイプをpとし、第2のドーピング・タイプをnとすることができる。

10

【0009】

いくつかの実施形態では、第1の空乏領域が第2の接合領域にパンチスルーすることができる。

【0010】

端子構成は、ボディの第1の領域に接続された、第1の極性の電圧を第1の領域に印加するための第1の端子と、ボディの第3の領域に接続された、反対極性の電圧を第3の領域に印加するための第2の端子との2つの端子を備えることができる。

【0011】

20

あるいは、端子構成は、ボディの第1の領域に接続された第1の端子と、ボディの第3の領域に接続された第2の端子と、ボディの第2の領域に接続された第3の端子との3つの端子を備えることもできる。第3の端子には、変調信号を印加することができる。したがって、第1および第2の端子を、エレクトロルミネセンス過程、キャリア・エネルギー、およびキャリア密度プロファイルを制御するのに使用することができ、第3の端子を、デバイスの出力エレクトロルミネセンスの変調を制御するのに使用することができる。

【0012】

本発明はさらに、発光デバイスを動作させる方法であって、

- 半導体材料からなるボディを利用するステップと、
- 第1のドーピング・タイプをもつボディの第1の領域と第2のドーピング・タイプをもつボディの第2の領域との間に、第1の接合領域が形成されるようにし、ボディ内の、ボディの第2の領域と第1のドーピング・タイプをもつボディの第3の領域との間に、第2の接合領域が形成されるようにするステップと、
- 第1の接合領域に逆バイアスをかけて降伏モードにするステップと、
- 第2の接合領域の少なくとも一部に順バイアスをかけて、第1の接合領域に向かってキャリアが注入されるようにするステップと、
- 逆バイアスがかけられた第1の接合領域に関連する第1の空乏領域に、ボディの第2の領域をパンチスルーさせて、順バイアスがかけられた第2の接合領域に関連する第2の空乏領域に至らせるステップと

を含む方法を、本発明の範囲内に含む。

40

【0013】

第2の接合部に、わずかに逆バイアスをかけることができ、パンチスルーさせた第1の空乏領域によって、第2の接合領域の第1の部分に順バイアスがかかるようにすることができる。

【0014】

次に本発明を、ほんの一例として、添付の図面を参照してさらに説明する。

【図面の簡単な説明】

【0015】

【図1】シリコン発光デバイスの概略図である。

【図2】従来型のシリコン・キャリア注入発光デバイスの平面レイアウトの概略図である

50

。

【図 3】図 2 の線 I I I に沿った概略断面図である。

【図 4】図 2 および 3 の従来型デバイスに関するエネルギー・バンド図である。

【図 5】図 2 に類似した、本発明によるデバイスに関する図である。

【図 6】本発明によるキャリア注入デバイスに関するエネルギー・バンド図である。

【図 7】本発明による 2 端子デバイスの概略図である。

【図 8】従来型の  $n^+p$  ダイオードにおけるキャリア濃度プロファイルの図である。

【図 9】本発明によるパンチスルー  $n^+pn^+$  デバイスにおける類似の図である。

【図 10】本発明によるデバイスの一代替実施形態の概略図である。

【図 11】図 10 のデバイスの電界強度および分布の図である。

10

【図 12】図 10 のデバイスの別の図である。

【図 13】図 10 のデバイスに関する、キャリア・エネルギー対距離の概略図である。

【図 14】図 10 のデバイスに関する、キャリア濃度対距離の図である。

【図 15】起こり得るさまざまな光エネルギー遷移を示す、 $Si$  バンド図である。

【発明を実施するための形態】

【0016】

半導体材料から製作される複数端子発光デバイスが、図 1 に参照番号 10 で全体的に示されている。この材料は、 $Si$ 、 $Ge$ 、および  $Si-Ge$  などの間接遷移型半導体材料とすることができる。他の実施形態では、直接遷移型材料を使用することができる。

【0017】

20

図示の実施形態では、デバイス 10 が、間接遷移型半導体材料、この場合には  $Si$  からなるボディ 12 を備える。ボディは、第 1 のドーピング・タイプをもつボディの第 1 の領域 12.1 と第 2 のドーピング・タイプをもつ第 1 のボディの第 2 の領域 12.2 との間に、第 1 の接合領域 14 を備える。第 1 のボディはさらに、第 2 の領域 12.2 と、やはり第 1 のドーピング・タイプをもつボディの第 3 の領域 12.3 との間に、第 2 の接合領域 16 を備える。第 1 のドーピング・タイプは、 $n^+$  とすることができ、第 2 のドーピング・タイプは、 $p$  とすることができる。他の実施形態では、反対のドーピング・タイプを使用することができる。使用の際に、第 1 の接合領域 14 に逆バイアスをかけて降伏モードにし、また第 2 の接合領域 16 の少なくとも一部に順バイアスをかけて、第 1 の接合領域に向かってキャリアを注入するために、端子構成 18 がボディに接続される。降伏モードは、アバランシェ・モードでも、別法として、電界放出モードでも、さらに別法として、アバランシェと電界放出の組合せでもよい。

30

【0018】

ここで図 5 も参照すると、デバイス 10 は、逆バイアスがかけられた第 1 の接合領域 14 に関連する第 1 の空乏領域 20 が、順バイアスがかけられた第 2 の接合領域 16 に関連する第 2 の空乏領域にパンチスルーするように構成される。図 5 に示す実施形態では、第 1 の空乏領域 20 が、第 2 の接合領域 16 の少なくとも第 1 の部分 16.1 にパンチスルーする。

【0019】

図 2 および 3 を参照すると、従来型デバイス 100 では、 $p$  型材料 112.2 に注入されるキャリア 102 が、順バイアスがかけられた接合領域 116 の側壁 116.1 および底壁 116.2 を含めて、接合領域 116 全体を横切って注入される。これは、全注入キャリア 102 のうち比較的少ないパーセンテージ 102.1 だけが、逆バイアスがかけられた空乏領域 120 に到達して、光の発生を開始することを意味する。逆バイアスがかけられたアバランシェ空乏層に到達していないキャリアは失われ、光の発生に利用されていないデバイス電流になり、したがって、光源の電力効率が低減する。

40

【0020】

一方、図 5 に示すもののようなパンチスルー構造の場合、逆バイアスがかけられたアバランシェ接合部 14 に到達する注入キャリアのパーセンテージは増大すると考えられる。

【0021】

50

図4に示すエネルギー図は、図2および3に示す従来型デバイス100内の2つの接合部114および116のエネルギー障壁を示す。逆バイアスがかけられた接合部114の障壁は、平衡状態よりも増大し、順バイアスがかけられた接合部116の障壁は、平衡（ゼロ・ボルト・バイアス）状態に比べて低減する。図4では、逆バイアスがかけられた接合部114の空乏領域120の幅が122で示されており、順バイアスがかけられた接合部116のエネルギー障壁が124で示されている。

【0022】

ここで図5を再度参照すると、逆バイアスがかけられた接合部14の空乏領域20を、順バイアスがかけられた接合部16の空乏領域に到達するようにすることができる場合、逆バイアスがかけられた接合部14の静電気の影響により、順バイアスがかけられた接合部16の、局所的には両空乏領域がそこでのみ出会う16・1のところの（図6の24で示す）エネルギー障壁が、図4に124で示す従来型デバイスのエネルギー障壁に比べて低下すると考えられる。

【0023】

図6に示すように、順バイアスがかけられた接合部のところのエネルギー障壁24は、逆バイアスがかけられた接合部14から侵入する空乏領域20によってさらに低下する。この効果は一般に、パンチスルーとして知られており、通常は負の寄生効果として見なされているが、この場合にはその効果が、アバランシェ・エレクトロルミネセンス効果を高めるために積極的に使用される。

【0024】

パンチスルー効果は、図5の16・1で示すように局所化することができる。図5のデバイスでは、逆バイアスがかけられた接合部の空乏領域20が、横方向に離隔された隣接する接合部16に、局所的な明確に定義された部分またはインターフェース16・1内でパンチスルーする。隣接する接合部のエネルギー障壁24が、局所的に交差インターフェース16・1のところで低下し、それにより、接合部16のその部分16・1に、接合部の残りの部分よりも順バイアスがかかる。実際のところ、隣接する接合部16には、隣接する接合部全体を全面的に横切るキャリア注入を停止させるために、実際にわずかに逆バイアスをかけることができる。この場合、パンチスルー・インターフェース16・1は、隣接する接合部の、エネルギー障壁低下効果によって順バイアスがかけられている唯一の部分となり、逆バイアスがかけられた接合部の空乏領域への独占的なキャリア注入を引き起こす。デバイスをこのモードで用いることによって、バルクへのキャリア注入が逆バイアスがかけられた空乏領域に到達しないことによる損失が、より小さくなり得ると考えられ、さらに、エレクトロルミネセンス効率が向上し得ると考えられる。

【0025】

図7に示すように、本発明によるキャリア注入パンチスルー・デバイス10は、2端子デバイスとして動作させることもできる。この動作モードでは、端子構成18のp型バルク・コンタクトが不要である。

【0026】

アバランシェ接合部へのキャリア注入を用いる利点は、従来型の $n^+p$ 接合部と、それと比較してパンチスルー $n^+pn^+$ 構造について、空乏領域内のキャリア濃度プロファイル进行调查することによって実証することができる。

【0027】

アバランシェ降伏状態にある従来型の $n^+p$ 接合部に関するキャリア濃度プロファイルが、図8に示されており、パンチスルー $n^+pn^+$ 構造に関するキャリア濃度プロファイルが、図9に示されている。

【0028】

図8に示すデバイスは、空乏領域が比較的広く、アバランシェ利得が高く、p領域に隣接する空乏領域縁部で電子キャリア濃度が低い。アバランシェ増倍すべきキャリアは、p領域内で熱的に生成され、熱的に生成されたわずかな漏れ電流を構成する。このわずかな漏れ電流を比較的大きな逆アバランシェ電流に増大して光を発生させるために、アバラン

10

20

30

40

50

シェ利得は高くなければならない。

【0029】

一方、図9に示すパンチスルー・デバイス10の場合、アバランシェ増倍すべき電流は、順バイアスがかけられた接合部16からの注入電流であり、これは、熱的に生成された漏れ電流よりもずっと大きい。このデバイスでは、同じ光発生電流を達成するのに、必要なアバランシェ利得がより小さく、それにより空乏領域20がより狭くなり、その結果、デバイス10を通るキャリアの走行時間がより短くなり、したがってスイッチング応答がより速くなるはずである。空乏領域20がより狭いことにより、動作電圧もより低くなり、その結果、光発生過程の電力効率が向上し得る。

【0030】

やはり図9から明白なのは、パンチスルーの場合の方が、電子のキャリア濃度が大幅に高いことであり、それにより、特に放射性的直接キャリア（電子 - 正孔）再結合が電子 / 正孔キャリア濃度  $p n$  積に比例する場合、高電界空乏領域内でキャリアとフォノン、およびキャリアとキャリアの放射性的相互作用（*radiative interaction*）が起こる確率がより高くなり得る。

【0031】

パンチスルー・デバイス10の別の利点に、順バイアスがかけられた接合部16からキャリア注入される地点、すなわち順バイアスがかけられた接合部付近で、多数の「クールな」（低エネルギーの）電子が、空乏領域20の、多数の加速された「ホットな」（高エネルギーの）正孔があるのと同じ容積領域内にあり、それにより、放射性的直接遷移型キャリア再結合過程が向上することがあり得る。

【0032】

図10には、 $p^+ n p^+$ アバランシェ注入シリコン・エレクトロルミネセント・デバイス10の形をとる、本発明による一代替デバイスの概略図が示されている。図11には、デバイス10全体にわたる電界強度および分布の図が示されている。第1の $p^+ n$ 接合部14付近で、電界状態が、ホスト原子のイオン化および増倍を可能にするのに十分大きな大きさに達する。この領域を励起ゾーンと呼ぶ。中心の $n$ 領域でホスト原子がイオン化されるため、電界強度は、第2の $p^+ n$ 接合部16に到達するまで次第に減衰する。2つの接合部間の領域を、ドリフト・ゾーン30と呼ぶ。残りの短い電界減衰は、高ドープ $p^+$ 領域12・3内でのホスト・ドーパント原子のイオン化により占められる。特定のバイアス条件のため、また図12に示すように、高密度の低エネルギーの（クールな）正孔が、注入ゾーンとも呼ぶ第2の $p^+ n$ 接合部16からドリフト・ゾーン30に注入される。

【0033】

励起された両方の高エネルギー電子の分布が、励起接合部14に形成される。これらの電子は、デバイスのドリフト・ゾーン30を横断する。電子はその横断中、再結合中心または緩和中心として働くことのできる欠陥中心と相互作用することができる。注入ゾーン16から高密度の正孔が注入され、それが電子の方向とは反対方向に移動するので、ドリフト・ゾーン30全体において、高エネルギーのドリフトしている電子と低エネルギーの注入された正孔との間で再結合が起こり得る。

【0034】

電子と正孔がドリフト領域30を横断しているときのそれらに関するキャリア・エネルギーの図が、図13に示されている。励起された電子は、その最大のホスト原子イオン化エネルギーをほぼ維持しながらドリフト・ゾーン30を横断し、そのエネルギーは約1.8 eVである。電界強度は、電子のこのエネルギーをドリフト領域全体にわたって維持するのに十分なほど高い。電子は、パンチスルー・インターフェース（空乏領域20と注入用接合部の空乏領域が会うインターフェース）に到達したとき、注入ゾーンに侵入し、しかもそのエネルギーを注入ゾーンの空乏領域の終わりまで維持すると考えることができる。高エネルギー電子は、そのエネルギーを失うまでに約150 nmの平均的な平均自由行程長を有するので、大部分の電子は、注入接合部のほぼ中性の $p^+$ 領域12・3にも侵入する。電子はそこで、 $p^+$ 領域12・3内に存在する多数の自由な低エネルギーの正孔

10

20

30

40

50

と、後に相互作用することができる。注入用  $p^+n$  接合部からドリフト・ゾーンに注入されている正孔は、エネルギーをすばやく獲得し、正孔にとって最大の、約  $2.3 \text{ eV}$  というホスト・シリコンのイオン化エネルギーを、 $150 \sim 200 \text{ nm}$  以内で獲得すると考えられる。正孔はそのエネルギーを、ドリフト・ゾーン 30 の残りの部分を横断するとき維持する。高エネルギー電子と中エネルギーおよび高エネルギーの正孔との間の再結合過程が、ドリフト・ゾーン全体にわたって起こり得るが、この再結合過程は、エネルギーとキャリアの分布にそれほど影響を及ぼし得ない。

【0035】

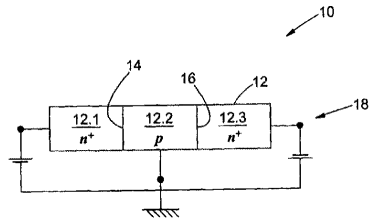
図 14 は、電子と正孔がドリフト・ゾーン 30 を横断するときのそれらに関する、対応する予測キャリア密度プロファイルを示す。ドリフト・ゾーン 30 内の高電界強度のため、電子はこのゾーンを、キャリア密度が大きく減少することなく（飽和速度に近い）高速で横断する。電子は、注入用接合部 16 から注入された高密度の正孔と相互作用して再結合するとき、全ての電子が正孔と再結合するまで、その濃度が急速に減衰し得ると考えることができる。この過程は、主としてドリフト・ゾーン 30 の終わりの部分内で起こり、さらには中性の  $p^+$  領域内に及ぶこともある。同様に、高密度の低エネルギー正孔が接合部 16 から注入されて、横断している高エネルギーの放出電子と相互作用する。したがって、正孔濃度が接合部 16 から急速に減衰して、ある特定の中程度のレベルに至ると考えることができる。正孔は、ひとたび高電界ドリフト・ゾーン 30 に入ると飽和速度に達し、ドリフト・ゾーンの残りの部分の中を、それほど再結合せずにドリフトする。最大のエレクトロルミネセント収量を得るのに特に好都合な領域が、横断している高エネルギー電子と注入された低エネルギー正孔の両方の密度が高い、注入ゾーン 16 の付近になるものと現在予想されている。図 13 に示すキャリアの対応する予測エネルギーを考慮すると、図 15 に示す、それぞれ  $2.3 \text{ eV}$  および  $0.5 \text{ eV}$  のエネルギー遷移を生じさせるタイプ D の遷移が起こり得ると現在予想されている。ドリフト領域 30 内のより深いところでは、約  $2.8 \sim 2.9 \text{ eV}$  のタイプ C の遷移が起こり得る。タイプ A および B の遷移は、ドリフト・ゾーンの接合部 14 により近いさらに深い領域内で起こり得る。

10

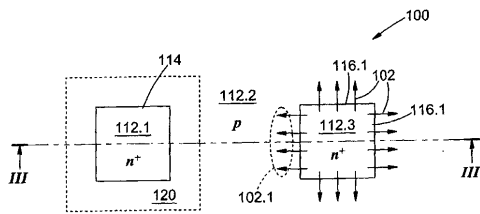
20



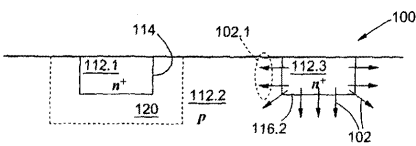
【図 1】



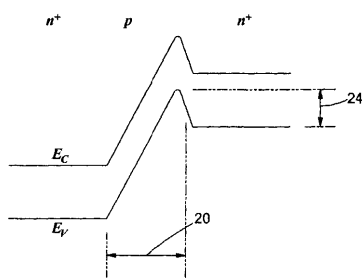
【図 2】



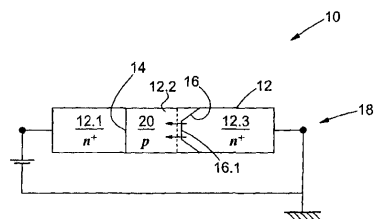
【図 3】



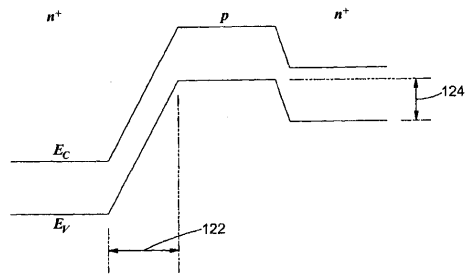
【図 6】



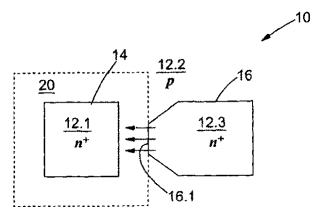
【図 7】



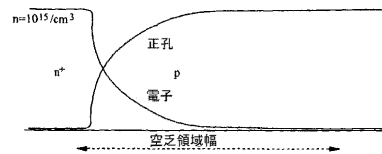
【図 4】



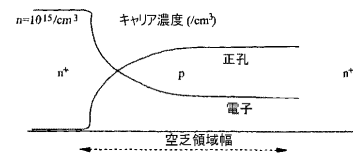
【図 5】



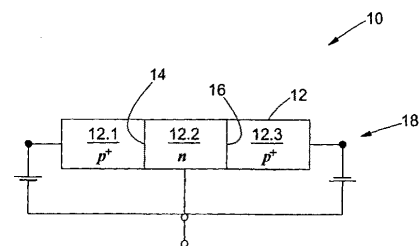
【図 8】



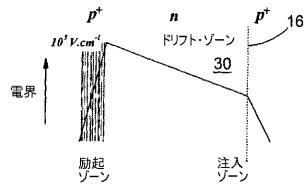
【図 9】



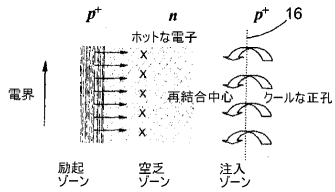
【図 10】



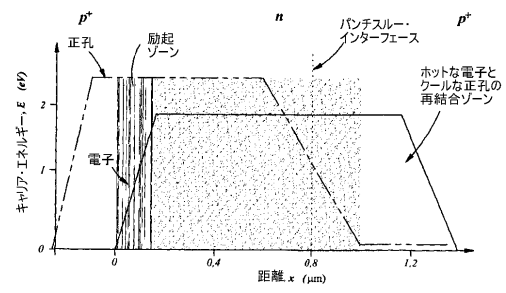
【図 1 1】



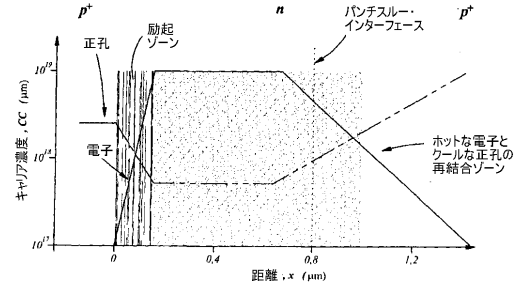
【図 1 2】



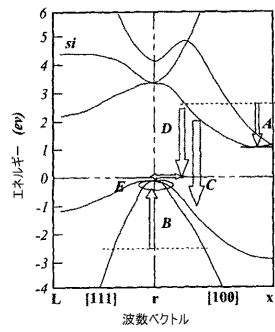
【図 1 3】



【図 1 4】



【図 1 5】



---

フロントページの続き

(74)代理人 100128657

弁理士 三山 勝巳

(74)代理人 100160967

弁理士 濱 口 岳久

(72)発明者 ドゥ プレシス, モヌコ

南アフリカ共和国, 0044 プレトリア, モアーレタパーク, ウッドランズ エステイト, ロックウッド クレセント 228

(72)発明者 スニマン, ルカス ウィレム

南アフリカ共和国, 0043 プレトリア, ファエリエ グレン, ヴァージニア ストリート 297

審査官 古田 敦浩

(56)参考文献 特開2002-246639(JP, A)

米国特許第06365911(US, B1)

Lukas W. Snyman et al., Injection-Avalanche-Based npn Silicon Complementary Metal-Oxide-Semiconductor Light-Emitting Device (450-750 nm) with 2-Order-of-Magnitude Increase in Light Emission Intensity, Japanese Journal of Applied Physics, 2007年, Vol.46 No.4B, pp.2474-2480

Monuko du Plessis et al., Two- and multi-terminal CMOS/BiCMOS Si LED's, Optical Materials, 2005年, Vol.27 No.5, pp.1059-1063

(58)調査した分野(Int.Cl., DB名)

H01L 33/00 - 33/64