

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-168511

(P2017-168511A)

(43) 公開日 平成29年9月21日(2017.9.21)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 23/12 (2006.01)	HO 1 L 23/12 Q	4M109
HO 1 L 23/28 (2006.01)	HO 1 L 23/12 5 O 1 T	5 F 0 6 7
HO 1 L 23/50 (2006.01)	HO 1 L 23/28 A	
	HO 1 L 23/50 R	
	HO 1 L 23/50 A	

審査請求 未請求 請求項の数 10 O L (全 16 頁)

(21) 出願番号 特願2016-49872 (P2016-49872)
 (22) 出願日 平成28年3月14日 (2016.3.14)

(71) 出願人 513237652
 S H マテリアル株式会社
 東京都港区新橋五丁目11番3号
 (74) 代理人 100067736
 弁理士 小池 晃
 (74) 代理人 100096677
 弁理士 伊賀 誠司
 (72) 発明者 平出水 真二
 鹿児島県伊佐市大口牛尾1746番地2
 大口マテリアル株式会社内
 (72) 発明者 細樫 茂
 鹿児島県伊佐市大口牛尾1746番地2
 大口マテリアル株式会社内
 Fターム(参考) 4M109 AA01 BA01 BA03 CA21 DA04
 DA10 DB02 DB16
 最終頁に続く

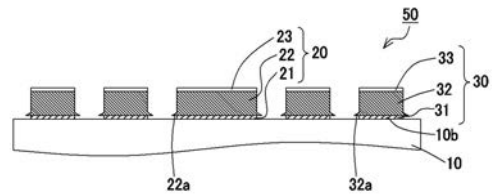
(54) 【発明の名称】 半導体素子搭載用基板、半導体装置、半導体素子搭載用基板の製造方法、及び半導体装置の製造方法

(57) 【要約】

【課題】 導電性基板を溶解除去する際、溶解液等によるめっき剥がれを防止する。

【解決手段】 半導体素子搭載用基板50であって、導電性基板10と、前記導電性基板の表面上に設けられた半導体素子搭載部20と、前記半導体素子搭載部の周辺の前記導電性基板の前記表面上の所定領域に設けられためっき層からなるリード部30と、を備え、前記めっき層の側面に対して凸状のしみめっき層が形成され、該しみめっき層は前記導電性基板の表面から離間して設けられる半導体素子搭載用基板を特徴とする。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

導電性基板と、
前記導電性基板の表面上の所定領域に設けられためっき層からなるリード部と、を備え

、
前記めっき層の側面に対して凸状の滲みめっき層が形成され、
該滲みめっき層は前記導電性基板の表面から離間して設けられる半導体素子搭載用基板

【請求項 2】

前記導電性基板の表面上に半導体素子搭載部が設けられ、

10

前記リード部は、前記半導体素子搭載部の周辺に設けられることを特徴とする請求項 1 に記載の半導体素子搭載用基板。

【請求項 3】

前記滲みめっき層は、前記導電性基板の表面から $5\ \mu\text{m} \sim 20\ \mu\text{m}$ 離間して設けられる請求項 1 又は 2 に記載の半導体素子搭載用基板。

【請求項 4】

前記半導体素子搭載部は、前記リード部を構成する前記めっき層と同一の積層構成を有するめっき層からなる請求項 2 又は 3 に記載の半導体素子搭載用基板。

【請求項 5】

半導体素子と、

20

めっき層からなるリード部と、

前記半導体素子と前記リード部とを電氣的に接続する接続体と、

少なくとも前記リード部の底面以外の領域と、前記半導体素子及び、前記接続体とを封止する封止樹脂部とを、備え、

前記めっき層の側面に対して凸状の滲みめっき層が形成され、

前記滲みめっき層は、封止樹脂内に封止されている半導体装置。

【請求項 6】

前記半導体素子は半導体素子搭載部上に設けられ、

前記リード部は、前記半導体素子搭載部の周辺に設けられることを特徴とする請求項 5 に記載の半導体装置。

30

【請求項 7】

前記半導体素子搭載部は、前記リード部を構成する前記めっき層と同一の積層構成を有するめっき層からなる請求項 6 に記載の半導体素子搭載用基板。

【請求項 8】

導電性基板の表面上に設けられた半導体素子の周囲の前記導電性基板の前記表面上の所定領域に、めっき層からなるリード部が設けられた半導体素子搭載用基板の製造方法であって、

前記導電性基板上にレジスト層を被覆し、

前記レジスト層にリード部を設ける領域にパターンニングを施してレジストマスクに開口部を形成し、

40

前記開口部の導電性基板表面が露出した領域をエッチングして所定深さの凹部を形成し

、
前記凹部にめっき層からなるリード部を形成し、

前記レジストマスク層を剥離し、前記導電性基板の表面を露出し、

前記導電性基板のうち、露出させた前記表面を前記所定深さにエッチングし、

滲みめっき層が前記導電性基板の表面から離間されるように前記めっき層の側面に凸状の滲みめっき層を形成して得られる、半導体素子搭載用基板の製造方法。

【請求項 9】

前記導電性基板を前記所定深さにエッチングして得られた後、滲みめっき層除去を行う請求項 8 に記載の半導体素子搭載用基板の製造方法。

50

【請求項 10】

請求項 8 又は 9 に記載された半導体素子搭載用基板の製造方法により製造された半導体素子搭載用基板に、半導体素子を搭載し、

前記半導体素子と前記リード部とを電氣的に接続し、

少なくとも前記リード部の底面以外の領域と、前記半導体素子と、前記接続体とを、封止し、

導電性基板を溶解除去する半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体素子搭載用基板、半導体装置、半導体素子搭載用基板の製造方法、及び半導体装置の製造方法に関する。

【背景技術】

【0002】

近年、携帯電話に代表されるように、電子機器の小型化・軽量化が急速に進み、それら電子機器に用いられる半導体装置も小型化・軽量化・高機能化が要求されている。特に、半導体装置の厚みについて、薄型化が要求されている。かかる要求に応えるため、QFN (Quad Flat No-Lead) 等の金属材料を加工したリードフレームを用いた半導体装置から、以下のような導電性基板を最終的に除去する半導体装置が開発されてきている。

【0003】

具体的には、導電性を有する基板の一面側に、所定のパターンニングを施し反対面側には全面被覆したレジストマスクを形成し、前記パターンニングされたレジストマスクから露出した基板に導電性金属を多層めっきし、半導体素子搭載用のダイパッド部と外部機器と接続するためのリード部とを形成し、そのレジストマスクを除去することで半導体素子搭載用基板を形成する。形成した半導体素子搭載用基板に半導体素子を搭載し、ワイヤボンディングした後に樹脂封止を行い、導電性基板を除去してダイパッド部やリード部の底面を露出させ、ソーイングにて所定の大きさに切断し個片化して半導体装置を完成させる。

【0004】

半導体装置及び半導体装置の製造方法として、例えば特許文献 1 では、電極パッドを有する半導体チップと、該半導体チップを封止する樹脂パッケージと、該樹脂パッケージの底面から該底面とほぼ同一平面で露出する金属膜と、一端が該電極パッドとボンディングされ、他端が該金属膜とボンディングされたボンディングワイヤとを有する半導体装置及び該装置の製造方法として記載されている。また特許文献 2 では、外部端子面が一平面をなすように配置された複数の端子部と、各端子部の内部端子面とワイヤにて電氣的に接続された半導体素子と、少なくとも各端子部の外部端子面の一部を外部に露出させるように端子部と半導体素子を封止した樹脂部材とを備え、端子部は内部端子面の周囲に突起部を有するような樹脂封止型半導体装置とし、半導体装置用回路部材は、基板上に設けられた回路部を備え、この回路部の基板との接触面と反対側の表面の周囲には突起部が形成されているものとするとして記載されている。

【先行技術文献】

【特許文献】

【0005】

【特許文献 1】特開平 10 - 116935 号公報

【特許文献 2】特開 2002 - 289739 号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

上述のダイパッド部やリード部は、種々のめっきを積層して形成されているが、最近では、樹脂封止後の外部接続部に外装めっきが必要ない Pre-Plated Flame (

10

20

30

40

50

P P F) の使用が増加している。このめっき構造を用いて導電性基板を除去するタイプのめっき積層を、例えば、導電性基板上で下層から順番に、A u、第 1 の P d、N i、第 2 の P d からなる各めっき層が積層されることが多い。

【 0 0 0 7 】

上述の半導体装置の製造工程では、導電性基板に、半導体素子搭載部としてのダイパッド部やリード部をめっきで複数層重ねて構成した上で、樹脂封止した後、導電性基板を除去している。そして導電性基板を除去する方法の 1 つとして、溶解除去法が考案されている。

【 0 0 0 8 】

しかしながら、溶解除去法では以下のような不具合が発生する場合があった。即ち、導電性基板を溶解除去する場合、導電性基板は一般的に C u 合金が用いられることが多く、板厚は 0 . 1 m m ~ 0 . 2 m m であるのが一般的である。溶解除去法では、この C u 合金をすべて溶解し、めっきされたダイパッド部やリード部の底面、及び封止樹脂部の底面を露出させる必要がある。この時、溶解液の液管理方法や、導電性基板にめっきされためっき状態等により、第 1 の P d めっき層と N i めっき層の間に空乏ができ、めっき剥がれの不具合が発生する場合がある。特に、めっき層で形成されたリード部の外形周縁部より発生している。

10

【 0 0 0 9 】

本発明は、上記課題に鑑みてなされたものであり、樹脂封止後、導電性基板を溶解除去する際、上記のような溶解液等によるめっき剥がれを防止することができる、新規かつ改良された半導体素子搭載用基板、半導体装置、半導体素子搭載用基板の製造方法、及び半導体装置の製造方法を提供することを目的とする。

20

【課題を解決するための手段】

【 0 0 1 0 】

本発明の一態様は、導電性基板と、前記導電性基板の表面上の所定領域に設けられたためっき層からなるリード部と、を備え、前記めっき層の側面に対して凸状のしみめっき層が形成され、該しみめっき層は前記導電性基板の表面から離間して設けられる半導体素子搭載用基板を特徴とする。

【 0 0 1 1 】

本発明の一態様によれば、凸状のしみめっき層は導電性基板表面から離間することで、樹脂封止後、凸状のしみめっき層が封止樹脂に封止され、導電性基板を溶解除去する際、しみめっき層が溶解液に触れることがないので、溶解液によるめっき剥がれを防止することができる。

30

【 0 0 1 2 】

このとき、本発明の一態様では、前記導電性基板の表面上に半導体素子搭載部が設けられ、前記リード部は、前記半導体素子搭載部の周辺に設けてもよい。

【 0 0 1 3 】

このようにすれば、半導体素子搭載部が有る半導体素子搭載用基板において、凸状のしみめっき層は導電性基板表面から離間することで、樹脂封止後、凸状のしみめっき層が封止樹脂に封止され、導電性基板を溶解除去する際、しみめっき層が溶解液に触れることがないので、溶解液によるめっき剥がれを防止することができる。

40

【 0 0 1 4 】

このとき、本発明の一態様では、前記しみめっき層は、前記導電性基板の表面から 5 μ m ~ 2 0 μ m 離間して設けてもよい。

【 0 0 1 5 】

このようにすれば、樹脂封止した時、特に、しみめっき層と導電性基板表面との間に封止樹脂が回り込み、しみめっき層を封止樹脂により封止することができる。またリード部のめっき層の下側の導電性基板の一部をエッチングされることを防止し、樹脂封止時この部分に封止樹脂が充填されリード形状が小さくなることを防止することができる。

【 0 0 1 6 】

50

また、本発明の一態様では、半導体素子搭載部は、前記リード部を構成する前記めっき層と同一の積層構成を有するめっき層としてもよい。

【0017】

このようにすれば、半導体素子搭載部は、前記リード部を構成する前記めっき層と同一の積層構成を有するため、生産性を向上することができる。

【0018】

また、本発明の他の態様は、半導体素子と、めっき層からなるリード部と、前記半導体素子と前記リード部とを電気的に接続する接続体と、少なくとも前記リード部の底面以外の領域と、前記半導体素子及び、前記接続体とを封止する封止樹脂部とを、備え、前記めっき層の側面に対して凸状の滲みめっき層が形成され、前記滲みめっき層は、封止樹脂内に封止する半導体装置を特徴とする。

10

【0019】

このようにすれば、凸状の滲みめっき層は導電性基板表面から離間することで、樹脂封止後、凸状の滲みめっき層が封止樹脂に封止され、導電性基板を溶解除去する際、滲みめっき層が溶解液に触れることがないので、溶解液によるめっき剥がれを防止することができる。

【0020】

また、本発明の他の態様では、前記半導体素子は半導体素子搭載部上に設けられ、前記リード部は、前記半導体素子搭載部の周辺に設けてもよい。

【0021】

このようにすれば、半導体素子搭載部が有る半導体素子搭載用基板において、凸状の滲みめっき層は導電性基板表面から離間することで、樹脂封止後、凸状の滲みめっき層が封止樹脂に封止され、導電性基板を溶解除去する際、滲みめっき層が溶解液に触れることがないので、溶解液によるめっき剥がれを防止することができる。

20

【0022】

また、本発明の他の態様では、半導体素子搭載部は、前記リード部を構成する前記めっき層と同一の積層構成を有するめっき層としてもよい。

【0023】

このようにすれば、半導体素子搭載部は、前記リード部を構成する前記めっき層と同一の積層構成を有するため、生産性を向上することができる。

30

【0024】

また、本発明の他の態様は、導電性基板の表面上に設けられた半導体素子の周囲の前記導電性基板の前記表面上の所定領域に、めっき層からなるリード部が設けられた半導体素子搭載用基板の製造方法であって、前記導電性基板上にレジスト層を被覆し、前記レジスト層にリード部を設ける領域にパターンニングを施してレジストマスクに開口部を形成し、前記開口部の導電性基板表面が露出した領域をエッチングして所定深さの凹部を形成し、前記凹部にめっき層からなるリード部を形成し、前記レジストマスク層を剥離し、前記導電性基板の表面を露出し、前記導電性基板のうち、露出させた前記表面を前記所定深さにエッチングして滲みめっき層が前記導電性基板の表面から離間されるように前記めっき層の側面に凸状の滲みめっき層を形成して得られる、半導体素子搭載用基板の製造方法を特徴とする。

40

【0025】

このようにすれば、凸状の滲みめっき層は導電性基板表面から離間して設けられることで、樹脂封止後、凸状の滲みめっき層が封止樹脂に封止され、導電性基板を溶解除去する際、滲みめっき層が溶解液に触れることがないので、溶解液によるめっき剥がれを防止することができる。

【0026】

また、本発明の他の態様では、前記導電性基板を前記所定深さにエッチングして得られた後、滲みめっき層を除去してもよい。

【0027】

50

このようにすれば、滲みめっき層が除去されるので、樹脂封止後、導電性基板を溶解除去する際、溶解液によるめっき剥がれを防止することができる。

【0028】

また、本発明の他の態様は、上記半導体素子搭載用基板の製造方法により製造された半導体素子搭載用基板に、半導体素子を搭載し、前記半導体素子と前記リード部とを電氣的に接続し、少なくとも前記リード部の底面以外の領域と、前記半導体素子と、前記接続体とを、封止し、導電性基板を溶解除去する半導体装置の製造方法であること特徴とする。

【0029】

このようにすれば、凸状の滲みめっき層は導電性基板表面から離間することで、樹脂封止後、凸状の滲みめっき層が封止樹脂に封止され、導電性基板を溶解除去する際、滲みめっき層が溶解液に触れることがないので、溶解液によるめっき剥がれを防止することができる。

10

【発明の効果】

【0030】

以上説明したように本発明によれば、凸状の滲みめっき層は導電性基板表面から離間して設けられることで、樹脂封止後、凸状の滲みめっき層が封止樹脂に封止され、導電性基板を溶解除去する際、滲みめっき層が溶解液に触れることがないので、溶解液によるめっき剥がれを防止することができる。

【図面の簡単な説明】

【0031】

20

【図1】図1は、本発明の一実施形態に係る半導体素子搭載用基板を示した断面図である。

【図2】図2は、本発明の一実施形態に係る半導体装置を示した断面図である。

【図3】図3(A)～図3(G)は本発明の一実施形態に係る半導体素子搭載用基板の製造方法の一例の一連の工程を模式的に示した図である。

【図4】図4(A)～図4(D)は本発明の一実施形態に係る半導体装置の製造方法の一例の一連の工程を模式的に示した図である。

【図5】図5(A)及び(B)は、本発明の従来技術に係る半導体素子搭載用基板及び半導体装置の断面図を示した図である。

【発明を実施するための形態】

30

【0032】

以下、本発明の好適な実施の形態について詳細に説明する。なお、以下に説明する本実施形態は、特許請求の範囲に記載された本発明の内容を不当に限定するものではなく、本実施形態で説明される構成の全てが本発明の解決手段として必須であるとは限らない。

【0033】

[半導体素子搭載用基板、半導体装置]

図1を用いて、本発明の一実施形態に係る半導体素子搭載用基板について説明する。図1は、本発明の一実施形態に係る半導体素子搭載用基板を示した断面図である。

【0034】

40

本発明の一実施形態に係る半導体素子搭載用基板50は、導電性基板10と、その上に配置された半導体素子搭載部20と、外部機器と接続するための半導体素子搭載部20周辺に設けられた所定の領域のリード部30とで構成されている。導電性基板10は、半導体素子搭載部20及びリード部30の支持部材として機能する。半導体素子搭載部20は、半導体素子を搭載するための半導体素子搭載領域である。リード部30は、半導体素子が半導体素子搭載部20上に搭載されたときに、搭載された半導体素子の電極とワイヤボンディング等で接続される接続端子である。なお、半導体素子搭載用基板50のパターンによっては、半導体素子搭載部20を作製しないパターンもある。例えば、導電性基板10に半導体素子を直接搭載するもの、あるいは、半導体素子の電極をリード部に直接接合するフリップチップ接続タイプ等がある。

【0035】

50

以後の説明では、半導体素子搭載部 20 がある実施形態について説明するが、本発明は、半導体素子搭載部 20 が存在せず、半導体素子搭載領域のみが確保されたタイプの半導体素子搭載用基板にも適用可能である。

【0036】

導電性基板 10 は、半導体素子搭載部 20 及びリード部 30 を導電性基板表面 10 b 上に形成可能な基材として機能するとともに、形成後の半導体素子搭載部 20 及びリード部 30 の支持部材として機能する。使用する導電性基板 10 の材質は、溶解除去できる材料であれば限定はない。導電性基板 10 としては、強度があり導電性に優れる Cu 又は Cu 合金等が多く用いられている。以後の実施形態では、導電性基板 10 については、Cu 材を用いた事例について説明する。

10

【0037】

半導体素子搭載部 20 及びリード部 30 は、導電性基板 10 の片面の表面 10 b 上にめっき加工により形成されためっき層で構成される。このめっき層は、導電性基板 10 の表面 10 a にレジストマスク 41 を形成し、レジストマスクの開口部 34 に導電性基板の表面が露出している部分にめっき層が形成される。このめっき層を形成する時、レジストマスク 41 と導電性基板 10 の密着力が弱いと、めっき液がレジストマスクの下にしみ込み、めっき層の側面に対して凸状のしみめっき層 22 a、32 a が発生する(図 5 A)。

【0038】

本発明の実施形態に係る半導体素子搭載用基板 50 は、レジストマスク 41 を除去後、めっき層 20、30 をマスクとしてめっき層以外の導電性基板 10 の表面 10 a をエッチング加工することで(図 3 F、G 参照)、凸状のしみめっき層 22 a、32 a を導電性基板 10 の表面 10 b から離間して設けられることを特徴とする。詳細については、後述する。

20

【0039】

また、半導体素子搭載部 20 のめっき層及びリード部 30 のめっき層は、同一の構成要素が好ましい。具体的に、めっき層は、Auめっきと第 1 の Pdめっき 21 及び 31 と、Niめっき 22 及び 32 と、第 2 の Pdめっき 23 及び 33 を順に積層するめっき層から構成され、同じ厚みのめっき層から構成される。

【0040】

半導体素子搭載部 20 及びリード部 30 の断面形状は、特に定めないが、例えば正方形、矩形、上部に張り出し形状を有する矩形、又は逆台形であってもよい。封止樹脂からの抜け防止の観点からは、上部に張り出し形状を有する矩形、又は逆台形であることが好ましい。

30

【0041】

次に、図 2 を用いて、本発明の実施形態に係る半導体装置について説明する。図 2 は、本発明の一実施形態に係る半導体装置を示した断面図である。本発明の実施形態に係る半導体装置は、図 1 に示した本発明の実施形態に係る半導体素子搭載用基板 50 を用いて製造される。

【0042】

図 2 に示される本発明の実施形態に係る半導体装置 100 は、半導体素子搭載部 20 上に半導体素子 60 を搭載し、半導体素子 60 の電極とリード部 30 をボンディングワイヤ 70 等で接続する。その後、半導体素子 60 及びボンディングワイヤ 70 を含めて封止樹脂部 80 を用いて樹脂封止を行い、最後に導電性基板 10 を除去し、めっき層から構成される半導体素子搭載部 20 の底面 20 b 及びめっき層から構成されるリード部 30 の底面 30 b を露出させることにより製造される。この時、しみめっき層は導電性基板 10 の表面 10 b から離間して設けられているため、しみめっき層の下側にも封止樹脂が回り込み、封止樹脂内に封止される。しみめっき層が封止樹脂部 80 の底面に露出することはない。なお、リード部 30 の底面 30 b は、外部機器とのはんだ接合するための外部電極となる。

40

【0043】

50

ここで導電性基板10がSUS材等のステンレス鋼の場合は、引き剥がし除去することが多い。但し、この場合は、導電性基板と、めっき層20、30との密着力を調整することが難しく、引き剥がす際、封止樹脂部80よりリード部が抜け、導電性基板側にリード部が残る不具合が発生することが多い。このため、リード部を抜け防止形状に構成するか、又はリード部の厚さを厚くする等の対策が必要となっている。このため、引き剥がし除去ではなく、導電性基板を溶解除去する方法が考案されている。

【0044】

導電性基板10を溶解除去する方法は、導電性基板に力を加えずに溶解液で溶解除去するため、引き剥がし方法に比べ、リード部の抜け防止はできる。しかし、導電性基板10を溶解除去する場合、導電性基板は一般的にCu又はCu合金が用いられることが多く、板厚は0.1mm~0.2mmであるのが一般的である。溶解除去法では、この導電性基板10をすべて溶解し、めっきで形成された半導体素子搭載部やリード部の底面22a、32a、及び封止樹脂部の底面80bを露出させる必要がある。この時、溶解液の液管理方法や、導電性基板にめっきされためっき状態等により、Auめっき層を含む第1のPdめっき層21、31とNiめっき層22、32の間に空乏ができ、めっき剥がれの不具合が発生する場合がある。特に、めっき層で形成されたリード部の外形周縁部よりめっき剥がれが発生している。

10

【0045】

そこで本発明の実施形態では、樹脂封止後、導電性基板を溶解除去する際、上記のような溶解液等によるめっき剥がれを防止するために、凸状のしみめっき層22a、32aを導電性基板表面10bから離間させ、樹脂封止後、凸状のしみめっき層が封止樹脂に封止されるので、導電性基板を溶解除去する際、しみめっき層が溶解液に触れることを防止し、上記課題を達成させたものである。

20

【0046】

次に、本発明の一実施形態に係る半導体素子搭載用基板50及び半導体装置100の特徴である、凸状のしみめっき層22a、32aについて説明する。まずは、従来課題であるリード外形周辺部に発生するめっき剥がれの発生のメカニズムについて説明する。

【0047】

本発明の一実施形態に係る半導体素子搭載用基板50に用いられる導電性基板10は一般的にCu又はCu合金が用いられることが多く、板厚は0.1mm~0.2mmであるのが一般的である。従来、リード部や半導体素子搭載部は、導電性基板上にめっきを施し形成する。めっき層は、外部接続部に外装めっきが必要ないPre-Plated Flame (PPF)が採用されるため、導電性基板より、Au、第1のPd、Ni、第2のPdめっきが順に積層される。Auめっき、Pdめっきに使用されるめっき液はともに電流効率の高いアルカリ性のめっき液を使用することが多い。また、レジストマスクは剥離性が良いアルカリ性の液で膨潤されるものが多く使用される。

30

【0048】

その為、図5(A)に示すように、Auめっきと第1のPdめっきを施す際に、めっき液と接触する導電性基板とレジストマスクとの密着性が弱くなり、レジストマスクと導電性基板の隙間にめっき液がしみ、凸状にめっきされることがある。この凸状の部分をしみめっき層22a、32aと呼ぶ。また、図5(B)に示すように、樹脂封止後の導電性基板を溶解除去した場合、しみにより出来た凸状のしみめっき層22a、32aは封止樹脂との密着性が弱く、封止樹脂よりめくれて、Pdめっき層の上に形成したNiめっき層と導電性基板の溶解液とが接触することがある。導電性基板の溶解液がNiめっき層と接触すると、Au、PdとNiでは金属電位の差によりNi腐食電位が生じて、Niめっきが溶出する不具合が発生する。特に、溶解液が劣化して溶解液のハロゲンのバランスが悪い場合、腐蝕電位が発生しやすい。また、Niめっきが溶出した部分のAuめっきと第1のPdめっき層は、めっき剥がれ不具合となる。リード部外形部にめっき剥がれ不具合が多いのは、上記めっき剥がれの原因がリード部外形部に発生するしみめっき層22a、32aによるからである。

40

50

【0049】

本発明者らは、前述した本発明の課題を解決するために鋭意検討を重ねた結果、上述のように樹脂封止後に発生するめっき層の剥がれが、Auめっきと第1のPdめっきを施す際に、レジストマスク層の下側にめっき液がしみ、しみめっき層が形成され、このしみめっき層の樹脂密着性が弱いことで基板溶解時にめくれあがるため、溶解液がNiめっき層と接触し金属電位の差によりNi腐食電位が生じて、Niめっき層の一部が溶出する現象が発生することを見出した。その上で、凸状のしみめっき層22a、32aを導電性基板表面10bから離間させ、樹脂封止後、凸状のしみめっき層が封止樹脂に封止させることで、めっき剥がれ不具合を防止できることを見出したものである。

【0050】

上述のように、めっき剥がれを防止するには、樹脂封止後、導電性基板を溶解除去する時、金属電位差による腐食反応を起こさないようにすることが重要である。そこで、本発明では、凸状のしみめっき層22a、32aを、レジストマスク41を除去後、めっき層20、30をマスクとしてめっき層以外の導電性基板10の表面10aをエッチング加工することで(図3F、G参照)、凸状のしみめっき層22a、32aを導電性基板10の表面10bから離間させた。

【0051】

導電性基板10の表面10bと凸状のしみめっき層22a、32aは、樹脂封止後、凸状のしみめっき層22a、32aが封止樹脂に封止される程度、離間できれば良い。導電性基板10の表面10aのエッチング深さにより、離間する程度を調整する。

【0052】

導電性基板10の表面10bと凸状のしみめっき層22a、32aは、好ましくは5 μ m~20 μ m離間する。5 μ m未満では、樹脂封止した時、凸状のしみめっき層22a、32aの下側に封止樹脂部80が回り込めず、凸状のしみめっき層22a、32aが封止樹脂部80より露出する可能性がある。一方、20 μ mを超える場合、エッチングにより、導電性基板10の下側方向と同時に横方向にもエッチングされ、リード部のめっき層側面の下側の一部にもエッチングされ、樹脂封止時この部分に封止樹脂が充填され、導電性基板10の除去後、リード形状が小さくなる可能性がある。より好ましくは、5 μ m~10 μ mである。

【0053】

これにより、半導体装置製造工程で、樹脂封止した時、しみめっき層は、封止樹脂部80の内部に封止され、封止樹脂部80の底面80bに露出しない。このため、次工程の封止後の導電性基板10の除去工程において、半導体素子搭載部20の底面20bとリード部30の底面30bのみが溶解液と接触するので電位差による腐食電位は生じないのでNiめっき腐食も生じない。

【0054】

上述のように、めっき層形成後、めっき層以外の導電性基板10の表面10aをエッチングすると、エッチングの深さによりめっき層側面の下側までエッチングされることがある。そこで、本発明では、導電性基板10にレジストマスク41を形成後、めっき層を形成する前に、このレジストマスク41の開口部34で導電性基板10の露出部である導電性基板の表面10aをエッチング加工して、導電性基板10に対しての凹部35を形成し、その後、めっき層20、30を形成する。凹部35の深さは、めっき層形成後のエッチング深さとほぼ同一とする。凹部を作製し、その凹部にめっき層を形成することで、凹部35側面にもめっきが施される。このため、めっき層形成後のエッチング時、めっき層が導電性基板10に対して凹部形状になっているため、めっき層底面へのエッチングが防止できる。

【0055】

また、レジストマスク41を除去後、めっき層をマスクとしてめっき層以外の導電性基板10の表面10aをエッチング加工することで、樹脂封止し導電性基板を除去した後、エッチング深さによって、半導体素子搭載部20の底面20bとリード部30の底面30

10

20

30

40

50

bは、樹脂封止底面80bより窪んだ位置になってしまう。従来は、リード部と封止樹脂部の底面は同一平面であり、外部機器との接続で一部条件を変更する必要がある。めっき層を形成する前に、導電性基板10に対し凹部を形成し、その後、めっき層以外をエッチングすることで、樹脂封止し導電性基板を除去した後、封止樹脂部底面80bとめっき層の底面20b、30bがほぼ平坦になるようにする。このため、凹部の深さは、めっき層形成後のエッチング深さとほぼ同一とする。リード部等の底面は、10 μ m以内であれば、ほぼ同一面であり外部機器との接続には支障がない。

【0056】

また、めっき剥がれをより確実に防止するため、レジストマスク41除去後のエッチング加工でしみめっき層22a、32aを導電性基板10の表面10bから離間して設けた後、しみめっき層22a、32aを除去してもよい。レジストマスク41除去後のエッチング加工をしなかった場合、しみめっき層は導電性基板と同一面にあり、高圧洗浄機を用いても完全取り除くことはできなかった。しかし、レジストマスク除去後のエッチング加工でしみめっき層22a、32aを導電性基板10の表面10bから離間して設けているので、高圧洗浄液が効率よく当たり、高圧洗浄機で有効に除去することができる。特に、凸状のしみめっき層の凸長さが10 μ mを超える場合は、高圧洗浄機を用いた除去が有効である。

【0057】

このように、本発明の一実施形態に係る半導体素子搭載用基板50及び半導体装置100は、上述のように凸状のしみめっき層22a、32aを導電性基板表面10bから離間させ、樹脂封止後、凸状のしみめっき層が封止樹脂に封止させることが重要であり、より確実に本願の目的を達成できる。

【0058】

[半導体素子搭載用基板の製造方法]

次に、図3を参照して、本発明の実施形態に係る半導体素子搭載用基板50の製造方法について説明する。図3(A)~(G)は、本発明の一実施形態に係る半導体素子搭載用基板50の製造方法の一例の一連の工程を模式的に示した図である。なお、今まで説明した構成要素については、同一の参照符号を付し、その説明を省略する。

【0059】

図3(A)は、基板準備工程の一例を示した図である。基板準備工程においては、導電性基板10を用意する。使用する導電性基板10の材質は、導電性が得られかつ溶解除去可能なものであれば特に限定はないが、一般的にCu又はCu合金を用いる。

【0060】

図3(B)は、レジスト被覆工程の一例を示した図である。レジスト被覆工程においては、導電性基板10の表面10a上を、レジスト40で覆う。使用するレジスト40としては、ドライフィルムレジストのラミネート、若しくは液状レジストの塗布、乾燥によるレジストの被覆等、従来からの公知の方法を用いて行うことができる。

【0061】

図3(C)は、レジストマスク形成工程の一例を示した図である。レジストマスク形成工程は、より詳細には、露光工程と現像工程を含む。露光工程においては、前のレジスト被覆工程でレジスト40の被覆をした後、そのレジスト40上に所望の半導体素子搭載部20やリード部30のパターンが形成されたマスク(紫外光遮蔽ガラスマスク)を被せたり、またレーザー直描(LDI)などにより、露光を行う。なお、露光工程は、図3(C)には示されていない。

【0062】

次いで、現像工程を行う。現像工程では、レジスト40を現像することにより、めっき層を形成する部分(未硬化部分)を除去して、レジストマスク硬化部41とレジストマスク開口部34を形成し、導電性基板10の表面10aを露出させる。

【0063】

図3(D)は、レジストマスクの開口部34の導電性基板10の表面10aのエッチン

10

20

30

40

50

グ工程の一例を示した図である。エッチング工程においては、レジストマスクの開口部 34 で、導電性基板が露出している導電性基板の表面 10a を選択エッチングして凹部 35 を形成する。凹部 35 の深さは、 $5\ \mu\text{m} \sim 20\ \mu\text{m}$ である。

【0064】

図 3 (E) は、めっき工程の一例を示した図である。めっき工程においては、図 3 (C)、(D) で形成したレジストマスク開口部 34、凹部 35 にめっき層を形成する。めっきは限定されないが、一般的には、Auめっき及びPdめっき 21 及び 31 と、Niめっき 21 及び 32 と、Pdめっき 23、33 が順に積層される。

【0065】

図 3 (F) は、レジストマスク剥離工程の一例を示した図である。レジストマスク剥離工程においては、硬化しているレジストマスク硬化部 41 を剥離する。導電性基板 10 の表面上に半導体素子搭載部 20 及びリード部 30 を形成する。

10

【0066】

図 3 (G) は、めっき層形成後のエッチング工程の一例を示した図である。めっき層形成後のエッチング工程においては、めっき層 20、30 をマスクとしてめっき層以外の導電性基板 10 の表面 10a をエッチングすることで、凸状の滲みめっき層を 22a、32a を導電性基板 10 の表面 10b から離間して設けることができる。このときの離間の程度は、上記エッチング深さにより調整する。またこのときのエッチング深さは、レジスト層が除去された開口部 34 の導電性基板 10 の表面 10a のエッチング工程のエッチング深さとほぼ同一とする。

20

【0067】

この後、半導体素子搭載部 20 やリード部 30 が形成された導電性基板 10 を必要に応じて所望の寸法に切断することにより、本発明の実施形態に係る半導体素子搭載用基板 50 が得られる。また、高圧洗浄によりにじみめっき層を除去する場合は、図 3 (G) めっき層形成後のエッチング工程の後に行うとよい。

【0068】

上述の各工程を順に経ることにより、凸状の滲みめっき層 22a、32a は導電性基板表面 10b から離間し、樹脂封止後、凸状の滲みめっき層が封止樹脂に封止されるので、導電性基板を溶解除去する際、滲みめっき層が溶解液に触れることがないので、溶解液によるめっき剥がれを防止することができる本発明の一実施形態に係る半導体素子搭載用基板 50 が作製される。

30

【0069】

[半導体装置の製造方法]

図 4 を用いて、本発明の実施形態に係る半導体装置の製造方法について説明する。図 4 は、本発明の一実施形態に係る半導体装置の製造方法の一例の一連の工程を模式的に示した図である。本発明の実施形態に係る半導体装置 100 は、本発明の実施形態に係る半導体素子搭載用基板 50 を用いて製造されるため、図 4 (A) ~ (D) は、図 3 に示した半導体素子搭載用基板 50 の製造方法から連続した工程である。

【0070】

図 4 (A) は、半導体素子搭載工程の一例を示した図である。半導体素子搭載工程においては、半導体素子搭載部 20 上に半導体素子 60 が搭載される。

40

【0071】

図 4 (B) は、ワイヤボンディング工程の一例を示した図である。ワイヤボンディング工程においては、半導体素子 60 の電極が、ワイヤボンディングによりボンディングワイヤ 70 を介してリード部 30 に電氣的に接続される。図 3 (E) で説明したように、リード部 30 の表面には、ワイヤボンディングに適したボンディング用貴金属めっき層が形成されているので、ボンディングワイヤ 70 をスムーズかつ確実に接続することができる。

【0072】

図 4 (C) は、樹脂封止工程の一例を示した図である。樹脂封止工程においては、リード部 30 の底面以外の領域と、半導体素子 60 と、ボンディングワイヤ 70 とを、封止樹脂

50

脂部 80 により封止する。また半導体素子搭載部 20 が存在する場合は、上記に加え半導体素子搭載部 20 の底面以外の領域も封止する。

【0073】

図 4 (D) は、基板除去工程の一例を示した図である。基板除去工程においては、封止樹脂部 80 の下面から導電性基板 10 を溶解除去する。この結果、半導体素子搭載部 20 の底面 20 b 及びリード部 30 の底面 30 b のめっき層が露出する。この時、図 3 (D) で行ったレジストマスク開口部 34 の導電性基板 10 の表面 10 a のエッチング工程により凹部 35 を形成し、その領域を含むレジスト開口部 34 にめっきをすることにより、封止樹脂部の底面 80 b と半導体素子搭載部 20 の底面 20 b 及びリード部 30 の底面 30 b は、ほぼ同一平面に形成することができる。

10

【0074】

最後に、所定の半導体装置の寸法になるように切断し、半導体装置 100 を完成させる。

【0075】

上述の各工程を順に経ることにより、凸状の滲みめっき層は導電性基板表面から離間し、樹脂封止後、凸状の滲みめっき層が封止樹脂に封止されるので、導電性基板を溶解除去する際、滲みめっき層が溶解液に触れることがないので、溶解液によるめっき剥がれを防止することができる本発明の一実施形態に係る半導体装置 100 が作製される。

【実施例】

【0076】

次に、本発明の一実施形態に係る半導体素子搭載用基板 50 及び半導体装置 100 について実施例により詳しく説明する。なお、本発明は、これらの実施例に限定されるものではない。

20

【0077】

半導体素子搭載用基板、半導体装置の実施例 1 において、導電性基板として、0.125 mm の Cu 板 (KLF-194) を幅 125 mm の長尺板状に加工し、次に厚み 0.025 mm の感光性ドライフィルムレジストをラミネートロールで、導電性基板の両面に貼り付けた。次に、半導体素子搭載部と外部と接続するためのリード部の所望のパターンを形成したガラスマスクをドライフィルムレジストの上に被せ、紫外光で露光した。その後、炭酸ナトリウム溶液を用いて、紫外光の照射が遮られて感光しなかった未硬化のドライフィルムレジストを溶かす現像処理を行った。次にレジスト層が除去された開口部の導電性基板の露出部表面を化学研磨にて 5 μm エッチングした。

30

【0078】

次にエッチングされた導電性基板の露出部表面に電気めっきを行った。まず、Au めっきを約 0.05 μm、第一の Pd めっきを約 0.18 μm、Ni めっきを約 20 μm、第二の Pd めっきを約 0.12 μm になるようにめっき速度や電流密度を調整し、順番に施した。この時に、導電性基板とめっきマスクとの界面に浸入する方向へめっき滲みを生じており、滲みめっき層の長さは 10 μm、厚さは 0.1 μm であった。次に水酸化ナトリウム溶液でドライフィルムレジストを剥離して、導電性基板上に半導体素子搭載部及びリード部を形成した。

40

【0079】

次に作製した半導体搭載用基板に導電性基板溶解液を吹き付け、めっき層形成後のエッチングを行った。このとき、導電性溶解液の吹き付け時間を変えることにより、深さを調整した。エッチング深さは 5 μm とした。次に所定寸法に切断することにより、本発明の実施例に係る半導体素子搭載用基板を得た。

【0080】

得られた半導体素子搭載用基板に半導体素子をダイパッド部に搭載し、半導体素子の電極とリード部をボンディングワイヤーにてワイヤボンディングし、樹脂封止し、導電性基板を溶解除去する事で、封止樹脂部裏面にめっき層を露出させた。最後に所定寸法に切断することにより、本発明の実施例に係る半導体装置を得た。

50

【 0 0 8 1 】

実施例 2 においては、実施例 1 のレジストマスクの開口部の導電性基板の表面のエッチング深さ及びめっき層形成後のエッチング工程のエッチング深さを 1 0 μ m とした。その他は実施 1 と同じとした。

【 0 0 8 2 】

実施例 3 においては、実施例 1 のレジスト層が除去された開口部の導電性基板の表面のエッチング深さ及びめっき層形成後のエッチング工程のエッチング深さを 2 0 μ m とした。その他は実施 1 と同じとした。

【 0 0 8 3 】

実施例 4 においては、めっき層形成後のエッチング工程後、高圧洗浄機により、滲みめっき層の除去を行った。高圧洗浄機は、水を使用し、圧力は 5 M P a とした。その他は実施例 1 と同じとした。

10

【 0 0 8 4 】

一方、比較例は、レジストマスクの開口部の導電性基板の表面のエッチング工程及びめっき層形成後のエッチング工程を行わなかった。その他は実施 1 と同じとした。

【 0 0 8 5 】

上記実施例 1 ~ 4 及び比較例について、効果確認用サンプルを 1 0 0 0 個作製した。なお、上記樹脂封止後の導電性基板の溶解除去液については、加速試験として p H をメーカー指定の下限値を下回る値に調整して行った。完成したサンプルについて、封止樹脂部裏面に露出しためっき層表面を観察した。

20

【 0 0 8 6 】

実施例 1 ~ 実施例 4 の検査結果は、N i 腐食による A u / P d 層のめっき剥がれ不具合の発生は無かった。

【 0 0 8 7 】

一方、比較例の検査結果は、N i 腐食による A u / P d 層のめっき剥がれ不具合が 5 個発生し、不良率 0 . 5 % であった。

【 0 0 8 8 】

よって本発明の一実施形態に係る半導体素子搭載用基板、半導体装置の実施例では、レジストマスクの開口部の導電性基板の表面をエッチングし、めっき層形成後のエッチングすることで、凸状の滲みめっき層が封止樹脂に封止され、導電性基板を溶解除去する際、滲みめっき層が溶解液に触れることがないので、溶解液によるめっき剥がれを防止することができた。

30

【 0 0 8 9 】

なお、上記のように本発明の各実施形態及び各実施例について詳細に説明したが、本発明の新規事項及び効果から実体的に逸脱しない多くの変形が可能であることは、当業者には、容易に理解できるであろう。従って、このような変形例は、全て本発明の範囲に含まれるものとする。

【 0 0 9 0 】

例えば、明細書又は図面において、少なくとも一度、より広義又は同義な異なる用語と共に記載された用語は、明細書又は図面のいかなる箇所においても、その異なる用語に置き換えることができる。また、半導体素子搭載基板及び半導体装置の構成、半導体素子搭載基板及び半導体装置の製造方法、動作も本発明の各実施形態及び各実施例で説明したものに限定されず、種々の変形実施が可能である。

40

【 符号の説明 】

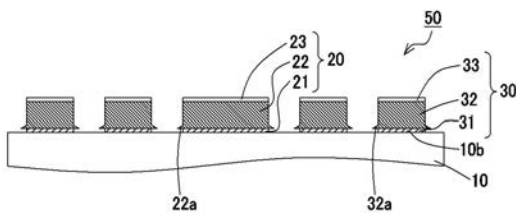
【 0 0 9 1 】

1 0 導電性基板 1 0 a 導電性基板表面 1 0 b 導電性基板表面 2 0 半導体素子搭載部 2 0 b 半導体素子搭載部の底面 2 1 A u 及び第一の P d めっき層 2 2 N i めっき層 2 2 a 滲みめっき層 2 3 第二の P d めっき層 3 0 リード部 3 0 b リード部の底面 3 1 A u 及び第一の P d めっき層 3 2 N i めっき層 3 2 a 滲みめっき層 3 3 第二の P d めっき層 3 4 レジストマスク開口部 3 5

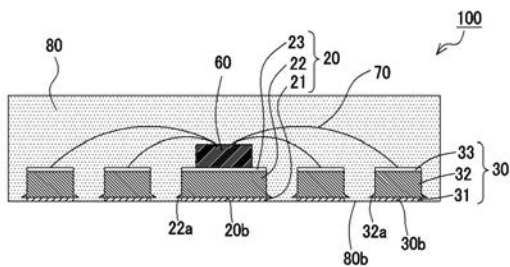
50

凹部 40 レジスト 41 レジストマスク硬化部 50 半導体素子搭載基板 60
半導体素子 70 ボンディングワイヤー 80 封止樹脂部 80b 封止樹脂部の
底面 100 半導体装置 150 従来の半導体素子搭載基板 200 従来の半導体
装置

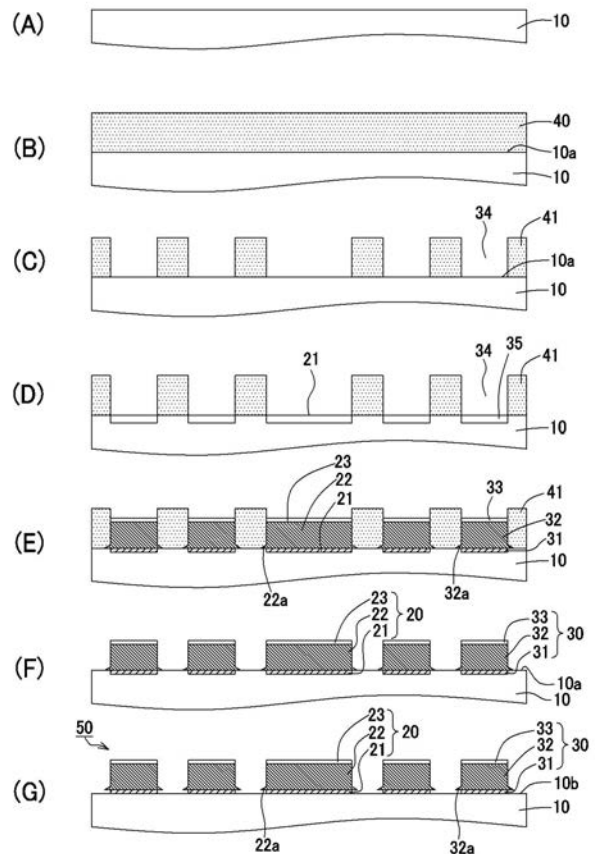
【 図 1 】



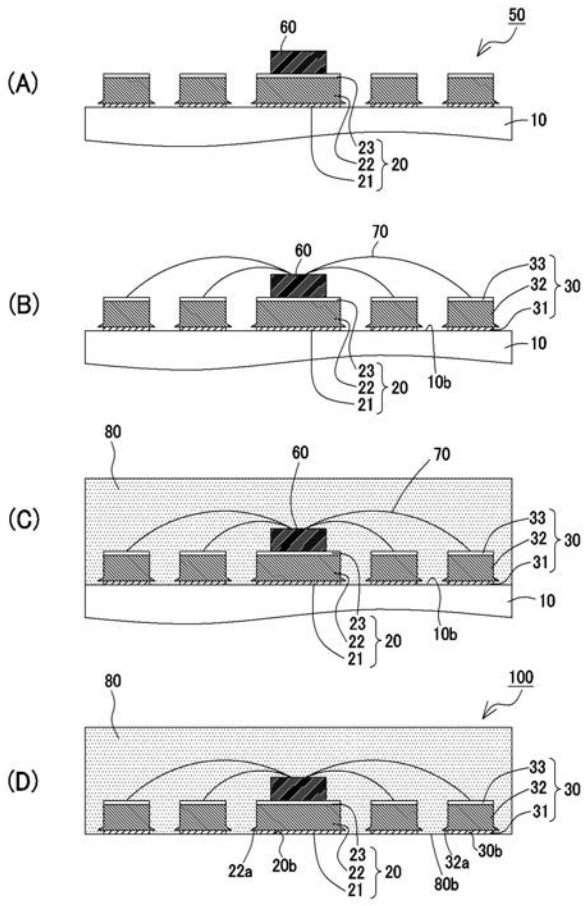
【 図 2 】



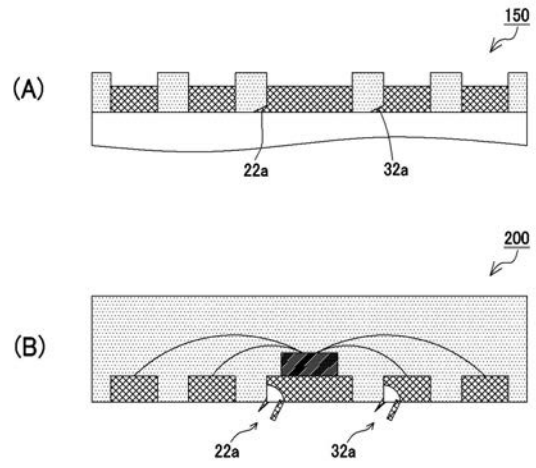
【 図 3 】



【 図 4 】



【 図 5 】



フロントページの続き

Fターム(参考) 5F067 AA01 AA10 AB04 BA03 BC05 BC12 DC15 DE01