

(19) RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
PARIS

(11) N° de publication : **2 578 100**
(à n'utiliser que pour les
commandes de reproduction)
(21) N° d'enregistrement national : **85 02768**
(51) Int Cl⁴ : H 01 L 29/46, 29/78, 21/82.

(12) **DEMANDE DE BREVET D'INVENTION**

A1

(22) Date de dépôt : 26 février 1985.

(30) Priorité :

(43) Date de la mise à disposition du public de la
demande : BOPi « Brevets » n° 35 du 29 août 1986.

(60) Références à d'autres documents nationaux appa-
rentés :

(71) Demandeur(s) : Société dite : Société pour l'Etude et la
Fabrication des Circuits Intégrés Spéciaux - E.F.C.I.S. —
FR.

(72) Inventeur(s) : Joseph Borel et Alain Roche.

(73) Titulaire(s) :

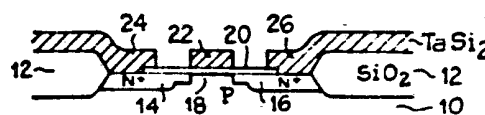
(74) Mandataire(s) : Michel Guérin.

(54) Circuit intégré à transistors MOS à électrodes en siliciure métallique et procédé de fabrication.

(57) L'invention concerne les circuits intégrés à transistors
MOS.

Une nouvelle structure de transistor MOS est proposée. Elle
comprend des électrodes de siliciure métallique (siliciure de
tantale notamment). Pour l'électrode de grille 22 le siliciure est
directement en contact avec une couche isolante mince 20.
Pour les électrodes de drain 26 et de source 24, le siliciure est
directement en contact avec le silicium monocristallin.

On simplifie ainsi le procédé de fabrication en évitant l'utili-
sation de silicium polycristallin.



FR 2 578 100 - A1

1

CIRCUIT INTEGRE A TRANSISTORS MOS
A ELECTRODES EN SILICIURE METALLIQUE
ET PROCEDE DE FABRICATION

La présente invention concerne les circuits intégrés à transistors MOS à haute densité d'intégration.

On cherche à faire des circuits de plus en plus petits et incorporant le plus grand nombre possible d'éléments. Ceci implique
5 que l'on réalise des structures d'éléments individuels aussi petits que possible et que l'on utilise des technologies d'intégration avec autoalignement des motifs formés successivement sur les pastilles de circuit.

En particulier, une technique maintenant très utilisée consiste
10 à utiliser des grilles de transistors MOS en silicium polycristallin dopé, gravées avant l'implantation des régions de source et de drain des transistors : la grille sert de masque lors de l'implantation ; la source et le drain sont donc autoalignés par rapport aux bords de la grille.

On se sert aussi de couches de silicium polycristallin pour
15 réaliser des électrodes de source et de drain en contact avec le silicium monocristallin du substrat et pour réaliser des interconnexions entre transistors. Outre l'aptitude du silicium polycristallin dopé (du même type de conductivité que la source et le
20 drain) à servir de masque lors de l'implantation des régions de source et de drain, ce matériau présente l'avantage de réaliser un bon contact ohmique avec les régions de source et de drain.

Malheureusement, même si le silicium polycristallin est fortement dopé, sa conductivité est relativement limitée et on éprouve le
25 besoin de l'augmenter (puisque'il sert à réaliser des connexions conductrices entre éléments) ; pour cela on forme une couche de siliciure métallique (siliciure de platine, titane, tantale par exemple) à la surface supérieure du silicium polycristallin.

Cette couche est formée en déposant au-dessus du silicium polycristallin une couche métallique (par pulvérisation cathodique à partir d'une cible du métal considéré) et en formant par recuit un alliage (siliciure) avec le silicium polycristallin situé au-dessous. On
5 peut aussi déposer directement un siliciure par pulvérisation cathodique d'une cible de siliciure métallique frittée. Ceci dépend du métal considéré.

La présente invention propose une structure de circuit intégré comportant des transistors dont la grille ne comporte pas de silicium polycristallin et qui évite donc des étapes longues et délicates dans
10 le procédé de fabrication (notamment le dépôt du silicium polycristallin, son dopage et sa désoxydation après dopage).

Le circuit intégré selon l'invention comporte des transistors MOS formés dans un substrat de silicium monocristallin, les transistors
15 ayant chacun une région de source, une région de drain et une région de canal séparant la région de source de la région de drain, ainsi qu'une électrode de source, une électrode de drain, et une électrode de grille isolée de la région de canal par une couche mince isolante, le circuit étant caractérisé en ce que l'électrode de grille
20 est constituée par une portion de couche de siliciure métallique directement en contact avec la couche isolante mince, et les électrodes de source et de drain sont constituées respectivement par d'autres portions de couche de siliciure métallique, ces autres portions étant en contact direct avec le silicium monocristallin des
25 régions de source et de drain respectivement.

Le siliciure est de préférence un siliciure de tantale mais d'autres siliciures sont également utilisables.

Le procédé de fabrication selon l'invention, qui permet de conserver un autoalignement de la région de canal par rapport à la
30 grille comprend les étapes successives suivantes :

a) formation sur un substrat de silicium monocristallin d'un premier type de conductivité, dans une zone active, d'une couche mince isolante constituant l'isolant de grille d'un transistor à effet de champ ;

b) gravure de la couche isolante pour dénuder le silicium monocristallin dans des zones de contact entre des régions de source et drain et des électrodes de source et drain ;

5 c) dépôt uniforme d'un siliciure métallique sur la totalité du substrat, le siliciure reposant sur l'isolant de grille là où il est présent et venant en contact direct avec le silicium monocristallin sur le reste de la zone active,

10 d) dépôt d'une couche photosensible apte à résister à des produits de gravure du siliciure et apte à servir de masque arrêtant les impuretés lors d'une opération d'implantation d'impuretés

15 e) photogravure de la couche photosensible pour réaliser un motif de résine comprenant une portion de résine au-dessus de l'isolant de grille, cette portion correspondant au motif de la grille à réaliser, et des portions de résine définissant une électrode de source, une électrode de drain et des interconnexions, la résine étant éliminée le long des bords de la grille au-dessus de la zone active et subsistant au-dessus du siliciure dans des portions de zone active où le siliciure est en contact avec le silicium monocristallin ;

20 f) gravure du siliciure là où il n'est pas protégé par la résine,
g) implantation ionique d'impuretés pour définir des régions de source et de drain,

h) élimination de la résine,

i) recuit du substrat.

25 Pour compléter le dopage des régions de source et de drain là où le siliciure est en contact avec le silicium monocristallin, on peut soit effectuer une implantation (avec masquage du canal par une résine) avant l'opération b soit effectuer une implantation (également masquée par une résine) à travers le siliciure après l'opération h.

30 On obtient ainsi des procédés de fabrication plus simples que ceux qui utilisent du silicium polycristallin.

On comprendra dans la suite que lorsqu'on parle de résine photosensible, il s'agit notamment de résines dites multicouches consistant dans la superposition de plusieurs couches de matériaux

différents dont seule une couche supérieure est véritablement une résine photosensible.

D'autres caractéristiques et avantages de l'invention apparaîtront à la lecture de la description détaillée qui suit et qui est faite en référence aux dessins annexés dans lesquels :

- la figure 1 représente la structure d'un transistor MOS d'un circuit selon l'invention,

- les figures 2 à 8 représentent des étapes successives de fabrication pour aboutir à la structure de la figure 1.

La figure 1 représente en coupe transversale un transistor MOS formé dans un substrat de silicium monocristallin 10. Il pourrait aussi être formé dans un caisson de type de conductivité opposé à celui du substrat (notamment pour des circuits intégrés de technologie CMOS). Ici le substrat est de type P par exemple.

Le transistor est formé dans une zone active entourée par un mur d'oxyde de silicium épais 12. On peut prévoir comme cela est classique que le substrat de type P est plus fortement dopé sous l'oxyde épais que dans la zone active. L'épaisseur d'oxyde est par exemple de 5000 angströms.

Une région de source 14 fortement dopée avec une impureté de type de conductivité opposé au substrat et une région de drain 16 dopée comme la région de source sont formées à la surface du substrat et sont séparées par une région de canal 18 de type P constituée par le substrat lui-même.

La région de canal 18 est recouverte d'une couche isolante mince 20, en principe d'oxyde de silicium (SiO_2). L'épaisseur est de quelques centaines d'angströms ou moins.

Au-dessus de la région de canal est formée une grille conductrice 22 qui repose sur la couche isolante mince 20.

La grille est autoalignée par rapport à la région de canal, c'est-à-dire que ses bords surplombent les bords de la région de canal en débordant très peu au-dessus des bords des régions de source et de drain adjacentes à la région de canal.

Une électrode de source 24 vient en contact avec une partie de la surface du silicium monocristallin de la région de source 14 et remonte éventuellement sur l'oxyde épais 12. Cette électrode 24 est séparée de la grille de sorte qu'il reste une portion de région de source non recouverte de siliciure.

De même une électrode de drain 26 vient en contact avec au moins une partie de la surface du silicium monocristallin de la région de drain et remonte éventuellement sur l'oxyde épais 12. Cette électrode 26 est également séparée de la grille de sorte qu'il subsiste une portion de région de drain non recouverte de siliciure.

La grille conductrice 22 et les électrodes de source et de drain sont formées par des portions séparées d'une même couche d'un siliciure métallique, qui est directement en contact avec le silicium monocristallin dans les régions de source et de drain, et qui est directement en contact avec l'isolant de grille 20 au-dessus du canal.

Le siliciure choisi de préférence est du siliciure de tantale $TaSi_2$.

La couche de siliciure sert également à former des interconnexions notamment au-dessus des murs d'oxyde épais.

Sur la figure 1, les régions de source et de drain s'étendent sans discontinuité entre la région de canal et le mur d'oxyde épais 12 entourant la zone active.

Sur la figure 1 on n'a pas représenté les couches d'isolation et de passivation, ainsi d'ailleurs que d'autres couches d'interconnexions qui peuvent être prévues sur plusieurs niveaux dans un circuit intégré.

Les étapes de fabrication de cette structure sont représentées aux figures suivantes. On ne décrira que les étapes essentielles correspondant à la formation des électrodes de grille, de source et de drain, d'autres étapes classiques pouvant être exécutées avant ou après les étapes représentées (par exemple des implantations de couches anti-inversion, des implantations d'enrichissement ou de déplétion etc...).

La figure 2 représente le substrat 10, par exemple de type P, résistivité environ 20 ohms-cm, sur lequel on a formé un mur épais d'oxyde de silicium 12 entourant une zone active A.

On forme dans cette zone active A une couche isolante mince 20, par exemple une couche d'oxyde de silicium obtenue par oxydation thermique. L'épaisseur peut être de quelques centaines d'angströms ou moins, par exemple 200 angströms.

Puis un dépôt de résine photosensible 28 est effectué et est photogravé avec un masque définissant un premier motif tel que la résine subsiste au-dessus d'une zone légèrement plus large que la future grille du transistor. L'excès de largeur est choisi tel que ce premier motif recouvre de manière certaine (compte tenu des tolérances de positionnement des masques successifs) le futur motif de grille.

La résine est une résine apte à servir de masque protégeant le silicium pendant l'implantation d'impuretés qui suit.

On procède alors à une implantation ionique d'impuretés (phosphore) de dopage des régions de source et de drain de part et d'autre de la résine 28. Il est à noter que cette opération de dépôt d'une résine et d'implantation pourrait aussi être faite en fin de processus.

On forme ainsi une portion de région de source 15 et une portion de région de drain 17 qui devront être complétées vers la grille pour réaliser les régions 14 et 16 autoalignées de la figure 1.

Après cela on élimine la résine 28 (Fig. 3). On dépose une nouvelle couche de résine 30 que l'on grave selon un deuxième motif tel que la résine 30 subsiste au-dessus d'une zone plus large que celle qui correspond au premier motif. Plus précisément la résine est surtout éliminée dans la zone active A à proximité des murs épais 12, de manière à dénuder la couche isolante mince 20 au-dessus d'une partie de la région 15 et au-dessus d'une partie de la région 17. Ces zones dénudées définiront les contacts de source et de drain. Ces zones doivent être de dimension suffisante pour établir un bon

contact électrique mais elles doivent être assez éloignées du futur canal comme on le verra en fonction de la suite du procédé.

On élimine alors l'oxyde mince 20 là où il n'est pas protégé par la résine. Puis on enlève la résine. On notera que la résine 30 peut être déposée en couche beaucoup plus mince que la résine 28 car elle ne sert pas (en principe) de masque d'implantation mais seulement de protection pendant la gravure de l'oxyde mince 20.

On dépose ensuite uniformément une couche de siliciure métallique, de préférence du siliciure de tantale $TaSi_2$ sur l'ensemble de la surface du substrat. Le dépôt est fait par pulvérisation cathodique à partir d'une cible en siliciure de tantale fritté. La couche de siliciure 25 qui en résulte peut avoir une épaisseur de quelques milliers d'angströms, par exemple 2000 angströms (Figure 5).

Dans la zone active A, la couche de siliciure repose directement sur le silicium monocristallin, et sur la couche isolante mince 20 là où elle est présente c'est-à-dire sur une bande traversant toute la zone active A.

On dépose alors uniformément une couche de résine photosensible 32. Cette résine peut être notamment une structure en 3 couches que l'on utilise classiquement aujourd'hui. Elle a la propriété (une fois développée) de résister aux composés de gravure du siliciure métallique ; elle a aussi la propriété (une fois développée) d'absorber sans les laisser passer les impuretés d'implantation ionique (phosphore notamment) utilisées pour former les régions de source et de drain.

Par exemple la résine 32 consiste dans la superposition de 3 couches :

- une résine de base épaisse (2 microns environ), recuite à 200°C (résine novolak),

- une couche mince minérale (oxyde de titane ou de silicium d'une épaisseur de 1000 angströms).

- une résine photosensible proprement dite en couche mince résine novolak de 5000 angströms par exemple.

La résine tricouche ainsi déposée est photogravée pour définir un motif de zones protégeant le siliciure métallique, le siliciure étant mis à nu en dehors du motif après développement de la résine (Figure 6). La photogravure se fait selon le procédé suivant :

- 5 - insolation à travers un masque,
- développement photographique de la résine en couche mince,
- gravure ionique réactive de la couche minérale mince (plasma de CHF 3),
- gravure ionique réactive de la résine épaisse (plasma d'oxy-
10 gène).

Le motif de siliciure protégé par la résine comprend :

- les grilles des transistors MOS,
- les électrodes de source,
- les électrodes de drain,
- 15 - des interconnexions entre éléments de circuit intégré.

Bien entendu on peut imaginer que certains transistors ne comportent pas d'électrodes de drain ou de source si par exemple les sources de plusieurs transistors sont constituées par une ligne unique de source diffusée. On ne considèrera ici que le cas général où à la
20 fois une électrode de source et une électrode de drain sont présentes.

Plus précisément, le motif de résine 32 développé comprend plusieurs parties :

- le motif de résine 29 correspondant à la protection de
25 l'électrode de grille est formé exclusivement au-dessus de la couche isolante mince 20,
- le motif de résine 31, 33 correspondant à la protection de l'électrode de source (ou de drain) recouvre les parties de siliciure métallique en contact avec le silicium monocristallin de la zone
30 active et il est complètement séparé du motif 29 (correspondant à la grille) par un intervalle (35 côté source, 37 côté drain). Dans cet intervalle qui longe le motif de grille 29 de chaque côté de celui-ci, le siliciure est mis à nu,

- le motif de résine 39 correspondant aux interconnexions s'étend au-dessus de zones d'oxyde épais et il peut rejoindre les autres motifs selon la configuration d'interconnexions à réaliser.

On procède alors à la gravure du siliciure de tantale qui est
5 éliminé là où il n'est pas protégé par la résine 32 (gravure anisotrope verticale, par exemple gravure par plasma d'un composé fluoré SF₆ ou chloré). La gravure est arrêtée lorsque la couche isolante mince 20 est mise à nu.

On notera que la largeur des intervalles 35 et 37 dépourvus de
10 résine est choisie aussi faible que possible. En revenant en arrière, on remarque qu'il a fallu choisir la largeur du deuxième motif de résine 30 suffisante pour englober la région 29, les régions 35 et 37 avec en outre une légère marge supplémentaire permettant de s'assurer, compte tenu des tolérances de positionnement de masques
15 successifs, que les intervalles 35 et 37 sont à coup sûr situés au-dessus de l'oxyde mince.

On procède alors à une implantation ionique d'impuretés (phosphore) de dopage des extrémités (côté grille) des régions de source et de drain, la résine 32 restant en place (Figure 7).

20 On forme ainsi les extrémités autoalignées 14 et 16 des régions de source et drain de part et d'autre de la grille ; Il y a autoalignement en ce sens que c'est le même masque de photo-gravure qui délimite à la fois le bord des grilles (gravure du siliciure) et le bord de la région de source et de drain (implantation).

25 Il peut y avoir classiquement un léger débordement latéral de la région de source et de la région de drain sous la grille . Ce débordement latéral se produit notamment lors des opérations à haute température qui suivent l'étape d'implantation, et notamment lors du recuit qui est classiquement effectué ultérieurement, après
30 retrait de la résine, pour rétablir la structure monocristalline qui a pu être endommagée par l'implantation.

Si à cette étape on retire la résine 32 (Figure 8), on aboutit à la même structure qu'à la figure 1, dans laquelle une électrode de

source 24 contacte la région de source et de même une électrode de drain 26 contacte la région de drain. La grille est désignée par 22.

Dans une variante de réalisation, on n'exécute pas au début le masquage et l'implantation expliquées en référence à la figure 2.
5 Mais on le fait à la fin du procédé, après avoir éliminé la résine 32 ; dans ce cas, l'implantation des régions 15 et 17 se fait à plus forte énergie à travers le siliciure des électrodes de source et de drain (la grille étant protégée par un motif de résine 28 identique à celui de la figure 2).

10 L'invention est applicable également en technologie CMOS, le siliciure du côté des transistors à canal N n'étant pas gravé en même temps que le siliciure du côté des transistors à canal P, mais deux gravures étant effectuées, chaque gravure étant suivie d'une implantation de source et de drain.

REVENDICATIONS

1. Circuit intégré comprenant des transistors MOS formés dans un substrat de silicium monocristallin (10), les transistors ayant chacun une région de source (14) et une électrode de source (24), une région de drain (16) et une électrode de drain (26), ainsi qu'une
5 électrode de grille isolée (22) au-dessus d'une région de canal (18) séparant la région de source de la région de drain, caractérisé en ce que :

- l'électrode de grille est constituée par une portion de couche de siliciure métallique directement en contact avec une couche
10 isolante mince formée au-dessus de la région de canal,

- l'électrode de source et l'électrode de drain sont constituées respectivement par d'autres portions de couche de siliciure métallique, ces autres portions étant en contact direct avec le silicium monocristallin des régions de source et de drain respectivement.

15 2. Circuit intégré selon la revendication 1, caractérisé en ce que le siliciure est du siliciure de tantale.

3. Procédé de fabrication d'un circuit intégré, caractérisé en ce qu'il comprend les étapes successives suivantes :

a) formation sur un substrat de silicium monocristallin (10) d'un premier type de conductivité, dans une zone active (A), d'une
20 couche mince isolante (20) constituant l'isolant de grille d'un transistor à effet de champ ;

b) gravure de la couche isolante (20) pour dénuder le silicium monocristallin dans des zones de contact entre des régions de source et de drain et des électrodes correspondantes ;
25

c) dépôt uniforme d'un siliciure métallique (25) sur la totalité du substrat, le siliciure reposant sur l'isolant de grille là où il est présent et venant en contact direct avec le silicium monocristallin sur le reste de la zone active,

d) dépôt d'une couche photosensible (32) apte à résister à des produits de gravure du siliciure et apte à servir de masque arrêtant les impuretés lors d'une opération d'implantation d'impuretés

5 e) photogravure de la couche photosensible pour réaliser un motif de résine comprenant une portion de résine (29) au-dessus de l'isolant de grille, cette portion correspondant au motif de la grille à réaliser, et des portions de résine (31, 33, 39) définissant une électrode de source, une électrode de drain et des interconnexions, la résine étant éliminée le long des bords de la grille au-dessus de la
10 zone active et subsistant au-dessus du siliciure dans des portions de zone active où le siliciure est en contact avec le silicium monocristallin ;

f) gravure du siliciure là où il n'est pas protégé par la résine,

g) implantation ionique d'impuretés pour définir des régions
15 de source et de drain,

h) élimination de la résine,

i) recuit du substrat.

4. Procédé selon la revendication 3, caractérisé en ce que, avant l'étape b), on dépose une couche de résine photosensible (28)
20 que l'on grave pour la laisser subsister dans une zone recouvrant totalement le motif de grille en débordant légèrement de part et d'autre de celui-ci, et on effectue une implantation ionique d'impuretés de type opposé à celui du substrat.

5. Procédé selon la revendication 3, caractérisé en ce , après
25 l'opération h), on dépose une couche de résine photosensible (28) que l'on grave pour la laisser subsister dans une zone recouvrant totalement le motif de grille en débordant légèrement de part et d'autre de celui-ci, et on effectue une implantation ionique d'impuretés de type opposé à celui du substrat, avec une énergie suffisante
30 pour traverser le siliciure.

1/1

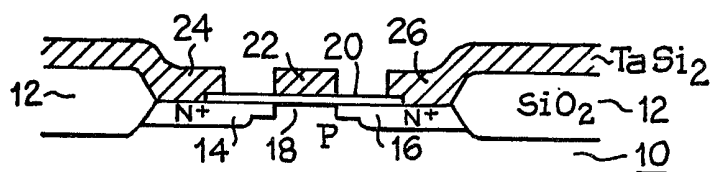


Fig. 1

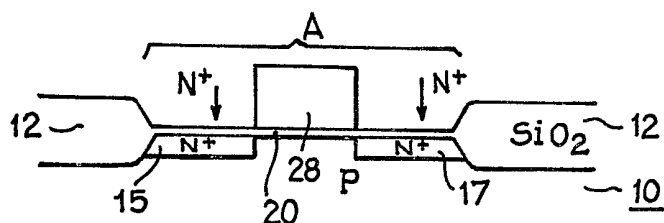


Fig. 2

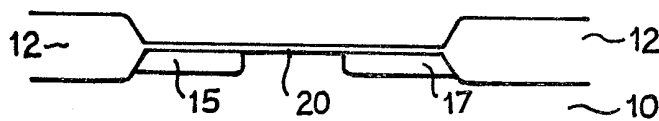


Fig. 3

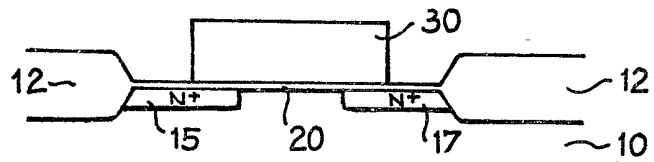


Fig. 4

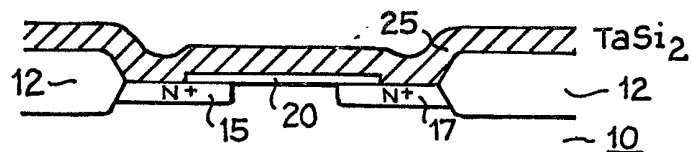


Fig. 5

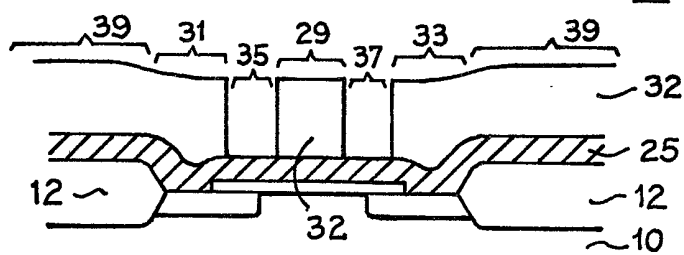


Fig. 6

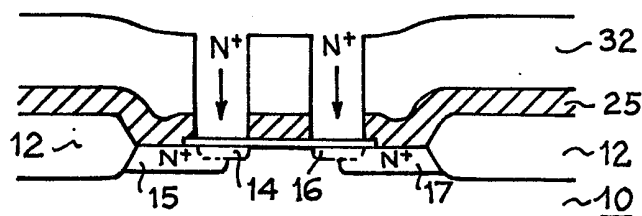


Fig. 7

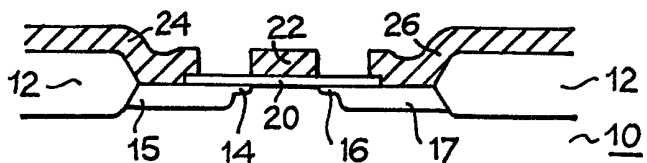


Fig. 8