

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-201166

(P2007-201166A)

(43) 公開日 平成19年8月9日(2007.8.9)

(51) Int. Cl.		F I		テーマコード (参考)
HO 1 L 21/822 (2006.01)		HO 1 L 27/04	T	2 G 1 3 2
HO 1 L 27/04 (2006.01)		HO 1 L 27/04	M	5 F O 3 8
HO 1 L 21/82 (2006.01)		HO 1 L 21/82	F	5 F O 6 4
GO 1 R 31/28 (2006.01)		GO 1 R 31/28	V	

審査請求 未請求 請求項の数 9 O L (全 10 頁)

(21) 出願番号	特願2006-17842 (P2006-17842)	(71) 出願人	000005821
(22) 出願日	平成18年1月26日 (2006.1.26)		松下電器産業株式会社
			大阪府門真市大字門真1006番地
		(74) 代理人	100115107
			弁理士 高松 猛
		(74) 代理人	100108589
			弁理士 市川 利光
		(74) 代理人	100119552
			弁理士 橋本 公秀
		(72) 発明者	水村 秀明
			大阪府門真市大字門真1006番地 松下
			電器産業株式会社内
		Fターム(参考)	2G132 AA00 AA01 AA08 AB00 AD01
			AD15 AK07 AL11 AL12
			最終頁に続く

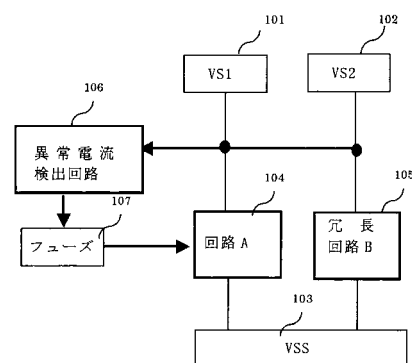
(54) 【発明の名称】 半導体集積回路装置の冗長救済方法

(57) 【要約】

【課題】半導体集積回路装置の検査工程において、従来は検出ができなかった半ショート故障や半オープン故障を確実に検出して冗長救済を可能にする。

【解決手段】同一機能を有する被検査回路104と冗長回路105とがそれぞれ個別の電源VS1(101)とVS2(102)に接続されるように半導体集積回路装置を構成し、個別の電源VS1とVS2における静止電源電流を異常電流検出回路106で測定する。被検査回路104に半オープン故障や半ショート故障があった場合は静止電源電流が通常規格値や冗長回路105より多く流れる事実に基づき、被検査回路104の静止電源電流の測定値が異常であった場合は故障と判定し、フューズ回路107を用いて故障と判定された被検査回路104に対する電源供給経路を切断して冗長回路105で置換する。

【選択図】図1



【特許請求の範囲】

【請求項 1】

被検査回路と前記被検査回路と同一機能を有する冗長回路とがそれぞれ個別の電源に接続された半導体集積回路装置の冗長救済方法であって、前記個別の電源における静止電源電流の測定値が異常であった場合に前記被検査回路を故障と判定し、故障と判定された前記被検査回路を前記冗長回路で置換する半導体集積回路装置の冗長救済方法。

【請求項 2】

前記被検査回路と前記冗長回路とがそれぞれ個別の接地に接続され半導体集積回路装置であって、前記個別の電源と前記個別の接地との全ての組合せにおいて前記静止電源電流の測定を行う請求項 1 記載の半導体集積回路装置の冗長救済方法。

10

【請求項 3】

被検査回路と、前記被検査回路と同一機能を有する冗長回路と、前記被検査回路及び前記冗長回路にそれぞれ個別の電源を供給する手段と、前記被検査回路を前記冗長回路で置換する冗長救済手段とを備え、複数の被検査回路に対して前記冗長回路を 1 つ対応させて構成した半導体集積回路装置。

【請求項 4】

前記静止電源電流を測定して測定値の異常を判定する異常電流検出回路を備える請求項 3 記載の半導体集積回路装置。

【請求項 5】

前記異常電流検出回路に前記静止電源電流の測定値と比較する規格電流回路を備えた請求項 4 記載の半導体集積回路装置。

20

【請求項 6】

前記冗長救済手段がヒューズ回路である請求項 3 記載の半導体集積回路装置。

【請求項 7】

個別の電源における前記被検査回路と前記冗長回路の静止電源電流の測定値を比較する手段を備え、前記ヒューズ回路は前記静止電源電流の測定値が大きい方の回路に対する電源供給経路を切断するように作動する請求項 6 記載の半導体集積回路装置。

【請求項 8】

前記冗長救済手段はセレクト回路等の接続切り換え手段である請求項 3 記載の半導体集積回路装置。

30

【請求項 9】

前記冗長救済手段は故障と判定した被検査回路を前記冗長回路で置換するテストモードを備えた請求項 3 記載の半導体集積回路装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は半導体集積回路装置の冗長救済方法に関し、特に半ショート故障や半オープン故障を確実に検出して冗長救済を可能にする技術に関する。

【背景技術】

【0002】

40

従来、半導体集積回路装置の検査においては、機能（ファンクション）テストを実施することにより縮退故障、オープン故障、ショート故障を検出し、冗長救済可能な故障が存在する場合は、故障判定した回路をあらかじめ用意してある冗長救済回路と置換することで救済を実現している。冗長救済回路との置換方法としては、レーザや電圧の印加によりヒューズをカットする方法などがある。

【0003】

特にメモリとロジックが混在したシステム L S I においては、通常 D R A M にはあらかじめ冗長メモリセルが準備されているが、ロジック部については冗長ロジック部が搭載されていない。その不良救済を可能にするために、メモリに複数のロジック部を接続し、その 1 つのみを選択し、他のロジック部を切り離すフューズ回路などを備えたものがある。

50

拡散工程後にロジック部を選択することにより、不良ロジック部を切り離して歩留まりを向上させることができる（例えば、特許文献 1 参照）。

【 0 0 0 4 】

また、メモリの冗長救済を行うための不良メモリセルの発見を容易にする手法として、メモリセル電源配線を半導体記憶装置全体で利用される電源線から分離してメモリマット毎に個別化し、このメモリセル電源配線を選択的にメモリセル電流測定用の第 2 の電源配線に接続し、そこに種々の電圧を印加したときの電流を測定することにより、メモリブロック内の DC 電流不良内容を解析可能にし、効率的にメモリセルの欠陥救済を施すものがある（例えば、特許文献 2 参照）。

【特許文献 1】特開 2 0 0 4 - 4 8 6 1 8 号公報

10

【特許文献 2】特許第 3 2 2 6 4 2 2 号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 5 】

しかしながら、従来の半導体集積回路装置の検査では、縮退故障、オープン故障、ショート故障チップの救済は可能だが、半ショート故障や半オープン故障のあるチップを確実に検出することはできず、後工程に行われる静止電源電流テストにおいて不良チップとして判定されていた。その結果、冗長救済可能な半ショート故障や半オープン故障チップが不良品として扱われ、歩留向上の障害となっていた。また、従来の半導体集積回路装置の冗長救済方法では、検査工程が別途必要であるために検査時間が増加し、専用の検査装置が別途必要であるために検査コストが増加するという問題があった。

20

【 0 0 0 6 】

本発明は、半導体集積回路装置の検査工程において、半ショート故障や半オープン故障を確実に検出して冗長救済を可能にする半導体集積回路装置の冗長救済方法を提供することを目的とする。

【課題を解決するための手段】

【 0 0 0 7 】

本発明の冗長救済方法は、半導体集積回路装置に搭載された同一機能を有する被検査回路と冗長回路とがそれぞれ個別の電源に接続され、前記個別の電源における静止電源電流の測定値が異常であった場合に被検査回路を故障と判定し、故障と判定された被検査回路を冗長回路で置換するものである。上記構成によれば、被検査回路に半オープン故障や半ショート故障があった場合は静止電源電流が通常より多く流れるため、個別の電源における静止電源電流の測定値の異常を被検査回路の故障と判定することで、半ショート故障や半オープン故障を確実に検出して冗長救済を行うことが可能になる。

30

【 0 0 0 8 】

さらに本発明は、上記冗長救済方法において、被検査回路と冗長回路とがそれぞれ個別の接地に接続され、前記個別の電源と前記個別の接地との全ての組合せにおいて静止電源電流の測定を行うものである。上記構成によれば、個別の電源と個別の接地との全ての組合せにおいて静止電源電流の測定を行うため、個別の電源を増加させることなく検査対象回路と冗長回路を増やすことが可能となる。

40

【 0 0 0 9 】

また本発明の半導体集積回路装置は、被検査回路と、冗長回路と、個別の電源の供給手段と、被検査回路を冗長回路で置換する冗長救済手段とを搭載し、上記冗長救済方法を実施可能に構成されたものである。上記構成によれば、半導体集積回路装置の個別の電源における静止電源電流の測定値の異常を被検査回路の故障と判定することで、半ショート故障や半オープン故障を確実に検出して冗長救済を行うことができる。

【 0 0 1 0 】

さらに本発明は、上記構成の半導体集積回路装置において、複数の被検査回路に対して 1 個の冗長回路を対応させて構成されたものである。上記構成によれば、冗長回路を減らしてチップ面積を削減することができる。2 個以上の被検査回路が故障と判定された場合

50

は、冗長救済を行わず不良品扱いとする。

【 0 0 1 1 】

さらに本発明は、上記構成の半導体集積回路装置において、静止電源電流を測定して測定値の異常を判定する異常電流検出回路を搭載したものである。さらに本発明は、上記構成の半導体集積回路装置において、異常電流検出回路に静止電源電流の測定値と比較する規格電流回路を備えたものである。上記構成によれば、静止電源電流の測定値と比較する規格電流回路を備えた異常電流検出回路を内部に搭載することにより、チップ面積は増加するが、外部の異常電流検出手段を用意する必要がなく、チップ単体で冗長救済を行うことが可能となる。

【 0 0 1 2 】

さらに本発明は、上記構成の半導体集積回路装置において、冗長救済手段としてヒューズ回路を用いたものである。上記構成によれば、故障と判定された被検査回路に対する電源供給経路をヒューズ回路を用いて切断し、冗長回路で置換することができるため、容易に冗長救済を行うことができる。

【 0 0 1 3 】

さらに本発明は、上記構成の半導体集積回路装置において、個別の電源における被検査回路と冗長回路の静止電源電流の測定値を比較する手段を備え、静止電源電流の測定値が大きい方の回路に対する電源供給経路を切断するものである。上記構成によれば、異常電流ではないが電流値の大きい回路に対してヒューズ回路を用いて電源供給経路を切断し、全体を低消費電力にすることができる。

【 0 0 1 4 】

さらに本発明は、上記構成の半導体集積回路装置において、冗長救済手段としてセレクト回路等の接続切り換え手段を用いたものである。上記構成によれば、セレクト回路等の接続切り換え手段により、故障と判定された被検査回路を冗長回路で置換することができるため、低消費電力にすることはできないが、より容易に冗長救済を行うことができる。

【 0 0 1 5 】

さらに本発明は、上記構成の半導体集積回路装置において、故障と判定した被検査回路を冗長救済手段が自動的に冗長回路で置換するテストモードを備えたものである。上記構成によれば、半導体集積回路装置をテストモードにすることにより、冗長救済手段により自動的に冗長救済が実施されるため、テスト時間を短縮し、テストコストを削減することができる。

【 発明の効果 】

【 0 0 1 6 】

本発明によれば、機能テストでは確実に検出することができなかった半オープン故障や半ショート故障を確実に検出して救済することが可能となる。これにより、従来は不良チップとして扱っていたものが救済処理され、歩留向上の効果が得られる。また、静止電源電流測定と異常検出を自動的に行うことにより、別工程での救済処理が不要となり、テスト時間を短縮し、テストコストを削減する効果が得られる。

【 発明を実施するための最良の形態 】

【 0 0 1 7 】

(実施の形態 1)

図 1 は本発明の実施の形態 1 に係る冗長救済方法を示す半導体集積回路装置の構成図である。図 1 において、101 と 102 はそれぞれ半導体検査装置などから入力される個別の電源 V_{S1} と V_{S2} 、103 は接地 V_{SS} 、104 は検査対象回路 A、105 は検査対象回路 A 104 と同等の機能を持つ冗長回路 B、106 は検査対象回路 A 104 と冗長回路 B 105 の静止電源電流を個別に測定し検査対象回路 A 104 の異常電流を検出する異常電流検出回路、107 は異常電流検出回路 106 の結果から検査対象回路 A 104 と冗長回路 B 105 を置き換えるヒューズボックスである。

【 0 0 1 8 】

検査対象回路 A 104 に半オープン故障や半ショート故障があった場合は、静止電源電

10

20

30

40

50

流が通常規格値や冗長回路 B 1 0 5 より多く流れる。この原理により、異常電流検出回路 1 0 6 で静止電源電流値を測定し、電流が通常規格値や冗長回路 B 1 0 5 より多く流れた場合に冗長救済が必要と判定し、ヒューズボックス 1 0 7 においてフューズを切断することにより救済を行う。

【 0 0 1 9 】

本実施の形態によれば、検査対象回路の静止電源電流が異常電流となった場合に異常検出信号を出力し、冗長回路を選択するように異常検出信号を用いてヒューズを切断することにより、冗長救済を自動的に行うことができる。

【 0 0 2 0 】

図 4 は異常電流検出回路 1 0 6 の構成例を示す図である。図 4 において、1 2 1 は静止電源電流検査により冗長救済を実施するテストモード、1 2 2 はテストモードでオンになるスイッチ、1 2 3 は静止電源電流を異常と判定する検査規格電流、1 2 4 は検査対象回路の静止電源電流値と検査規格電流 1 2 3 を比較する比較器、1 2 5 はヒューズの切断に必要な電圧値に変換するレベルシフタ、1 0 8 は冗長回路を有効にするヒューズである。 10

【 0 0 2 1 】

このような異常電流検出回路の構成により、冗長救済を実施するテストモード以外ではヒューズを切断することがなく、テストモードでは静止電源電流の測定値が検査規格電流値より大きい場合に、自動的にヒューズの切断を行い冗長救済を実施することができる。

【 0 0 2 2 】

図 5 は異常電流検出回路 1 0 6 の他の構成例を示す図であり、図 4 の比較回路 1 2 4 を検査対象回路 A 1 0 4 または冗長回路 B 1 0 5 を選択する選択回路 1 2 6 に代えたものである。このように構成することにより、異常電流ではないが電流値の大きい回路に対してヒューズを切断し、全体を低消費電力にすることができる。 20

【 0 0 2 3 】

図 6 はヒューズボックス 1 0 7 をデータ蓄積回路 1 0 9 で置き換えた構成を示す図である。データ蓄積回路 1 0 9 は異常電流検出回路 1 0 6 で異常となった検査対象回路の情報を保存する回路である。その情報をフラッシュメモリや初期化メモリに品種個別に保有しセレクト回路切り換え等を行うことで、ヒューズボックス 1 0 7 を用いずに冗長救済を行うことが可能である。

【 0 0 2 4 】

図 7 は本発明の冗長救済方法を実施した半導体集積回路装置の組立後を示した図である。図 7 において、1 3 0 は組立後のチップ、1 3 1 は V S 1 用の電源端子、1 3 2 は V S 2 用の電源端子、1 3 3 は接地端子である。検査対象回路 A 1 0 4 が不良の場合は、V S 1 用電源端子 1 3 1 に電源 1 0 1 の P A D の配線をしないことや P A D を生成しないことにより、不良な回路に電源が供給されなくなるため消費電力の低減が可能になる。 30

【 0 0 2 5 】

図 8 は本発明の冗長救済方法を実施する半導体集積回路装置において、異常電流検出回路 1 0 6 をチップ 1 3 0 の外部に置く構成とした図である。図 8 において、1 3 4 は静止電源電流を測定するための各電源の電流値確認用端子、1 3 5 は異常検出回路 1 0 6 の結果によりヒューズ切断信号を入力する端子である。このように異常電流検出回路をチップの外部に移すことによりチップ面積を削減することが可能である。 40

【 0 0 2 6 】

図 1 0 は本発明の冗長救済方法における検査フロー例を示す図である。本検査フローにおいて、2 0 1 は静止電源電流測定、2 0 2 は静止電源電流測定結果による検査対象回路が正常か異常かの判別、2 0 3 は検査対象回路が異常であった場合に実施する冗長救済、2 0 4 は検査対象回路が正常であった場合の製品 A、2 0 5 は検査対象回路が異常でかつ冗長救済を実施した製品 B である。製品 B は検査対象回路が異常なため冗長回路のみが使用可能であるが、製品 A は検査対象回路も冗長回路も正常なため両方の回路が使用可能である。このような冗長救済方法により、両方の回路が使用可能な製品 A と片方の回路のみが使用可能な製品 B を区別して製造することができる。 50

【 0 0 2 7 】

図 1 1 は本発明の冗長救済方法における他の検査フロー例を示す図である。本検査フローにおいては、機能検査 2 1 2 を実施する前に、まず静止電源電流測定 2 0 1 を行い、冗長救済 2 0 3 を実施することにより、機能検査後の冗長救済工程を削除し、テスト時間の短縮、テストコスト削減を図ることができる。

【 0 0 2 8 】

(実施の形態 2)

図 2 は本発明の実施の形態 2 に係る冗長救済方法を示す半導体集積回路装置の構成図である。本実施の形態は、実施の形態 1 の接地 V S S 1 0 3 を個別の接地 V S S 1 (1 1 1) と V S S 2 (1 1 2) に分割し、個別の電源 1 0 1 および 1 0 2 と組合せたものである。本実施の形態における他の構成要素は実施の形態 1 と同じであり、本実施の形態の冗長救済方法を実施した検査フローや半導体集積回路装置の組立に関する技術も実施の形態 1 と同じであるので、説明を省略する。このように構成することで、個別の電源を増加させることなく、検査対象回路 A 1 0 4 とは異なる検査対象回路 C 1 1 4 と冗長回路 D 1 1 5 を追加することができ、冗長救済を自動的に行う回路を増やすことが可能となる。

10

【 0 0 2 9 】

図 3 は図 2 の構成における個別の電源と個別の接地の組合せ方を示す図である。2 つの電源 V S 1、V S 2 と 2 つの接地 V S S 1、V S S 2 を組合せることで、2 つの検査対象回路 A、検査対象回路 C と 2 つの冗長回路 B、冗長回路 D を設けることができ、検査対象回路 A と検査対象回路 C の 2 つの回路の救済が可能になる。

20

【 0 0 3 0 】

図 9 は図 2 の構成における冗長回路 1 0 5 と冗長回路 1 1 5 を一つにした構成図である。図 9 において、1 1 0 は異常電流検出回路 1 0 6 の測定結果を選別する異常個数検出回路である。本構成において、救済回路が 1 つで検査対象回路が 2 個以上不良となった場合は、不良フラグをたてて不良扱いにする。このように冗長回路を削減することでチップ面積を削減することができる。

【 産業上の利用可能性 】

【 0 0 3 1 】

本発明の冗長救済方法は、半導体集積回路の加工技術の微細化に伴い、機能ファンクションだけでは救済しきれない半断線や半ショートの歩留りを向上させる検査に有効である。

30

【 図面の簡単な説明 】

【 0 0 3 2 】

【 図 1 】 本発明の実施の形態 1 に係る冗長救済方法を実施する半導体集積回路装置の構成を示す図。

【 図 2 】 本発明の実施の形態 2 に係る冗長救済方法を実施する半導体集積回路装置の構成を示す図。

【 図 3 】 本発明の実施の形態 2 に係る冗長救済方法を実施する半導体集積回路装置における電源と接地の組合せを示す図。

【 図 4 】 本発明の冗長救済方法における異常電流検出回路の構成例を示す図。

40

【 図 5 】 本発明の冗長救済方法における異常電流検出回路の構成例を示す図。

【 図 6 】 本発明の冗長救済方法における異常電流検出回路のヒューズボックスをデータ蓄積回路で置き換えた構成を示す図。

【 図 7 】 本発明の冗長救済方法を実施した半導体集積回路装置の製品組立図。

【 図 8 】 本発明の冗長救済方法を実施する半導体集積回路装置において異常電流検出回路をチップの外部に置く構成とした図。

【 図 9 】 本発明の実施の形態 2 に係る冗長救済方法を実施する半導体集積回路装置において複数の検査対象回路に 1 つの救済回路を設けた構成を示す図。

【 図 1 0 】 本発明の冗長救済方法を実施した半導体集積回路装置の検査フロー例を示す図。

50

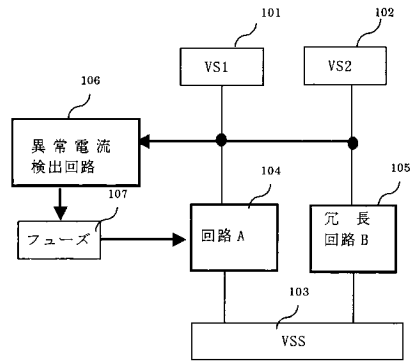
【図 1 1】本発明の冗長救済方法を実施した半導体集積回路装置の検査フロー例を示す図。

【符号の説明】

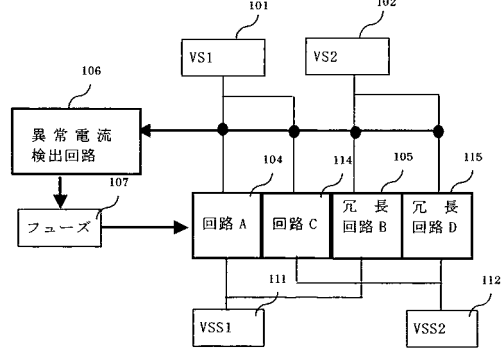
【0033】

101	第1の個別電源 V S 1	
102	第2の個別電源 V S 2	
103	共通接地 V S S	
104	検査対象回路 A	
105	冗長回路 B	
106	異常電流検出回路	10
107	ヒューズボックス	
108	ヒューズ	
109	データ蓄積回路	
110	異常個数検出回路	
111	第1の個別接地 V S S 1	
112	第2の個別接地 V S S 2	
114	検査対象回路 C	
115	冗長回路 D	
121	冗長救済実施の静止電源電流テストモード	
122	テストモード時にオンになるスイッチ	20
123	規格電流	
124	比較回路	
125	レベルシフタ	
126	選択回路	
131	V S 1 用電源端子	
132	V S 2 用電源端子	
133	V S S 接地端子	
134	電流値出力端子	
135	異常電流結果入力端子	

【図 1】



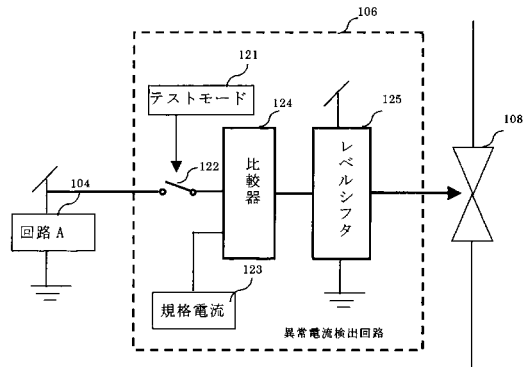
【図 2】



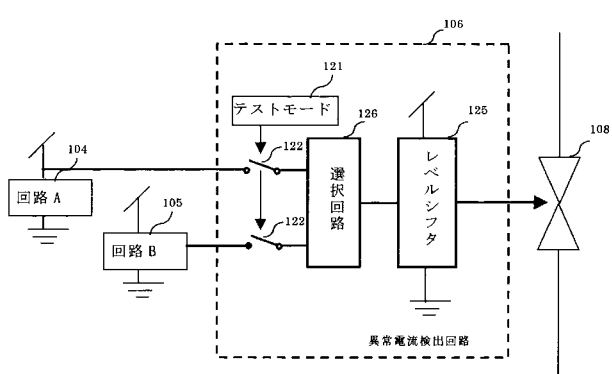
【図 3】

IDDQ	VS1	VS2
VSS1	回路 A	回路 B
VSS2	回路 C	回路 D

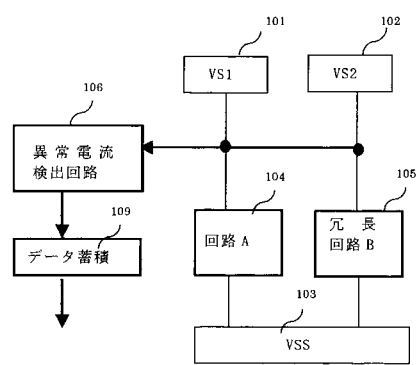
【図 4】



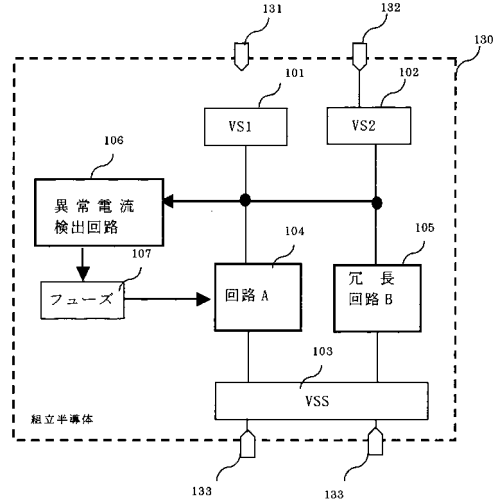
【図 5】



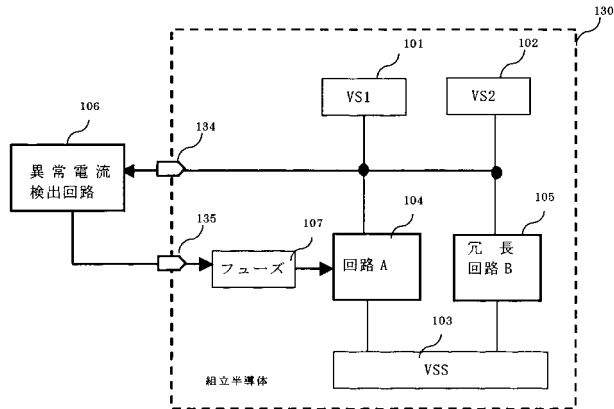
【図 6】



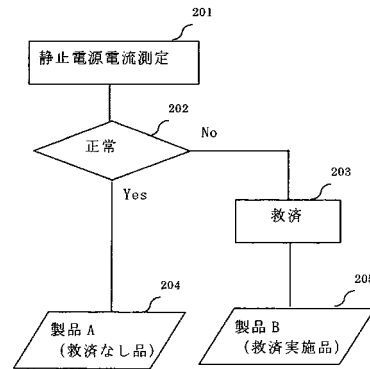
【図 7】



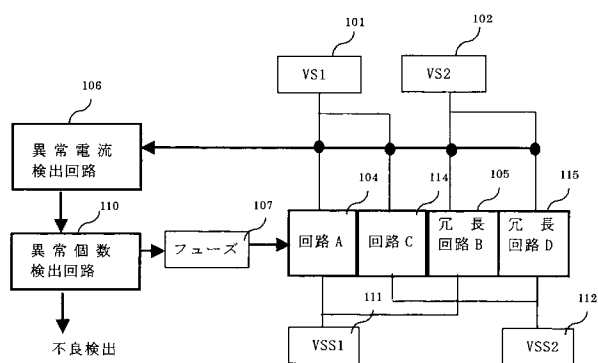
【図 8】



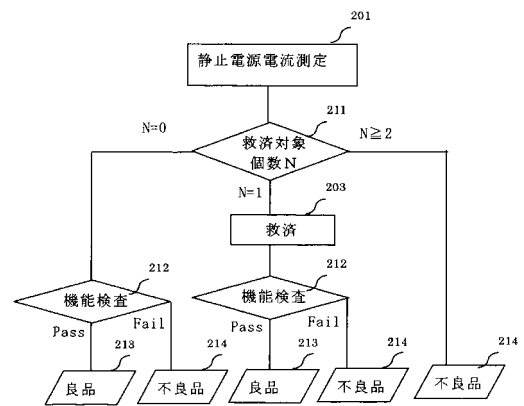
【図 10】



【図 9】



【図 11】



フロントページの続き

F ターム(参考) 5F038 AV15 DF08 DF16 DT02 DT10 DT15 DT17 DT18 EZ20
5F064 BB15 BB31 FF02 FF12 FF27