



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

246163

(11) (B1)

(51) Int. Cl.⁴
H 03 C 3/06

(22) Přihlášeno 28 09 84
(21) PV 7323-84

(10) Zveřejněno 13 02 86

(15) Vydáno 15 09 87

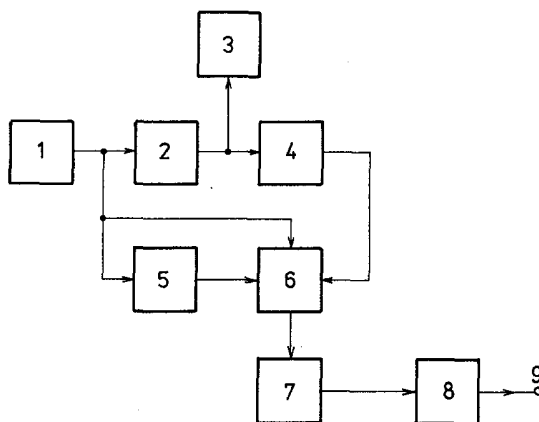
(75)
Autor vynálezu

VOBOŘIL JIŘÍ ing. CSc., PRAHA

(54) Zapojení pro generování přeladitelného harmonického signálu

Řešení se týká zapojení pro generování přeladitelného harmonického signálu s rychlou indikací kmitočtu v číslicové formě, který je možno s výhodou tam, kde je zapotřebí přesně indikovat kmitočet budicího generátoru v krátkém časovém intervalu.

Podstata řešení spočívá v tom, že zdroj ovládacího napětí je výstupem připojen na vstup napětím řízeného generátoru, zároveň na vstup zesilovače a současně na první vstup přepínače. Výstup napětím řízeného generátoru je připojen na vstup děličky kmitočtu a zároveň na vstup čítače. Výstup děličky kmitočtu je připojen na druhý vstup přepínače na jehož třetí vstup je připojen výstup ze zesilovače. Výstup z přepínače je připojen na vstup integrotoru, jehož výstup je spojen přes tvarovací obvod na výstupní svorku.



OBR. 1

Vynález se týká zapojení pro generování přeladitelného harmonického signálu s rychlou indikací kmitočtu v číslicové formě, který je možno s výhodou použít tam, kde je zapotřebí přesně indikovat kmitočet budicího generátoru v krátkém časovém intervalu.

Při různých mechanických zkouškách za použití elektromechanických systémů je zapotřebí určovat s vysokou přesností budicí frekvenci systému. Běžný způsob měření kmitočtu čítáním nevyhovuje, protože k dostatečně přesnému odečtení je zapotřebí značně dlouhá doba. Například ke stanovení budicího kmitočtu 5 Hz s přesností na tři desetinná místa je zapotřebí 1 000 sekund. Problém je možno řešit pomocí generátorů, které pracují na modulačním principu, kde se provádí čítání na podstatě vyšších kmitočtech, ze kterých se budicí signál získává směřováním. Nevýhoda těchto systémů spočívá v nízké frekvenční stabilitě vytvářených budicích signálů. Je také známý systém ve kterém se společně elektrickým signálem ovládá obvod ladících prvků oscilátoru a obvod integrační konstanty integrátoru a tak se může vytvořit požadovaný signál generovaný. Nevýhoda tohoto způsobu tvorby budicího signálu spočívá v tom, že je nutno vytvořit určitou souvislost mezi ovládacím napětím potřebným pro ovládání oscilátoru a napětím pro ovládání integrační konstanty.

Výše uvedené nedostatky odstraňuje zapojení podle vynálezu, jehož podstata spočívá v tom, že zdroj ovládacího napětí je výstupem připojen na vstup napětím řízeného generátoru, zároveň na vstup zesilovače a současně na první vstup přepínače. Výstup napětím řízeného generátoru je připojen na vstup děličky kmitočtu a zároveň na vstup čítače. Výstup z děličky kmitočtu je připojen na druhý vstup přepínače na jehož kmitočtu je připojen na druhý vstup přepínače na jehož třetí vstup je připojen výstup ze zesilovače. Výstup z přepínače je připojen na vstup integrátoru, jehož výstup je spojen přes tvarovací obvod na výstupní svorku.

Nového vyššího účinku je dosaženo tím, že je možno vytvořit velmi stabilní signál s vysokou rozlišovací schopností a s číslicovou indikací generovaného kmitočtu v krátkém časovém intervalu, přičemž je dosaženo jednoduché závislosti frekvence na ovládacím napětí. Nový a vyšší účinek spočívá v tom, že systém lze velmi jednoduchým způsobem realizovat.

Na připojených výkresech jsou znázorněny příklady zapojení pro generování přeladitelného signálu s rychlou indikací kmitočtu v číslicové formě, kde na obr. 1 je zapojení základního systému pro generování kmitočtu a na obr. 2 je zapojení systému pro generování kmitočtů s druhým výstupem s požadovaným fázovým posuvem.

Zapojení sestává ze zdroje 1 ovládacího napětí (obr. 1), který je svým výstupem připojen na vstup napětím řízeného generátoru 2, zároveň na vstup zesilovače 3 a současně na první vstup přepínače 6. Výstup napětím řízeného generátoru 2 je připojen na vstup děličky 4 kmitočtu a zároveň na vstup čítače 3. Výstup z děličky 4 kmitočtu je připojen na druhý vstup přepínače 6 na jehož třetí vstup je připojen výstup ze zesilovače 3. Výstup z přepínače 6 je připojen na vstup integrátoru 7 jehož výstup je spojen přes tvarovací obvod 8 na výstupní svorku 9. Provádíme-li, v systému znázorněném na obr. 1, signál ze zdroje 1 ovládacího napětí na napětím řízený generátor 2 mění se v závislosti na velikosti tohoto napětí kmitočet výstupního signálu, který může být obdélníkového charakteru. Snadno lze dosáhnout lineární závislosti frekvence výstupního signálu na ovládacím napětí například obvodem používaným pro analogo-digitální převodníky. Kmitočet výstupního signálu lze indikovat čítačem 3. Výstupní signál z generátoru je ještě přiváděn do děličky 4 kmitočtu, kde je podle požadavku vydělen v požadovaném poměru. Takto upravený signál ovládá přepínač 6, který na svůj výstup přepíná buď vstupní signál ze zdroje 1 ovládacího napětí, nebo výstupní signál ze zesilovače 3, který má opačnou hodnotu než signál ze zdroje 1 ovládacího napětí. Na výstupu integrátoru 7 je nepatrně trojúhelníkového charakteru, jehož kmitočet je řízen signálem z děličky kmitočtu. Po jeho zpracování tvarovacím obvodem 8 je vytvořen signál sinusového charakteru, který je přiváděn na výstupní svorku 9.

Na obr. 2 je uvedeno zapojení, které je shodné jako na obr. 1 doplněné tím, že výstup ze zdroje 1 ovládacího napětí je dále připojen na vstup druhého zesilovače 10 a zároveň na první vstup druhého přepínače 11. Na druhý vstup druhého přepínače 11 je připojen druhým výstupem děličky 4 kmitočtu a na třetí vstup druhého přepínače 11 je připojen výstup druhého zesilovače 10. Výstup druhého přepínače 11 je připojen na vstup druhého integrátoru 12 jehož výstup je spojen přes druhý tvarovací obvod 13 s výstupní svorkou 14.

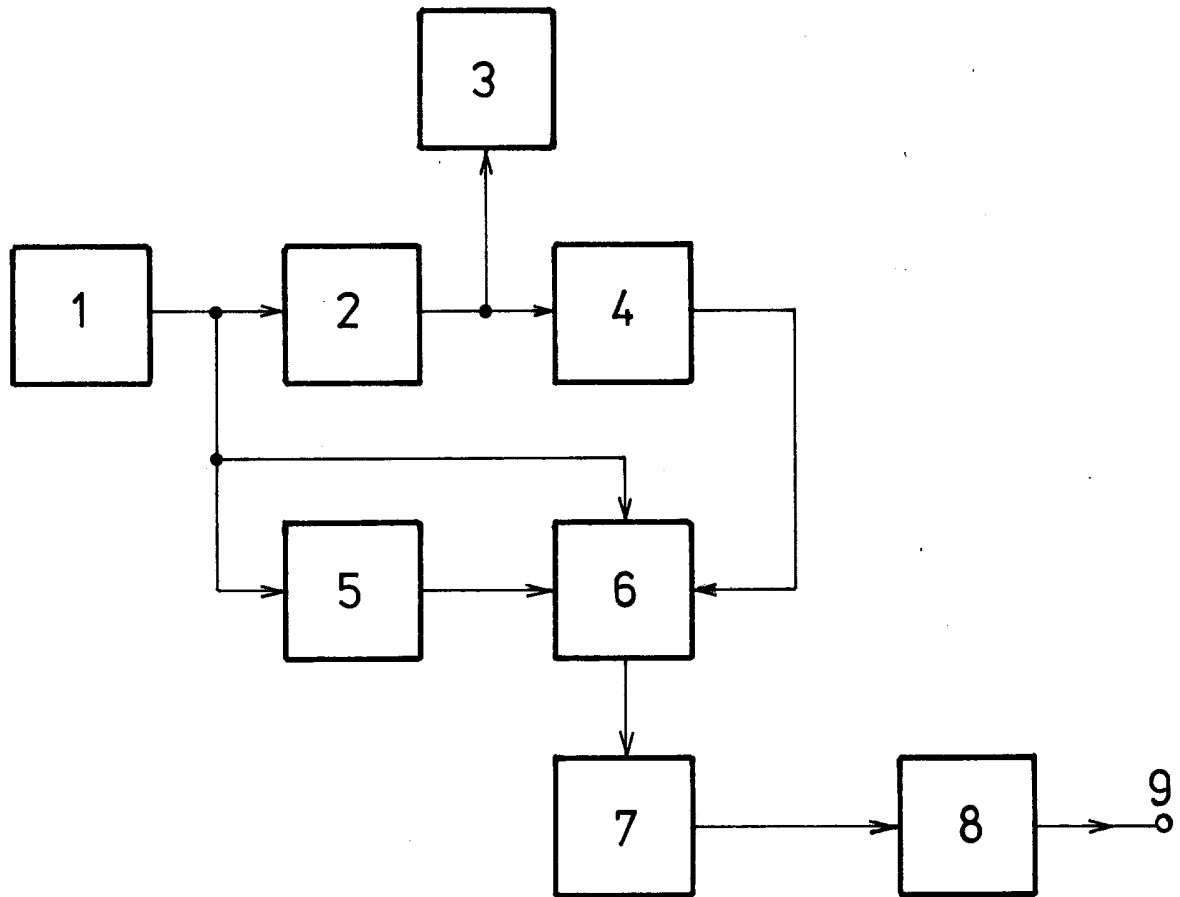
Na obr. 2 je znázorněn systém, ve kterém jsou generovány dva signály sinusového charakteru kmitočtu s konstantním fázovým posunem. Systém využívá zapojení, které je naznačeno na obr. 1 a které je rozšířeno o druhý zesilovač 10, druhý přepínač 11, druhý integrátor 12 a druhý tvarovací obvod 13, jehož výstupní signál je přiváděn na druhou výstupní svorku 14. Na vstup druhého zesilovače 10 je také přiváděn signál ze zdroje 1 ovládacího napětí, který ještě přichází na první vstup druhého přepínače 11. Tento přepínač je ovládán druhým výstupním signálem z děličky 4 kmitočtu, který má shodný průběh a frekvenci jako signál vytvářený v zapojení podle obr. 1, avšak je potřebným způsobem fázově posunut. Na výstupu druhého přepínače 11 je buď výstupní signál ze zdroje 1 ovládacího napětí nebo výstupní signál z druhého zesilovače 10, který má též opačnou hodnotu než signál ze zdroje 1 ovládacího napětí. Na výstupu druhého integrátoru 12 je signál trojúhelníkového charakteru, který je dále zpracováván v druhém tvarovacím obvodu 13 a přiváděn na druhou výstupní svorku 14.

P R E D M Ě T V Y N Á L E Z U

1. Zapojení pro generování přeladitelného harmonického signálu s rychlou indikací kmitočtu v číslicové formě sestávající ze zdroje ovládacího napětí, generátoru řízeného napětím, čítače, děličky kmitočtu, zesilovače, přepínače, integrátoru a tvarovače vyznačené tím, že zdroj (1) ovládacího napětí je výstupem připojen na vstup napětím řízeného generátoru (2), zároveň na vstup zesilovače (5) a současně na první vstup přepínače (6), přičemž výstup napětím řízeného generátoru (2) je připojen na vstup děličky (4) kmitočtu a zároveň na vstup čítače (3), přičemž výstup z děličky (4) kmitočtu je připojen na druhý vstup přepínače (6), na jehož třetí vstup je připojen výstup ze zesilovače (5), přičemž výstup z přepínače (6) je připojen na vstup integrátoru (7), jehož výstup je spojen přes tvarovací obvod (8) na výstupní svorku (9).

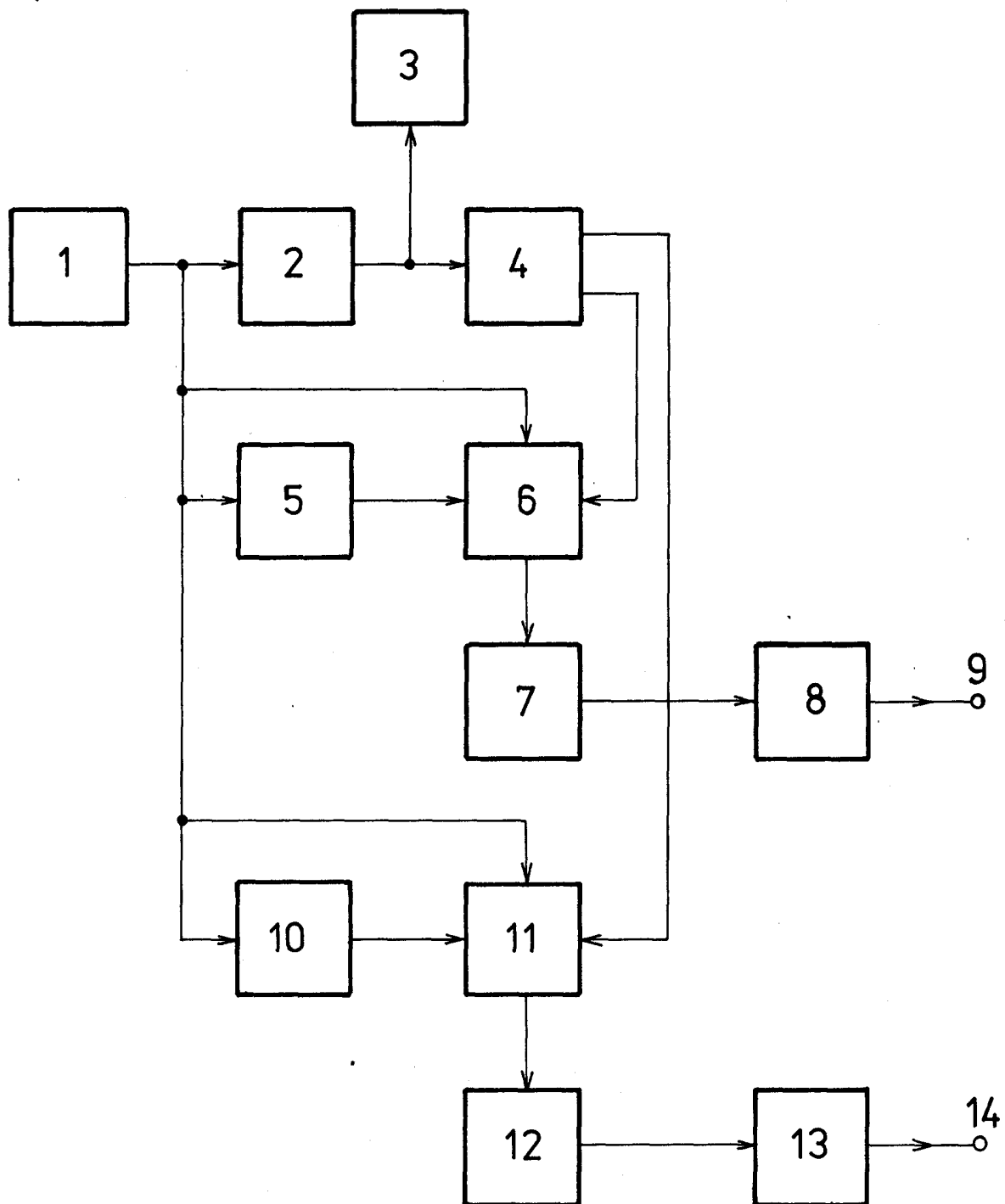
2. Zapojení podle bodu 1 vyznačené tím, že výstup ze zdroje (1) ovládacího napětí je dále připojen na vstup druhého zesilovače (10) a zároveň na první vstup druhého přepínače (11), přičemž na druhý vstup druhého přepínače (11) je připojena druhým výstupem děličky (4) kmitočtu a na třetí vstup druhého přepínače (11) je připojen výstup druhého zesilovače (10) a výstup druhého přepínače (11) je připojen na vstup druhého integrátoru (12), jehož výstup je spojen přes druhý tvarovací obvod (13) s výstupní svorkou (14).

246163



OBR. 1

246163



OBR. 2