

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 1 月 3 日(03.01.2014)



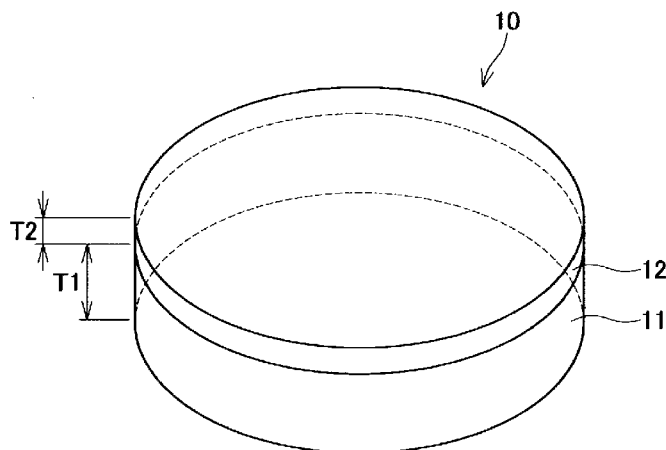
(10) 国際公開番号

WO 2014/002575 A1

- (51) 国際特許分類:
H01L 21/02 (2006.01) H01L 27/12 (2006.01)
- (21) 国際出願番号: PCT/JP2013/060930
- (22) 国際出願日: 2013 年 4 月 11 日(11.04.2013)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2012-146819 2012 年 6 月 29 日(29.06.2012) JP
- (71) 出願人 (米国を除く全ての指定国について): 株式会社豊田自動織機(KABUSHIKI KAISHA TOYOTA JIDOSHO) [JP/JP]; 〒4488671 愛知県刈谷市豊田町 2 丁目 1 番地 Aichi (JP).
- (72) 発明者; および
- (71) 出願人 (米国についてのみ): 今岡 功(IMAOKA Ko) [JP/JP]; 〒4488671 愛知県刈谷市豊田町 2 丁目 1 番地 株式会社豊田自動織機内 Aichi (JP).
- (74) 代理人: 特許業務法人 快友国際特許事務所 (KAI-U PATENT LAW FIRM); 〒4516009 愛知県名古屋市中区牛島町 6 番 1 号 名古屋ルーセントタワー 9 階 Aichi (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: METHOD FOR PRODUCING SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置の製造方法



(57) Abstract: Provided is a method for producing a semiconductor device using a support substrate exhibiting enhanced removal easiness. A method for producing a semiconductor device involves: a support substrate production step for producing a support substrate; a bonding step for bonding a semiconductor layer to the support substrate; and a removal step for removing the support substrate to which the semiconductor layer is bonded. In the support substrate production step, a mixed powder material containing a first powder material and a second powder material is formed into a molded body having a predetermined shape and said molded body is fired to create the support substrate. The average particle diameter of the first powder material is larger than the average particle diameter of the second powder material.

(57) 要約: 除去容易性を高めた支持基板を用いた、半導体装置の製造方法を提供する。半導体装置の製造方法は、支持基板を製造する支持基板製造工程と、半導体層を支持基板に貼り合わせる貼り合わせ工程と、半導体層に貼り合わせてある支持基板を除去する除去工程と、を備える。支持基板製造工程では、第 1 粉末材料と第 2 粉末材料とを含む混合粉末材料を所定形状の成形体に成形し、成形体を焼成して支持基板が作製される。第 1 粉末材料の平均粒子径は、第 2 粉末材料の平均粒子径よりも大きい。



WO 2014/002575 A1

明 細 書

発明の名称：半導体装置の製造方法

技術分野

[0001] 本出願は、2012年6月29日に出願された日本国特許出願第2012-146819号に基づく優先権を主張する。その出願の全ての内容はこの明細書中に参照により援用されている。本明細書では、半導体層貼り合わせ用の支持基板を用いた、半導体装置の製造方法に関する技術を開示する。

背景技術

[0002] 近年、薄膜状の単結晶ウェハーと支持基板とを貼り合わせることによって構成される、貼り合せ基板が開発されている。支持基板には、例えば、ホットプレスによって成形された炭化ケイ素焼結体が用いられる。また、関連する技術が特開2012-4232号公報に開示されている。

発明の概要

発明が解決しようとする課題

[0003] 貼り合わせ基板を用いてデバイスを製造する場合には、下部電極を形成する目的、基板抵抗成分を低減させる目的、放熱性を高める目的などによって、基板厚みを例えば50 μ m以下まで薄膜化する必要がある場合がある。よって、貼り合わせ構造に用いる支持基板には、薄膜化の容易性や、支持基板の除去容易性が要求される。

課題を解決するための手段

[0004] 本明細書では、半導体装置の製造方法を開示する。この半導体装置の製造方法は、支持基板を製造する支持基板製造工程と、半導体層を前記支持基板に貼り合わせる貼り合わせ工程と、前記半導体層に貼り合わせてある支持基板を除去する除去工程と、を備えている。前記支持基板製造工程では、第1粉末材料と第2粉末材料とを含む混合粉末材料を所定形状の成形体に成形し、前記成形体を焼成して前記支持基板が作製される。前記第1粉末材料の平均粒子径は、前記第2粉末材料の平均粒子径よりも大きい。

[0005] 上記方法では、支持基板は、平均粒子径が大きい第1粉末材料の各粒子の間に、平均粒子径が小さい第2粉末材料の各粒子が入り込んだ構造を有することになる。これにより、第2粉末材料の各粒子が第1粉末材料の各粒子を結びつける働きをするため、支持基板の強度を高くすることができる。また、平均粒子径が大きい第1粉末材料を含むことによって、1つの粒子が脱落することによって除去できる体積を大きくすることができるため、支持基板の除去レートを高くすることができる。

発明の効果

[0006] 本明細書に開示の技術によれば、除去容易性を高めた支持基板を用いた、半導体装置の製造方法を提供することができる。

図面の簡単な説明

- [0007] [図1]貼り合わせ基板の斜視図である。
[図2]CMP法を用いた研磨の模式図である。
[図3]支持基板の部分拡大図である。
[図4]支持基板の研磨面の部分拡大図である。
[図5]貼り合わせ基板の斜視図である。

発明を実施するための形態

- [0008] 以下、本明細書で開示する実施例の技術的特徴の幾つかを記す。なお、以下に記す事項は、各々単独で技術的な有用性を有している。
- [0009] (特徴1) 上記の半導体装置の製造方法では、前記除去工程は、研磨液を用いて前記支持基板を研磨する工程を含んでいてもよい。前記研磨液は、前記第2粉末材料をエッチングする組成を有していてもよい。第2粉末材料の各粒子は、第1粉末材料の各粒子よりも比表面積(単位質量当りの表面積)が大きいため、第1粉末材料の各粒子よりもエッチングされやすい特性を有している。これにより、第1粉末材料の各粒子を結びつける働きをしている第2粉末材料の各粒子を、エッチングにより除去することができる。よって、支持基板の研磨面の強度を低下させることができるため、支持基板の研磨レートを高めることができる。

- [0010] (特徴2) 上記の半導体装置の製造方法では、前記除去工程は、研磨液を用いて前記支持基板を研磨する工程を含んでいてもよい。前記研磨液に含まれる研磨粒子の硬さは、前記第2粉末材料よりも硬く前記第1粉末材料よりも軟らかくてもよい。第1粉末材料の各粒子を結びつける働きをしている第2粉末材料の各粒子を、研磨粒子によって選択的に除去することができる。これにより、支持基板の研磨面の強度を低下させることができるため、支持基板の研磨レートを高めることができる。また、研磨粒子の硬さを第1粉末材料よりも軟らかくすることができるため、支持基板の研磨面へのスクラッチ発生を抑えることができる。
- [0011] (特徴3) 上記の半導体装置の製造方法では、前記除去工程は、前記半導体層が貼り合わされた前記支持基板を、前記第2粉末材料の融点以上の所定温度でアニールする工程を含んでいてもよい。所定温度で支持基板をアニールすることで、第1粉末材料の各粒子を結びつける働きをしている第2粉末材料の各粒子を、選択的に除去することができる。これにより、支持基板の強度を低下させることができるため、支持基板の除去レートを高めることができる。
- [0012] (特徴4) 上記の半導体装置の製造方法では、前記第1粉末材料および前記第2粉末材料のうち、一方の材料の熱膨張率は前記半導体層の熱膨張率よりも高く、他方の材料の熱膨張率は前記半導体層の熱膨張率よりも低くてもよい。前記第1粉末材料および前記第2粉末材料の混合比率は、前記半導体層の熱膨張率と前記支持基板の熱膨張率とが略同一となる比率であってもよい。半導体層と支持基板との間の熱膨張率の差が大きくなると、貼り合わせ基板に高温プロセスを適用した場合に、剥離や亀裂が発生する場合がある。上記の基板製造方法では、第1粉末材料および第2粉末材料の混合比率を調整することにより、支持基板の熱膨張率を調整して、半導体層の熱膨張率と支持基板の熱膨張率とが略同一となるように制御することができる。これにより、貼り合わせ基板に剥離や亀裂が発生してしまう事態を防止することができる。

[0013] (特徴5) 上記の半導体装置の製造方法は、レーザー光を透過する結晶材料で形成されている支持基板の表面に、支持基板よりもバンドギャップの狭い特定層を形成する特定層形成工程と、半導体層を前記特定層の表面に貼り合わせる貼り合わせ工程と、レーザー光を前記支持基板の表面側から前記支持基板の内部に照射する照射工程と、を備えている。前記照射工程で用いられる前記レーザー光の波長は、前記支持基板のバンドギャップにより定まる吸収波長の上限よりも長く、前記特定層のバンドギャップにより定まる吸収波長の上限よりも短い波長である。上記方法では、支持基板内部に照射されたレーザー光を、支持基板を透過させるとともに、特定層に吸収させることができる。すなわち、特定層を、レーザー光の集光層として機能させることができる。よって、特定層に熱応力を発生させてクラックを生成することで、特定層を境界として支持基板を半導体層から分離させることが可能となる。よって、支持基板の除去容易性を高めることが可能となる。

[0014] (特徴6) 上記の半導体装置の製造方法では、前記特定層形成工程では、前記支持基板の表面に、前記支持基板のバンドギャップを狭くする所定元素が打ち込まれてもよい。これにより、支持基板の表面層を特定層へ改質することができる。よって、特定層を新たに成長または堆積させる必要がないため、特定層を形成するための工程を削減することが可能となる。また、支持基板の表面の平坦性を維持しながら特定層を作成することが可能となる。

[0015] (特徴7) 上記の半導体装置の製造方法では、前記特定層形成工程では、前記支持基板の表面に、前記支持基板よりもバンドギャップが狭い材料によって形成された層を堆積または成長させてもよい。これにより、支持基板の表面に特定層を形成することができる。

[0016] (特徴8) 上記の半導体装置の製造方法では、前記支持基板はサファイア結晶から切り出されるサファイア基板であってもよい。切り出されるサファイア基板の面方位は、前記半導体層の熱膨張率に応じて定められてもよい。これにより、サファイア基板の面方位を調整することにより、サファイア基板の熱膨張率を調整して、半導体層の熱膨張率とサファイア基板の熱膨張率と

が略同一となるように制御することができる。よって、貼り合わせ基板に剥離や亀裂が発生してしまう事態を防止することができる。

実施例 1

[0017] <貼り合わせ基板の構成>

図1に、実施例1に係る貼り合わせ基板10の斜視図を示す。貼り合わせ基板10は略円盤状に形成されている。貼り合わせ基板10は、下側に配置された支持基板11と、支持基板11の上面に貼り合わされた半導体層12とを備えている。半導体層12は、例えば、化合物半導体（例：6H-SiC、4H-SiC、GaN、AlN）の単結晶によって形成されていてもよい。また例えば、単元素半導体（例：Si、C）の単結晶によって形成されていてもよい。支持基板11は、2種類以上のセラミック材料の粉末を混合したセラミック複合材料の焼結体である。使用するセラミック材料は、各種の材料でよく、例えば、SiC、Si、AlN、Al₂O₃、GaN、SiN、SiO₂、TaO、などの材料であってもよい。

[0018] 半導体層12と支持基板11とは、別途に作製される。そして、常温接合、プラズマ接合、水酸基接合などの接着剤を用いない接合手法や、接着剤を用いた接合手法などを用いて半導体層12を支持基板11に貼り合わせることで、貼り合わせ基板10が形成される。支持基板11の接合面は、研磨等によって平坦化された上で、接着剤を使用せずに半導体層12と張り合わされとしても良い。支持基板11の厚さT1は、後工程加工に耐えることができる機械的強度が得られるように定めればよい。厚さT1は、例えば、50μm～1000μmの範囲であってもよい。半導体層12の厚さT2は、例えば、0.1μm～50μmの範囲であってもよい。支持基板11および半導体層12の直径は、50mm～300mmの範囲であってもよい。支持基板11の接合面の算術平均粗さRaは、例えば常温接合などの接着剤を用いない接合手法を用いる場合には、0.3nm以下であってもよい。また、Auなどの接着剤を用いる接合手法を用いる場合には、加圧時に変形した接着剤が接合面の隙間を充填するため、支持基板11の接合面の算術平

均粗さ R_a は、接着剤を用いない接合手法を用いる場合よりも大きくても良い。

[0019] <半導体装置の製造方法>

実施例 1 に係る半導体装置の製造方法は、支持基板製造工程と、貼り合わせ工程と、除去工程とを備えている。支持基板製造工程は、支持基板 11 を製造する工程である。貼り合わせ工程は、半導体層 12 を支持基板 11 に貼り合わせる工程である。除去工程は、半導体層 12 に貼り合わせてある支持基板 11 を除去する工程である。除去工程は、各種のデバイスが貼り合わせ基板 10 に形成された後に行われても良い。

[0020] <支持基板製造工程>

支持基板製造工程を説明する。実施例 1 の説明例では、半導体層 12 が GaN の単結晶である場合を説明する。また、支持基板 11 が SiC 粉末と Si 粉末を含む混合粉末材料によって形成されている場合を説明する。第 1 のステップとして、SiC 粉末と Si 粉末を用意する。SiC 粉末の平均粒子径は、Si 粉末の平均粒子径よりも大きくされる。

[0021] 第 2 のステップとして、SiC 粉末と Si 粉末とを混合する。SiC の熱膨張率は、約 $6.6 \times 10^{-6} / K$ である。Si の熱膨張率は、約 $2.6 \times 10^{-6} / K$ である。半導体層 12 を形成する GaN の熱膨張率は、約 $5.5 \times 10^{-6} / K$ である。すなわち、半導体層 12 の熱膨張率が、SiC 粉末の熱膨張率よりも低く、Si 粉末の熱膨張率よりも高い関係にある。よって、SiC 粉末と Si 粉末との混合比率を調整することにより、支持基板 11 の熱膨張率を、半導体層 12 の熱膨張率と同等になるように調整することができる。具体的な SiC 粉末と Si 粉末との混合比率は、実験によって求めてもよい。

[0022] また、混合粉末材料に含まれる材料は、SiC 粉末および Si 粉末に限られない。ドーパント源となる元素（例：リン）を添加することで、支持基板 11 の比抵抗を低減することが可能である。また、焼結助剤となる元素（ボロン、マグネシウム、アルミ炭化物）を添加することで、支持基板 11 の焼

結性の向上を図ることも可能である。

[0023] 第3のステップとして、生成した混合粉末材料を用いてCIP（冷間静水圧加圧成形）を行うことにより、支持基板11の成形体を作製する。そして作製した成形体を、窒素雰囲気中で焼成する。成形体の焼成には、放電プラズマ焼結装置やホットプレス装置を用いても良い。これにより、セラミック複合材料の焼結体である支持基板11が完成する。

[0024] <貼り合わせ工程>

貼り合わせ工程を説明する。GaN単結晶の半導体層12の裏面と支持基板11の接合面とを、大気中で貼り合わせる。貼り合わせ時の圧力は、50MPaまでの範囲内であってもよい。これにより、貼り合わせ基板10が完成する。貼り合わせ基板10は、通常の半導体装置でハンドリングするための厚みや強度を備えている。よって、貼り合わせ基板10に対して、フォトリソグラフィやエッチング等の既知の各種の半導体プロセスを実施することができ、半導体層12の表面に各種のデバイスを形成することができる。

[0025] <除去工程>

支持基板11の除去工程を説明する。除去工程では、貼り合わせ基板10の裏面（すなわち、支持基板11の接合面とは反対の面）に対して研磨加工を施すことで、貼り合わせ基板10を所定厚さまで薄膜化する。本実施例1では、CMP（Chemical Mechanical Polishing）法により研磨する場合を説明する。

[0026] 図2に、CMP法を用いた研磨の模式図を示す。貼り合わせ基板10を、支持基板11を下面にしてキャリア20で保持する。支持基板11の研磨面を、研磨パッド21を貼ったプラテン22に押し付ける。各種化学成分および研磨粒子を含んだ研磨液23を研磨パッド21上に供給しながら、キャリア20およびプラテン22を回転させることで研磨を行う。

[0027] 研磨液23には、支持基板11に含まれているSiC粒子よりもSi粒子を高いレートで化学的にエッチングする化学成分が含まれている。化学成分の一例としては、フッ酸、硫酸、シュウ酸、王水などが挙げられる。研磨液

に含まれる研磨粒子は、S i 粉末よりも硬度が高く、S i C 粉末よりも硬度が低い材料を用いることが好ましい。例えば、アルミナ (Al_2O_3) (ヌープ硬度 = $1700 \sim 2500 \text{ kg f/mm}^2$) は、S i 粉末 (ヌープ硬度 = 1000 kg f/mm^2 以下) よりも硬度が高く、S i C 粉末 (ヌープ硬度 = $2500 \sim 3200 \text{ kg f/mm}^2$) よりも硬度が低い材料である。

[0028] <実施例 1 の効果>

S i C 粉末の平均粒子径は、S i 粉末の平均粒子径よりも大きくされている。これにより、図 3 の支持基板 11 の部分拡大図に示すように、平均粒子径が大きい S i C 粒子 1 の間に、平均粒子径が小さい S i 粒子 2 が入り込む構造を形成することができる。これにより、S i 粒子 2 の各粒子が S i C 粒子 1 の各粒子を結びつける働きをするため、支持基板 11 の強度を高くすることができる。また、平均粒子径が大きい S i C 粒子 1 を含むことによって、1 つの粒子が脱落することによって除去できる体積を大きくすることができるため、支持基板 11 の研磨レートを高くすることができる。よって、支持基板 11 の研磨レートを高めることと、支持基板 11 の強度を確保することを両立することが可能となる。

[0029] 図 4 に、CMP 法によって研磨されている支持基板 11 の研磨面の部分拡大図を示す。研磨液 23 によるエッチングレートは、S i 粒子 2 の方が S i C 粒子 1 よりも高くされている。また S i 粒子 2 の各粒子は、S i C 粒子 1 の各粒子よりも比表面積 (単位質量当りの表面積) が大きいので、S i C 粒子 1 の各粒子よりも研磨液 23 によってエッチングされやすい特性を有している。よって図 4 に示すように、支持基板 11 の研磨面の表層部近傍 (すなわち、研磨パッド 21 との接触部近傍) において、S i C 粒子 1 の各粒子を結びつける働きをしている S i 粒子 2 の各粒子を、研磨液 23 による化学的エッチングにより除去することができる。これにより、支持基板 11 の研磨面から S i C 粒子 1 を脱落させやすくすることができるため、支持基板 11 の研磨面の強度を低下させることができ、支持基板 11 の研磨レートを高めることができる。

[0030] 研磨液 2 3 に含まれる研磨粒子 3 の硬さは、S i 粒子 2 よりも硬く S i C 粒子 1 よりも軟らかくされている。よって図 4 に示すように、支持基板 1 1 の研磨面の表層部近傍において、S i C 粒子 1 の各粒子を結びつける働きをしている S i 粒子 2 の各粒子を、研磨粒子 3 によって選択的に除去することができる。これにより、支持基板 1 1 の研磨レートを高めることができる。また、研磨粒子 3 の硬さを S i C 粒子 1 よりも軟らかくすることで、支持基板 1 1 の研磨面へのスクラッチ発生を抑えることができる。

[0031] 半導体層 1 2 と支持基板 1 1 との間の熱膨張率の差が大きくなると、貼り合わせ基板 1 0 に高温プロセスを適用した場合に、貼り合わせ基板 1 0 に剥離や亀裂が発生する場合がある。本明細書に記載されている支持基板製造工程では、S i C 粉末と S i 粉末の混合比率を調整することにより、支持基板 1 1 の熱膨張率を調整して、半導体層 1 2 の熱膨張率と支持基板 1 1 の熱膨張率とが略同一となるように制御することができる。これにより、貼り合わせ基板 1 0 に剥離や亀裂が発生してしまう事態を防止することができる。

実施例 2

[0032] <貼り合わせ基板の構成>

図 5 に、実施例 2 に係る貼り合わせ基板 1 0 a の斜視図を示す。貼り合わせ基板 1 0 a は、下側に配置された支持基板 1 1 と、支持基板 1 1 の上面に配置された特定層 1 3 と、特定層 1 3 の上面に貼り合わされた半導体層 1 2 とを備えている。支持基板 1 1 の材料は、レーザー光を透過する材料であれば何れの種類の材料でもよい。例えば、支持基板 1 1 の材料に、結晶材料やセラミック粉末材料の焼結体を用いてもよい。特定層 1 3 は、支持基板 1 1 よりもバンドギャップが狭い結晶材料で形成されている層である。半導体層 1 2 は、各種の化合物半導体や単元素半導体の単結晶によって形成されていてもよい。支持基板 1 1 の厚さ T 1 1 は、例えば、 $50\mu\text{m} \sim 1000\mu\text{m}$ の範囲であってもよい。半導体層 1 2 の厚さ T 1 3 は、例えば、 $0.1\mu\text{m} \sim 50\mu\text{m}$ の範囲であってもよい。実施例 2 では、例として、支持基板 1 1 がサファイア結晶で形成されている場合を説明する。また、半導体層 1 2 が

6H-SiC結晶で形成されている場合を説明する。

[0033] <半導体装置の製造方法>

実施例2に係る半導体装置の製造方法は、特定層形成工程と、貼り合わせ工程と、照射工程とを備えている。特定層形成工程は、支持基板11の表面に特定層を形成する工程である。貼り合わせ工程は、半導体層12を支持基板11に貼り合わせる工程である。照射工程は、レーザー光を支持基板11の表面側から支持基板11の内部に照射することにより、半導体層12に貼り合わせてある支持基板11を分離する工程である。

[0034] <特定層形成工程>

特定層形成工程を説明する。第1のステップとして、支持基板11がサファイア結晶のインゴットから切り出される。サファイア結晶は、切り出される方向によって、主表面の熱膨張率が変化する特性を有する。よって、第1のステップで切り出される支持基板11の主表面の面方位は、支持基板11の主表面の熱膨張率と半導体層12の熱膨張率との差が小さくなるように定めればよい。

[0035] 第2のステップとして、支持基板11の接合面の表面に特定層13が形成される。具体的には、支持基板11の接合面の表面に、所定元素が打ち込まれる。所定元素は、特定層13のバンドギャップを支持基板11のバンドギャップよりも狭くすることができる元素であれば、何れの元素でもよい。例えば、窒素、リン、ボロン、クロム、スカンジウム、スズ、アルミニウム、水素、などの元素を用いてもよい。また所定元素の打ち込みには、半導体製造プロセスに従来用いられているイオン注入装置を用いてもよい。所定元素は、支持基板11の表面に浅く打ち込まれればよい。ため、加速エネルギーは通常の打ち込みに比して低くてもよく、例えば数keVであってもよい。

[0036] <貼り合わせ工程>

貼り合わせ工程では、半導体層12の裏面と特定層13の表面とを大気中で貼り合わせることで、貼り合わせ基板10aが作成される。また、貼り合わせ基板10aに対して、既知の各種の半導体プロセスを実施することで、

半導体層 1 2 の表面に各種のデバイスを形成することができる。なお、貼り合わせ工程の内容は実施例 1 で説明済みであるため、ここでは説明を省略する。

[0037] <照射工程>

照射工程では、レーザー光を支持基板 1 1 の表面側（図 5 の矢印 Y 1 側）から支持基板の内部に照射する。レーザー光の波長は、支持基板 1 1 を形成するサファイア結晶のバンドギャップにより定まる吸収波長の上限（光学吸収端の波長）よりも長く、特定層 1 3 のバンドギャップにより定まる吸収波長の上限（光学吸収端の波長）よりも短い波長である。このような波長のレーザー光を用いることにより、支持基板 1 1 の内部に照射されたレーザー光を、支持基板 1 1 を透過させるとともに、特定層 1 3 に吸収させることができる。すなわち、特定層 1 3 を、レーザー光の集光層として機能させることができる。これにより、レーザー光をレンズ等を用いて集光する処理を行うことなく、特定層 1 3 を選択的に発熱させることが可能となる。よって、特定層 1 3 に熱応力を発生させてクラックを生成することができる。また照射工程において、不図示のステージ等を用いて貼り合わせ基板 1 0 a を特定層 1 3 と平行な方向へ移動させることによって、合わせ基板 1 0 a に対して相対的にレーザー光を走査させる。これにより、特定層 1 3 の全面にレーザー光を照射することで、特定層 1 3 の全面にクラックを生成することができる。よって、特定層 1 3 の全面に生成されたクラックを起点として特定層 1 3 が破壊され、半導体層 1 2 を支持基板 1 1 から分離させることができる。

[0038] <実施例 2 の効果>

支持基板 1 1 内部に照射されたレーザー光を、支持基板 1 1 を透過させるとともに、特定層 1 3 に吸収させることができる。これにより、特定層 1 3 に熱応力を発生させてクラックを生成することで、特定層 1 3 を境界として支持基板 1 1 を半導体層 1 2 から分離させることが可能となる。よって、支持基板 1 1 の除去容易性を高めることが可能となる。

[0039] 支持基板 1 1 の表面に、支持基板 1 1 のバンドギャップを狭くする所定元

素を打ち込むことにより、支持基板 11 の表面層を特定層 13 へ改質することができる。よって、特定層 13 を新たに成長または堆積させる必要がないため、特定層 13 を形成するための工程を削減することが可能となる。また、支持基板 11 の表面の平坦性を維持しながら特定層 13 を作成することが可能となる。

[0040] サファイア結晶である支持基板 11 の主表面の面方位を調整することにより、支持基板 11 の熱膨張率を調整して、半導体層 12 の熱膨張率と支持基板 11 の熱膨張率とが略同一となるように制御することができる。よって、貼り合わせ基板 10a に剥離や亀裂が発生してしまう事態を防止することができる。

[0041] 以上、本発明の実施例について詳細に説明したが、これらは例示に過ぎず、特許請求の範囲を限定するものではない。特許請求の範囲に記載の技術には、以上に例示した具体例を様々に変形、変更したものが含まれる。

[0042] <変形例>

実施例 1 の除去工程において、支持基板 11 に含まれている各種の粒子を除去する方法は、各種の方法を用いることができる。例えば除去工程において、貼り合わせ基板 10 を、Si 粒子の融点（約 1410℃）以上の所定温度でアニールするとしてもよい。これにより、SiC 粒子の各粒子を結びつける働きをしている Si 粒子の各粒子を除去することができる。よって、支持基板 11 の研磨レートを高めることができる。

[0043] 支持基板がセラミック複合材料の焼結体である場合には、多数のボイドが接合面の表面に表出するため、表面粗さが大きくなる。そこで、貼り合せ工程を行う前に、支持基板の接合面の表面を改質して、表面粗さを小さくするとしてもよい。表面を改質する方法としては、接合面上に平坦化層を形成する方法が挙げられる。また、平坦化層は、ボイドを充填することができるように、リフロー性の高い材料で形成することが好ましい。リフロー性の高い材料の一例としては、BPSG (Boron Phosphorus Silicon Glass) や、Al のような融点の低い金属膜が挙げられる。これにより、支持基板と半導体

層との密着性を高めることが可能となる。

[0044] 実施例2において、支持基板に使用される材料は、レーザーを透過する材料であれば何れの種類の材料でもよい。例えば、支持基板に多結晶SiCを用いることも可能である。また、多結晶SiCには、様々なポリタイプのSiC結晶が混在していても良い。様々なポリタイプが混在する多結晶SiCは、厳密な温度制御を行うことなく製造することができるため、支持基板を製造するコストを低減させることが可能となる。

[0045] 支持基板11と半導体層12との間に絶縁層を形成することで、いわゆるSOI (Silicon on Insulator) と同様の構造を有する貼り合わせ基板を形成してもよい。貼り合わせ基板をSOIと同様の構造で形成するか否かは、半導体層12に製造するデバイスの種類に基づいて判断しても良い。例えば、ウェハー表面に沿った方向にトランジスタ等の素子を形成する横型デバイスを半導体層12に製造する場合には、貼り合わせ基板をSOIと同様の構造で形成してもよい。また、ウェハー表面に垂直な方向に素子を形成する縦型デバイスを半導体層12に製造する場合には、貼り合わせ基板をSOIと同様の構造で形成しないとしてもよい。

[0046] 焼結体は多孔質体であり多数のボイドを含んでいる。よって、同一材料の焼結体と結晶体との熱膨張率を比較すると、焼結体の熱膨張率の方が低くなる場合がある。このような場合においても、支持基板製造工程において、半導体層を形成する結晶を粉末化した材料と、半導体層を形成する結晶よりも熱膨張率が高い結晶を粉末化した材料とを、半導体層の熱膨張率と支持基板の熱膨張率とが略同一となる比率で混合すればよい。例えば、半導体層12がGaNの単結晶（熱膨張率＝約 $5.5 \times 10^{-6} / \text{K}$ ）である場合には、GaNの粉末材料と、SiC（熱膨張率＝約 $6.6 \times 10^{-6} / \text{K}$ ）の粉末材料とを混合した材料を用いて、支持基板11を形成すればよい。

[0047] 除去工程で行う研磨加工にCMPを用いる場合を説明したが、この形態に限られない。研磨加工には、機械研磨や化学研磨などを用いることができる。機械研磨は、ダイヤモンド等の砥粒を担持した研磨パッドを用いる研磨方法

である。化学研磨は、研磨液として、支持基板の表面の凹凸を除去する化学薬品を用いる方法である。

[0048] 特定層形成工程において特定層を形成する方法は、支持基板の表面に所定元素を打ち込む方法に限られない。支持基板の表面に、支持基板よりもバンドギャップが狭い材料によって形成された特定層を、CVD法などによって堆積させる方法や、エピタキシャル成長させる方法であってもよい。

[0049] 本明細書または図面に説明した技術要素は、単独であるいは各種の組合せによって技術的有用性を発揮するものであり、出願時請求項記載の組合せに限定されるものではない。また、本明細書または図面に例示した技術は複数目的を同時に達成し得るものであり、そのうちの一つの目的を達成すること自体で技術的有用性を持つものである。

符号の説明

[0050] 1 : SiC粒子、2 : Si粒子、10および10a : 貼り合わせ基板、11 : 支持基板、12 : 半導体層、13 : 特定層

請求の範囲

- [請求項1] 半導体装置の製造方法であって、
支持基板を製造する支持基板製造工程と、
半導体層を前記支持基板に貼り合わせる貼り合わせ工程と、
前記半導体層に貼り合わせてある支持基板を除去する除去工程と、
を備え、
前記支持基板製造工程では、第1粉末材料と第2粉末材料とを含む混合粉末材料を所定形状の成形体に成形し、前記成形体を焼成して前記支持基板が作製され、
前記第1粉末材料の平均粒子径は、前記第2粉末材料の平均粒子径よりも大きいことを特徴とする半導体装置の製造方法。
- [請求項2] 前記除去工程は、研磨液を用いて前記支持基板を研磨する工程を含んでおり、
前記研磨液は、前記第2粉末材料をエッチングする組成を有することを特徴とする請求項1に記載の半導体装置の製造方法。
- [請求項3] 前記除去工程は、研磨液を用いて前記支持基板を研磨する工程を含んでおり、
前記研磨液に含まれる研磨粒子の硬さは、前記第2粉末材料よりも硬く前記第1粉末材料よりも軟らかいことを特徴とする請求項1または2に記載の半導体装置の製造方法。
- [請求項4] 前記除去工程は、前記半導体層が貼り合わされた前記支持基板を、前記第2粉末材料の融点以上の所定温度でアニールする工程を含んでいることを特徴とする請求項1～3の何れか1項に記載の半導体装置の製造方法。
- [請求項5] 前記第1粉末材料および前記第2粉末材料のうち、一方の材料の熱膨張率は前記半導体層の熱膨張率よりも高く、他方の材料の熱膨張率は前記半導体層の熱膨張率よりも低く、
前記第1粉末材料および前記第2粉末材料の混合比率は、前記半導

体層の熱膨張率と前記支持基板の熱膨張率とが略同一となる比率であることを特徴とする請求項 1 ～ 4 の何れか 1 項に記載の半導体装置の製造方法。

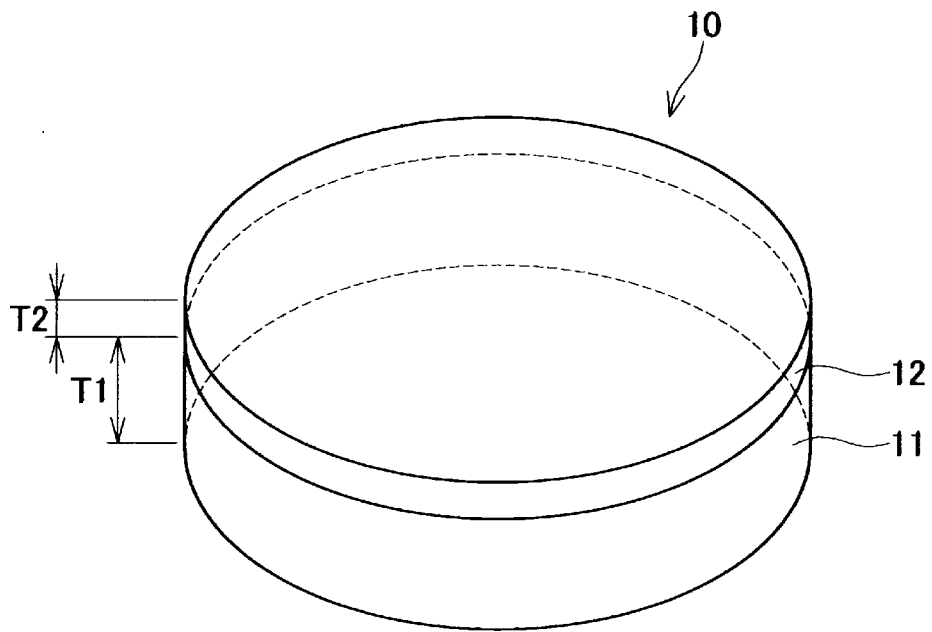
[請求項6] 半導体装置の製造方法であって、
 レーザー光を透過する結晶材料で形成されている支持基板の表面に、支持基板よりもバンドギャップの狭い特定層を形成する特定層形成工程と、
 半導体層を前記特定層の表面に貼り合わせる貼り合わせ工程と、
 レーザー光を前記支持基板の表面側から前記支持基板の内部に照射する照射工程と、
 を備え、
 前記照射工程で用いられる前記レーザー光の波長は、前記支持基板のバンドギャップにより定まる吸収波長の上限よりも長く、前記特定層のバンドギャップにより定まる吸収波長の上限よりも短い波長であることを特徴とする半導体装置の製造方法。

[請求項7] 前記特定層形成工程では、
 前記支持基板の表面に、前記支持基板のバンドギャップを狭くする所定元素が打ち込まれることを特徴とする請求項 6 に記載の半導体装置の製造方法。

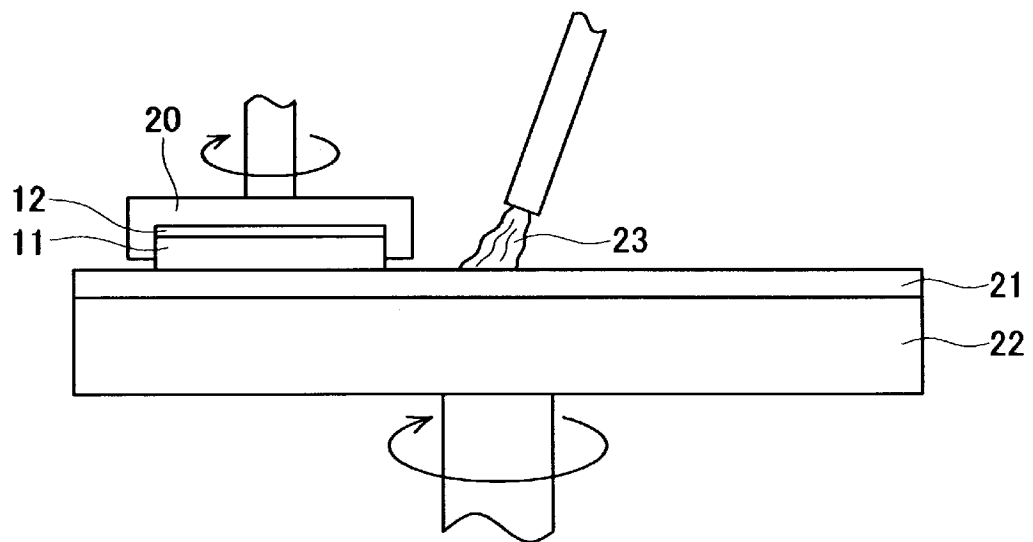
[請求項8] 前記特定層形成工程では、
 前記支持基板の表面に、前記支持基板よりもバンドギャップが狭い材料によって形成された層を堆積または成長させることを特徴とする請求項 6 に記載の半導体装置の製造方法。

[請求項9] 前記支持基板はサファイア結晶から切り出されるサファイア基板であり、
 切り出されるサファイア基板の面方位は、前記半導体層の熱膨張率に応じて定められることを特徴とする請求項 6 に記載の半導体装置の製造方法。

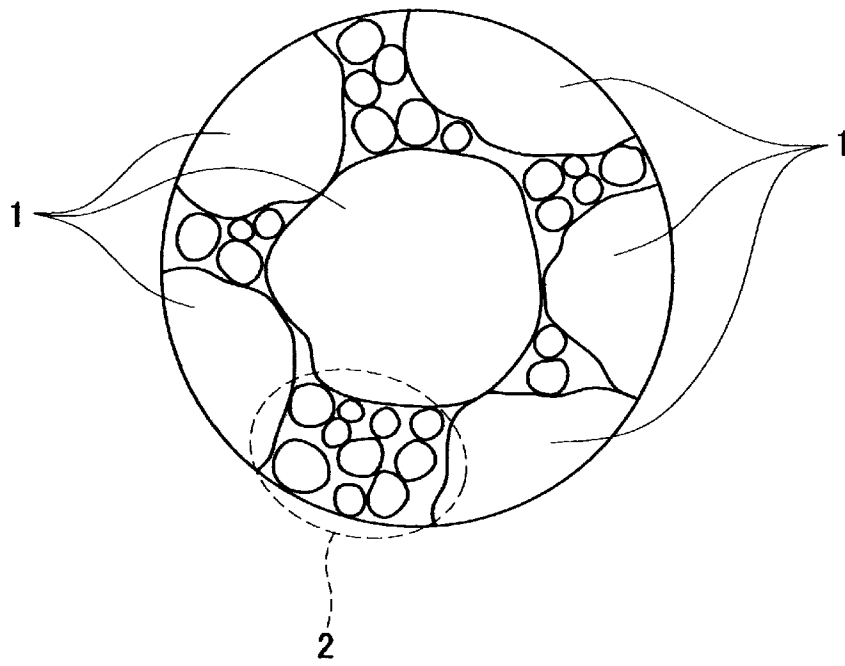
[図1]



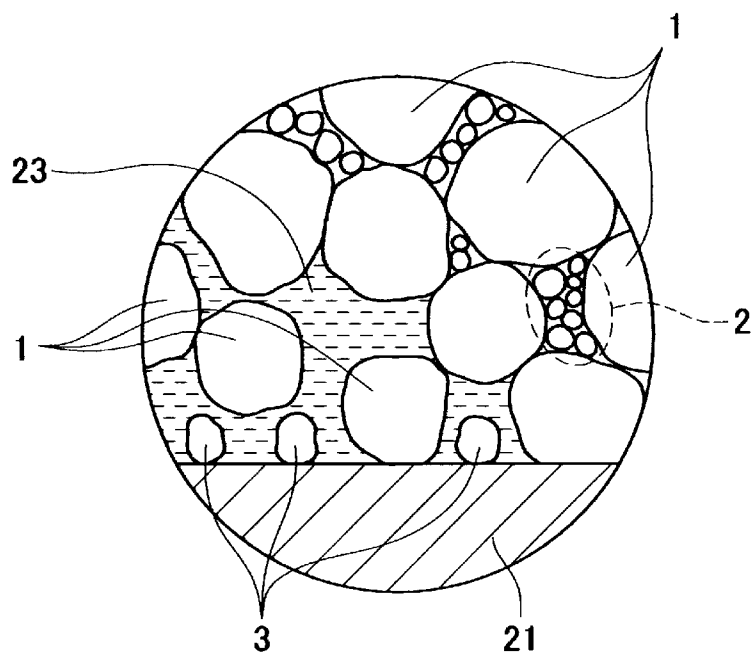
[図2]



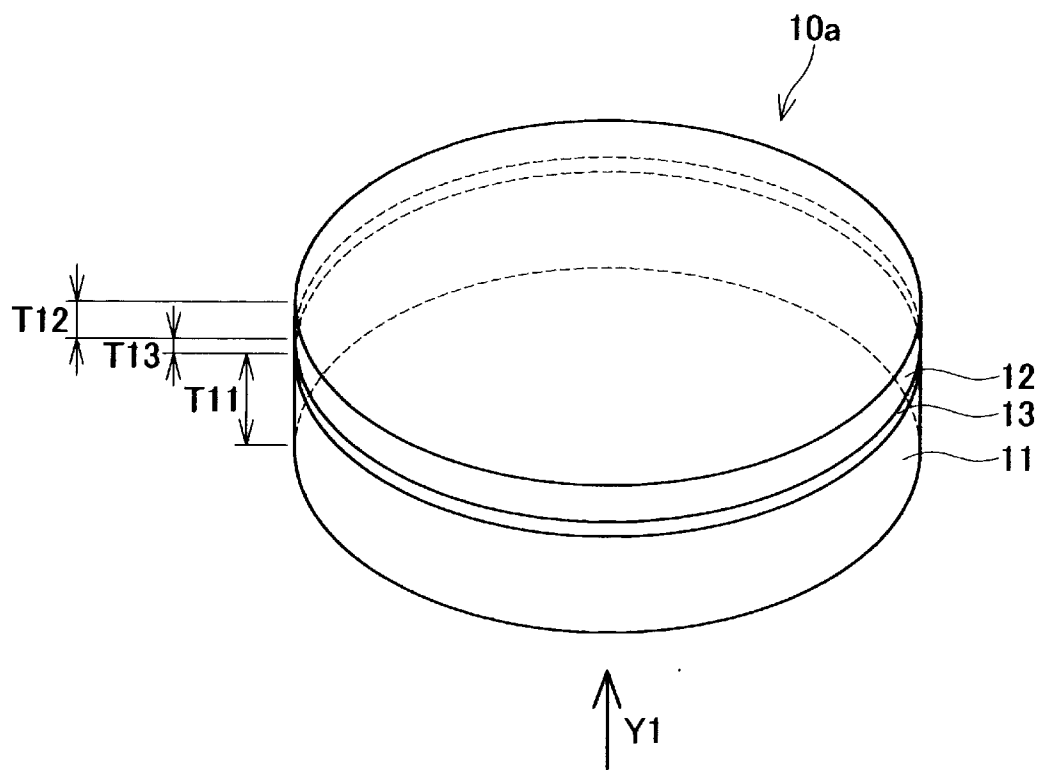
[図3]



[図4]



[図5]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/060930

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/02 (2006.01) i, H01L27/12 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/02, H01L27/12

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2007-524224 A (Osram Opto Semiconductors GmbH), 23 August 2007 (23.08.2007), paragraphs [0033] to [0048]; fig. 1 & US 2006/0211159 A1 & EP 1636836 A & WO 2005/004231 A & DE 102004030603 A1 & CN 001813347 A & TW 000240434 B & KR 10-2006-0061305 A	1, 5-9 2-4
Y A	JP 2012-121788 A (Sumitomo Electric Industries, Ltd.), 28 June 2012 (28.06.2012), paragraphs [0019] to [0020], [0036] to [0051] & US 2012/0118222 A1 & US 2012/0122301 A1 & EP 2551892 A1 & WO 2012/067015 A9 & CN 102465342 A & CN 102465343 A & TW 201230155 A1	1, 5 2-4

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
02 July, 2013 (02.07.13)

Date of mailing of the international search report
16 July, 2013 (16.07.13)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/060930

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2001-501778 A (Siemens AG.), 06 February 2001 (06.02.2001), page 11, line 27 to page 15, line 17; fig. 4 & US 2003/0104678 A1 & US 2004/0072382 A1 & US 2006/0040468 A1 & US 2008/0164571 A1 & US 006559075 B1 & EP 0931332 A1 & WO 1998/014986 A1 & DE 19640594 A1 & TW 409295 B	6, 8, 9
Y	JP 2002-222772 A (Matsushita Electric Industrial Co., Ltd.), 09 August 2002 (09.08.2002), paragraphs [0024] to [0066] (Family: none)	7, 9
Y	WO 2006/057408 A1 (Kyocera Corp.), 01 June 2006 (01.06.2006), paragraph [0057] & US 2008/0305005 A1 & EP 1829846 A1	9
A	JP 2002-280531 A (Denso Corp.), 27 September 2002 (27.09.2002), paragraphs [0018] to [0027]; fig. 1 (Family: none)	1-9

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/060930

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

The invention of claim 1 and the invention of claim 6 have a common technical feature of "a semiconductor device manufacturing method that is provided with a step of bonding semiconductor layers".

This technical feature, however, does not make a contribution over prior art due to the contents having been disclosed in document 1 (JP 2007-524224 A (Osram Opto Semiconductors GmbH), 23 August 2007 (23.08.2007), paragraphs [0033] to [0048]; fig. 1). Therefore, this technical feature is not a special technical feature.

Further, there is no other same or corresponding special technical feature between these inventions. (continued to extra sheet)

1. ☒ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☒ No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/060930

Continuation of Box No.III of continuation of first sheet (2)

Accordingly, the following two inventions (invention groups) are involved in claims.

(Invention 1) the inventions of claims 1-5

A semiconductor device manufacturing method wherein: a step of manufacturing a supporting substrate, and a step of removing the supporting substrate bonded to a semiconductor layer are provided; in the step of manufacturing the supporting substrate, a mixed powdery material containing a first powdery material and a second powdery material is molded into a molded body having a predetermined shape, and the supporting substrate is manufactured by firing the molded body; and the average particle diameter of the first powdery material is larger than the average particle diameter of the second powdery material.

(Invention 2) the inventions of claims 6-9

A semiconductor device manufacturing method wherein: a step of forming a specific layer having a band gap narrower than that of a supporting substrate is formed on the surface of a supporting substrate formed of a crystal material that passes through a laser beam, and a step of radiating the laser beam from the surface side of the supporting substrate to the inside of the supporting substrate are provided; the wavelength of the laser beam used in the irradiation step is longer than the upper limit of an absorption wavelength determined by the band gap of the supporting substrate, and is shorter than the upper limit of an absorption wavelength determined by the band gap of the specific layer.

A. 発明の属する分野の分類（国際特許分類（I P C））
Int.Cl. H01L21/02 (2006.01)i, H01L27/12 (2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L21/02, H01L27/12

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 3 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 3 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 3 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2007-524224 A（オスラム オプト セミコンダクターズ ゲゼルシャフト ミット ベシュレンクテル ハフツング）, 2007.08.23, 段落[0033] - [0048], 第1図 & US 2006/0211159 A1 & EP 1636836 A & WO 2005/004231 A & DE 102004030603 A1 & CN 001813347 A & TW 000240434 B & KR 10-2006-0061305 A	1, 5 - 9 2 - 4

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

0 2 . 0 7 . 2 0 1 3

国際調査報告の発送日

1 6 . 0 7 . 2 0 1 3

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

榎本 剛

5 F

9 3 7 9

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 1 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2012-121788 A (住友電気工業株式会社), 2012. 06. 28, 段落[0019] - [0020], [0036] - [0051] & US 2012/0118222 A1 & US 2012/0122301 A1 & EP 2551892 A1 & WO 2012/067015 A9 & CN 102465342 A & CN 102465343 A & TW 201230155 A1	1, 5 2 - 4
Y	JP 2001-501778 A (シーメンス アクチエンゲゼルシャフト), 2001. 02. 06, 第 11 頁第 27 行 - 第 15 頁第 17 行, 第 4 図 & US 2003/0104678 A1 & US 2004/0072382 A1 & US 2006/0040468 A1 & US 2008/0164571 A1 & US 006559075 B1 & EP 0931332 A1 & WO 1998/014986 A1 & DE 19640594 A1 & TW 409295 B	6, 8, 9
Y	JP 2002-222772 A (松下電器産業株式会社), 2002. 08. 09, 段落[0024] - [0066] (ファミリーなし)	7, 9
Y	WO 2006/057408 A1 (京セラ株式会社), 2006. 06. 01, 段落[0057] & US 2008/0305005 A1 & EP 1829846 A1	9
A	JP 2002-280531 A (株式会社デンソー) 2002. 09. 27, 段落[0018] - [0027], 第 1 図 (ファミリーなし)	1 - 9

第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（P C T 17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求項 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、
2. ☐ 請求項 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求項 _____ は、従属請求の範囲であってP C T 規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。

請求項1に係る発明、及び、請求項6に係る発明は、「半導体層を貼り合わせる工程を備えた半導体装置の製造方法」という共通の技術的特徴を有している。しかしながら、当該技術的特徴は、文献1（JP 2007-524224 A（オスラム オプト セミコンダクターズ ゲゼルシャフト ミット ベシュレンクテル ハフツング）, 2007.08.23, 段落【0033】-【0048】, 第1図）の開示内容に照らして、先行技術に対する貢献をもたらすものではないから、当該技術的特徴は、特別な技術的特徴であるとはいえない。また、これらの発明の間には、ほかに同一の又は対応する特別な技術的特徴は存在しない。（特別ページに続く）

1. ☒ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☒ 追加調査手数料の納付はあったが、異議申立てはなかった。

(第Ⅲ欄の続き)

そして、請求の範囲には、以下に示す 2 の発明（群）が含まれる。

(発明 1) 請求項 1 - 5 に係る発明

支持基板を製造する工程と、
半導体層に貼り合わせてある支持基板を除去する工程と、
を備え、

前記支持基板を製造する工程では、第 1 粉末材料と第 2 粉末材料とを含む混合粉末材料を所定形状の成形体に成形し、前記成形体を焼成して前記支持基板が作製され、

前記第 1 粉末材料の平均粒子径は、前記第 2 粉末材料の平均粒子径よりも大きいものである半導体装置の製造方法。

(発明 2) 請求項 6 - 9 に係る発明

レーザー光を透過する結晶材料で形成されている支持基板の表面に、支持基板よりもバンドギャップの狭い特定層を形成する工程と、

レーザー光を前記支持基板の表面側から前記支持基板の内部に照射する工程と、
を備え、

前記照射する工程で用いられる前記レーザー光の波長は、前記支持基板のバンドギャップにより定まる吸収波長の上限よりも長く、前記特定層のバンドギャップにより定まる吸収波長の上限よりも短い波長である半導体装置の製造方法。