

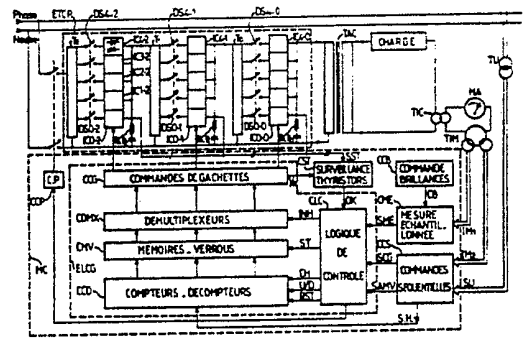
12 **DEMANDE DE BREVET D'INVENTION** A1

22 Date de dépôt : 31 juillet 1987.
 30 Priorité :
 43 Date de la mise à disposition du public de la demande : BOPI « Brevets » n° 5 du 3 février 1989.
 60 Références à d'autres documents nationaux apparentés :

71 Demandeur(s) : *NICOLAS Jean-Pierre.* — FR.
 72 Inventeur(s) : Jean-Pierre Nicolas.
 73 Titulaire(s) :
 74 Mandataire(s) : Cabinet Netter.

54 Régulateur de puissance, notamment pour le balisage d'aéroports.

57 Un régulateur de courant de puissance, en particulier pour le balisage d'aéroports, comprend des transformateurs en série avec au secondaire des prises intermédiaires échelonnées suivant des poids numériques. Ces prises intermédiaires sont à chaque fois sélectionnées par des interrupteurs commandés pilotés par des démultiplexeurs DMX précédés de mémoires-verrous MV précédés de compteur-décompteurs CD. Ceux-ci sont actionnés par un circuit de commande en fonction du courant détecté par un transformateur de courant TIC mis en série sur la charge C.



R 2 618 921 - A1

Régulateur de puissance, notamment pour le balisage d'aéroports.

L'invention concerne un dispositif régulateur électronique de puissance, susceptible d'opérer à courant constant, ou à tension constante.

5 Elle s'applique plus particulièrement, mais non exclusivement, à un régulateur de courant pour le balisage des aéroports.

10 Dans ce domaine, on connaît des régulateurs à ferrorésonance. Ils permettent de maintenir le courant de charge constant lorsque la demande de courant de la charge varie, pourvu que la tension d'alimentation reste constante. Cet avantage se paie par différentes contreparties : une surtension apparaît aux bornes de sortie lorsque la boucle est ouverte
15 accidentellement tandis que l'impédance de charge devient infinie ; le cosinus phi se dégrade fortement aux faibles valeurs de la charge et aux faibles brillances ; enfin le rendement n'est acceptable que pour l'intensité de pleine charge.

20 On connaît aussi des régulateurs à amplificateur magnétique. Ils présentent une fiabilité élevée même dans des conditions climatiques difficiles. Par contre, leur cosinus phi se

dégrade fortement aux faibles brillances. Il existe aussi une surtension à circuit ouvert, moins importante que pour les régulateurs à ferro-résonance. Enfin, le rendement n'est acceptable que pour l'intensité nominale à pleine charge.

5 On connaît enfin les régulateurs à onde sinusoïdale découpée par des interrupteurs commandés tels que des thyristors. Ils présentent l'avantage d'une grande simplicité de réalisation et d'un bon rendement. Il est toutefois nécessaire d'adapter
10 la sortie du régulateur à la valeur de la charge, qui peut prendre des amplitudes de quatre quarts, trois quarts, moitié, un quart et un huitième, dans le cas particulier d'un balisage d'aéroport. L'inconvénient de ces régulateurs réside dans la création de parasites électromagnétiques qui polluent le
15 réseau d'alimentation, et également dans la présence de variations d'intensité rapides qui rendent difficile la conception des circuits de protection.

La présente invention a pour but de perfectionner ces derniers
20 types de régulateurs, afin d'en réduire les inconvénients.

L'un des buts de l'invention est ainsi de faire en sorte que le rendement et le facteur de puissance (cosinus phi) ne se dégradent pratiquement pas lorsque l'on passe de la brillance
25 maximum aux brillances inférieures, dans le cas d'un balisage d'aéroport, ou lorsque la charge est réduite à sa valeur la plus faible.

Un autre but de l'invention est d'obtenir une absence de sur-
30 tension à l'ouverture du circuit de charge, d'une part, ainsi qu'une absence de surintensité nuisible aux lampes d'éclairage, d'autre part.

L'invention vise également à fournir un régulateur qui soit
35 indépendant de la valeur précise de la tension d'alimentation du réseau secteur.

L'invention recherche également d'éviter tout fatigue inutile

aux lampes, grâce à une montée progressive en courant.

L'invention permet enfin d'éviter la création de parasites due au front raide de courant, grâce à une forme sinusoïdale
5 aussi pleine que possible de ce dernier.

La présente invention a pour objet un dispositif régulateur de courant de puissance, du type comprenant :

- 10 - une entrée d'alimentation secteur alternative,
 - un premier transformateur dont le primaire est relié à cette entrée et le secondaire possède des prises échelonnées,
- 15 - au moins un transformateur intermédiaire semblable au premier transformateur,
 - un dernier transformateur dont le secondaire est à brancher sur la charge à réguler, à travers un organe de mesure
- 20 du courant ou de la tension de charge,
 - une série d'interrupteurs commandés propres à relier l'une des prises de chaque transformateur au suivant, et
- 25 - des moyens de commande de la conduction de ces interrupteurs, à raison d'un seul par série,
 - caractérisé en ce que ces moyens de commande comprennent :
- 30 - un étage comparateur de la valeur mesurée par ledit organe à une valeur de consigne,
 - un générateur d'un signal d'horloge piloté au démarrage par le passage à zéro de la tension secteur, et ensuite par
- 35 le passage au zéro du courant dans la charge,
 - un circuit de comptage-décomptage propre à définir un comptage susceptible d'évoluer pas à pas selon le résultat de

la comparaison, au rythme du signal d'horloge, et comportant autant de compteurs-décompteurs qu'il y a de transformateurs à prises,

- 5 - des mémoires-verrous reliées aux sorties parallèles des compteurs-décompteurs,
- des moyens capables d'actionner les mémoires-verrous avec au moins un retard prédéterminé vis-à-vis du signal d'horloge,
- 10 - un circuit de temporisation déclenché avec un autre retard prédéterminé, par rapport au signal d'horloge et pour une durée de temporisation choisie,
- 15 - des moyens décodeurs reliés aux sorties parallèles des mémoires-verrous pour actionner lesdites séries d'interrupteurs pendant ladite temporisation.

20 Avantageusement, les prises des différents transformateurs sont choisies pour obtenir une précision donnée, sensiblement constante dans toute l'étendue de la variation de la valeur de courant en tension mesurée, et la base numérique du circuit de comptage-décomptage et le décodage sont choisis de préférence en fonction de la distribution des prises des

25 différents transformateurs.

Avantageusement, quand le poids d'un compteur-décompteur augmente, l'actualisation de la mémoire-verrou correspondante a lieu pendant la phase d'actionnement desdites séries d'interrupteurs correspondantes par le moyen décodeur correspondant.

30

Chaque interrupteur commandé comprend, de préférence, deux thyristors montés tête-bêche et commandés l'un par rapport à sa prise de secondaire, l'autre par rapport au commun de

35 sortie des thyristors; ces deux thyristors sont avantageusement associés chacun à un transistor de commande, avec une alimentation individuelle pour ceux du côté des prises et une alimentation commune pour ceux du côté du commun; les

deux transistors sont de préférence isolés par des opto-coupleurs respectifs à partir des moyens décodeurs, ces opto-coupleurs étant validés par des signaux en créneau respectifs de polarité opposée, synchrones des passages par zéro du courant d'alimentation.

Le retard prédéterminé peut posséder normalement une valeur faible ou nulle, et une valeur plus élevée dans le cas où la commande d'un nouveau thyristor est différée, et ce retard prédéterminé peut posséder des valeurs croissantes lorsqu'on va de la mémoire-verrou des poids forts à celles des poids plus faibles.

Le dispositif selon l'invention comporte avantageusement des moyens de surveillance pour interdire, en particulier au niveau des moyens décodeurs, la prise en compte d'une commande modifiée pour l'état des thyristors en cas de thyristor mis en court-circuit, ou de charge en court-circuit.

Les moyens de surveillance peuvent être sensibles à l'existence d'une tension inverse aux bornes de chaque thyristor.

Un état de court-circuit de deux thyristors peut entraîner la mise en oeuvre d'un disjoncteur propre à protéger au moins cette série.

Avantageusement, le dispositif selon l'invention comprend un contacteur auxiliaire, disposé entre une prise déterminée d'un transformateur et le couple de thyristors correspondant, ledit contact étant fermé lorsque le disjoncteur est ouvert de façon à assurer un fonctionnement dégradé du dispositif.

Un état de sous intensité peut entraîner la mise en oeuvre d'un contacteur principal, de préférence après temporisation.

Un état de surintensité peut entraîner la remise à zéro du circuit de comptage-décomptage, et, en cas de surintensité persistante, la mise en oeuvre du contacteur principal.

Les impulsions du signal d'horloge sont de préférence éliminées lorsqu'elles se situent en dehors d'une fenêtre de durée choisie, de quelques millisecondes, par rapport aux passages par zéro de la tension.

5

D'autres caractéristiques et avantages de l'invention apparaîtront à l'examen de la description détaillée ci-après, et des dessins annexés, sur lesquels :

10 - la figure 1 est un schéma général d'un dispositif selon l'invention;

- la figure 2 est un schéma électrique partiellement détaillé correspondant à l'ensemble logique de commandes de gachettes
15 de la figure 1;

- les figures 3a et 3b sont des schémas électriques partiellement détaillés correspondant au circuit de commandes séquentielles de la figure 1;

20

- les figures 4, 5 et 6 sont des schémas électriques qui précisent respectivement les circuits de mesure échantillonnés, les circuits de surveillance des thyristors et l'ensemble de commande gachettes de la figure 1; et

25

- les figures 7 et 8 sont deux diagrammes temporels permettant de mieux comprendre l'invention.

Les dessins annexés apportent pour l'essentiel des informations de caractère certain. En conséquence, ils pourront servir non seulement à mieux faire comprendre la description détaillée ci-après, mais aussi pour contribuer à la définition de l'invention, le cas échéant.

35 Sur la figure 1, une alimentation secteur alternative à 220 Volts est disponible entre des bornes de phase Ph et de neutre N. Elle alimente l'ensemble des transformateurs et commutateurs de puissance ETCP par l'intermédiaire d'un contacteur

principal CP sous le contrôle d'un circuit CCP.

En aval du contacteur se trouve un premier transformateur T2, qui peut être un autotransformateur, dont l'enroulement
5 secondaire comporte cinq prises par exemple. Ces cinq prises sont respectivement reliées, des tensions les plus faibles aux tensions les plus fortes, à des interrupteurs commandés IC0-2 à IC4-2, par l'intermédiaire d'un disjoncteur respectif (DS0-2 à DS4-2). Les sorties des interrupteurs commandés
10 sont reliées à un commun, pour être appliquées à un réseau de filtrage à résistance-capacité noté RCP2, ainsi qu'au primaire d'un autotransformateur T1. Celui-ci est monté comme le précédent avec cinq interrupteurs commandés IC0-1 à IC4-1, un disjoncteur (DS0-1 à DS4-1) et un circuit résistance capacité RCP1, et un troisième autotransformateur T0. Celui-ci
15 est monté comme les précédents avec des interrupteurs commandés IC0-0 à IC4-0, un disjoncteur (DS0-0 à DS4-0) et un réseau résistance-capacité RCP0.

20 Les échelonnements des prises sur les différents transformateurs sont définis pour permettre une commande numérique, par exemple de la manière suivante : soit e la précision relative désirée pour la régulation; on note K la différence entre 1 et cette précision (doublée si elle est comptée en
25 plus et en moins).

On note U_0 la pleine tension nominale de secondaire du transformateur T0. Les prises intermédiaires seront alors choisies pour fournir en sus la tension $U_0 \times K$, $U_0 \times K^2$, $U_0 \times K^3$ et $U_0 \times K^3$.

30 Faisant de même pour la tension secondaire U_1 du transformateur T1, celui-ci fournit les tensions $U_1 \times 1$, $U_1 \times K^5$, $U_1 \times K^{10}$, $U_1 \times K^{15}$ et $U_1 \times K^{20}$.

35 Enfin, en ce qui concerne le transformateur T2 et sa tension secondaire U_2 , on établira les prises U_2 , $U_2 \times K^{25}$, $U_2 \times K^{50}$, $U_2 \times K^{75}$ et $U_2 \times K^{100}$.

La figure 1 montre également le transformateur d'adaptation de charge TAC dont le primaire est alimenté par l'ensemble précédent, et dont le secondaire alimente la charge à travers un transformateur d'intensité TIC dont le secondaire alimente, en série avec un ampèremètre de tableau MA, un second transformateur d'intensité de mesure TIM à deux secondaires.

La moitié inférieure droite de la figure 1 montre :

- 10 a) le circuit de mesure échantillonnée CME alimenté par le premier des deux secondaires IM1 et contrôlé par le circuit de commande de brillance CCB. L'homme de l'art comprendra que l'on peut en effet ajuster la brillance en agissant sur la valeur mesurée plutôt que sur la valeur
15 de consigne.
- b) le circuit de commandes séquentielles CCS, alimenté par le deuxième secondaire IM2 et par un transformateur de tension TU, fournissant en particulier le signal d'horloge SH ayant lieu, au démarrage, au passage à zéro de la tension secteur et ensuite, au passage à zéro du courant dans
20 la charge.
- c) le circuit de surveillance des thyristors CST qui vérifie
25 avant chaque commande qu'il n'y a pas de thyristors en court-circuit.

Et la moitié inférieure gauche de la figure 1 montre l'ensemble logique de commande de gachettes ELCG composé de :

- 30 - un circuit de comptage-décomptage CCD propres à définir un comptage susceptible d'évoluer pas à pas au rythme du signal d'horloge SH et selon les signaux de changement CH et de montée/descente U/D.
- 35 - un circuit de mémoires-verrous CMV reliées aux sorties parallèles des compteurs-décompteurs et dont l'actualisation se fait sous l'action d'un signal de commande d'actualisation

("strobe") ST. Ce signal ST devant avoir lieu :

- 5 - soit immédiatement après le signal d'horloge s'il n'y a pas de modification de comptage ou si la modification correspond à une diminution de tension sur le transformateur à prises,
- 10 - soit avec un retard prédéterminé R s'il y a modification de comptage et si cette modification correspond à une augmentation de tension sur le transformateur à prises,
- 15 - un circuit de démultiplexeurs DMX (moyens décodeurs) reliés aux sorties des mémoires-verrous et dont les propres sorties sont conditionnées par des signaux d'inhibition INH dont la durée de temporisation t démarre immédiatement après le signal d'horloge SH,
- 20 - un circuit de commandes de gachettes CCG reliées aux sorties des démultiplexeurs par l'intermédiaires d'opto-coupleurs et dont la fonction est d'actionner lesdites séries d'interrupteurs.

Le circuit de mesure échantillonnée CME, le circuit de commande de brillance CCB, le circuit de commande séquentielle 25 CCS, le circuit de surveillance des thyristors CST et l'ensemble logique de commande de gachettes ELCG constituent des moyens de commande MC des interrupteurs.

Selon un mode de réalisation préférentiel, le retard prédé- 30 terminé R possède une valeur de l'ordre de 1 à 2 millisecondes et la durée de la temporisation t du signal de commande des gachettes, une valeur de l'ordre de 5 millisecondes.

La figure 2 précise cet ensemble logique de commande de ga- 35 chettes en faisant ressortir les trois compteurs-décompteurs CD-2, CD-1 et CD-0, ainsi que leur liaison amont avec les circuits de comparaison et leur liaison aval avec les mémoires-verrous MV-2, MV-1 et MV-0 respectivement actualisées

par les signaux de commande d'actualisation ST2, ST1 et ST0.

Les valeurs de comptage sont décodées par les démultiplexeurs DMX2, DMX1 et DMX0 sous le contrôle respectif des signaux d'inhibition INH-2, INH-1, INH-0.

Les valeurs décodées X0 à X4 de chacun des trois groupes de comptage sont appliquées aux circuits de commande de gachettes de chaque série d'interrupteurs commandés.

10

Sur cette figure 2, la composition du circuit logique de commande fait apparaître :

- une logique de commande des thyristors sous le contrôle des signaux OK2, OK1 et OK0 en provenance des circuits de surveillance des thyristors,
 - une commande d'actualisation MD des mémoires-verrous sous le contrôle du sens de changement du comptage,
 - des circuits de comparaison qui élaborent les signaux de changement CH, de montée/descente U/D, de remise à zéro RST, ainsi que d'autres signaux non mentionnés sur la figure 2, tels que surintensité, sous-intensité, arrêt immédiat,
- 25 notamment.

Les figures 3a et 3b donnent le détail des circuits de commandes séquentielles CCS.

30 A partir du signal de tension SU, émis par le secondaire du transformateur de tension TU, le circuit de détection de zéro de tension DZT fournit les deux signaux A et B en créneaux respectivement de phase opposée qui seront également utilisés dans l'ensemble de commande de gachettes (défini lors de l'ex-
35 plication de la figure 6). La somme des signaux A et B commande une fenêtre de temps de 1 à 2 millisecondes démarrant au zéro de tension.

Le signal d'horloge SH est la sortie logique d'un circuit monostable avec forçage à zéro MT1. Le déclenchement de ce monostable est assuré par le passage à zéro de la tension (début de la fenêtre). Il retombe au bout de 1 à 2 millise-
5 condes (initialisation du système), ou auparavant, dès qu'un passage par zéro du courant est indiqué par le signal Io (régime établi).

Le filtrage des impulsions d'horloge par une fenêtre de durée
10 choisie a l'avantage de supprimer les impulsions parasites susceptibles de provoquer la commande indésirée d'un autre couple de thyristors en risquant de créer un court-circuit entre prises d'un même transformateur.

15 Le signal SH alimente d'une part les compteurs-décompteurs et, d'autre part, une série de temporisations échelonnées destinées à produire les signaux SAMV-2, SAMV-1 et SAMV-0, ainsi que les signaux SCG-2, SCG-1 et SCG-0, comme le montre la figure 3a. Cette série de temporisations échelonnées est
20 produite par un circuit de temporisation D2.

La figure 3b représente la simplification introduite dans la production des signaux précédents lorsqu'on supprime la surveillance des thyristors.

25

La figure 4 donne le détail des circuits de mesure échantillonnée CME.

A partir du signal de courant IM1, le circuit de mesure de
30 courant CMC fournit un signal de tension continu proportionnel qui sera divisé dans un circuit de sélection de brillance CSB sous le contrôle du circuit de commande de brillance CCB; la valeur efficace de ce signal résultant sera élaborée dans le circuit de valeur efficace CVE. A chaque signal d'horloge,
35 la nouvelle valeur du signal de mesure échantillonnée SME sera disponible pour les circuits de comparaison.

Les circuits CMC, CSB, CCB, CVE constituent un étage compa-

rateur (CN0).

La figure 5 donne le détail des circuits de surveillance des thyristors CST.

5

Le principe en est le suivant : si le thyristor qui vient de fonctionner ne s'est pas mis en court-circuit pendant son fonctionnement au cours de l'alternance qui vient de se terminer, il se produit à la coupure du courant de charge une

10 surtension aux bornes du transformateur suivant. Ces signaux de surtension SST-2, SST-1 et SST-0 sont standardisés en les divisant respectivement par des coefficients K2, K1 et K0 propres à chacun des trois étages d'atténuation. Chacun de ces signaux standardisés est comparé à une consigne ajustable

15 dans des comparateurs dont les sorties OK2, OK1 et OK0 sont introduites dans le circuit logique de contrôle pour autoriser ou non la commande de l'alternance suivante. En pratique, comme illustré par la figure 5, il suffit d'une division commune par le produit $K2 K1 K0$, qui est peu différent de K2.

20

La figure 6 donne le détail de l'ensemble de commandes de gachettes ECG :

Dans le bas de la figure 6, on retrouve l'un des démultiplexeurs noté DMX-i. La partie haute concerne donc les thyristors

25 branchés en sortie d'un seul des transformateurs; le suffixe précédé d'un tiret est donc ignoré sur la figure 6.

La prise P4 du secondaire du transformateur intéressé est

30 supposée être celle qui fournit la tension la plus élevée. Les prises sont alors considérées dans l'ordre décroissant jusqu'à la prise P0 qui fournit la tension la plus basse, l'autre borne du secondaire étant notée C.

35 Entre la prise P4 et le commun C se trouve d'abord un thyristor T4+ monté conducteur entre P4 et C, et inversement un thyristor T4- monté conducteur entre C et P4. En série sur les gachettes des thyristors T4+ et T4- se trouvent res-

pectivement la résistance R4+ vers le commun et la résistance R4- vers la prise P4. Les gachettes de ces deux thyristors sont par ailleurs reliées aux émetteurs des transistors Q4+ et Q4-, et ces transistors, du type NPN, sont respectivement commandés entre bases et émetteurs par des opto-coupleurs OC4+ et OC4-. L'ensemble de cette commande constitue l'interrupteur commandé IC4.

Le même montage se répète pour les interrupteurs commandés IC3 et IC0 et ne sera donc pas décrit à nouveau.

On observera simplement que les transistors Q4-, Q3-, Q1- et Q0- ont des alimentations respectives AL4, AL3, AL2, AL1 et AL0, ces alimentations étant rapportées aux tensions des prises P4 à P0. Par contre, les autres transistors peuvent avoir une alimentation commune ALC par rapport au commun C.

Les opto-coupleurs OC sont validés par une tension A s'ils ont le suffixe + ou par une tension B s'ils ont le suffixe -. Ces tensions A et B, engendrées comme décrit plus haut, sont synchrones du secteur et de polarité opposée.

Enfin, chaque paire d'opto-coupleurs comme OC4 est alimentée par une sortie respective du démultiplexeur DMX.

Dans un but d'améliorer le fonctionnement de l'appareil, on commande, en cas de surintensité, une remise à zéro des compteurs-décompteurs avec exécution de cet ordre par les thyristors; et si l'état de surintensité persiste, l'ouverture du contacteur principal CP.

On protège les thyristors d'une même série contre les courts-circuits internes par la mise en oeuvre des disjoncteurs locaux placés entre les prises de chaque transformateur et les thyristors. Toutefois, pour permettre en cas de court-circuit d'un thyristor une marche dégradée, on réserve une liaison directe entre une prise déterminée du transformateur T2 et le couple de thyristors correspondant (par exemple IC2-2),

dont la commande de gachettes est automatiquement réalisée par un contact auxiliaire lié au groupe de disjoncteurs. Ce contact auxiliaire est fermé lorsque le groupe de disjoncteurs est ouvert. Cette disposition permet une marche dégradée à
5 trois niveaux (car on a trois transformateurs T2, T1, T0), le dernier niveau correspondant à l'alimentation du transformateur de sortie par une fraction de la tension d'alimentation du réseau.

10 Par ailleurs, pour protéger les thyristors, le dispositif comporte des moyens de surveillance pour interdire, en particulier au niveau des moyens décodeurs, la prise en compte d'une commande de thyristors modifiée, si le thyristor qui vient de fonctionner se trouve en court-circuit.

15 Les moyens de surveillance utilisés à cet effet peuvent être de nature différente pour caractériser l'absence de court-circuit du dernier thyristor ayant conduit : soit l'existence d'une tension inverse aux bornes du thyristor, soit l'annu-
20 lation du courant au bout du temps T_q , soit la présence d'une surtension aux bornes de la charge au moment de l'annulation du courant. Ce dernier moyen est préférentiel.

25 Arrivé à ce point de la description des différentes parties du dispositif, on peut résumer globalement le fonctionnement du régulateur de la manière suivante :

A la mise sous tension de l'appareil, toutes les fonctions sont remises à zéro et en particulier les compteurs-décompteurs et il n'y a pas encore de courant dans la charge. Le
30 signal d'horloge SH est obtenu à partir du passage à zéro du signal de tension réseau et déclenche toutes les commandes séquentielles qui autorisent l'actualisation des mémoires-verrous par le signal de commande d'actualisation et la com-
35 mande des gachettes via les démultiplexeurs pour toute la durée du signal inverse d'inhibition. Les thyristors reliés aux prises les plus basses des transformateurs sont passants et la plus petite tension est appliquée au transformateur

d'adaptation de charges TAC : il en résulte un courant généralement très faible dans la charge mais toutefois suffisant pour fournir des signaux de mesure de courant IM1 et IM2. En particulier IM2 va permettre de commander le signal d'horloge SH

5 au passage à zéro du courant et à partir de là l'incrémenta-
tion des compteurs-décompteurs va se produire à chaque alter-
nance du courant jusqu'au moment où la valeur du courant aura
atteint la valeur de la consigne. A ce stade de fonctionnement,
le régulateur se stabilise sauf si la valeur de la tension

10 secteur change suffisamment pour faire varier le courant de
charge en dehors de sa marge de précision, ou bien si la charge
change suffisamment pour produire les mêmes effets, ou enfin
si la sélection de brillance choisie est modifiée.

15 Un fonctionnement plus détaillé du dispositif sera décrit
à partir des diagrammes de temps représentés sur les figu-
res 7 et 8, ces figures étant respectivement caractéristiques
du fonctionnement "avec" ou "sans" surveillance des thyris-
tors.

20 Sur ces figures, trois configurations du régulateur sont re-
présentées. La partie gauche illustre une configuration dans
laquelle le compteur-décompteur 0 a augmenté d'une unité alors
que les deux autres ne sont pas modifiés. La partie médiane

25 des figures illustre une configuration dans laquelle le comp-
teur-décompteur 0 diminue d'une unité, alors que le comp-
teur-décompteur 1 augmente d'une unité et que le compteur-
décompteur 2 n'est pas modifié. La partie droite, enfin, il-
lustre une configuration dans laquelle le compteur-décompteur

30 0 a diminué d'une unité, le compteur-décompteur 1 diminue
d'une unité et le compteur-décompteur 2 augmente d'une unité.

Le sens de variation de chaque compteur-décompteur est dé-
terminé à partir de la valeur globale du circuit de comptage-

35 décomptage après le changement, sachant que l'on connaît
le sens de variation globale (augmentation ou diminution)
et que l'on ne varie que d'une unité à la fois.

Sur chaque partie de la figure 7, le diagramme du haut illustre (très schématiquement) le courant à travers la charge. Les trois lignes en dessous illustrent respectivement les trois signaux de changement CH-2, CH-1, CH-0. La ligne suivante
5 illustre le signal d'horloge SH. Les trois groupes de trois lignes suivantes illustrent respectivement, pour les trois compteurs-décompteurs i respectifs le signal OK i , le signal d'inhibition INH- i et le signal de commande d'actualisation ST- i .

10

On retrouve une disposition identique sur la figure 8, mais les signaux OK i n'existent plus car on n'effectue pas de surveillance des thyristors.

15

Si l'on se réfère maintenant à la figure 7, et plus particulièrement à la partie gauche, on voit donc qu'il n'y a pas modification de comptage sur les compteurs-décompteurs 1 et 2 et modification sur le compteur-décompteur 0 illustrée par le signal CH-0.

20

Le signal d'horloge SH est apparu au passage à zéro du courant.

Le signal OK2 est émis pour signaler qu'il n'y a pas de thyristors en court-circuit (décrochage DV sur la première ligne
25 de la figure 7) et que l'on pourrait commander.

L'ordre de commande des gachettes INH-2 a lieu 50 microsecondes après la fin du signal OK2. Le signal de commande d'actualisation ST-2 a lieu immédiatement après la montée du signal
30 SH car il n'y a pas modification de comptage.

On retrouve la même configuration pour le compteur-décompteur 1 car il n'y a pas de modification de comptage.

35

Par contre, en ce qui concerne le compteur-décompteur 0, puisqu'il y a une augmentation d'unité, le signal de commande d'actualisation ST-0 sera émis, pendant la phase d'actionnement

des séries d'interrupteurs par les démultiplexeurs (DMX), c'est-à-dire pendant la phase d'état bas du signal INH-0. Ainsi le signal ST-0 est décalé d'une demi-milliseconde par rapport à la re-tombée du signal INH-0, ce qui permet d'assurer
5 une meilleure continuité de tension dans le régulateur. Dans tous les diagrammes, la phase d'état bas du signal INH-i dure 5 ms. A la montée du signal ST-0 correspond un petit défaut de courant à travers la charge.

10 On observe les mêmes principes de fonctionnement sur les parties médiane et droite de la figure 7. Le signal de commande d'actualisation n'est pas décalé lorsque la valeur du compteur-décompteur correspondant est stationnaire ou diminue.

15 La figure 8 illustre le fonctionnement sans surveillance des thyristors, et est simplifiée par rapport à la figure 7. L'interprétation des signaux représentés est identique à celle de la figure 7.

20 L'homme de l'art comprendra que le circuit qui vient d'être décrit satisfait particulièrement bien les buts visés par l'invention.

Cette invention peut faire l'objet de diverses variantes.

25 Par exemple, l'état d'extinction des thyristors (non court-circuit) peut être détectée aussi par l'annulation de la tension entre la sortie commune C et le neutre, ou encore par l'annulation du courant dans chaque thyristor concerné.

Revendications

1. Dispositif régulateur de courant de puissance, du type comprenant :

- une entrée d'alimentation secteur alternative,
 - 5 - un premier transformateur (T2) dont le primaire est relié à cette entrée et le secondaire possède des prises échelonnées,
 - 10 - au moins un transformateur intermédiaire (T1, T0) semblable au premier transformateur,
 - un dernier transformateur (TAC) dont le secondaire est à brancher sur la charge à réguler, à travers un organe de mesure (TIC) du courant ou de la tension de charge,
 - 15 - une série d'interrupteurs commandés (IC) propres à relier l'une des prises de chaque transformateur au suivant, et
 - 20 - des moyens de commande (MC) de la conduction de ces interrupteurs, à raison d'un seul par série,
- caractérisé en ce que ces moyens de commande comprennent :
- 25 - un étage comparateur (CNO) de la valeur mesurée par ledit organe à une valeur de consigne,
 - un générateur d'un signal d'horloge (SH) piloté au démarrage par le passage à zéro de la tension secteur, et ensuite
 - 30 par le passage au zéro du courant dans la charge,
 - un circuit (CCD) de comptage-décomptage propre à définir un comptage susceptible d'évoluer pas à pas selon le résultat de la comparaison, au rythme du signal d'horloge, et comportant
 - 35 autant de compteurs-décompteurs (CD) qu'il y a de transformateurs à prises,

- des mémoires-verrous (MV) reliées aux sorties parallèles des compteurs-décompteurs,

5 - des moyens (MD) capables d'actionner les mémoires-verrous avec au moins un retard prédéterminé vis-à-vis du signal d'horloge,

10 - un circuit de temporisation (D2) déclenché, avec un autre retard prédéterminé, par rapport au signal d'horloge, et pour une durée de temporisation choisie,

- des moyens décodeurs (DMX) reliés aux sorties parallèles des mémoires-verrous pour actionner lesdites séries d'interrupteurs pendant ladite temporisation.

15

2. Dispositif selon la revendication 1, caractérisé en ce que les prises des différents transformateurs sont choisies pour obtenir une précision donnée, sensiblement constante dans toute l'étendue de la variation de la valeur de courant
20 en tension mesurée, et

en ce que la base numérique du circuit de comptage-décomptage et le décodage sont choisis en fonction de la distribution des prises des différents transformateurs.

25

3. Dispositif selon l'une des revendications 1 ou 2, caractérisé en ce que, quand le poids d'un compteur-décompteur augmente, l'actualisation de la mémoire-verrou correspondante a lieu pendant la phase d'actionnement desdites séries d'interrupteurs correspondantes par le moyen décodeur correspondant.
30

4. Dispositif selon l'une des revendications 1 à 3, caractérisé en ce que chaque interrupteur commandé (IC) comprend deux thyristors (T+, T-) montés tête-bêche et commandés l'un
35 par rapport à sa prise de secondaire, l'autre par rapport au commun de sortie des thyristors, en ce que ces deux thyristors sont associés chacun à un transistor de commande (Q+, Q-), avec une alimentation individuelle pour ceux du côté

des prises et une alimentation commune pour ceux du côté du commun, en ce que les deux transistors sont isolés par des opto-coupleurs respectifs (OC+, OC-) à partir des moyens décodeurs, ces opto-coupleurs étant validés par des signaux en créneau respectifs de polarité opposée, synchrones des passages par zéro du courant d'alimentation.

5. Dispositif selon l'une des revendications 1 à 4, caractérisé en ce que le retard prédéterminé possède normalement une valeur faible ou nulle et une valeur plus élevée dans le cas où la commande d'un nouveau thyristor est différée, et

en ce que ce retard prédéterminé possède des valeurs croissantes lorsqu'on va de la mémoire-verrou des poids forts à celles des poids plus faibles.

6. Dispositif selon l'une des revendications 1 à 5, caractérisé en ce qu'il comporte des moyens de surveillance pour interdire, en particulier au niveau des moyens décodeurs, la prise en compte d'une commande modifiée pour l'état des thyristors en cas de thyristor mis en court-circuit, ou de charge en court-circuit.

7. Dispositif selon la revendication 6, caractérisé en ce que les moyens de surveillance sont sensibles à l'existence d'une tension inverse aux bornes de chaque thyristor.

8. Dispositif selon l'une des revendications 6 et 7, caractérisé en ce qu'un état de court-circuit de deux thyristors entraîne la mise en œuvre d'un disjoncteur propre à protéger au moins cette série.

9. Dispositif selon la revendication 8, caractérisé en ce qu'il comprend un contacteur auxiliaire, disposé entre une prise déterminée d'un transformateur et le couple de thyristors correspondant, ledit contact étant fermé lorsque le disjoncteur est ouvert de façon à assurer un fonctionnement dé-

gradé du dispositif.

5 10. Dispositif selon l'une des revendications 1 à 9, caracté-
risé en ce qu'un état de sous intensité entraîne la mise en
œuvre d'un contacteur principal (CP), de préférence après
temporisation.

10 11. Dispositif selon l'une des revendications 1 à 10, caracté-
risé en ce qu'un état de surintensité entraîne la remise à
zéro du circuit de comptage-décomptage, et, en cas de surinten-
sité persistante, la mise en oeuvre du contacteur principal
(CP).

15 12. Dispositif selon l'une des revendications 1 à 11, caracté-
risé en ce que les impulsions du signal d'horloge sont élimi-
nées lorsqu'elles se situent en dehors d'une fenêtre de durée
choisie, de quelques millisecondes, par rapport aux passages
par zéro de la tension.

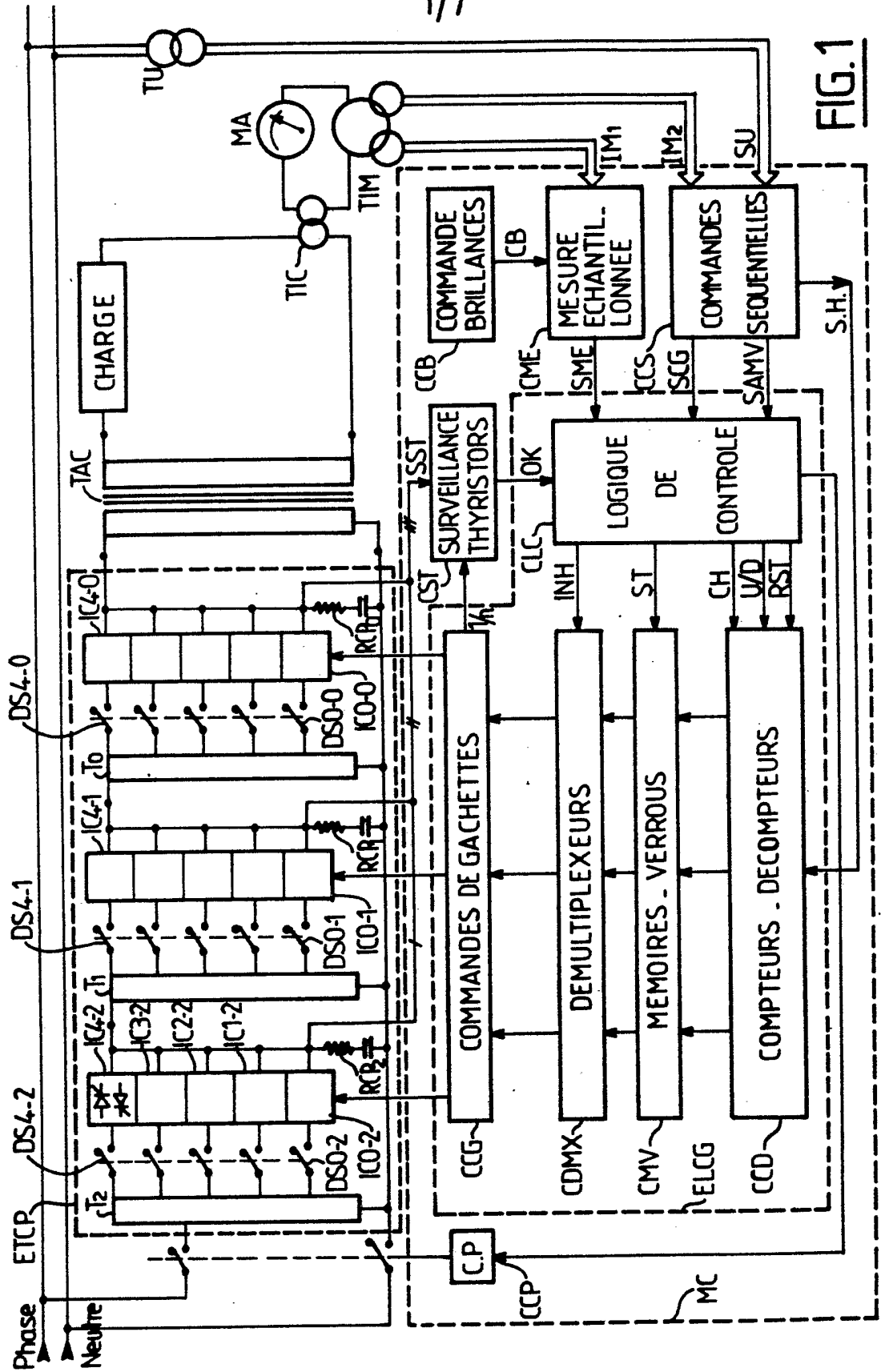
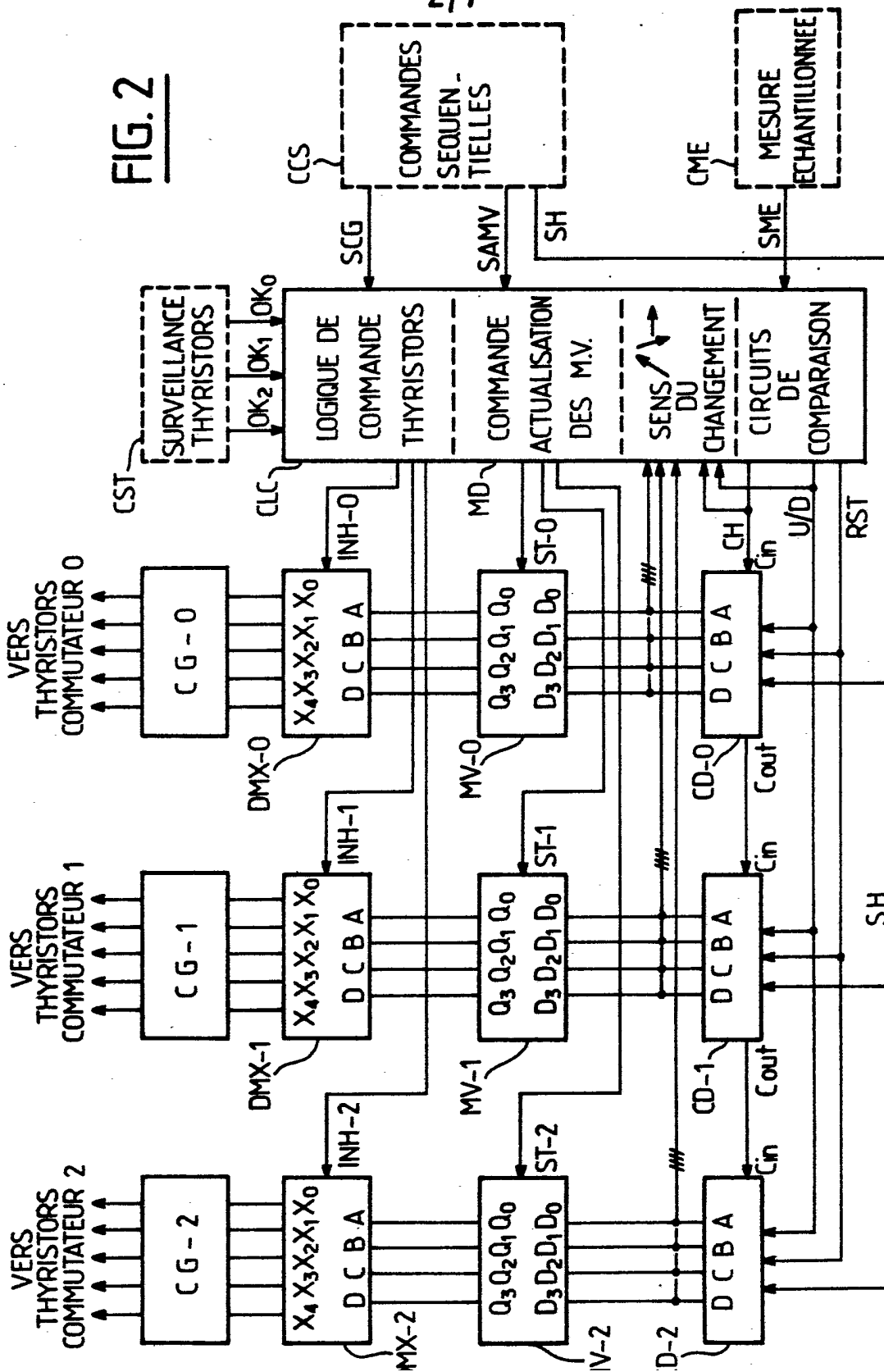


FIG. 1

FIG. 2



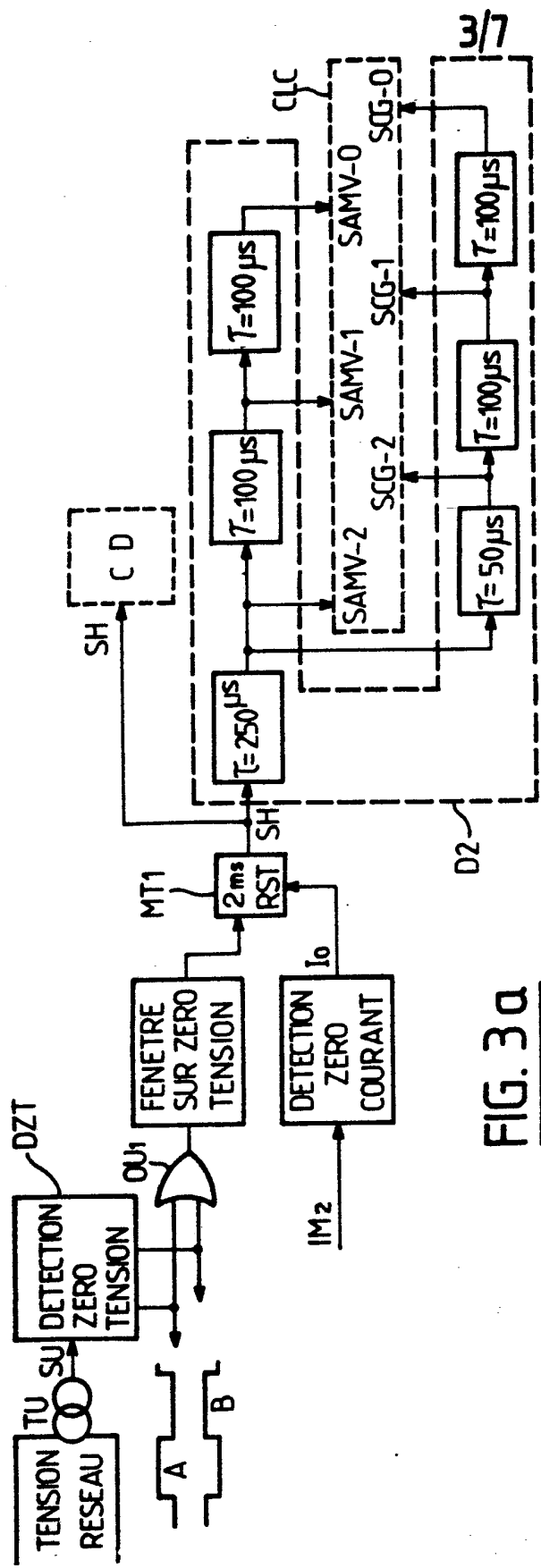


FIG. 3a

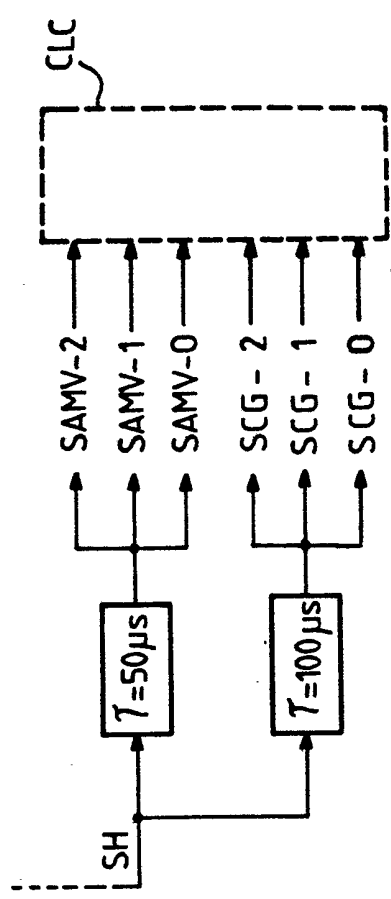


FIG. 3b

3/7

4/7

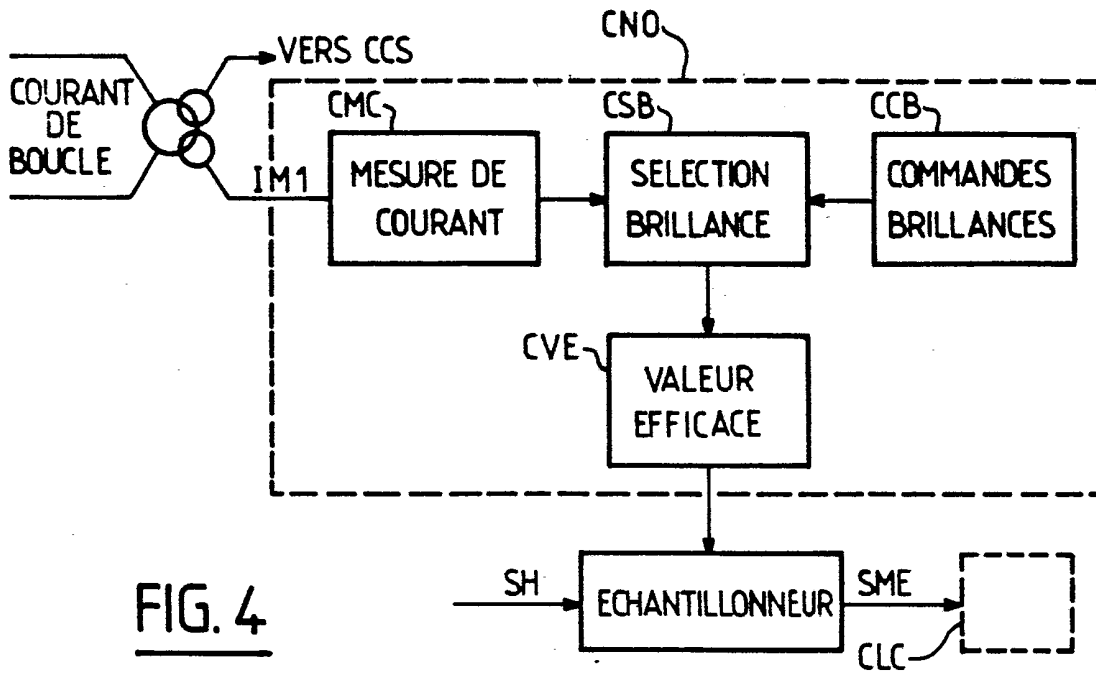


FIG. 4

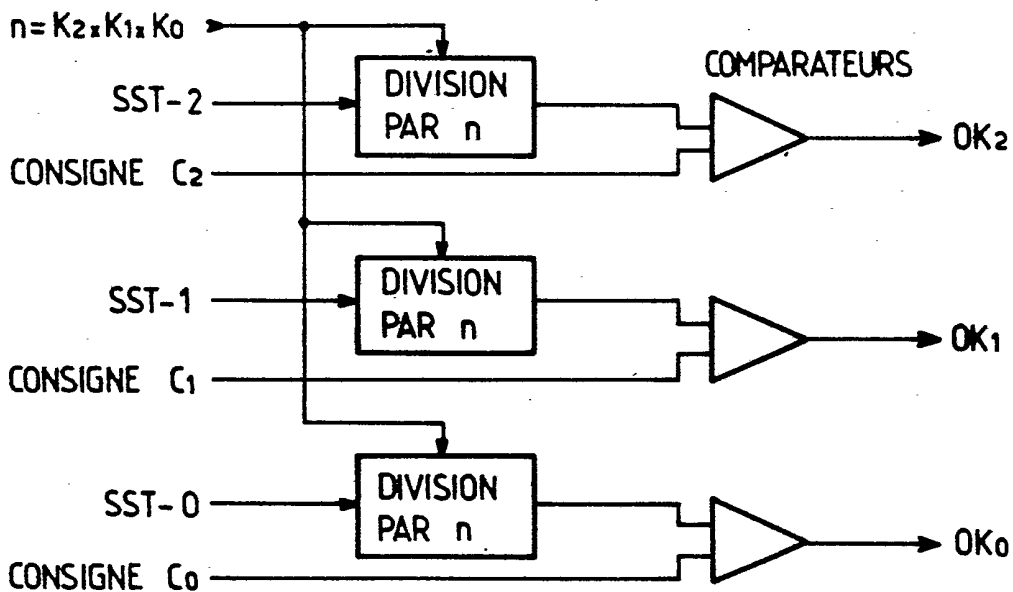


FIG. 5

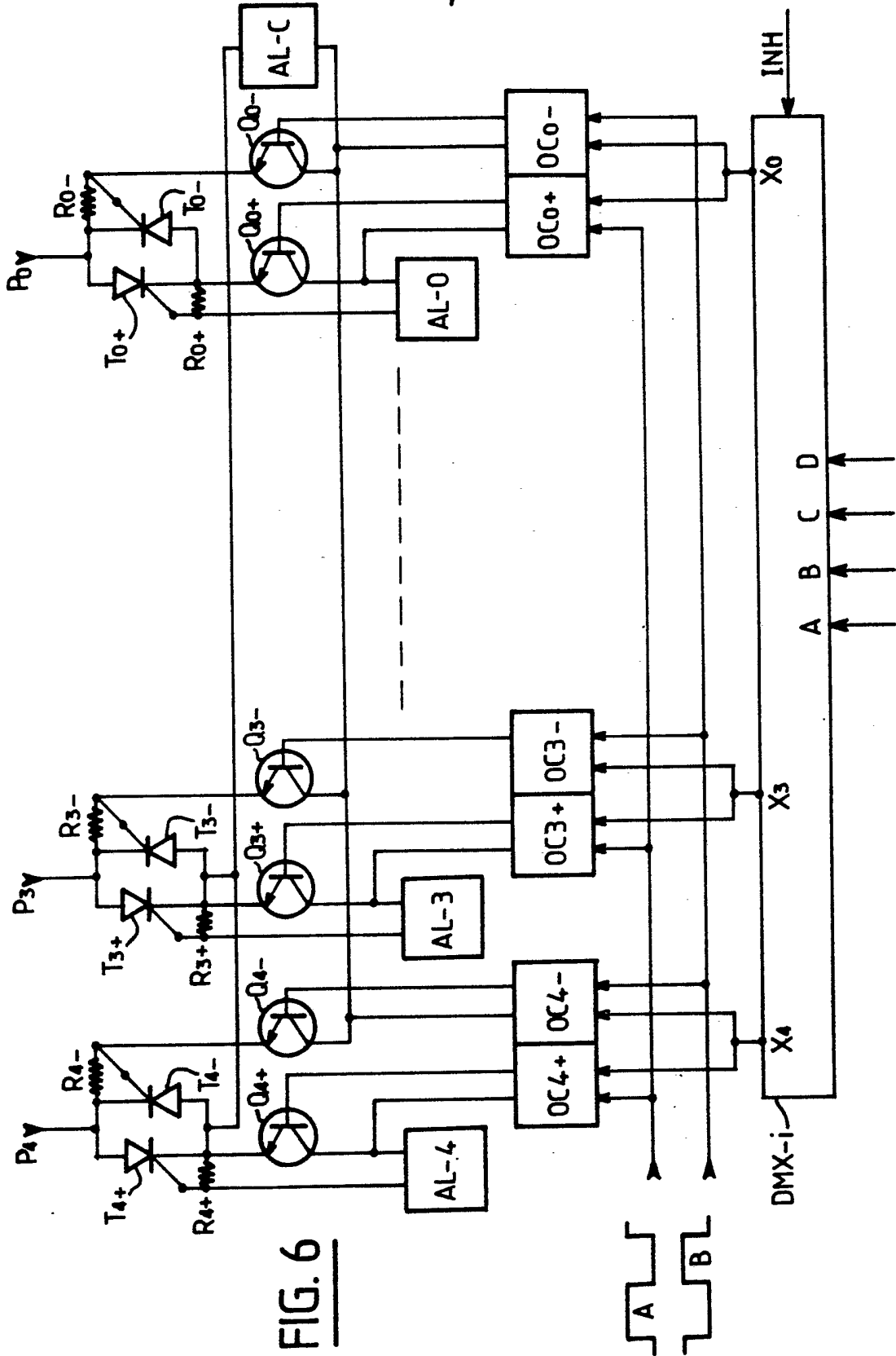


FIG. 6

FIG. 7

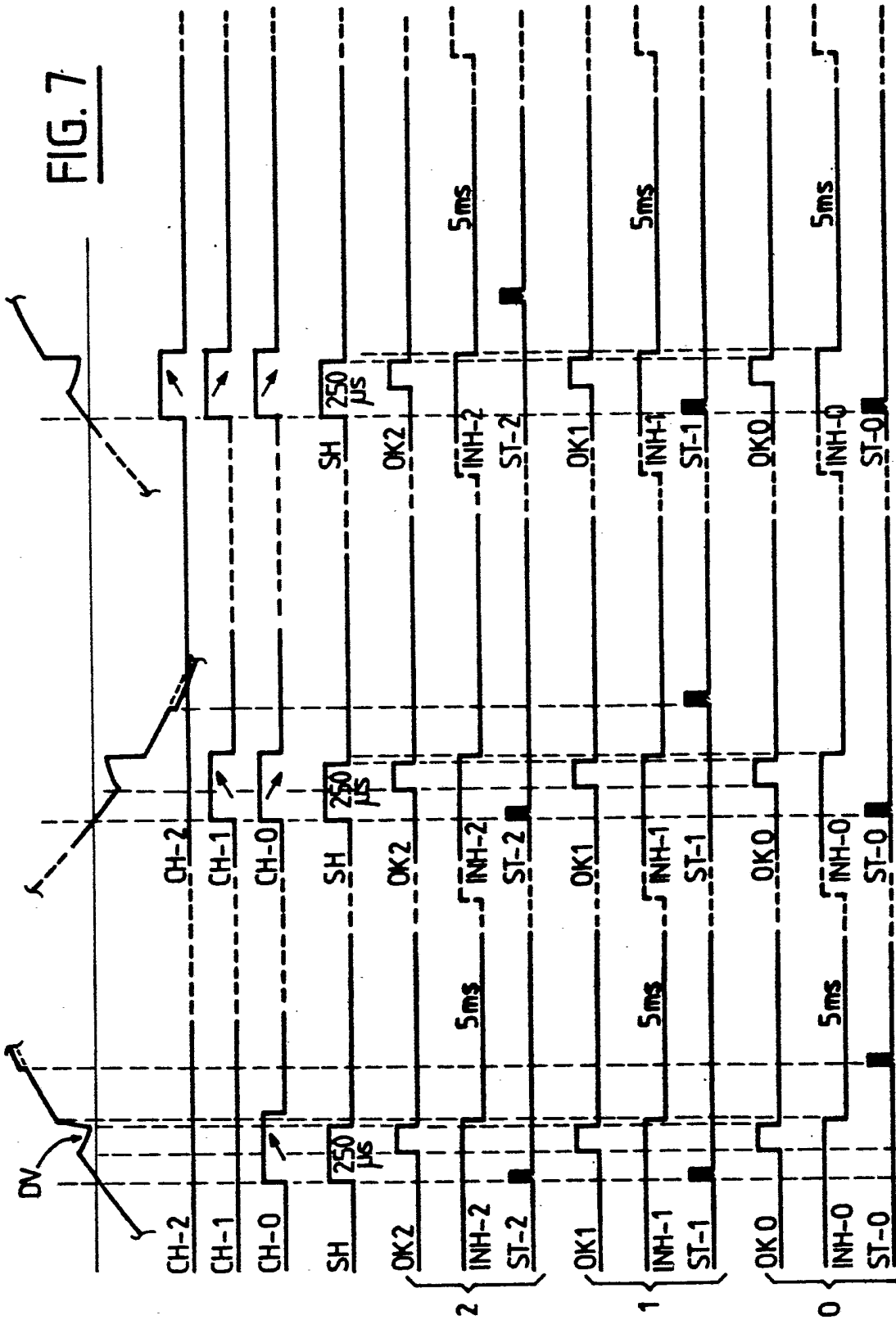


FIG. 8

